

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H05K 3/40

H05K 1/11

H05K 1/00

H05K 3/00



[12] 发明专利申请公开说明书

[21] 申请号 200510055503. X

[43] 公开日 2005 年 9 月 21 日

[11] 公开号 CN 1671273A

[22] 申请日 2005. 3. 14

[21] 申请号 200510055503. X

[30] 优先权

[32] 2004. 3. 16 [33] JP [31] 2004 - 074325

[32] 2004. 10. 15 [33] JP [31] 2004 - 301919

[71] 申请人 株式会社藤仓

地址 日本东京

[72] 发明人 山本敏 末益龙夫

[74] 专利代理机构 北京集佳知识产权代理有限公司

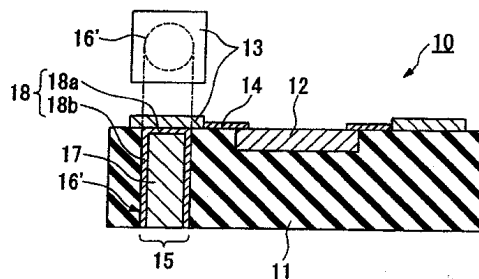
代理人 徐 谦 杨红梅

权利要求书 3 页 说明书 24 页 附图 8 页

[54] 发明名称 具有通孔互连的装置及其制造方法

[57] 摘要

一种具有改进的电连接的装置，包括第一基板，其包括第一侧和第二侧；功能元件，其在所述第一基板的第一侧；被电连接到所述功能元件的垫；以及通孔互连，其被提供在从第一侧延伸通过所述第一基板到第二侧的孔中，所述通孔互连包括第一导电材料并且被电连接到所述垫，以及导电区，其被沿所述孔的内表面的一部分提供，并且由与第一导电材料不同的第二导电材料制成。



ISSN 1008-4274

1. 一种装置，包括：
第一基板，包括第一侧和第二侧；
功能元件，其在第一基板的第一侧上；
- 5 垫，其电连接到所述功能元件；以及通孔互连，其被提供在从所述第一侧延伸通过第一基板到所述第二侧的孔中，所述通孔互连包括：第一导电材料，其被电连接到所述垫；以及导电区，其被沿着所述第一导电材料与所述第一基板之间的孔的内表面提供，包括不同于第一导电材料的第二导电材料。
- 10 2. 如权利要求 1 所述的装置，其中所述导电区被提供在限定所述孔的底部的所述垫上。
 3. 如权利要求 2 所述的装置，其中所述导电区是由增强第一导电材料与所述垫之间的附着力的材料制成的。
 4. 如权利要求 1 所述的装置，其中所述导电区被提供在所述孔的侧
 - 15 壁上。
 5. 如权利要求 4 所述的装置，其中所述第一导电材料包括至少一种元素，并且所述导电区防止包含在所述第一导电材料中的所述至少一种元素扩散到所述第一基板。
 6. 如权利要求 1 所述的装置，其中所述导电区被提供在限定所述孔
 - 20 的底部的所述垫以及所述孔的侧壁上。
 7. 如权利要求 6 所述的装置，其中所述导电区是由增强所述孔的内壁与所述垫之间的附着力的材料制成的。
 8. 如权利要求 7 所述的装置，其中所述第一导电材料包括至少一种
 - 25 元素，并且所述导电区防止包含在所述第一导电材料中的所述至少一种元素扩散到所述第一基板。

9. 如权利要求 1 所述的装置，其中所述通孔互连与所述垫之间的接触区的周边是在所述垫与所述第一基板之间的接触区的周边内。
10. 如权利要求 1 所述的装置，其中所述导电区包括至少两层，并且所述至少两层是由不同材料制成的。
- 5 11. 如权利要求 1 所述的装置，还包括：
电路，其连接所述功能元件和所述垫。
12. 一种制造装置的方法，包括以下步骤：
提供包括第一侧和第二侧的第一基板，被提供在第一基板的第一侧上的功能元件，以及被电连接到所述功能元件的垫；以及
- 10 从第一基板的第二侧形成孔，直到所述垫被暴露；
在所述孔的内表面的至少一部分上形成由第二导电材料制成的导电区，填充第一导电材料到所述孔中以限定通孔互连，其中所述第一导电材料不同于所述第二导电材料。
13. 如权利要求 12 所述的制造装置的方法，还包括步骤：使用干膜
- 15 抗蚀剂来图案化由第二导电材料制成的导电区。
14. 如权利要求 12 所述的方法，还包括：
提供连接所述功能元件和所述垫的电路。
15. 如权利要求 1 所述的装置，还包括：
绝缘电介质区，其形成在所述第一导电材料与所述第一基板之间的
- 20 所述孔的内侧壁上；并且
其中所述第一基板是由导电材料形成的。
16. 如权利要求 15 所述的装置，其中：
所述绝缘电介质区在所述第一基板的所述第二侧处从所述孔延伸，并且覆盖所述第一基板的所述第二侧的一部分；
- 25 所述导电区在所述第一基板的所述第二侧处从所述孔延伸，并且覆

盖从所述孔延伸的所述绝缘电介质区的一部分；以及

所述通孔互连在所述第一基板的所述第二侧处从所述孔延伸，并且覆盖从所述孔延伸的所述导电区的一部分。

17. 如权利要求 16 所述的装置，其中所述通孔互连完全覆盖从所述
5 孔延伸的所述导电区的末端。

18. 如权利要求 1 所述的装置，还包括第二基板，其被接合到所述第一基板的所述第一侧的一部分。

19. 如权利要求 15 所述的装置，其中：

所述绝缘电介质区在所述第一基板的所述第二侧处从所述孔延伸，
10 并且覆盖所述第一基板的所述第二侧的一部分；

第二电路被提供在位于所述第一基板的所述第二侧的所述通孔互连的末端；

以及凸块，其被提供在所述第二电路上。

20. 如权利要求 19 所述的装置，其中所述第二电路是多层电路，并且
15 且所述电路的层间被插入第二绝缘层。

21. 如权利要求 20 所述的装置，其中所述多层电路包括两层结构，并且所述两层被通过所述第二绝缘层形成的第二通孔互连所连接。

具有通孔互连的装置及其制造方法

相关申请的交叉引用

- 5 此申请是基于2004年3月16日提交的日本专利申请号2004-74325，2004年10月15日提交的日本专利申请号2004-301919，并且要求其优先权，其全部内容被结合在这里以供参考。

技术领域

- 10 本发明涉及一种包括通孔互连的装置，所述通孔互连电连接到已经提供在基板上的功能元件，以及用于制造该装置的方法。本发明适用于提供在基板上的装置，例如，发光元件如半导体激光器，或光接收元件例如固态图像传感装置等，作为功能元件。

背景技术

- 15 近年来采用了一项技术，其中通孔互连从基板上的一侧穿过基板到达基板的另一侧，在基板上提供有功能元件，以减小电子器件或光学器件的尺寸或者增加功能性，所述电子器件是诸如IC（集成电路）或LSI（大规模集成电路）等，所述光学器件是诸如OEIC（光电子集成电路）或光学拾取器等。
- 20 用于形成通孔互连的相关的技术方法可以根据通孔形成的方向分成两类。图11A到11E是示意性的截面图，其示意性地说明了根据第一方法的制作过程。在第一方法中，在提供有元件的基板上形成从第一侧（前侧）向第二侧（后侧）的小孔。一旦导电材料被填充到所述孔中，那么所述基板的两侧被抛光以便形成通孔互连（例如，见未审查的日本专利申请，第一版号2001-351997，以及2002 ICEP Proceedings, 327页）。图
- 25 12A到12C是示意性的截面图，其示意性地说明了根据第二方法的制作

过程。在该第二方法中，在其上提供有元件的基板的第一侧（前侧）上提供垫，并且形成从基板的第二侧（后侧）向该垫的小孔形成。然后，导电材料被填充到那些小孔中以形成通孔互连。

在第一种方法中，提供例如在其第一侧（图中的上侧）上具有功能元件 212 的平行板基板 211（图 11A）。然后，在由抗蚀剂或类似物制成的保护膜 215 被提供以覆盖至少该功能元件 212 之后，例如圆柱形小孔（孔）216 从所述基板 211 的第一侧形成（图 11B）。这里，参考数字 216' 指示所述多个孔的内侧壁。然后，导电材料 217 被设置成覆盖所述基板 211 的第一侧以及填充到所述孔 216 中（图 11C）。在导电材料 217 中，由参考数字 217a 指示的部分是填充所述孔 216 的导电材料 217 的一部分，由参考数字 217b 指示的部分是覆盖所述基板 211 的第一侧的导电材料 217 的部分。然后，所述基板 211 的两侧经历抛光以使填充孔 216 部分 217a 的一部分（下文中称为“通孔互连”）217c 保留（图 11D）。参考数字 211' 指示抛光后的基板。在上述过程中，获得通孔互连 217c，其从第一侧到第二侧（图中的下侧）穿透所述基板 211'。然后，在抛光之后，覆盖至少所述通孔互连 217c 并电连接到所述通孔互连 217c 的垫 213 以及电连接在垫 213 以及功能元件 212 之间的电路 214 被提供在所述基板 211' 的第一侧上（图 11E）。根据所述第一方法，由于功能元件 212 以及通孔互连 217 通过所述电路 214 以及垫 213 电连接，功能元件 212 能够具有在所述基板 212' 的第二侧上的电连接端子。需要注意的是覆盖所述基板 211 的第一侧的部分 217b 的部分可以被留下，所以在上述抛光步骤中所述留下的部分可以被用作电路。

但是，所述第一方法具有如下缺点：

在第一种方法中，等离子体处理被用于提供基板 211 的第一侧中的孔 216。在此步骤中，基板 211 和保护膜 215 被直接暴露于等离子体，并且被由所述等离子体导致的热或外力所影响。结果，功能元件 212 以及基板 211 受到穿过基板 211 或保护膜 215 的等离子体的某种程度的影响。

另外，抛光过程被用于形成通孔互连 217c 以使填充到孔 216 中的导电材料 217 的部分 217a 被暴露于基板 211' 的两侧。在此抛光过程中，基板 211 的厚度被减小以获得基板 211'，并且覆盖提供在所述基板的第一侧的功能元件 212 的保护膜 215 同时被去除。结果，功能元件 212 在
5 某种程度上受到所述基板所受到的热和外力。

这样的热和外力可能影响功能元件 212 的功能和性能。

(2) 在第一方法中，基板 211 的两侧被抛光以将基板 211' 的厚度减小到最终产品的厚度，并且用以形成从其第一侧到第二侧穿透基板 211' 的所述通孔互连 217c。因此，在第一方法中所述抛光过程是不可缺
10 少的，这趋向于增加装置制造成本。

作为所述第一方法的缺点 (1) 和 (2) 的解决方案，第二种方法由本发明人提出。在第二方法中，有可能在已经在其第一侧上提供了功能元件 312、垫 313 和电路 (接线) 314 的基板 311 中形成通孔互连，并且在所述基板上所述功能元件 312 被电连接到垫 313 或者通过电路 314 电
15 连接到垫 313。

图 12A 到 12C 是截面图，其示意性地说明了根据第二方法的制造过程。在所述第二方法中，在例如其第一侧上具有垫 313 的基板 311 被提供 (图 12A)。随后，圆柱形孔 316 被从所述基板 311 的第二侧 (图中的下侧) 形成直到垫 313 的后侧 (在该孔形成前已经与所述基板 311 接触的侧) 被暴露 (图 12B)。这里，参考数字 316' 指示该孔的内侧壁。随后，导电材料 317 (下文中称为“通孔互连”) 被提供以填充孔 316 (图
20 12C)。

根据第二方法，垫 313 和被置于所述垫之间并与其电连接的各种器件 (没有示出) 可以被预先提供在基板 311 的第一侧上。因此，通过简单地形成所述通孔互连 317 有可能给基板 311 的第一侧上的器件提供基
25 板 311 的第二侧上的电连接端子。另外，不同于第一方法，由于没有必

要在形成所述通孔互连之后抛光基板 311，没有材料被浪费，并且额外的制作步骤可以省略。因此第二方法的有利之处在于其可提供成本降低。

但是，第二方法缺点如下：

（1）不对在已经从基板 311 的第二侧形成的孔 316 的内侧壁 316' 5 进行特殊的处理。因此，所填充的导电材料 317 和基板 311 之间的附着力（adhesion）是差的。作为结果，可能在导电材料 317 和内侧壁 316' 之间形成间隙，或者包含在导电材料 317 中的元素可能趋向于扩散到基板 311。

（2）在将导电材料 317 填充进孔 316 之前，孔 316 的底部即垫 313 10 的后侧（在该孔形成之前已经与基板 311 接触的侧）被作成暴露的。对于垫 313，铝基金属被优选地使用。由于铝基金属容易被氧化，一个不均匀的氧化区 320 将紧跟在孔 316 形成之后形成在所述金属的这样暴露的表面上。作为结果，氧化区 320 充当电阻挡并且可能阻止或者使导电材料 317 与垫 313 之间的电连接不稳定，这使长期可靠性方面的改进成为 15 困难。

因此，在第二方法中，需要一种新设计的装置及其制造方法，其可解决形成间隙的问题，材料扩散的问题，或者发生在是孔 316 的内壁的部分的侧壁 316' 上或者垫 313 的后侧上的氧化问题。

20 发明内容

本发明是考虑到上述背景而构思的，并且其目的是提供一种装置及其制造方法，其可减少间隙的形成，材料的扩散，或者发生在孔的内壁以及由填充在小孔（孔）中的导电材料制成的通孔互连之间的氧化，并且可稳定垫和通孔互连之间的电连接。

25 根据本发明第一方面的装置包括第一基板，其包括第一侧和第二侧；功能元件，其在所述第一基板的第一侧上；垫，其通过第一电路电连接

到所述功能元件；以及通孔互连，其被提供于从第一侧延伸通过第一基板到第二侧的孔中，所述通孔互连包括电连接到所述垫的第一导电材料；以及导电区，其被提供于所述第一传导材料和所述内表面之间的孔的内表面的一部分处，并且是由不同于第一导电材料的第二导电材料制成。

- 5 在上述装置中，由不同于所述通孔互连的第一导电材料的第二导电材料制成的所述导电区被提供在所述孔的内表面的至少一部分上，即所述孔的内侧壁以及底部的至少一个上。因此，所述通孔互连通过所述导电区在所述导电区被提供的地方接触所述孔的内表面。通过使用具有关于第一导电材料具有极好可湿性的材料作为第二导电材料，通过填充第一
- 10 导电材料而形成的第一基板和通孔互连之间的附着力可被增强。因此，第一基板和第一导电材料之间的间隙的形成被防止。通过使用具有极好扩散阻挡特性（钝化）的材料作为第二导电材料，包括在第一导电材料中的元素被防止扩散到第一基板或者所述垫。因此，可以防止所述装置的特性的恶化。通过使用一种抵抗氧化的材料作为第二导电材料，在所
- 15 述垫的表面上垫的氧化被防止。因此，所述垫和所述通孔互连之间的电连接被稳定。

在上述装置中，所述导电区可以被提供在限定所述孔的底部的所述垫的后侧上。

- 20 在上述装置中，所述导电区可以是增强第一导电材料与垫之间的附着力的材料制成的。

在上述装置中，所述导电区可以被提供在所述孔的侧壁上。

在上述装置中，第一导电材料可以包含至少一种元素，并且所述导电区可以防止包含在所述第一导电材料中的所述至少一种元素扩散到第一基板。

- 25 在上述装置中，所述导电区可以被提供在限定所述孔的底部的所述垫的后侧以及所述孔的侧壁上。

在上述装置中，所述导电区可以由增强孔的内壁与垫之间的附着力的材料制成。

在上述装置中，第一导电材料可以包含至少一种元素，并且所述导电区可以防止包含在所述第一导电材料中的所述至少一种元素扩散到第一基板。

在上述装置中，可能优选的是通孔互连与垫之间的接触区的周边是在垫与第一基板之间的接触区的周边内。

在上述装置中，所述导电区可以包括至少两层，并且所述至少两层是由不同的材料制成的。

10 在上述装置中，绝缘电介质区可以形成在所述第一导电材料与所述第一基板之间的所述孔的内侧壁上；并且第一基板可以是由导电材料形成的。

在上述装置中，所述绝缘电介质区可在第一基板的所述第二侧处从所述孔延伸，以覆盖第一基板的第二侧的部分；所述导电区可以在第一基板的所述第二侧处从所述孔延伸并且覆盖从所述孔延伸的绝缘电介质区的部分；以及，所述通孔互连可以在第一基板的所述第二侧处从所述孔延伸并且覆盖从所述孔延伸的所述导电区的部分。

在上述装置中，所述通孔互连可以完全地覆盖从所述孔延伸的导电区的末端。

20 上述装置可以还包括第二基板，其被接合到所述第一基板的第一侧的部分。

在上述装置中，所述绝缘电介质区可以在第一基板的所述第二侧处从所述孔延伸，并且覆盖第一基板的所述第二侧的部分；第二电路可以在第一基板的第二侧处被提供于所述通孔互连的末端；并且凸块可以被提供在第二电路上。

在上述装置中，所述第二电路可以是多层的电路，并且所述电路的

层间可以被插入第二绝缘层。

在上述装置中，所述多层电路可以包括两层的结构，并且所述两层可以由通过所述第二绝缘层形成的第二通孔互连而连接。

5 本发明的第二方面是制作装置的方法，包括步骤：提供包括第一侧和第二侧的第一基板，提供在第一基板的第一侧上的功能元件，以及电连接到所述功能元件的垫；以及从第一基板的第二侧形成孔直到所述垫被暴露为止；在所述孔的内表面的至少一部分上形成由第二传导材料制成的导电区；以及将第一导电材料填充到所述孔中以限定通孔互连，其中所述第二导电材料不同于所述第一导电材料。

10 在上述方法中，在形成所述孔的步骤之后，在所述孔的内表面的至少一部分上形成由不同于第一导电材料的第二导电材料制成的导电区的步骤在填充第一导电材料到所述孔中以限定通孔互连的步骤之前被执行。因此，有可能提供由第二导电材料制成的导电区，所述第二导电材料不同于制成所述孔的内表面的至少一部分与所述通孔互连之间的通孔互连的第一传导材料。通过控制用于形成此导电区的方法和条件，所述导电区可以在所需的位置，如所述孔的内侧壁和底部的至少一个被提供到所需的厚度。

上述方法可以还包括步骤：使用干薄膜抗蚀剂图案化由第二导电材料制成的所述导电区。

20 上述方法可以还包括提供连接功能元件和垫的电路。

25 在根据本发明的第一方面的装置中，由于由第二导电材料制成的导电区能够防止间隙的形成，材料的扩散，或者发生在该孔的内表面以及由第一导电材料制成的通孔互连之间的氧化，所述垫和所述通孔互连之间的电连接的稳定性被改进。因此，本发明可提供具有长期稳定性的装置。

另外，由于根据本发明的第二方面的制造装置的方法包括在所述孔

的内表面的至少一部分上提供由第二导电材料制成的导电区的步骤，该方法可提供一种装置，其能够防止间隙的形成，材料的扩散，或者发生在该孔的内表面以及通孔互连之间的氧化。

5 附图说明

通过参照附图来详细描述本发明的示例实施例，本发明的以上和其他目的，特征以及优点将会更明显，在附图中：

图 1 是示意性的截面图，说明了根据本发明的装置的一示例实施例；

图 2 是示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 3 是示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 4 是部分的示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 5 是部分的示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 6 是部分的示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 7 是示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 8 是示意性的截面图，说明了根据本发明的装置的另一示例实施例；

图 9A 到 9F 是示意性的截面图，说明了根据本发明的示例实施例的制造装置的方法中的步骤；

图 10 是曲线图，示出了俄歇电子谱仪（Auger electron spectroscopy）的结果；

图 11A 到 11E 是截面图，说明了第一相关技术制造方法中的制造过程；以及

图 12A 到 12C 是截面图，说明了第二相关技术制造方法中的制造过程。

5

具体实施方式

下面将参照附图详细描述本发明的示例实施例。所描述的示例实施例目的在于对本发明的理解，并且目的不是要以任何方式限制本发明的范围。

10 更具体地，图 1-3 说明了其中使用了绝缘基板的示例实施例，并且图 4 到 6 说明了其中使用了导电基板的示例实施例。每个图示意性地示出了根据本发明的示例实施例的装置的结构，并且一些伴随有平面图以提供更清楚的理解。

15 图 1 是示意性的截面图，说明了根据本发明的装置的一示例实施例，并且一小孔（孔）被提供并且所述孔的整个内壁被由第二导电材料制成的导电区完全地覆盖。如这里使用的，术语“孔的整个内壁”包括所述孔的底部（即垫的后侧）以及所述孔的内侧壁。

20 如图 1 所示的装置 10 包括由绝缘材料，例如玻璃，陶瓷等制成的第一基板 11，功能元件 12，例如发光器件，被提供在第一基板 11 的第一侧（图中的上侧）上的垫 13，电连接在功能元件 12 和垫 13 之间的第一电路（接线）14，电连接到垫 13 的通孔互连 15，以及导电区 18。通孔互连 15 是通过在从第一侧向第二侧（图中的下侧）的所述孔的内表面 16' 的至少一部分中填充第一导电材料 17 而形成的。所述导电区 18 是由不同于第一传导材料 17 的第二导电材料制成的。这里，所述孔的内表面包括限定垫 13 的后侧（在该孔形成之前已经与第一基板 11 接触的侧）的该孔的底部以及该孔的内侧壁。参考数字 18a 指示提供在该孔的底部上

25

的导电区的部分。参考数字 18b 指示提供在该孔的内壁处的所述导电区的其余部分。

作为垫 13 以及第一电路 14 的材料，表现出优良导电性的材料被优选地使用，例如铝(Al)，铜(Cu)，铝硅(Al-Si)合金，或者铝硅铜(Al-Si-Cu)合金。然而这些材料容易被氧化。

作为通孔互连 15 的第一导电材料 17，除金属如锡 (Sn)，金-锡 (Au-Sn) 基合金等之外的焊料如锡 (Sn) 基，铅 (Pb) 基，金 (Au) 基，铟 (In) 基，以及铝 (Al) 基焊料等被优选地使用。

作为导电区 18 的第二导电材料，表现出传导性和关于通孔互连 15 的第一导电材料的优良可湿性的，抗氧化的，并且能够防止包括在第一导电材料 17 中的元素的扩散的材料可以被优选地使用。这样的材料的例子包括当使用单层时的金 (Au)，钛 (Ti)，钛-钨 (TiW)，以及当使用堆叠的层时的金 (上层) /铜 (下层)。

导电区 18 被设置于所述孔的内表面 16' 的内表面的至少一部分，以使其表现其有效性。

图 2 是示意性的截面图，说明根据本发明的具有基板 21 的装置 20 的另一示例实施例。在此图中，所述导电区的部分 28 (下文中，称为“导电区 28”) 仅被提供在限定垫 23 的后侧的所述孔的底部，其对应于图 1 中示出的实施例中的 18a。通过在垫 23 的后侧提供这样一导电区，导电区 28 帮助长时间地维持垫 23 与通孔互连 25 之间的优良传导性，因为垫 23 的氧化可被防止。

在图 2 所示的结构中，能够提高第一导电材料 27 与垫 23 之间的附着力的材料被优选地用作导电区 28。当垫 23 具有由 Cr 和 Cu 制成的双层结构时特定的例子是金-锡 (Au-Sn) 基合金作为第一导电材料 27 以及镍 (Ni) 作为导电区 28。优选地，Ni 是使用镀或者溅射方法形成的。

图 3 是示意性的截面图，说明根据本发明的装置 30 的另一示例实施

例。在此图中，导电区的部分 38（下文中，被称为“导电区 38”）仅被提供在所述孔的侧壁上，其对应于图 1 中所示的实施例中的 18b。通过向第一基板 31 中的孔提供此导电区，由于通孔互连 35 与第一基板 31 之间的弱化的附着力所导致的所述通孔互连 35 在所述孔中的移位，以及如此
5 导致的通孔互连 35 从所述孔的滑脱可以被防止。结果是，通孔互连 35 可以长时间地保持到垫 33 的优良传导性。

在图 3 示出的结构中，导电区 38 优选地具有防止包含在第一导电材料 37 中的元素扩散到第一基板 31 中的特性。作为材料组合的特定例子，当第一传导材料 37 由金-锡（Au-Sn）基合金制成并且第一基板 31 由硅
10 制成时，镍（Ni）或者氮化钛（TiN）被用于导电区 38。优选地，Ni 是使用镀或者溅射方法形成的，并且 TiN 是通过溅射或者化学气相沉积（CVD）方法形成的。

导电区 18 可以被设置在所述孔的内表面 16' 的整个表面上，如图 1 所示。因为除了垫 13 和通孔互连 17 之间的传导性的长期可靠性之外，
15 通孔互连 17 的传导性的长期可靠性亦可得到保证，所以提供导电区 18a 和导电区 18b 是优选的。

另外，在图 1 所示的结构中，能够改进孔 16' 的内表面和垫 13 之间的附着力的材料被优选地用于所述导电区 18。作为用于改进附着力的材料组合的特定的例子，当第一导电材料 17 由金-锡（Au-Sn）基合金制成
20 时，金（Au）被用于导电区 18。在此情况中，Au 被优选地使用镀或者溅射方法形成。

在图 1 所示的结构中，导电区 18 优选地具有防止包含在第一导电材料 17 中的元素扩散到第一基板 11 中的特性。作为用于防止材料扩散的材料组合的例子，当第一导电材料 17 由金-锡（Au-Sn）基合金制成时镍
25 （Ni）被用于导电区 18。在此情况中，Ni 被优选地使用镀或者溅射方法形成。

在图 1 中，垫 13 的平面图被示出以阐明垫 13 与通孔互连 15 之间的位置关系。通孔互连 15 与垫 13 之间的接触区（即由孔 16' 的周边限定的圆形区）被优选地置于垫 13 和第一基板 11 之间具有矩形周边的接触区内。在此配置中，当所述孔从第一基板 11 的第二侧（图中的下侧）形成时，可以确保通孔互连 15 与垫 13 之间的整个接触区位于垫 13 和第一基板 11 之间的接触区中。因此，垫 13 和第一基板 11 之间的接触被建立。

在此结构中，由于基板 11 与垫 13 之间没有间隙，当第一导电材料 17 被填充到该孔中以形成所述通孔互连 15 时，第一导电材料 17 被防止流动到第一基板 11 的第一侧（图中的上侧）。因此，对已经提供在第一基板 11 上的电路 14 和器件 12 的不利影响可被防止。因此，有可能形成高度可靠的电连接。

图 4-6 是局部示意性截面图，说明了根据本发明的装置的其他实施例，其中导电材料如硅或者镓的砷化物被用于第一基板。

图 4 是局部示意性截面图，说明了根据本发明的装置的另一个示例实施例。在此图中，由绝缘材料制成的电介质区 49 被提供在该孔的内部侧壁 46' 上，并且整个内壁（即电介质区 49 和垫 43 的后侧）被由第二导电材料制成的导电区 48 覆盖。作为用于电介质区 49 的绝缘材料，例如氧化硅（ SiO_2 ），氮化硅（ SiN ），或氮氧化硅（ SiNO_x ）可以被使用。

就是说，当第一基板 41 是由导电材料制成时，有可能通过在第一基板 41 的孔的内侧壁 46' 上提供由绝缘材料制成的电介质区 49 来限定上面提到的结构。有可能通过以由第二导电材料制成的导电区 48 来覆盖电介质区 49 以及垫 43 的后侧而在图 4 中所示的装置中长时间地维持垫 43 与通孔互连 45 中的导电材料 46 之间的优良的电连接，如图 4 中所示。垫 43 通过第一电路（接线）44 电连接到功能元件 42。

图 5 是部分的示意性的截面图，说明了根据本发明的装置的另一个示例实施例。类似于图 4 的示例实施例，该装置包括第一基板 51，功能

元件 52, 第一电路 54 以及通孔互连 55。在此图中, 在仅覆盖孔的侧壁 56' 的由绝缘材料制成的电介质区 59 被提供之后, 由第三导电材料制成的导电区 58a 仅被提供在电介质区 59 上。随后, 导电区 58a 以及垫 53 的后侧被由第二传导材料制成的导电区 58b 覆盖。

5 如图 5 中所示, 导电区 58 具有两层结构, 并且每层具有不同的功能。例如, 对于与电介质区 59 接触的外导电区 58a 的第三传导材料, 表现出对电介质区 59 的优良附着力的材料可以被使用。相反, 对于与制成通孔互连的第一导电材料 57 接触的第二导电材料, 关于第一导电材料 57 具有优良可湿性的材料被优选地使用。例如, 当电介质区 59 由二氧化硅
10 (SiO₂) 制成并且第一导电区 57 (即通孔互连) 是由金-锡 (Au-Sn) 合金制成时, 铬可以被用作用于导电区 58a 的第三导电材料, 并且金可以被用作用于导电区 58b 的第二导电材料。

在图 5 所示的例子中, 导电区 58a 仅覆盖电介质区 59。可选地, 在提供导电区 58a 以覆盖电介质区 59 以及垫 53 的后侧两者之后, 可提供
15 导电区 58b 以覆盖整个导电区 58a。

图 6 是部分的示意性的截面图, 说明了根据本发明的装置的另一个示例实施例。图 6 的装置与图 5 的装置的不同之处在于所述电介质区和所述导电区两者从所述孔的开口向第一基板的第二侧延伸。

电介质部分 69, 由两层导电区 68a 和 68b 形成的导电区 68 被类似于
20 图 5 的装置而提供在孔的内侧壁 66' 中, 并且此实施例的特征在于从所述孔的开口向第一基板的第二侧延伸的末端 69', 68a' 和 68b' 的相对长度。更具体地, 电介质部分 69 的末端 69' 可以是最长的, 并且所述导电区 68a 的末端 68a' 以及导电区 68b 的末端 68b' 可以比末端 69' 短。根据此结构, 由于可以确保电介质部分 69 的末端 69' 被提供在由导电材料制成的第一基板 61 与导电区 68a 的末端 68a' 或者导电区 68b 的末端
25 68b' 之间, 有可能防止第一基板 61 与导电区 68a 或者导电区 68b 之间的短路。

在具有上述结构的孔中，一旦通过在孔中填充第一导电材料 67 形成通孔互连 65，所述通孔互连 65 的末端从孔的开口向外侧（即图 6 中的下侧）伸出，从而限定半球形末端。通孔互连 65 的所述半球形末端 65' 被成形为使所述半球形末端 65' 完全覆盖所述导电区 68b 的末端 68b'。

- 5 通孔互连 65 的这种伸出的半球形末端 65' 是优选的，因为它能够被用作端子，通过它设置在所述基板第一侧上的功能元件 62 可以限定与外部元件的电接触。所述功能元件通过第一电路 64（接线）电连接到垫 63。

图 7 是示意性的截面图，说明了根据本发明的装置 70 的另一个示例实施例。假定导电材料如硅或镓砷化物被用作第一基板 71，以及绝缘材料如玻璃或者陶瓷被用作第二基板 81，图 7 的装置具有下面的特征：

- 10 (a) 第二基板 81 被结合至第一基板 71 的第一侧（图中的上侧）的至少一部分。
- (b) 第二基板 81 被放置成使第二基板 81 覆盖垫 73 的至少一部分。
- (c) 从孔 76 延伸的电介质区 79 覆盖第一基板 71 的第二侧（图中的下侧）的整个表面，并且被电连接到通孔互连以及导电区 78 的第二电路 82 被提供。通孔互连 75 包括第一导电材料 77。另外，凸块 83 可以被提供在第二电路 82 上。

通过在第一基板 71 上提供在 (a) 项中描述的第二基板 81，所述装置可以在通孔互连形成之后被用作封装，其中，所述第一基板上提供有功能元件 72，第一电路 74，垫 73 以及通孔互连。

具体而言，如 (b) 项中所描述的，通过将第二基板 81 放置成使第二基板 81 覆盖垫 73 的至少一部分，有可能防止在孔 76 的形成之后由于应力导致的垫的变形或者所述垫的强度的退化。

另外，因为垫很薄（例如大约 1 μm ），在以相关技术从第一基板的第二侧形成孔的过程中所述垫可能被损坏或者破坏。为了防止所述垫的损坏或者破坏，如图 7 中所示，第二基板 81 被提供以使其接触第一基板

71 的第一侧从而夹住垫 73。在此配置中，如果垫 73 的后侧（与第一基板接触的侧）在孔形成期间经受某种力，则接触垫 73 的前侧（与第二基板接触的侧）的第二基板 81 支持该垫 73。结果，由第二基板 81 支持的垫 73 较少地受到孔形成过程的影响，并且垫 73 的损坏或者破坏能够被防止。

另外，通过提供如（c）项中所述的第二电路 82 和凸块 83，有可能实现芯片级封装。因此，可以实现该装置的尺寸的减小。特别地，通过改变第二电路 82 的位置，通孔互连与凸块 83 之间的间隔可以被改变到任何值。例如，即使当通孔互连之间的间距（pitch）窄时，仍可通过适当地设置第二电路 82 而增加凸块 83 之间的间距。因此，所述装置和外部元件可以被容易地结合。另外，由于第二电路 82 允许凸块 83 被提供在不同于所述通孔互连 2 之上的区域的区域中，在形成凸块 83 的过程或者到凸块 83 的结合过程中所述通孔互连可以较少地受到热或机械力的影响。因此，通孔互连与凸块 83 之间的电连接的可靠性可以被增强。

图 8 是示意性的截面图，说明了根据本发明的装置的另一个示例实施例。图 8 上的装置具有下列特征，并且除此之外，图 8 的装置具有类似于上面描述的图 7 的装置的结构：

（d）具有至少两层的多层电路被提供在第一基板 91 的第二侧（图中的下侧）上，并且所述电路的层间被插入例如由树脂制成的绝缘层 111。在图 8 示出的例子中，电路具有两层结构，其具有第二电路 112 以及第三电路 114。

（e）第二电路 112 以及第三电路 114 通过由导电材料制成的通孔互连 113 而电连接。

（f）凸块 115 被提供在位于绝缘层 111 的表面的第三电路 114 上。

类似于图 7 的装置，通过在其上提供了功能元件 92，电路 94，垫 93 以及通孔互连的第一基板 91 上提供第二基板 101，图 8 的装置 90 可以在

通孔互连形成之后被用作封装。也类似于图 7，图 8 的装置包括孔 96，第一导电材料 97，导电区 98 以及电介质区 99。

另外，通过如 (f) 项中所述提供凸块 115 以电连接到第二电路 112，有可能实现芯片级封装。因此，可实现所述装置的尺寸的减小。特别地，
5 由于图 8 的装置具有多层结构，其在第一基板 91 的第二侧上具有至少两层，因而用作与外部元件的电接触的凸块 115 的位置选择的灵活性可以被进一步增强。例如，如图 8 中所示，有可能在通孔互连之以上提供凸块 115。

一种用于制造根据本发明的装置的方法包括：步骤 A，提供包括第一
10 一侧和第二侧的第一基板，其中功能元件被提供在第一基板的第一侧上，第一电路连接到所述功能元件，以及通过第一电路电连接所述功能元件的垫；以及步骤 B，从第一基板的第二侧提供孔直到所述垫被暴露；步骤 C，在该孔的内表面的至少一部分上提供由第二导电材料制成的导电区，其中第二导电材料不同于第一导电材料；步骤 D，填充第一导电材料到该孔中。
15

在此配置中，有可能有效地制造在所述孔的内表面的至少一部分上具有上述结构的装置（即包括由不同于通孔互连的第一导电材料的第二导电材料制成的导电区的装置被提供，如图 1 所示）。另外，由于所述垫的前侧可在孔被形成以及所述垫被暴露之后立即被导电区（金属薄膜）
20 覆盖，即使所述垫由容易被氧化的金属，例如铝制成，垫的表面侧可受到稳定的第二导电材料制成的导电区的保护。因此，所述垫能够通过所述导电区建立与所填充的第一导电材料的高度可靠的电连接。

在上面描述的步骤 B 中，深反应离子蚀刻方法（下文中称为“DRIE 方法”）可以被用于形成孔。由于 DRIE 方法能够使孔以高精度形成，因此孔能够被形成在所述垫的周边内。
25

下文中，将使用其中第一基板是硅晶片的例子来说明步骤 B 中形成

孔的程序。一典型的硅晶片包括基板（Si）以及其上形成的氧化物层（SiO₂）。由铝（Al）制成的垫被设置在限定第一基板的第一侧的氧化物层（SiO₂）上，并且在以下的两个步骤（i）和（ii）中，孔从第一基板的第二侧形成：

- 5 (i) 要形成孔的所述基板（Si）的第二侧的部分被暴露于第一等离子体，其是使用包含能够蚀刻所述基板（Si）的 SF₆ 的第一气体而产生的。

具有某个开口尺寸的孔开始被形成在所述基板（Si）的第二侧中，并且其深度被逐渐地增加。由于第一等离子体蚀刻氧化物层（SiO₂）的蚀刻速率与对硅的蚀刻速率相比是很小的，当氧化物层（SiO₂）被暴露时所述蚀刻反应停止。因此，使用第一气体的孔的形成被完成。换句话说，
10 氧化物层（SiO₂）也起到蚀刻停止器的作用。

（ii）随后，使用包含 CF₄ 的第二气体而产生的第二等离子体被照射到所述孔。CF₄ 能够蚀刻氧化物层（SiO₂）。由于第二等离子体不蚀刻硅（Si），暴露于孔的底部的氧化物层（SiO₂）被蚀刻。孔的深度随着 SiO₂ 的去除
15 而增加。由于第二等离子体不蚀刻垫（Al），当垫（Al）被暴露时所述蚀刻反应停止。因此，使用第二气体的孔的形成被完成。换句话说，垫（Al）也起到蚀刻停止器的作用。

在上述两个蚀刻步骤中，被开口于第一基板的第二侧并且具有限定垫后侧的底部的孔被形成。

- 20 在上述步骤 C 中，导电区被形成为使其从孔的开口延伸到第一基板的第二侧。通过将导电区形成为使其从孔的内壁延伸到所述孔的所述开口的附近，形成在第一基板的后侧上的电路能够建立较为可靠的电连接并且附着力可以被进一步地改进。

在上述步骤 C 中，所述导电区是通过堆叠由不同材料制成的两层或
25 更多层而形成的。所述多层结构的第一层可以是由具有对第一基板的优良附着力的材料制成的，并且第二层是使用例如连续的膜沉积过程形成

的。作为结果，生产过程的效率能够被提高。

在上述步骤 D 中，熔融金属抽吸方法被用于填充第一导电材料。通过在孔的内壁上形成导电区，与相关领域技术相比，有可能显著地增强被使用熔融金属抽吸方法填充的熔融金属（用于通孔互连的第一导电材料）与所述第一基板之间的附着力。

在上述步骤 C 中已经被形成的由第二导电材料制成的所述导电区可以使用干膜抗蚀剂来图案化。在湿抗蚀剂图案化过程中，液体抗蚀剂被典型地使用，并且由于抗蚀剂可能流到所述孔中，在后面的步骤中对其进行去除是困难的。在所述孔内剩余的抗蚀剂可不利地影响通孔互连的电特性。相反，当干膜抗蚀剂被使用时，抗蚀剂覆盖所述孔的开口。因此，由于使用干膜抗蚀剂的图案化没有上述孔中的剩余问题，能够形成表现出优良电特性的通孔互连。

以下，将参照图 9A 到 9F 详细说明一种制造根据本发明的一示例实施例的装置的方法。图 9A 到 9F 是示意性的截面图，说明用于制造根据本发明的一示例实施例的装置的所述方法中的步骤，并且一些伴有平面图以提供清晰的理解。

在图 9A 中，一固态图象传感装置被示出。所述装置被使用相关技术制造过程来制造，并且包括：由硅制成的基板 171，包括一组光电二极管以及一组微透镜的功能元件 172，用于提供与外部元件的连接垫 173，以及电连接在垫 173 和功能元件 172 之间的电路 174。在此例子中，硅基板 171 具有 200 μm 的厚度，并且垫 173 和电路 174 是由铝 (Al) 制成的。垫 174 是 100 μm \times 100 μm 的正方形。

首先如图 9B 中所示，穿透所述基板 171 的具有内表面 176' 的孔 176 在与垫 173（图中的上侧）相对的位置从与所述功能元件 172 被形成的侧相对的侧（图中的下侧）被形成，直到所述垫的后侧被暴露。在此步骤中，正好在垫 173 下面的孔 176 的内壁是整个周边是在垫 173 的周边内。

通过这样，当在后面的步骤中导电材料被填充到所述孔 176 中以形成所述通孔互连 175 时，通孔互连 175 与垫 173 之间的接触区被限定。

在这个例子中，具有 80 μm 的直径的孔 176 是通过使用干蚀刻除去基板 171 的硅，然后除去由 SiO_2 等制成的绝缘层（未示出）而限定的，
5 所述绝缘层典型地提供在所述垫下面。在这个例子中，深反应离子蚀刻（DRIE）方法被用于蚀刻硅。在所述 DRIE 方法中，通过交替地执行以使用六氟化硫（ SF_6 ）作为蚀刻气体的高密度等离子体进行的蚀刻和到侧壁的钝化膜的形成（博施过程），以高的纵横比蚀刻硅基板。使用四氟化碳（ CF_4 ）的 RIE（反应离子蚀刻）被用于蚀刻 SiO_2 。

10 然后，如图 9C 中所示，绝缘层 179 被形成在孔 176 的内壁上以及由硅制成的基板 171 的第二侧（图中的下侧）上。换句话说，绝缘层 179 包括覆盖孔 176 的内壁的部分 179a 以及覆盖基板 171 的第二侧的部分 179b。形成所述绝缘层 179 之后的所述孔将由参考符号 176a 来指示。在此例中，由氧化硅（ SiO_2 ）制成的绝缘层 179，是用四乙氧基硅烷（TEOS）
15 作为源的等离子体 CVD 方法形成的。

然后，如图 9D 所示，位于孔 176a 底部的由 SiO_2 制成的绝缘层 179 的一部分通过用蚀刻方法去除。位于孔 176a 底部的由 SiO_2 制成的绝缘层 179 的该部分是接触垫 173 后侧的区。为了除去位于孔 176a 底部的由 SiO_2 制成的绝缘层 179 的该部分，在使用抗蚀剂等对基板 71 的第二侧上的
20 SiO_2 层进行保护后，执行一种各向异性的蚀刻过程。在该例中，使用四氟化碳（ CF_4 ）的 RIE（反应离子蚀刻）来蚀刻 SiO_2 。在蚀刻孔底部的 SiO_2 层后，垫 173 的后侧被暴露的孔由参考符号 176b 表示。

接下来，如图 9E 所示，一导电薄膜 178 形成于孔 176b 的内壁和开口周围处。在该例中，该导电薄膜 178 具有一个两层结构，其通过使用
25 溅射方法，沉积铬(Cr)作为第一层，和沉积金(Au)作为第二层而形成。在该过程中，孔 176b 的内壁，即限定所述孔的内侧壁的由 SiO_2 制成的绝缘层 179，以及限定所述孔的底部的垫 173 的后侧被具有两层结构的导电薄

膜 178 覆盖。所得到的孔由参考符号 176c 表示。

接着，如图 9F 所示，导电材料 177 被填充进孔 176c 以形成电连接到垫 173 的通孔互连 175。在该例中，包含 80%重量的金和 20%重量的锡的金-锡 (Au-Sn) 合金被用作导电材料 177，且用熔融金属抽吸方法形成通孔互连 175。

应该注意，尽管本例中的垫 173 是一个 $100\ \mu\text{m}\times 100\ \mu\text{m}$ 的正方形，实际垫 173 可以是除了正方形以外的其它形状，包括圆形，椭圆形，三角形，或矩形。只要垫 173 用作电路，则该垫 173 可以具有任何尺寸。进而，尽管垫 173 和电路 174 在本例中由铝制成，本发明不限于铝，可以用任何电路材料，包括铜 (Cu)，铝-硅 (Al-Si)，或铝-硅-铜 (Al-Si-Cu)。

另外，本例中孔 176 的周边是一个 $80\ \mu\text{m}$ 直径的圆。然而，孔 176 的尺寸并不限于该直径，且只要与垫 173 的接触区在垫 173 的周边内，孔 176 可以具有任何尺寸。另外，孔 176 的周边可以是圆形以外的形状，包括椭圆形，正方形，三角形，或矩形。进而，形成孔 176 的方法不限于 DRIE 方法，并且氢氧化钾 (KOH) 水溶液的湿蚀刻方法也可使用。

在该例中，由 SiO_2 制成的绝缘层 179 通过用 TEOS 为源的等离子体 CVD 方法形成在孔 176 的内壁和基板 171 的第二侧两者上。然而，本发明并不限于该例子，且硅烷 (SiH_4) 也可以用做源。进而，绝缘层 179 可以通过以绝缘树脂涂敷来形成，而非使用等离子体 CVD 方法沉积 SiO_2 。

另外，尽管本例中导电薄膜 178 具有由铬和金制成的两层结构，本发明并不限于这种层结构，而是可以使用不同的材料，只要该材料具有改进与所填充的导电材料和孔内壁的附着力的特性。层的数量并不限于两个，且多层结构包括三层或更多层是可能的。形成导电薄膜 178 的方法不限于溅射，并且其它方法，如 CVD 或蒸发也可以被使用。

在上面描述的例子中，包含 80%重量的金与 20%重量的锡的金-锡 (Au-Sn) 合金被用作导电材料 177，但是本发明并不限于这个例子。例如，具有不同成分的金-锡合金；锡铅 (Sn-Pb) 合金；金属，如锡 (Sn) 或

铟(In); 或如锡(Sn)基, 铅(Pb)基, 金(Au)基, 铟(In)基, 或铝(Al)基焊料都可以使用。

例子

下面对一个特定例子进行描述。然而, 尽管参照下述例子来对本发明进行了详细说明, 本发明不应该被理解为仅限于以下例子。应该明确理解, 该例子只是起到说明的目的, 并非旨在作为对本发明限制的一个限定。

例 1

在该例子中, 如图 2 所示, 仅在用来限定垫 23 后侧的孔底部上提供一个由 Au (厚度: 300nm) /Cr (厚度: 50nm) 制成的堆叠层, 作为导电区 28。Au 层是接触通孔互连 27 的上层, 且 Cr 层是接触垫 23 后侧的下层。那么, 这个样品被指定为样品 A, 且该样品没有提供通孔互连 27。在使样品 A 在空气中放置 240 小时后, 用俄歇电子谱仪从金层表面检测限定导电区 28 的堆叠层的氧含量。图 10 是说明俄歇电子谱仪的结果的

15 曲线图。在图 10 中, 曲线 A 代表样品 A 的结果。在样品 A 中, 测量从导电区 28 的一侧执行, 且横轴代表深度。横轴的原点 (值 0) 对应于开始检测到很多铝的深度。纵轴代表检测到的氧量, 且值 1 代表开始检测到很多铝的深度处的量。

比较例 1

20 在这个比较例中, 除了导电区 28 被省略外, 准备了具有与图 2 示出的实施例相同结构的样品 B, 并且对例 B 进行例 1 中描述的评估。换句话说, 样品 B 没有导电区 28, 且孔的内表面保持开放, 没有形成通孔互连 27。图 10 中, 曲线 B 代表样品 B 的结果。在样品 B 中, 横轴代表深度, 该深度从铝的蚀刻时间计算得到, 且横轴的原点 (值 0) 对应于垫后侧的表面 (铝)。纵轴代表检测到的氧量, 且值 1 对应于在铝层表面观测到的氧量。图 10 表明, 表面处的氧含量为一半的深度对于样品 A 是深度

25 “a” 而对于样品 B 是深度 “b”。另外, 深度 “b” 比深度 “a” 深三倍以

上，意味着样品 B 被氧化的深度比样品 A 大三倍。

换句话说，在垫后侧的表面（铝）保持开放的样品 B 中，在垫的后侧形成一氧化层，这是不理想的，因为氧化层降低了要在以后形成的通孔互连的传导性。

- 5 相比之下，其中 Au/Cr 制成的导电区 28 被提供在垫 23 的后侧的样品 A 中铝的氧化程度是样品 B 中的三分之一，这样是优选的，因为好的电接触被建立在垫 23 和后来要形成的通孔互连之间。换句话说，导电区 28 中的金起到防止铝的氧化的作用。

例子 2

- 10 在该例子中，如图 3 所示，仅在被限定于第一基板 31 中的孔的侧壁上提供了一个由 Au(厚度：300nm)/Cr(厚度：50nm) 制成的堆叠层作为导电区 38。Au 层是接触通孔互连 37 的上层，且 Cr 层是接触孔内壁的下层。然后将被提供有通孔互连 37 的样品指定为样品 C。那么，对例 C(样品数量：100) 执行包括下列三个测试项目的可靠性测试。在可靠性测试
- 15 前后，测量通孔互连 37 和垫 33 之间的阻力(resistance)，且将表现出 50% 或以下的增加率的样品判断为通过的样品。样品 C 的可靠性测试结果在表 1 中列出。

- 在可靠性测试中，样品被保持在高温（第一测试），或被保持在高温和高湿度（第二测试），或被保持在热循环（第三测试）。这三种测试以上
- 20 上述顺序执行。

- 在高温测试（第一测试）中，样品在 90°C 温度下在空气中被保持总共 240 小时。在高温和高湿度测试（第二测试）中，样品在 70°C 温度和 90%HR 湿度下在空气中被保持总共 240 小时。在热循环测试（第三测试）中，样品交替在两种不同的温度（-40°C 和 125°C）下的空气中被保持总
- 25 共 240 小时。

 一个热循环由四个步骤组成：步骤 1 到步骤 4，且每个循环持续 2 个小时。在步骤 1 中，-40°C 的温度被维持 30 分钟。在步骤 2 中，在 30

分钟内使温度从 -40°C 升高到 125°C 。在步骤3中， 125°C 的温度被维持30分钟。在步骤4中，在30分钟内温度被从 125°C 降低到 -40°C 。

例子3

在这个例子中，如图1所示，在孔的整个表面上提供一个由Au(厚度：300nm)/Cr(厚度：50nm)制成的堆叠层作为导电区28。Au层是接触通孔互连17的上层，且Cr层是接触垫33的后侧和基板11中的孔的侧壁的下层。那么，提供有通孔互连17的样品被指定为样品D。然后，对样品D(样品数量：100)执行例子2中描述的可靠性测试。在可靠性测试前后，通孔互连17和垫13之间的阻力被测量，且将表现出50%或以下的增加率的样品判断为通过样品。样品D的可靠性测试结果列于表1。

比较例2

在这个比较例中，除了导电区38被省略外，具有与图3中示出的实施例的相同结构的样品E(样品数量：100)被准备，且对例子E执行例子2中的描述的评估。换句话说，样品E没有导电区38，且在提供通孔互接37时，孔内表面被暴露。样品E的可靠性测试结果列于表1。

表1

样品符号	C	D	E
可靠性测试 后通过的样 品数	92	99	56

从表1，得到以下观测结果：

(1) 在由Au/Cr制成的堆叠层被提供为限定孔内壁的第一基板31的内壁上的导电区38的样品C中，92个样品被确定为通过样品，其对应于90%的通过样品率。

(2) 在由Au/Cr制成的堆叠层被提供为孔整个内表面上的导电区18的样品D中，99个样品被确定为通过样品，其对应于接近100%的通过样品率。因此，有缺陷样品的数量将是小的。

(3) 相比之下, 在没有导电区 38 的样品 E 中, 只有 56 个被确定为通过的样品, 其对应于小于 60% 的通过样品率。

5 这些评估结果表明只提供导电区 38 到孔的侧壁, 就可足以维持通孔互连的好的传导性。此外, 提供导电区 18 到孔的整个内部区, 可以将通过样品率提高到接近 100%。因此, 将导电区 18 提供到孔的整个内部区的实施例 (如图 1 所示) 为最优选的。

根据本发明, 提供了一种具有高度可靠的电连接的装置。因此, 本发明可提高经常受到外部冲击等的设备, 例如, 移动电话终端或可携式摄像机的冲击抵抗力或长期可靠性。

10 尽管本发明的优选实施例在上面进行了描述和说明, 应该理解这些例子是本发明的例子, 而不应被理解为限制。可在本发明精神和范围内进行添加、省略、替换和其它修改。因此, 不能认为本发明受到以上描述的限制。

15

20

图1

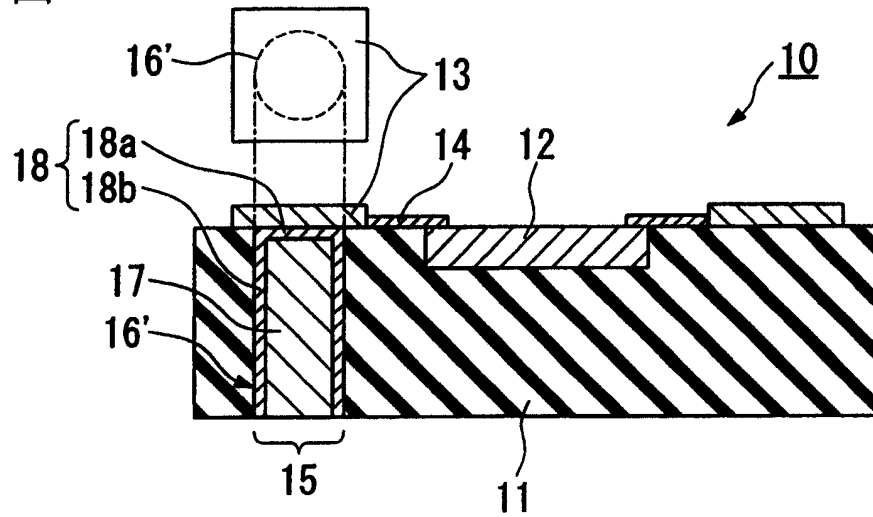


图2

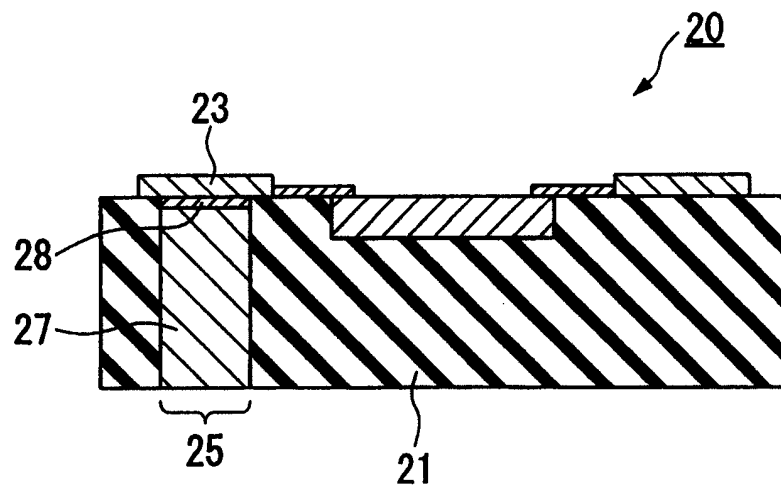


图3

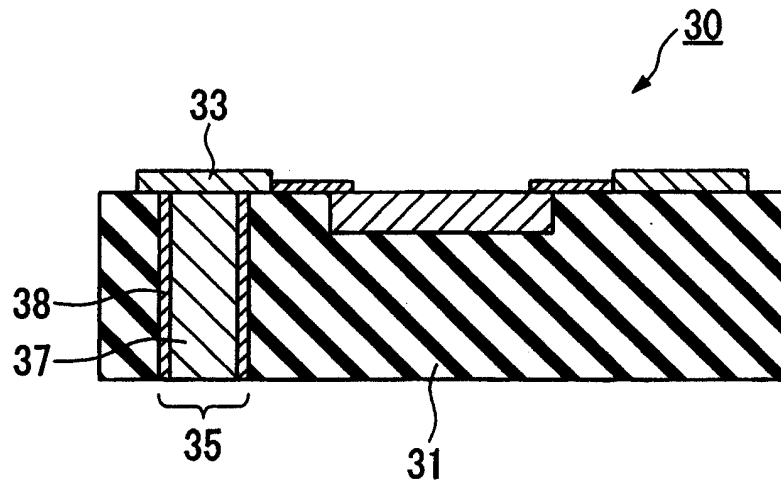


图4

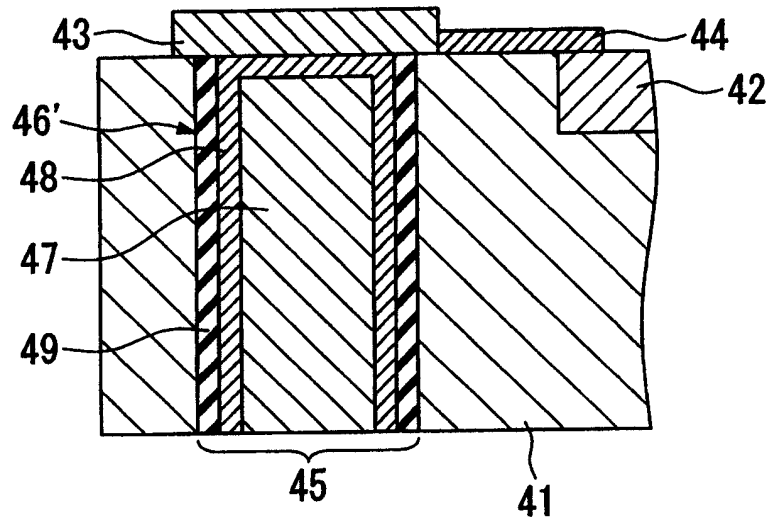


图5

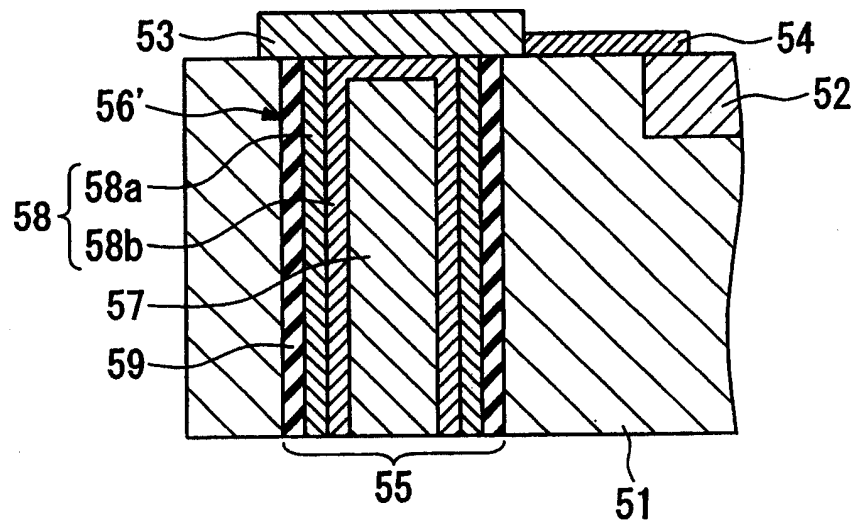


图6

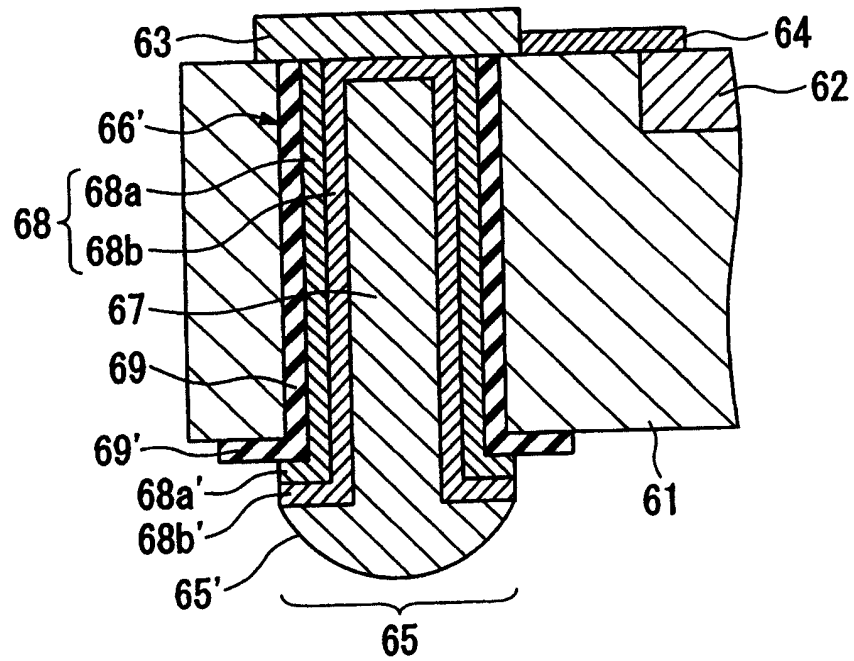


图7

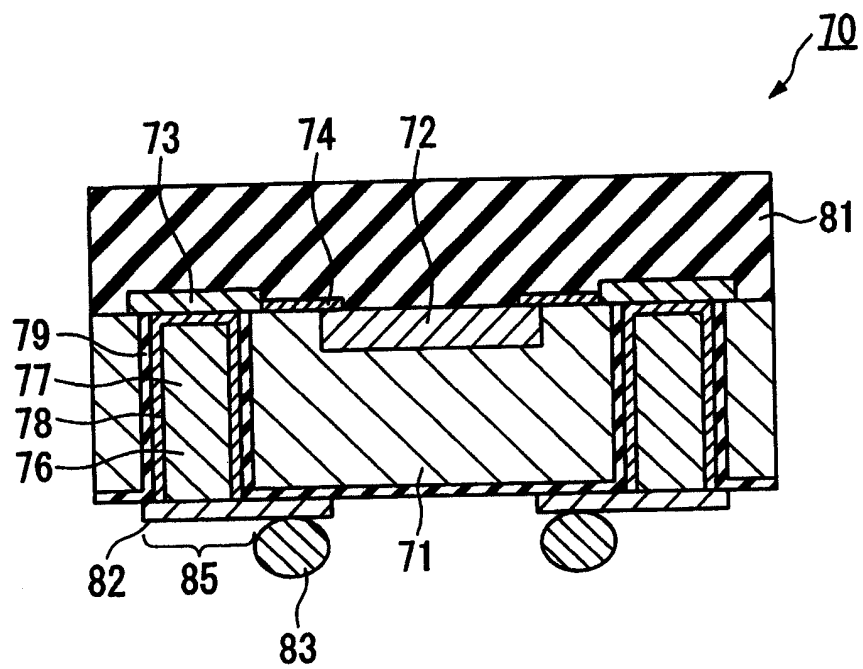
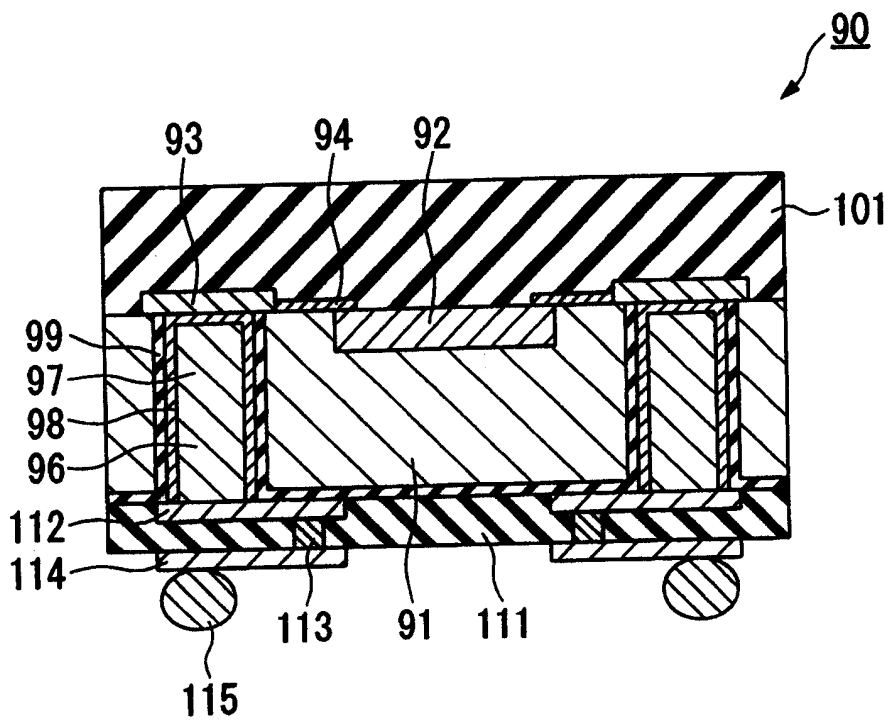


图8



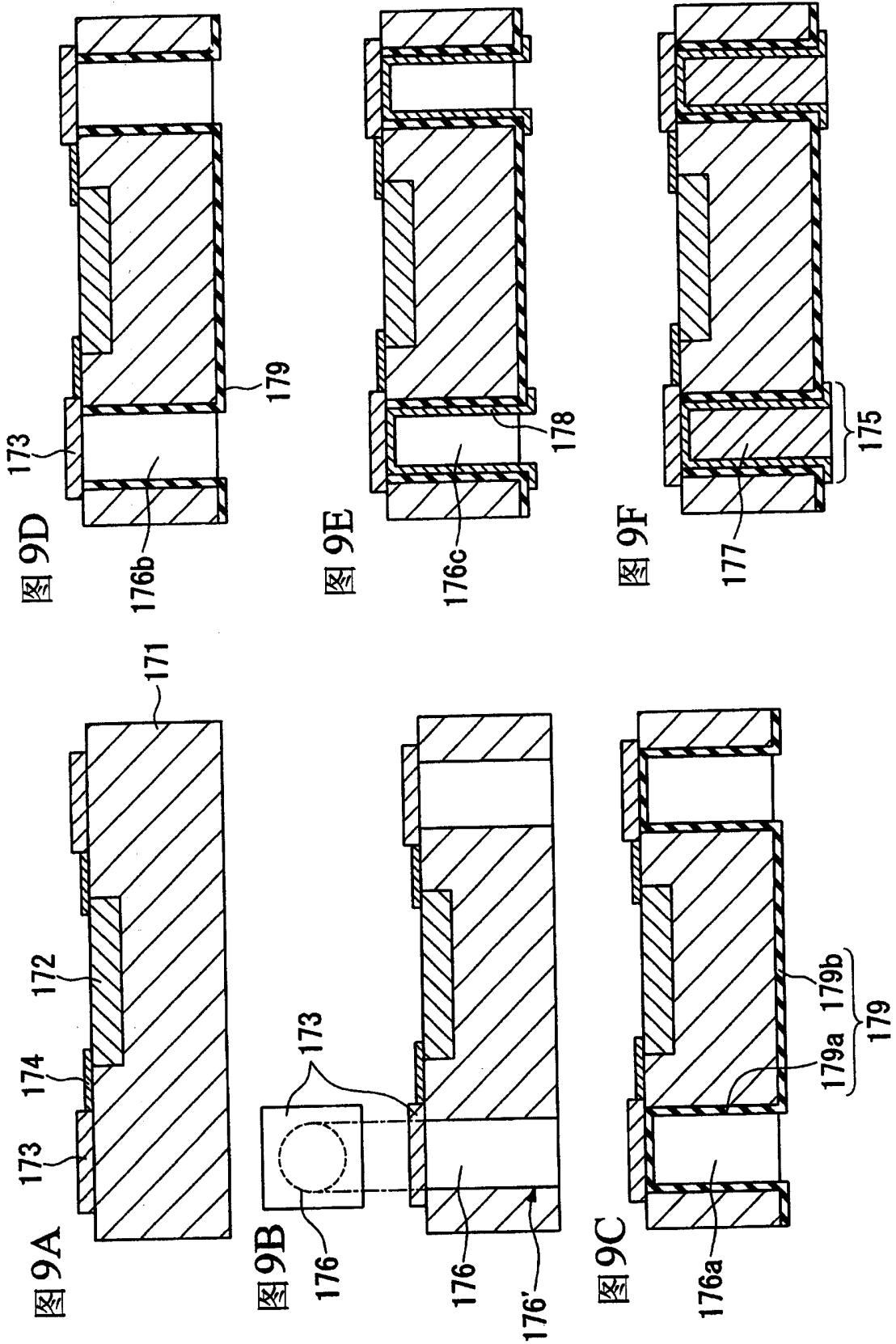


图10

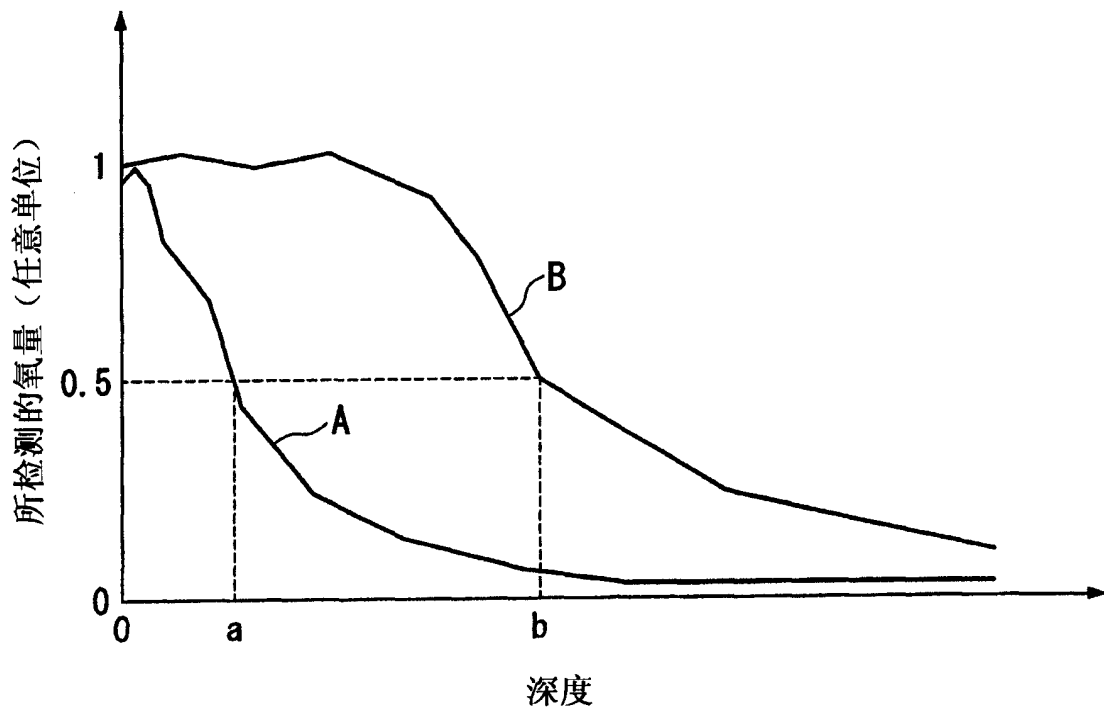


图11A

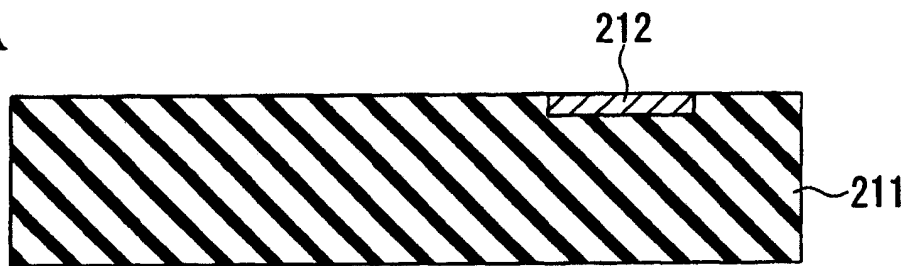


图11B

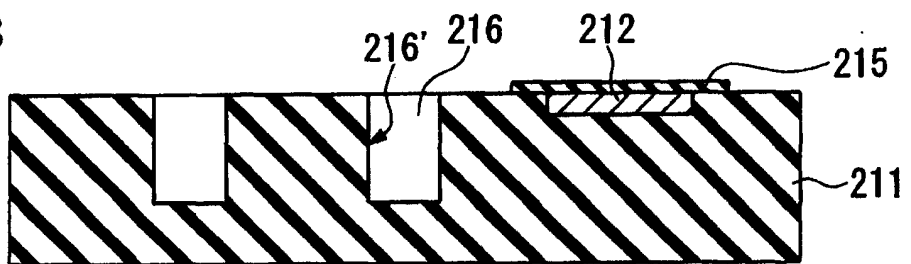


图11C

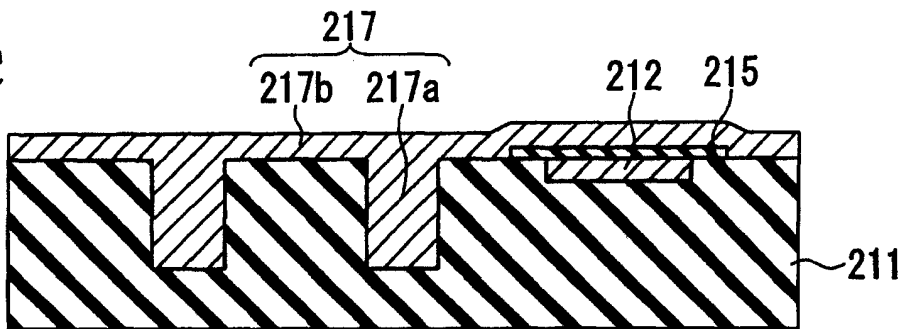


图11D

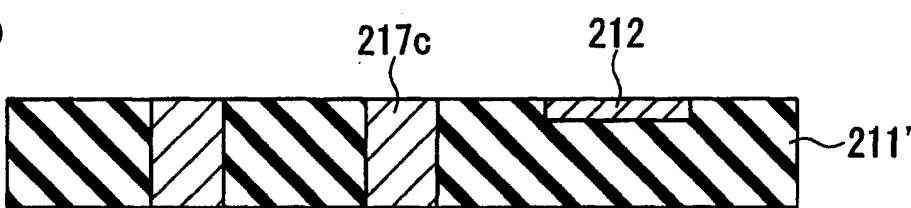


图11E

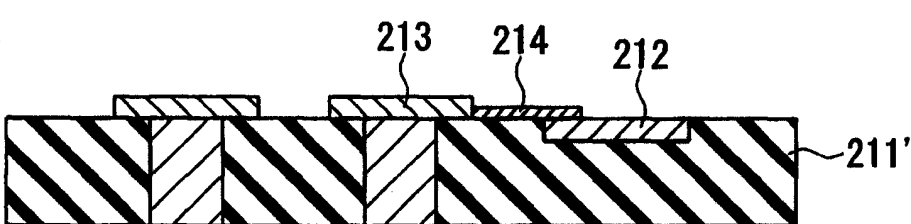


图12A

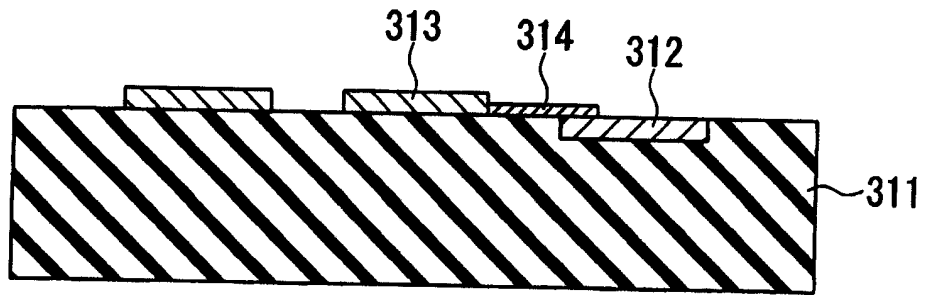


图12B

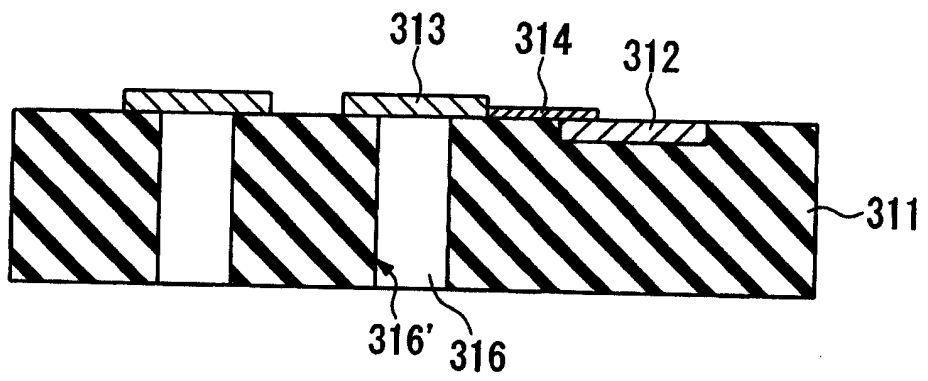


图12C

