

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 23/12 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200580023588.1

[43] 公开日 2007年7月11日

[11] 公开号 CN 1998076A

[22] 申请日 2005.7.13

[21] 申请号 200580023588.1

[30] 优先权

[32] 2004.7.15 [33] JP [31] 208322/2004

[86] 国际申请 PCT/JP2005/012906 2005.7.13

[87] 国际公布 WO2006/009029 日 2006.1.26

[85] 进入国家阶段日期 2007.1.12

[71] 申请人 大日本印刷株式会社

地址 日本东京都

共同申请人 日东电工株式会社

[72] 发明人 池永知加雄 关谦太郎 细川和人
桶结卓司 吉川桂介 池村和弘

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 曾祥凌 刘宗杰

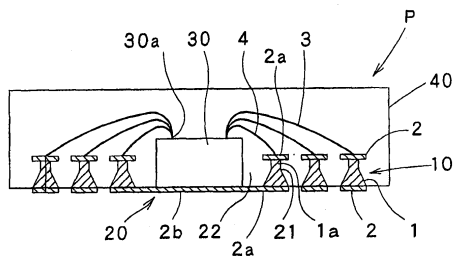
权利要求书 3 页 说明书 15 页 附图 7 页

[54] 发明名称

半导体装置与半导体装置制造用基板及半导体装置制造用基板的制造方法

[57] 摘要

半导体装置 P 设有管芯垫 20、搭载在管芯垫 20 上的半导体元件 30 及密封树脂 40。在管芯垫 20 周围配置了多个导电部 10，它们具有由铜或铜合金构成的金属箔 1 和设在该金属箔 1 上下两侧的导电部镀层 2 构成的层结构。管芯垫 20 具有下侧的管芯垫镀层 2b，由该管芯垫镀层 2b 构成的管芯垫 20 上载有半导体元件 30。位于半导体元件 30 上侧的电极 30a 分别用金属丝 3 与导电部 10 的上侧电气连接。位于导电部 10 和管芯垫 20 下侧的导电部的镀层 2 和管芯垫镀层 2b 的背面从密封树脂 40 向外露出。



1. 一种半导体装置，其特征在于，
设有：管芯垫；
装载在管芯垫上并具有电极的半导体元件；
配置在管芯垫周围的多个导电部；
将半导体元件的电极与导电部连接的金属丝；以及
至少将半导体元件、导电部及金属丝密封的密封树脂，
导电部具有金属箔和设在金属箔上下两侧的导电部镀层，
管芯垫具有与导电部下侧导电部镀层设在同一平面的管芯垫镀层，

导电部下侧的导电部镀层和管芯垫的管芯垫镀层的背面露出于密封树脂之外。

2. 权利要求 1 记载的半导体装置，其特征在于，管芯垫具有在内部形成凹部的坝部，该坝部具有分别与导电部的金属箔和上下两侧的导电部镀层设在同一平面的金属箔和上下两侧的镀层，同时坝部下侧的镀层与管芯垫镀层一体地形成，

半导体元件配置在坝部的凹部内，用添补金属丝连接半导体元件的电极和坝部。

3. 权利要求 2 记载的半导体装置，其特征在于，半导体元件的电极，用金属丝与导电部的上侧的导电部镀层连接，并用添补金属丝与坝部上侧的镀层连接。

4. 权利要求 2 记载的半导体装置，其特征在于，导电部上下两侧的导电部镀层，具有包含各贵金属镀层的多层构造。

5. 权利要求 2 记载的半导体装置，其特征在于，导电部及坝部中央的金属箔，相对于上下两侧的导电部镀层成细腰状。

6. 权利要求 2 记载的半导体装置，其特征在于，导电部下侧的导电部镀层、坝部下侧的镀层和管芯垫镀层均从密封树脂向外突出。

7. 权利要求 2 记载的半导体装置，其特征在于，坝部中设有密封树脂通过用的通路。

8. 一种半导体装置制造用基板，其特征在于，
在制造半导体装置用的半导体装置制造用基板中设有：
具有基材层和基材层上的粘接剂层的粘接板；以及
设在粘接板的粘接剂层上的管芯垫及配置在管芯垫周围的多个导电部，

导电部具有金属箔和设在金属箔上下两侧的导电部镀层，
管芯垫具有与导电部下侧的导电部镀层设在同一平面的管芯垫镀层。

9. 权利要求 8 记载的半导体装置制造用基板，其特征在于，
管芯垫具有内部形成凹部的坝部，该坝部具有分别与导电部的金属箔和上下两侧的导电部镀层设同一平面的金属箔和上下两侧的镀层，

坝部的凹部是半导体元件用的凹部。

10. 权利要求 9 记载的半导体装置制造用基板，其特征在于，导电部上下两侧的导电部镀层，具有包含各贵金属镀层的多层构造。

11. 权利要求 9 记载的半导体装置制造用基板，其特征在于，导电部及坝部中央的金属箔，相对于上下两侧的导电部镀层成细腰状。

12. 权利要求 9 记载的半导体装置制造用基板，其特征在于，坝部中设有密封树脂通过用的通路。

13. 权利要求 8 记载的半导体装置制造用基板，其特征在于，粘接板的基材层为金属制。

14. 一种半导体装置用基板的制造方法，其特征在于，
在半导体装置制造用基板的制造方法中设有以下工序：
准备金属箔的工序；
在金属箔的对应于导电部的部分和金属箔的对应于管芯垫的部分，各自设置部分镀层的工序；

将设置了部分镀层的金属箔下侧贴附在具有基材层和粘接剂层的粘接板的粘接剂层侧的工序；

以部分镀层作为抗蚀剂来蚀刻金属箔，从而形成具有设在金属箔的上下两侧的导电部镀层的导电部，同时形成具有与导电部下侧的导电部镀层设同一平面上的管芯垫镀层的管芯垫的工序；以及

对粘接板进行加工来确定粘接板外形的工序。

半导体装置与半导体装置制造用基板及 半导体装置制造用基板的制造方法

技术领域

本发明涉及表面安装型半导体装置，具体而言，涉及具有无引线结构的表面安装型半导体装置。

背景技术

一般，半导体装置用金属制引线框作为其构件之一，但是为了实现多引脚化，要求引线框中引线间距微细化。但是，引线本身的宽度随之变小，引线的强度下降，产生了引线弯曲引起的短路现象。因此，为了确保导线的间距，无奈只好使封装大型化。这样，采用引线框的半导体装置，封装尺寸增大且变厚。因此，提出了没有引线框影响的所谓无引线结构的表面安装型半导体装置。

专利文献 1: 特开 9-252014 号公报

专利文献 2: 特开 2001-210743 号公报

图 9(a)(b)示出在专利文献 1 中记载的半导体装置。该半导体装置的制造方法，首先，在基材 101 上贴上金属箔，对该金属箔进行蚀刻，使之在规定部分留下金属箔后，使用粘接剂 104 将半导体元件 102 固定在与半导体元件 102 同等大小的金属箔 103a(管芯垫)上，另外，用金属丝 105 进行半导体元件 102 和金属箔 103b 的电气连接，用金属模具以密封树脂 106 进行传递模塑(图 9(a))。最后，将成型后的密封树脂 106 从基材 101 分离，从而完成半导体元件的封装(图 9(b))。但是，按该制造方法得到的半导体装置，由于伴随地存在粘接剂 104 及金属箔 103a(管芯垫)，基于要求小而薄的半导体装置的考虑，仍旧存在问题。

专利文献 2 上所记载的半导体装置示于图 10(a)(b)。该半导体装置用如下方法制造。首先，制得在作为基材的金属板上形成棋盘状凹槽 201a 的金属板 201。接着，用粘接剂 203 将半导体元件 202 固定在金属板 201 上，其后，在设计上需要的位置上，进行金属丝焊接，形成金属丝 204，用密封树脂 205 进行传递模塑(图 10(a))。接着，研磨金属板 201 及粘接剂 203，另外，按符合的设计尺寸连同密封树脂 205 一起切割金属板 201，得到半导体装置(图 10(b))。但是，即使用这个制造方法，所得到的半导体装置，半导体元件 202 的下面伴随地存在粘接剂层 203 和金属板 201，所以难以得到产业界所希望的薄型化半导体装置。

这样，用传统的制造方法难以得到薄型化的半导体装置。因此，为了得到薄型化的半导体装置，必须将半导体元件(芯片)本身磨得更薄，在该制造工序容易发生半导体元件的裂纹和缺口，致使成本上升。

但是，这样的单面密封型半导体装置，将半导体元件装载在管芯垫上，在该管芯垫上进行接地焊接。在这种情况下，有与半导体元件下面处于同一平面上的焊接部分。由于半导体元件、基板和密封树脂各自的热膨胀不同，半导体元件下面从外周部分沿着密封树脂和基板的界面发生剥离时，最终使处于同一平面内的接地焊接部分的金属丝也同时剥离，存在造成电气上开路的问题。

发明内容

本发明旨在解决这样的问题，其目的在于，提供一种具有能以低成本实现的薄型化的无引线结构的、可靠性高的表面安装型半导体装置，同时提供用于其制造的半导体装置制造用基板及其制造方法。

本发明是一种半导体装置，其特征在于，设有：管芯垫；搭载在管芯垫上的、具有电极的半导体元件；配置在管芯垫周围的多个导电部；连接半导体元件的电极和导电部的金属丝；至少密封半导体元

件、导电部以及金属丝的密封树脂，导电部具有金属箔和设置在金属箔上下两侧的导电部镀层，管芯垫具有设置在导电部下侧与导电部镀层处于同一平面的管芯垫镀层，导电部下侧的导电部镀层和管芯垫的管芯垫镀层，其背面露出于密封树脂之外。

本发明是一种半导体装置，其特征在于，管芯垫具有其内部形成凹部的坝部，该坝部具有分别与导电部金属箔和上下两侧的导电部镀层设在同一平面的金属箔和上下两侧的镀层，同时坝部下侧的镀层与管芯垫镀层一体地形成，半导体元件配置在坝部的凹部内，用增补金属丝连接半导体元件的电极和坝部。

本发明是半导体装置，其特征在于，半导体元件的电极，用金属丝与导电部上侧的导电部的镀层连接，而且用增补金属丝和坝部上侧的镀层连接。

本发明是一种半导体装置，其特征在于，导电部上下两侧的导电部镀层具有包含各贵金属镀层的多层结构。

本发明是一种半导体装置，其特征在于，导电部以及坝部中央的金属箔相对于上下两侧的导电部镀层成细腰状。

本发明是半导体装置，其特征在于，导电部下侧的导电部镀层、坝部下侧的镀层和管芯垫镀层中的任意一个都突出于密封树脂之外。

本发明是一种半导体装置，其特征在于，在坝部设有密封树脂通过用的通路。

本发明是一种半导体装置制造用基板，其特征在于，在制造半导体装置用的基板中，设有：具有基材层和基材层上的粘接剂层的粘接板、设置在粘接板的粘接剂层上的管芯垫，以及配置在管芯垫周围的多个导电部，导电部具有金属箔和设置金属箔上下两侧的导电部镀层，管芯垫具有设在与导电部下侧的导电部镀层同一平面的管芯垫镀层。

本发明是一种半导体装置制造用基板，其特征在于，管芯垫具有

其内部形成凹部的坝部,该坝部具有分别与导电部的金属箔以及在上下两侧的导电部镀层设在同一平面上的金属箔以及上下两侧的镀层,坝部的凹部是半导体元件用的凹部。

本发明是一种半导体装置制造用基板,其特征在于,导电部上下两侧的导电部镀层具有包含各贵金属镀层的多层结构。

本发明是一种半导体装置制造用基板,其特征在于,导电部以及坝部中央的金属箔相对于上下两侧的导电部镀层成细腰状。

本发明是一种半导体装置制造用基板,其特征在于,坝部设有密封树脂通过用的通路。

本发明是一种半导体装置制造用基板,其特征在于,粘接板的基材层为金属制。

本发明是一种半导体装置用基板的制造方法,其特征在于,半导体装置制造用基板的制造方法中设有以下工序:准备金属箔的工序;在对应于金属箔导电部的部分和对应于金属箔管芯垫的部分设置各自的部分镀层的工序;将设置了部分镀层的金属箔下侧贴在具有基材层和粘接剂层的粘接板的粘接剂层侧的工序;以部分镀层作为抗蚀剂蚀刻金属箔,从而形成具有金属箔和设在金属箔上下两侧的导电部镀层的导电部,同时形成具有与导电部下侧的导电部镀层设在同一平面的管芯垫镀层的管芯垫的工序;以及对粘接板进行加工以确定粘接板外形的工序。

本发明的半导体装置是不使用引线框的无引线结构,实现了在半导体元件之下只存在管芯垫镀层的薄型化。此外接地焊接部分处于比较其平面高的位置,所以即使产生从半导体元件下面剥离也不影响接地焊接部分,起到可防止在电气上成为开路、提高可靠性的效果。

附图说明

图1是以纵剖面表示本发明的一例半导体装置的概要结构图;

图2是省略了金属丝以透视状态平面地表示图1的半导体装置的

说明图；

图 3(a)-(d)是表示图 1 所示的半导体装置的制造方法的工序图；

图 4(a)-(c)是举例说明将通路设置在管芯垫的坝部的情况的说明图；

图 5(a)-(e)是表示基板制作顺序的工序图；

图 6 是图 5(b)的部分放大图；

图 7 是以纵剖面表示本发明的另一例半导体装置的概要结构图；

图 8 是在本发明的半导体装置制造方法中的基板制作工序上在粘接板上形成了导电部的状态的顶视图；

图 9(a)(b)是表示做成无引线结构的一例传统半导体装置的说明图；而

图 10(a)(b)是表示做成无引线结构的另一例传统半导体装置的说明图。

具体实施方式

以下参照附图详细说明本发明的实施方式。

图 1 是以纵剖面表示本发明的一例半导体装置的概要结构图。另外，图 2 是省略了金属丝以透视状态平面地表示图 1 的半导体装置的说明图，图 2 的 A-A 剖面对应于图 1。

如图 1 所示，半导体装置 P 设有：管芯垫 20；装载在管芯垫 20 上并具有电极 30a 的半导体元件 30；配置在管芯垫 20 周围的多个导电部 10；连接半导体元件 30 的电极 30a 和导电部 10 的金属丝 3；以及至少将半导体元件 30、导电部 10 以及金属丝 3 密封的密封树脂 40。

其中导电部 10 具有由铜或铜合金构成的金属箔 1 和设在该金属箔 1 上下两侧的导电部镀层 2、2。另外，管芯垫 20 具有与导电部 10 下侧的导电部镀层 2 设在同一平面上的管芯垫镀层 2b，该管芯垫镀

层 2b 上装载半导体元件 30。

就是说,管芯垫 20 具有其内部形成装入半导体元件 30 的凹部 22 的坝部 21,坝部 21 具有与导电部 10 的金属箔 1 设在同一平面的金属箔 1a 和设在金属箔 1a 上下两侧的与导电部 10 的导电部镀层 2、2 同一平面的镀层 2a、2a。

导电部 10 的金属箔 1 如上所述,由铜或铜合金构成,坝部 21 的金属箔 1a 由与导电部 10 的金属箔 1 相同的材料构成。

另外,坝部 21 的上下两侧的镀层 2a、2a,由与导电部 10 上下两侧的导电部镀层 2、2 相同的材料构成。

这样,管芯垫 20 坝部 21 的层结构 2a、1a、2a,也就与导电部 10 的层结构 2、1、2 大致相同。

另外,管芯垫 20 的坝部 21 的下侧镀层 2a,与管芯垫镀层 2b 一体地形成。

半导体元件 30,装入被管芯垫 20 坝部 21 包围的凹部 22 内,半导体元件 30 的电极 30a 用金属丝 3 在电气上和导电部 10 上侧的导电部镀层 2 连接,半导体元件 30 的电极 30a 用金属丝(追加金属丝)4 在电气上和管芯垫 20 的坝部 21 上侧的镀层 2a 连接,进行接地焊接。

另外,半导体元件 30、导电部 10 和金属丝 3、4 用密封树脂 40 密封。管芯垫 20 的管芯垫镀层 2b、坝部 21 下侧的镀层 2a 和导电部 10 下侧的导电部镀层 2,从密封树脂 40 向外露出其底面,同时管芯垫 20 的管芯垫镀层 2b、坝部 21 下侧的镀层 2a 和导电部 10 下侧的导电部镀层 2,从密封树脂 40 只突出其厚度。

再有,导电部 10 上下两侧的导电部镀层 2、2、坝部 21 上下两侧的镀层 2a、2a 以及管芯垫镀层 2b,都具有包含贵金属镀层的多层结构。

该无引线结构的半导体装置 P,在半导体元件 30 下面,只存在管芯垫镀层 2b,故可提供可薄型化的、高可靠性的半导体装置。然后,如图所示,导电部 10 及管芯垫 20 的坝部 21,中央的金属箔 1,

1a 相对于导电部镀层 2 和镀层 2a 成细腰状，同时导电部镀层 2 及镀层 2a 成为突出状态。该突出的部分 2、2a 起到在密封树脂 40 中的锚固效果，所以导电部 10 及管芯垫 20 与密封树脂 40 的接合强度高。另外，导电部 10 的导电部镀层 2、管芯垫 20 的坝部 21 的镀层 2a 以及管芯垫镀层 2b，处于从背面侧突出的状态，就是说，由于变为确保 Stand off 的状态，半导体装置 P 安装时，可以防止安装基板上的凹凸和异物造成的导电部(端子)上浮，提高安装的可靠性。另外，还有防止因焊锡膏挤出而造成短路的效果。

图 3(a)-(d)是表示在图 1 所示的半导体装置的制造方法的工序图，以下参照这些图说明制造顺序。

首先，如图 3(a)所示，准备具有基材层 51 和设在基材层 51 上的粘接剂层 52 的粘接板 50，在该粘接板 50 中的粘接剂层 52 上形成多个导电部 10，以及具有形成了凹部 22 的坝部 21 的管芯垫 20，制作基板 B。如图所示，导电部 10 及管芯垫 20 的坝部 21，上下具有各自突出的部分 2、2a，关于形成这样的导电部 10 和管芯垫 20 的基板制作工序将后述。

接着，如图 3(b)所示，将半导体元件 30 设置在管芯垫 20 的凹部 22 内，用银浆、管芯粘附薄膜等商售管芯粘附材料将半导体元件 30 固定在管芯垫 20 的管芯垫镀层 2b 上之后，用金属丝 4 对坝部 21 的上面和半导体元件 30 的电极 30a 进行接地焊接，用金属丝 3 在电气上连接导电部 10 的上面和半导体元件 30 的电极 30a。这样，半导体元件 30 固定在管芯垫镀层 2b 上，所以与传统的半导体装置比较，可以实现 100~200 微米厚的薄型化。

接着，如图 3(c)所示，用密封树脂 40 密封半导体元件 30、金属丝 3、4、导电部 10 及管芯垫 20，在粘接板 50 上形成半导体装置。密封树脂 40 的密封，用通常的传递模塑法使用金属模具进行。模塑时，在管芯垫 20 的凹部 22 中为了改善密封树脂 40 的流动，在坝部 21 中宜设置像图 2 所示的通路 21a。具体地说，像图 4(a)那样，对于

传递树脂的流动方向 X 的直角方向的坝部 21 上设置通路 21a, 或者像图 4(b)那样除去直角方向的坝部 21 本身, 或者像图 4(c)那样在流动方向 X 和直角方向两方面的坝部 21 设置多个通路 21a, 从而可以改善密封树脂 40 的流动。在这些图 4(a)~(c)中, 右侧和下侧的图表示从各自的方向看的侧面图。再有, 在模塑后, 根据需要对密封树脂 40 进行后固化加热。后固化加热可以在粘接板 50 的分离之前, 也可以在其之后进行。接着, 如图 3(d)所示, 将粘接板 50 从密封树脂 40 分离, 得到在图 1 所示的半导体装置 P。

上述的基板制作工序, 也就是在粘接板 50 中粘接剂层 52 上形成多个导电部 10 和管芯垫 20 的顺序如图 5(a)-(e)所示。这些工序说明如下。

作为导电部及管芯垫的原料, 准备由铜或铜合金构成的金属箔。作为该金属箔 60, 从强度上考虑, 使用 0.01~0.1Mm 的厚度。然后, 首先在金属箔的两面粘贴干膜抗蚀剂, 如图 5(a)所示, 用光刻法以与导电部及管芯垫的形状相反的图案, 分别使金属箔 60 两面的干膜抗蚀剂 61 形成图案。

接着, 如图 5(b)所示, 以干膜抗蚀剂 61 为掩模, 在与导电部 10 对应的金属箔 60 的上下两侧设置部分镀层 62, 另外, 在对应于管芯垫形状的金属箔 60 上下两侧设置部分镀层 62, 如图 5(c)所示, 除去干膜抗蚀剂 61。该部分镀层 62, 如图 6 放大所示那样, 由具有作为铜扩散阻挡层 63 的镍镀膜和设置该扩散阻挡层 63 上的贵金属镀层 64 的多层结构构成。这里, 作为用于贵金属镀层 64 的贵金属至少为 Au、Ag、Pt、Pd 中的任何一种。再有, 贵金属镀层 64 可以构成为 1 层, 也可以构成为 2 层以上。

作为部分镀层 62 的具体例, 可以举出在作为扩散阻挡层 63 的镀膜厚 5 微米的镍镀膜上, 重叠作为贵金属镀层 64 的镀膜厚 0.1 微米的钯镀膜、镀膜厚 0.05 微米的金镀层而形成的形态。当然, 不限于此, 可以根据制造的半导体装置的要求而形成各种各样的组合和厚

度，但是作为部分镀层 62 的总厚度宜为 $0.1 \sim 50 \mu\text{m}$ 左右。

接着，如图 5(d)所示，一边将对应于导电部 10 及管芯垫 20 在其表面和背面部分地形成了部分镀层 62 的金属箔 60 加压贴在粘接板 50 的粘接剂层 52 侧，使之处于将部分镀层 62 埋入粘接剂层 52 的状态。然后，在该贴合的状态下，如图 5(e)所示，以部分镀层 62 为抗蚀剂，蚀刻金属箔 60，形成由金属箔 1 和设在该金属箔 1 上下两侧的导电部镀层 2、2 构成的导电部 10、由金属箔 1a 和设在该金属箔 1a 上下两侧的导电部镀层 2a、2a 构成的坝部 21 和管芯垫镀层 2b 的管芯垫 20。在这种情况下，由于金属箔 60 的侧面也被蚀刻，形成如图所示的设置了由金属箔 60 上下的部分镀层 62 构成的突出部分的形状。在这样结束了金属箔 60 的蚀刻工序后，用冲压机加工等切割手段进行粘接板 50 的外形加工，得到半导体装置制造用基板 B。

图 7 是以纵剖面表示本发明的另一例半导体装置的概要结构图。图 7 所示的半导体装置 P，与图 1 的半导体装置 P 相比，省略了管芯垫 20 的坝部 21，接地焊接 4 或电源焊接 3 连接到独立于管芯垫 20 的导电部 10。采用这样的结构，也可以提供与图 1 半导体装置 P 相同的可薄型化且可靠性高的半导体装置。

再有，本发明的半导体装置制造方法是实用的，可集合多个半导体装置一起制造。图 8 表示其示例。图 8 是示意表示半导体装置制造用基板 B 的平面图的说明图，在粘接板 50 上面将 1 个管芯垫 20 和在其周围形成的导电部 10 作为 1 个块 70 表示，该块 70 可以多个地形成棋盘状。在图 8 中，例如，粘接板 50 的宽度 (W) 为 65mm，经过预定的工序在粘接板 50 上形成多个块 70，制作连续成卷的基材。这样得到的宽度 65mm 的半导体装置制造用基板 B，在下一道半导体元件装载工序中适当切割成树脂密封工序所需的块数使用。这样，在多个半导体元件一起进行树脂密封时，树脂密封后与粘接板分离后，用切片或冲压机切割成预定的尺寸，进行单片化，于是得到半导体装置。

用于本发明的半导体装置制造方法的粘接板 50, 最好用到完成树脂密封工序为止, 可靠地固定半导体元件 30 和导电部 20, 且在从半导体装置 P 分离时可容易剥离。这样的粘接板 50, 具有如上所述的基材层 51 和粘接剂层 52。对于基材层 51 的厚度并无特别限制, 但通常为 12~200 μm 左右, 最好为 50~150 μm 。另外, 对粘接剂层 52 的厚度也无特别限制, 但通常是 1~50 μm 左右, 最好是 5~20 μm 。

另外, 作为粘接板 50, 基材层 51 在 200 $^{\circ}\text{C}$ 下的弹性模量是 1.0GPa 以上, 最好使用 200 $^{\circ}\text{C}$ 下弹性模量为 0.1MPa 以上的粘接剂层 52。另外, 弹性模量的测定采用在实施例中详细记载的方法。

在进行金属丝焊接等的半导体元件装载工序中, 温度大致为 150~200 $^{\circ}\text{C}$ 左右的高温条件。因此, 在粘接板 50 的基材层 51 及粘接剂层 52 中要求能耐受这些的耐热性。基于这样的观点, 作为基材层 51, 适合采用 200 $^{\circ}\text{C}$ 下 1.0GPa 以上的弹性模量, 优选 10GPa 以上。基材层 51 的弹性模量通常优选 1.0GPa~1000GPa 左右。另外, 作为粘接剂层 52, 适合采用 0.1MPa 以上的弹性模量, 优选 0.5MPa 以上, 更优选 1MPa 以上。粘接剂层 52 的弹性模量, 通常最好是 0.1~100MPa 左右。具有这样的弹性模量的粘接剂层 52, 在半导体元件装载工序等不易软化、流动, 可较稳定地接线。

另外, 通过采用弹性模量高的粘接剂层 52, 经图 5(d) 所示的工序加压粘贴, 将导电部镀层 62 的部分埋入粘接剂层 52, 在图 3(d) 所示的最终阶段, 在导电部 10 和管芯垫 20 的下侧, 可设置成导电部镀层 2、镀层 2a 及管芯垫镀层 2b 从密封树脂 40 的表面突出的被称为 Stand off 的状态, 具有提高半导体装置安装时的可靠性的效果。

粘接板 50 的基材层 51 可以是有机物, 也可以是无机物, 考虑到搬运时的操作性、模塑时的翘曲等, 最好使用金属箔。作为这样的金属箔, 可以举出 SUS 箔、Ni 箔、Al 箔、铜箔、铜合金箔等, 但是从可以廉价获得和种类丰富考虑, 最好选择铜、铜合金。另外, 作为这

样的基材层 51 的金属箔，为了确保与粘接剂层 52 的锚固性，最好进行单面粗糙化处理。作为粗糙化处理的方法，可以采用公知的喷砂等物理粗糙化方法或者蚀刻、镀膜等化学粗糙化方法中的任意一种。

作为形成粘接板 50 粘接剂层 52 的粘接剂，没有特别限制，但是最好使用环氧树脂、环氧固化剂、含有弹性体的热固化性粘接剂。在热固化性粘接剂的情况下，通常在使基材贴合而未固化的所谓 B 阶段状态下，就是说，可以用 150℃ 以下的较低温度下进行贴合，并在贴合后固化，从而可以提高弹性模量并改善耐热性。

作为环氧树脂，可以举出环氧缩水甘油胺型环氧树脂、双酚 F 型环氧树脂、双酚 A 型环氧树脂、线型酚醛型环氧树脂、甲酚 - 线型型环氧树脂、联苯型环氧树脂、萘型环氧树脂、脂肪族环氧树脂、脂环族环氧树脂、杂环环氧树脂、含有螺环的环氧树脂、卤素化环氧树脂等，它们可以单独或 2 种以上混合使用。作为环氧固化剂，可以举出各种咪唑系化合物及其衍生物、胺系化合物、双氰胺、联氨化合物、酚醛树脂等，它们可以单独或 2 种以上混合使用。另外，作为弹性体，可以举出丙烯树脂、丙烯腈 - 丁二烯共聚物、苯氧基树脂、聚酰胺树脂等，它们可以单独或 2 种以上混合使用。

另外，粘接剂层 52 对试验用金属箔的粘结力宜为 0.1 ~ 15N/20mm。最好是 0.3 ~ 15N/20mm。在这里，粘结力可以按导电部的大小在上述范围内适当选择。就是说，导电部的尺寸大时，粘结力比较小，导电部的尺寸小时粘结力最好设定得大。具有该粘结力的粘接板，具有适度的粘结力，在基板制作工序 ~ 半导体元件装载工序中固定在粘接剂层的导电部不易发生偏移。此外在片分离工序中，粘接板从半导体装置分离性良好，可以减小对半导体装置的损坏。另外，粘结力的测定采用在实施例 1 中详细记载的方法。

在粘接板 50 中，可以根据需要赋予防静电功能。赋予粘接板 50 防静电功能时，有将静电防止剂、导电性填充料混合在粘接剂层中的方法。另外，还有在基材层 51 和粘接剂层 52 的界面和在基材层 51

的底面涂敷静电防止剂的方法。通过赋予该防静电功能，可以抑制粘接板从半导体装置分离时发生的静电。

作为静电防止剂，只要是具有防静电功能的，没有特别限制。作为具体的示例，例如，可以使用丙烯系两性、丙烯系阴离子、无水马来酸-乙烯系阳离子等表面活性剂等。作为防静电层用的材料，具体地说，可以举出ボンデイップ PA、ボンデイップ PX、ボンデイップ P（コニシ社制）等材料。另外，作为导电性填充料，可使用常用的例如 Ni、Fe、Cr、Co、Al、Sb、Mo、Cu、Ag、Pt、Au 等金属以及它们的合金或氧化物、炭黑等石墨等。它们可以单独或 2 种以上组合使用。导电性填充料也可以是粉状、纤维状中的任何一种。其他，可以在粘接板中添加防老化剂、颜料、增塑剂、填充剂、粘性附加剂等公知的各种添加物。

实施例 1

粘接板的制作

双酚 A 型环氧树脂(Japan epoxy resin Co.制, 环氧树脂 1002) 100 份重量、丙烯腈丁二烯共聚物(日本ゼオン社制, ニッポール 1072J)35 份重量、酚醛树脂(荒川化学社制, P-180) 4 份重量、咪唑(四国フアイン社制, C11Z) 2 份重量, 溶解于 350 份重量的甲基乙基酮, 得到粘接剂溶液。在厚度为 100 μm 的单面粗糙化的铜合金箔 51(ジヤパンエナジー社制, BHY-13B-7025)上涂敷后, 在 150 $^{\circ}\text{C}$ 下干燥 3 分钟, 从而形成厚度 15 μm 的粘接剂层, 得到粘接板 50。该粘接板 50 上的粘接剂层 52 的固化前在 100 $^{\circ}\text{C}$ 下的弹性模量为 $2.5 \times 10^{-3}\text{Pa}$, 固化后在 200 $^{\circ}\text{C}$ 下弹性模量为 4.3MPa, 对铜箔的粘结力为 12N/20mm。另外, 用作基材层 51 的铜箔在 200 $^{\circ}\text{C}$ 下的弹性模量为 130GPa。

半导体装置制造用基板的制作

首先, 在厚度为 40 μm 的铜箔 (Olin7025) 60 的两面上层压干膜抗蚀剂 61(东京応化制, オーデイル AR330)。然后, 用光刻法使干膜抗蚀剂形成与导电部和管芯垫相反的图案。接着, 以形成了图案的

干膜抗蚀剂作为掩模，依次在铜箔两面上施加镍镀膜和 Au 镀膜，形成导电部镀层 62 后，除去干膜抗蚀剂。接着，经由粘接剂层 52 将部分地配置了镀镍层和 Au 镀层的层叠物的铜箔 60 一边加压一边贴附在粘接板 50 上。然后，充分加热加压，使镀膜部分和粘接剂层没有间隙。接着，在该贴附的状态下，以 Au 镀层为抗蚀剂蚀刻铜箔 60 而形成导电部 10 和管芯垫 20。在该蚀刻加工时，也蚀刻铜箔 60 的侧面，从而在铜箔的上下设置由 Au 和镍构成的突出部分 62。最后，用冲压机加工出粘接板的外形。

然后，按图 8 的示例(W 为 65mm)中所示的图案在粘接板 50 上形成导电部和管芯垫。在一个块 70 中，以图 2 所示的图案在粘接板 50 上形成导电部 10 和管芯垫 20。

半导体元件的装载

将试验用的铝蒸镀硅芯片(6mm×6mm)30 固定在上述粘接板 50 的管芯垫 20 的凹部 22 内。具体地说，用给料器将管芯粘附剂涂敷在管芯垫上之后，其上搭载硅芯片 30，充分加压使管芯粘附剂中不残留气泡，之后在 150℃下加热加压 1 小时。接着，采用直径为 25 μm 的金丝，在硅芯片 30 的电极 30a 和管芯垫 20 的坝部 21 之间和硅芯片 30 的电极 30a 和导电部 10 之间进行焊接。

关于上述 1 个单元(4 个×4 个)的 10 单元，亦即，对 160 个铝蒸镀芯片进行金属丝焊接。金属丝焊接成功率为 100%。接着，用传递成型模塑密封树脂 40(日東電工制，HC-100)。树脂模塑后，在室温下剥离粘接板。另外，在 175℃下 5 小时，在干燥机中进行后固化。其后，用切片机以 1 块为单位进行切割而得到半导体装置 P。

用软 X 射线装置(Micro Focus X 射线电视透视装置：島津制作所制，SMX-100)对该半导体装置 P 进行内部观察的结果是，确认得到了导电部 10 和密封树脂的接合强度非常高的半导体装置 P，其中没有金属丝变形和芯片偏移等，而且导电部 10 的突出部分 2 处于埋入密封树脂中的状态。

再有，金属丝焊接条件、传递模塑条件、弹性模量测定方法、粘
结力测定方法、金属丝焊接成功率如下。

金属丝焊接条件

装置：株式会社新川制「UTC-300BI SUPER」

超声波频率：115KHz

超声波输出时间：15 毫秒

超声波输出：120mW

焊接载荷：1018N

搜索载荷：1037N

传递模塑条件

装置：TOWA 成型机

成型温度：175℃

时间：90 秒

夹紧压力：200KN

传递速度：3mm/秒

传递压：5KN

弹性模量测定方法

基材层、粘接剂层均采用：

测评仪器シオメトリックス社制的粘弹性频谱仪「ARES」

升温速度：5℃/min

频率：1Hz

测定方式：张拉方式

粘结力测定方法

宽度 20mm，长度 50mm 的粘接板 50 在 120℃ × 0.5MPa ×
0.5m/min 的条件下，在 35 μ m 铜箔(ジャパンエナジー制，C7025)上层
压后，在 150℃ 的热风炉中放置 1 小时后，在温度 23℃、湿度 65%RH
的气氛条件下，张拉速度 300mm/min，在 180° 方向张拉 35 μ m 铜
箔，以其中心值作为接合强度。

金属丝焊接成功率

用株式会社レスカ制的焊接测试机「PTR-30」,在测定方式:张拉试验、测定速度:0.5mm/sec下测定金属丝焊接的张拉强度。张拉强度在0.04N以上时设为成功,小于0.04N时设为失败。金属丝焊接成功率是从它们的测定结果算出的成功比率。

实施例2

在实施例1中,除使用18 μ m铜-镍合金箔(ジャパンエナジー制,C7025)作为金属箔外,其余与实施例1相同,制造半导体装置。金属丝焊接成功率为100%。对半导体装置内部进行观察的结果是,确认得到了没有金属丝变形和芯片偏移,导电部和密封树脂的接合强度非常高的半导体装置。

以上就本发明的实施例进行了详细说明,但是按照本发明的半导体装置及其制造方法不受上述实施例中的任何限定,在不脱离本发明意图的范围内显然可以作出各种改变。

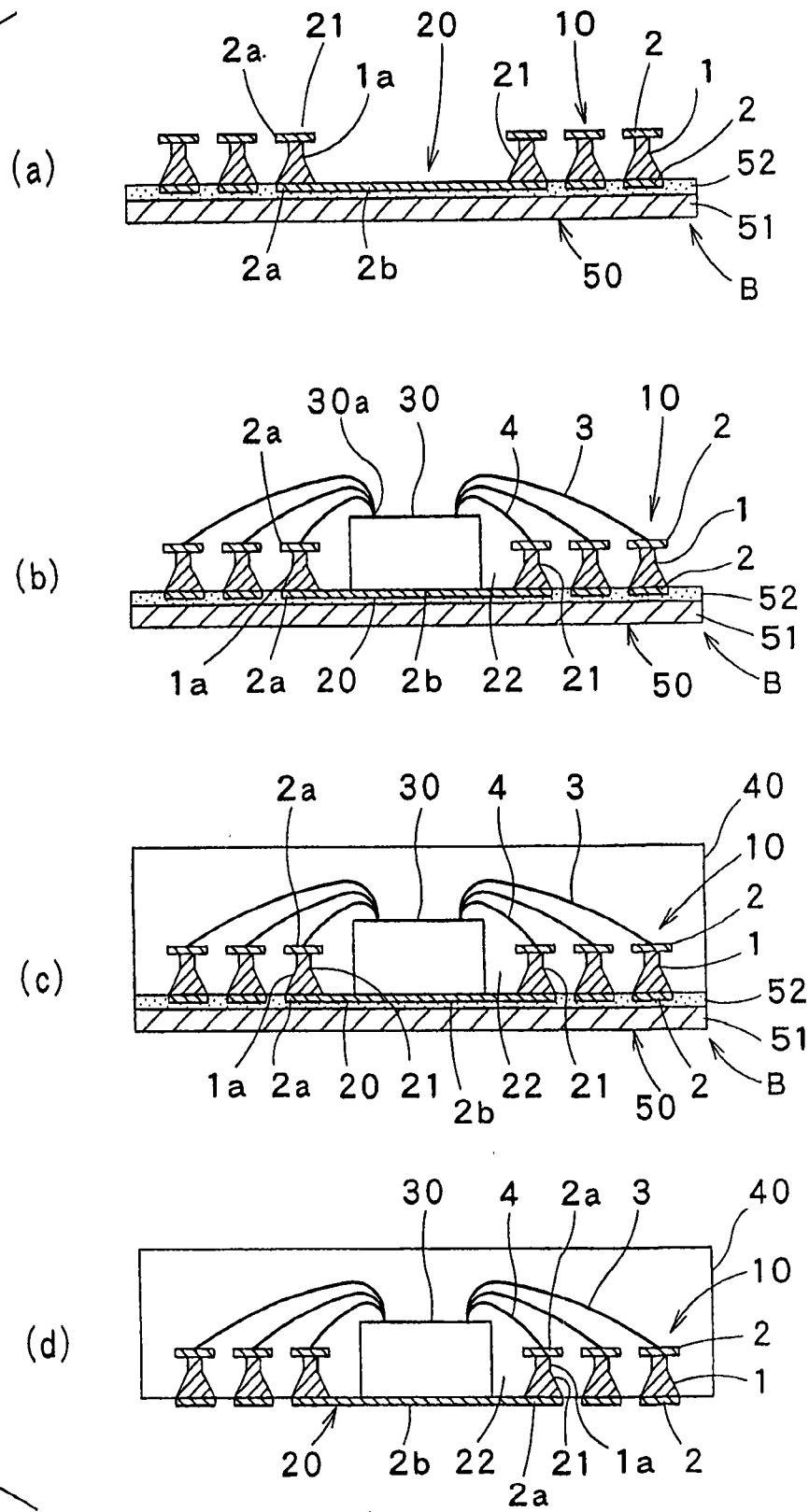


图 3

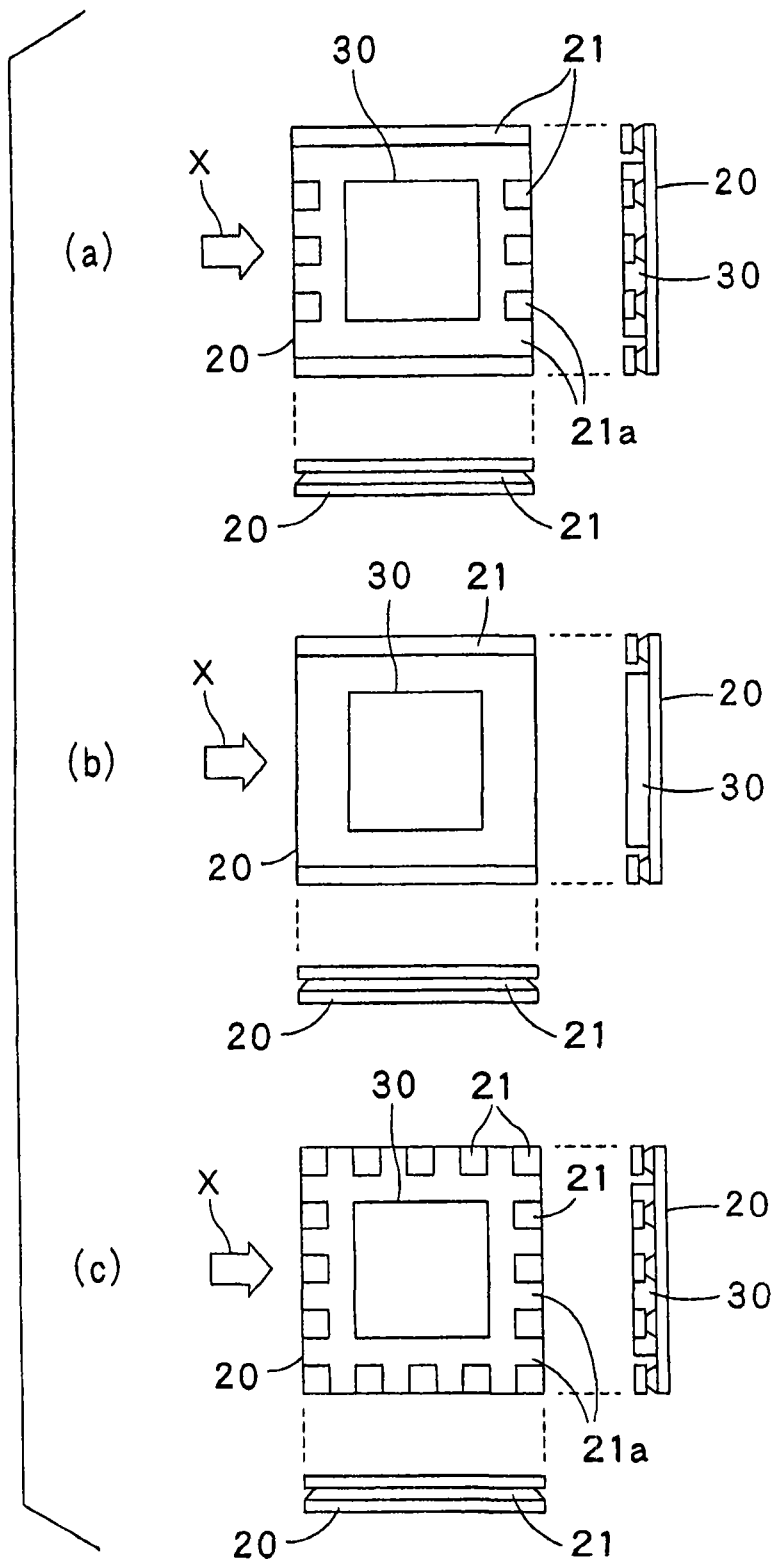


图 4

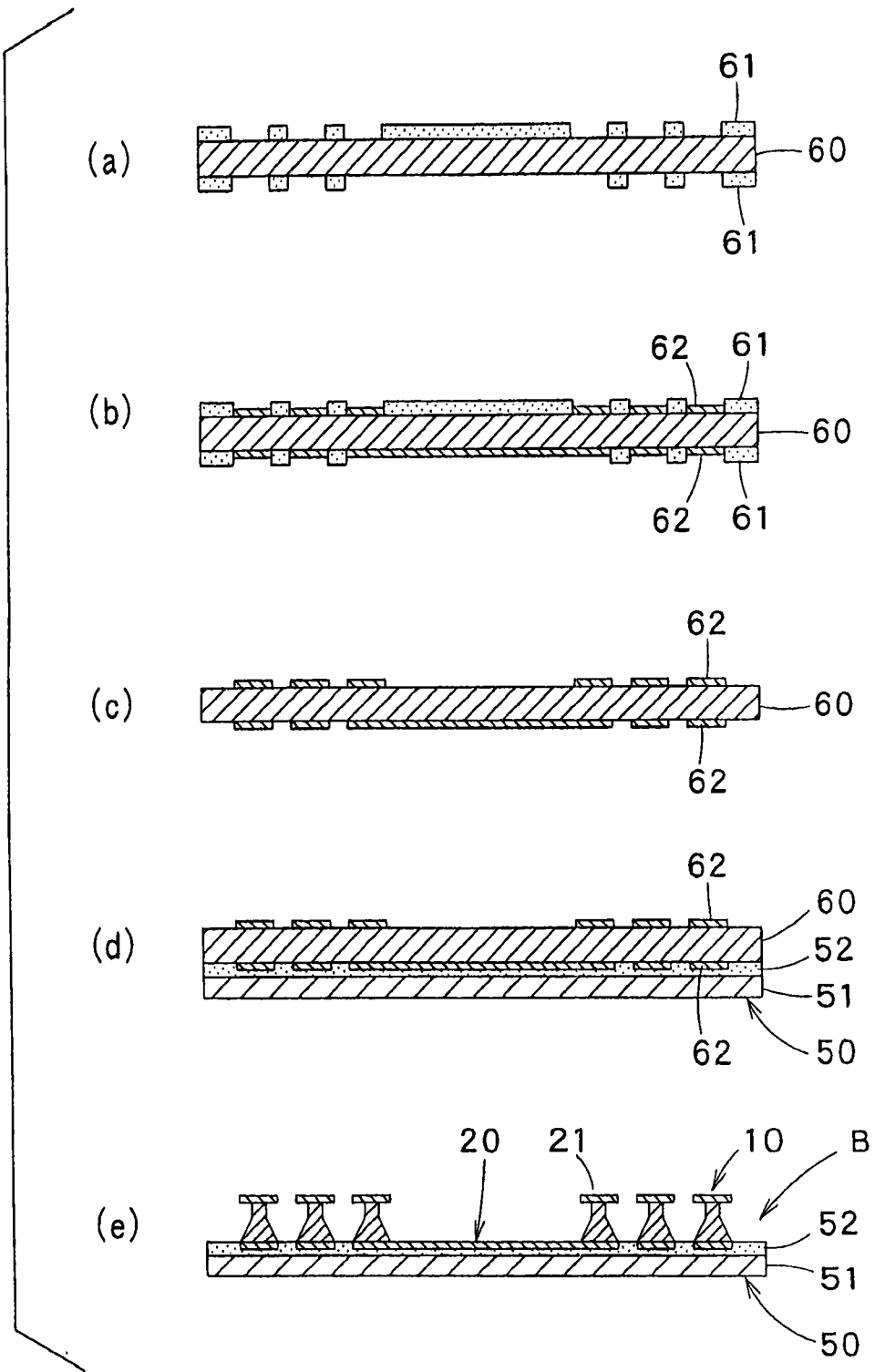


图 5

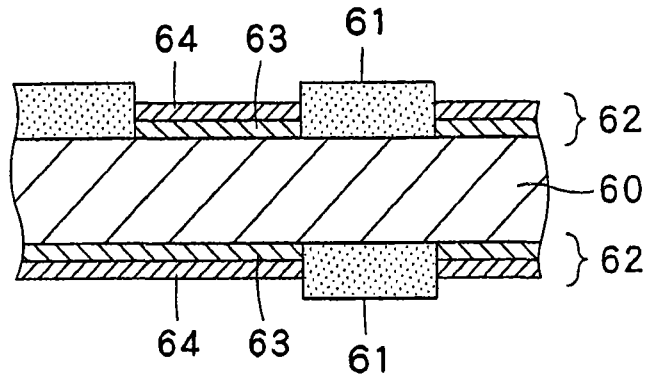


图 6

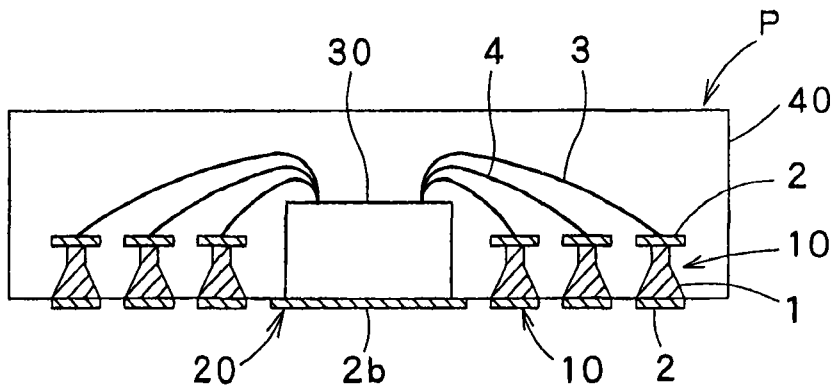


图 7

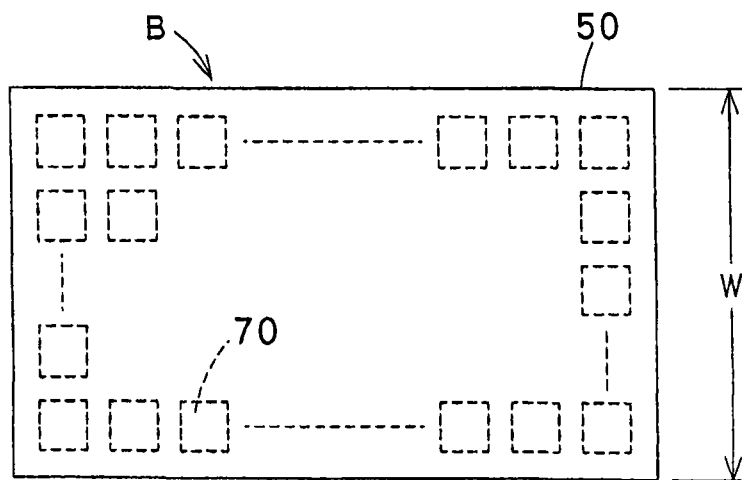


图 8

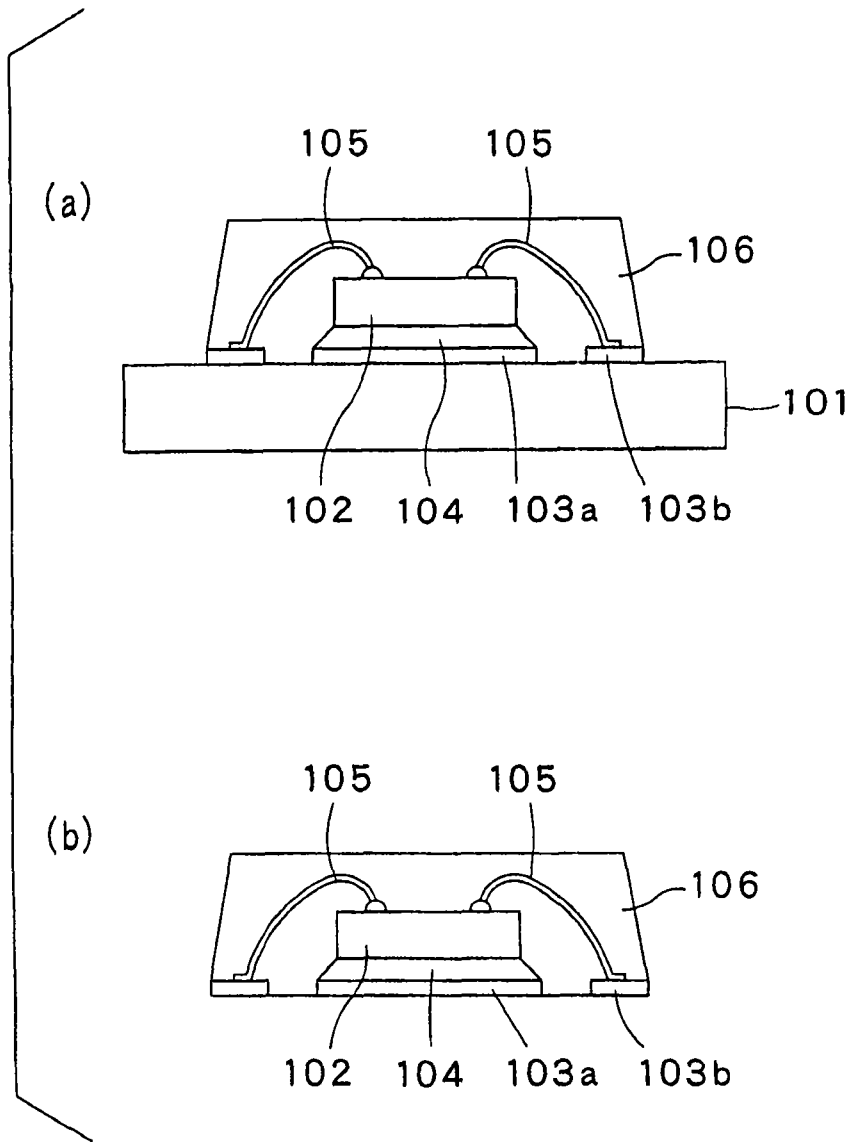


图 9

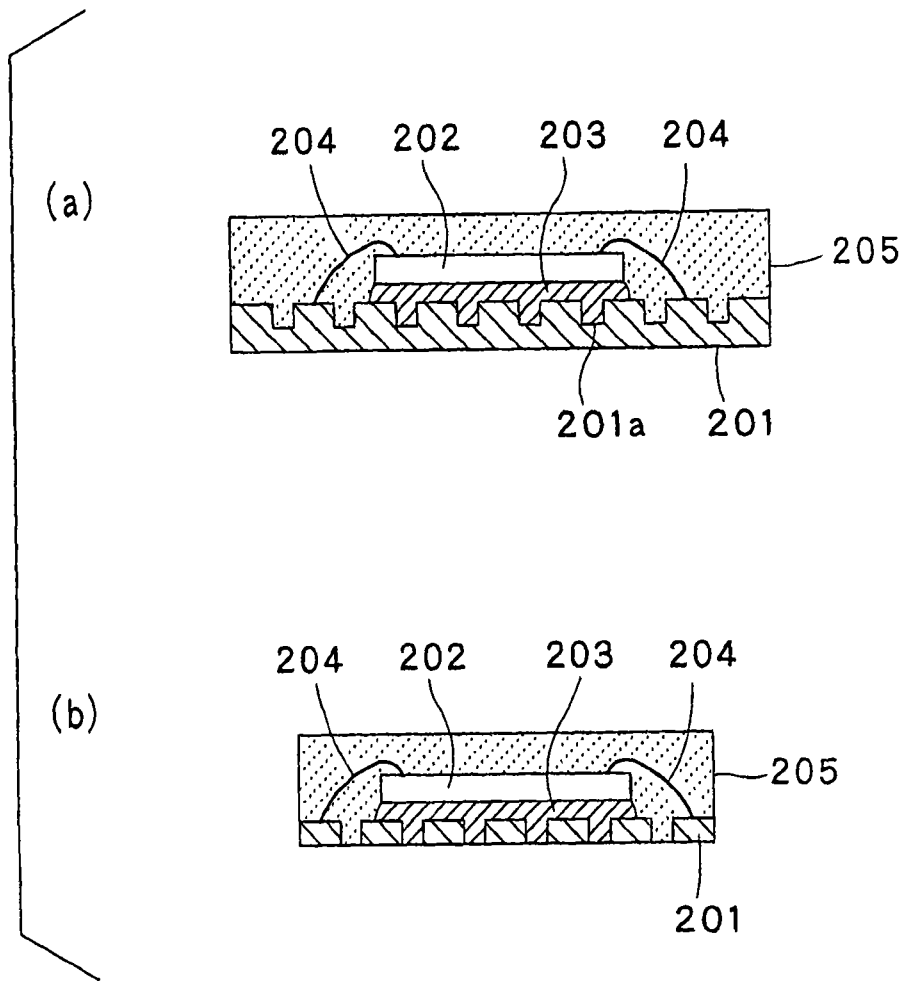


图 10