



(12)发明专利申请

(10)申请公布号 CN 107443908 A

(43)申请公布日 2017. 12. 08

(21)申请号 201710403994.5

(22)申请日 2017.06.01

(30)优先权数据

2016-110214 2016.06.01 JP

(71)申请人 佳能株式会社

地址 日本东京都大田区下丸子3丁目30番2号

(72)发明人 梅田谦吾 葛西亮

(74)专利代理机构 北京魏启学律师事务所

11398

代理人 魏启学

(51) Int. Cl.

B41J 2/14(2006.01)

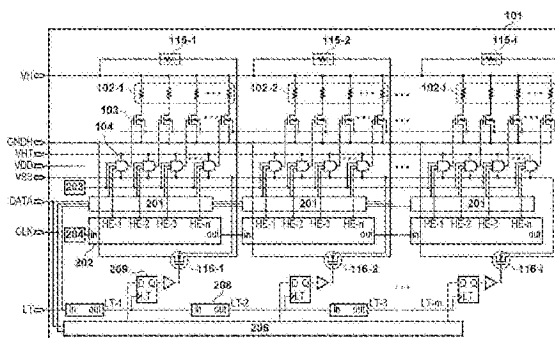
权利要求书2页 说明书8页 附图14页

(54)发明名称

元件基板、打印头和打印设备

(57)摘要

本发明提供一种元件基板、打印头和打印设备。该元件基板包括：多个打印元件，其被配置为排出液体；多个第一驱动元件，其与所述多个打印元件相对应地设置，并且被配置为驱动所述多个打印元件；多个加热元件，其被配置为加热所述元件基板；多个第二驱动元件，其与所述多个加热元件相对应地设置，并且被配置为驱动所述多个加热元件；以及延迟单元，其被配置为在同时驱动所述多个第二驱动元件的情况下，以预定时间差来延迟用以驱动所述多个第二驱动元件的所述多个第二驱动元件的驱动定时。



1. 一种元件基板,包括:

多个打印元件,其被配置为排出液体;

多个第一驱动元件,其与所述多个打印元件相对应地设置,并且被配置为驱动所述多个打印元件;

多个加热元件,其被配置为加热所述元件基板;

多个第二驱动元件,其与所述多个加热元件相对应地设置,并且被配置为驱动所述多个加热元件;以及

延迟单元,其被配置为在同时驱动所述多个第二驱动元件的情况下,以预定时间差来延迟所述多个第二驱动元件的驱动定时。

2. 根据权利要求1所述的元件基板,其中,通过所述延迟单元对所述驱动定时的延迟,使所述多个第二驱动元件的驱动开始的定时和所述多个第二驱动元件的驱动结束的定时其中至少之一不同。

3. 根据权利要求1所述的元件基板,其中,还包括:

多个锁存电路,其与所述多个第二驱动元件相对应地设置,并且被配置为基于锁存信号来将信号输出至所述多个第二驱动元件,

其中,所述延迟单元包括被配置为与所述预定时间差相对应地延迟所述锁存信号的延迟电路。

4. 根据权利要求1所述的元件基板,其中,还包括:

第一电源线,其被配置为向所述打印元件供给电力;以及

第一接地线,

其中,在所述第一电源线和所述第一接地线之间电气连接有第一串联电路和第二串联电路,其中,在所述第一串联电路中所述打印元件和所述第一驱动元件串联连接,在所述第二串联电路中所述加热元件和所述第二驱动元件串联连接。

5. 根据权利要求1所述的元件基板,其中,还包括:

逻辑电路,其被配置为控制所述打印元件的驱动;以及

第二接地线,

其中,所述逻辑电路的接地端子与所述第二接地线电气连接。

6. 根据权利要求5所述的元件基板,其中,

所述第一驱动元件包括晶体管,以及

所述晶体管的背栅与所述第二接地线电气连接。

7. 一种打印头,包括:

多个打印元件,其被配置为排出液体;

多个第一驱动元件,其与所述多个打印元件相对应地设置,并且被配置为驱动所述多个打印元件;

多个加热元件,其被配置为加热元件基板;

多个第二驱动元件,其与所述多个加热元件相对应地设置,并且被配置为驱动所述多个加热元件;以及

延迟单元,其被配置为在同时驱动所述多个第二驱动元件的情况下,以预定时间差来延迟所述多个第二驱动元件的驱动定时。

8. 根据权利要求7所述的打印头,其中,通过所述延迟单元对所述驱动定时的延迟,使所述多个第二驱动元件的驱动开始的定时和所述多个第二驱动元件的驱动结束的定时其中至少之一不同。

9. 一种打印设备,包括:

多个打印元件,其被配置为排出液体;

多个第一驱动元件,其与所述多个打印元件相对应地设置,并且被配置为驱动所述多个打印元件;

多个加热元件,其被配置为加热元件基板;

多个第二驱动元件,其与所述多个加热元件相对应地设置,并且被配置为驱动所述多个加热元件;以及

延迟单元,其被配置为在同时驱动所述多个第二驱动元件的情况下,以预定时间差来延迟所述多个第二驱动元件的驱动定时。

10. 根据权利要求9所述的打印设备,其中,

所述打印设备包括打印头和电源基板,

其中,所述打印头包括:

逻辑电路,其被配置为控制所述打印元件的驱动;

用于所述打印元件的第一接地线;以及

用于所述逻辑电路的第二接地线,以及

所述电源基板包括:

电源电路,其被配置为生成要供给至所述打印头的电力,

其中,在所述电源基板中,所述第一接地线和所述第二接地线电气连接至共用的地。

11. 根据权利要求9所述的打印设备,其中,所述打印设备还包括:

第一电源线,其被配置为从电源电路向所述打印元件供给电力;以及

第一接地线,

其中,在所述第一电源线和所述第一接地线之间电气连接有第一串联电路和第二串联电路,其中,在所述第一串联电路中所述打印元件和所述第一驱动元件串联连接,在所述第二串联电路中所述加热元件和所述第二驱动元件串联连接。

元件基板、打印头和打印设备

技术领域

[0001] 本发明涉及一种元件基板、打印头和打印设备。

背景技术

[0002] 传统上,为了在使用热能从多个排出口排出墨的喷墨打印头中实现稳定的排出性能,需要向加热器施加稳定的电压。在用于打印头的元件基板中,配置有多个加热器以及与多个加热器相对应的多个驱动元件。驱动元件由场效应晶体管构成,并且通过切换来驱动加热器。在同时驱动多个这种加热器的情况下,大电流流动至接地配线以及用于向加热器供给电力的驱动电源配线。在这种大电流的供给的上升沿和下降沿处,由于在接地配线和驱动电源配线之间的电感耦合而发生电磁噪声,这成为问题。

[0003] 在打印头的元件基板中,除了加热器以外,还设置有用于接收和处理高速打印数据的逻辑电路。由于这个原因,存在如下可能性:在由于在接地配线中发生上述电感耦合而导致电磁噪声的情况下,将发生逻辑电路误操作。因此,采用如下结构:在元件基板和打印头中,将加热器接地配线和用于逻辑电路和元件基板的接地配线分离。由此,防止了驱动多个加热器时产生的电磁噪声传送至用于逻辑电路和元件基板的接地配线,并且防止了逻辑电路误操作。

[0004] 在用于打印头的元件基板中,根据近来对图像质量的提高的需求来执行基板温度控制。在用于打印头的元件基板中,根据温度所排出的墨的排出速度和液滴量会发生变化。由于该原因,如果存在基于基板温度的位置的温度分布,则该温度分布将导致图像不均匀,并且图像质量将降低。作为图像温度分布的校正方法,例如,在日本特开2014-200972中,通过在元件基板中设置多个副加热器并且加热特定区域来抑制基板中的温度不均匀,以实现高图像质量。此外,由于可以在通过在元件基板中搭载副加热器驱动元件而没有增加端子的数量的情况下加热多个区域,因此可以实现打印设备主体成本的降低。

[0005] 在同时驱动多个副加热器的情况下,A(安培)的数量级的大电流流过。从配置在打印设备主体上的电源电路到元件基板的驱动电源配线的配线长度和接地配线的长度变长,并且寄生电感成分变得较大。在针对该寄生电感成分驱动副加热器时大电流流过的情况下,产生振铃。由于这种振铃,导致用于副加热器的接地配线和用于元件基板的接地配线之间的电位差瞬间增大。由于该电位差而使作为驱动元件的场效应晶体管接通,结果,在寄生晶体管中流过A(安培)的数量级的大电流,从而导致驱动元件的误操作。

发明内容

[0006] 本发明通过在搭载了副加热器并且进行基板温度控制的元件基板中实现逻辑电路和驱动元件这两者的误操作的防止,来实现更高的可靠性。

[0007] 根据本发明的一个方面,提供一种元件基板,包括:多个打印元件,其被配置为排出液体;多个第一驱动元件,其与所述多个打印元件相对应地设置,并且被配置为驱动所述多个打印元件;多个加热元件,其被配置为加热所述元件基板;多个第二驱动元件,其与所

述多个加热元件相对应地设置,并且被配置为驱动所述多个加热元件;以及延迟单元,其被配置为在同时驱动所述多个第二驱动元件的情况下,以预定时间差来延迟所述多个第二驱动元件的驱动定时。

[0008] 根据本发明的另一方面,提供一种打印头,包括:多个打印元件,其被配置为排出液体;多个第一驱动元件,其与所述多个打印元件相对应地设置,并且被配置为驱动所述多个打印元件;多个加热元件,其被配置为加热元件基板;多个第二驱动元件,其与所述多个加热元件相对应地设置,并且被配置为驱动所述多个加热元件;以及延迟单元,其被配置为在同时驱动所述多个第二驱动元件的情况下,以预定时间差来延迟所述多个第二驱动元件的驱动定时。

[0009] 根据本发明的又一方面,提供一种打印设备,包括:多个打印元件,其被配置为排出液体;多个第一驱动元件,其与所述多个打印元件相对应地设置,并且被配置为驱动所述多个打印元件;多个加热元件,其被配置为加热元件基板;多个第二驱动元件,其与所述多个加热元件相对应地设置,并且被配置为驱动所述多个加热元件;以及延迟单元,其被配置为在同时驱动所述多个第二驱动元件的情况下,以预定时间差来延迟所述多个第二驱动元件的驱动定时。

[0010] 通过本发明,使得能够通过根据驱动副加热器时的电流的上升和下降而抑制振铃的发生,来防止逻辑电路和驱动元件的误操作。

[0011] 通过以下(参考附图)对典型实施例的说明,本发明的其它特征将变得明显。

附图说明

[0012] 图1是示出根据本发明的喷墨打印设备的结构的示例的外部立体图。

[0013] 图2是示出根据本发明的喷墨打印设备的控制结构的示例的图。

[0014] 图3是示出根据第一实施例的打印头的结构的示例的图。

[0015] 图4是示出根据第一实施例的打印元件基板的结构的示例的图。

[0016] 图5A和5B是示出锁存信号延迟电路的结构示例的图。

[0017] 图6是示出锁存信号延迟电路的时序图的图。

[0018] 图7A和7B是示出根据第一实施例的打印头的时序图的图。

[0019] 图8是示出根据第一实施例的打印头的等效电路的图。

[0020] 图9A和9B是用于说明根据第一实施例的打印头的工作波形的图。

[0021] 图10是用于说明驱动元件的操作的截面图。

[0022] 图11A和11B是用于说明误操作状态下的驱动元件的截面图。

[0023] 图12是用于说明驱动元件的寄生NPN晶体管的电流特性的图。

[0024] 图13是示出根据第二实施例的打印元件基板的结构的示例的图。

[0025] 图14是示出副加热数据延迟电路的结构示例的图。

具体实施方式

[0026] 以下,将参考附图来给出对本发明的优选实施例的更具体且详细的说明。然而,除非特别说明,否则本实施例中记载的构成元件的相对配置等不意图限制本发明的范围。

[0027] 在本说明书中,术语“打印(print)”不仅包括如字符和形状等的有意义的信息的

形成,而且还包括无意义的信息的形成。此外,“打印”还广泛包括与人们是否可以在视觉上感知到无关地在打印介质上形成图像或图案的情况或者对介质进行处理的情况。

[0028] 同样,术语“打印介质”不仅包括在普通打印设备中所使用的纸张,而且还广泛包括能够接收墨的诸如布料、塑料膜、金属片、玻璃、陶瓷、木材或皮革等的东西。

[0029] 此外,与上述“打印”的定义类似地,应当广泛地解释术语“墨”(以下还称为“液体”)。因此,“墨”包括通过被施加到打印介质上而在图像或图案的形成、打印介质的处理或者墨的处理(例如,使施加至打印介质的墨中的着色剂不可溶解或凝固)时供给的液体。

[0030] 此外,除非特别说明,否则术语“打印元件”总地包括排出口、生成用于排出墨的能量的元件以及与该排出口相连通的液体通道。

[0031] 另外,除非特别说明,否则术语“喷嘴”总地包括排出口、生成用于排出墨的能量的元件以及与该排出口相连通的液体通道。

[0032] 以下所使用的打印头用的元件基板(头基板)不是仅表示由硅半导体构成的基板,而且还表示设置有元件和配线等的结构。

[0033] 此外,“在基板上”不是仅简单意味着在元件基板的顶部上,而且还意味着在元件基板的表面上以及在表面附近的元件基板的内部。此外,在本发明的“内置”不是意味着在基板表面上将分离的元件简单配置为分离的个体,而是意味着利用半导体电路制造处理在元件板上一体地形成并制造这些元件。

[0034] 对于具有本发明的最重要特征的喷墨打印头(以下称为“打印头”),在打印头的元件基板上,在同一基板上实现多个打印元件以及用于驱动这些打印元件的驱动电路。从以下描述中显而易见,在打印头中集成有多个元件基板,并且这些元件基板具有串联连接构造。因此,该打印头能够实现相对长的打印宽度。因此,该打印头不仅在常见的串行型打印设备中使用,而且还在包括打印宽度与打印介质的宽度相对应的全幅型打印头的打印设备中使用。此外,在串行型打印设备中,该打印头还在使用诸如A0或B0等的大尺寸的打印介质的大幅面打印机中使用。

[0035] 因此,首先,说明使用本发明的打印头的打印设备。

[0036] 打印设备概要说明

[0037] 图1是示出使用本发明的代表性实施例的喷墨打印头(以下称为打印头)进行打印的打印设备的结构的概要的外部立体图。

[0038] 如图1所示,在喷墨打印设备(以下称为打印设备)1中,在滑架2上搭载通过根据喷墨方式排出墨来进行打印的喷墨打印头(以下称为打印头)100,并且通过使滑架2在箭头符号A的方向上往复移动来进行打印。诸如打印纸等的打印介质P经由薄片供给机构5来进给,并输送至打印位置,并且通过将墨从该打印位置处的打印头100排出至打印介质P来进行打印。

[0039] 在打印设备1的滑架2中不仅搭载有打印头100,而且还安装有包含要向打印头100供给的墨的储墨器6。可以相对于滑架2安装/拆卸储墨器6。

[0040] 图1所示的打印设备1可以进行颜色打印,并且为此,将分别容纳品红色(M)、青色(C)、黄色(Y)和黑色(K)的四种墨盒安装至滑架2。这四种墨盒可以是各自独立安装/拆卸的。

[0041] 根据本发明的打印头100采用使用热能排出墨的喷墨方式。因此,包括电热换能

器。针对各排出口设置电热换能器,并且通过根据打印信号向对应的电热换能器施加脉冲电压来从对应的排出口排出墨。注意,打印设备不限于上述串行型打印设备,并且可以适用于所谓的全幅型打印设备,其中在全幅型打印设备中,在打印介质的输送方向上,配置排出口配置在打印介质的横向方向上的打印头(全幅型头)。

[0042] 图2是示出图1所示的打印设备的控制结构的框图。

[0043] 如图2所示,控制器10由MPU 11、ROM 12、专用集成电路(ASIC) 13、RAM 14、系统总线15和A/D转换器16等构成。ROM 12存储与各种类型的控制序列相对应的程序、所需的表以及其它固定数据。ASIC 13生成用于滑架马达M1的控制、输送马达M2的控制以及打印头100的控制的控制信号。RAM 14用作图像数据载入区域或者程序执行用的工作区域等。系统总线15将MPU 11、ASIC 13和RAM 14彼此连接,并且进行数据的接收。A/D转换器16从下述的传感器组输入模拟信号,对其进行A/D转换,并且将所生成的数字信号供给至MPU 11。

[0044] 此外,在图2中,主机设备41是诸如作为图像数据供给源的PC等的外部信息处理设备。通过经由接口(I/F) 42的数据包通信来进行主机设备41和打印设备1之间的图像数据、命令和状态等的发送和接收。注意,可以采用如下结构:还包括USB接口作为与网络接口单独的接口42,并且使得能够接收从主机连续地传输来的位数据和光栅数据。

[0045] 开关组20由电源开关21、打印开关22和恢复开关23等构成。

[0046] 传感器组30是用于检测设备状态的传感器组,并且由位置传感器31和温度传感器32等构成。此外,设置有用于检测墨的剩余量的光电传感器。

[0047] 滑架马达驱动器43是用于驱动滑架马达M1以使滑架2在箭头符号A的方向上往复扫描的滑架马达驱动器。输送马达驱动器44是用于驱动用于输送打印介质P的输送马达M2的输送马达驱动器。

[0048] ASIC 13在利用打印头100进行打印和扫描时,在直接访问RAM 14的存储区域的同时传输用于针对打印头驱动加热元件(用于墨排出的加热器)的数据。另外,在打印设备上配置由LCD或LED构成的显示单元作为用户接口。

[0049] 接着,说明构成用作上述结构的打印设备中的打印头的液体排出头的头基板(元件基板)的实施例。

[0050] 第一实施例

[0051] 图3示出根据本发明的第一实施例的打印设备1中的打印头100的结构示例。打印头100被配置为包括打印元件基板101、挠性基板106和印刷电路板107。打印元件基板101经由挠性基板106而与印刷电路板107电气连接。印刷电路板107经由线缆108而与配置在打印设备1的主体上的头控制基板109电气连接。

[0052] 详细说明打印元件基板101。打印元件基板101被配置为包括多个打印元件102、多个驱动元件103、控制栅104、逻辑电路105、副加热器115和驱动元件116。在本实施例中,打印元件基板101由半导体层、配线层和绝缘层构成。

[0053] 打印元件102是用于加热并排出墨的打印元件组。驱动元件103是用于驱动打印元件102的打印元件驱动元件组。针对驱动元件103,主要使用场效应晶体管(FET:Field Effect Transistor)。控制栅104是用于控制驱动元件103的控制栅组。

[0054] 逻辑电路105是用于将控制信号发送至控制栅104的逻辑电路。逻辑电路105主要由用于保持打印数据的锁存电路、移位寄存器电路和生成用于决定驱动元件的接通时间的

热使能信号(HE)的HE生成电路。稍后将说明这些电路的详情。逻辑电路105接收从头控制IC 120发送来的各种信号。这里的各种信号与数据信号(DATA)、时钟信号(CLK)和锁存信号(LT)相对应。注意,头控制IC 120配置在头控制基板109上。副加热器115是用于对打印元件基板101的特定区域进行加热的加热器(加热元件),并且通过该加热将打印元件基板101加热到不排出墨的程度。驱动元件116是用于驱动副加热器115的副加热器驱动元件。在本实施例中,假定用于打印元件的驱动元件103以及用于副加热器的驱动元件116设置在同一半导体层上。此外,在本实施例中,假定驱动元件103和116都使用N型场效应晶体管。

[0055] 将打印元件102的一端连接至用于供给驱动电源的打印元件电源(VH),并且将另一端连接至作为驱动元件103的FET的漏极端子。同样地,对于副加热器115和打印元件102,将一端连接至打印元件电源(VH),并且将另一端连接至FET(驱动元件116)的漏极端子。此外,将用于打印元件的驱动元件103的源极端子和用于副加热器的驱动元件116连接至打印元件接地配线(GNDH),并且将基板端子(背栅)连接至基板接地配线(VSS)。将控制栅104的电源连接至控制栅电源配线(VHT),并且将逻辑电路105的电源连接至逻辑电路电源配线(VDD)。将控制栅104和逻辑电路105接地端子连接至基板接地配线(VSS)。

[0056] 将用于驱动打印元件102和副加热器115的打印元件电源(VH)以及打印元件接地配线(GNDH)连接至头控制基板109上的电源电路110。在电源电路110中生成这些电源,并且经由线缆108、印刷电路板107和挠性基板106将其供给至打印元件基板101。打印元件接地配线(GNDH)和基板接地配线(VSS)在打印头100中被分离,并且在头控制基板109上短路。由此,在防止了驱动多个打印元件102和副加热器115时所产生的电磁噪声传送至基板接地配线(VSS),并且防止了逻辑电路误操作。

[0057] 存在如下情况:在由于打印头100和头控制基板109的打印设备1中的配置的限制而导致线缆108的配线长度大于或等于1m的情况下,伴随着于此寄生电感的量增大。具体地,仅在线缆108中,达到数百nH~1μH的数量级。为了降低由于线缆108的大寄生电感而产生的VH-GNDH振铃,在印刷电路板107上、在VH和GNDH之间设置电容器114。针对电容器114,例如使用数百μF的电解质电容器。

[0058] 图4是示出根据第一实施例的打印元件基板101的详细结构的示例的图。注意,在图4中,在存在多个相同的结构元件的情况下,将附加的后缀添加至附图标记。锁存电路201是用于保持打印数据的打印数据移位寄存器/锁存电路,并且使用锁存信号(LT)来使得保持打印数据。逻辑电路203是用于以块为单位分时启动控制栅104的块选择逻辑电路。HE生成电路204是用于生成用于决定驱动元件103的接通时间的热使能信号(HE)的HE生成电路。HE脉冲延迟电路202是用于延迟热使能信号(HE)的热使能脉冲延迟电路,并且输送延迟热使能信号。控制栅104通过打印数据、块选择信号和热使能信号(HE)的逻辑积,来控制是接通(ON)还是断开(OFF)打印元件的驱动元件103。

[0059] 锁存电路209是用于保持副加热数据的副加热数据锁存电路。移位寄存器电路206是用于传输副加热数据的副加热数据移位寄存器电路。锁存信号延迟电路208是使锁存信号延迟数ns到数百ns的锁存信号延迟电路。所设置的多个锁存电路209基于由于锁存信号延迟电路208而延迟的延迟锁存信号(LT-1,LT-2,...,LT-m)来存储副加热数据。因此,将副加热数据存储于多个锁存电路209中的各个锁存电路中的定时被延迟数ns到数百ns。用于副加热器的驱动元件116被同时接通或断开,以将副加热数据存储于锁存电路209中。因此,

驱动多个副加热器115中的各个副加热器的定时被延迟数ns到数百ns。

[0060] 图5A和5B是示出锁存信号延迟电路208的示例的图。在图5A中,锁存信号延迟电路208由多个反相电路构成,并且通过针对与一级相对应的反相电路的延迟时间 \times 反相电路的级数来决定锁存信号延迟电路208整体的延迟时间。图5B是示出锁存信号延迟电路208的个别示例的图。在图5B中,锁存信号延迟电路208由多个触发电路构成,并且通过时钟信号周期 \times 触发电路的级数来决定锁存信号延迟电路208整体的延迟时间。

[0061] 图6是示出图5B的锁存信号延迟电路208的时序图的图。在本实施例中,打印元件基板101进行分时驱动,其中,将一行的打印分割成预定数量的块,并且顺次驱动副加热器115。这里,行时间表示用于将图像的一行或者一列(统称为行)打印至打印介质上的时间。块时间表示以块为单元打印一块所需的时间,并且一个行时间与打印上述预定数量的块所需的时间(针对预定的块数的时间)相对应。此外,锁存信号(LT)是用于指定一个块的信号。

[0062] 图7A示出打印头没有包括根据本发明的副加热器驱动延迟部件(锁存信号延迟电路208)的情况的时序图。另一方面,图7B示出针对本实施例中的打印头100(包括根据本发明的副加热器驱动延迟部件)的时序图。

[0063] 为了加热一个喷嘴内的非常少量的墨(例如,一微微升)以将其排出,打印元件102的驱动时间可以为相对短的数百n(纳)秒。因此,通过高频热使能信号(HE)来驱动打印元件102。另一方面,由于副加热器115需要对热容量大的元件基板的特定区域进行加热并且维持该加热,因此需要将驱动时间延长数十 μ (微)秒到数百m(豪)秒。由于该原因,需要通过相对低的频率的信号来驱动副加热器115。在本实施例中,利用使用具有比热使能信号(HE)的频率低的频率的锁存信号而存储的副加热数据来进行对副加热器115的驱动。此外,该结构使得通过用于延迟本实施例的打印元件基板101中的锁存信号的锁存信号延迟电路208来逐渐延迟存储副加热数据1~m的定时。利用该结构,防止了在驱动副加热器115时的VH电流中发生急剧的上升沿或下降沿,并且防止了驱动元件103中发生的误操作。

[0064] 在本实施例的结构中存在使副加热器115的电流和打印元件102的电流的转变定时从不重叠的优点。在使用锁存信号(LT)将打印数据可靠地存储在锁存电路中之后,需要使用热使能信号(HE)来驱动打印元件102。由于这个原因,针对锁存信号(LT)的上升沿和热使能信号(HE)的上升沿,配置数百n(纳)秒以上的定时余裕(偏移)。因此,通过锁存信号(LT)所驱动副加热器115的电流和通过热使能信号(HE)所驱动的打印元件102的电流的转变定时从不重叠。在打印元件102中,最大约4A(安培)的大电流流过。此外,在副加热器115中,最大约1.5A(安培)的大电流流过。由于这个原因,使同时驱动的情况下的转变定时可靠地不重叠是重要的。

[0065] 传统上,如果打印元件基板的温度低于目标温度,则一并驱动副加热器工作,并且如果温度高于目标温度,则立刻停止一并驱动。由于这个原因,副加热数据将同时一起都被重写的可能性高,并且重写电流的峰值趋于变得较高。由于这个原因,在作为重写副加热数据的定时的锁存信号(LT)的上升沿,电流瞬间流过,并且在打印元件基板中针对逻辑电路的电源产生瞬间电压降。如果电压降大,则其变成逻辑电路的误操作的原因。

[0066] 在本实施例的结构中,存在可以抑制在重写锁存电路209的数据时流动的重写电流的峰值的优点。在本实施例中,由于结构使得通过锁存信号延迟电路208来可靠地使重写副加热数据的定时偏移,因此可以抑制重写电流的峰值。也就是说,通过针对各副加热器

115进行偏移来使重写副加热数据的定时分散。其结果是可以使逻辑电源的电压降最小。由此,可以提高不会发生逻辑电路误操作的高可靠性的打印元件基板。也就是说,如图7B所示,可以通过设置锁存信号延迟电路208来防止图7A所示的过电流流动。伴随于此,可以防止逻辑电路的误操作。

[0067] 给出更详细的说明。图8是示出根据第一实施例的打印头100的等效电路的图。此外,图9A和9B是示出打印头的工作波形的图。图9A放大了图7A的一部分(没有设置副加热器驱动延迟部件的情况),并且图9B放大了图7B的一部分(设置了副加热器驱动延迟部件的情况)。使用图8、图9A和图9B,说明锁存信号延迟电路208的效果。图8所示的箭头符号表示在副加热驱动停止时的时刻 t_1 (参考图6)的打印元件基板101的VH电流的路径。

[0068] 在时刻 t_1 ,产生两个电流路径——由实线表示的电流X以及由虚线表示的电流Y(参考图8)。电流X是在VH和GNDH之间流动的电流,并且是驱动副加热器115时的正常的电流路径。电流Y是在VH和VSS之间流动的电流,并且是在作为驱动元件的FET从接通状态转变成断开状态时发生的泄露电流。具体地,电流Y是由于在FET的耗尽层中捕获的正电荷而发生的泄露电流

[0069] 图10是示出驱动元件(FET)在时刻 t_1 的截面的图。在时刻 t_1 ,驱动元件从接通状态转变成断开状态,因此漏极端子从0V逐渐增大至VH(32V)的电压。驱动元件的PN结部的耗尽层由此扩大,并且将驱动元件的漏极侧的N扩散层的正电荷引向耗尽层,并且源极侧的P扩散层的正电荷向0V(VSS)引出。由此,VH和VSS之间瞬间流动电流Y。

[0070] 如图8所示,流过VH和VSS之间的电流Y瞬间从VH和GNDH之间的电容器114供给,因此其最终流向GNDH。因此,电流Y流入VSS和GNDH被短路的头控制基板109中。由于此时电流Y通过具有大的寄生电感的线缆108,因此在电流Y中所包括的频率成分越大,则产生的振铃越大。图9A示出没有设置锁存信号延迟电路208的情况下的GNDH电压的波形。由于在副加热器115的驱动停止时电流急剧下降,因此,电流Y包括高频成分。由此,在GNDH的负侧产生大的振铃。图9A的时刻 t_2 示出该状态。

[0071] 由于该振铃,导致在作为GNDH和驱动元件(FET)的基本电位的VSS中瞬间产生负的电位差。在该电位差超过驱动元件(FET)的寄生晶体管的正向电压VFP的情况下(GNDH电压 $< -VFP$),驱动元件(FET)的寄生NPN晶体管接通,并且大电流产生,由此在驱动元件中发生误操作。

[0072] 图11A和11B是示出驱动元件(FET)的寄生NPN晶体管进入“接通”状态并且发生误操作的状态的图。图11A示出副加热器驱动元件(用于副加热器的驱动元件的误操作(过电流)),以及图11B示出打印元件驱动元件(用于打印元件的驱动元件的误操作(过电流))。这里,副加热器驱动元件和打印元件驱动元件是相同构造,并且由于GNDH共用,因此在寄生NPN晶体管进入“接通”状态时针对这两者发生误操作。

[0073] 图12是示出寄生NPN晶体管的电流特性的图。在GNDH电压超过正向电压VFP的情况下(GNDH电压 $< -VFP$),电流以指数方式增大。大电流在VH——打印元件——FET的漏极端子——FET的源极端子——GNDH的路径、以及VH——副加热器——FET的漏极端子——FET的源极端子——GNDH的路径中流动。因此,电流流动至打印元件102,从而导致错误的打印操作以及打印元件损害。此外,电流流动至副加热器115,从而导致元件基板的异常升温。

[0074] 图9B示出在设置了根据本实施例的锁存信号延迟电路208的情况下的GNDH电压的

波形。由于通过锁存信号延迟电路208可以抑制在副加热器115的驱动停止时电流的急剧下降,因此电流Y不包括高频成分。其结果是可以根据电流Y来抑制向GNDH的负侧的大的振铃。由此,在GNDH和VSS之间的电位差停止超过驱动元件(FET)的寄生晶体管的正向电压VFP,并且驱动元件(FET)停止发生误操作。图9B的时刻 t_2 示出该状态。在图9B的时刻 t_2 ,GNDH电压在基板电位(VSS)附近。

[0075] 通过本实施例,打印头可以实现防止副加热器驱动时的逻辑电路的误操作以及防止驱动元件的误操作这两者,并且可以实现更高的可靠性。

[0076] 第二实施例

[0077] 图13是示出根据本发明的第二实施例的打印元件基板101的详细结构的示例的图。与第一实施例的不同之处在于:设置有延迟时间不同的多个副加热数据信号延迟电路1201-a、1201-b和1201-c。注意,图13所示的副加热数据信号延迟电路1201的数量仅是示例,并且该数量可以根据打印元件基板的结构来进行配置。其它结构与第一实施例相同,因此省略其说明。

[0078] 在本实施例中,副加热数据信号延迟电路1201接收从锁存电路209输出的信号作为输入,并且将其输出为延迟了预定延迟时间的延迟数据信号。

[0079] 图14示出副加热数据信号延迟电路1201-a、1201-b和1201-c的示例。在图14的示例中配置多个反相电路,并且通过改变反相电路的级数,可以使与各副加热数据信号延迟电路相对应的延迟时间不同。

[0080] 通过本实施例,与第一实施例同样地,可以防止副加热电流的急剧上升沿或下降沿的发生,并且可以防止驱动元件中的误操作。

[0081] 其它实施例

[0082] 本发明的实施例还可以通过如下的方法来实现,即,通过网络或者各种存储介质将执行上述实施例的功能的软件(程序)提供给系统或装置,该系统或装置的计算机或是中央处理单元(CPU)、微处理单元(MPU)读出并执行程序的方法。

[0083] 尽管已经参考典型实施例说明了本发明,但是应该理解,本发明不局限于所公开的典型实施例。所附权利要求书的范围符合最宽的解释,以包含所有这类修改、等同结构和功能。

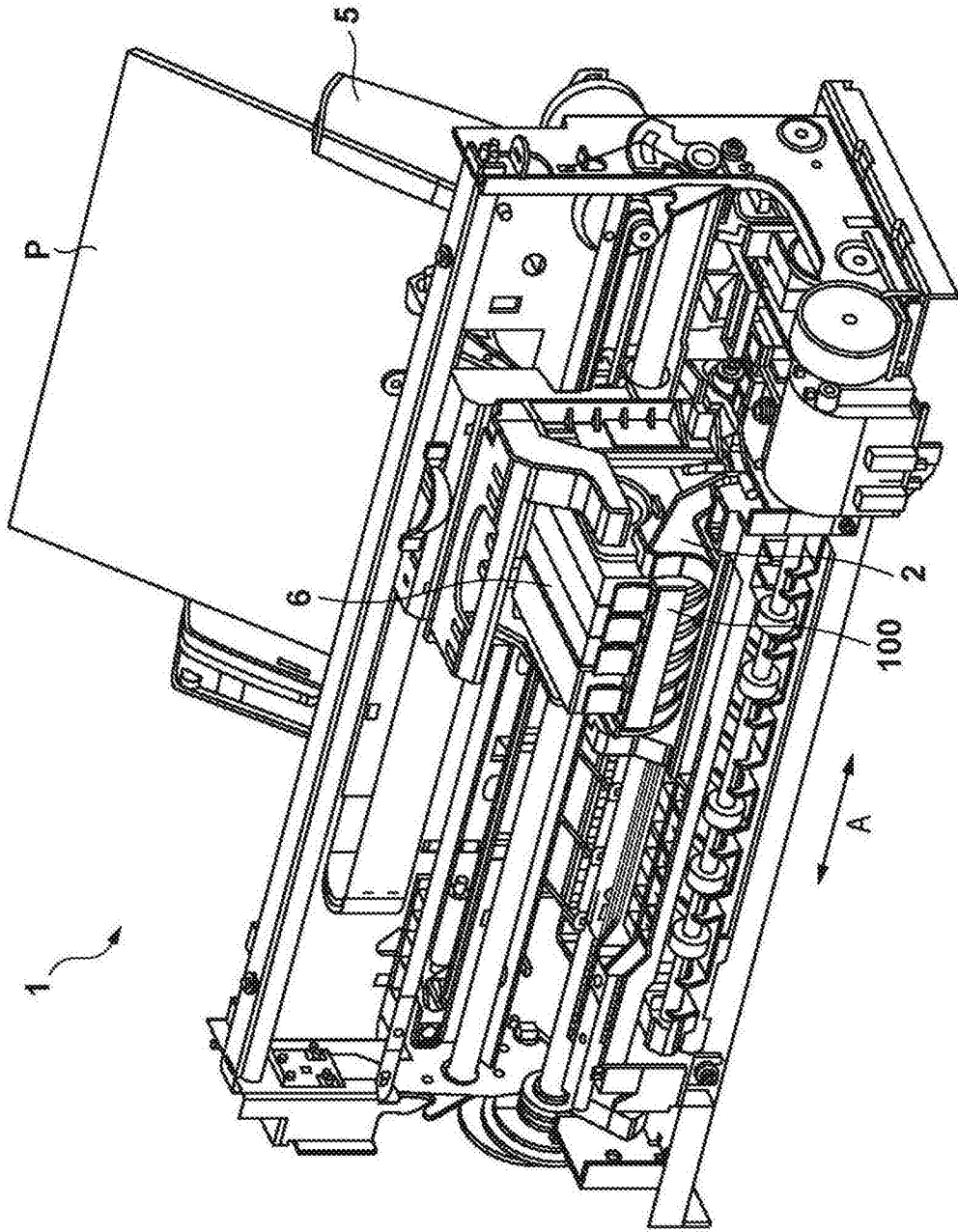


图1

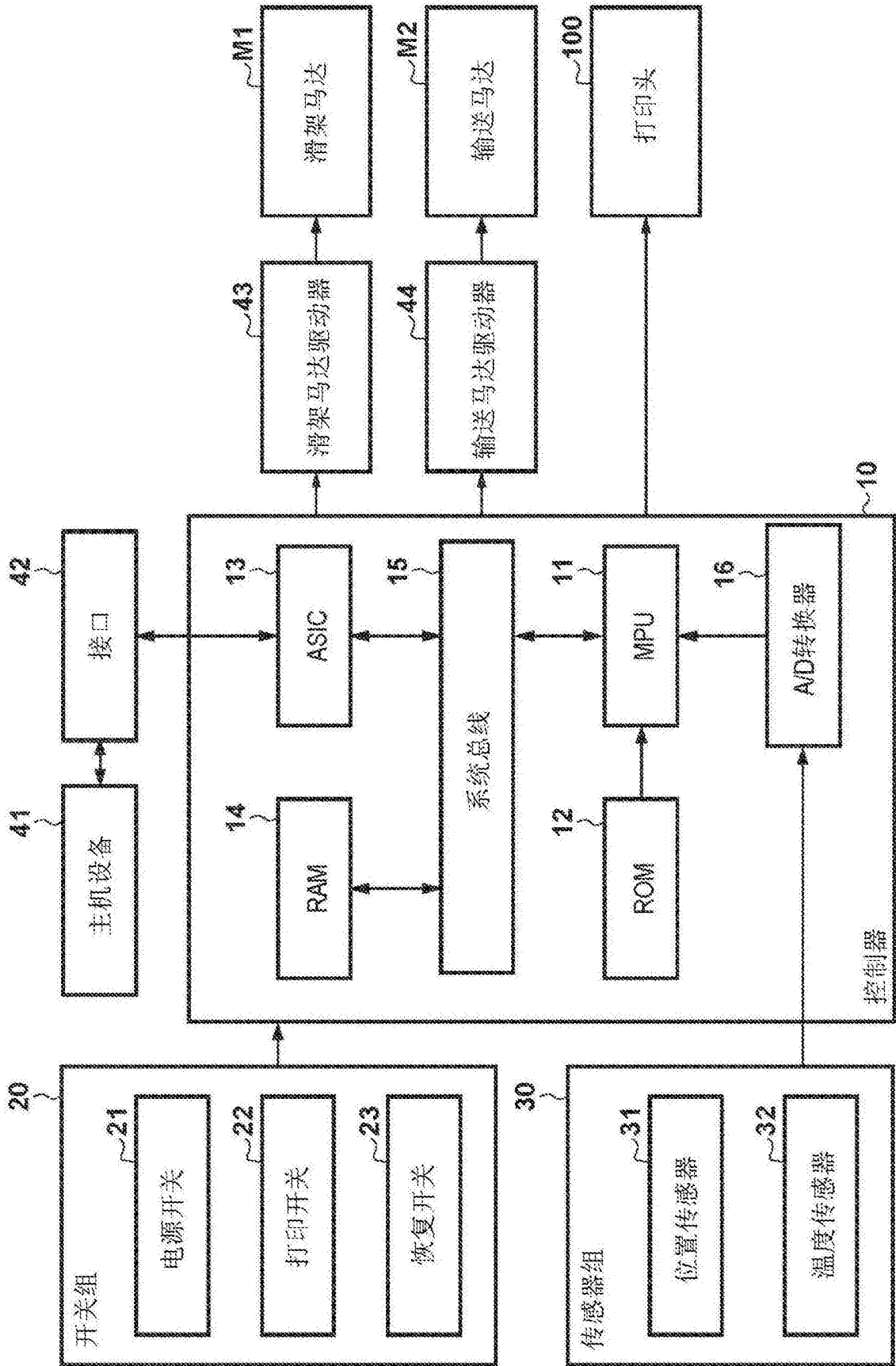


图2

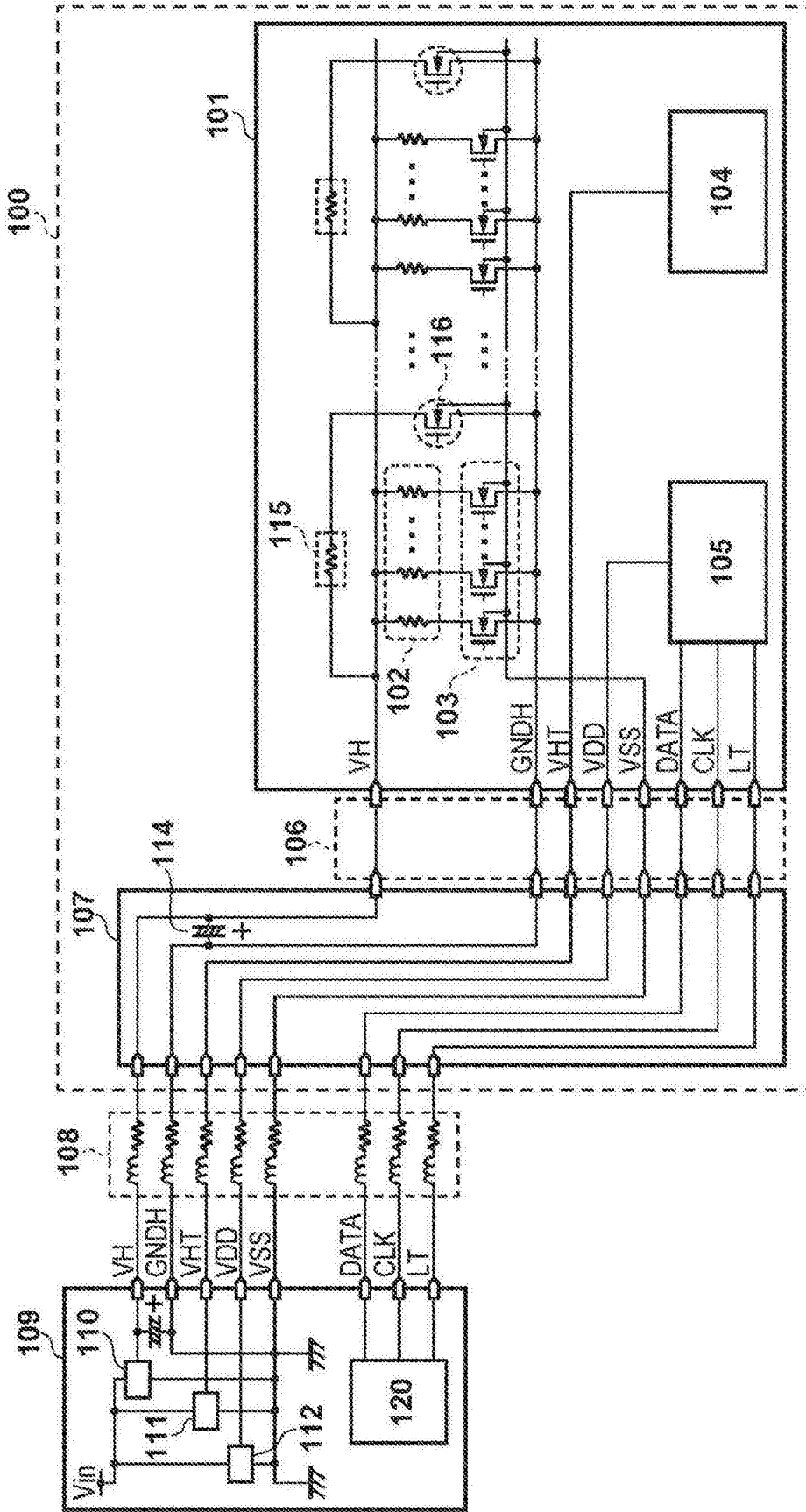


图3

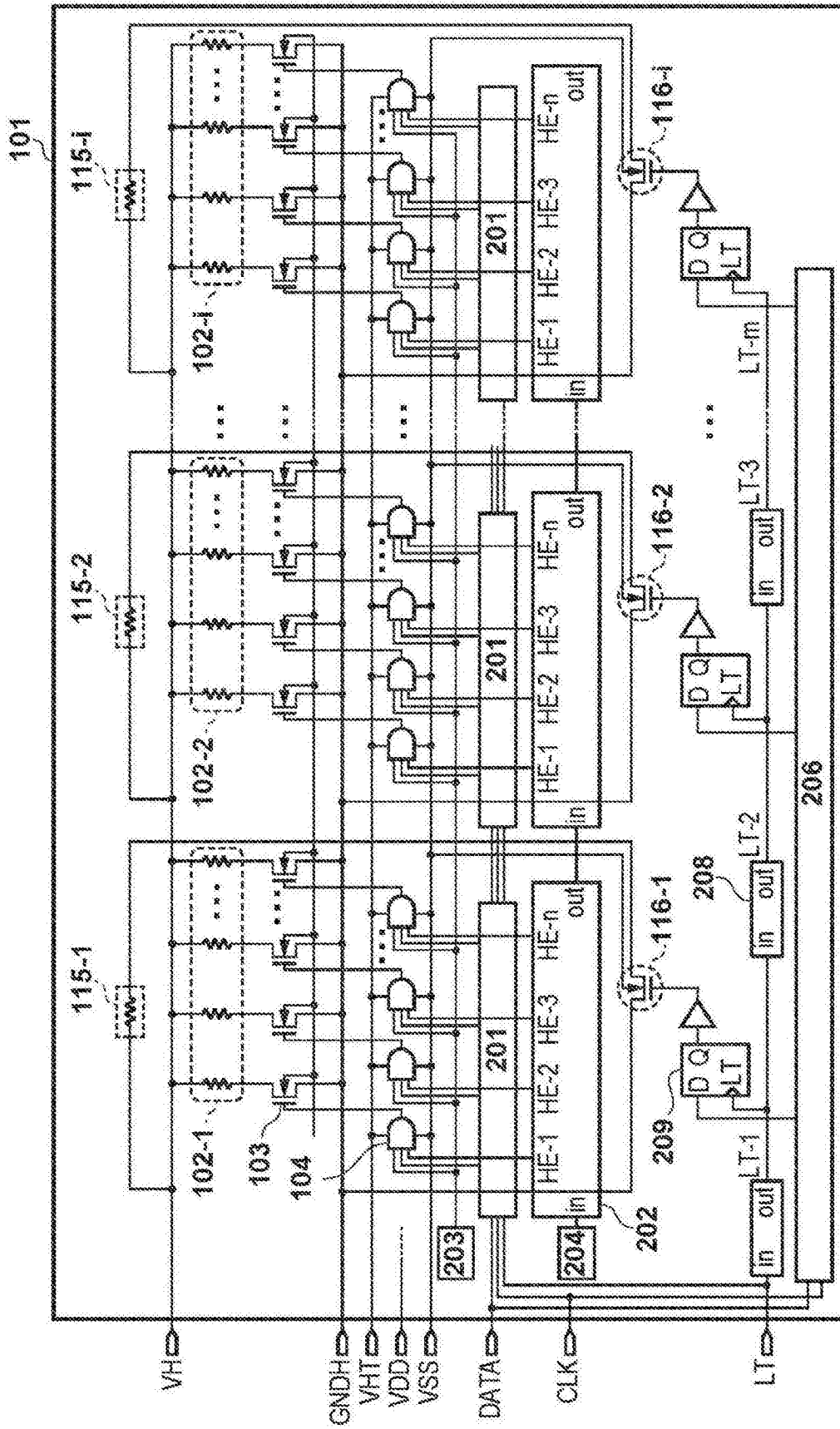


图4

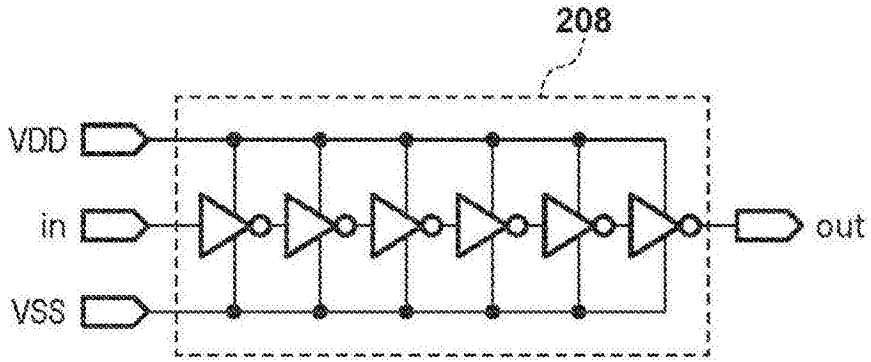


图5A

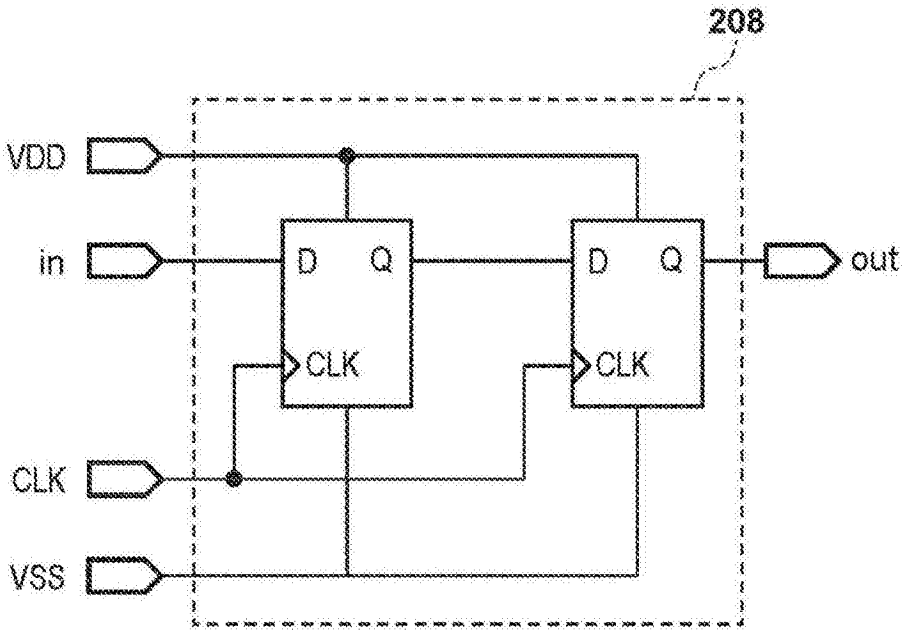


图5B

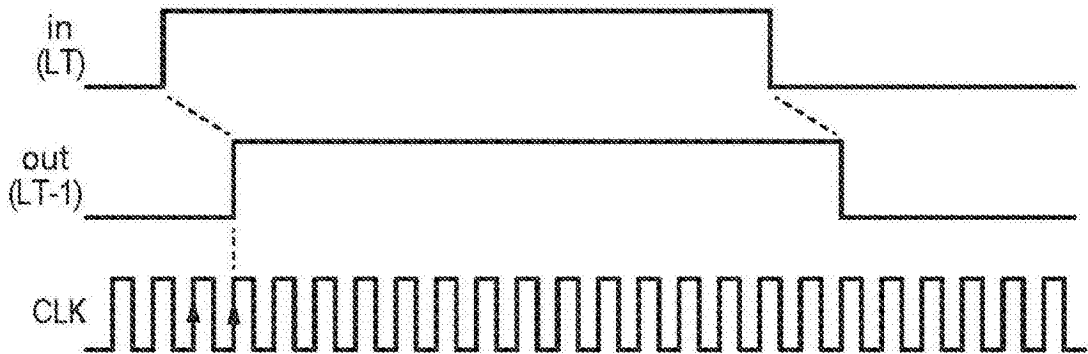


图6

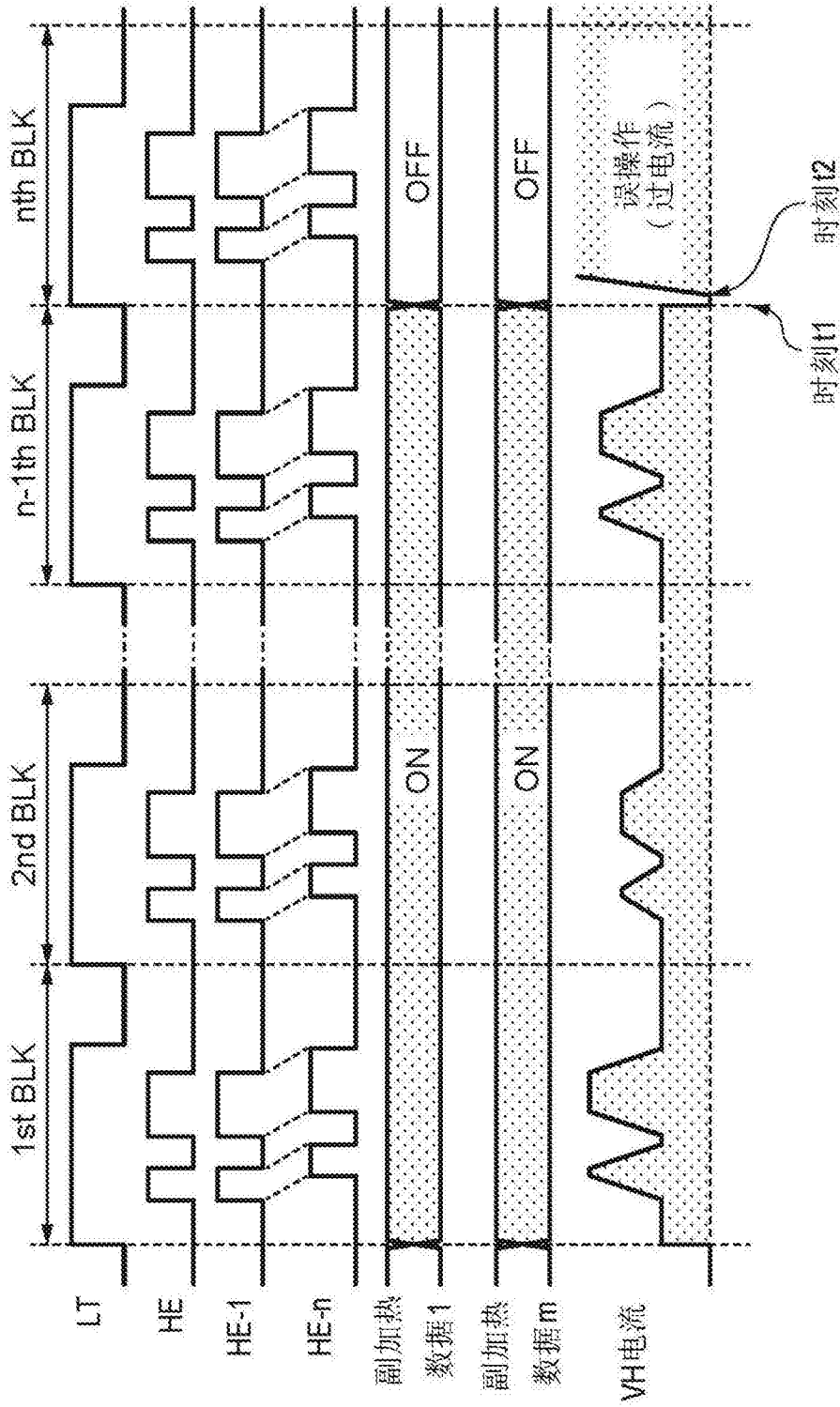


图7A

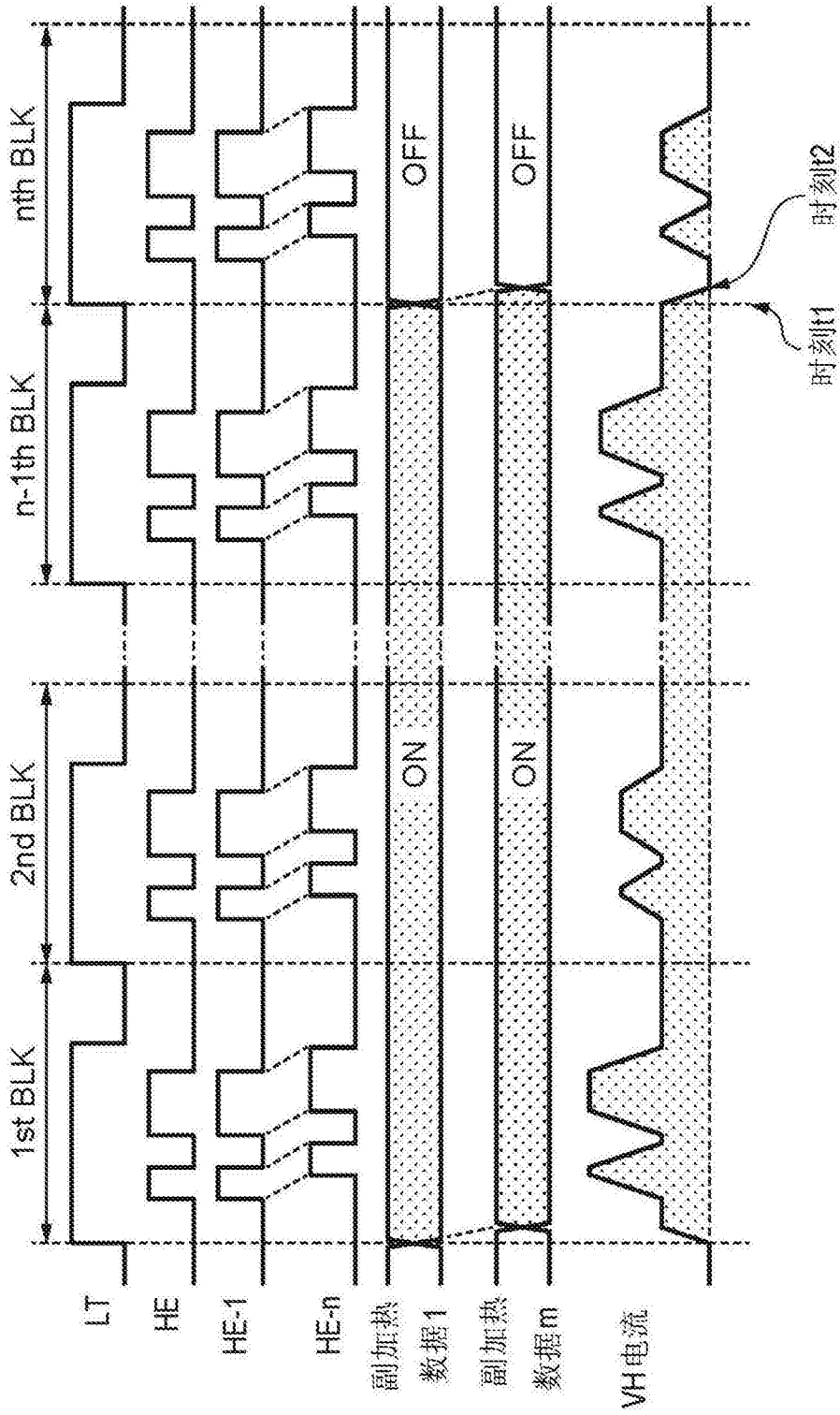


图7B

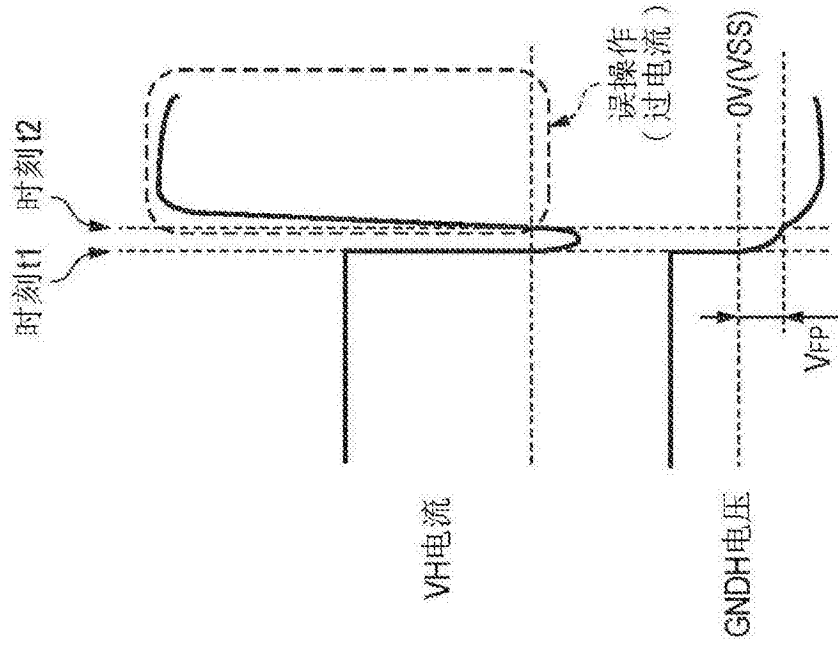


图9A

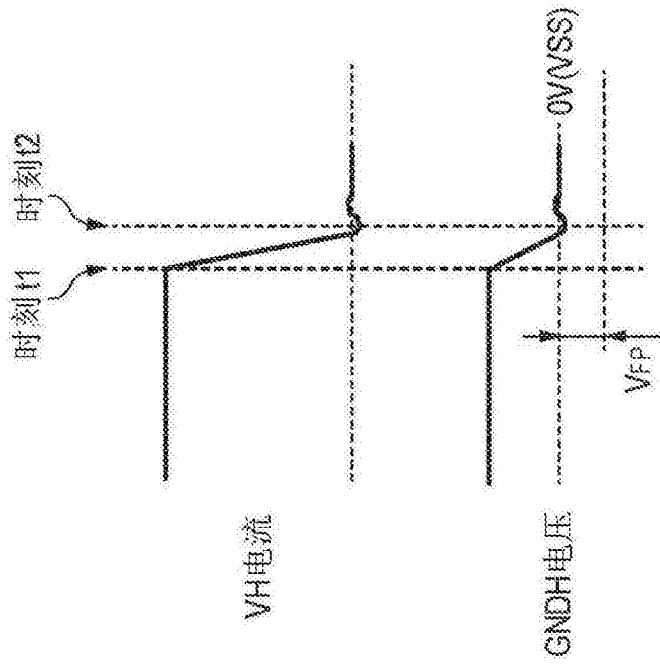


图9B

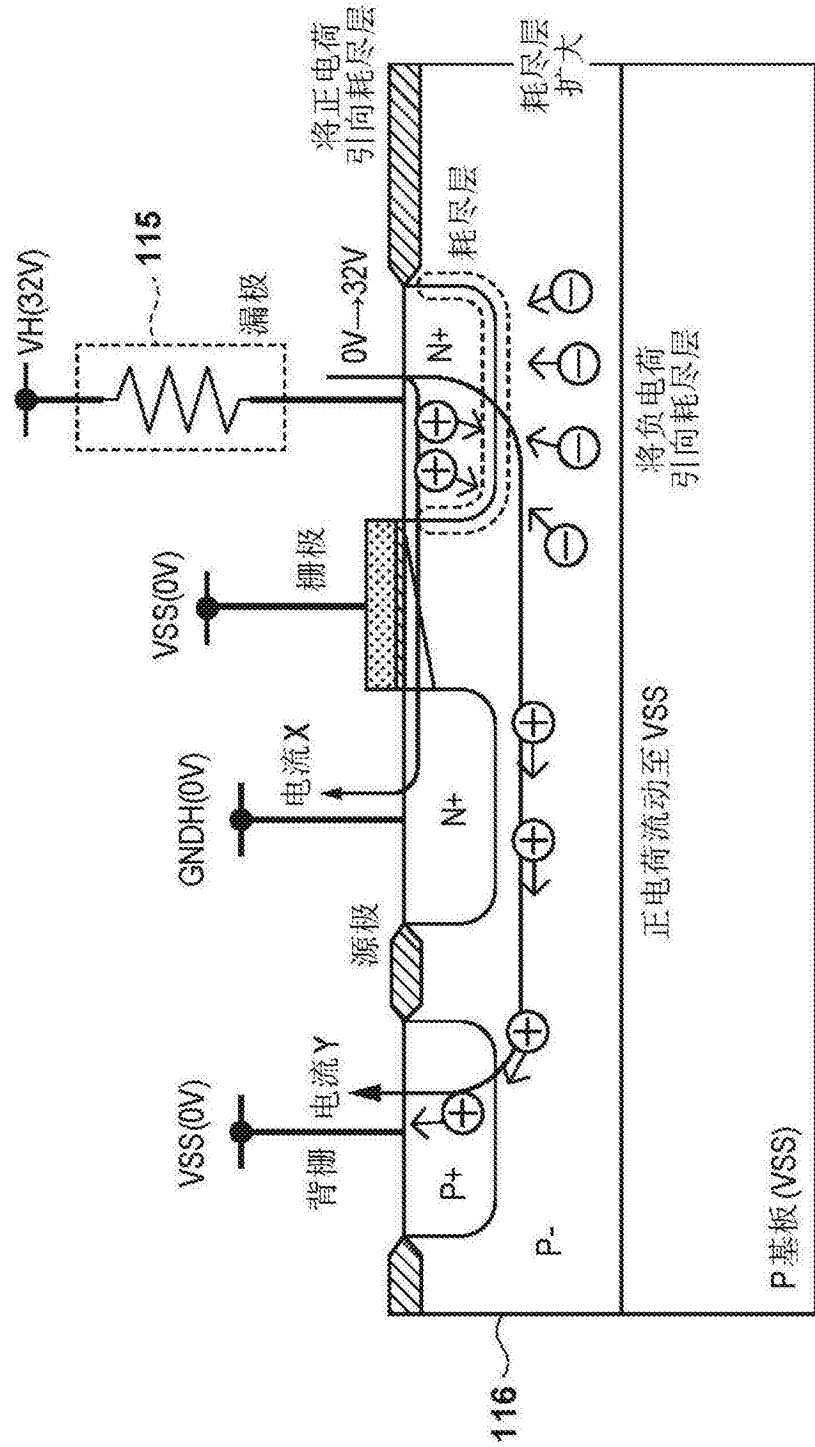


图10

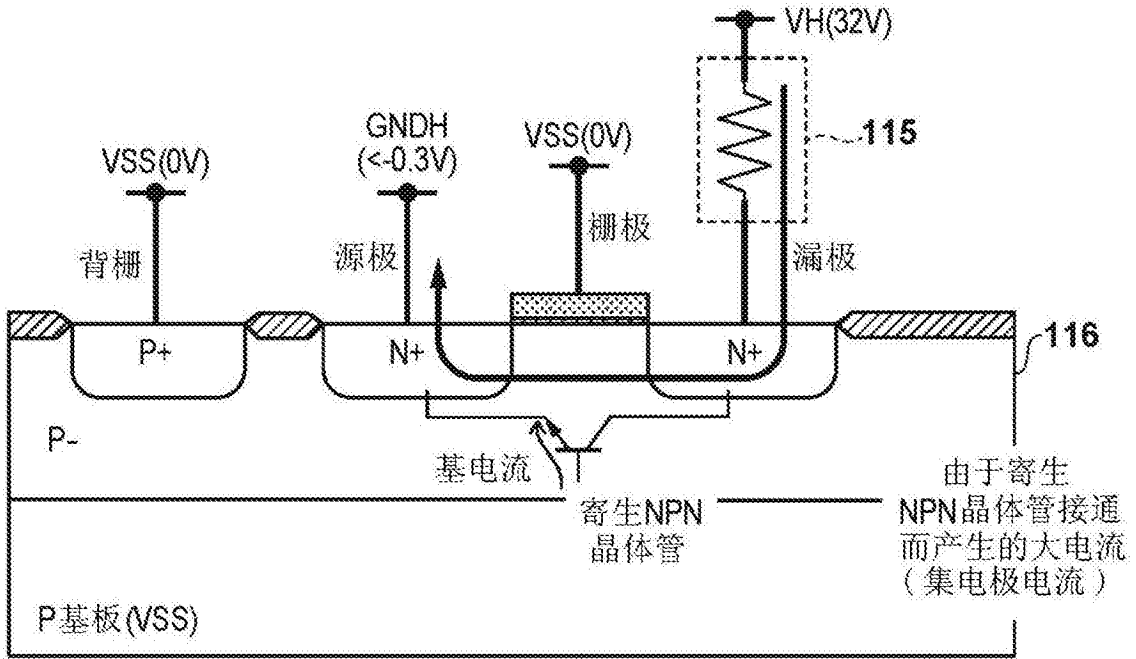


图11A

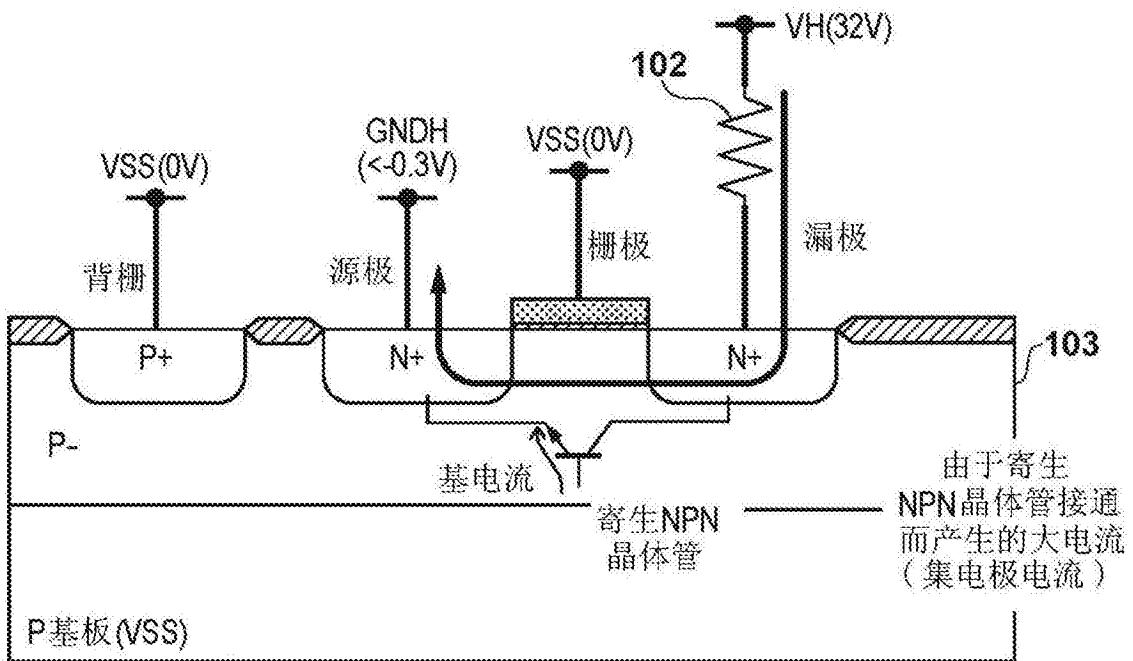


图11B

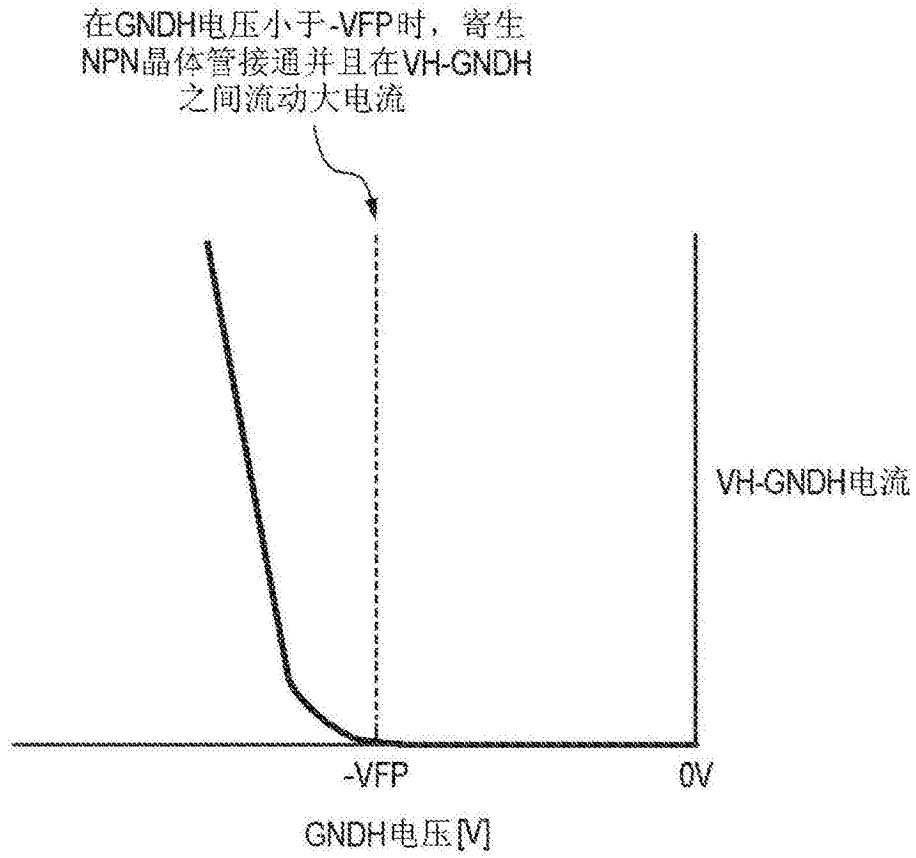


图12

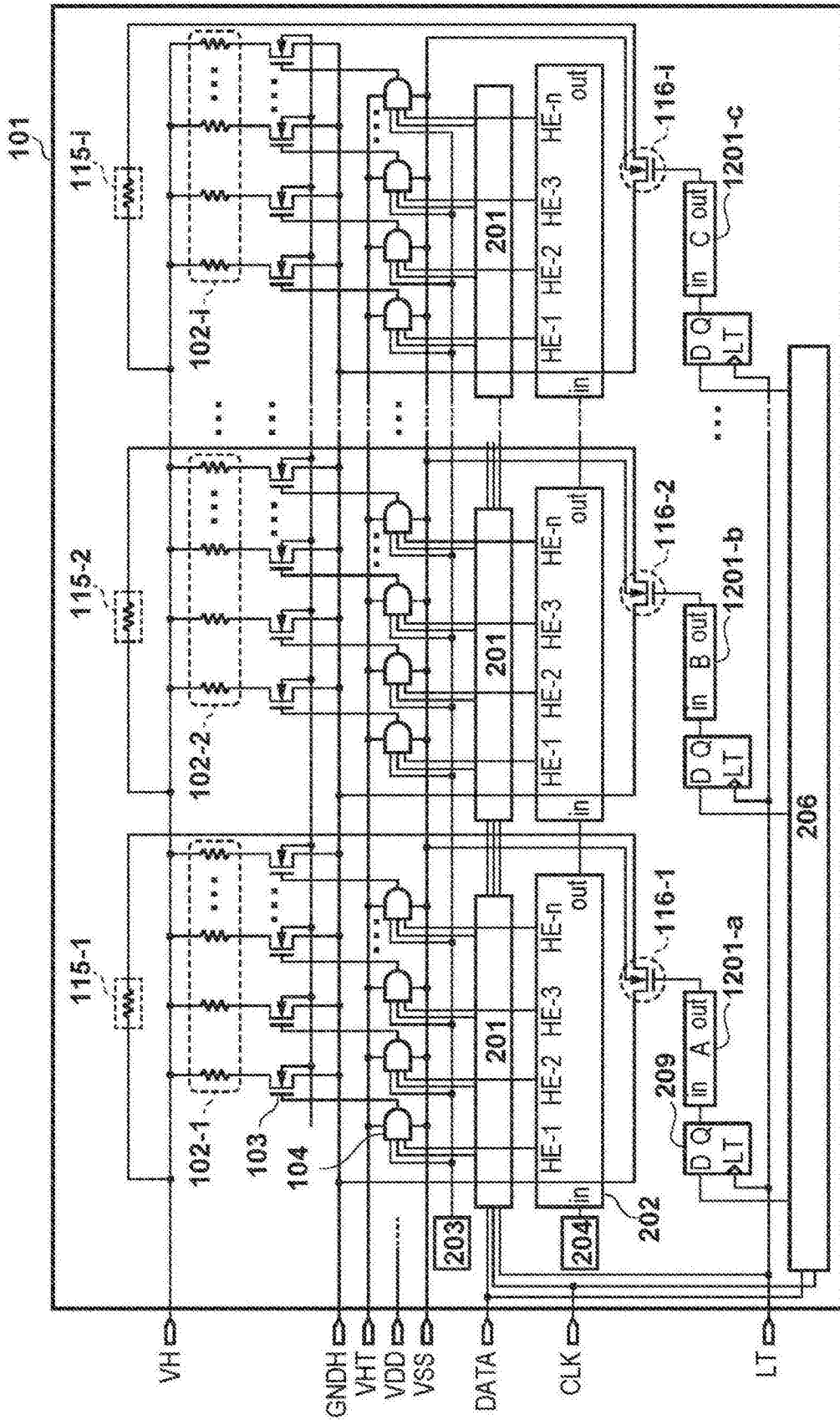


图13

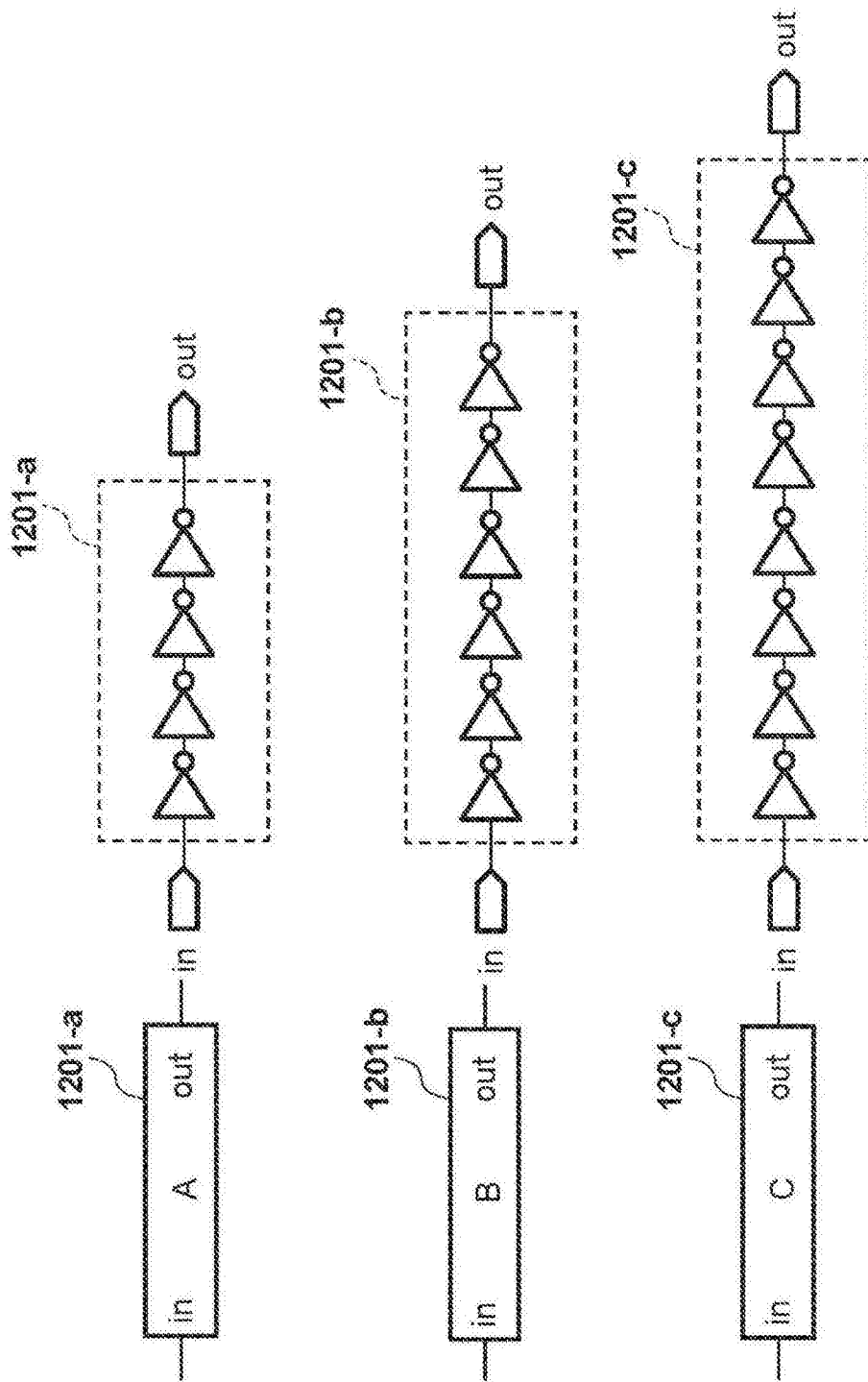


图14