



(12)实用新型专利

(10)授权公告号 CN 206293434 U

(45)授权公告日 2017.06.30

(21)申请号 201621215658.5

(22)申请日 2016.09.29

(30)优先权数据

102016000010009 2016.02.01 IT

(73)专利权人 意法半导体股份有限公司

地址 意大利阿格拉布里安扎

(72)发明人 A·帕勒亚里 A·米拉尼

L·瓜里诺 F·龙奇

(74)专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华 董典红

(51)Int.Cl.

H01L 23/488(2006.01)

H01L 21/60(2006.01)

(ESM)同样的发明创造已同日申请发明专利

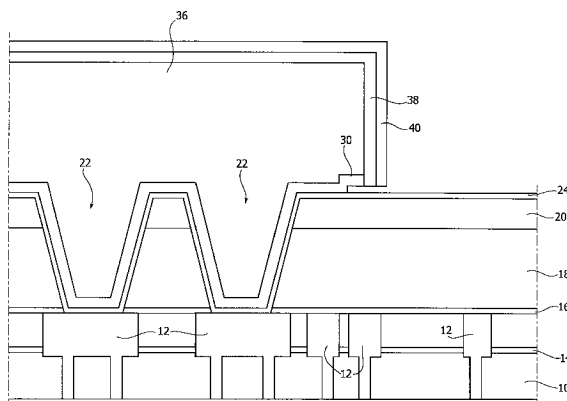
权利要求书1页 说明书6页 附图22页

(54)实用新型名称

半导体器件

(57)摘要

本申请涉及半导体器件。该半导体器件包括：第一层，具有边缘区域；金属化结构，具有面向所述第一层的边缘区域而并未接触所述边缘区域的外围部分。由此避免热机械应力。



1. 一种半导体器件,其特征在于,包括:
第一层,具有边缘区域;
金属化结构,具有面向所述第一层的边缘区域而并未接触所述边缘区域的外围部分。
2. 根据权利要求1所述的半导体器件,其特征在于,所述金属化结构包括:
金属化结构本体,以及
在所述本体上的外表面涂层,其中所述边缘区域面向所述外围部分而在所述金属化结构本体和所述外表面涂层之间没有接触界面。
3. 根据权利要求2所述的半导体器件,其特征在于,进一步包括阻挡层,所述阻挡层在所述金属化结构本体下方并且邻接所述外表面涂层,所述阻挡层和外表面涂层一起完全围绕所述金属化结构本体。
4. 根据权利要求2所述的半导体器件,其特征在于,所述第一层包括钝化层以及在所述钝化层上的阻挡层。
5. 根据权利要求4所述的半导体器件,其特征在于,所述阻挡层在所述金属化结构本体下方延伸。
6. 根据权利要求4所述的半导体器件,其特征在于,所述阻挡层仅在所述边缘区域处在所述钝化层上延伸。
7. 根据权利要求4所述的半导体器件,其特征在于:
所述钝化层包括电介质钝化层,和/或
所述阻挡层包括钛钨。
8. 根据权利要求1所述的半导体器件,其特征在于,所述金属化结构包括Cu-RDL金属化结构。
9. 一种半导体器件,其特征在于,包括:
电介质层;
钝化层,在所述电介质层上,所述钝化层具有边缘区域;
第一金属化结构层,在穿过所述钝化层的过孔中延伸;以及
第二金属化结构层,涂覆所述第一金属化结构层的顶表面并且具有涂覆所述第一金属化结构层的侧表面的外围部分,所述外围部分具有面向所述钝化层的所述边缘区域而并未接触所述边缘区域的端部。
10. 根据权利要求9所述的半导体器件,其特征在于,进一步包括阻挡层,所述阻挡层在所述第一金属化结构层下方并且邻接所述第二金属化结构层,所述阻挡层和第二金属化结构层一起完全围绕所述第一金属化结构层。
11. 根据权利要求9所述的半导体器件,其特征在于,进一步包括第三金属化结构层,所述第三金属化结构层涂覆所述第二金属化结构层的外表面,所述第三金属化结构层具有涂覆所述第二金属化结构层的所述外围部分的外围部分并且具有面向所述钝化层的所述边缘区域而并未接触所述边缘区域的端部。

半导体器件

技术领域

[0001] 本说明书涉及制造半导体器件。

[0002] 一个或多个实施例可以应用于例如减小例如用于汽车和消费产品的集成电路中的热机械应力。

背景技术

[0003] 各种类型的集成电路(IC)可以采用诸如BCD(双极-CMOS-DMOS)技术的技术。

[0004] BCD技术可以有利地例如用于制造具有功率电子器件和逻辑控制电子器件的集成电路。BCD技术提供了一系列硅工艺,每一个硅工艺将三个不同工艺技术的力量组合至单个芯片上:用于精确模拟功能的双极,用于数字设计的CMOS(互补金属氧化物半导体),以及用于功率和高电压元件的DMOS(双扩散金属氧化物半导体)。

[0005] 实施BCD技术可以包括被称为再分布层(RDL)的顶层铜金属互连。

[0006] 例如由引线键合和封装工艺期间的热弹性耦合和应力所引起的、钝化和中间绝缘层对于可靠性的阻碍问题可以呈现需要关注的因素。

[0007] 在制造IC中可以使用氮化硅(SiN)或碳化硅(SiC)以提供用于微芯片的钝化层,例如以提供抵抗水分子以及微电子器件中腐蚀和不稳定性的其他来源的阻挡层。

[0008] 在诸如Cu(铜)RDL顶部金属化结构的金属化结构的结构角部中,由于不同材料之间的热机械失配可以引起应力,该不同的材料例如阻挡层(钛-钨(TiW),钽(Ta),氮化钽(TaN))、金属化结构包覆层(镍-钯(Ni-Pd),镍-钯-金(Ni-Pd-Au),镍-金(Ni-Au)),钝化层(SiN, SiC)三相点)。

实用新型内容

[0009] 一个或多个实施例用于对克服钝化层上表面中在Cu RDL结构的边缘处(例如,在角部处)的钝化应力作出贡献。

[0010] 根据本申请实施例的一个方面,提供一种半导体器件,其特征在于,包括:第一层,具有边缘区域;金属化结构,具有面向所述第一层的边缘区域而并未接触所述边缘区域的外围部分。

[0011] 在一个实施例中,所述金属化结构包括:金属化结构本体,以及在所述本体上的外表面涂层,其中所述边缘区域面向所述外围部分而在所述金属化结构本体和所述外表面涂层之间没有接触界面。

[0012] 在一个实施例中,该半导体器件进一步包括阻挡层,所述阻挡层在所述金属化结构本体下方并且邻接所述外表面涂层,所述阻挡层和外表面涂层一起完全围绕所述金属化结构本体。

[0013] 在一个实施例中,所述第一层包括钝化层以及在所述钝化层上的阻挡层。

[0014] 在一个实施例中,所述阻挡层在所述金属化结构本体下方延伸。

[0015] 在一个实施例中,所述阻挡层仅在所述边缘区域处在所述钝化层上延伸。

[0016] 在一个实施例中,所述钝化层包括电介质钝化层,和/或所述阻挡层包括钛钨。

[0017] 在一个实施例中,所述金属化结构包括Cu-RDL金属化结构。

[0018] 根据本申请实施例的另一方面,提供一种半导体器件,其特征在于,包括:电介质层;钝化层,在所述电介质层上,所述钝化层具有边缘区域;第一金属化结构层,在穿过所述钝化层的过孔中延伸;以及第二金属化结构层,涂覆所述第一金属化结构层的顶表面并且具有涂覆所述第一金属化结构层的侧表面的外围部分,所述外围部分具有面向所述钝化层的所述边缘区域而并未接触所述边缘区域的端部。

[0019] 在一个实施例中,该半导体器件进一步包括阻挡层,所述阻挡层在所述第一金属化结构层下方并且邻接所述第二金属化结构层,所述阻挡层和第二金属化结构层一起完全围绕所述第一金属化结构层。

[0020] 在一个实施例中,该半导体器件进一步包括第三金属化结构层,所述第三金属化结构层涂覆所述第二金属化结构层的外表面,所述第三金属化结构层具有涂覆所述第二金属化结构层的所述外围部分的外围部分并且具有面向所述钝化层的所述边缘区域而并未接触所述边缘区域的端部。

[0021] 一个或多个实施例可以通过省略“三相点”、例如通过将包覆阻挡层(例如,镍-TiW)界面与钝化层(例如,SiN,SiC)的顶表面去耦合而导致SiN钝化层应力的减小。

[0022] 一个或多个实施例可以包括修改例如Cu RDL工艺流程,包括添加牺牲绝缘层以在钝化层与例如镍之间产生间隙。

[0023] 在一个或多个实施例中,可以借由可以维持由镍(Ni)完全覆盖铜(Cu)的工艺流程实现提高的钝化鲁棒性,以防止铜迁移而无需改变材料和相关界面。

[0024] 一个或多个实施例可以包括双阻挡层(例如,TiW),该双阻挡层被适配用于通过避免存在用于钝化层临界应力的“三相点”而去耦合镍和钝化层。

[0025] 一个或多个实施例可以包括双铜阻挡层沉积,在镍和钝化层之间存在间隙,在与钝化层接触的铜阻挡层上没有镍生长。

[0026] 一个或多个实施例可以省略TiW-Ni-SiN钝化界面,其中Cu被完全密封在例如TiW和Ni中(以避免Cu迁移和腐蚀)并且在最后的阻挡层刻蚀之后没有下切。

[0027] 根据本申请的方案,可以避免钝化层上表面中在Cu RDL结构的边缘处(例如,在角部处)的钝化应力。

附图说明

[0028] 现在参考附图、纯粹借由示例的方式描述一个或多个实施例,其中:

[0029] 图1至图15是一个或多个实施例中的可能步骤的示例,

[0030] 图16至图22是在一个或多个实施例中图9至图15的步骤的可能修改的示例。

[0031] 应该知晓的是为了表述清楚起见,附图的某些特征(例如,层厚度)可以不必按照相同比例绘制。

具体实施方式

[0032] 在随后的说明书中,示出了一个或多个具体细节,目的在于提供对实施例的示例的深入理解。可以不采用一个或多个具体细节、或者采用其他方法、部件、材料等而获得实

施例。在其他情形中,已知的结构、材料或操作并未详细示出或描述以使得将不模糊实施例的某些特征方面。

[0033] 在本说明书的框架中参照“一实施例”或“一个实施例”意在指示关于该实施例所述的特定配置、结构或特性被包括在至少一个实施例中。因此,可以存在于本说明书的一个或多个点中的、诸如“在一实施例中”或“在一个实施例中”的短语不一定涉及同一实施例。此外,特定的构造、结构或特性可以以任何适当的方式在一个或多个实施例中组合。

[0034] 纯粹为了方便而提供在此所述的参考并且因而并未限定实施例的保护范围或范围。

[0035] 在半导体器件诸如例如集成电路(IC)中的应力减小表示技术研究的扩展领域。

[0036] 美国专利No.8,476,762是相关活动的示例。该文献公开了一种制造用于半导体芯片封装的具有球限定冶金(BLM)结构的无铅受控塌陷芯片连接(C4)的方法,在芯片接合冷却的后端工艺(BEOL)期间减小了芯片级断裂。在芯片接合冷却期间经受张应力的BLM结构的边缘由覆盖了金属种子层的对应边缘的电镀阻挡层而保护免受金属种子层的底切,该底切是由芯片的湿法刻蚀以从芯片的表面移除金属层以及焊料回流引起。

[0037] 图1至图5是RDL(再分布层)工艺中的可能步骤的示例。

[0038] 在一个或多个实施例中,图1至图5中所示例的步骤可以包括:

[0039] -电介质衬底10的Cu化学机械抛光(Cu CMP),其中导电(例如,铜)结构12提供具有电介质着陆(例如,SiN)层14(图1);

[0040] -沉积“包覆”氮化硅层16、层间电介质层18以及钝化层20,例如SiN、SiC(图2);

[0041] -刻蚀穿过钝化层20和层间电介质层18着陆(也即降落至)在氮化物包覆层16上的过孔22(图3)。

[0042] 图4是包覆层16的“毯式”开放步骤的示例,使得过孔22着陆在导电结构12(例如,铜)上,例如,具有例如近似3微米($3 \times 10^{-6} \text{m}$)的过孔宽度/间距。

[0043] 图5是在图4的结构的上表面上形成具有例如近似100纳米($100 \times 10^{-9} \text{m}$)厚度的TiW阻挡层24的示例,接着(图6)至少部分地沉积具有例如近似100纳米($100 \times 10^{-9} \text{m}$)厚度的牺牲电介质(例如,SiN)层26。

[0044] 图7是提供电介质RDL掩模28的示例,该掩模覆盖下方电介质层26的边缘区域并且留下提供了过孔22的区域不覆盖,接着(图8)是氮化物刻蚀,由此使得未刻蚀的电介质层26(仅)保持在掩模28下方。

[0045] 图9是如下步骤的示例,其中在移除(“剥离”)掩模28之后,提供例如近似200纳米($200 \times 10^{-9} \text{m}$)的第二阻挡层30(例如,TiN-TiW,TiW),接下来是沉积例如近似200纳米($200 \times 10^{-9} \text{m}$)的例如铜“种子”层32。

[0046] 应该知晓的是,由于在掩模28下方剩余的未刻蚀氮化物26的存在,层30和32均在300处展现台阶状结构。

[0047] 图10是提供另一Cu RDL掩模34的示例,其通过也留下台阶状结构300未覆盖而留下提供了过孔22的区域未覆盖。

[0048] 在一个或多个实施例中,掩模34可以相对于结构300而横向地偏移(凹陷)例如大约1微米($1 \times 10^{-6} \text{m}$)。

[0049] 图11是在过孔22之上形成金属化结构36例如Cu RDL的示例。在一个或多个实施例

中,金属化结构36可以具有例如大约10微米($10 \times 10^{-6} \text{m}$)的厚度。在一个或多个实施例中,金属化结构36可以由电化学沉积(ECD)而形成。

[0050] 图12是如下步骤的示例,其中在移除(“剥离”)掩模34之后从所有保留未被金属化结构36覆盖的表面移除(例如,经由湿法刻蚀工艺)第二阻挡层30(例如, TiN-TiW , TiW)和Cu“种子”层32。

[0051] 应该知晓的是,由于在300处台阶状结构的存在,在金属化结构36外围处的TiW层30通过(目前)未刻蚀的电介质26而与TiW阻挡层24保持一距离。

[0052] 图13是在金属化结构36的外表面上沉积组合的包覆层38、40(例如, Ni-Pd 、 Ni-Pd-Au 、 Ni-Au)的示例。

[0053] 在一个或多个实施例中,包覆层38、40可以具有例如大约2微米($2 \times 10^{-6} \text{m}$)的厚度。

[0054] 同样,应该知晓的是,由于未刻蚀的氮化物26的存在,在金属化结构36的外表面上的包覆层38、40保持在与第一阻挡层24一距离处。

[0055] 图14是氮化物26的移除(例如,刻蚀)的示例,以及延伸越过金属化结构36的外围的第一阻挡层24的可能移除(例如,通过刻蚀)的示例(图15)。

[0056] 图14和图15凸显了在此示例的工艺,并且主要地提供了牺牲电介质层26,使其能够避免在金属化结构36的外围处形成阻挡层-包覆层-钝化层界面,这可以是高热机械应力的来源,具有在该说明书背景技术部分中所述的相继缺点。

[0057] 在如在此示例的一个或多个实施例中,第二阻挡层30可以与包覆层38接触以封装金属化结构36。

[0058] 图16至图22是如下实施例的示例,其中导致形成层30(例如,具有大约200nm也即 $200 \times 10^{-9} \text{m}$ 的总厚度)的图9的TiN-TiW沉积可以包括在层30的“内”表面上沉积TiW层30(例如,具有大约200nm也即 $200 \times 10^{-9} \text{m}$ 的厚度)加上TiN层30a(例如,具有大约10nm也即 $10 \times 10^{-9} \text{m}$ 的厚度),层30的内表面是层30朝向第一阻挡层24(和电介质层26)的表面。

[0059] 图16至图22中所示的其他工艺步骤可以另外视作对应于图9至图15中所示的工艺步骤,也即:

[0060] -沉积Cu“种子”层32(图16);

[0061] -提供另一Cu RDL掩模34,通过也留下台阶状结构300未覆盖而留下提供了过孔22的区域未覆盖(图17);

[0062] -在过孔22之上形成金属化结构36例如Cu RDL(图18);

[0063] -移除(“剥离”)掩模34,从留下未被金属化结构36覆盖的表面移除第二阻挡层30(例如, TiN-TiW)和Cu“种子”层32(图19);

[0064] -在金属化结构36的外表面上沉积组合的包覆层38、40(例如, Ni-Pd 、 Ni-Pd-Au 、 Ni-Au) (图20);

[0065] -移除电介质26,以及可能移除延伸越过金属化结构36外围的第一阻挡层24(例如,通过对TiN选择性刻蚀TiW)(图21和图22)。

[0066] 图21和图22凸显了在此示例的工艺,并且主要地提供了牺牲电介质层26,使其能够避免在金属化结构36的外围处形成阻挡层-包覆层-钝化层界面。

[0067] 同样,这避免了高热机械应力的可能形成,具有该说明书背景技术部分中所述的相继缺点。

[0068] 在如图16至图22所示的一个或多个实施例中，TiN层30a可能邻接包覆层38以密封金属化结构36(在其底表面处具有TiW层30)。

[0069] 另外应该知晓的是，如在前述中所示的材料的具体选择主要是关于某些工艺实施例，例如结合RDL工艺。在一个或多个实施例中，不同的实施方案可以支配例如材料和/或层厚度的不同选择。

[0070] 一个或多个实施例可以因此提供制造半导体器件的方法，半导体器件包括具有外围部分的金属化结构(例如36、38、40)，其中外围部分具有至少一个下覆层(例如20, 24)，该下覆层具有面向所述外围区域延伸的边缘区域。

[0071] 在一个或多个实施例中，方法可以包括：

[0072] -提供牺牲层(例如，26)以覆盖所述至少一个下覆层的所述边缘区域，

[0073] -当由所述牺牲层覆盖所述至少一个下覆层的所述边缘区域时提供所述金属化结构，以及

[0074] -移除所述牺牲层，由此所述至少一个下覆层的所述边缘区域面向所述外围部分延伸而在两者之间没有接触界面。

[0075] 在一个或多个实施例中，金属化结构可以包括：

[0076] -金属化结构本体(例如，36)，优选地包括铜，以及

[0077] -所述本体的外表面涂层或“包覆层”(例如38、40)，所述涂层优选地包括镍层和钯层中的至少一个，其中所述边缘区域面向所述外围部分延伸而在所述金属化结构本体与所述外表面涂层之间没有接触界面。

[0078] 一个或多个实施例可以包括提供阻挡层(例如30, 30a)，优选地包括TiN和TiW，在所述金属化结构本体(36)下方并且邻接所述外表面涂层以提供所述金属化结构本体的全覆盖，其中当由所述牺牲层覆盖所述至少一个下覆层的所述边缘区域时提供(例如，参见图9和图16)所述阻挡层(例如30, 30a)。

[0079] 一个或多个实施例可以包括提供所述至少一个下覆层作为钝化层(例如，20)，优选地在该层上提供有相应阻挡层(例如24)。

[0080] 一个或多个实施例可以包括在所述钝化层上提供所述相应阻挡层作为延伸在所述金属化结构本体下方的层，在所述至少一个下覆层的所述边缘区域处具有提供用于覆盖所述相应阻挡层的所述牺牲层(参见例如图12和图19)。

[0081] 一个或多个实施例可以包括除了所述边缘区域之外从所述钝化层移除所述相应阻挡层(参见例如，图15和图22)。

[0082] 在一个或多个实施例中：

[0083] -所述钝化层可以包括氮化物钝化层，和/或

[0084] -所述相应阻挡层(24)可以包括TiW阻挡层。

[0085] 在一个或多个实施例中，所述牺牲层(例如26)可以包括氮化硅。

[0086] 在一个或多个实施例中，所述金属化结构可以包括Cu-RDL金属化结构。

[0087] 一个或多个实施例可以提供一种半导体器件，该半导体器件包括金属化结构，该金属化结构具有外围部分，外围部分具有至少一个下覆层，该下覆层具有面向所述外围部分延伸的边缘区域，其中所述至少一个下覆层的所述边缘区域面向所述外围部分延伸而在两者之间没有接触界面。

[0088] 在不损害以下原理的情况下,细节和实施例可以相对于纯粹借由示例方式公开的内容而改变、甚至大大改变,而并未脱离保护范围。

[0089] 如上所述的各个实施例可以组合以提供其他实施例。可以在以上详述的说明书的教导下对实施例做出这些和其他改变。通常,在以下权利要求中,使用的术语不应构造为将权利要求限定于说明书和权利要求中所公开的具体实施例,而是应该构造用以包括所有可能的实施例以及这些权利要求所授权等价形式的全部范围。因此,权利要求不受本公开限制。

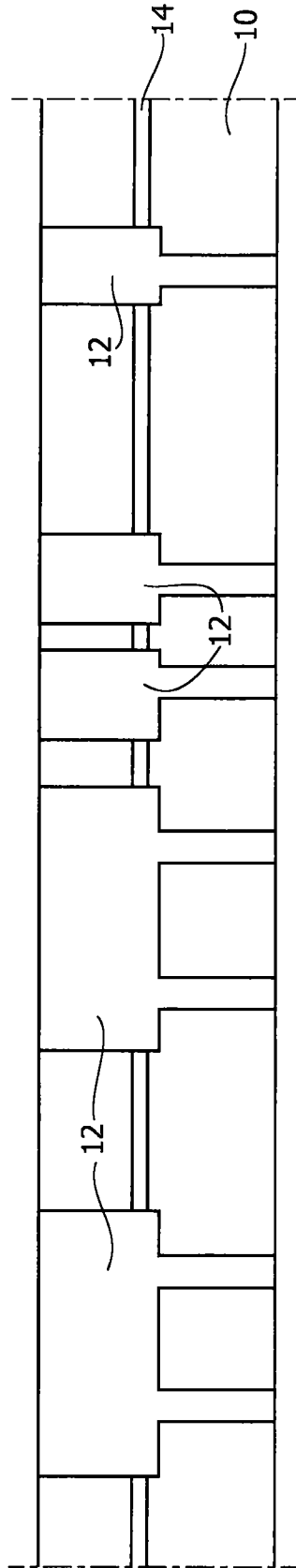


图1

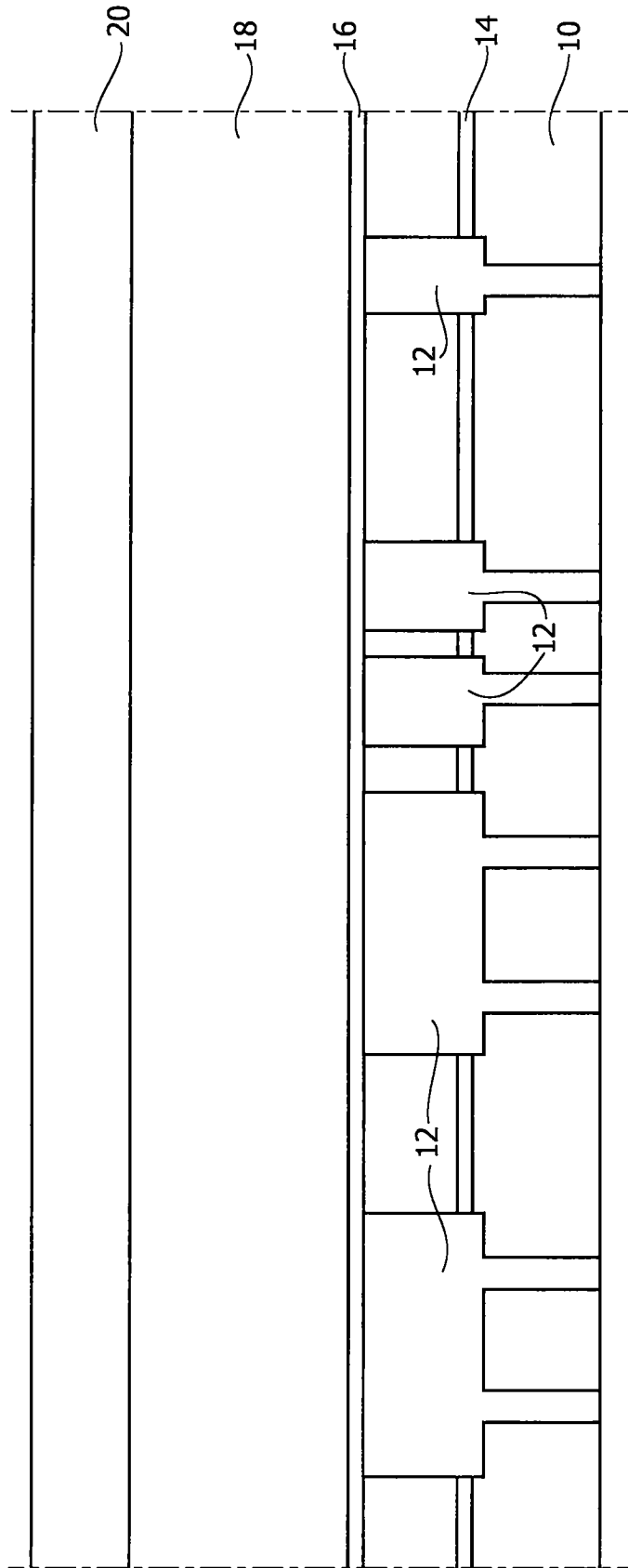


图2

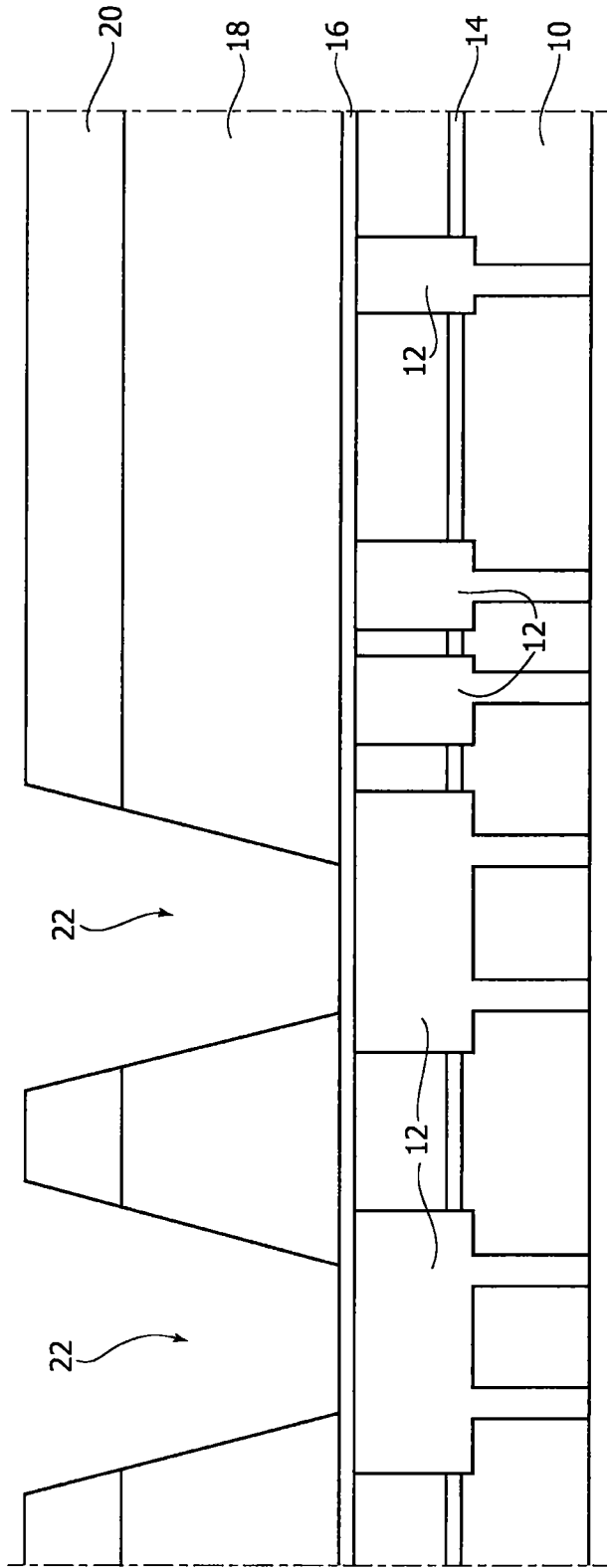


图3

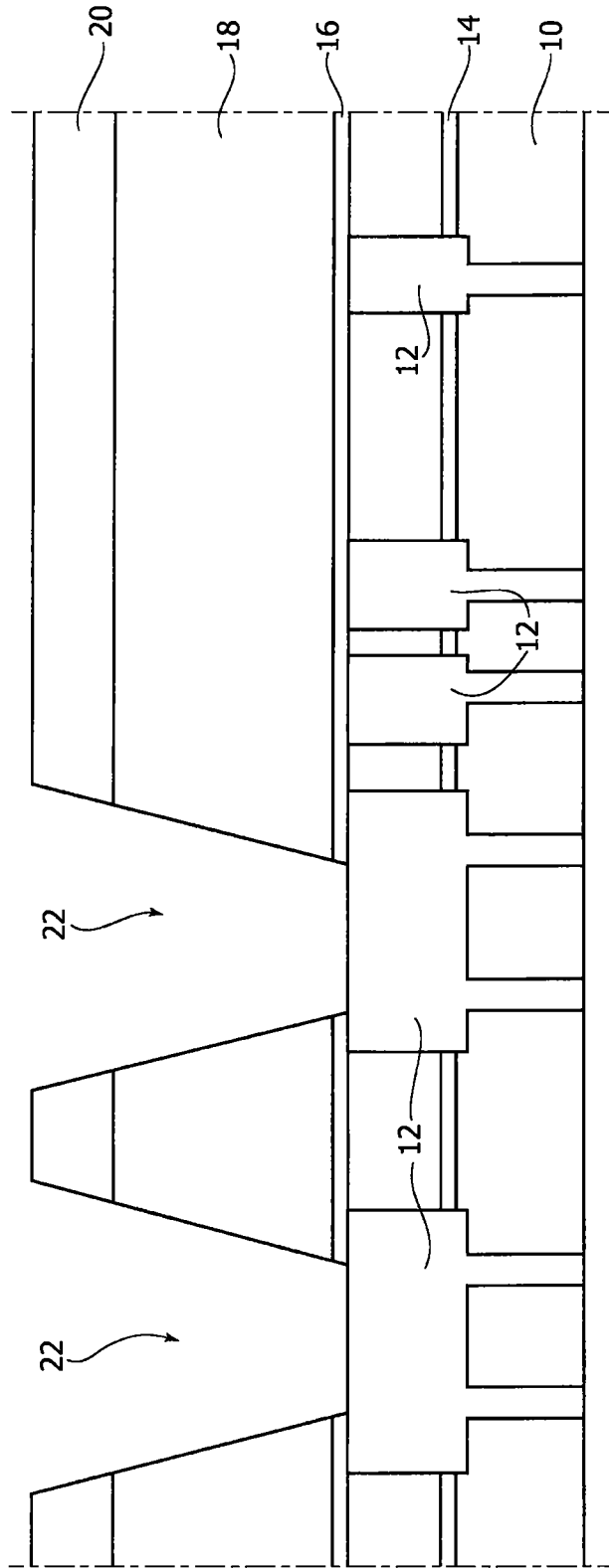


图4

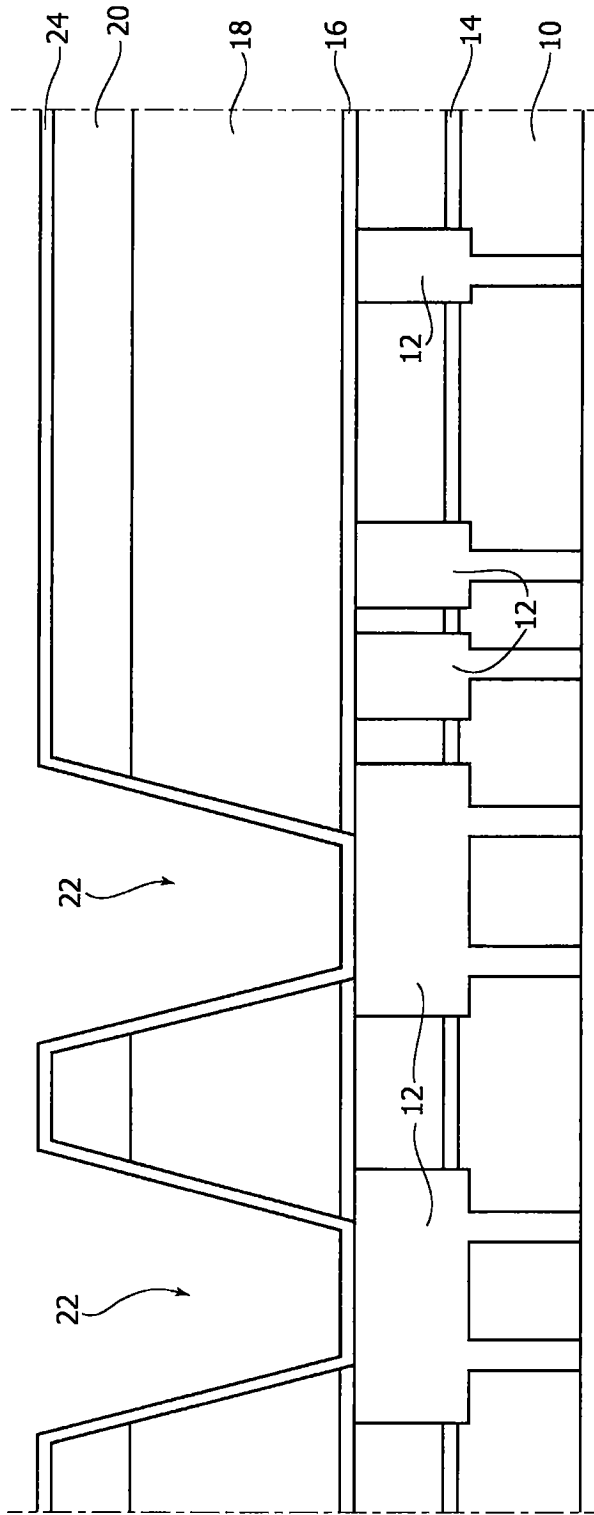


图5

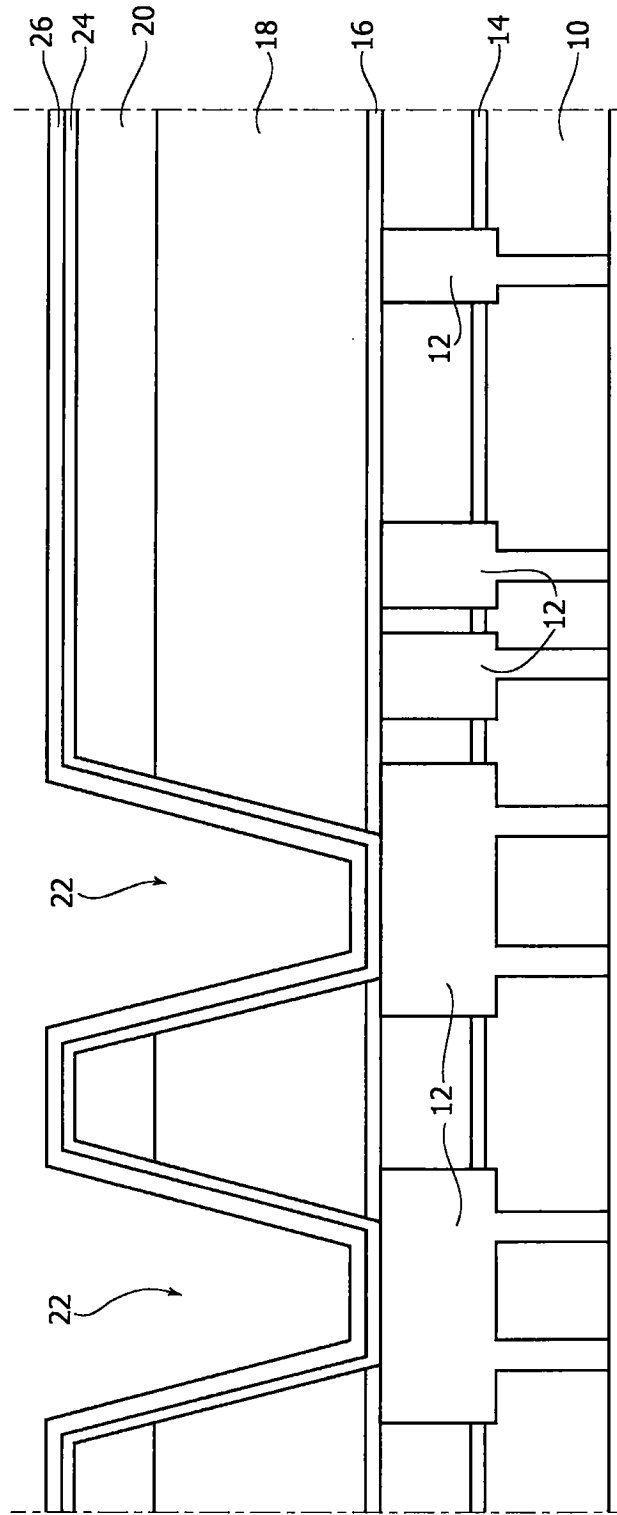


图6

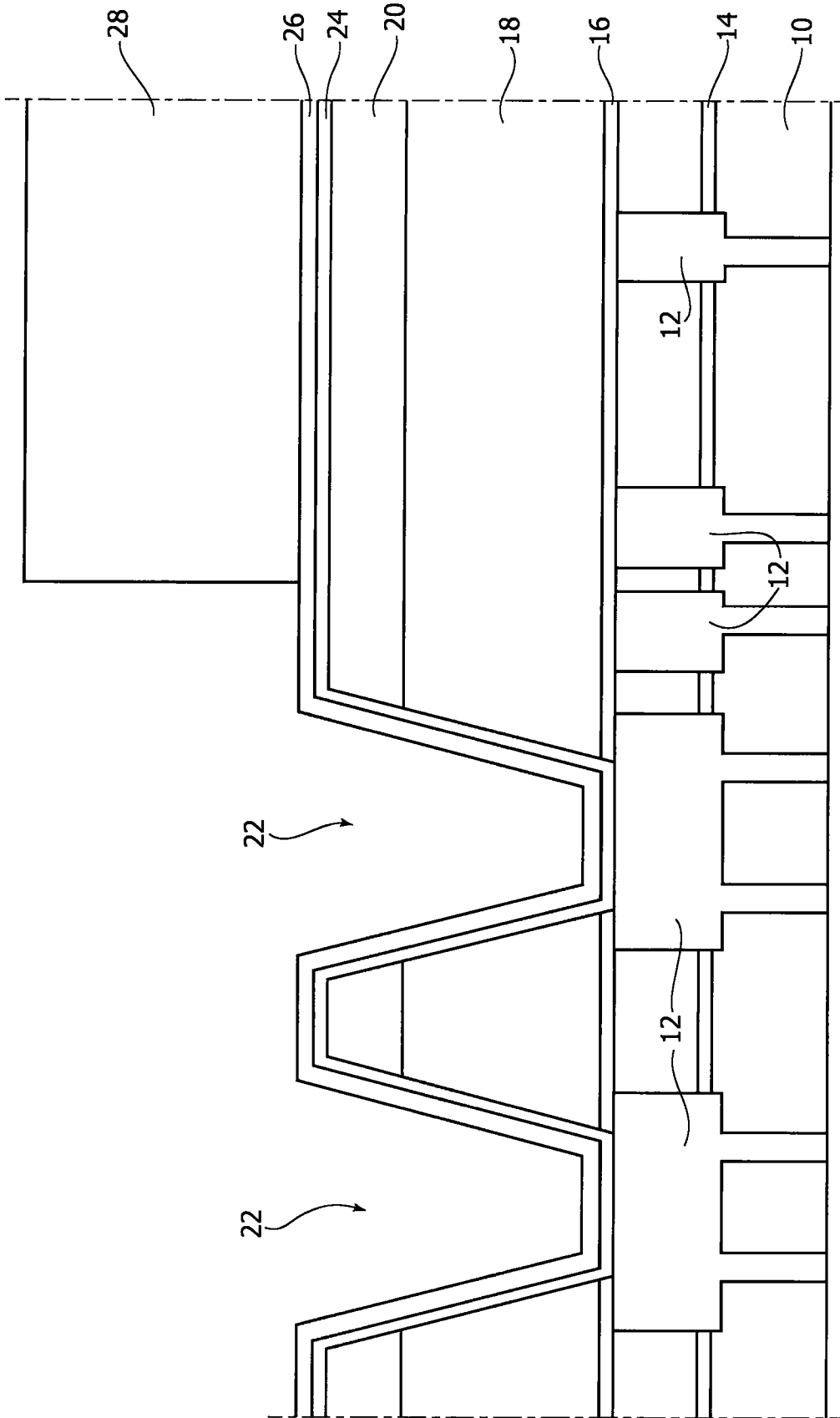


图7

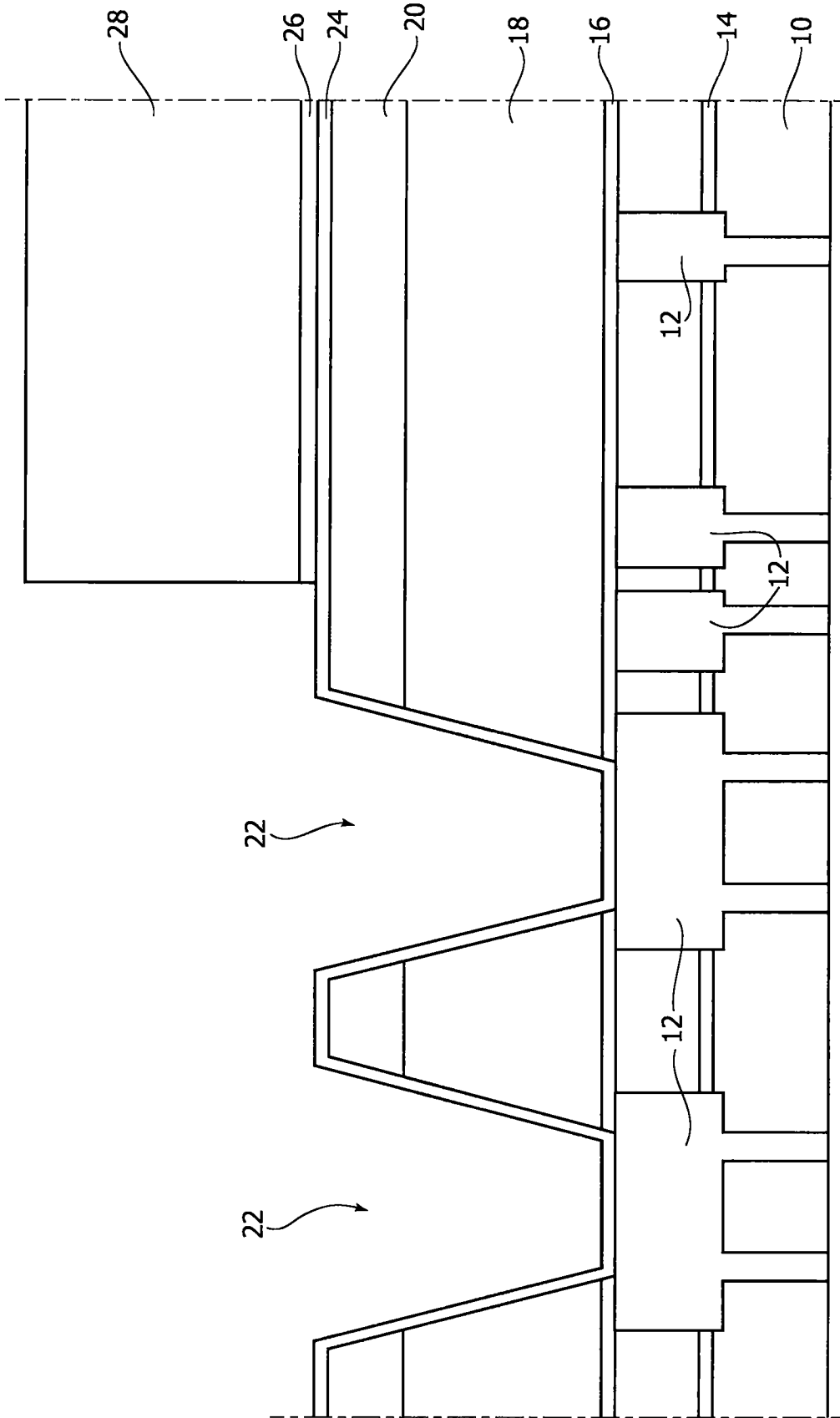


图8

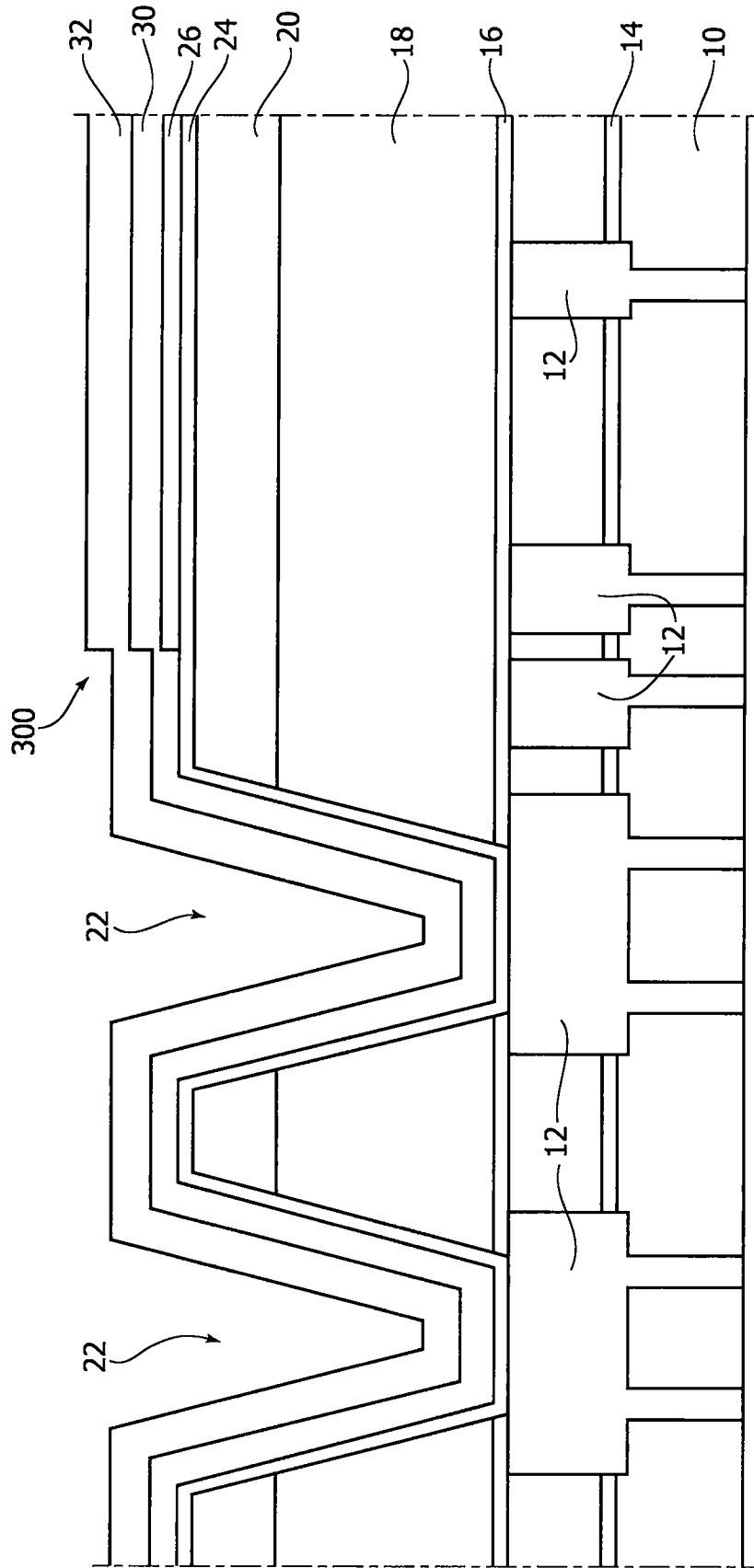


图9

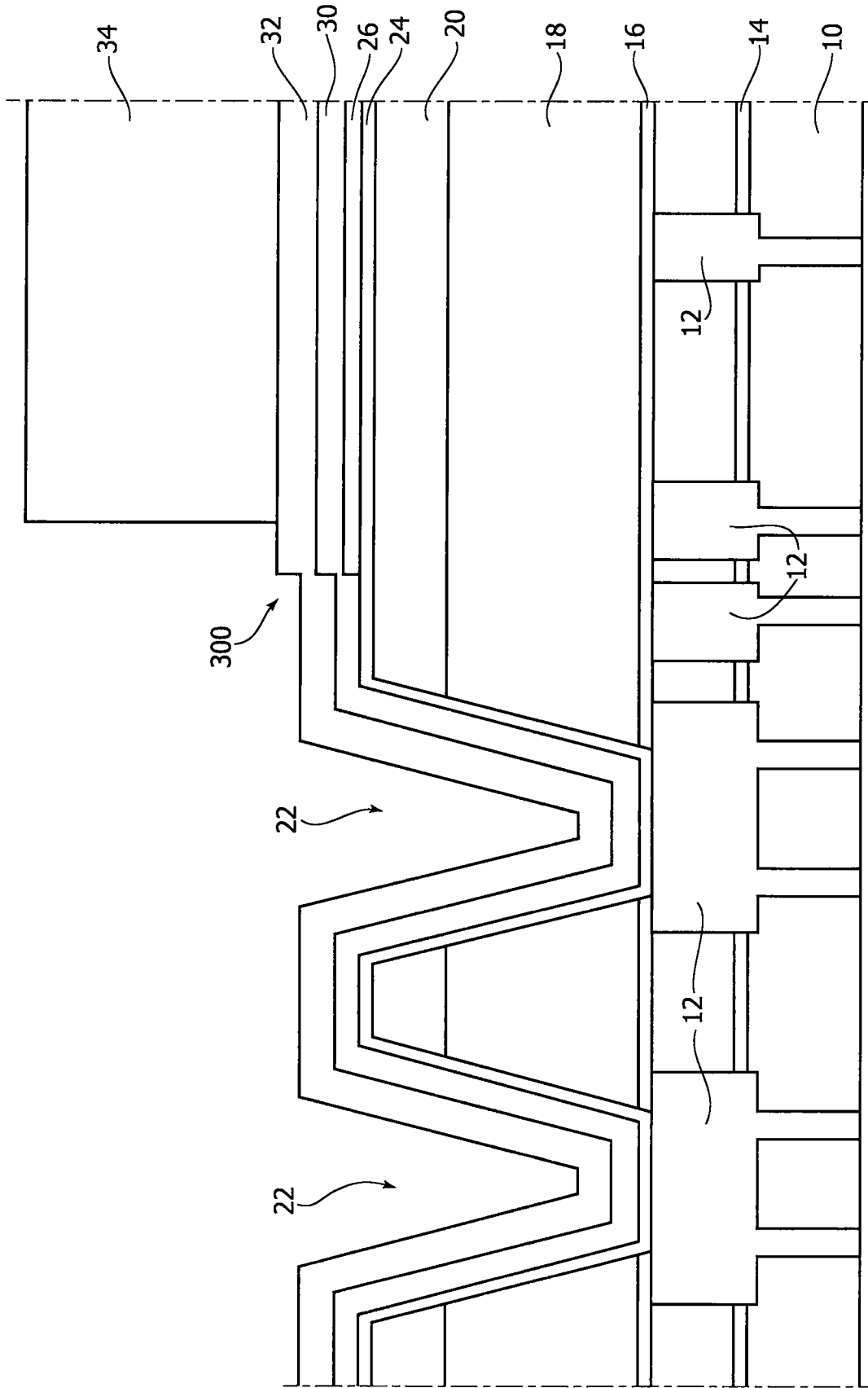


图10

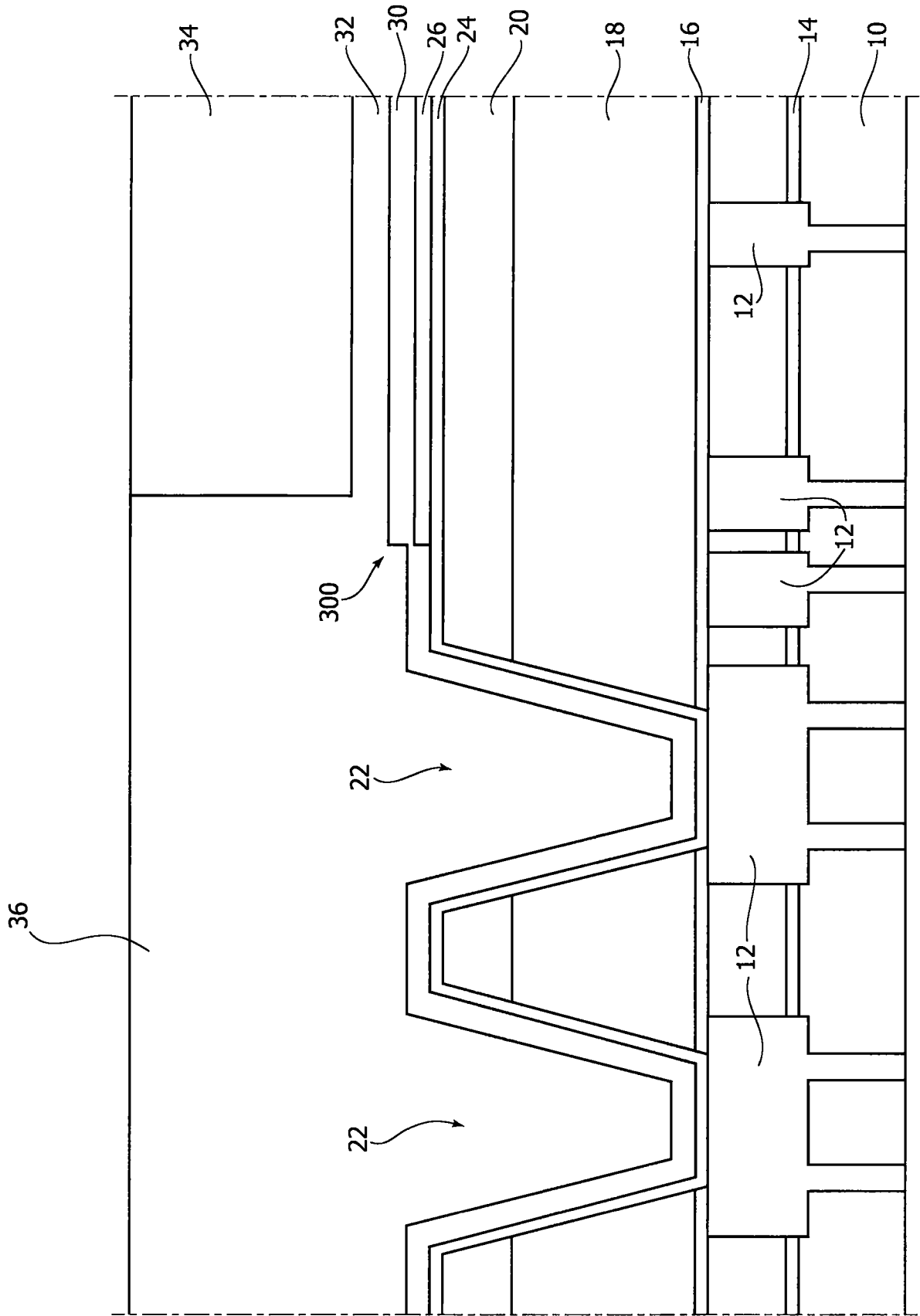


图11

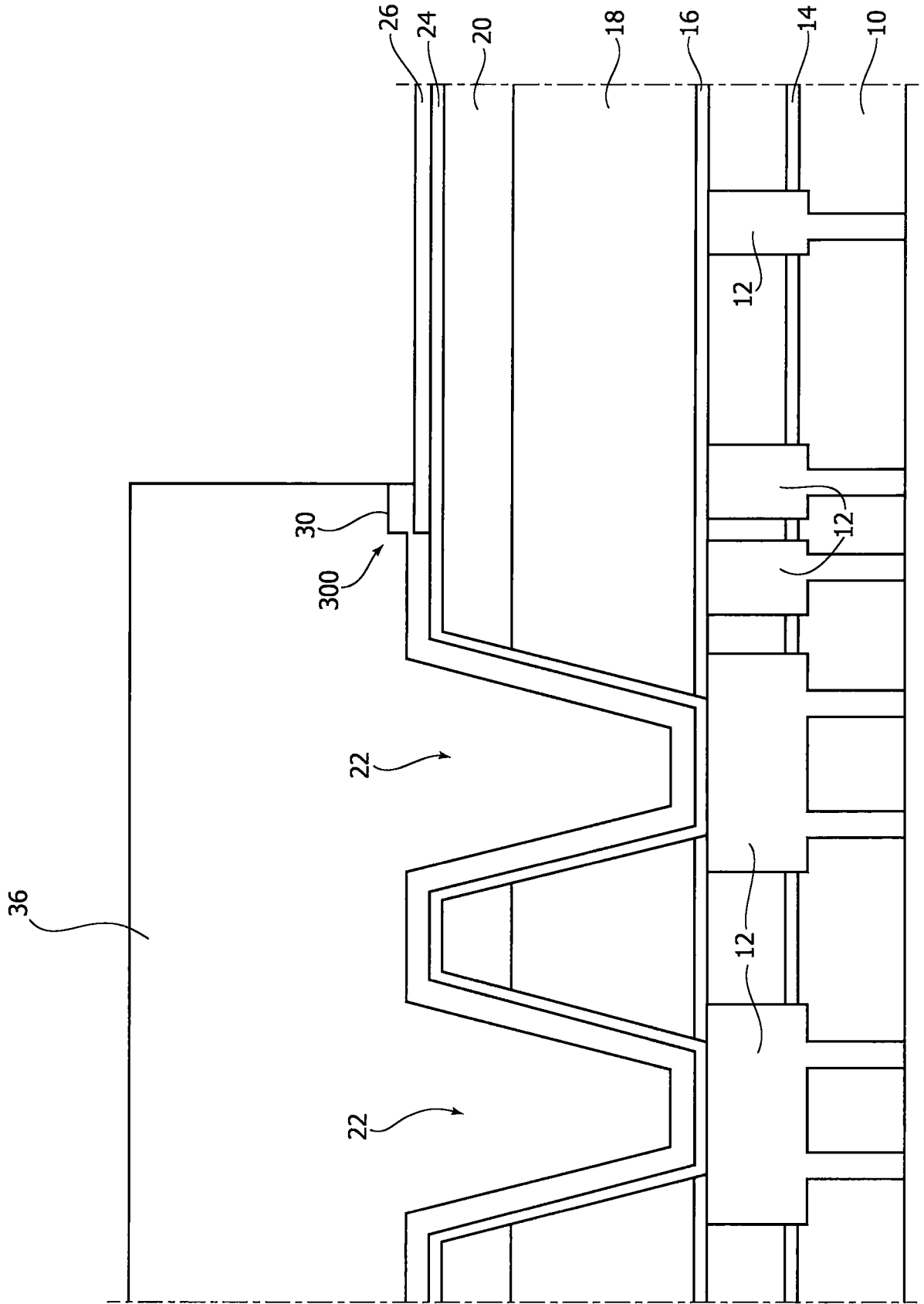


图12

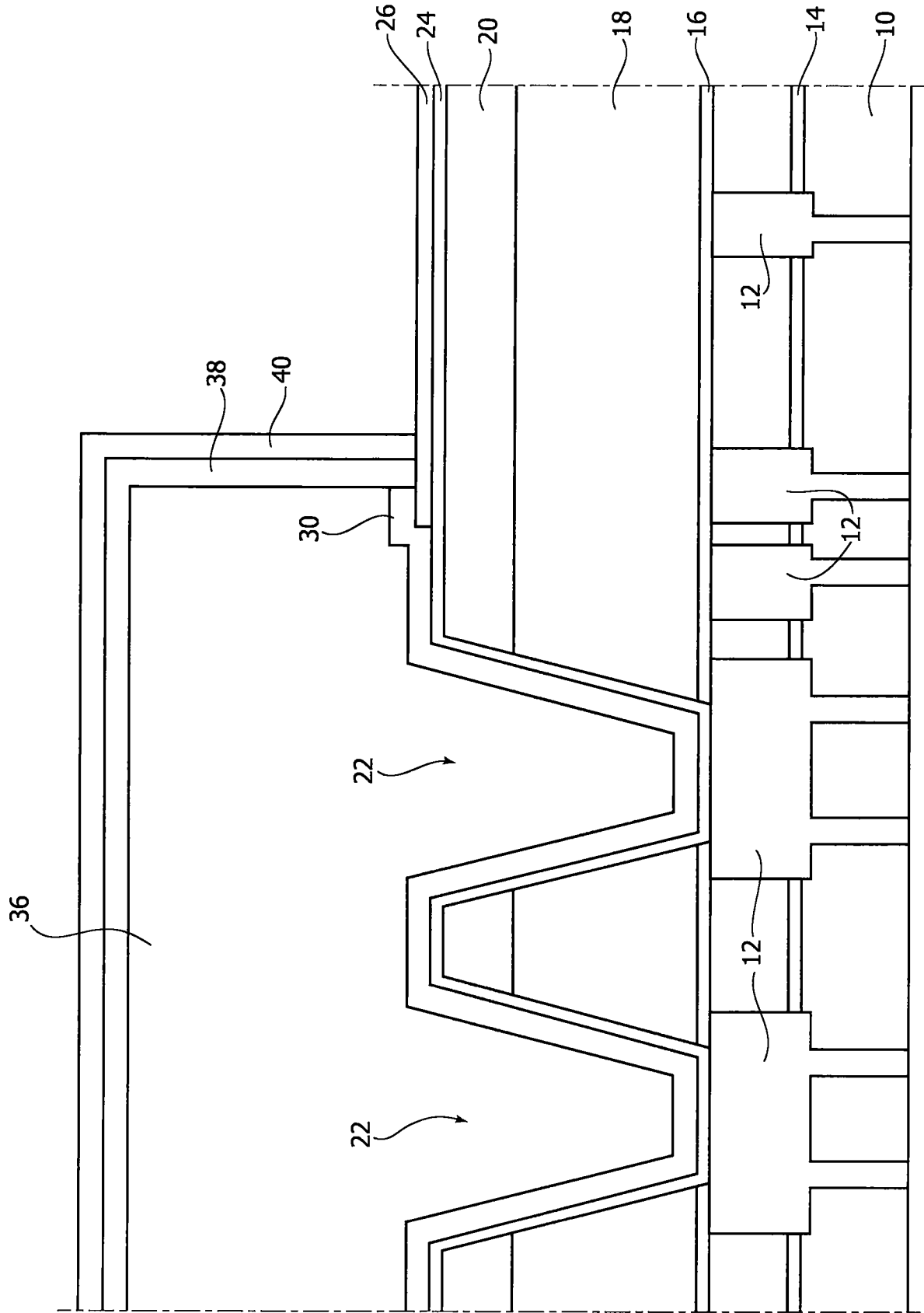


图13

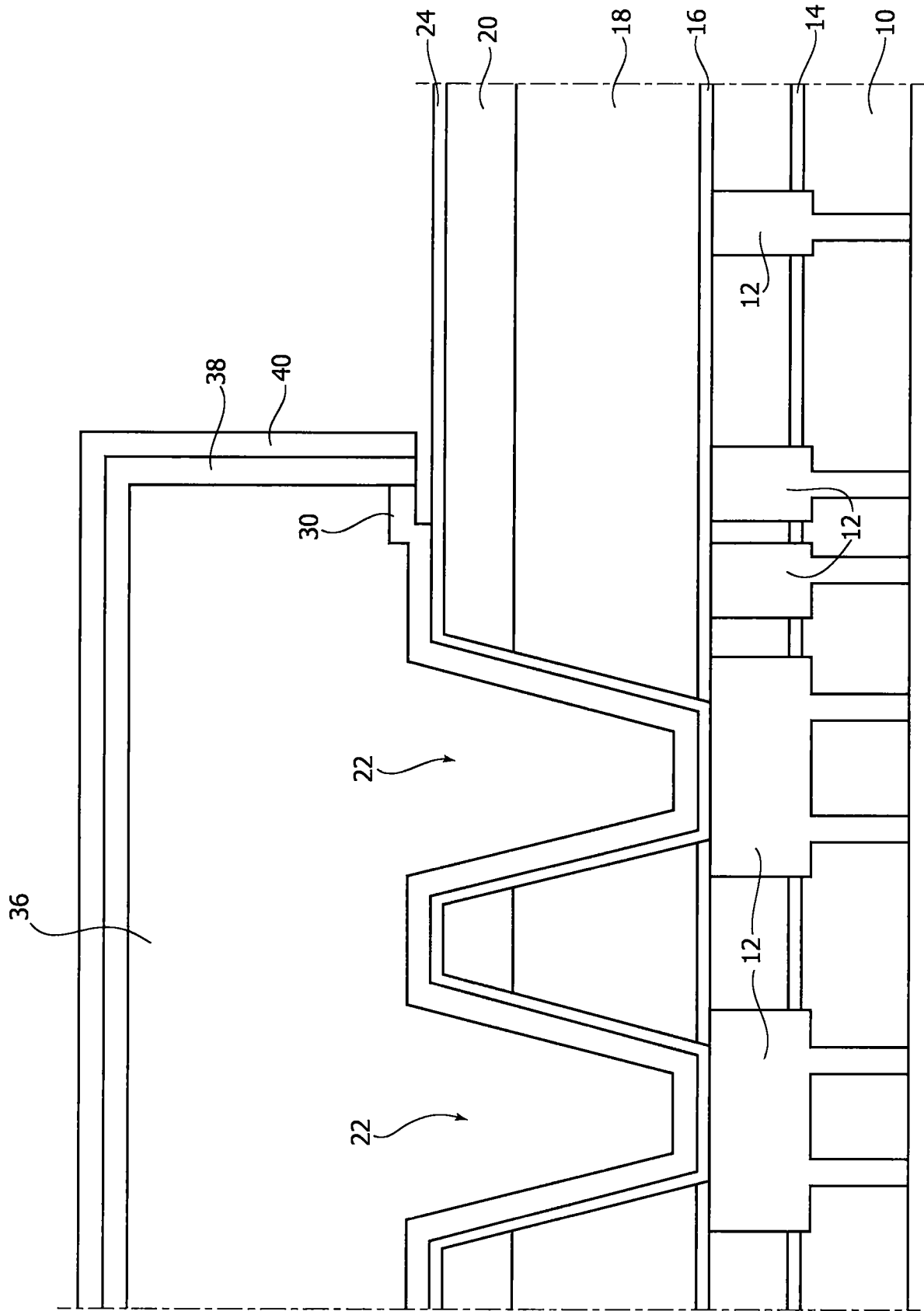


图14

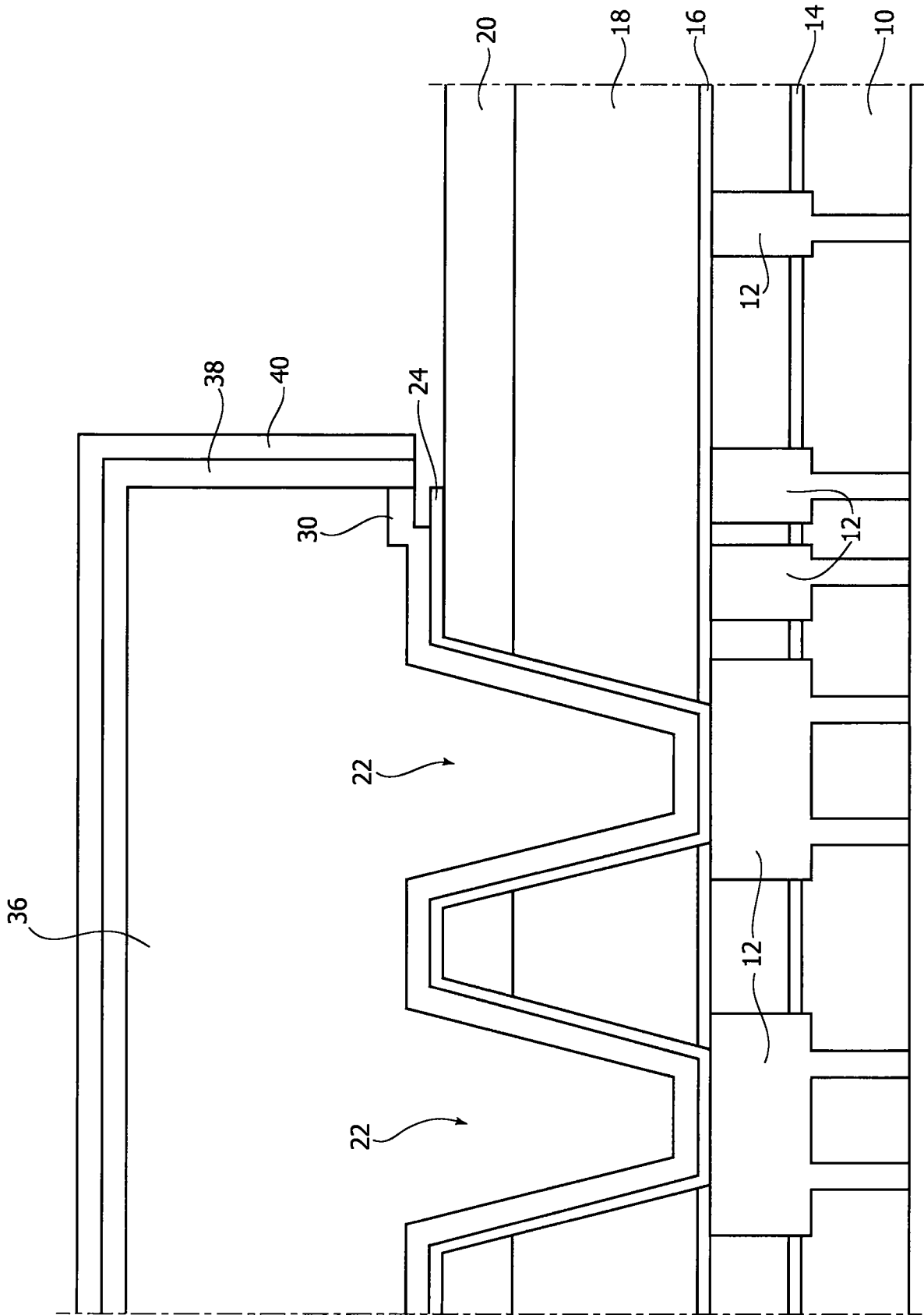


图15

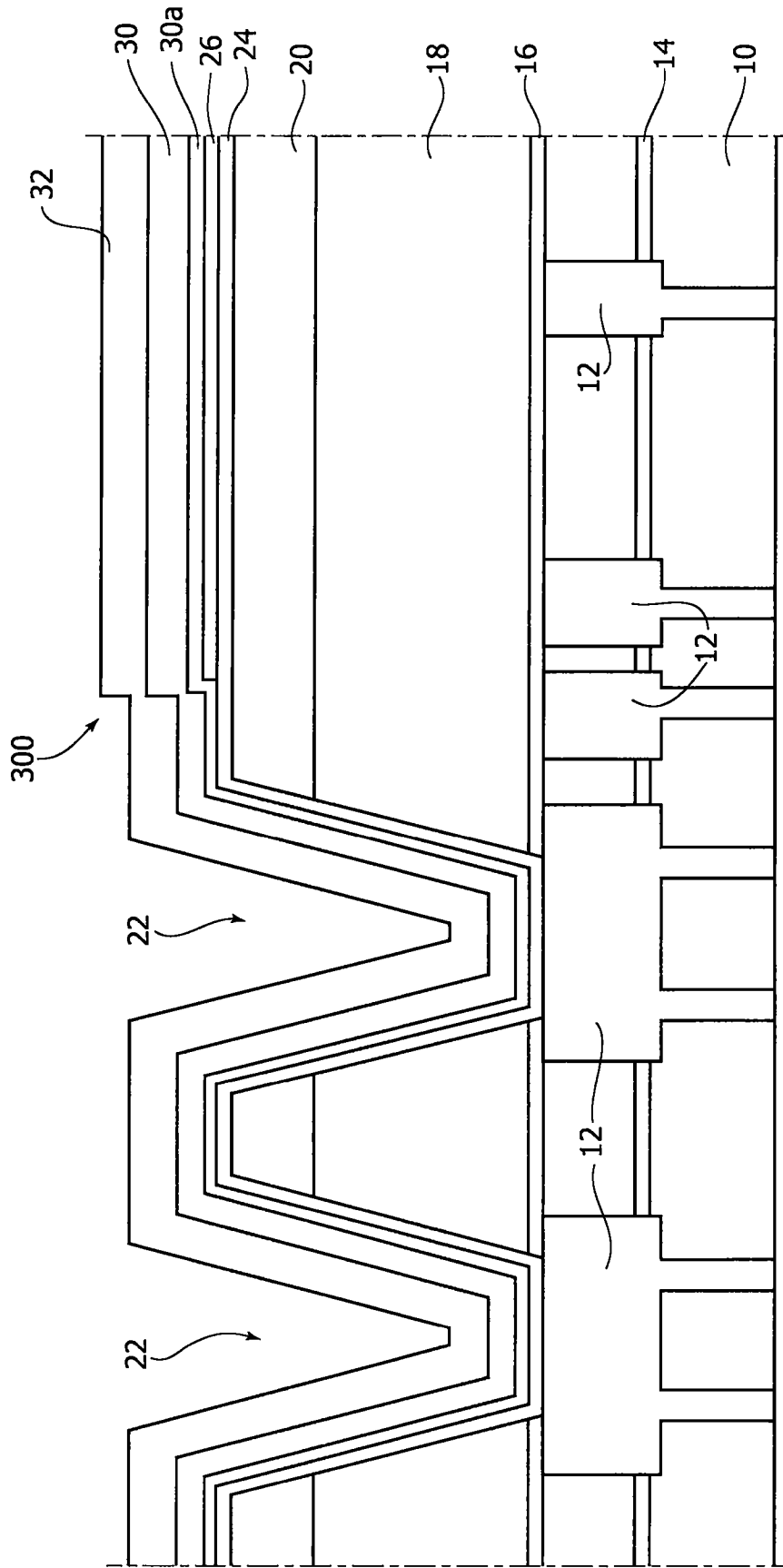


图16

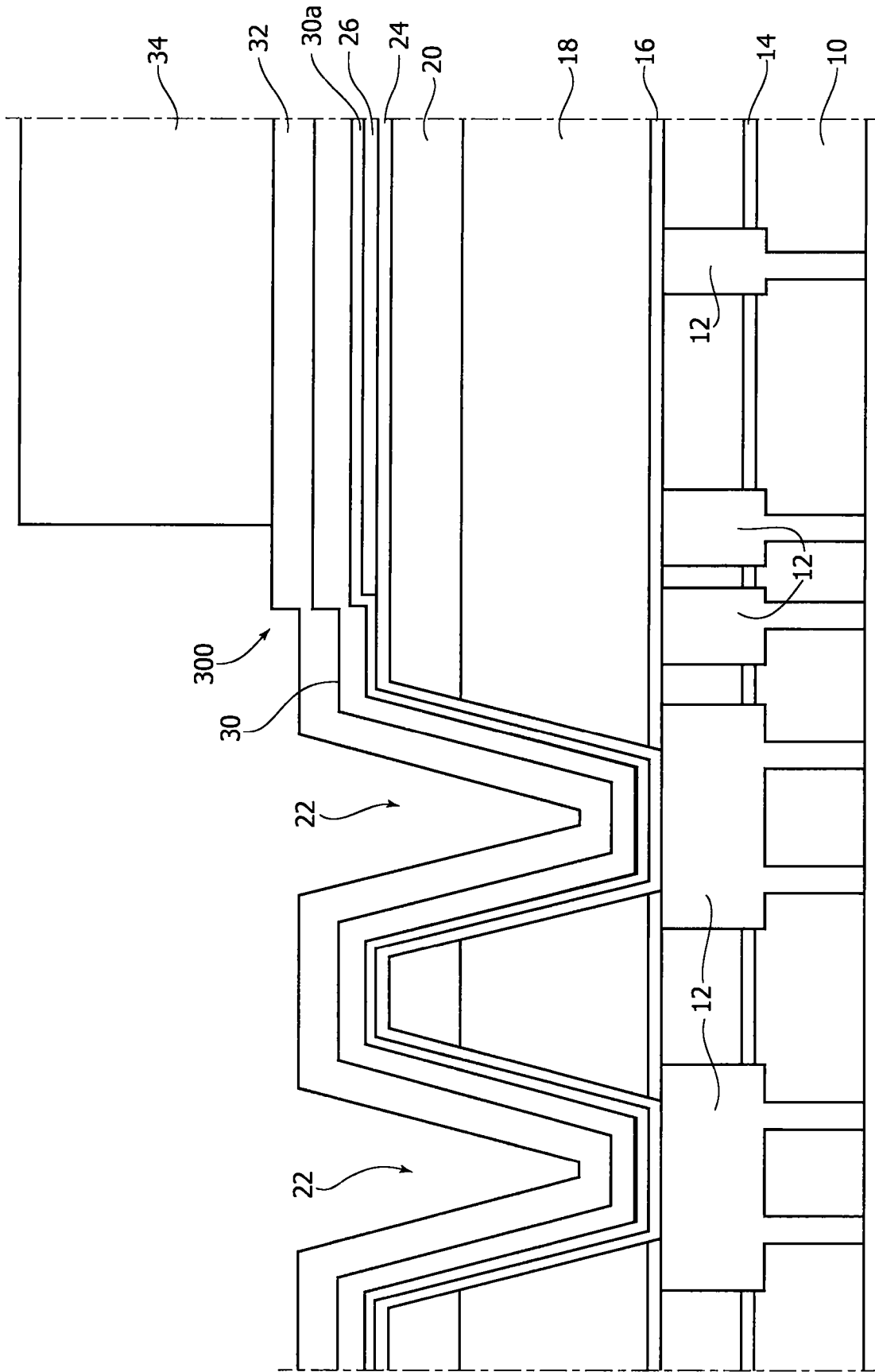


图17

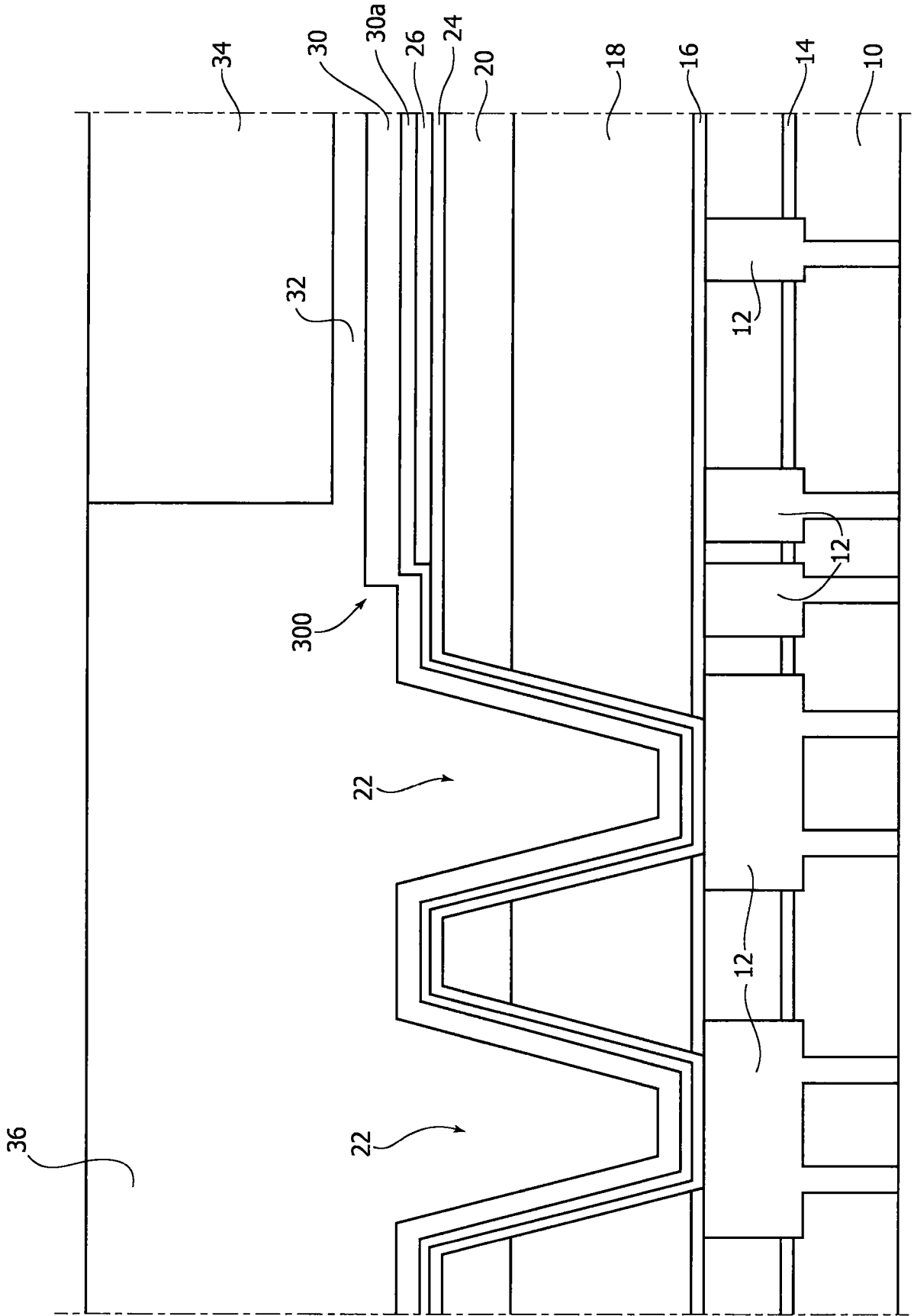


图18

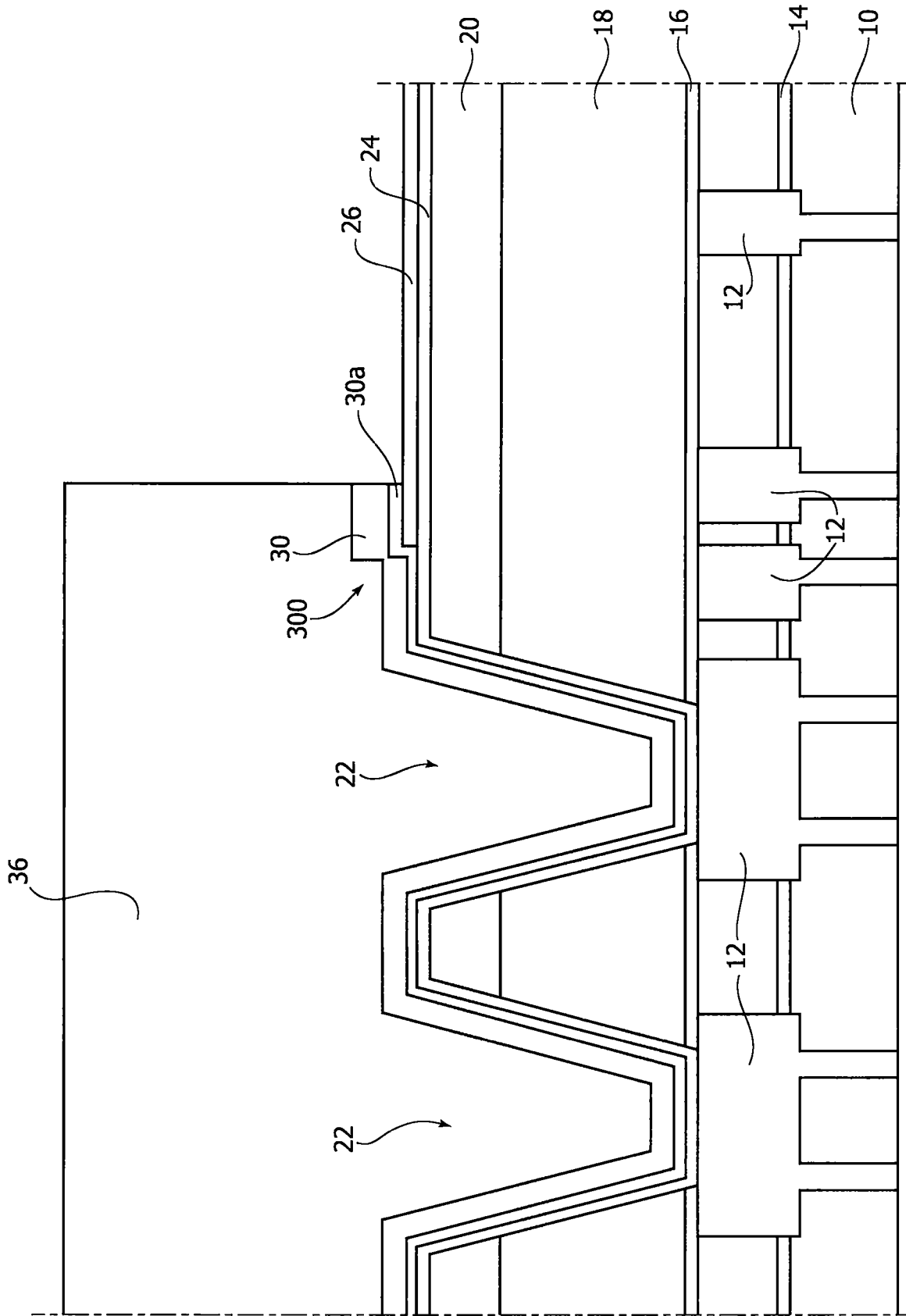


图19

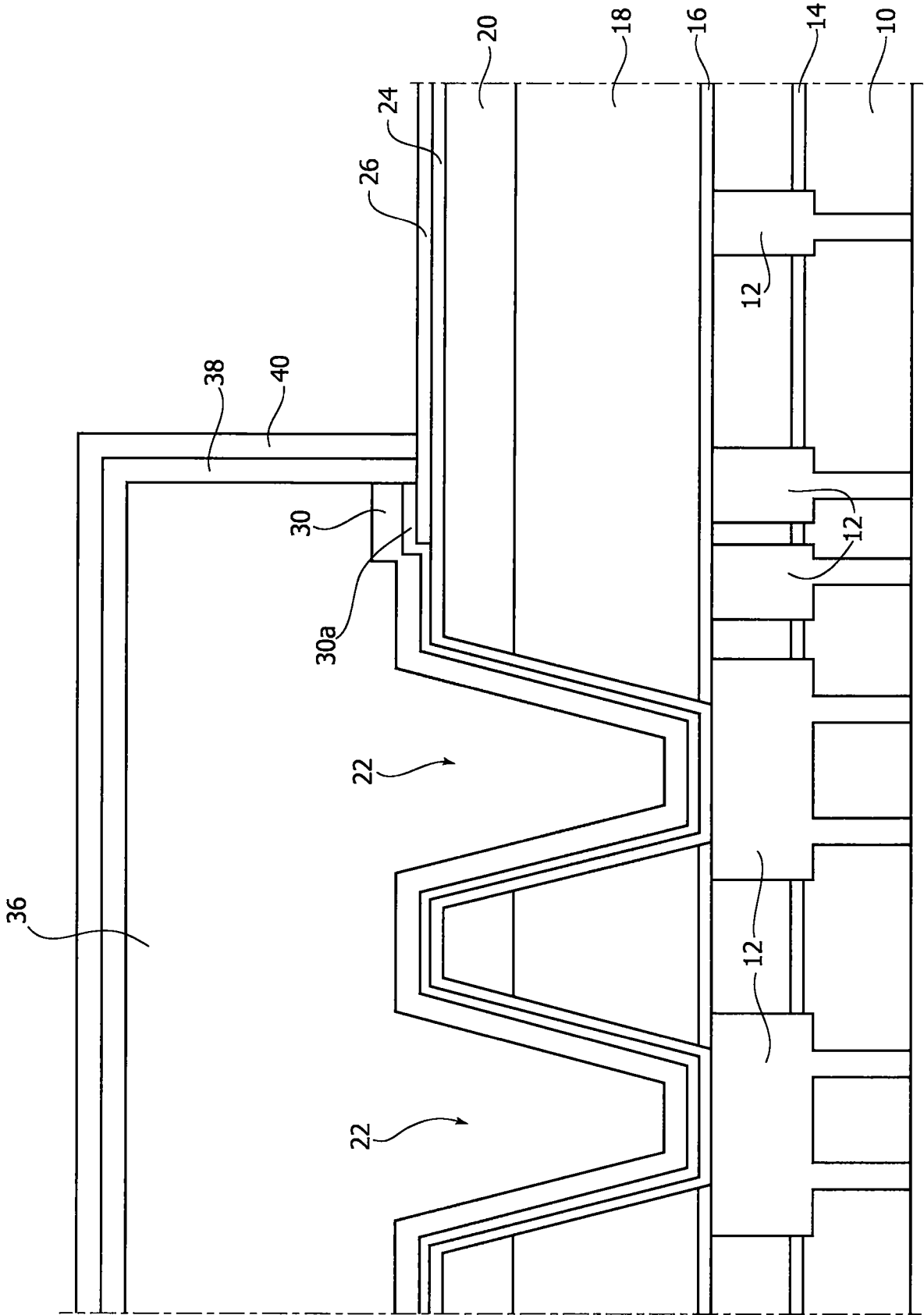


图20

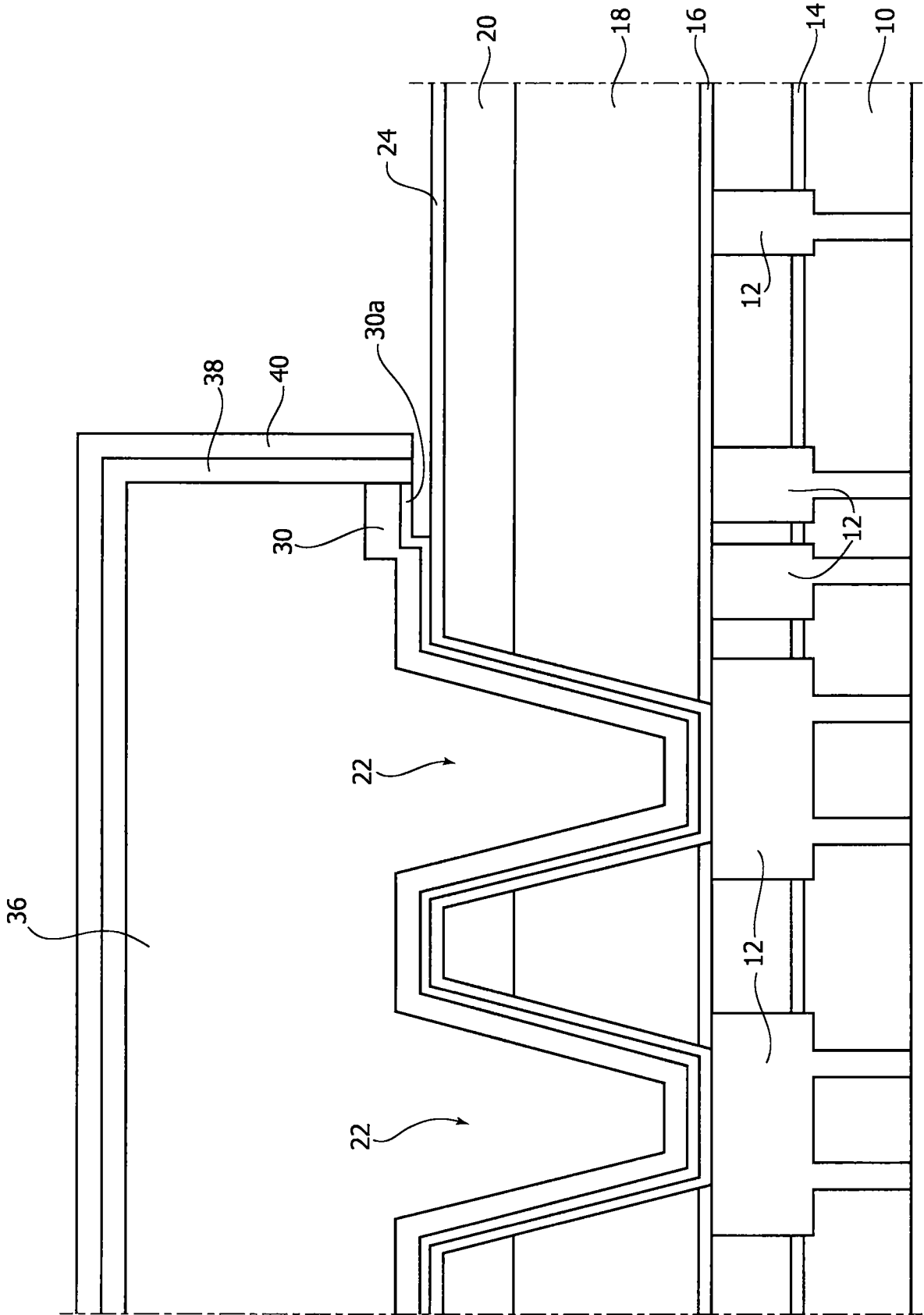


图21

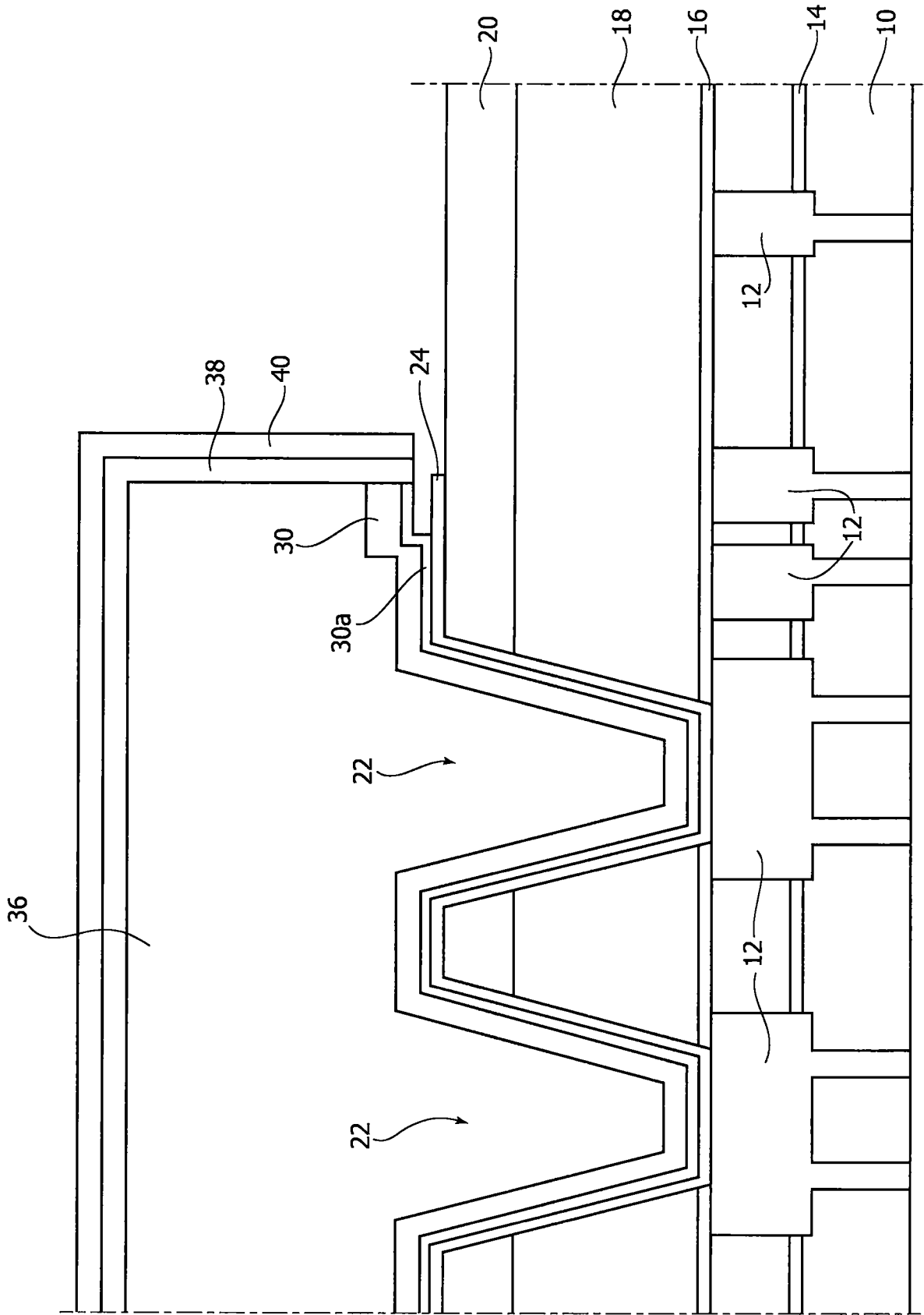


图22