



(12) 发明专利申请

(10) 申请公布号 CN 104820322 A

(43) 申请公布日 2015. 08. 05

(21) 申请号 201510256758. 6

(22) 申请日 2015. 05. 19

(30) 优先权数据

104110496 2015. 03. 31 TW

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 张哲嘉 廖培钧 叶于菱

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 鲍俊萍

(51) Int. Cl.

G02F 1/1343(2006. 01)

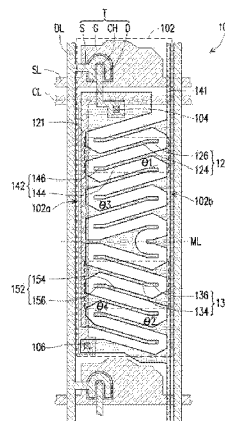
权利要求书2页 说明书9页 附图9页

(54) 发明名称

像素结构以及包括此像素结构的液晶显示器

(57) 摘要

本发明公开了一种像素结构以及包括此像素结构的液晶显示器,像素结构配置于像素区域中,虚拟分隔线将像素区域划分为二。像素结构包括主动元件及与主动元件电性连接的像素电极。像素电极包括多个第一与第二分支,第一分支与第二分支分别位于虚拟分隔线的相对两侧且对称于虚拟分隔线配置,至少一第一分支具有第一延伸部与第一末端部,第一延伸部的前端朝向后端的方向为第一方向,第一延伸部的后端与第一末端部的前端连接,第一末端部的前端朝向后端的方向为第一弯折方向。第一方向朝向虚拟分隔线且第一弯折方向平行或远离虚拟分隔线,或第一方向远离虚拟分隔线且第一弯折方向平行或朝向虚拟分隔线。



1. 一种像素结构,配置于一像素区域中,一虚拟分隔线将该像素区域划分为二,其特征在于,包括:

一主动元件;以及

一像素电极,与该主动元件电性连接,包括多个第一分支与多个第二分支,该些第一分支与该些第二分支分别位于该虚拟分隔线的相对两侧且对称于该虚拟分隔线配置,至少一第一分支具有一第一延伸部与一第一末端部,该第一延伸部的前端朝向后端的方向为一第一方向,该第一延伸部的后端与该第一末端部的前端连接,该第一末端部的前端朝向后端的方向为一第一弯折方向,其中该第一方向朝向该虚拟分隔线且该第一弯折方向平行或远离该虚拟分隔线,或该第一方向远离该虚拟分隔线且该第一弯折方向平行或朝向该虚拟分隔线。

2. 根据权利要求1所述的像素结构,其特征在于,该虚拟分隔线为一水平线,将该像素区域划分为一上部分与一下部分。

3. 根据权利要求1所述的像素结构,其特征在于,至少一第二分支具有一第二延伸部与一第二末端部,该第二延伸部的前端朝向后端的方向为一第二方向,该第二延伸部的后端与该第二末端部的前端连接,该第二末端部的前端朝向后端的方向为一第二弯折方向,其中该至少一第二分支与该至少一第一分支对称于该虚拟分隔线配置。

4. 根据权利要求3所述的像素结构,其特征在于,该像素电极更包括一第一主干,位于该像素区域的一第一侧,其中该第一延伸部的前端以一第一连接点与该第一主干物理性连接,且该第一延伸部以未弯折的方式由该第一连接点延伸至后端。

5. 根据权利要求4所述的像素结构,其特征在于,该第二延伸部的前端以一第二连接点与该第一主干物理性连接,且该第二延伸部以未弯折的方式由该第二连接点延伸至后端。

6. 根据权利要求4所述的像素结构,其特征在于,该第一延伸部的前端中与该第一主干物理性连接的部分呈三角形。

7. 根据权利要求3所述的像素结构,其特征在于,更包括一共享电极,该共享电极包括多个第三分支与多个第四分支,该些第三分支与该些第一分支位于该虚拟分隔线的同一侧且交错配置,该些第四分支与该些第二分支位于该虚拟分隔线的同一侧且交错配置。

8. 根据权利要求7所述的像素结构,其特征在于,至少一第三分支具有一第三延伸部与一第三末端部,该第三延伸部的前端朝向后端的方向为一第三方向,该第三延伸部的后端与该第三末端部的前端连接,该第三末端部的前端朝向后端的方向为一第三弯折方向,该第三方向与该第一方向平行且相反,该第三弯折方向与该第一弯折方向平行且相反。

9. 根据权利要求8所述的像素结构,其特征在于,该些第一分支与该些第三分支位于该像素区域的上部分,该第一末端部由该第一方向朝下弯折,该第三末端部由该第三方向朝上弯折,或者是,该些第一分支与该些第三分支位于该像素区域的下部分,该第一末端部由该第一方向朝上弯折,该第三末端部由该第三方向朝下弯折。

10. 根据权利要求8所述的像素结构,其特征在于,至少一第四分支具有一第四延伸部与一第四末端部,该第四延伸部的前端朝向后端的方向为一第四方向,该第四延伸部的后端与该第四末端部的前端连接,该第四末端部的前端朝向后端的方向为一第四弯折方向,其中该第四方向与该第二方向平行且相反,该第四弯折方向与该第二弯折方向平行且相

反。

11. 根据权利要求 10 所述的像素结构,其特征在于,该些第二分支与该些第四分支位于该像素区域的下部分,该第二末端部由该第二方向朝上弯折,该第四末端部由该第四方向朝下弯折,或者是,该些第二分支与该些第四分支位于该像素区域的上部分,该第二末端部由该第二方向朝下弯折,该第四末端部由该第四方向朝上弯折。

12. 根据权利要求 10 所述的像素结构,其特征在于,该共享电极包括一第二主干,该第二主干位于该像素区域的一第二侧,其中该第三延伸部的前端以一第三连接点与该第二主干物理性连接,且该第三延伸部以未弯折的方式由该第三连接点延伸至后端,其中该第一侧与该第二侧为相对两侧。

13. 根据权利要求 12 所述的像素结构,其特征在于,该第四延伸部的前端以一第四连接点与该第二主干物理性连接,且该第四延伸部以未弯折的方式由该第四连接点延伸至后端。

14. 一种液晶显示器,其特征在于,包括:

一像素阵列层,包括多个像素结构,各该像素结构配置于一像素区域中,一虚拟分隔线将该像素区域划分为二,包括:

一主动元件;以及

一像素电极,与该主动元件电性连接,包括多个第一分支与多个第二分支,该些第一分支与该些第二分支分别位于该虚拟分隔线的相对两侧且对称于该虚拟分隔线配置,至少一第一分支具有一第一延伸部与一第一末端部,该第一延伸部的前端朝向后端的方向为一第一方向,该第一延伸部的后端与该第一末端部的前端连接,该第一末端部的前端朝向后端的方向为一第一弯折方向,其中该第一方向朝向该虚拟分隔线且该第一弯折方向平行或远离该虚拟分隔线,或该第一方向远离该虚拟分隔线且该第一弯折方向平行或朝向该虚拟分隔线;

一彩色滤光层;

一液晶层,配置于该像素阵列层与该彩色滤光层之间;以及

一配向层,配置于该像素阵列层与该液晶层之间,具有一配向方向,其中该第一方向与该配向方向不平行。

## 像素结构以及包括此像素结构的液晶显示器

### 技术领域

[0001] 本发明是有关于一种像素结构以及包括此像素结构的显示器,且特别是有关于一种能减少暗线产生的像素结构以及包括此像素结构的液晶显示器。

### 背景技术

[0002] 随着液晶显示器的显示规格不断地朝向大尺寸发展,市场对于液晶显示器的性能要求是朝向高对比、快速反应及广视角等特性。为了克服大尺寸液晶显示器的视角问题,液晶显示器的广视角技术也必须不停地进步与突破。目前常见的广视角技术包括:扭转向列型液晶(TN)加上广视角膜(wide viewing film)、共平面切换式(In-Plane Switching, IPS)液晶显示器、边缘场切换式(Fringe Field Switching, FFS)液晶显示器与多域垂直配向式(Multi-domain Vertical Alignment, MVA)液晶显示器等。

[0003] 以共平面切换式液晶显示器为例,其具有广视角、低色偏(color shift)以及高饱和度和等优点特性。然而,在习知的共平面切换式液晶显示器中,由于在像素电极上方的液晶分子以及在像素电极的分支部之间的配向狭缝上方的液晶分子会因感受到的电场大小不同而造成倾倒方向不一致,产生非预期的暗线(disclination line),导致液晶效率降低。因此,如何开发出透光度较高且不易产生暗线现象的像素结构,实为研发者所欲达成的目标之一。

### 发明内容

[0004] 本发明的目的在于提供一种像素结构,能减少暗线的产生。

[0005] 本发明的另一目的在于提供一种液晶显示器,具有较佳的液晶效率。

[0006] 本发明的像素结构配置于一像素区域中。虚拟分隔线将像素区域划分为二。像素结构包括主动元件与像素电极。像素电极包括多个第一分支与多个第二分支,第一分支与第二分支分别位于虚拟分隔线的相对两侧且对称于虚拟分隔线配置,至少一第一分支具有一第一延伸部与一第一末端部,第一延伸部的前端朝向后端的方向为一第一方向,第一延伸部的后端与第一末端部的前端连接,第一末端部的前端朝向后端的方向为一第一弯折方向,其中第一方向朝向虚拟分隔线且第一弯折方向平行或远离虚拟分隔线,或第一方向远离虚拟分隔线且第一弯折方向平行或朝向虚拟分隔线。

[0007] 本发明的液晶显示器包括一像素阵列层、一彩色滤光层、一液晶层以及一配向层。像素阵列层包括多个前述的像素结构。液晶层配置于像素阵列层与彩色滤光层之间。配向层配置于像素阵列层与液晶层之间,具有一配向方向,其中第一方向与配向方向不平行。

[0008] 在本发明的一实施例中,上述的虚拟分隔线为一水平线,将像素区域划分为一上部分与一下部分。

[0009] 在本发明的一实施例中,上述的至少一第二分支具有一第二延伸部与一第二末端部,第二延伸部的前端朝向后端的方向为一第二方向,第二延伸部的后端与第二末端部的前端连接,第二末端部的前端朝向后端的方向为一第二弯折方向,其中至少一第二分支与

至少一第一分支对称于虚拟分隔线配置。

[0010] 在本发明的一实施例中,上述的像素电极更包括一第一主干,位于像素区域的一第一侧,其中第一延伸部的前端以一第一连接点与第一主干物理性连接,且第一延伸部以未弯折的方式由第一连接点延伸至后端。

[0011] 在本发明的一实施例中,上述的第二延伸部的前端以一第二连接点与第一主干物理性连接,且第二延伸部以未弯折的方式由第二连接点延伸至后端。

[0012] 在本发明的一实施例中,上述的第一延伸部的前端中与第一主干物理性连接的部分实质上呈三角形。

[0013] 在本发明的一实施例中,更包括一共享电极,其中共享电极包括多个第三分支与多个第四分支,第三分支与第一分支位于虚拟分隔线的同一侧且交错配置,第四分支与第二分支位于虚拟分隔线的同一侧且交错配置。

[0014] 在本发明的一实施例中,上述的至少一第三分支具有一第三延伸部与一第三末端部,第三延伸部的前端朝向后端的方向为一第三方向,第三延伸部的后端与第三末端部的前端连接,第三末端部的前端朝向后端的方向为一第三弯折方向,其中第三方向与第一方向平行且相反,第三弯折方向与第一弯折方向平行且相反。

[0015] 在本发明的一实施例中,上述的第一分支与第三分支位于像素区域的上部分,第一末端部由第一方向朝下弯折,第三末端部由第三方向朝上弯折,或者是,第一分支与第三分支位于像素区域的下部分,第一末端部由第一方向朝上弯折,第三末端部由第三方向朝下弯折。

[0016] 在本发明的一实施例中,上述的至少一第四分支具有一第四延伸部与一第四末端部,第四延伸部的前端朝向后端的方向为一第四方向,第四延伸部的后端与第四末端部的前端连接,第四末端部的前端朝向后端的方向为一第四弯折方向,其中第四方向与第二方向平行且相反,第四弯折方向与第二弯折方向平行且相反。

[0017] 在本发明的一实施例中,上述的第二分支与第四分支位于像素区域的下部分,第二末端部由第二方向朝上弯折,第四末端部由第四方向朝下弯折,或者是,第二分支与第四分支位于像素区域的上部分,第二末端部由第二方向朝下弯折,第四末端部由第四方向朝上弯折。

[0018] 在本发明的一实施例中,上述的共享电极包括一第二主干,第二主干位于像素区域的一第二侧,其中第三延伸部的前端以一第三连接点与第二主干物理性连接,且第三延伸部以未弯折的方式由第三连接点延伸至后端,其中第一侧与第二侧为相对两侧。

[0019] 在本发明的一实施例中,上述的第四延伸部的前端以一第四连接点与第二主干物理性连接,且第四延伸部以未弯折的方式由第四连接点延伸至后端。

[0020] 基于上述,本发明的像素结构中,使得分支的末端部与延伸部分别定义出的方向与虚拟分隔线之间具有特定关系,以减少暗线的产生。如此一来,能提升液晶效率,使得采用此像素结构的液晶显示器具有良好的穿透率与显示质量。

[0021] 以下结合附图和具体实施例对本发明进行详细描述,但不作为对本发明的限定。

## 附图说明

[0022] 图 1A 为本发明的一实施例的像素结构的上视示意图。

- [0023] 图 1B 为图 1A 的局部放大示意图。
- [0024] 图 1C 为图 1A 的局部放大示意图。
- [0025] 图 2A 为本发明的一实施例的像素结构的上视示意图。
- [0026] 图 2B 为图 2A 的局部放大示意图。
- [0027] 图 2C 为图 2A 的局部放大示意图。
- [0028] 图 3A 为本发明的一实施例的像素结构的上视示意图。
- [0029] 图 3B 为图 3A 的局部放大示意图。
- [0030] 图 3C 为图 3A 的局部放大示意图。
- [0031] 图 4 绘示为本发明的一实施例的像素阵列层的上视示意图。
- [0032] 图 5 绘示为本发明的一实施例的液晶显示器的剖面示意图。
- [0033] 图 6A 与图 6B 分别为比较例与实验例的像素结构的影像分析结果,其中虚框部分为进行影像分析的区域。
- [0034] 图 6C 为比较例与实验例的像素结构的影像强度与位置的间的关系图。
- [0035] 其中,附图标记:
- [0036] 100:像素结构
- [0037] 102:像素区域
- [0038] 102a:第一侧
- [0039] 102b:第二侧
- [0040] 104、106:接触窗
- [0041] 120:像素电极
- [0042] 121:第一主干
- [0043] 122:第一分支
- [0044] 124:第一延伸部
- [0045] 124a、126a、134a、136a、144a、146a、154a、156a:前端
- [0046] 124b、126b、134b、136b、144b、146b、154b、156b:后端
- [0047] 125:第一连接点
- [0048] 126:第一末端部
- [0049] 132:第二分支
- [0050] 134:第二延伸部
- [0051] 135:第二连接点
- [0052] 136:第二末端部
- [0053] 140:共享电极
- [0054] 141:第二主干
- [0055] 142:第三分支
- [0056] 144:第三延伸部
- [0057] 145:第三连接点
- [0058] 146:第三末端部
- [0059] 152:第四分支
- [0060] 154:第四延伸部

- [0061] 155 :第四连接点
- [0062] 156 :第四末端部
- [0063] 200 :像素阵列层
- [0064] 210 :基板
- [0065] 220 :彩色滤光层
- [0066] 230 :液晶层
- [0067] 240 :配向层
- [0068] 250 :对向基板
- [0069] 300 :液晶显示器
- [0070] CH :通道层
- [0071] CL :共享线
- [0072] D :漏极
- [0073] D1 :第一方向
- [0074] D2 :第二方向
- [0075] D3 :第三方向
- [0076] D4 :第四方向
- [0077] Da :配向方向
- [0078] DL :数据线
- [0079] G :栅极
- [0080] ML :虚拟分隔线
- [0081] S :源极
- [0082] SL :扫描线
- [0083] T :主动元件
- [0084]  $\theta 1$ 、 $\theta 2$ 、 $\theta 3$ 、 $\theta 4$  :角度

### 具体实施方式

[0085] 图 1A 为本发明的一实施例的像素结构的上视示意图,以及图 1B 与图 1C 分别为图 1A 的局部放大示意图,图 1B 与图 1C 的右边简单表示方向的指向与虚拟分隔线的关系。请参照图 1A,像素结构 100 配置于像素区域 102 中,虚拟分隔线 ML(-----) 将像素区域 102 划分为二,包括上部分与下部分。包括主动元件 T、像素电极 120 以及共享电极 140。像素结构 100 经由主动元件 T 与数据线 DL 电性连接。扫描线 SL 与数据线 DL 相交,以定义出像素区域 102。在本实施例中,扫描线 SL 与数据线 DL 的延伸方向例如是垂直。此外,扫描线 SL 与数据线 DL 是位于不相同的膜层,且两者之间夹有绝缘层(未绘示)。在本实施例中,像素结构 100 更包括共享线 CL,其例如是与像素电极 120 部分重迭。

[0086] 扫描线 SL 与数据线 DL 主要用来传递驱动此像素结构 100 的驱动信号。扫描线 SL 与数据线 DL 一般是使用金属材料。然而,本发明不限于此。根据其它实施例,扫描线 SL 与数据线 DL 也可以使用其它导电材料例如是包括合金、金属材料的氧化物、金属材料的氮化物、金属材料的氮氧化物或是金属材料与其它导电材料的堆栈层。

[0087] 主动元件 T 与扫描线 SL 以及数据线 DL 电性连接。在此,主动元件 T 例如是薄膜

晶体管,其包括栅极 G、通道层 CH、漏极 D 以及源极 S。栅极 G 与扫描线 SL 电性连接,源极 S 与数据线 DL 电性连接。换言之,当有控制信号输入扫描线 SL 时,扫描线 SL 与栅极 G 之间会电性导通;当有控制信号输入数据线 DL 时,数据线 DL 会与源极 S 电性导通。通道层 CH 位于栅极 G 的上方并且位于源极 S 与漏极 D 的下方。本实施例的主动元件 T 是以底部栅极型薄膜晶体管为例来说明,但本发明不限于此。在其它实施例中,主动元件 T 也可以是顶部栅极型薄膜晶体管。

[0088] 在主动元件 T 的栅极 G 上更覆盖有绝缘层(未绘示),其又可称为栅极绝缘层。另外,在主动元件上可更覆盖有另一绝缘层,其又可称为保护层。栅极绝缘层与保护层的材料例如是包括无机材料、有机材料或上述的组合。无机材料例如是包括氧化硅、氮化硅、氮氧化硅或上述至少二种材料的堆栈层。

[0089] 像素电极 120 例如是透明导电层,其包括金属氧化物,例如是铟锡氧化物、铟锌氧化物、铝锡氧化物、铝锌氧化物、铟镉锌氧化物、或其它合适的氧化物、或者是上述至少二者的堆栈层。像素电极 120 与主动元件 T 电性连接,也就是可透过接触窗 104 与主动元件 T 的漏极 D 电性连接,其中接触窗 104 穿过绝缘层。共享电极 140 的材料例如是与像素电极 120 相同。共享电极 140 例如是透过接触窗 106 与共享线 CL 电性连接,也就是与共享线 CL 等电位。

[0090] 请同时参照图 1A 与图 1B,像素电极 120 例如是包括第一主干 121、多个第一分支 122 以及多个第二分支 132。第一分支 122 与第二分支 132 分别位于虚拟分隔线 ML 的相对两侧且对称于虚拟分隔线 ML 配置。第一主干 121 位于像素区域 102 的第一侧 102a,且第一主干 121 例如是沿着像素区域 102 的侧边垂直延伸。各第一分支 122 与第一主干 121 连接且由第一主干 121 朝向像素区域 102 内延伸。详细地说,第一分支 122 具有第一延伸部 124 与第一末端部 126,第一延伸部 124 具有前端 124a 与后端 124b,其中前端 124a 为接近第一主干 121 的一端,以及后端 124b 为接近第一末端部 126 的一端。在本实施例中,第一延伸部 124 的前端 124a 例如是以第一连接点 125 与第一主干 121 物理性连接,第一延伸部 124 例如是以未弯折的方式由第一连接点 125 延伸至后端 124b。也就是说,第一延伸部 124 例如是由第一连接点 125 实质上直线延伸至后端 124b。再者,在本实施例中,第一延伸部 124 的前端 124a 中与第一主干 121 物理性连接的部分例如是呈三角形或其它形状。换言之,在第一延伸部 124 中,至少有部分前端 124a 直线延伸至后端 124b 即可,但未对第一延伸部 124 的前端 124a 的整体形状加以限制。

[0091] 第一延伸部 124 的后端 124b 与第一末端部 126 的前端 126a 连接。将第一延伸部 124 的前端 124a 朝向后端 124b 的方向定义为具指向性的第一方向 D1。将第一末端部 126 的前端 126a 朝向后端 126b 的方向定义为具有指向性的第一弯折方向 S1。在本实施例中,第一方向 D1 例如是远离虚拟分隔线 ML 且第一弯折方向 S1 例如是平行或朝向虚拟分隔线 ML。也就是说,以第一分支 122 位于像素区域 102 的上部分为例,第一末端部 126 由第一方向 D1 朝下弯折。在本实施例中,角度  $\theta 1$  例如是 15 度。第一末端部 126 的长度例如是 8.75  $\mu\text{m}$  或其它适当数值。

[0092] 共享电极 140 例如是包括第二主干 141、多个第三分支 142 以及多个第四分支 152。第二主干 141 位于像素区域 102 的第二侧 102b 且例如是沿着像素区域 102 的侧边垂直延伸。换言之,第一主干 121 与第二主干 141 例如是位于像素区域 102 的相对两侧。第



三支 142 与第一分支 122 位于虚拟分隔线 ML 的同一侧且交错配置, 第四分支 152 与第二分支 132 位于虚拟分隔线 ML 的同一侧且交错配置。各第三分支 142 与第二主干 141 连接且由第二主干 141 朝向像素区域 102 内延伸。详细地说, 第三分支 142 具有第三延伸部 144 与第三末端部 146, 第三延伸部 144 具有前端 144a 与后端 144b, 其中前端 144a 为接近第二主干 141 的一端, 以及后端 144b 为接近第三末端部 146 的一端。在本实施例中, 第三延伸部 144 的前端 144a 例如是以第三连接点 145 与第二主干 141 物理性连接, 第三延伸部 144 例如是以未弯折的方式由第三连接点 145 延伸至后端 144b。也就是说, 第三延伸部 144 实质上由第三连接点 145 直线延伸至后端 144b。再者, 在本实施例中, 第三延伸部 144 的前端 144a 中与第二主干 141 物理性连接的部分例如是呈三角形或其它形状。换言之, 在第三延伸部 144 中, 至少有部分前端 144a 直线延伸至后端 144b 即可, 但未对第三延伸部 144 的前端 144a 的整体形状加以限制。

[0093] 第三延伸部 144 的后端 144b 与第三末端部 146 的前端 146a 连接。将第三延伸部 144 的前端 144a 朝向后端 144b 的方向定义为具指向性的第三方向 D3。将第三末端部 146 的前端 146a 朝向后端 146b 的方向定义为具有指向性的第三弯折方向 S3, 其中第三方向 D3 与第一方向 D1 平行且相反, 第三弯折方向 S3 与第一弯折方向 S1 平行且相反, 因此第一方向 D1 与第三方向 D3 实质上相差 180 度, 第三弯折方向 S3 与第一弯折方向 S1 实质上相差 180 度。在本实施例中, 第三方向 D3 例如是朝向虚拟分隔线 ML 且第三弯折方向 S1 例如是平行或远离虚拟分隔线 ML。也就是说, 以第三分支 142 位于像素区域 102 的上部分为例, 第三末端部 146 由第三方向 D3 朝上弯折。在本实施例中, 角度  $\theta_3$  例如是 15 度。第三末端部 146 的长度例如是  $8.75 \mu\text{m}$  或其它适当数值。

[0094] 在本实施例中, 像素电极 120 的多个第一分支 122 与共享电极 140 的多个第三分支 142 交错配置, 且两者之间形成狭缝。第一分支 122 的延伸方向与第三分支 142 的延伸方向例如是平行, 因此两者之间的狭缝亦彼此平行。换言之, 狭缝延伸的方向 (称狭缝方向) 与第一方向 D1 及第三方向 D3 平行。第一延伸部 124 与第三延伸部 144 实质上彼此交错且平行设置。在本实施例中, 彼此相邻的第一分支 122 与第三分支 142 例如是对称配置。

[0095] 请同时参照图 1A 与图 1C, 各第二分支 132 与第一主干 121 连接且由第一主干 121 朝向像素区域 102 内延伸。详细地说, 第二分支 132 具有第二延伸部 134 与第二末端部 136, 第二延伸部 134 具有前端 134a 与后端 134b, 其中前端 134a 为接近第一主干 121 的一端, 以及后端 134b 为接近第二末端部 136 的一端。在本实施例中, 第二延伸部 134 的前端 134a 例如是以第二连接点 135 与第一主干 121 物理性连接, 第二延伸部 134 例如是以未弯折的方式由第二连接点 135 延伸至后端 134b。也就是说, 第二延伸部 134 例如是由第二连接点 135 实质上直线延伸至后端 134b。再者, 在本实施例中, 第二延伸部 134 的前端 134a 中与第一主干 121 物理性连接的部分例如是呈三角形或其它形状。换言之, 在第二延伸部 134 中, 至少有部分前端 134a 直线延伸至后端 134b 即可, 但未对第二延伸部 134 的前端 134a 的整体形状加以限制。

[0096] 第二延伸部 134 的后端 134b 与第二末端部 136 的前端 136a 连接。将第二延伸部 134 的前端 134a 朝向后端 134b 的方向定义为具指向性的第二方向 D2。将第二末端部 136 的前端 136a 朝向后端 136b 的方向定义为具有指向性的第二弯折方向 S2。至少一第二分支 132 与至少一第一分支 122 对称于虚拟分隔线 ML 配置。在本实施例中, 第二方向 D2 例如是

远离虚拟分隔线 ML 且第二弯折方向 S2 例如是平行或朝向虚拟分隔线 ML。也就是说,以第二分支 132 位于像素区域 102 的下部分为例,第二末端部 136 由第二方向 D2 朝上弯折。在本实施例中,角度  $\theta_2$  例如是 15 度。第二末端部 136 的长度例如是  $8.75 \mu\text{m}$  或其它适当数值。

[0097] 在本实施例中,共享电极 140 例如是更包括多个第四分支 152。各第四分支 152 与第二主干 141 连接且由第二主干 141 朝向像素区域 102 内延伸。详细地说,第四分支 152 具有第四延伸部 154 与第四末端部 156,第四延伸部 154 具有前端 154a 与后端 154b,其中前端 154a 为接近第二主干 141 的一端,以及后端 154b 为接近第四末端部 156 的一端。在本实施例中,第四延伸部 154 的前端 154a 例如是以第四连接点 155 与第二主干 141 物理性连接,第四延伸部 154 例如是以未弯折的方式由第四连接点 155 延伸至后端 154b。也就是说,第四延伸部 154 实质上由第四连接点 155 直线延伸至后端 154b。再者,在本实施例中,第四延伸部 154 的前端 154a 中与第二主干 141 物理性连接的部分例如是呈三角形或其它形状。换言之,在第四延伸部 154 中,至少有部分前端 154a 直线延伸至后端 154b 即可,但未对第四延伸部 154 的前端 154a 的整体形状加以限制。

[0098] 第四延伸部 154 的后端 154b 与第四末端部 156 连接。将第四延伸部 154 的前端 154a 朝向后端 154b 的方向定义为具指向性的第四方向 D4。将第四末端部 156 的前端 156a 朝向后端 156b 的方向定义为具有指向性的第四弯折方向 S4,其中第四方向 D4 与第二方向 D2 平行且相反,第四弯折方向 S4 与第二弯折方向 S2 平行且相反,因此第二方向 D2 与第四方向 D4 实质上相差 180 度,第四弯折方向 S4 与第二弯折方向 S2 实质上相差 180 度。在本实施例中,第四方向 D4 例如是朝向虚拟分隔线 ML 且第四弯折方向 S1 例如是平行或远离虚拟分隔线 ML。就是说,以第四分支 152 位于像素区域 102 的下部分为例,第四末端部 156 由第四方向 D2 朝下弯折。在本实施例中,角度  $\theta_4$  例如是 15 度。第四末端部 156 的长度例如是  $8.75 \mu\text{m}$  或其它适当数值。

[0099] 在本实施例中,像素电极 120 的多个第二分支 132 与共享电极 140 的多个第四分支 152 交错配置,且两者之间形成狭缝。第二分支 132 的延伸方向与第四分支 152 的延伸方向例如是平行,因此两者之间的狭缝亦彼此平行。换言之,狭缝延伸的方向(称狭缝方向)与第二方向 D2 及第四方向 D4 平行。第二延伸部 124 与第四延伸部 144 实质上彼此交错且平行设置。在本实施例中,彼此相邻的第二分支 132 与第四分支 152 例如是对称配置。

[0100] 特别一提的是,像素电极 120 的上部分与下部分的交界处的第一分支 122 与第二分支 142 与第一主干 121 连接处的构型与其它第一分支 122 与第二分支 142 略有不同,但注意到的是,其仍符合前述的第一方向 D1 例如是远离虚拟分隔线 ML 且第一弯折方向 S1 例如是平行或朝向虚拟分隔线 ML 以及第二方向 D2 例如是远离虚拟分隔线 ML 且第二弯折方向 S2 例如是平行或朝向虚拟分隔线 ML 的特征。再者,虽然在本实施例中是以所有分支都符合上述特征为例,但本发明不以此为限。换言之,至少有一分支符合上述特征即为本发明。

[0101] 在本实施例中,是以第一弯折方向 S1 与第一方向 D1 之间的角度  $\theta_1$  约为 15 度为例,但本发明不以此为限,第一弯折方向 S1 与第一方向 D1 之间的角度  $\theta_1$  也可以如图 2A 至图 2C 所示为约 45 度,或者是,第一弯折方向 S1 与第一方向 D1 之间的角度  $\theta_1$  也可以如图 3A 至图 3C 所示为约 90 度。亦即,如同前文中所定义,第一方向 D1 可以远离虚拟分隔线 ML 且第一弯折方向 S1 例如是平行或朝向虚拟分隔线 ML。再者,在上述的实施例中,是以分

支与所定义的方向之间的角度  $\theta_1$ 、 $\theta_2$ 、 $\theta_3$ 、 $\theta_4$  (第二弯折方向 S2 与第二方向 D2 之间的角度  $\theta_2$ , 第三弯折方向 S3 与第三方向 D3 之间的角度  $\theta_3$ , 第四弯折方向 S4 与第四方向 D4 之间的角度  $\theta_4$ ) 都相同为例, 但本发明亦不以此为限。换言之, 可以根据需求对各分支与所定义的方向之间的角度进行调整。在另一实施例中, 第一方向 D1 可以朝向虚拟分隔线 ML 且第一弯折方向 S1 平行或远离虚拟分隔线 ML, 举例来说, 将前述实施例中的共享电极的构型作为像素电极, 以及将像素电极的构型作为共享电极, 如此即可得到具有前述关系的像素电极。换言之, 本发明的技术特征在于第一方向朝向虚拟分隔线且第一弯折方向平行或远离虚拟分隔线, 或者是, 第一方向远离虚拟分隔线且第一弯折方向平行或朝向虚拟分隔线。在一实施例中 (未绘示), 当第一分支与第三分支位于像素区域的下部分, 第一末端部由第一方向朝上弯折, 第三末端部由第三方向朝下弯折, 第二分支与第四分支位于像素区域的上部分, 第二末端部由第二方向朝下弯折, 第四末端部由第四方向朝上弯折。

[0102] 值得一提的是, 虽然在上述的实施例中是以像素电极具有图 1A 至图 3C 所示的构型, 以及图 1A 至图 3C 所示的像素电极与主动元件的连接方式为例, 但本发明不以此为限。换言之, 在其它实施例中, 只要第一分支的延伸部与末端部分别定义出的第一方向及第一弯折方向与虚拟分隔线具有特定关系即可, 也就是第一方向朝向虚拟分隔线且第一弯折方向平行或远离虚拟分隔线, 或者是, 第一方向远离虚拟分隔线且第一弯折方向平行或朝向虚拟分隔线, 而未对像素电极的构型或其余构件的连接方式或构型加以限制。此外, 根据需求, 可以任意调整分支的末端部与所定义的方向之间的角度、末端部的长度以及末端部之间的间距 (pitch)。

[0103] 图 4 绘示为本发明的一实施例的像素阵列层的上视示意图。请参照图 4, 像素阵列层 210 包括阵列配置于基板 200 上的多个像素结构 100, 像素结构 100 可以参照前一实施例中所述, 于此不赘述。像素阵列层 210 可为共平面切换型像素阵列层。

[0104] 图 5 绘示为本发明的一实施例的液晶显示器的剖面示意图。请参照图 5, 液晶显示器 300 包括图 4 所示的像素阵列层 200、彩色滤光层 220、液晶层 230 以及配向层 240。像素阵列层 200 包括配置于基板 210 上的多个像素结构 100。液晶层 230 配置于像素阵列层 200 与彩色滤光层 220 之间。配向层 240 配置于像素阵列层 200 与液晶层 230 之间, 具有一配向方向 Da, 其中前一实施例中所述的第一方向 D1 与配向方向 Da 实质上不平行, 也就是第一方向 D1 与配向方向 Da 之间具有一夹角。在本实施例中, 液晶显示器 300 例如是共平面切换型显示器。当然, 在本实施例中是以图 5 所示的液晶显示器 300 为例, 但在其它实施例中, 液晶显示器 300 亦可以具有本领域所周知的其它构型, 于此不赘述。

[0105] 在上述的实施例中, 将像素电极的分支设计成具有弯折的末端, 且使得分支的末端部与延伸部分别定义出的方向与虚拟分隔线之间具有特定关系。如此一来, 可以减少暗线的产生, 以提升液晶效率, 使得采用此像素结构的液晶显示器具有良好的穿透率与显示质量。

[0106] 接下来以实验例与比较例来说明采用本发明的像素结构的液晶显示器具有较佳的液晶效益。图 6A 与图 6B 分别为比较例与实验例的像素结构的影像分析结果, 其中虚框部分为进行影像分析的区域。图 6C 为比较例与实验例的像素结构的影像强度与位置之间的关系图。实验例的像素结构具有如图 1A 所示的结构, 其中第一分支的第一方向远离虚拟分隔线且第一弯折方向平行虚拟分隔线。比较例的像素结构与图 1A 所示的结构大致相同,

主要不同处在于第一分支的第一方向远离虚拟分隔线且第一弯折方向亦远离虚拟分隔线。请同时参照图 6A 至图 6C, 经计算后, 比较例的平均影像强度为 111.53, 实验例的平均影像强度为 116.79。也就是说, 本发明的像素结构相较于习知的像素结构, 在液晶效率上增加了 4.7%。

[0107] 综上所述, 本发明的像素结构中, 藉由使得分支的末端部与延伸部分别定义出的方向与虚拟分隔线之间具有特定关系, 以减少暗线的产生。如此一来, 能提升液晶效率, 使得采用此像素结构的液晶显示器具有良好的穿透率与显示质量。此外, 由于本发明的像素结构以及包含其的液晶显示器在制作上与习知像素结构与液晶显示器大致相同, 因此不会实质上增加其制作成本, 而能大幅增加像素结构与液晶显示器的良率与效能。再者, 本发明适于制作大面积的液晶显示器, 诸如共平面切换式液晶显示器。

[0108] 当然, 本发明还可有其它多种实施例, 在不背离本发明精神及其实质的情况下, 熟悉本领域的技术人员可根据本发明作出各种相应的改变和变形, 但这些相应的改变和变形都应属于本发明权利要求的保护范围。

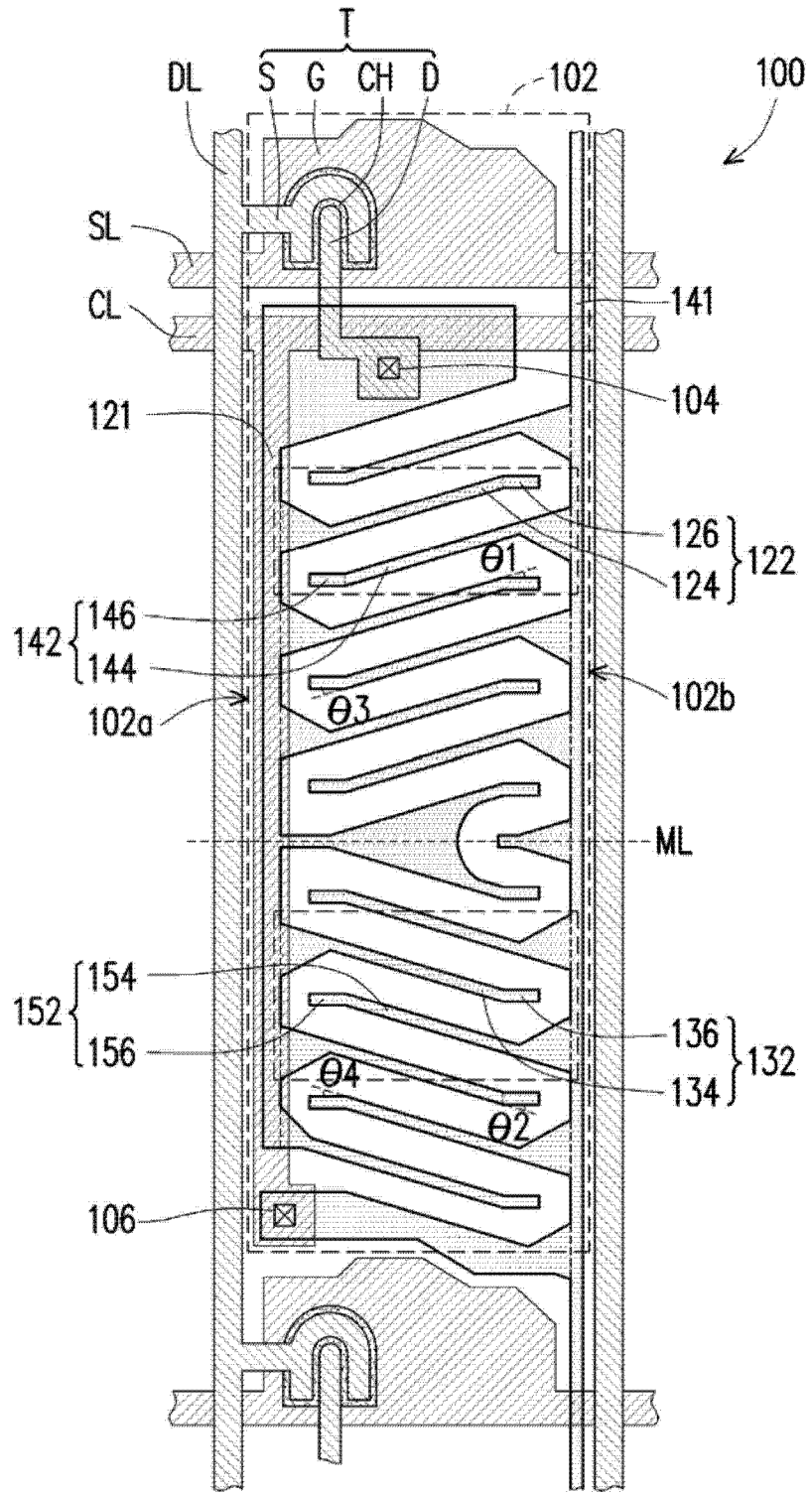


图 1A

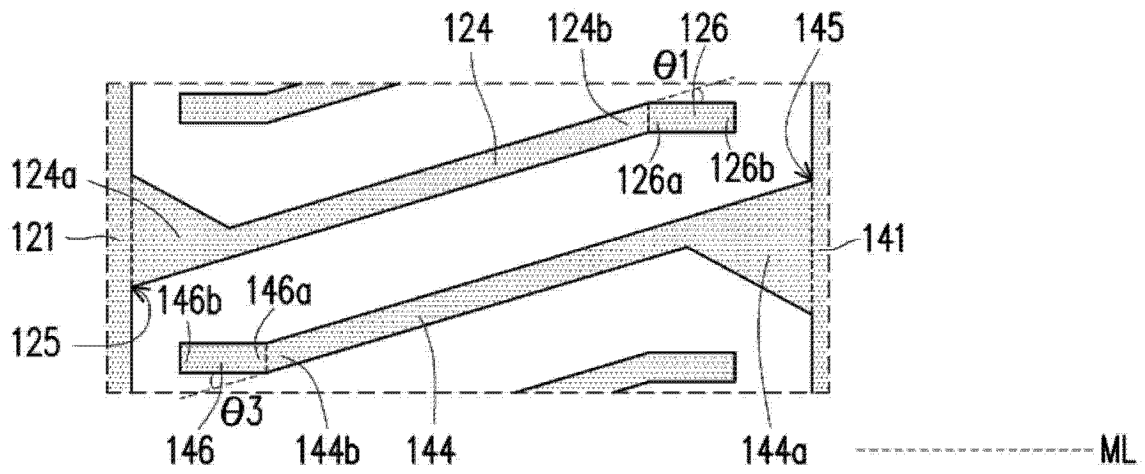


图 1B

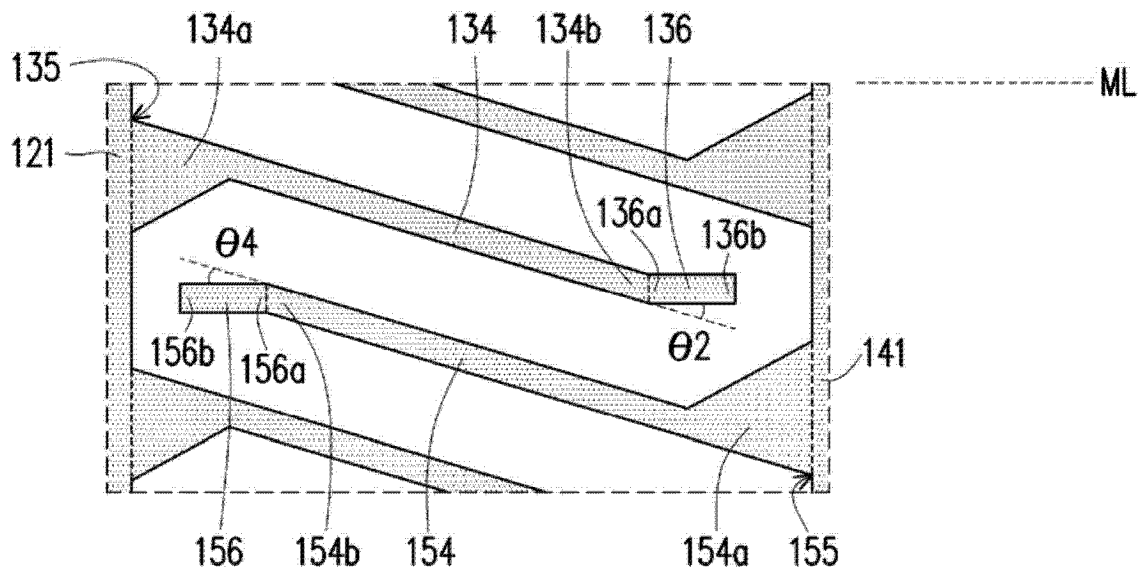


图 1C

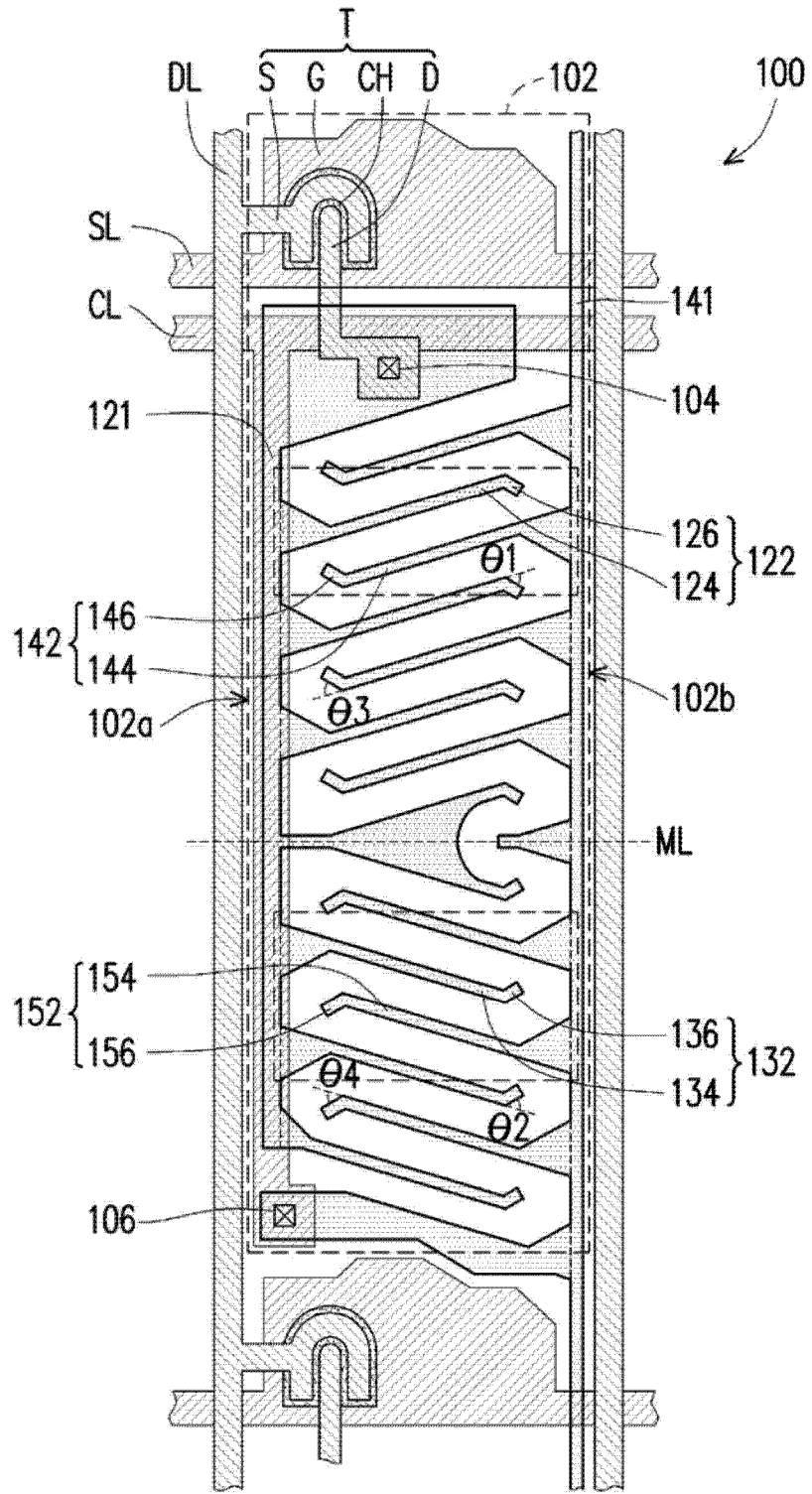


图 2A

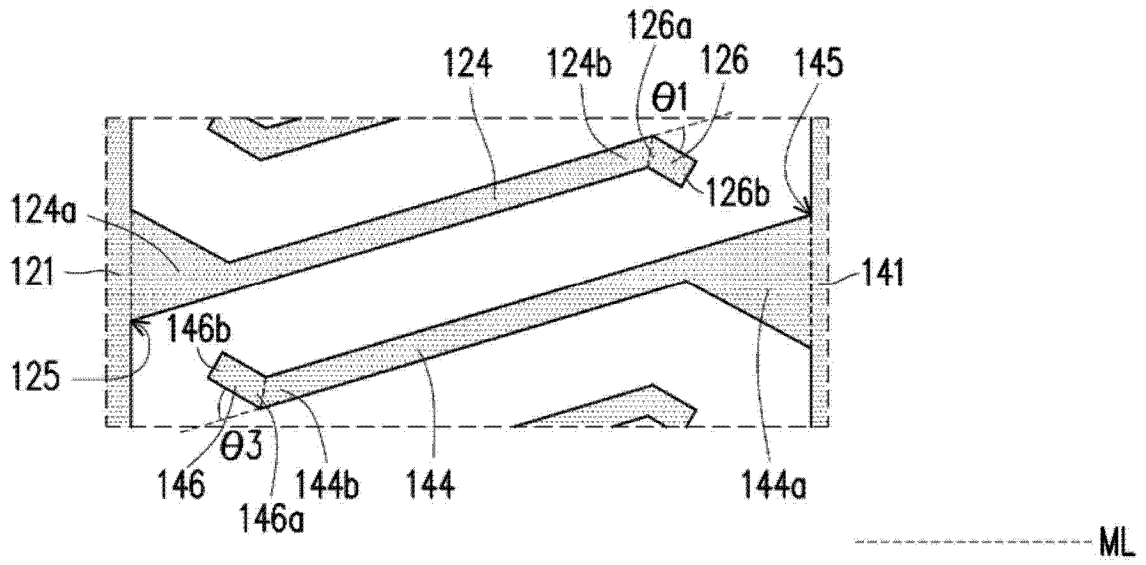


图 2B

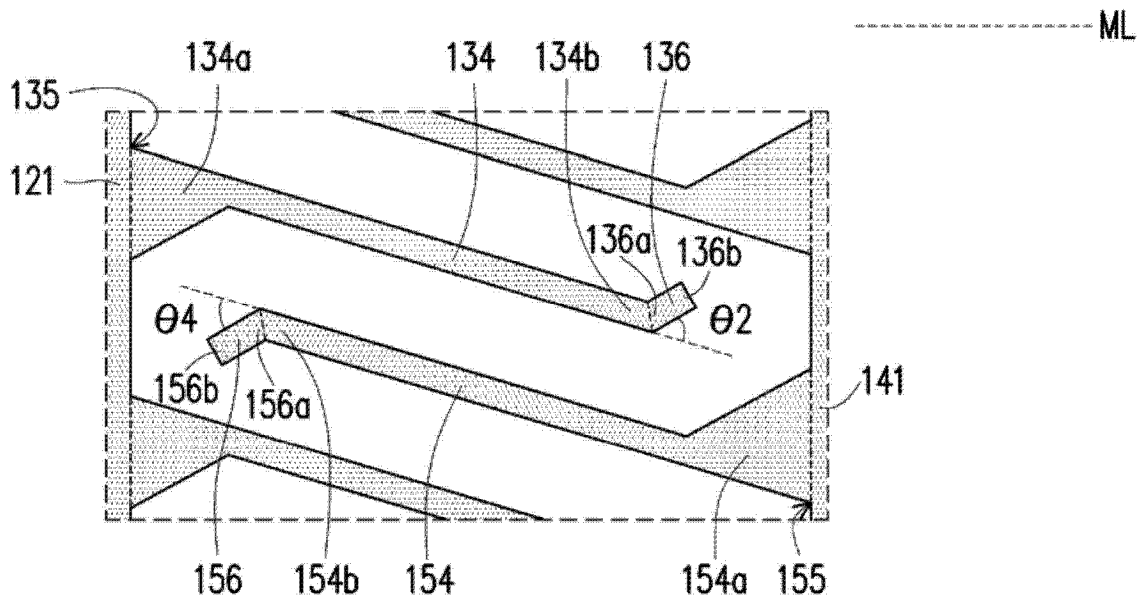


图 2C



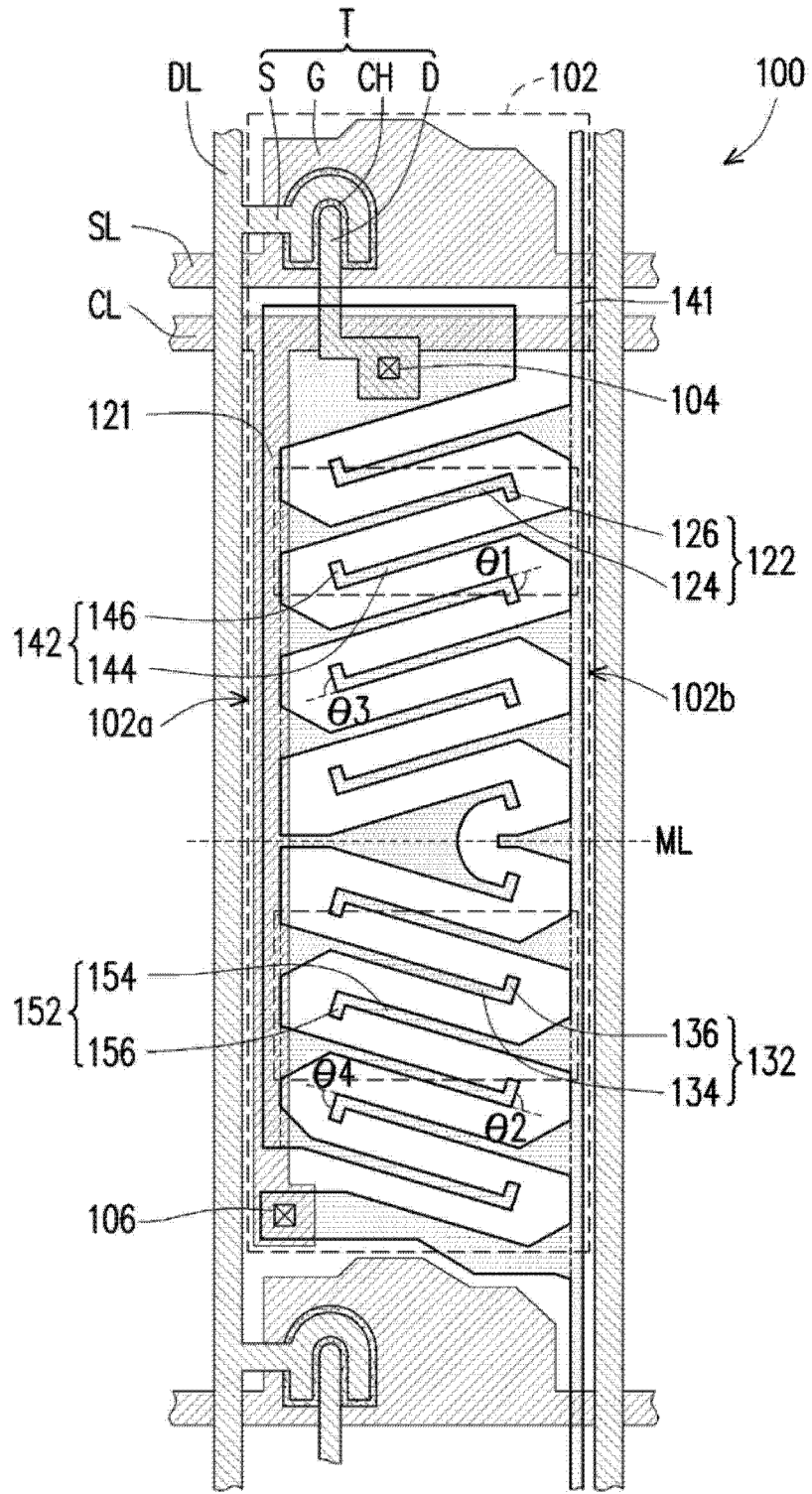


图 3A

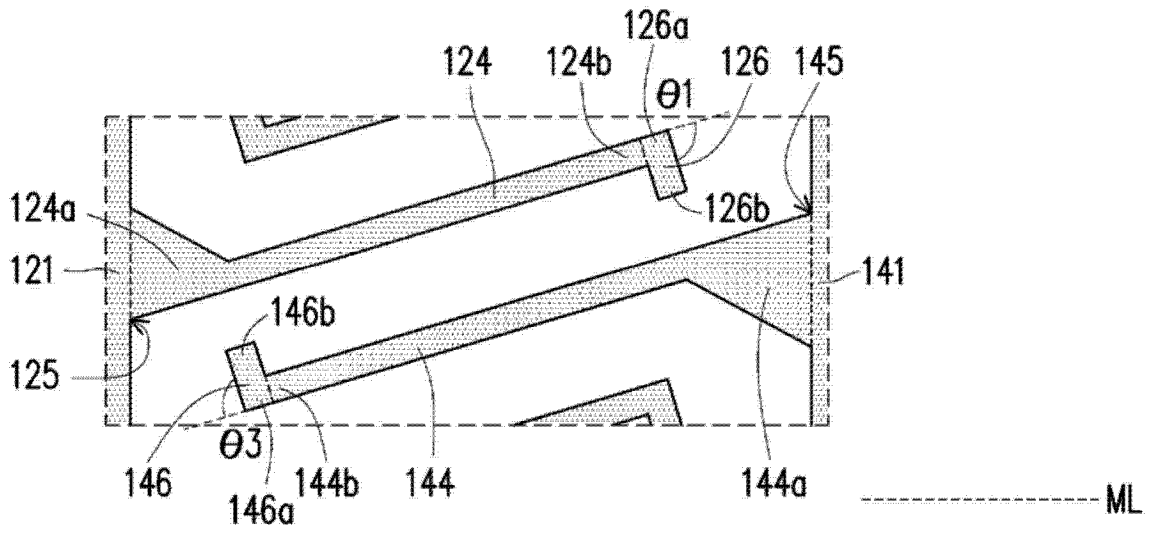


图 3B

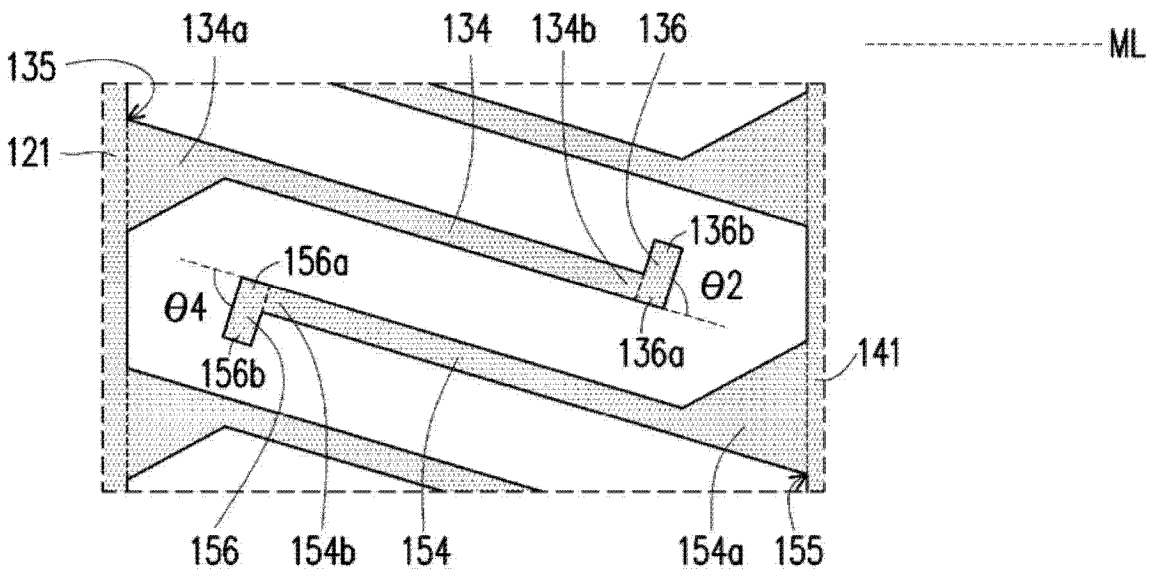


图 3C

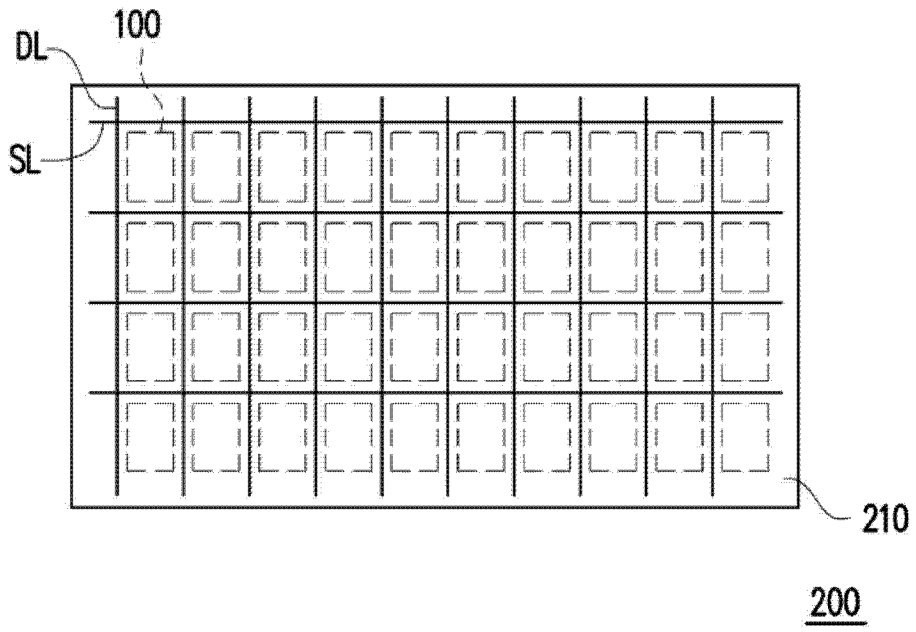


图 4

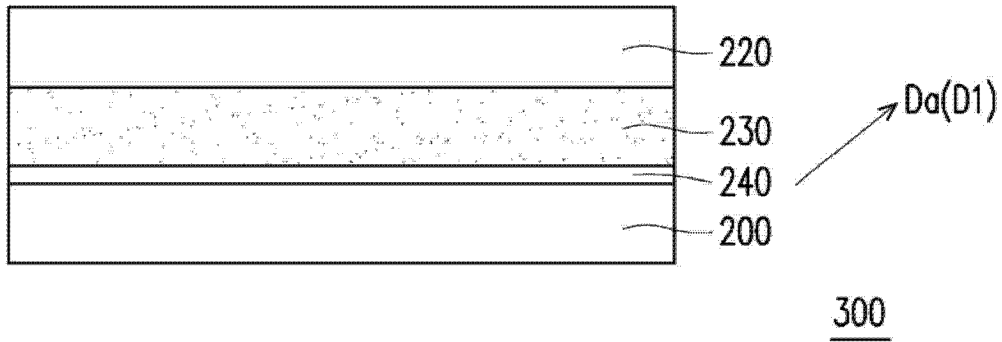


图 5

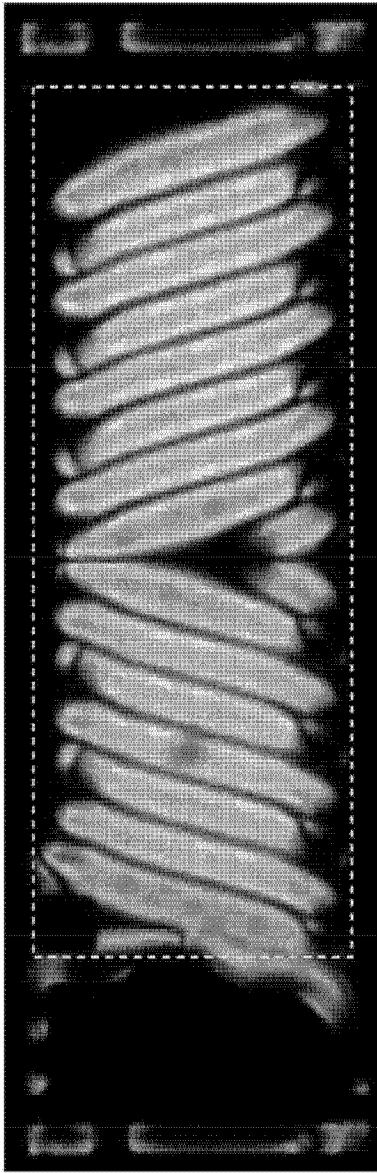


图 6A

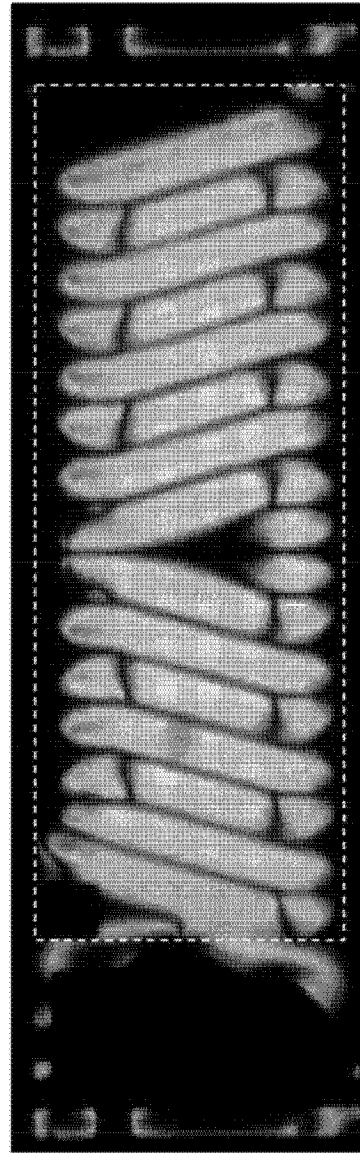


图 6B

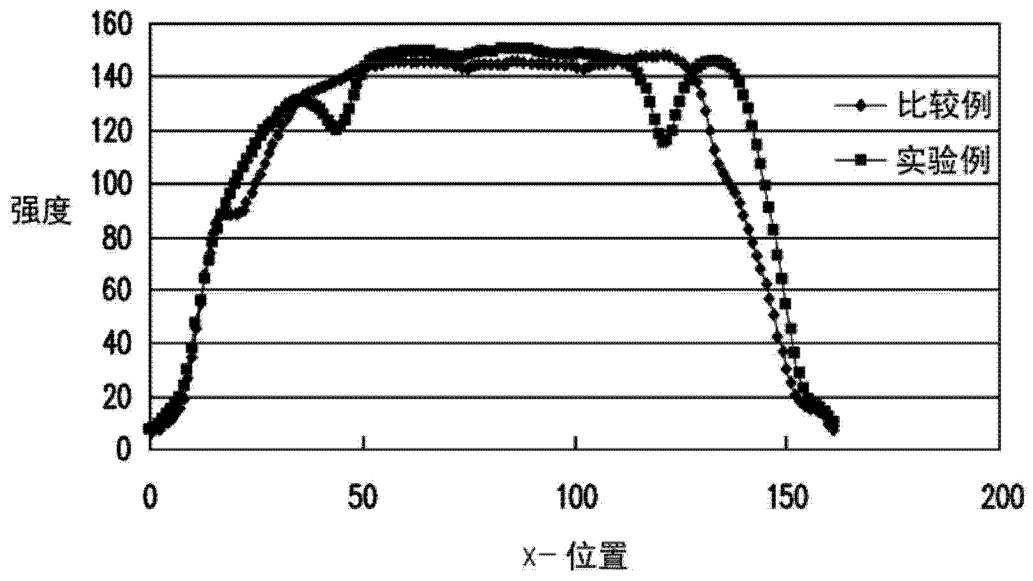


图 6C