



(12)发明专利申请

(10)申请公布号 CN 111354627 A

(43)申请公布日 2020.06.30

(21)申请号 201911306999.1

(22)申请日 2019.12.18

(30)优先权数据

16/228,962 2018.12.21 US

(71)申请人 德克萨斯仪器股份有限公司

地址 美国德克萨斯州

(72)发明人 佐田宏幸 入口将一 矢野元气

L·T·阮 A·普拉布 A·波达尔

鄢艺 H·阮

(74)专利代理机构 北京纪凯知识产权代理有限公司

公司 11245

代理人 魏利娜

(51)Int.Cl.

H01L 21/02(2006.01)

H01L 21/78(2006.01)

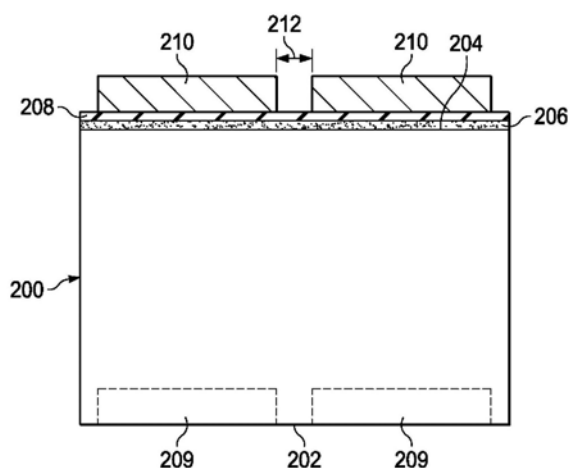
权利要求书2页 说明书5页 附图8页

(54)发明名称

集成电路背面金属化

(57)摘要

本申请公开集成电路背面金属化。一种用于背面金属化的方法包括在硅晶片(200)的第一表面(204)上喷墨印刷纳米银导电墨水(210)的图案。硅晶片(200)包括多个晶粒。该图案包括沿晶粒之间的划线的间隙区域(212)。激光通过晶片的第二表面(202)聚焦在硅晶片的第一表面(204)和硅晶片(200)的第二表面(202)之间的点处。第二表面(202)与第一表面(204)相反。沿划线分离晶粒。



1. 一种用于制造半导体设备的方法,包括:
在包括多个晶粒的硅晶片的第一表面上喷墨印刷纳米银导电墨水的图案,所述图案包括沿所述晶粒之间的划线的间隙区域;
通过所述晶片的第二表面将激光聚焦在所述硅晶片的所述第一表面和所述硅晶片的所述第二表面之间的点处,其中所述第二表面与所述第一表面相反,并且所述点与所述间隙区域对准;以及
沿所述划线分离所述晶粒。
2. 根据权利要求1所述的方法,还包括在所述硅晶片的所述第一侧上沉积粘附层。
3. 根据权利要求2所述的方法,还包括在所述粘附层上沉积阻挡层。
4. 根据权利要求3所述的方法,其中所述喷墨印刷包括在所述阻挡层上印刷纳米银导电墨水的所述图案,其中所述间隙区域暴露所述阻挡层。
5. 根据权利要求3所述的方法,还包括施加大气等离子体以从所述阻挡层去除氧化物。
6. 根据权利要求1所述的方法,还包括固化纳米银导电墨水的印刷图案。
7. 根据权利要求1所述的方法,还包括通过所述硅晶片检测所述硅晶片的所述第二表面上的基准标记,以对准喷墨印刷喷嘴以分配纳米银导电墨水的所述图案。
8. 根据权利要求1所述的方法,还包括:
将所述晶粒中给定的一个结合到引线框架的所述晶粒附接焊盘;
经由键合线将所述晶粒中所述给定的一个电耦接到所述引线框架的端子;以及
将所述晶粒中所述给定的一个、所述键合线和所述引线框架的至少一部分包封在壳体中。
9. 一种封装的半导体设备,包括:
晶粒附接焊盘;
结合到所述晶粒附接焊盘的硅晶粒,包括:
硅衬底;以及
金属化背面,其包括固化的纳米银导电墨水层,所述纳米银导电墨水从所述硅衬底的每个边缘延伸到预定的间隙距离;以及
围绕所述晶粒附接焊盘和所述硅晶粒的壳体。
10. 根据权利要求9所述的封装的半导体设备,其中所述预定的间隙距离在大约5微米至15微米的范围内。
11. 根据权利要求9所述的封装的半导体设备,其中所述金属化背面还包括沉积在所述硅衬底上的粘附层。
12. 根据权利要求11所述的封装的半导体设备,其中所述金属化背面还包括沉积在所述粘附层上的阻挡层。
13. 根据权利要求12所述的封装的半导体设备,其中所述固化的纳米银导电墨水层沉积在所述阻挡层上。
14. 根据权利要求12所述的封装的半导体设备,其中所述粘附层的厚度为大约0.1微米至0.2微米,所述阻挡层的厚度为大约0.1微米至0.2微米,并且所述固化的纳米银导电墨水层的厚度为大约0.4微米至0.6微米。
15. 根据权利要求12所述的封装的半导体设备,其中所述粘附层包括钛,并且所述阻挡

层包括镍。

16. 一种集成电路,包括:

硅衬底;以及

金属化背面,其包括固化的纳米银导电墨水层,所述纳米银导电墨水从所述硅衬底的每个边缘延伸到预定的间隙距离。

17. 根据权利要求16所述的集成电路,其中所述预定的间隙距离在大约5微米至15微米的范围内。

18. 根据权利要求16所述的集成电路,其中所述金属化背面还包括沉积在所述硅衬底上的粘附层。

19. 根据权利要求17所述的集成电路,其中所述金属化背面还包括沉积在所述粘附层上的阻挡层;并且所述固化的纳米银导电墨水层沉积在所述阻挡层上。

20. 根据权利要求19所述的集成电路,其中所述粘附层包括钛,并且所述阻挡层包括镍。

21. 根据权利要求10所述的集成电路,其中所述粘附层的厚度为大约0.1微米至0.2微米,所述阻挡层的厚度为大约0.1微米至0.2微米,并且所述固化的纳米银导电墨水层的厚度为大约0.4微米至0.6微米。

22. 根据权利要求10所述的集成电路,还包含沿所述硅衬底的边缘的多晶硅层。

23. 根据权利要求22所述的集成电路,其中所述多晶硅层以距所述集成电路的与所述金属化背面相反的一侧为20微米至100微米的深度设置。

集成电路背面金属化

背景技术

[0001] 在集成电路制造中,在半导体晶片(例如,硅晶片(wafer))上形成多个晶粒(die)。在将晶粒与晶片分离之前,可在晶片的背面上沉积一层金属。晶片的背面与其上形成有源部件的晶片一侧相反。背面金属化为晶粒提供导电接触和/或导热接触。背面金属化通常用于功率设备中,以提供改善的散热效果。

发明内容

[0002] 本文公开了用于制造其中晶片背面金属化的半导体设备的方法,该金属化有利于隐形切割,以及通过该方法生产的晶粒和封装设备。在一个示例中,用于制造半导体设备的方法包括在硅晶片的第一表面上喷墨印刷纳米银导电墨水的图案。硅晶片包括多个晶粒。该图案包括沿晶粒之间的划线的间隙(clearance)区域。激光通过晶片的第二表面聚焦在硅晶片的第一表面和硅晶片的第二表面之间的点处。第二表面与第一表面相反。沿划线分离晶粒。

[0003] 在另一个示例中,封装的半导体设备包括晶粒附接焊盘、硅晶粒和壳体。硅晶粒被结合到晶粒附接焊盘。硅晶粒包括硅衬底和金属化的背面。金属化的背面包括从硅衬底的每个边缘延伸到预定间隙距离的固化的纳米银导电墨水层。壳体包围晶粒附接焊盘和硅晶粒。

[0004] 在另一示例中,集成电路包括硅衬底和金属化的背面。金属化的背面包括从硅衬底的每个边缘延伸到预定间隙距离的固化的纳米银导电墨水层。

附图说明

[0005] 对于各种示例的具体实施方式,现在将参考附图,其中:

[0006] 图1示出了根据本公开的使用喷墨印刷的背面金属化的示例方法的流程图;

[0007] 图2A至图2F示出了在根据本公开的使用喷墨印刷的背面金属化的示例方法中执行的操作;

[0008] 图3A和图3B示出了根据本公开的使用经由喷墨印刷提供的背面金属化制造的示例晶片的俯视图和正视图;

[0009] 图4A和图4B示出了根据本公开的使用经由喷墨印刷提供的背面金属化制造的示例晶粒的俯视图和侧视图;

[0010] 图5示出了根据本公开的用于制造半导体设备的方法的流程图;以及

[0011] 图6示出了根据本公开的封装的半导体设备。

具体实施方式

[0012] 以下讨论针对各种示例性实施方式。然而,本领域的普通技术人员将理解,本文公开的示例具有广泛的应用,并且对任何实施方式的讨论仅意在作为该实施方式的示例,而无意于暗示本公开的范围(包括权利要求)限于该实施方式。

[0013] 附图不一定按比例绘制。附图中示出的某些特征和部件可按比例放大或以某种示意性的形式示出,并且出于清楚和简洁的目的可不示出一些细节。

[0014] 在整个说明书和权利要求书中使用了某些术语来指代特定的系统部件。如本领域技术人员将理解的,不同的各方可通过不同的名称来指代部件。本文件无意区分名称不同但功能相同的部件。在本公开和权利要求书中,术语“包括(including)”和“包括(comprising)”以开放式方式使用,因此应解释为表示“包括但不限于……”。此外,术语“大约”旨在表示在规定值的 $\pm 10\%$ 范围内。因此,大约10微米的值指定9微米至11微米的范围。

[0015] 背面金属化的一些实施方式沉积一层或多层金属,其覆盖晶片的整个背面。例如,可沉积粘附层、阻挡层和润湿层,其中层中的每个均覆盖晶片背面的整个表面。可使用锯片毫无困难地切割此类晶片。隐形(或Mahoh)切割使用聚焦在晶片表面下方的点处(即聚焦在晶片内部上)的激光,以在晶粒边界(即,沿划线)处在晶片内部形成隐形切割层。在激光处理之后,将附接有晶片的切割带展开,并且沿着隐形切割层分离晶粒。在具有毯式背面金属化的晶片,金属层可使用隐形切割来抑制晶粒的分离。

[0016] 本文公开的用于背面金属化的方法在晶片的整个背面上方沉积薄的粘附层和阻挡层,其不抑制隐形切割。例如,沉积的粘附层和阻挡层可各自具有在0.05微米至0.5微米范围内的厚度。通过在阻挡层上方喷墨印刷纳米银导电墨水的图案来施加较厚的润湿层。纳米银导电墨水是包括尺寸在纳米范围内的银颗粒的墨水。该墨水中的其他成分通常包括表面活性剂浓度低的溶剂。溶剂控制墨水的粘度以允许墨水喷射,而需要表面活性剂以防止颗粒凝聚,该凝聚影响喷射一致性和质量。该图案基本上覆盖每个晶粒的背面,但是沿晶粒之间的划线留下未印刷的间隙区域。未印刷的间隙区域允许晶粒沿着划线分离,并且纳米银导电墨水提供导电性和/或导热性。由于喷墨印刷是增材制造工艺,因此减少材料浪费,并且不需要掩膜或蚀刻步骤。而且,因为可以使用喷墨印刷来处理较大的晶片(例如300毫米晶片),所以减少了对用于此类晶片的昂贵的金属沉积装备的需求,这继而降低了制造成本。

[0017] 图1示出了根据本公开的使用喷墨印刷进行背面金属化的示例方法100的流程图。尽管为了方便起见顺序地示出,但是所示的动作中的至少一些可以以不同的顺序执行和/或并行执行。另外,方法100的一些实施方式可仅执行所示动作中的一些。

[0018] 在方框102中,清洁晶片200的背面204,以去除可能在背面204的外表面上形成的任何氧化物。氧化物的存在可增加与背面204接触的电阻,这继而可能会影响成品设备的性能。在一些实施方式中,可施加溅射以去除氧化物。

[0019] 在方框104中,已经在晶片上制造了多个晶粒的电子部件。图2A示出了晶片200(即,硅晶片)。晶片200包括在其上形成电子部件的有源侧202和背面204。材料被毯式沉积在晶片200的背面204上以形成粘附层。图2B示出了沉积在晶片200的背面204上的粘附层206。沉积以形成粘附层206的材料可为例如钛、铬或粘附到晶片200的背面204的硅(或二氧化硅)(例如,与它们相互扩散或与之形成合金)的其他材料。可通过溅射、蒸发或其他金属沉积工艺来进行沉积。粘附层206相对薄,并且在一些实施方式中,粘附层206的厚度可在大约0.1微米至0.2微米(μm)的范围内。

[0020] 在方框106中,将材料毯式沉积在粘附层206上以形成阻挡层。图2C示出了沉积在

粘附层206上的阻挡层208。沉积以形成阻挡层208的材料可为例如镍或其他抑制扩散的材料。可通过溅射、蒸发或其他金属沉积工艺来进行沉积。阻挡层208相对薄,并且在一些实施方式中,阻挡层208的厚度可在大约 $0.1\mu\text{m}$ 至 $0.2\mu\text{m}$ 的范围内。阻挡层防止粘附层的钛或铬氧化或扩散到晶片的外表面。

[0021] 在方框108中,清洁阻挡层208以去除可能已经形成在阻挡层208的外表面上的任何氧化物。在方法100的一些实施方式中,将大气等离子体施加到阻挡层208以去除氧化物。在方框110中,氧化物的去除促进将要沉积在阻挡层208顶上的润湿层的粘附。

[0022] 在方框110中,通过喷墨印刷将图案沉积在阻挡层208上以形成可焊接的润湿层。润湿层用作用于粘合剂的结合层,其用于将晶粒结合到晶粒附接焊盘。图2D示出了沉积在阻挡层208上的润湿层210。沉积以形成润湿层210的材料可为纳米银导电墨水或其他合适的导电墨水。润湿层210可为相对厚的(与粘附层206或阻挡层208相比)。在方法100的一些实施方式中,润湿层210的厚度可在大约 $0.4\mu\text{m}$ 至 $0.6\mu\text{m}$ 的范围内。润湿层210的图案在背面204的区域中提供纳米银导电墨水,该区域对应于电子部件在有源侧202上的位置。在图2D中,区域209对应于在晶片200的有源侧202上形成的不同晶粒的电子部件。润湿层210的图案提供间隙区域212,在该间隙区域中没有纳米银导电墨水被印刷在界定形成在晶片200上的两个晶粒的区域中。也就是说,润湿层210的图案提供间隙区域212,在该间隙区域中没有纳米银导电墨水沿形成在晶片200上的晶粒之间的划线被印刷。形成在晶片200上的晶粒将沿着划线分离。在方法100的一些实施方式中,间隙区域212的宽度可为大约 $10\mu\text{m}$ 至 $30\mu\text{m}$ 。

[0023] 分配润湿层210的喷墨打印机包括高分辨率红外相机,该相机通过晶片200的背面204检测设置在晶片200的有源侧202上的定位结构。例如,相机可检测设置在晶片200的有源侧202上的基准标记或结构,以识别形成在晶片200上的晶粒之间的划线的位置。在确定了划线的位置之后,喷墨打印机在晶片200的背面204上分配导电墨水,同时使划线周围的间隙区域212中没有导电墨水。

[0024] 在方框112中,通过在烤箱中加热晶片200来固化润湿层210。加热促进纳米银导电墨水中溶剂和其他材料的蒸发,从而将烧结的纳米银留在晶片200的背面204上。

[0025] 在方框114中,将隐形切割激光施加到晶片200。隐形切割激光通过晶片200的有源侧202聚焦在晶片200的内部上。聚焦深度取决于晶片的厚度、激光功率、光束宽度和/或其他因素。例如,聚焦深度可从距晶片的外表面的20微米变化到超过100微米。隐形切割激光沿晶片200的划线移动,以沿划线在晶片200的内部中形成多晶硅层(即隐形切割层)。图2E示出了通过隐形切割激光在晶片200的内部中产生的多晶硅层214。激光将晶片200的单晶硅转换成多晶硅,以在晶片内形成容易破碎的多晶硅层。图2E示出了通过隐形切割激光在晶片200的内部中产生的多晶硅层214。

[0026] 方法100的一些实施方式可采用切割锯片而不是激光来分离晶粒。在此类实施方式中,围绕晶粒之间的划线提供的间隙区域212的宽度可为大约 $60\mu\text{m}$ 至 $100\mu\text{m}$ (或更大)。

[0027] 在方框116中,沿晶粒之间的划线(即,沿多晶硅层214)将晶粒与晶片200分离。可通过展开切割胶带来分离晶粒,晶片200的背面204被安装到该切割胶带。图2F示出了与晶片200分离的晶粒216和晶粒218。

[0028] 通过图案化纳米银导电墨水,使得沿形成在晶片200上的晶粒之间的划线提供间隙区域212,可通过隐形切割将晶粒216和218与晶片200分离,而每个晶粒的背面基本上由

提供良好的导电性和导热性的纳米银润湿层覆盖。在没有由喷墨印刷的润湿层210提供的间隙区域212的情况下,使用隐形切割通过相对厚的润湿层210分离晶粒是有问题的。

[0029] 图3A和图3B示出了根据本公开的使用经由喷墨印刷提供的背面金属化制造的示例晶片300的俯视图和侧视图。图3A示出了晶片300的背面的俯视图。在图3A中,示出了晶片300的背面,其用于形成在晶片300上的四个晶粒。实际上,可在晶片300上形成任意数量的晶粒。润湿层210已经被喷墨印刷在晶片300的背面上。润湿层210提供基本上覆盖每个晶粒的背面的纳米银导电墨水,并且沿着限定晶粒边界的划线302提供间隙区域212。阻挡层208暴露在间隙区域212中。在晶片300的一些实施方式中,间隙区域212的宽度可为大约 $10\mu\text{m}$ 至 $30\mu\text{m}$ 。

[0030] 图3B示出了晶片300的侧视图。粘附层206设置在晶片300的与硅衬底304相邻的背面204上。阻挡层208设置在粘附层206和润湿层210之间的粘附层206上。润湿层210设置在阻挡层208上。润湿层210在晶粒之间的划线302处包括间隙区域212。粘附层206和阻挡层208的厚度各自可为大约 $0.1\mu\text{m}$ 至 $0.2\mu\text{m}$ 。润湿层210的厚度可为大约 $0.4\mu\text{m}$ 至 $0.6\mu\text{m}$ 。

[0031] 图4A和图4B示出了根据本公开的使用包括喷墨印刷的背面金属化制造的示例晶粒400(在本文中也称为集成电路400)的俯视图和正视图。图4A示出了晶粒400的背面的俯视图。在图4A中,晶粒400的背面包括由设置在阻挡层208上的固化的导电墨水(例如,纳米银导电墨水)形成的润湿层210。由于印刷在晶粒400的背面中的润湿层210的图案包括围绕划线的间隙区域(例如,图3中所示的间隙区域212),所以润湿层210的导电墨水没有一直延伸到晶粒400的边缘406。相反,润湿层210的导电墨水从晶粒400的边缘(即,从硅衬底404的边缘)延伸到预定间隙距离402。在晶粒400的一些实施方式中,预定间隙距离402可在大约 $5\mu\text{m}$ 到 $15\mu\text{m}$ 的范围内。阻挡层208从晶粒400的边缘406暴露到润湿层210的导电墨水的边缘。

[0032] 图4B示出了晶粒400的正视图。粘附层206设置在邻近硅衬底404的晶粒400的背面408上。阻挡层208设置在粘附层206和润湿层210之间的粘附层206上。润湿层210设置在阻挡层208上。润湿层210包括在晶粒400的边缘406处的预定间隙距离402。粘附层206和阻挡层208各自的厚度可为大约 $0.1\mu\text{m}$ 至 $0.2\mu\text{m}$ 。润湿层210的导电墨水的厚度可为大约 $0.4\mu\text{m}$ 至 $0.6\mu\text{m}$ 。通过激光切割在硅衬底404内形成的多晶硅层410在硅衬底404的边缘处可以是可见的。可存在任何数量的多晶硅410层,这取决于施加以切割晶片的激光通过的次数。

[0033] 图5示出了根据本公开的用于制造半导体设备的方法500的流程图。尽管为了方便起见顺序地示出,但是所示的动作中的至少一些可以以不同的顺序执行和/或并行执行。另外,一些实施方式可仅执行所示动作中的一些。方法500可包括方法100的操作,以准备用于方法500的晶粒400。

[0034] 在方框502中,将硅晶粒400结合到引线框架的晶粒附接焊盘。可使用方法100来制备硅晶粒,以添加有助于隐形切割的背面金属层。可使用基于环氧树脂的粘合剂将硅晶粒结合到晶粒附接焊盘。

[0035] 在方框504中,通过将键合线附接到晶粒400的端子和引线框架的端子,将硅晶粒400电连接到引线框架102。

[0036] 在方框506中,将硅晶粒400、键合线和引线框架包封在壳体中。例如,将硅晶粒400、键合线和引线框架封在模塑料中。

[0037] 图6示出了根据本公开的封装的半导体设备600。600包括硅晶粒602和引线框架

614。硅晶粒602是晶粒400的一种实施方式。引线框架614包括晶粒附接焊盘606和端子608。硅晶粒602通过粘合剂604结合到晶粒附接焊盘。键合线610将硅晶粒602电耦接到端子608。壳体612包围硅晶粒602、键合线610和引线框架614的至少一部分(包括晶粒附接焊盘606的至少一部分)。上面的讨论旨在说明本发明的原理和各种实施例。一旦完全理解上述公开,许多变化和修改对于本领域技术人员将变得明显。意图将随附权利要求解释为包含所有此类变化和修改。

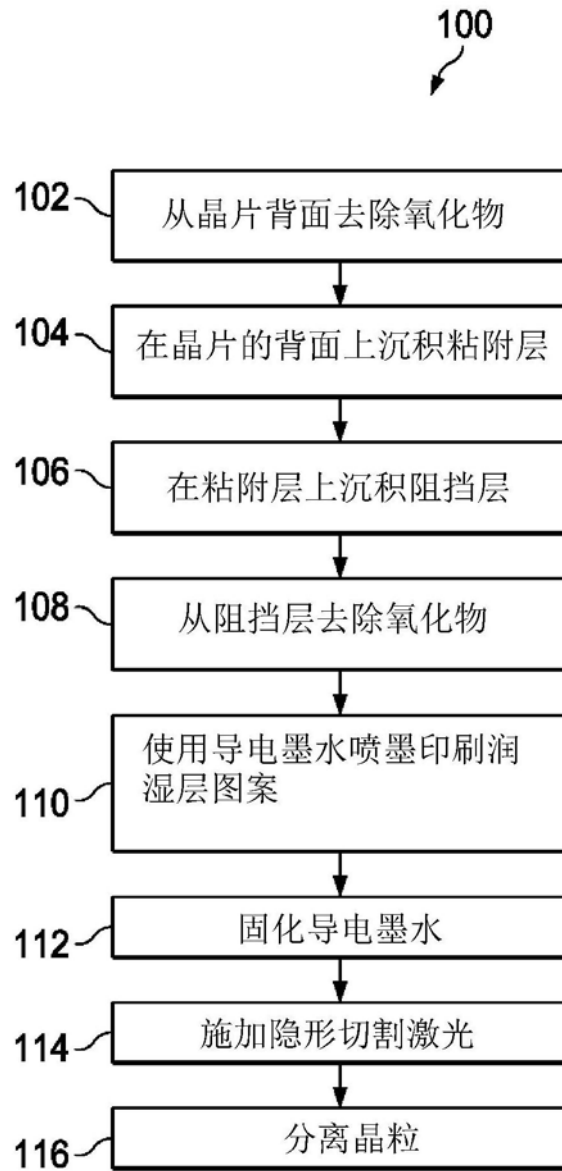


图1

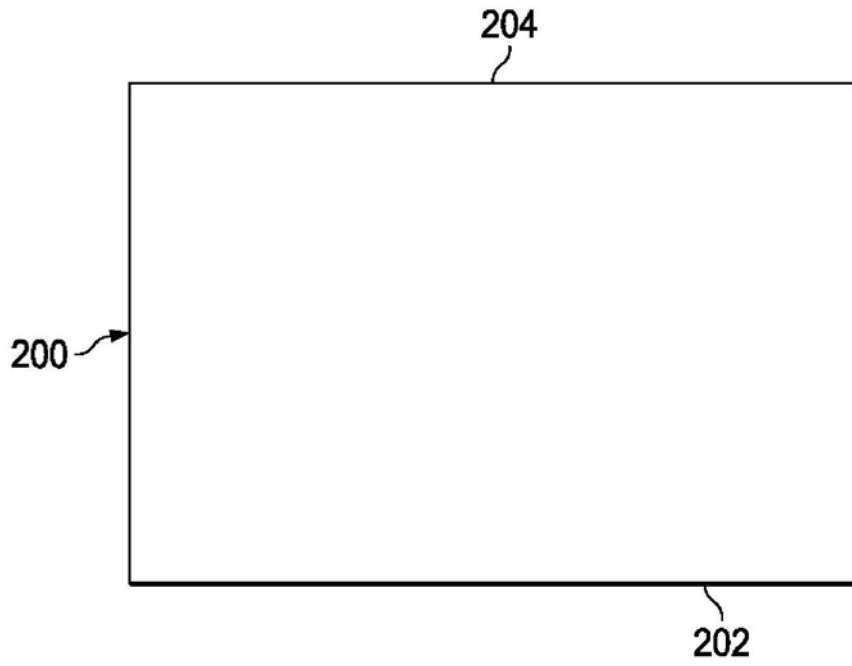


图2A

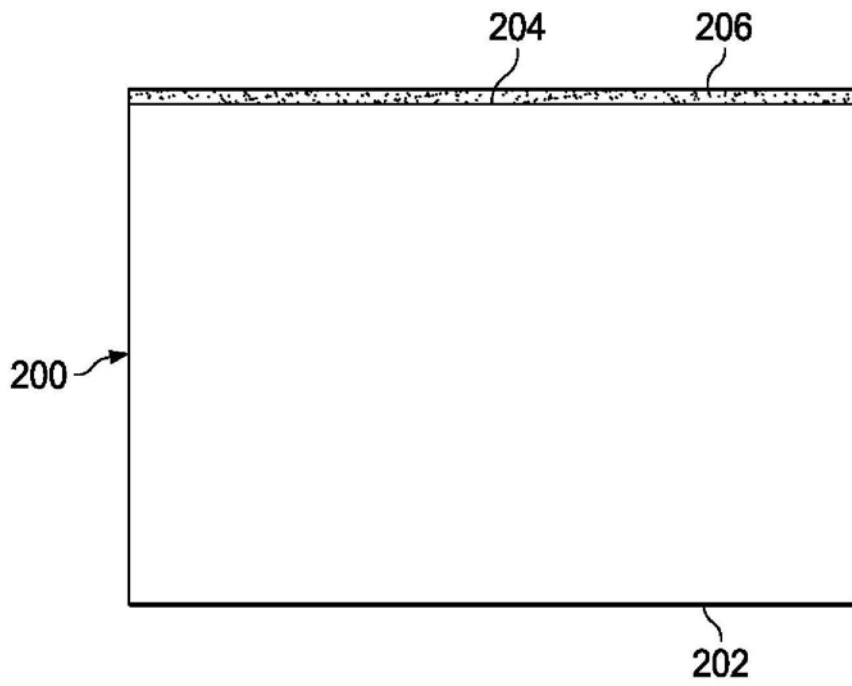


图2B

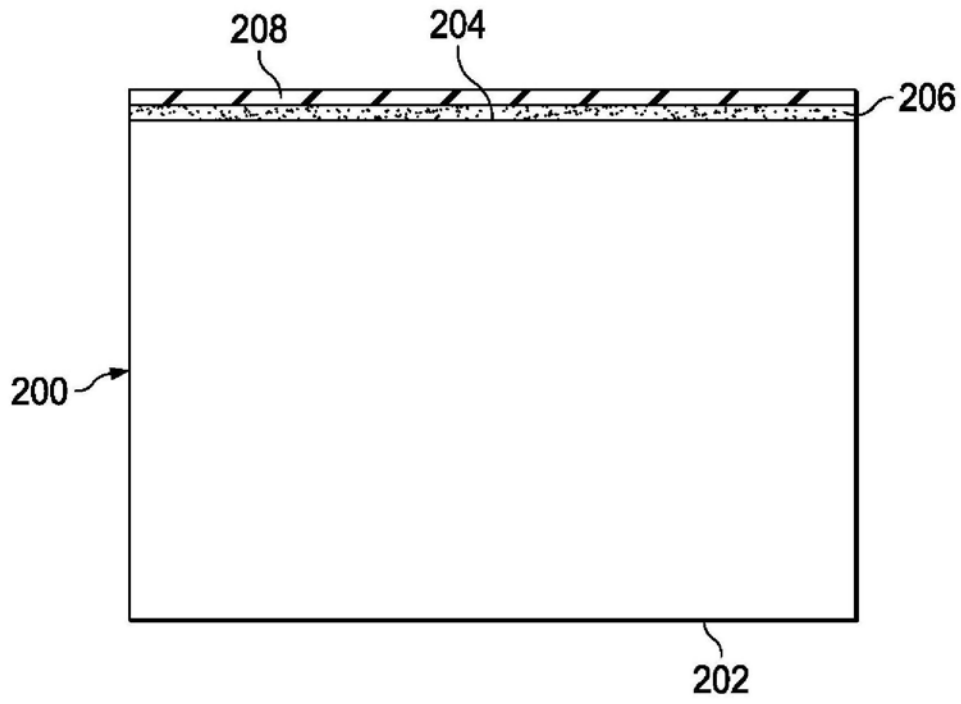


图2C

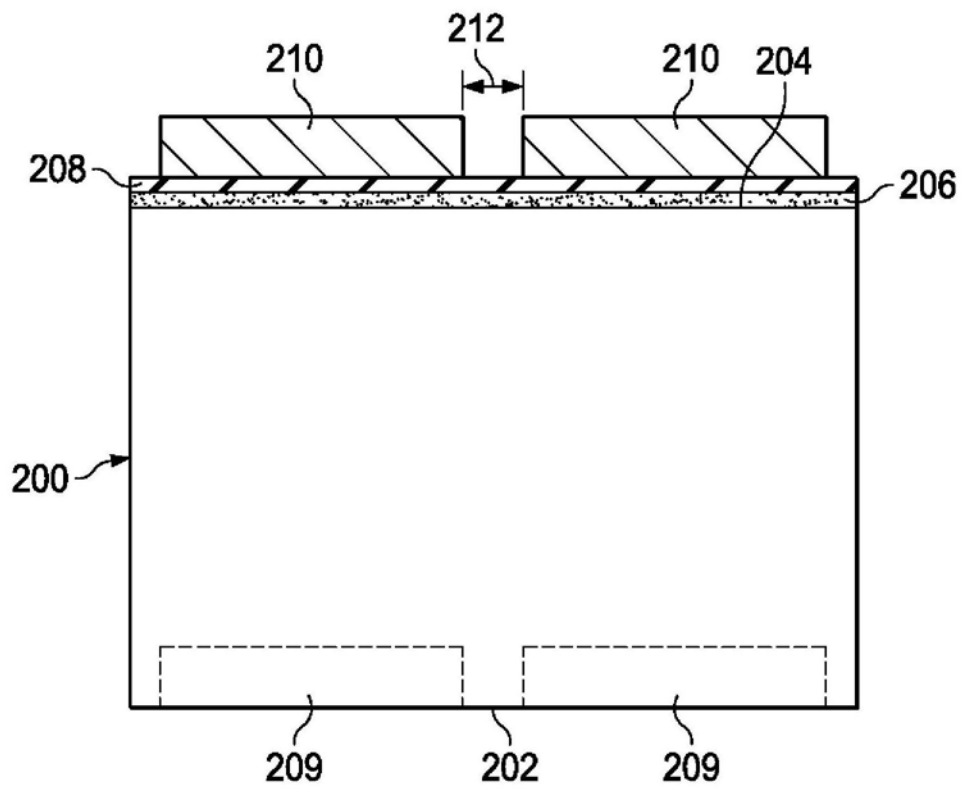


图2D

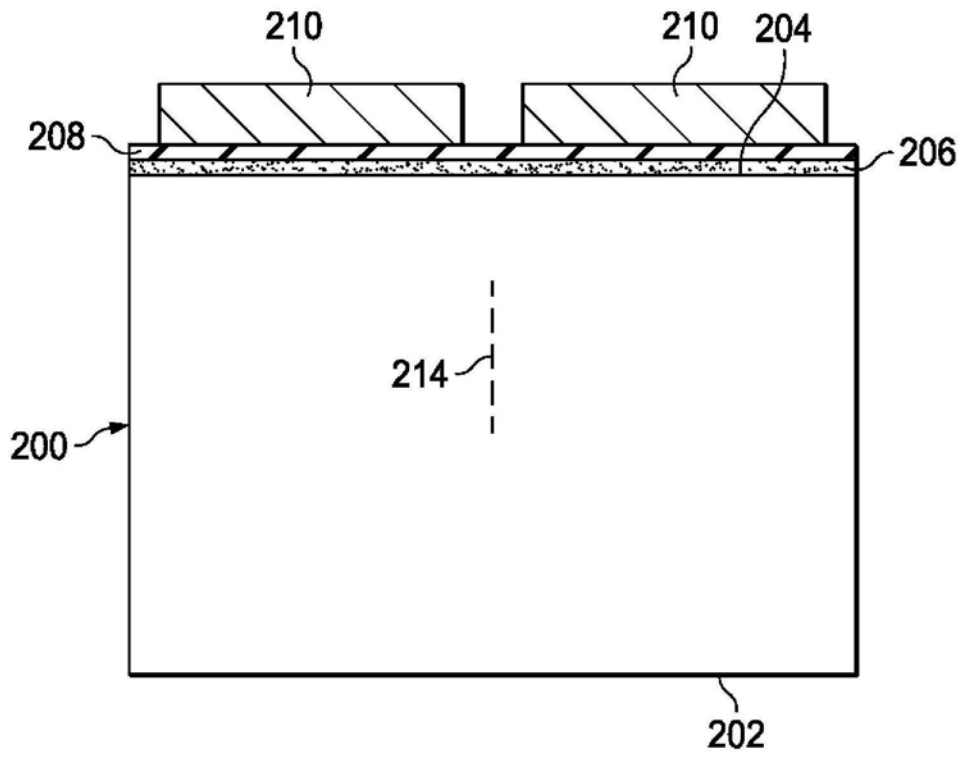


图2E

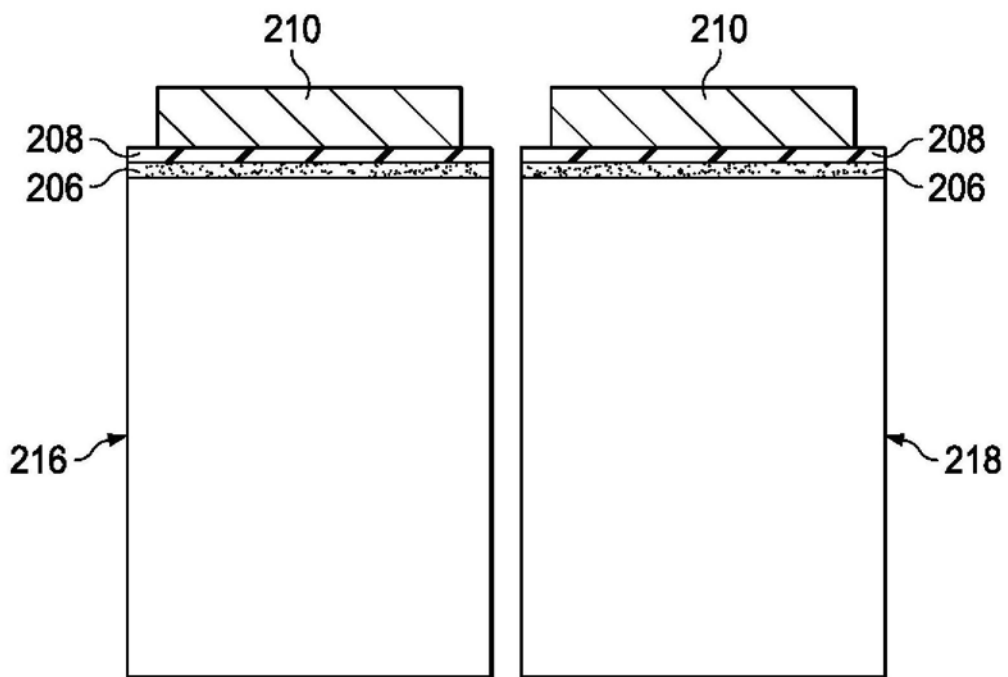


图2F

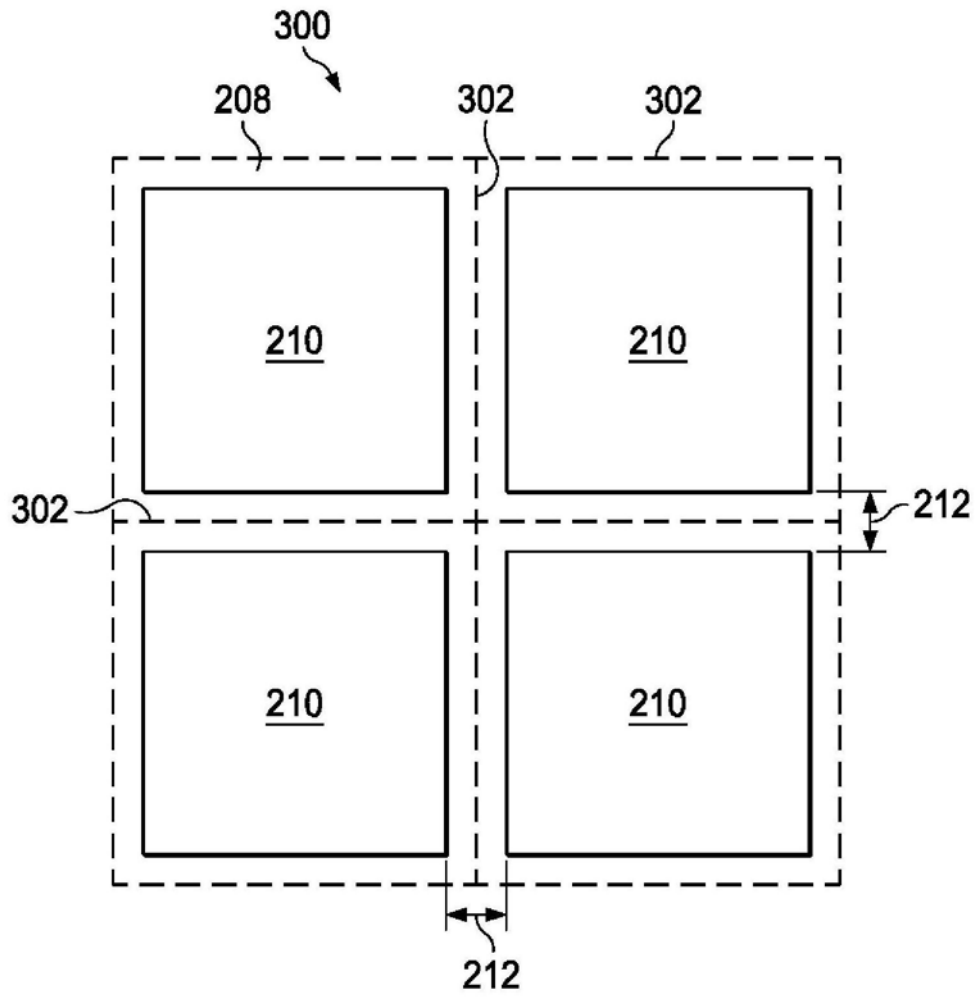


图3A

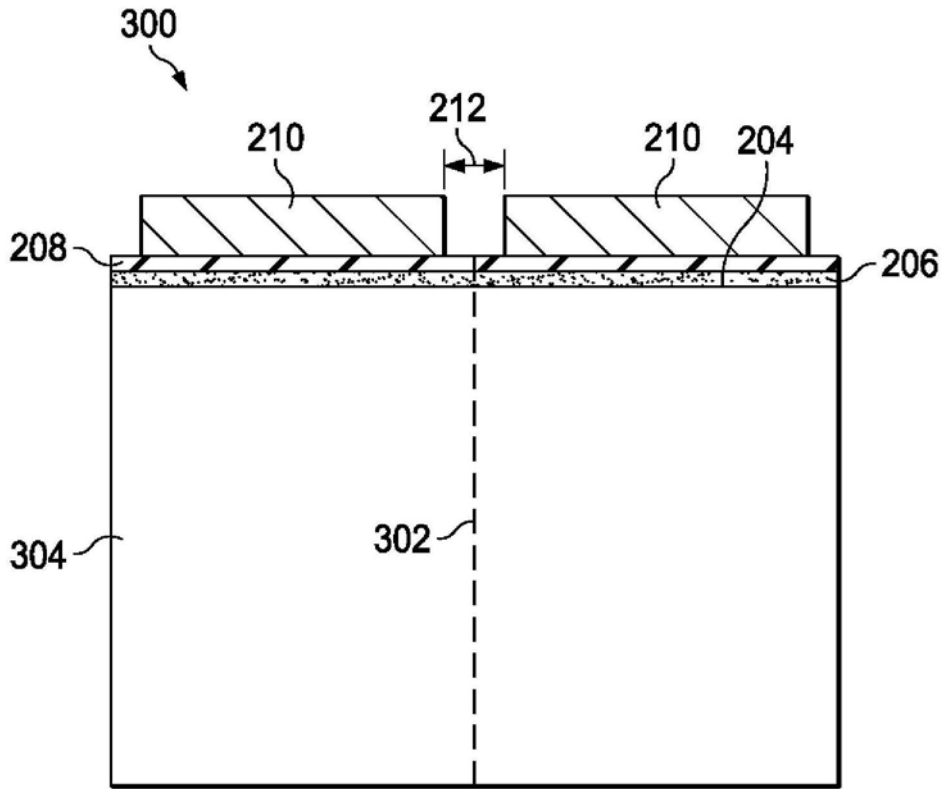


图3B

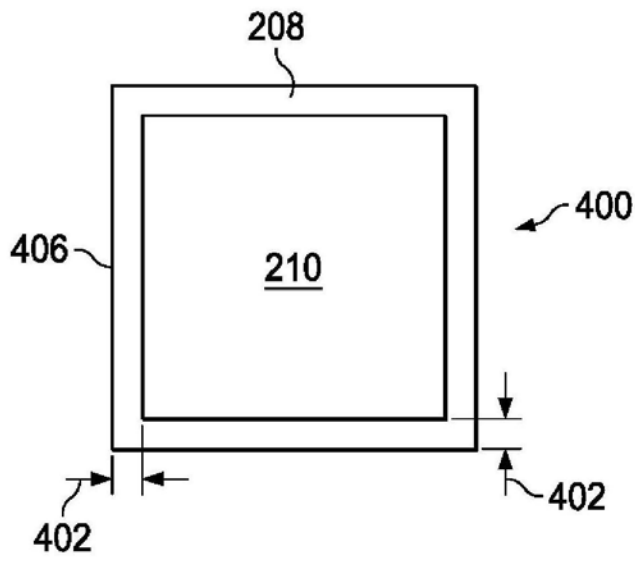


图4A

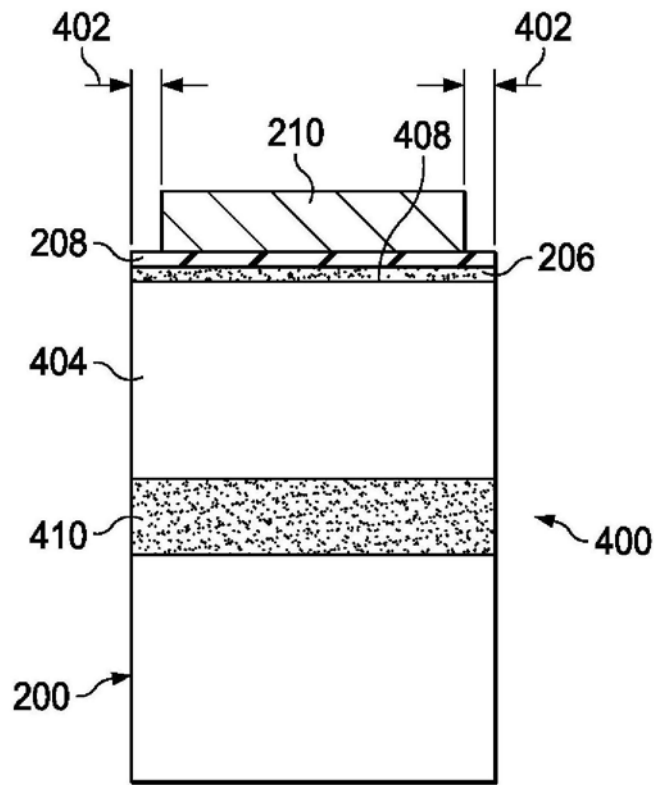


图4B

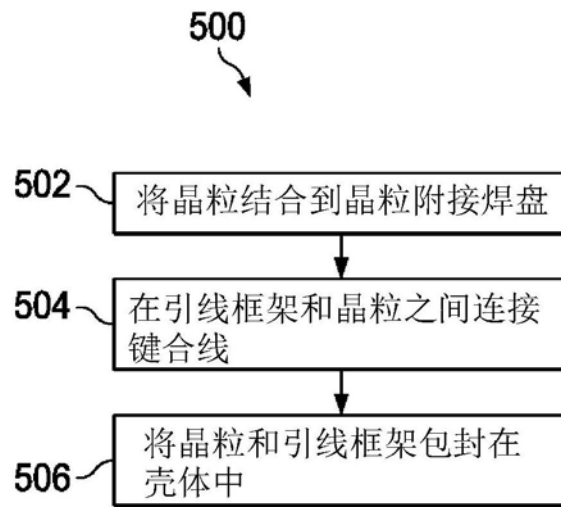


图5

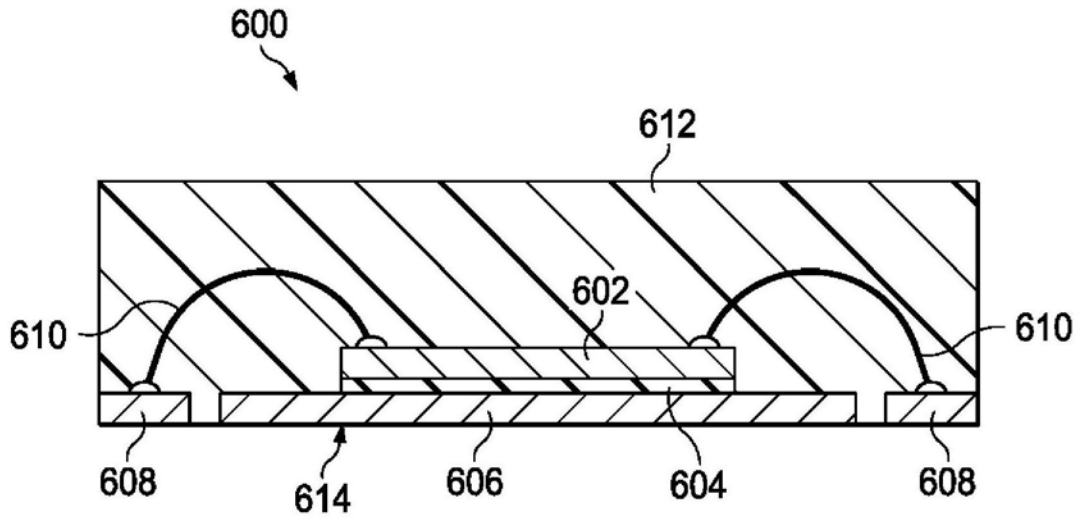


图6