



(12) 发明专利申请

(10) 申请公布号 CN 116381329 A

(43) 申请公布日 2023. 07. 04

(21) 申请号 202310111846.1

(22) 申请日 2023.02.14

(71) 申请人 浙江瑞银电子有限公司

地址 311100 浙江省杭州市余杭区仁和街
道双漾路8号

(72) 发明人 陈高 刘青华 郭明伟 施家健
朱辉 余前永 胡英军 程永福
安宁 唐斌

(74) 专利代理机构 杭州杭诚专利事务所有限公
司 33109

专利代理师 祝欢欢

(51) Int. Cl.

G01R 22/10 (2006.01)

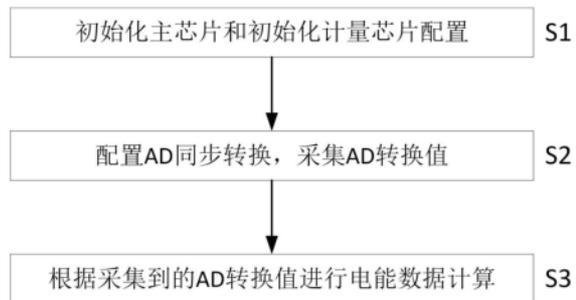
权利要求书1页 说明书5页 附图2页

(54) 发明名称

一种电能计量方法

(57) 摘要

本发明公开了一种电能计量方法,包括以下步骤:S1:初始化主芯片和初始化计量芯片配置;S2:配置AD同步转换,采集AD转换值;S3:根据采集到的AD转换值进行电能数据计算。本发明的一种电能计量方法,通过对计算方法和软件的多方面改进,实现提升电能计量的性能,缩短电能计量的时间。通过本发明电能计量方法的优化,相比于原本的计量过程,减少了10-20%的时间,为提升计量的采样率提供了可能性。



1. 一种电能计量方法,其特征是,包括以下步骤:

S1:初始化主芯片和初始化计量芯片配置;

S2:配置AD同步转换,采集AD转换值;

S3:根据采集到的AD转换值进行电能数据计算。

2. 根据权利要求1所述的一种电能计量方法,其特征是,所述S1中初始化计量芯片配置包括:计量芯片的ADC采样率为25.6KHz。

3. 根据权利要求1所述的一种电能计量方法,其特征是,所述S2中配置AD同步转换具体为:采用6路计量芯片,将6路计量芯片的同步信号绑定在主芯片的一个引脚上,实现一次完成6颗计量芯片同时开启AD功能。

4. 根据权利要求1或2或3所述的一种电能计量方法,其特征是,所述S3具体为:当采集的AD转换值累计到512*8或512*4个点时,触发电能数据计算,所述电能数据计算包括频率计算、瞬时电压电流数据计算、瞬时功率计算和谐波数据计算。

5. 根据权利要求4所述的一种电能计量方法,其特征是,所述频率计算具体为:搜寻过零信号,找到第一个过零信号和最后一个过零信号,计算出第一个过零信号和最后一个过零信号的之间的时间间隔,根据时间间隔、采样点个数和采样周期计算得到频率值。

6. 根据权利要求4所述的一种电能计量方法,其特征是,在进行瞬时功率计算时,使用差值算法进行相位补偿。

7. 根据权利要求4所述的一种电能计量方法,其特征是,在进行电能数据计算时,涉及到的部分乘除法运算改为移位运算。

8. 根据权利要求1所述的一种电能计量方法,其特征是,所述主芯片的型号为HC32F460。

一种电能计量方法

技术领域

[0001] 本发明涉及电力技术领域,尤其是涉及一种电能计量方法。

背景技术

[0002] 电能计量的任务是将用户的瞬时功率精确累加成能量,为发电企业、输配电企业、电力用户之间进行结算提供依据,它的准确与否直接影响三者的利益和交易的合理性。电能计量芯片是电能计量的重要元器件,电能计量芯片总体上包括:模数转换器、电能计量模块、脉冲生成单元、处理器和程序存储器。SOC电能计量芯片从电流和电压通道采样获得的采样信号首先被模数转换器离散化后,输入到电能计量模块,电能计量模块根据处理器的指令,对离散化的数据进行计算,获得有功功率、无功功率和视在功率,这些功率被输入到脉冲生成单元,生成脉冲,脉冲的持续发出实现对电能的计量。目前,若要提升电能计量性能,即计量准确度,一般的方法是更换计量芯片,从硬件上进行更新升级来实现电能计量性能的提升。但当前在计量性能要求越来越高,且芯片性能无法显著提升的情况下,如何更好的优化计量软件算法,提高算法的计算能力及减少计量消耗时间从而实现电能计量性能的提升,是亟需解决的问题。

发明内容

[0003] 本发明是为了克服现有技术的在芯片性能无法显著提升的情况下,如何更好的优化计量软件算法,提高算法的计算能力及减少计量消耗时间从而实现电能计量性能提升的问题,提供一种电能计量方法。

[0004] 为了实现上述目的,本发明采用以下技术方案:

一种电能计量方法,包括以下步骤:S1:初始化主芯片和初始化计量芯片配置;S2:配置AD同步转换,采集AD转换值;S3:根据采集到的AD转换值进行电能数据计算。本发明的一种电能计量方法,通过对计算方法和软件的多方面改进,实现提升电能计量的性能,缩短电能计量的时间。

[0005] 作为本发明的优选方案,所述S1中初始化计量芯片配置包括:计量芯片的ADC采样率为25.6kHz。本发明提高了采样率,通过高速主芯片(主频190MHz)及内部集成dsp算法的功能,可以将计量芯片的采样率提升到25.6kHz,相比原先的6.4kHz和12.8kHz,有效增加了采样的密度,从理论上来说,计量准确度会有一定的提升。

[0006] 作为本发明的优选方案,所述S2中配置AD同步转换具体为:采用6路计量芯片,将6路计量芯片的同步信号绑定在主芯片的一个引脚上,实现一次完成6颗计量芯片同时开启AD功能。本发明采用同步采样计算方式,方案中采用6路计量芯片,将6路的同步信号绑定在一个引脚上,使其可以同时一次完成6颗计量芯片同时开启AD功能,则从芯片侧,认定是同步采样。

[0007] 作为本发明的优选方案,所述S3具体为:当采集的AD转换值累计到512*8或512*4个点时,触发电能数据计算,所述电能数据计算包括频率计算、瞬时电压电流数据计算、瞬

时功率计算和谐波数据计算。采用512*8个点时是160ms的刷新速度,也可以采用512*4个点时是80ms的刷新速度,提高计量的实时反应速度,对于相比128*8或者256*8,误差稳定性和部分型式试验的性能如正反向投切试验有所提高。

[0008] 作为本发明的优选方案,所述频率计算具体为:搜寻过零信号,找到第一个过零信号和最后一个过零信号,计算出第一个过零信号和最后一个过零信号的时间间隔,根据时间间隔、采样点个数和采样周期计算得到频率值。本发明的计算频率方法,搜寻过零信号时,不需要知道每次的过零信号,只需要找到第一个和最后一个过零信号,计算出两者之间的时间后,且知道采样周期多少个点后,获知中间有多少个周期,然后统一算出每个周期的间隔时间,从而得到频率值。该方法可以每相电压和电流减少3-7次的过零计算,如果按照三相表来说,可以从原先的4*6减少到1*6,或者从原先的8*6减少到1*6,大大缩减了搜寻过零点和一些浮点数计算消耗的时间。

[0009] 作为本发明的优选方案,所述在进行瞬时功率计算时,使用差值算法进行相位补偿。本发明采用软件补偿相位误差。计量芯片的相位补偿的精度一般在200ns左右,范围也较小,一般只有5 μ s左右的校准值,而软件算法可以提供最多采样周期的一半的相位补偿,最小则无限制,如果是25.6kHz下的最大校准值是19.53125 μ s,最小值使用0.1ns,在低功率因数下,该补偿值的作用尤为明显。

[0010] 作为本发明的优选方案,所述在进行电能数据计算时,涉及到的部分乘除法运算改为移位运算。在进行电能数据计算时,部分乘除法在软件算法上使用移位的方式可以提高运算速度。计算中大量用到了乘法和除法,乘除实际消耗的时间比加减或移位要大很多,通过分析发现,部分乘除可以用移位代替,然后将多余的部分提交到校准里去,校准的寄存器,不需要单独做乘法或除法,而是计量芯片内部直接计算完,相当于分摊了部分计算量到计量芯片中。

[0011] 作为本发明的优选方案,所述主芯片的型号为HC32F460。主芯片选择HC32F460,包含192kRAM,其中部分是高速内存,用于缓存波形;主频最快到200MHz,带DSP,使部分计算速度更快;芯片引脚可以灵活使用,即UART又SPI,用于在采集波形时,能同时获取6路AD值,减少AD数据采集时间消耗,因为25.6kHz的采样率,每个采样点是39.0625 μ s。

[0012] 因此,本发明具有以下有益效果:本发明的一种电能计量方法,通过对计算方法和软件的多方面改进,实现提升电能计量的性能,缩短电能计量的时间。通过本发明电能计量方法的优化,相比于原本的计量过程,减少了10-20%的时间,为提升计量的采样率提供了可能性。

附图说明

[0013] 图1是本发明的方法流程图;
图2是本发明实施例的方法流程图。

具体实施方式

[0014] 下面结合附图与具体实施方式对本发明做进一步的描述。

[0015] 如图1所示,一种电能计量方法,包括以下步骤:S1:初始化主芯片和初始化计量芯片配置;S2:配置AD同步转换,采集AD转换值;S3:根据采集到的AD转换值进行电能数据计

算。本发明的一种电能计量方法,通过对计算方法和软件的多方面改进,实现提升电能计量的性能,缩短电能计量的时间。

[0016] S1中初始化计量芯片配置包括:计量芯片的ADC采样率为25.6kHz。本发明提高了采样率,通过高速主芯片(主频190MHz)及内部集成dsp算法的功能,可以将计量芯片的采样率提升到25.6kHz,相比原先的6.4kHz和12.8kHz,有效增加了采样的密度,从理论上来说,计量准确度会有一定的提升。

[0017] S2中配置AD同步转换具体为:采用6路计量芯片,将6路计量芯片的同步信号绑定在主芯片的一个引脚上,实现一次完成6颗计量芯片同时开启AD功能。本发明采用同步采样计算方式,减少相位差。方案中采用6路计量芯片,将6路的同步信号绑定在一个引脚上,使其可以同时一次完成6颗计量芯片同时开启AD功能,则从芯片侧,认定是同步采样。

[0018] S3具体为:当采集的AD转换值累计到 $512*8$ 或 $512*4$ 个点时,触发电能数据计算,所述电能数据计算包括频率计算、瞬时电压电流数据计算、瞬时功率计算和谐波数据计算。

[0019] 频率计算具体为:搜寻过零信号,找到第一个过零信号和最后一个过零信号,计算出第一个过零信号和最后一个过零信号的之间的时间间隔,根据时间间隔、采样点个数和采样周期计算得到频率值。本发明的计算频率方法,搜寻过零信号时,不需要知道每次的过零信号,只需要找到第一个和最后一个过零信号,计算出两者之间的时间后,且知道采样周期多少个点后,获知中间有多少个周期,然后统一算出每个周期的间隔时间,从而得到频率值。该方法可以每相电压和电流减少3-7次的过零计算,如果按照三相表来说,可以从原先的 $4*6$ 减少到 $1*6$,或者从原先的 $8*6$ 减少到 $1*6$,大大缩减了搜寻过零点和一些浮点数计算消耗的时间。

[0020] 在进行瞬时功率计算时,使用差值算法进行相位补偿。本发明采用软件补偿相位误差。计量芯片的相位补偿的精度一般在200ns左右,范围也较小,一般只有 $5\mu\text{s}$ 左右的校准值,而软件算法可以提供最多采样周期的一半的相位补偿,最小则无限制,如果是25.6kHz下的最大校准值是 $19.53125\mu\text{s}$,最小值使用 0.1ns ,在低功率因数下,该补偿值的作用尤为明显。

[0021] 在进行电能数据计算时,涉及到的部分乘除法运算改为移位运算。在进行电能数据计算时,部分乘除法在软件算法上使用移位的方式可以提高运算速度。计算中大量用到了乘法和除法,乘除实际消耗的时间比加减或移位要大很多,通过分析发现,部分乘除可以用移位代替,然后将多余的部分提交到校准里去,校准的寄存器,不需要单独做乘法或除法,而是计量芯片内部直接计算完,相当于分摊了部分计算量到计量芯片中。

[0022] 主芯片的型号为HC32F460。主芯片选择HC32F460,包含192kRAM,其中部分是高速内存,用于缓存波形;主频最快到200MHz,带DSP,使部分计算速度更快;芯片引脚可以灵活使用,即UART又SPI,用于在采集波形时,能同时获取6路AD值,减少AD数据采集时间消耗,因为25.6kHz的采样率,每个采样点是 $39.0625\mu\text{s}$ 。

[0023] 如图2所示,为本发明的计量方法流程图。在该实施例中,对本发明的改进创新点做进一步描述。

[0024] 提升计量性能,即计量准确度,一般的方法是更换计量芯片。但在计量性能要求越来越高,且芯片性能无法显著提升的情况下,如何更好的优化计量软件算法,提高算法的计算能力及减少消耗时间,通过优化计算时间后,可以继续增加模拟转数字的周期点,进一步

提升计量性能则显得更加重要。

[0025] 本发明则通过软件提升计算方法提升及优化计算时间。包括：

1. 计算方法优化：

1-1. 通过优化频率计算，确认整周期的点数。

[0026] 通过多次过零信号的计算，按照25.6kHz的采样率，可以单次计算16次的过零信号，使频率计算稳定性更强，精度更高。从而保证整周期的点数更准确，防止因为非整周期引起的误差跳动。

[0027] 1-2. 提高采样率，通过高速主芯片（主频190MHz）及内部集成DSP算法的功能，可以将计量芯片的采样率提升到25.6kHz，相比原先的6.4kHz和12.8kHz，有效增加了采样的密度，从理论上来说，计量准确度会有一定的提升。

[0028] 1-3. 同步采样计算方式，方案中采用6路计量芯片，将6路的同步信号绑定在一个引脚上，使其可以同时一次完成6颗计量芯片同时开启AD功能，则从芯片侧，认定是同步采样。

[0029] 1-4. 软件补偿相位误差，计量芯片的相位补偿的精度一般在200ns左右，范围也较小，一般只有5 μ s左右的校准值，而软件算法可以提供最多采样周期的一半的相位补偿，最小则无限制，如果是25.6kHz下的最大校准值是19.53125 μ s，最小值使用0.1ns，在低功率因数下，该补偿值的作用尤为明显。

[0030] 2. 优化计算时间：

2-1. 计算频率的方法，搜寻过零信号时，不需要知道每次的过零信号，只需要找到第一个和最后一个过零信号，计算出两者之间的时间后，且知道采样周期多少个点后，获知中间有多少个周期，然后统一算出每个周期的间隔时间，从而得到频率值。该方法可以每相电压和电流减少3-7次的过零计算，如果按照三相表来说，可以从原先的4*6减少到1*6，或者从原先的8*6减少到1*6，大大缩减了搜寻过零点和一些浮点数计算消耗的时间。

[0031] 2-2. 计算差值算法：

提前计算一些可变变量，如计算频率时，需要有多多个变量乘除获取到，实际部分变量是可以先在编译前计算好，从而减少计算在实际计算周期中消耗的无用时间。

[0032] 减少循环次数，当多个通道需要计算时，通过一次循环6个通道的方式，减少每个通道单独循环造成的计算时间加长的情况。这样方式只增加了局部变量和代码量，无其他问题。

[0033] 部分乘法使用移位的方式提高速度，计算中大量用到了乘法和除法，乘除实际消耗的时间比加减或移位要大很多，通过分析发现，部分乘除可以用移位代替，然后将多余的部分提交到校准里去，校准的寄存器，不需要单独做乘法或除法，而是计量芯片内部直接计算完，相当于分摊了部分计算量到计量芯片中。

[0034] 减少中间变量使用时乘除，使用在最后一次性乘除。如计算谐波含量时，考虑到分次谐波含量的电压电流会有误差，如果在前面就开始将误差计算进去，然后再后面计算谐波功率时再处理一次，相当于处理了两次，则通过优化代码，只计算一次，就将系数放入了谐波含量中。

[0035] 通过以上的优化，减少了10-20%的时间，为提升计量的采样率提供了可能性。

[0036] 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何

不经过创造性劳动想到的变化或替换,都应涵盖在本发明保护范围之内。

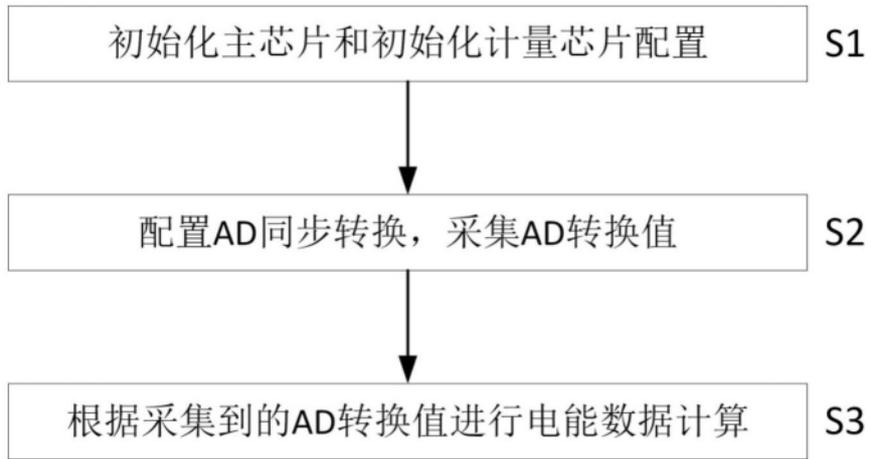


图1

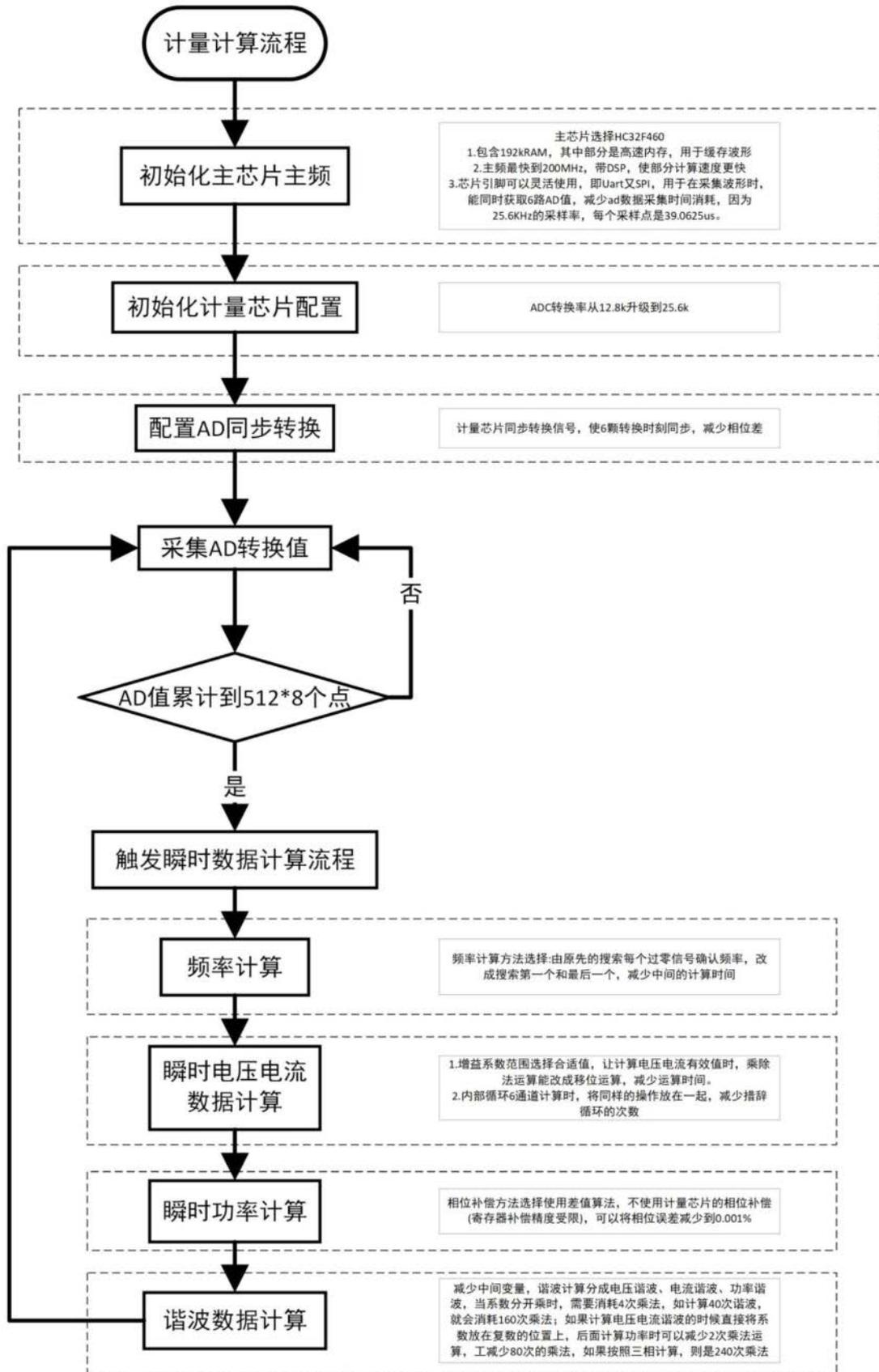


图2