



(12) 发明专利

(10) 授权公告号 CN 1717156 B

(45) 授权公告日 2011.04.06

(21) 申请号 200410097882.4

(22) 申请日 2004.11.30

(30) 优先权数据

190639/2004 2004.06.29 JP

(73) 专利权人 株式会社日立制作所

地址 日本东京

(72) 发明人 宝藏寺裕之 守田俊章 佐佐木洋

(74) 专利代理机构 中国国际贸易促进委员会专利商标事务所 11038

代理人 王永刚

(51) Int. Cl.

H05K 3/34 (2006.01)

H05K 3/00 (2006.01)

(56) 对比文件

US 2004/0043334 A1,2004.03.04, 说明书第 3 页第【0028】段, 第 5 页第【0083】段)、图 4A-4B.

US 6297564 B1,2001.10.02, 说明书第 3 栏第 55 行到第 63 行, 第 4 栏第 45 行到第 66 行、图 2.

WO 2004/026526 A1,2004.04.01, 说明书第 37 页第 32 行到第 39 页第 33 行, 第 51 页第 8 行到

第 12 行、图 3A-3B.

US 6519842 B2,2003.02.18, 说明书第 4 栏第 23 行到第 63 行, 第 5 栏第 21 行到第 7 栏第 49 行、图 1A-7E.

CN 1381889 A,2002.11.27, 说明书第 5 页倒数第 2 行到第 6 页第 12 行、图 3A.

US 5780931 A,1998.07.14, 说明书第 8 栏第 56 行到第 63 行、图 3.

同上.

同上.

CN 1430272 A,2003.07.16, 说明书第 7 页第 22 行到第 9 页第 10 行, 第 10 页第 13 行到第 18 行、图 1, 图 4.

审查员 王兴妍

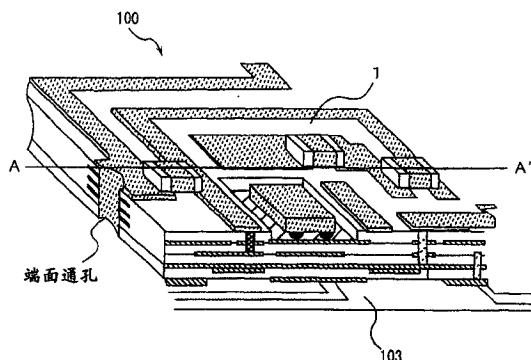
权利要求书 2 页 说明书 13 页 附图 14 页

(54) 发明名称

电子部件的安装方法、半导体模块及半导体器件

(57) 摘要

本发明提供可实现缩小安装面积及薄形化的电子部件的安装方法、半导体模块及半导体器件。本发明的一个课题解决手段是将形成于基板上的电极和形成于电子部件上的电极进行接合的电子部件的安装方法, 所述接合通过凝聚了至少一种金属粒子的金属层来进行接合。而且, 所述金属粒子以平均粒径为 1 ~ 50nm 构成。另外, 最好是构成其厚度为 5 ~ 100 μ m 的金属层。



1. 一种电子部件的安装方法,其特征在于,包括:

向具有在表面上形成了 Au 或 Au 合金金属层的电极的基板上涂敷平均粒径为 1 ~ 50nm 的金属粒子的液体的工序;

在涂敷后进行加热,在所述 Au 或 Au 合金的电极上形成所述金属粒子的凝聚区域的工序;以及

加热后进行冷却,在所述金属粒子的凝聚区域上搭载电子部件,然后以 50 ~ 300℃ 的温度再次进行加热而使所述金属粒子和所述电子部件接合,将所述基板上的布线和所述电子部件电连接的工序。

2. 如权利要求 1 的电子部件的安装方法,其特征在于,所述金属粒子构成厚度为 5 ~ 100 μ m 的金属层。

3. 如权利要求 1 的电子部件的安装方法,其特征在于,所述金属粒子由 Au 或 Au 合金、或者 Ag 或 Ag 合金构成。

4. 如权利要求 1 的电子部件的安装方法,其特征在于,所述金属粒子包含核和在该核的表面上实施镀敷而构成的粒子。

5. 如权利要求 4 的电子部件的安装方法,其特征在于,所述核为 Ni 粒子,在该核的表面上镀敷 Au 或 Au 合金、或者 Ag 或 Ag 合金。

6. 如权利要求 4 的电子部件的安装方法,其特征在于,所述核为 Cu 粒子,在该核的表面上实施 Ni 镀敷,并在其表面层上镀敷 Au 或 Au 合金、或者 Ag 或 Ag 合金。

7. 如权利要求 5 的电子部件的安装方法,其特征在于,作为所述核,取代 Ni 粒子,形成具有在该核的表面上涂敷粒子混合物后、在干燥和接合工序的温度下不产生变形及分解的特性的核。

8. 如权利要求 6 的电子部件的安装方法,其特征在于,作为所述核,取代 Cu 粒子,形成具有在该核的表面上涂敷粒子混合物后、在干燥和接合工序的温度下不产生变形及分解的特性的核。

9. 一种电子部件的安装方法,其特征在于,包括:

在表面上具有电极的基板上形成疏水层的工序;

在所述电极的预定区域中设置除去了所述疏水层的区域的工序;

在除去了所述疏水层的区域中涂敷包含了由 Au 或 Ag 中至少一种金属构成的、平均粒径为 1 ~ 50nm 的金属粒子的液体的工序;

在涂敷后进行加热,从而将所述 Au 或 Au 合金在电极上形成所述金属粒子的凝聚区域的工序;以及

加热后进行冷却,在所述金属粒子的凝聚区域上搭载电子部件,然后以 50 ~ 300℃ 的温度再次进行加热而使所述金属粒子和所述电子部件接合,将所述基板上的电极和所述电子部件电连接的工序。

10. 如权利要求 9 的电子部件的安装方法,其中,所述疏水层包括非晶含氟聚合物,并且非晶含氟聚合物在分子内具有全氟聚醚链和烷氧基硅烷残基或者具有氟代烷基链和烷氧基硅烷残基。

11. 一种电子部件的安装方法,其特征在于,包括:

在基板的一表面侧设置凹部,并且在所述凹部的底面上对凹部涂覆平均粒径为 1 ~

50nm 且包含从 Au、Au 合金、Ag、Ag 合金中选择的至少一种微粒的液体的工序；

涂覆后进行加热，形成所述金属粒子的凝聚区域的工序；以及

加热后进行冷却，在所述金属粒子的凝聚区域上搭载电子部件，然后以 50 ~ 300℃ 的温度再次进行加热而使所述金属粒子和所述电子部件接合，将所述基板上的凹部和所述电子部件电连接的工序。

12. 一种半导体模块，具有包括电极的基板和电子部件，其特征在于，通过权利要求 1 所述的方法来接合所述电极和电子部件。

电子部件的安装方法、半导体模块及半导体器件

技术领域

[0001] 本发明涉及电子部件的安装方法、半导体模块及半导体器件。

背景技术

[0002] 通常,在 PDC(个人数字蜂窝电话)方式的车载电话和携带电话、或 PHS(个人手持电话系统)方式的携带电话所代表的携带通信设备中,装入有高频功率放大器。众所周知,这种高频功率放大器由半导体模块构成,是将多个放大器多级连接的多级式放大器。

[0003] 这种高频功率放大器将一主表面上形成了放大器的半导体芯片搭载在布线基板的一主表面上,将形成于半导体芯片的一主表面上的电极和形成于布线基板的一主表面上的电极用导电性的焊线(wire)进行电连接。

[0004] 这种高频功率放大器例如为将多个场效应晶体管并联连接的结构。作为高频功率放大器的输入部的栅极端子与形成于半导体芯片的一主表面上的芯片侧输入用电极电连接。

[0005] 另一方面,作为高频功率放大器的输出部的漏极端子与形成于半导体芯片的一主表面上的芯片侧输出用电极电连接。芯片侧输入用电极被配置在半导体芯片的一边一侧,芯片侧输出用电极被配置在与半导体芯片的这一边一侧相对的另一边一侧。

[0006] 高频功率放大器的源极端子与形成于与半导体芯片的主表面相反的另一面(背面)上的背面电极电连接。背面电极被固定为基准电位。芯片侧输入用电极朝向半导体芯片的一边,经由输入用焊线与形成于布线基板的主表面上的基板侧输入用电极电连接。芯片侧输出用电极朝向半导体芯片的另一边,经由输出用焊线对形成于布线基板的所述主表面上的基板侧输出用电极进行电连接。

[0007] 具体的半导体模块记载在非专利文献 1(日立评论社发行‘日立评论’1993 年第 4 号、同年 4 月 25 日发行、P12 ~ P26)中。该半导体模块(高频功率放大器用 MOS 功率模块)将功率 MOS 装入为三级,以提高输出。

[0008] 此外,在上述文献中,介绍了各种封装(密封)形态的半导体模块。装入于携带电话中的半导体模块为了小型化而采用金属盖和表面封装方式。

[0009] 采用了这样的金属盖(以下称为帽)和表面封装方式的现有的半导体模块的构造示于图 15。玻璃陶瓷基板 202 通过焊料(未图示)被固定在矩形板状的散热凸缘 201 的主表面(上表面)上。

[0010] 在该基板 202 的主表面(上表面)上,搭载了功率 MOSFET(未图示)等有源部件和电阻、电容器(未图示)等的无源部件。MOSFET 等的有源部件和外部端子通过焊线键合法来连接。

[0011] 此外,在散热凸缘 201 上安装帽 203,以覆盖玻璃陶瓷基板 202 的主表面。在帽 203 的一侧面上设有开口部分,通过该开口部分来安装其内端被固定在玻璃陶瓷基板 202 上的引线 204。从散热凸缘 201 的侧缘起,将表面用散热片 205 以台阶状仅向外突出一段来配置。

[0012] 表面用散热片 205 具有将热传递到封装了高频功率模块 206 的未图示的底架上作用,同时带有接地管脚。散热凸缘 201 通过在设置于玻璃陶瓷基板 202 中的通孔内填充的导体而与玻璃陶瓷基板 202 的主表面的接地布线电连接。

[0013] 专利文献 1(特开平 10-50926 号公报)中,公开了以下散热模块:在电路板的凹部容纳具有散热性的电路部件,通过在电路板的焊区电极上焊接电路部件的焊料突点、以及将这样得到的电路板经由导热部件搭载在主电路板上,而且将电路板的侧面上设置的端子电极焊接在主电路板上的焊区电极上,从而将来自电路部件的发热传递到主电路板来散热。

[0014] 另一方面,在作为被用于逆变器等中的功率半导体器件之一的非绝缘型半导体器件中,固定半导体元件的部件也是半导体器件的电极之一。例如,在将功率晶体管使用 Sn-Pb 类钎焊材料搭载在固定部件(例如铜-二氧化铜复合材料)上的装置中,固定部件(基底材料)也是功率晶体管的集电极。

[0015] 实际运转时流过数安培以上的集电极电流,此时晶体管芯片发热。为了避免该发热引起的特性不稳定和寿命降低,基底材料必须在散热上优良,并且必须可确保钎焊部的可靠性。就确保钎焊部的可靠性来说,需要半导体元件和固定部件的热膨胀率的匹配。

[0016] 即使在绝缘型半导体器件中,为了使半导体元件安全并且稳定地工作,也需要使半导体器件工作时产生的热高效率地散热到封装的外部、以及确保钎焊部的可靠性。

[0017] 为了使上述条件清楚,在专利文献 2(特开平 8-11503 号公报)中,公开了将在贴铜 AlN 基板上搭载了 Si 芯片的组件通过焊料而钎焊在 Mo 构成的支承部件上,并一体化的半导体电流控制器件。在该技术中,贴铜 AlN 基板被钎焊在热膨胀率与其近似的 Mo 支承部件(5.1ppm/°C)上,所以这些部件间的焊料接合部具有优良的可靠性。

[0018] 在专利文献 3(特公平 7-26174 号公报)中,公开了将在氧化铝基板上搭载了晶闸管芯片的组件搭载在由 Al 或 Al 合金中分散了 SiC 陶瓷粉末的复合材料构成的支承部件上的半导体模块器件。在该技术中,氧化铝基板(7.5ppm/°C)被搭载在热膨胀率与其近似的 Al/SiC 复合材料支承部件(2~13ppm/°C)上,所以这些部件间的接合部具有优良的可靠性。

[0019] [非专利文献 1](日立评论社发行‘日立评论’1993 年第 4 号、同年 4 月 25 日发行、P12~P26)

[0020] [专利文献 1] 特开平 10-50926 号公报

[0021] [专利文献 2] 特开平 8-11503 号公报

[0022] [专利文献 3] 特公平 7-26174 号公报

[0023] 现有的半导体模块,如图 15 所示,由散热凸缘 201 和帽 203 构成的半导体模块 206 本体部分的尺寸例如被小型化到长 21mm、宽 10mm、高度 3.7mm。

[0024] 但是,在半导体模块 206 的周围,例如具有长度 2mm 左右的表面用散热片 205。该表面用散热片 205 被分别设置在高功率模块 206 的三边,所以成为进一步缩小安装面积的阻碍。

[0025] 此外,将上述有源部件和外部布线进行连接的键合焊线成为降低半导体模块的高度、即进一步薄形化的阻碍。

[0026] 此外,上述公报中展示模块,所述电路基板和电路部件及电路部件和主基板的

接合都使用 Sn 类钎焊接合,难以在它们的接合温度上设置层次。

[0027] 另一方面,搭载了功率半导体元件的半导体器件,在钎焊材料上使用以 Sn-Pb 共晶材料为首的低熔点的 Sn 类材料,所以不能在高温环境下(例如大于等于 180℃)使用半导体器件。

发明内容

[0028] 本发明提供可以实现安装面积的缩小、薄形化的电子部件的安装方法、半导体模块及半导体器件。

[0029] 而且,本发明提供即使在高温环境下,也不损失长期可靠性的电子部件的安装方法、半导体模块及半导体器件。

[0030] 本发明的一个课题解决方式是一种电子部件的安装方法,将形成于基板上的电极和形成于电子部件上的电极进行接合,所述接合通过凝聚了至少一种金属粒子的金属层来进行接合。而且,最好是所述金属粒子以平均粒径为 1 ~ 50nm 来构成。而且,最好是构成其厚度为 5 ~ 100 μm 的金属层。

[0031] 最好是所述金属粒子由 Au 或 Au 合金、或者 Ag 或 Ag 合金构成。

[0032] 此外,最好是所述金属粒子由核和在该核的表面上实施镀敷而构成。而且,所述核为 Ni 粒子,在该核的表面上镀敷 Au 或 Au 合金、或者 Ag 或 Ag 合金。或者,作为所述核,取代 Ni 粒子,形成为具有在该核的表面上涂敷粒子混合物后、在干燥和接合工序的温度下不产生变形及分解特性的核。或者,所述核为 Cu 粒子,在该核的表面上实施 Ni 镀敷,并在其表面层上镀敷 Au 或 Au 合金、或者 Ag 或 Ag 合金。或者,作为所述核,取代 Cu 粒子,形成为具有在该核的表面上涂敷粒子混合物后、在干燥和接合工序的温度下不产生变形及分解特性的核。

[0033] 此外,本发明的一个课题解决方式包括:向具有在表面上形成了 Au 或 Au 合金金属层的电极的基板上涂敷包含了由 Au 或 Ag 中至少一种金属构成的、平均粒径为 1 ~ 50nm 的金属粒子的液体的工序;在涂敷后进行加热,在所述 Au 或 Au 合金的电极上形成所述金属粒子的凝聚区域的工序;以及加热后进行冷却,从而在所述金属粒子的凝聚区域上搭载电子部件,然后以 50 ~ 300℃ 的温度再次进行加热而使所述金属粒子和所述电子部件接合,将所述基板上的布线和所述电子部件进行电连接的工序。

[0034] 此外,本发明的一个课题解决方式包括:在表面上具有电极的基板上形成疏水层的工序;在所述电极的预定区域中设置除去了所述疏水层的区域的工序;在除去了所述疏水层的区域中涂敷包含了由 Au 或 Ag 中至少一种金属构成的、平均粒径为 1 ~ 50nm 的金属粒子的液体的工序;在涂敷后进行加热,从而将所述 Au 或 Au 合金在电极上形成所述金属粒子的凝聚区域的工序;以及加热后进行冷却,从而在所述金属粒子的凝聚区域上搭载电子部件,然后以 50 ~ 300℃ 的温度再次进行加热而使所述金属粒子和所述电子部件接合,将所述基板上的电极和所述电子部件进行电连接的工序。

[0035] 而且,最好所述疏水层包括非晶含氟聚合物,并且非晶含氟聚合物在分子内具有全氟聚醚链和烷氧基硅烷残基,或具有氟代烷基链和烷氧基硅烷残基,所述疏水层包括非晶含氟聚合物,并且非晶含氟聚合物在分子内具有全氟聚醚链和烷氧基硅烷残基,或具有氟代烷基链和烷氧基硅烷残基。

[0036] 此外,本发明的一个课题解决方式为:在基板的一表面侧设置凹部,同时在所述凹部的底面上形成平均粒径为 $1 \sim 50\text{nm}$ 且从 Au、Au 合金、Ag、Ag 合金中选择的至少一种微粒构成的金属层,并通过所述金属层与设置在电子部件的一个表面侧上的端子连接。

[0037] 此外,本发明的一个课题解决方式为:形成于基板上的电极和形成了电极的电子部件通过凝聚了至少一种金属粒子的金属层而接合。而且,最好是形成于基板上的电极和形成了电极的电子部件通过由 Au 或 Ag 中至少一种金属构成的、平均粒径为 $1 \sim 50\text{nm}$ 的粒子所形成的金属层而接合。

[0038] 而且,本发明的一个课题解决方式是一种半导体模块,具有多个半导体元件通过第一连接材料连接到形成了电极的基板上且该基板通过第二连接材料连接到外部安装基板上的结构,所述第二连接材料是凝聚了 Au 或 Ag 中至少一种金属粒子的金属层。而且,最好是所述第二连接材料是以 Sn 作为主体的焊料和无铅焊料的二者之一。

[0039] 而且,本发明的一个课题解决方式是形成一种半导体器件,形成于基板表面上的电极和表面上形成了电极的电子部件通过由 Au 或 Ag 中至少一种金属构成的、平均粒径为 $1 \sim 50\text{nm}$ 的金属粒子和 $1 \sim 100 \mu\text{m}$ 的金属粒子所构成的层而接合。而且,最好是形成一种半导体器件,平均粒径为 $1 \sim 100 \mu\text{m}$ 的金属粒子通过在镍粒子表面上形成 Au 或 Au 合金层而构成,或者平均粒径为 $1 \sim 100 \mu\text{m}$ 的粒子表面上结合有平均粒径为 $1 \sim 50\text{nm}$ 的微粒。

[0040] 根据本发明,可以提供能够实现安装面积的缩小、薄形化的电子部件的安装方法、半导体模块及半导体器件。

[0041] 此外,根据本发明,可以提供即使在高温环境下,也不损失长期可靠性的电子部件的安装方法、半导体模块及半导体器件。

附图说明

[0042] 图 1 是表示实施例 1 的半导体模块结构的概略图。

[0043] 图 2 是表示实施例 1 的半导体模块的局部详细构造的详细图。

[0044] 图 3 是图 2 的 MOSFET 元件和基板 1 的接合部的放大图。

[0045] 图 4 是从对玻璃陶瓷基板的 MOSFET 搭载至对玻璃陶瓷基板的电路板的搭载的制造流程。

[0046] 图 5 是 MOSFET 元件和基板 1 的接合部的放大图。

[0047] 图 6 是表示一例将凝聚层用作接合层的半导体元件的纵剖面图。

[0048] 图 7 是对玻璃陶瓷基板的 MOSFET 搭载流程。

[0049] 图 8 是采用本实施例的半导体模块的携带电话的电路方框图。

[0050] 图 9 是表示本发明实施例之一的绝缘型半导体器件构造的图。

[0051] 图 10 表示图 9 所示的本发明绝缘型半导体器件的局部装配部。

[0052] 图 11 是说明陶瓷绝缘基板的细节的平面图和剖面图。

[0053] 图 12 是本实施例绝缘型半导体器件的电路的说明图。

[0054] 图 13 是表示本发明另一实施例的绝缘布线基板的概略图。

[0055] 图 14 是表示本发明又一实施例的绝缘布线基板的概略图。

[0056] 图 15 是表示以往例的图。

[0057] 图 16 是本发明另一实施例的绝缘型半导体器件的局部装配部概略图。

- [0058] 图 17 是图 16 的半导体元件和端子及布线接合部的放大图。
- [0059] 图 18 是元件和基板的接合部放大图。
- [0060] 图 19 是元件和基板的接合部的另一实施例的放大图。
- [0061] 图 20 是表示本发明另一实施例的立体图和剖面概略图。
- [0062] 图 21 是对有机多层基板的元件搭载流程图。

具体实施方式

[0063] 以下,参照附图来说明本发明的实施方式。

[0064] (实施例 1)

[0065] 图 1 是表示本发明一实施例的半导体模块 100 的结构概略图,图 2 是沿图 1 的 A-A' 线的纵剖面图。本实施例的半导体模块的厚度约 0.45mm。

[0066] 在图 1 及图 2 中,玻璃陶瓷制的基板 1 为多层构造,在层间形成传输布线 107 并形成有电容器、电阻、电感器等的无源元件。此外,在基板 1 中,形成用于安装用半导体材料构成的 MOSFET 元件 101 的凹部 102。

[0067] 基板 1 被安装在电路板 103 上。Au 突点 104 用于将 MOSFET 元件 101 和基板 1 电连接,由平均粒径 5nm 的粒子构成。电极 108 形成于电路板 103 上,通过 Sn 类焊料 106 与基板 1 电连接。在基板 1 上,电容器、螺线管、电阻等无源部件 111 通过金属焊料(未图示)来搭载。环氧树脂 110 覆盖被搭载在基板 1 上的电容器、螺线管、电阻等无源部件 111 及 MOSFET 元件 101。

[0068] 图 3 是图 2 的 MOSFET 元件和基板 1 的接合部的放大图,即,是表 Au 突点 104 的接合部细节的图。Au 突点 104 由平均粒径 5nm 的粒子构成,覆盖电极 501。由 Au 覆盖了形成于基板 1 上的表面的 Ni 制电极 501 在基板 1 内部与布线 107、106 连接。MOSFET 上形成的电极 502 的表面被 Au 覆盖。

[0069] 再有,本实施例的半导体模块指 MOSFET 元件 101、安装了 MOSFET 元件 101 的基板 1、基板 1 上搭载的电容器、螺线管、电阻等的无源部件 111、以及为覆盖基板 1 上搭载的无源部件 111 及 MOSFET 元件 101 而形成的环氧树脂 110 所构成的集合体。

[0070] 下面,参照图 1 和图 2 来说明有关本实施例的半导体模块的制造方法。

[0071] 首先,制备通过烧结法而形成了传输布线及所述无源部件的多层构造的玻璃陶瓷基板 1(厚度 0.30mm)。在玻璃陶瓷基板 1 中,在玻璃陶瓷基板 1 的形成加工时同时形成其尺寸为可安装 MOSFET 程度的凹部 102(图 2)。

[0072] 在凹部 102 的 MOSFET 搭载面上形成电极,其表面被镀敷 Au。在搭载了电容器、螺线管、电阻等无源部件 111 一侧的表面上形成电极,以应对电容器、螺线管、电阻等的部件搭载。

[0073] 下面,参照图 4,说明从对玻璃陶瓷基板 1 的 MOSFET 搭载至对玻璃陶瓷基板 1 的电路板的搭载的制造流程。

[0074] 首先,在玻璃陶瓷基板 1 的形成了凹部 102 的表面上,在形成了 Au 薄膜的 Ni 电极上使用喷墨法来涂敷包含了平均粒径 5nm 的 Au 粒子的溶液(图 4(a)、图 4(b))。然后进行干燥,使 Au 粒子形成的凸状电极(突点)形成在 Ni 电极上(c)。在干燥时,也可以施加 30°C~80°C 左右的热。

[0075] 使 MOSFET 配置在该 Au 突点上,在上述玻璃陶瓷基板的凹部中连接 MOSFET (c)、(e)。此时将 80℃ 左右的热施加 60 分钟。接着,在玻璃陶瓷基板上的预定位置上通过包含 90wt% 的 Pb、10wt% 的 Sn 的膏状焊料来配置电容器、螺线管、电阻等的无源部件。与将 MOSFET 搭载后的氧化铝基板搭载在电路板上时使用的 Sn 为主体的膏状焊料相比,以 Pb 为主体的膏状焊料的熔点高。

[0076] 接着,在 330℃ 左右的温度下焊接安装电容器、螺线管、电阻等的无源部件 111 (g)。接着,在玻璃陶瓷基板 1 上搭载的电容器、螺线管、电阻等的无源部件 111 上,使用预定的模具来流入环氧树脂 110,保持该状态在 120℃ 左右的高温下使环氧树脂 110 固化。

[0077] 接着,在与玻璃陶瓷基板 1 的电路板搭载部对应的电极上,丝网印刷 Sn 类焊料膏。此时的 Sn 类焊料膏的厚度约为 500 μm。接着,在印刷了 Sn 类焊料膏的电路板 103 上,进行定位配置,以使搭载了 MOSFET 的玻璃陶瓷基板 1 位于预定的位置,然后,使其通过峰值温度为 250℃ 的回流炉 (h)。由此,结束对搭载了 MOSFET 的玻璃陶瓷基板 1 的电路板 103 的搭载,完成本实施例的高频功率模块 (i)。

[0078] 在本实施例中,电容器、螺线管、电阻等的无源部件 111 的搭载中使用的膏状焊料是主成分为 Pb 的焊料,其熔点比 Sn 类焊料高,所以在玻璃陶瓷基板 1 的搭载时没有再熔融。

[0079] 不使用 Pb 主体的焊料,与 MOSFET 搭载同样,使用 Au 纳米粒子层进行连接也可以。这种情况下,MOSFET 和无源部件 111 同时进行搭载。再有,高频功率模块与同一电路板 103 上搭载的其他任何部件相比,最好是其高度低。

[0080] 再有,在搭载了 MOSFET 的玻璃陶瓷基板 1 的凹部 102 中,为了避免机械撞击和湿气等为原因的化学变化而保护 MOSFET,最好是填充树脂。

[0081] 此外,图 1 和图 4 是本发明的一实施例,各元件的配置不限于此。

[0082] 此外,MOSFET 这样的有源部件也可以搭载多个。

[0083] 在本实施例中,也可以使用氧化铝制、氮化铝制、玻璃制、以及有机材料制的多层布线基板来取代玻璃陶瓷基板 1。此外,在本实施例中,也可以在基板的集成电路元件搭载部中设置凹部 102。而且,也可以是覆盖金属和树脂制的盖来取代环氧树脂的构造。

[0084] 由 Au 纳米粒子构成的突点也可以形成在 MOSFET 那样的集成电路元件上的电极上。这种情况下,Au 纳米粒子凝聚层为图 5 所示的形状。图 5 是表示 MOSFET 元件和基板 1 的接合部的放大图,即是表示 Au 突点 104 的接合部细节的图。

[0085] Au 突点 104 由平均粒径 5nm 的粒子构成。Ni 制电极 501 形成在基板 1 上,其表面被 Au 覆盖,在基板 1 内部与布线 107、106 连接。MOSFET 上形成的电极 502 的表面被 Au 覆盖。Au 突点 104 形成为覆盖电极 502。

[0086] 如以上说明,本发明是应用了将 Au 纳米粒子凝聚在 Au 电极上的新的自然现象的安装技术。将该凝聚层作为接合层来应用。此时,由于在将 MOSFET 这样的半导体元件搭载在基板上时可不附加载荷进行接合,所以还可以对形成了用于构成半导体元件的电子电路的布线的区域(有源区域)上的电极进行接合。

[0087] 图 6 是表示其一例的图,在半导体元件 602 的有源区域整体面上形成表面为 Au 的电极焊盘 604,通过 Au 纳米粒子形成的突点 606,将基板 608 上形成的表面与 Au 的电极焊盘 610 连接。Au 纳米粒子的突点形成、以及半导体元件和基板的连接按与上述同样的方法

进行。

[0088] 因此,可将以往设置在有源区域之外的接合用电极设置在有源区域上,可以提供半导体元件的小型化、安装面积缩小、薄形的半导体器件和电子装置。而且,不产生接合损伤。因而可大幅度地提高生产合格率。此外,在本发明的纳米粒子接合法中,构成了接合层的纳米粒子层呈现固体金属或固体金属合金的性质,与 Au 和 Ag 同样具有高熔点。因而接合层在上述接合温度下没有再熔融。因此,如本实施例那样,即使在将玻璃陶瓷基板 1 搭载在电路板 103 上时使用高熔点的焊料,也没有再熔融。在通过镀敷突点、柱状突点法形成的 Au 突点的固相接合中,在接合时需要施加机械的外力(加压、超声波振动)。对元件的有源区域上的接合因产生键合损伤而不能进行。

[0089] 而在本实施例中,在将玻璃陶瓷基板 1 搭载在电路板 103 上时使用了高熔点的焊料,但这里也可以使用纳米粒子凝聚层。如果将玻璃陶瓷基板 1 搭载在电路板 103 上的二次安装时的部件为本发明的纳米粒子凝聚层,则可在 80℃左右的低温下进行连接,因而不必担心将 MOSFET 等元件搭载在基板上的焊料的再熔融,作为一次安装用的焊料,也可使用低熔点的焊料,所以材料的选择范围广。

[0090] 以往,在使用无铅焊料的情况下,难以使二次安装的安装温度达到无铅焊料的熔点以下,存在二次安装时的再熔融的课题,而通过将本发明的纳米粒子凝聚层用作二次安装用的连接材料,没有二次安装时的再熔融,可以采用无铅焊料作为一次安装用的焊料。

[0091] 再有,元件的对基板的安装方式不限于本实施例中说明的倒装片构造,也可以为用焊线键合等来连接元件和基板的构造。此外,在一次安装时的连接材料和二次安装时的连接材料两者中都可以采用本发明的纳米粒子凝聚层。这种情况下,由于可在低温下进行连接,所以可以抑制对基板和元件等部件的热变形。此外,纳米粒子凝聚层在抗腐蚀性上也优良,可以获得连接可靠性高的半导体器件。

[0092] 这样,本发明的纳米粒子凝聚层可应用于电子电路装置中使用的连接部件。此外,可采用本发明的半导体器件涉及高频模块、多芯片模块(封装上的系统)、网格焊球阵列、片上安装等多个领域。

[0093] (实施例 2)

[0094] 参照图 1 和图 2 来说明本实施例的半导体模块的制造方法。

[0095] 首先,制备通过烧结法而形成了传输布线及所述无源部件的多层构造的玻璃陶瓷基板 1(厚度 0.30mm)。在玻璃陶瓷基板 1 中,在玻璃陶瓷基板 1 的形成加工时同时形成其尺寸为可安装 MOSFET 程度的凹部 102。

[0096] 凹部 102 的深度为 MOSFET 搭载后 MOSFET 的背面与玻璃陶瓷基板 1 的 MOSFET 搭载侧的表面相同的高度的尺寸。在凹部 102 的 MOSFET 搭载面上形成金属布线,表面被镀敷 Au。在搭载了电容器、螺线管、电阻等的无源部件 111 一侧的表面上形成有电极布线,以应对电容器、螺线管、电阻等的无源部件 111 的搭载。

[0097] 下面,参照图 7 的玻璃陶瓷基板凹部 102 的放大概略图,说明对玻璃陶瓷基板 1 的 MOSFET 搭载流程。

[0098] 首先,在玻璃陶瓷基板 1 的凹部 102 的 MOSFET 搭载面上形成疏水膜。疏水膜例如由非晶含氟聚合物构成,非晶含氟聚合物使用在分子内具有全氟聚醚链和烷氧基硅烷残基或具有氟代烷基链和烷氧基硅烷残基的非晶含氟聚合物。

[0099] 接着,通过激光曝光法来剥离在形成了玻璃陶瓷基板 1 的凹部 102 的 MOSFET 搭载面的表面上表层覆盖了 Au 的 Ni 电极 501 上的疏水膜,仅使表层覆盖了 Au 的 Ni 电极上形成亲水区 (a)。

[0100] 接着,使用喷墨法涂敷包含了平均粒径 5nm 的 Au 粒子的溶液 (b)。然后进行干燥,使 Au 粒子形成的凸状电极 104(突点)形成在 Ni 电极 501 上。在干燥时,也可以施加 30℃~80℃左右的热 (c)。在该 Au 突点上配置 MOSFET,在上述玻璃陶瓷基板 1 的凹部 102 中连接 MOSFET。此时将 80℃左右的热施加 60 分钟,搭载 MOSFET 元件 101 (d)。

[0101] 直至无源部件 111、及玻璃陶瓷基板 1 的对电路板 103 的搭载的制造流程与实施例 1 同样地进行,从而完成本实施例的高频功率模块。再有,在本实施例中,也可以使用氧化铝制、氮化铝制、玻璃制、以及有机材料制的多层布线基板来取代玻璃陶瓷基板 1。此外,在本实施例中,也可以在基板的集成电路元件搭载部中设置凹部 102。而且,也可以是覆盖金属和树脂制的盖来取代环氧树脂的构造。

[0102] 由 Au 纳米粒子构成的突点也可以形成在 MOSFET 那样的集成电路元件上的电极上。

[0103] 如以上说明,本实施例是使用疏水膜而使 Au 纳米粒子局部地凝聚,短时间内形成接合层的例子。因而在电子装置中,除了小型化、接合部的无损伤导致的生产合格率提高以外,还具有生产时间缩短带来的生产率提高的效果。

[0104] (实施例 3)

[0105] 在本实施例中,将实施例 1 和实施例 2 的 Au 制突点置换为 Ag 制突点。以上说明的各实施例可应用于蜂窝电话机等的发送部中使用的高频功率放大装置的制造。

[0106] 图 8 是应用了本实施例的半导体模块的携带电话的电路方框图。从麦克风输入的声音信号在混合器 12 中被变换为来自发送器 14 的高频信号,通过作为功率放大器的绝缘型半导体器件 16 (MOSFET)、天线共用器 18 而从天线 20 被作为电波发射。

[0107] 发送功率通过耦合器 22 来监视,通过将监视输出反馈到作为功率放大器的绝缘型半导体器件 16 而保持恒定。在该携带电话中使用 800~1000MHz 频带的电波。以上,将本发明的实施例与高频功率放大器相关联进行了说明,但本发明的半导体模块 100 不限于实施例记载的范围。天线 20 接收的信号通过高频接收部 22、声音处理装置 24 被提供到扬声器 26。

[0108] (实施例 4)

[0109] 图 9 是表示本发明的实施例之一的绝缘型半导体器件的构造图。图 9(a) 是上表面图,图 9(b) 是图 9(a) 的 A-A' 部的剖面图。在将半导体元件 (MOSFET) 301 焊接搭载在陶瓷绝缘基板 302 上,将陶瓷绝缘基板 302 焊接搭载在基材 303 上后,设置环氧类树脂外壳 304、键合焊线 305、环氧类树脂盖 306,在同一外壳内填充硅酮凝胶树脂 307。

[0110] 这里,基材 303 上的陶瓷绝缘基板 302 被平均粒径 5nm 的 Au 粒子构成的接合层 308(厚度 100 μm) 接合,在陶瓷绝缘板 302 的铜板 202a 上 8 个 Si 构成的 MOSFET 元件(尺寸为 7mm×7mm×0.4mm) 301 被平均粒径 5nm 的 Au 粒子构成的接合层 309(厚度 30 μm) 接合。

[0111] 首先,Au 纳米粒子构成的接合层 308 和 309 产生的接合,首先,是在陶瓷绝缘板 302 的铜板 302a(实施了 Ni 镀敷)上、以及基材 303 上涂敷包含了平均粒径 5nm 的 Au 粒

子的溶液。

[0112] 然后进行干燥,使形成了 Au 粒子的接合层分别形成在铜板 302a(实施了 Ni 镀敷)上和基材 303 上。在进行干燥时,也可以施加 30℃至 80℃左右的热。

[0113] 在该 Au 接合层上配置并连接半导体元件 301、以及陶瓷绝缘板 302。此时将 80℃左右的热施加 60 分钟。

[0114] 在各元件 301 上形成的栅极电极、发射极电极等和绝缘基板上形成的电极 302、环氧类树脂外壳 304 上预先安装的端子 310 间,使用直径 300 μm 的 Al 线 305 通过超声波接合法进行焊线键合。311 是温度检测用热敏电阻元件,用 Sn-3wt%、Ag-0.5wt% 的 Cu 焊料 309 焊接安装,将电极 302 和端子 310 之间用直径 300 μm 的 Al 线 305 进行焊线键合,连接到外部。

[0115] 再有,环氧类树脂外壳 304 和基材 303 之间使用硅酮粘结树脂(未图示)来固定。在环氧类树脂盖 306 的内壁部中设有凹部 306',在端子 210 中设有孔 210',以安装用于将绝缘型半导体器件 1000 与外部电路连接的螺钉(未图示)。端子 210 是预先冲切为预定形状,在成形的铜板中实施了 Ni 镀敷的端子,被安装在环氧类树脂外壳 220 上。

[0116] 图 10 表示图 9 所示的本发明绝缘型半导体器件的局部装配部,将陶瓷基板和半导体元件搭载在作为基材的复合材 303 上,基材 303 的尺寸为 74mm×43mm×3mm,在周边部设有安装孔(直径 5.6mm)303A。基材由 Cu 构成,在其表面上实施厚度为 203 μm 的 Ni 镀敷。

[0117] 在基材 303 上通过 Au 纳米粒子层来搭载陶瓷绝缘基板 302,然后在陶瓷基板 302 上通过 Au 纳米粒子层来搭载 MOSFET 元件 301。此外,在基材 303 上以对应于陶瓷绝缘基板 302 搭载区域来施加疏水膜 322,防止 Au 纳米粒子含有液涂敷时的溶液流动。

[0118] 而且,在陶瓷绝缘基板 302 上,以对应于 MOSFET 元件 301 的搭载区域来施加疏水膜 321,防止 Au 纳米粒子含有液涂敷时的溶液流动。再有,该绝缘型半导体器件 1000 为 100V、400A 级的半导体器件。

[0119] 图 11 是说明陶瓷绝缘基板的细节的平面及剖面图。陶瓷绝缘基板 302 是在具有尺寸为 50mm×30mm×0.6mm 的 AlN 烧结体(热膨胀系数 4.3ppm/℃,热导率 160W/m·K)220 的两面上,通过 Ag-Cu 类焊接材料(未图示,厚度 20 μm)分别接合厚度 300 μm 的 Cu-Cu₂O 复合材料板 302a(兼用漏极电极)、302b(兼用源极电极)、302c(用于搭载热敏电阻)、以及厚度 250 μm 的 Cu-Cu₂O 复合材料板 302d。

[0120] 在布线材料中使用 Cu-Cu₂O 复合材料的原因是,实现与 AlN 烧结体的热膨胀系数的匹配,确保长期可靠性。再有,在 Cu-Cu₂O 复合材料板 302a、302b、302c、及 302d 的表面上实施厚度 2 μm 的 Ni 镀敷(未图示)。此外,作为 AlN 烧结体 302 的代替物,可以使用氮化硅烧结体(热膨胀系数 3.1ppm/℃,热导率 120W/m·K)。

[0121] 图 12 是说明本实施例的绝缘型半导体器件的电路图。四个并联配置的 MOSFET 元件 301 的块 1001 被串联连接,从预定的位置引出输入端子 Ain、输出端子 Aout 等。此外,用于检测该电路工作时的温度的热敏电阻 211 被独立配置在绝缘型半导体器件 1000 内。

[0122] 如以上说明,本发明的实施例通过 Au 纳米粒子构成的接合层,可在低温下将半导体元件、电路基板搭载在目标基板上。因而可以降低高温下接合情况那样的电路基板变形、以及接合后的接合层中产生的残留应力,可以提高作为半导体器件的可靠性。

[0123] 此外,在本发明的实施例的纳米粒子接合法中,构成接合层的纳米粒子层作为主

体材料起作用。因而接合层在上述接合温度下没有再熔融。因此,可以应用于搭载了在碳化硅和氮化镓等的高温环境下可动作的半导体元件的半导体器件。

[0124] 而且,本发明的实施例使用了将纳米等级的金属粒子凝聚在电极上的新的自然现象的安装方法。在通过该凝聚层将半导体元件和布线基板进行接合时,可在低温下、并且不附加载荷地进行接合,所以不产生接合损伤,可以大幅度地提高制品可靠性和生产合格率。

[0125] 此外,由于可实现低负载接合,所以可对形成了半导体元件的布线的区域进行接合。因而可以缩小半导体元件面积,所以可以提供小型电子装置。

[0126] 接合后的金属粒子凝聚层(接合层)作为构成接合层的金属粒子材料的主体材料起作用。因此,在本发明的实施例中将搭载了半导体元件的电子部件搭载在电路板上时,即使使用 Sn、或 Pb 为主体的焊料,上述接合层也不产生再熔融。由此,可以提高生产合格率。

[0127] (实施例 5)

[0128] 图 13 是在构成 IGBT 的半导体元件的发射极电极上安装了由具有应力缓冲效应的金属构成的板的绝缘布线基板的概略图。IGBT 在 IGBT 芯片 132 的发射极电极上通过 Au 纳米粒子而设有应力缓冲板 134。应力缓冲板 134 的材质由 Cu、Cu-Cu₂O 复合材料、Cu-Mo 复合材料、Cu-W 复合材料、Cu-殷钢-Cu 叠层材料、Cu-C 复合材料等构成。最好是在应力缓冲材料 134 的表面上实施 Ni 镀敷。此外,其厚度最好在 0.05mm ~ 0.1mm 左右的范围。应力缓冲板 134 按与上述同样的方法来接合。

[0129] 键合焊线 136 的材质可以采用纯 Al、Al-Si、掺 Ni 的 Al-Si 等。在该构造中,应力缓冲材料 134 因在低温下被接合而与 Si 构成的 IGBT 芯片 132 之间的变形小。此外,在将接合了应力缓冲板 134 的 IGBT 芯片 132 经由 Sn 类焊料装载在布线基板 138 上时,作为芯片 132 和应力缓冲板 134 之间的接合层的 Au 纳米粒子层没有再熔融。而且,通过在应力缓冲板 134 上进行焊线键合,使 Al 引线材料和 Si 芯片间产生的热变形缓和,所以键合焊线的连接寿命提高。

[0130] 图 14 是安装了由 SiC 构成的半导体元件的绝缘布线基板的概略图。半导体元件 142 经由 Au 纳米粒子层而被安装在绝缘布线基板 144 上。键合焊线 146 将半导体芯片 142 和布线 148 之间进行连接。在该构造中,由于半导体芯片 142 在低温下进行接合,所以与 SiC 构成的半导体元件芯片 142 之间产生的残留变形小。此外,即使在温度为 200℃左右的高温环境下,作为芯片和布线板间的接合层的 Au 纳米粒子层也没有再熔融。

[0131] (实施例 6)

[0132] 图 16 是表示采用了本发明的非绝缘型半导体器件的另一个实施例的图。

[0133] 在本实施例中,半导体元件 401 和陶瓷绝缘基板 403 通过平均粒径 5nm 的 Au 粒子构成的接合层来接合。半导体元件的发射极电极也经由接合端子 431,通过 Au 粒子层来连接在陶瓷绝缘基板上形成的实施了表面镀敷 Au 和 Ni 的铜布线 402b。

[0134] 图 17 是表示图 16 的半导体元件装载部分的剖面放大概略图的图。连接用端子 431 采用对铜板实施 Ni 镀敷,并对其表面进行金镀敷的端子,在绝缘基板的布线 402a 上装载半导体元件 401 后,将平均粒径 5nm 的 Au 粒子含有液涂敷在半导体元件的发射极电极(上侧)上。而且,用绝缘基板 402 上形成的铜布线图形对表面进行 Ni 镀敷处理,进而在通过端子 431 而与半导体元件的发射极电极连接的部分,在进行了 Au 镀敷处理的布线 402b 的 Au 镀敷部分上涂敷 Au 粒子含有液。在对这些半导体元件和绝缘基板上的布线上涂敷的

Au 含有液进行干燥,并形成金粒子构成的电极部分后,通过将连接用端子 431 装载在这种金粒子构成的电极上部上进行 60 分钟的 80℃ 左右的加热,从而完成半导体元件 301 和布线 402b 的连接。在绝缘型半导体器件中,由于不仅在集电极中而且还在发射极电极部分中流过大电流,所以通过采用布线宽度宽的连接端子 431,可以进一步提高发射极侧的连接可靠性。

[0135] (实施例 7)

[0136] 本实施例说明采用在实施例 1 中使用的接合层的另一形态的例子。再有,作为 MOSFET 元件和基板 1 的接合层的 Au 突点 104 以外的结构、模块的制造方法与实施例 1 相同。

[0137] 图 18 是图 2 的 MOSFET 元件和基板 1 的接合部的放大图,表示 Au 突点 104 的接合部细节。Au 突点 104 由体积比为 5 : 1 的平均粒径 5nm 和平均粒径 20 μ m 组成的粒子的混合物构成,覆盖电极 501。被 Au 覆盖了形成于基板 1 上的表面的 Ni 制电极 501 在基板 1 内部与布线 107、106 连接。MOSFET 上形成的电极 502 的表面被 Au 覆盖。在本实施例中,将由具有不同的平均粒径的粒子构成的层用作接合层。这里,作为接合层,最好是由 1 至 50nm 的微粒和 1 至 100 μ m 的金属微粒构成的层。

[0138] 此外,本实施例的由 Au 粒子构成的突点也可以形成在 MOSFET 这样的集成电路元件上的电极上。这种情况下,Au 纳米粒子凝聚层为图 18 那样的形状。图 19 是表示将 MOSFET 元件和基板 1 的接合部放大,即 Au 突点 104 的接合部细节的图。Au 突点 104 是由各体积比为 5 : 1 的平均粒径 5nm 和平均粒径 20 μ m 组成的混合物粒子构成的 Au 突点,Ni 制电极 501 形成在基板 1 上,其表面被 Au 覆盖,在基板 1 内部与布线 106、107 连接。MOSFET 上形成的电极 502 的表面被 Au 覆盖。Au 突点 104 以覆盖电极 502 而形成。

[0139] 在本实施例中,平均粒径为 1 至 50nm 的微粒具有在其熔点以下的温度进行凝聚的性质。因此,通过与粒径大到 1 至 100 μ m 的金属粒子进行配合,与仅用微粒来形成的情况相比,可形成厚的凝聚层。在电子部件和装载它的基板的热膨胀系数极大不同的情况下,如果该接合层厚,则因热膨胀系数的不同而产生的热应力在接合部分被缓和,可提高接合部分的可靠性。

[0140] 而且在涂敷时,通过与粒径大到 1 至 100 μ m 的金属粒子进行配合,可形成厚的涂敷层,所以难以造成接合层形成时的缺陷,可进一步提高接合部的寿命。此外,用于接合的基板电极表面和电子部件电极表面因形成于内层的布线的影响而有凹凸,在接合层薄时,在基板上的电极和电子部件的电极间有产生未接合部的危险。而且,形成于基板上的电极和电子部件的电极受到基板和电子部件制造中的布线形成或热处理等工序的影响而变形,各自的电极从同一平面上稍稍产生偏移。因此,在基板上的电极和电子部件的电极的连接中高度低的电极有可能未进行连接。因此,通过将平均粒径为 1 至 50nm 的微粒和平均粒径为 1 至 100 μ m 的粒子混合使用,可通过配合平均粒径大的金属粒子来进行仅用微粒而难以形成厚的接合层的涂敷、形成,不易造成未连接和连接部的缺陷。

[0141] 作为 1 至 50nm 的微粒,可以采用从金、银、铜、铂、钯、铑、钇、铈、铁、锡、锌、钴、镍、铬、钛、钽、钨、钼、硅、铝等中至少一种金属或两种以上金属构成的合金,特别是 Au 或 Au 合金构成的微粒,或最好是将 Ag 或 Ag 合金构成的微粒分别单独使用或混合两种以上使用。而且,作为平均粒径 1 至 100 μ m 的金属粒子,可以采用 Au 或 Au 合金构成的粒子或者

Ag 或 Ag 合金构成的粒子、以镍粒子作为核在表面上镀敷了 Au 或 Au 合金或者 Ag 或 Ag 合金的粒子、或在铜的核粒子表面上实施镍镀敷再在其表层镀敷了 Au 或 Au 合金或者 Ag 或 Ag 合金的粒子。此外,作为核的粒子不仅是金属,如聚酰亚胺或聚醚酰亚胺等那样,如果是在粒子混合物涂敷后的干燥和接合工序的温度中不产生变形和分解的核,则可作为核材料来使用,在该粒子的表面上形成了无电解法或镀敷用导电膜后,用电解法进行镍镀敷,然后与金属粒子的情况同样,在其表面上可以实施 Au 或 Au 合金、或者 Ag 或 Ag 合金的镀敷。

[0142] 这些金属微粒和金属粒子的混合物产生与各个粒子表面相互作用并且在接合温度下容易地分散在可分离的水或表面活性剂中来使用,以在保管或涂敷工序中凝聚并使各个粒子不熔融。

[0143] 分散了这种微粒和粒子的膏,有以下涂敷方法:通过喷墨法使膏从微细喷嘴喷射而涂敷在基板上的电极或电子部件的连接部上的方法;或采用对涂敷部分进行开口的金属掩模或网状掩模仅在必要部分上进行涂敷的方法;采用分配器而涂敷在必要部分上的方法;用仅在必要的部分开口的金属掩模或网状掩模来涂敷硅酮或包含氟等的疏水性树脂,通过曝光和显像而将涂敷了所述微粒等构成的膏的部分除去,然后将接合用膏涂敷在该开口部的方法;以及将疏水性树脂涂敷在基板或电子部件上后,通过激光而除去所述金属粒子构成的膏涂敷部分,然后将接合用膏涂敷在该开口部的方法。这些涂敷方法可根据要接合的电极的面积、形状来组合。

[0144] 再有,作为实施例 2~6 的接合层,不言而喻,通过采用本实施例的接合层,可获得与本实施例相同的效果。

[0145] (实施例 8)

[0146] 参照图 20 来说明本实施例的半导体模块的制造方法。

[0147] 首先,准备形成了传输布线的多层结构的有机基板 600(厚度 0.30mm)。在有机多层基板 600 中,将可安装 MOSFET 尺寸程度的凹部 602 形成在有机多层基板 600 中。

[0148] 在凹部 602 的 MOSFET 装载面上形成金属布线,其表面被镀敷 Au。在装载了电容器、螺线管、电阻等的无源部件 611 一侧的表面上形成电极布线,以应对电容器、螺线管、电阻等的无源部件 611 的装载。

[0149] 下面,参照图 21,说明对有机多层基板 600 的 MOSFET 装载流程。

[0150] 首先,在形成了图 21(a) 所示的有机多层基板 600 的凹部 102 的 MoSFET 装载面的表面上,在被 Au 薄膜覆盖的金属布线(兼用电极)上涂敷包含了平均粒径 5nm 的 Au 粒子和 Ag 粒子的溶液,将 Au 和 Ag 粒子形成的凸状的层(突点)形成在电极上(图 21(b))。在该 AuAg 突点上配置 MOSFET,在上述有机多层基板 600 的凹部 602 中装载 MOSFET(图 21(c))。此时进行 60 分钟 80℃左右的加热,对 MoSFET 进行接合(图 21(d))。

[0151] 通过无源部件 611、以及有机多层基板 600 的对电路板 603 的装载前的制造流程与实施例 1 同样地进行来完成本实施例的高频功率模块。再有,在本实施例中,取代有机多层基板,也可以采用氧化铝制、氮化铝制、玻璃制、以及玻璃陶瓷制的多层布线基板。此外,也可以在基板的集成电路元件装载部中不设置凹部。而且,取代环氧树脂,也可以是覆盖了金属或树脂制的盖的结构。焊接接合部也可以如网格焊球阵列(BGA)那样采用焊球。在 Ag 和 Au 的分配上没有限制。

[0152] [0152] 如以上说明,本实施例是局部地设置了混合 Au 和 Ag 微粒的接合层,在短

时间内完成接合的例子。Au 和 Ag 不形成特定的化合物相,处于连续固溶体状态。因而在 Au 和 Ag 的接触部中没有接合缺陷,具有良好的导电性及导热性。而且,由于含有 Au,所以对于来自密封的树脂的成分或从外部进入的水分等具有抑制 Ag 溶出的电迁移(离子迁移)的效果。

图1

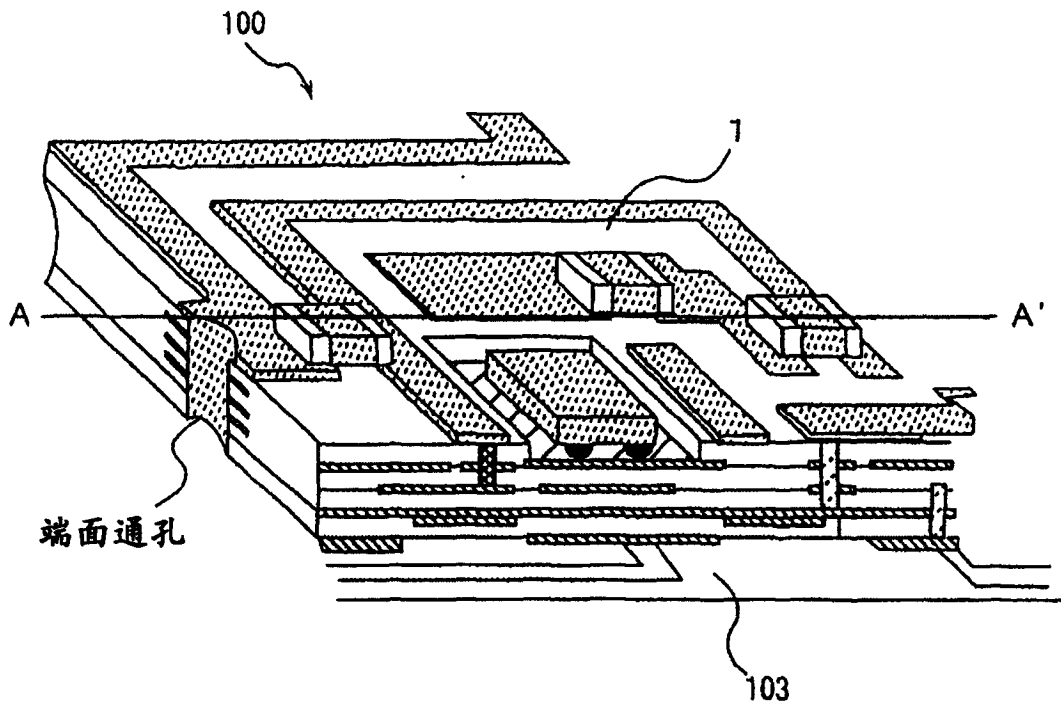


图2

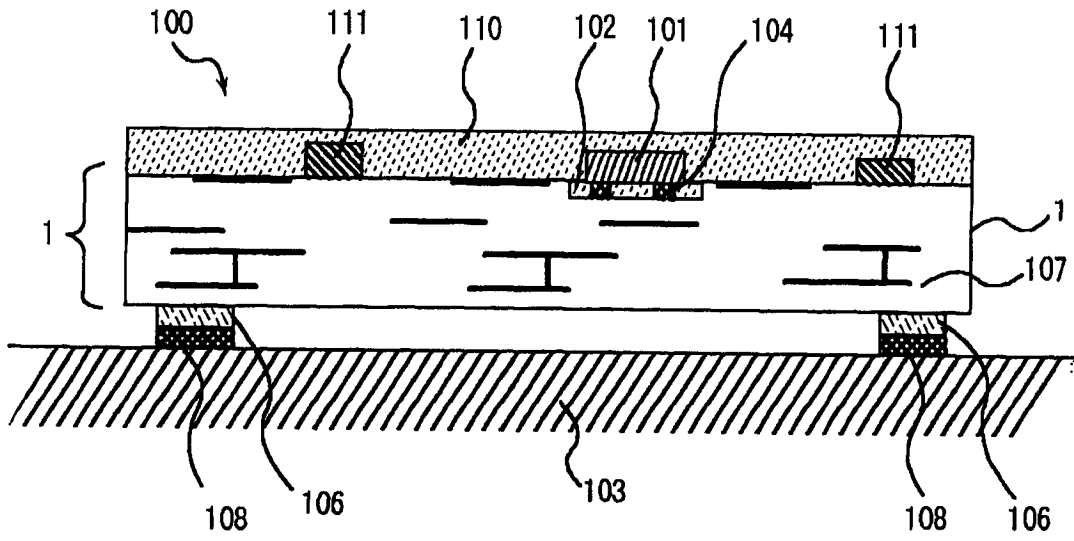


图3

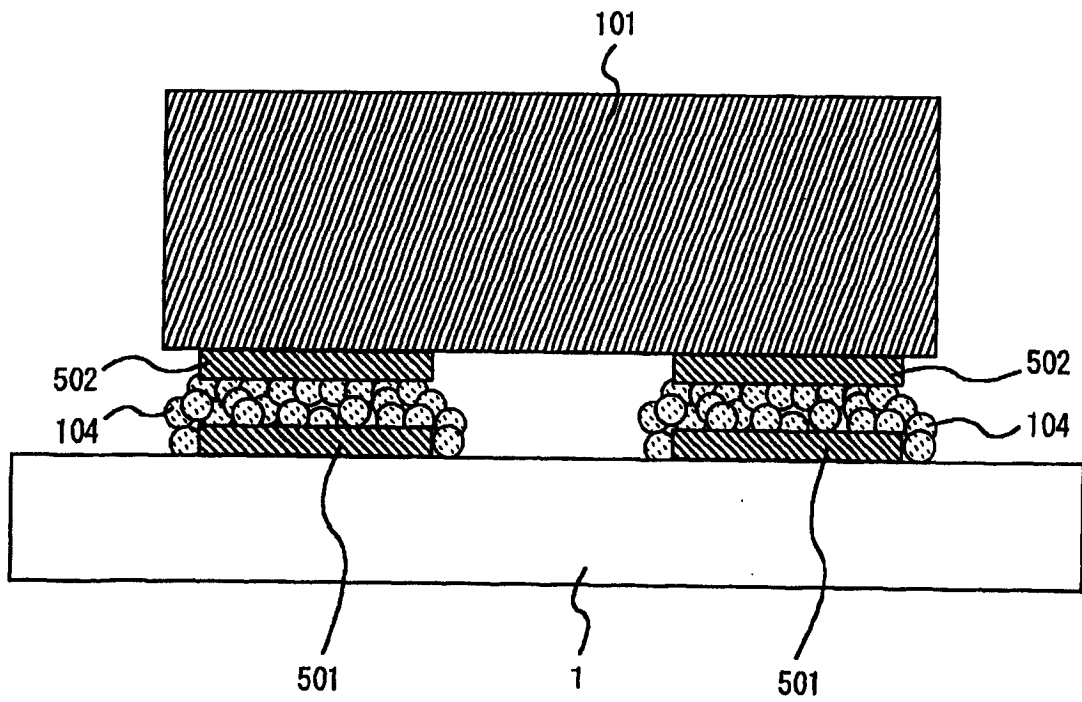


图4

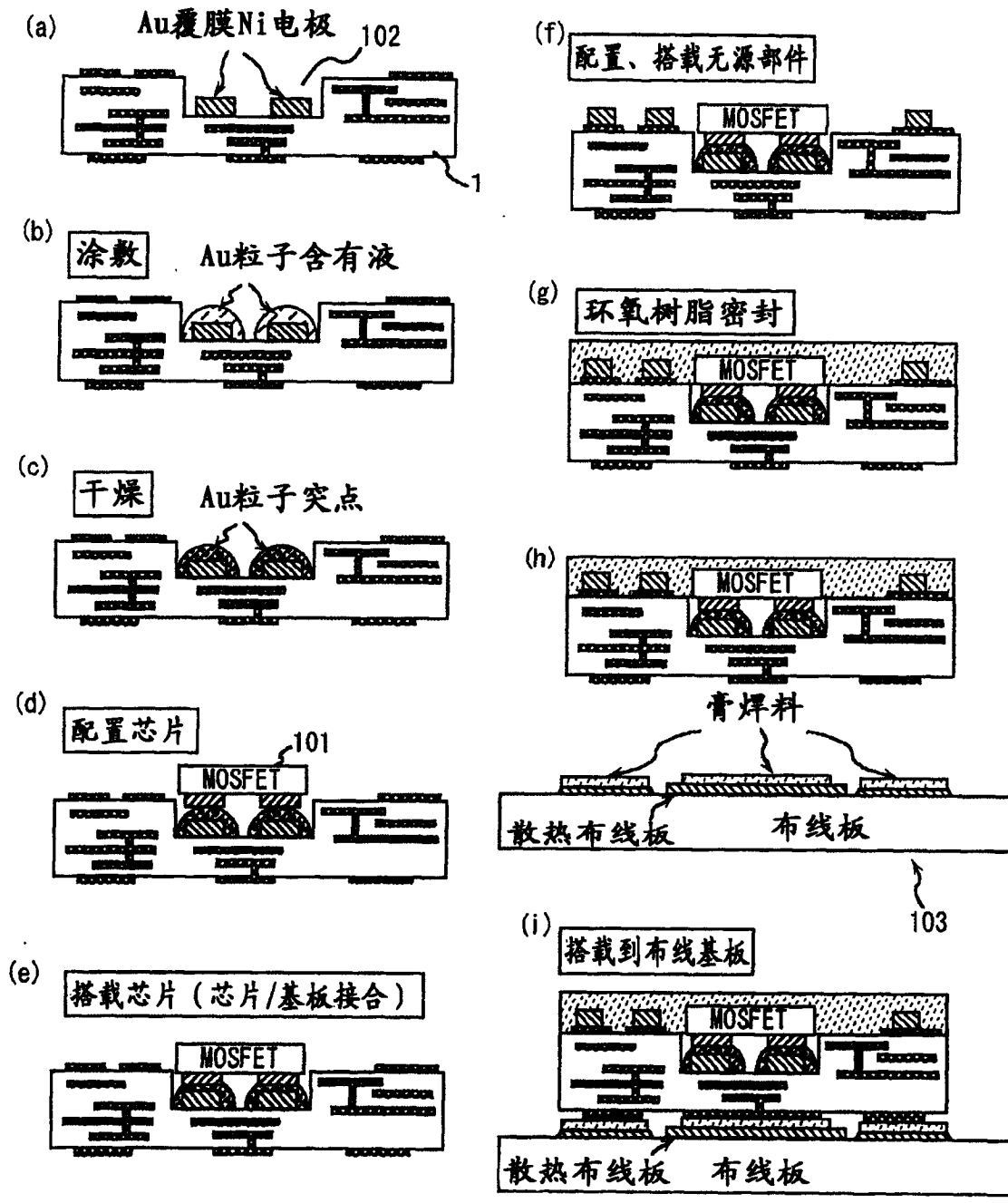


图5

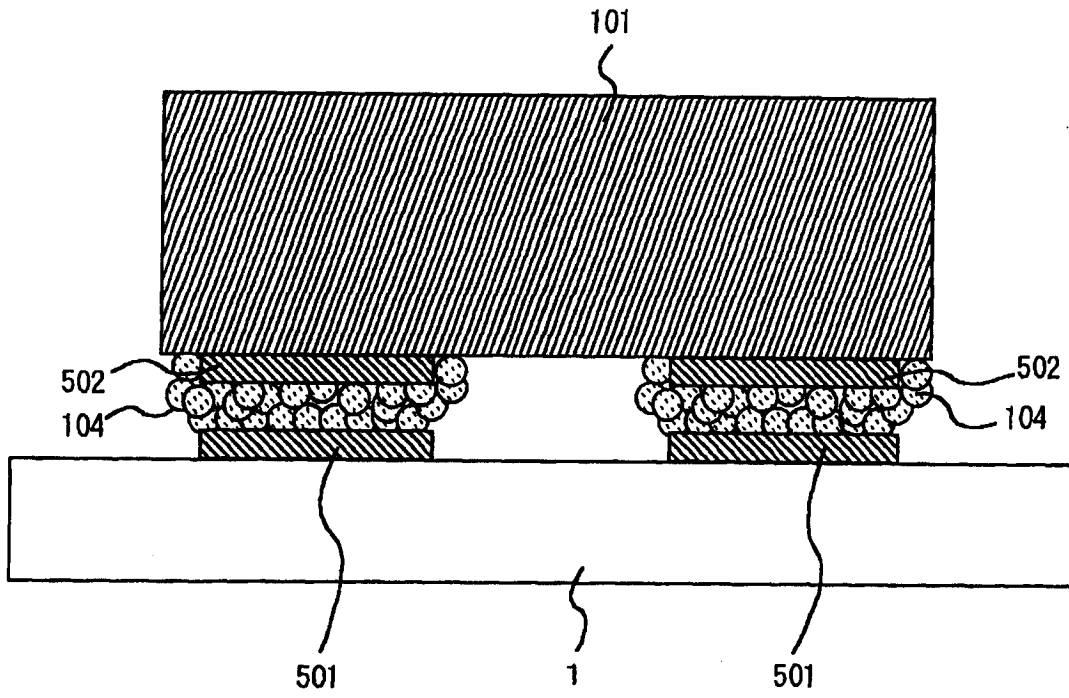


图6

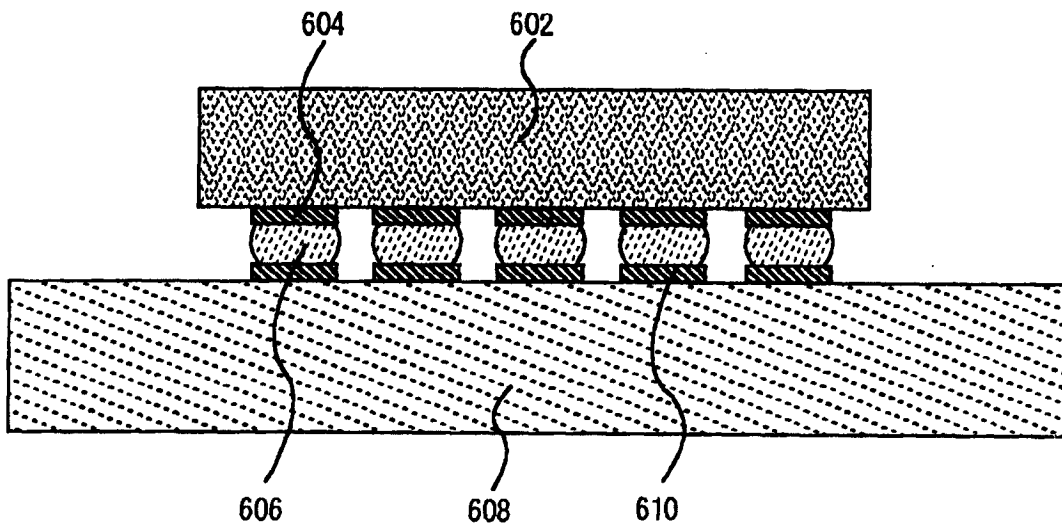


图7

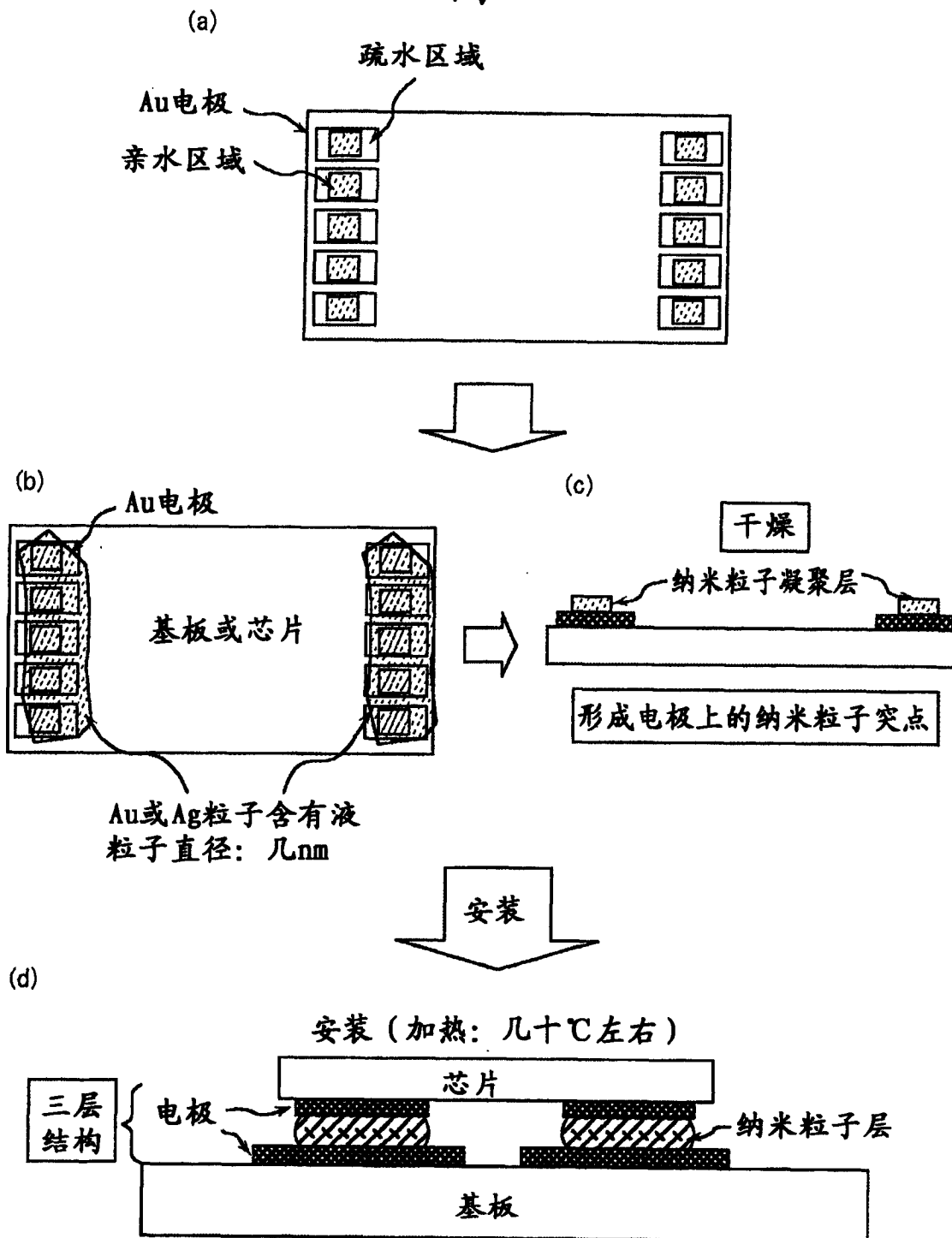


图 10

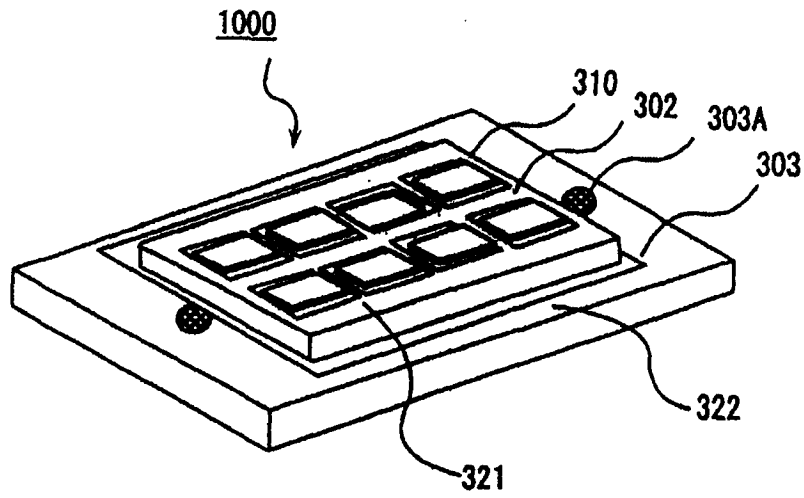


图 11

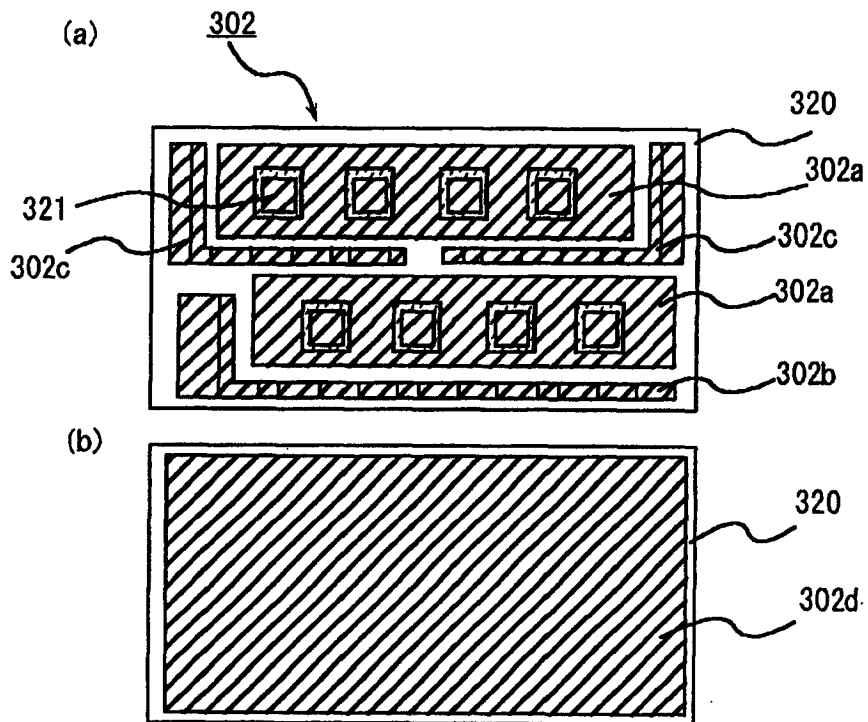


图12

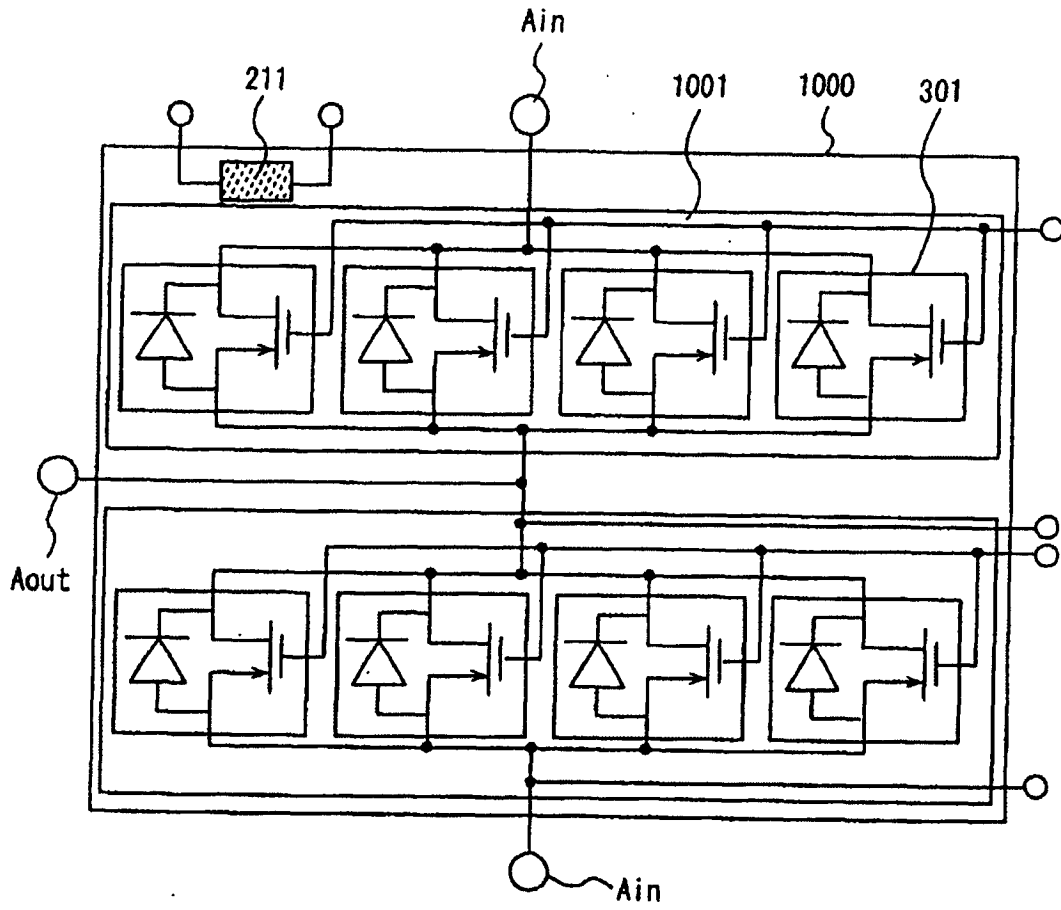
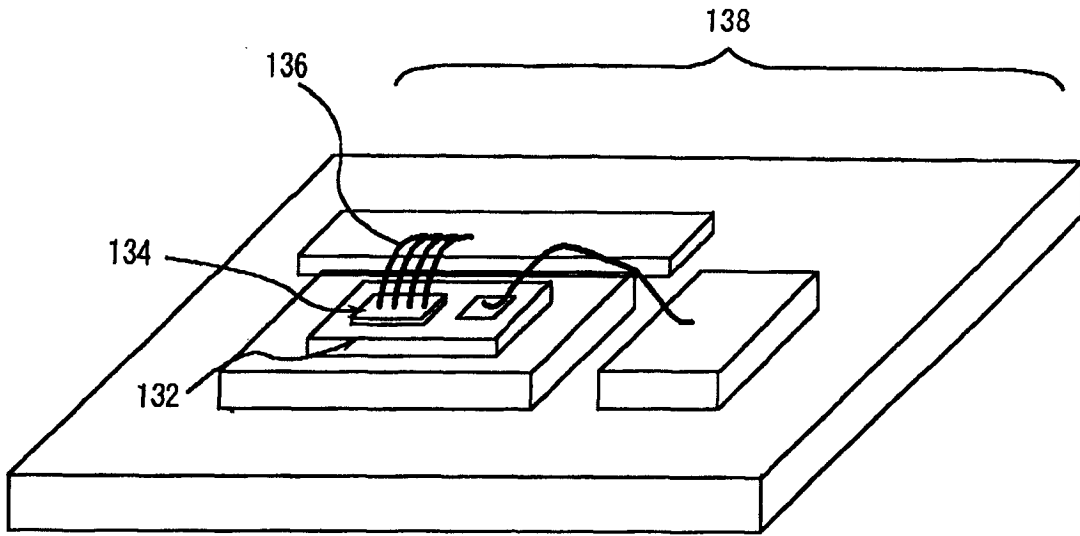
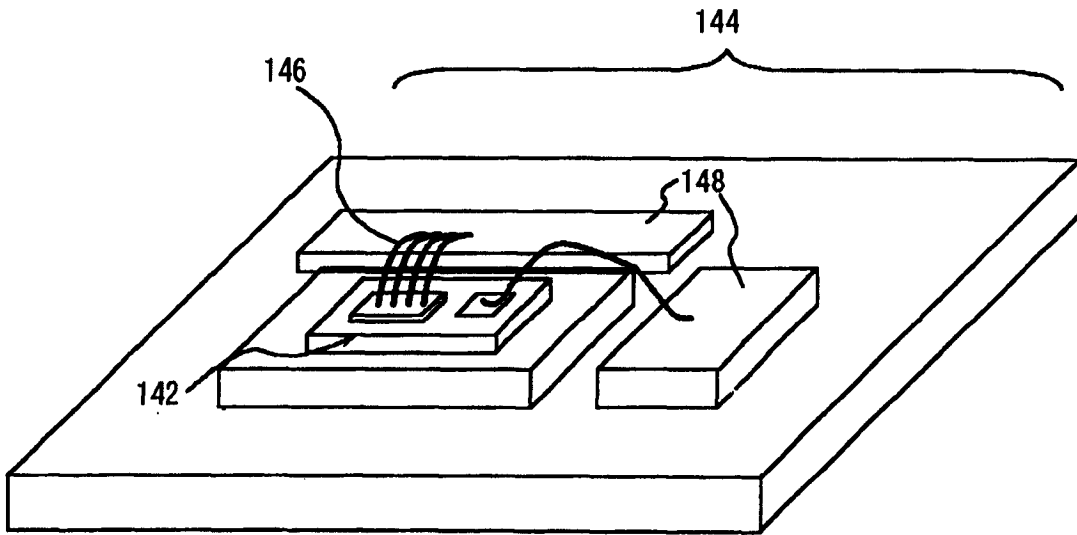


图13



对应于175℃左右的环境

图14



对应于200℃左右的环境

图 15

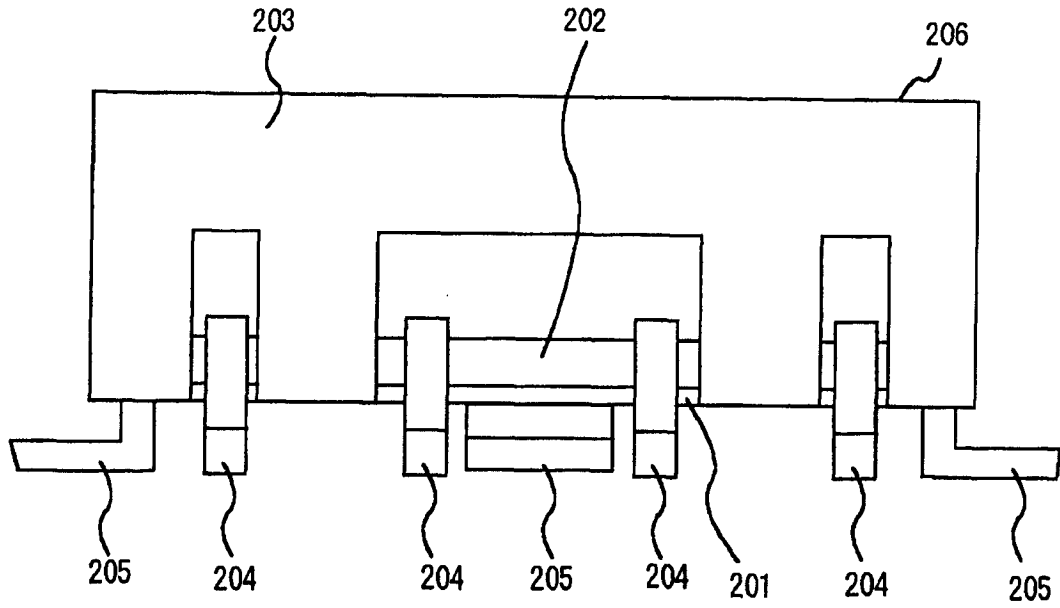


图 16

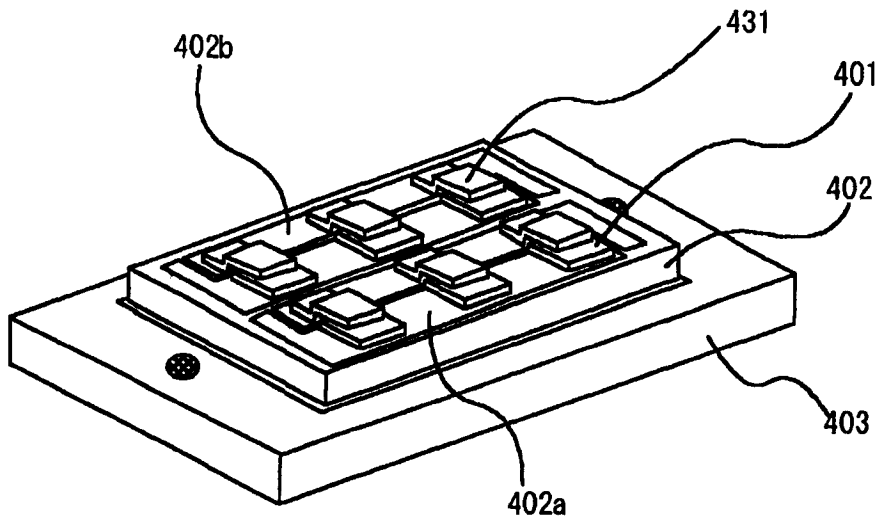


图 17

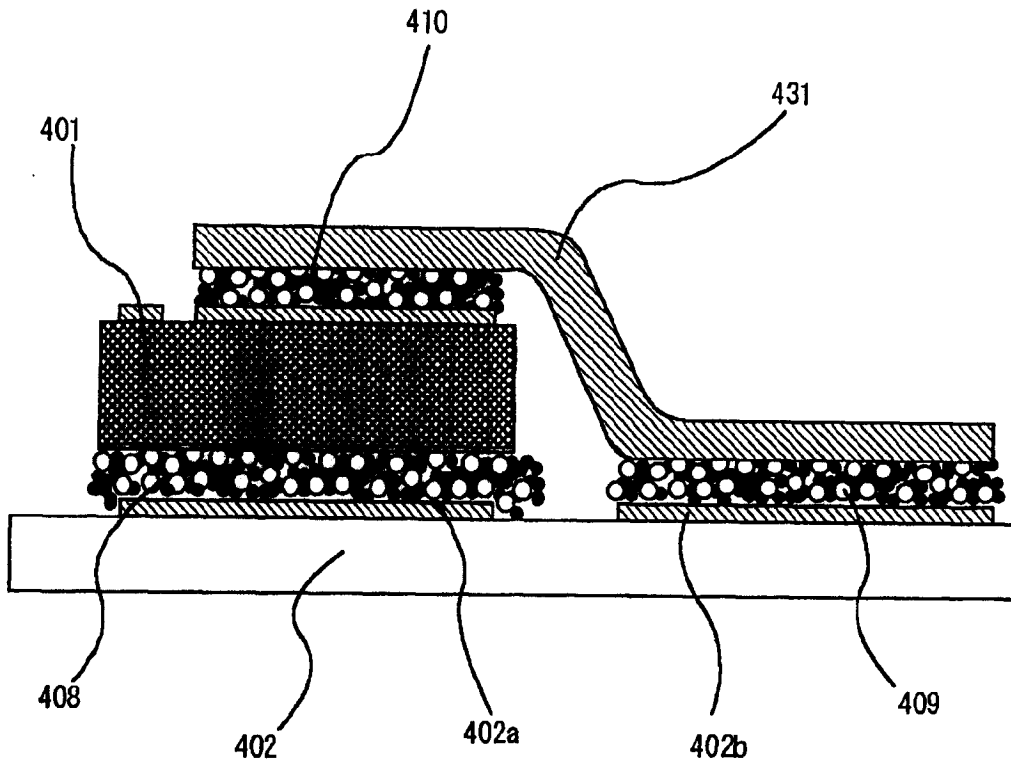


图 18

102

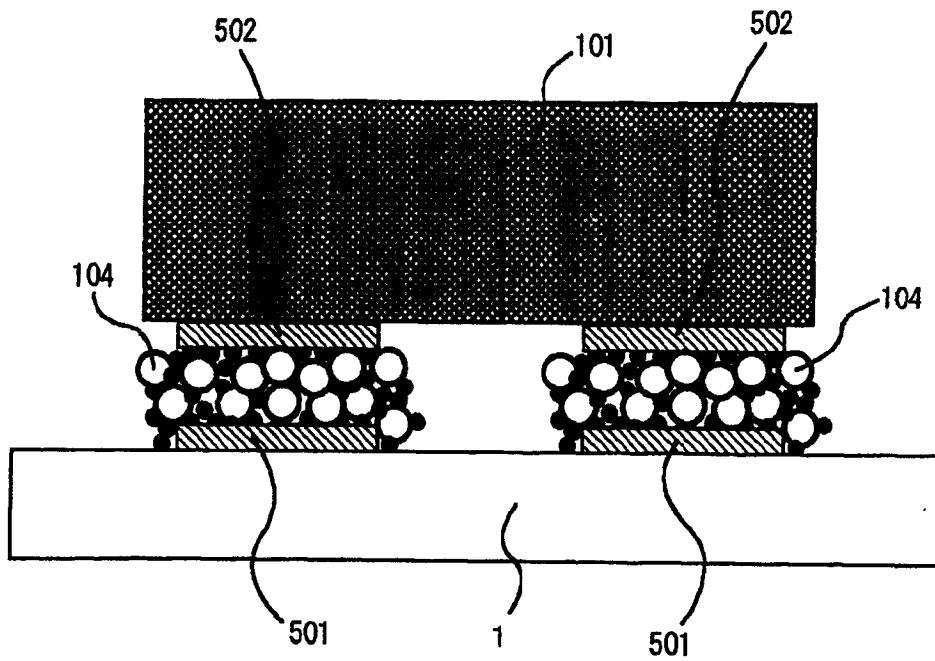


图 19

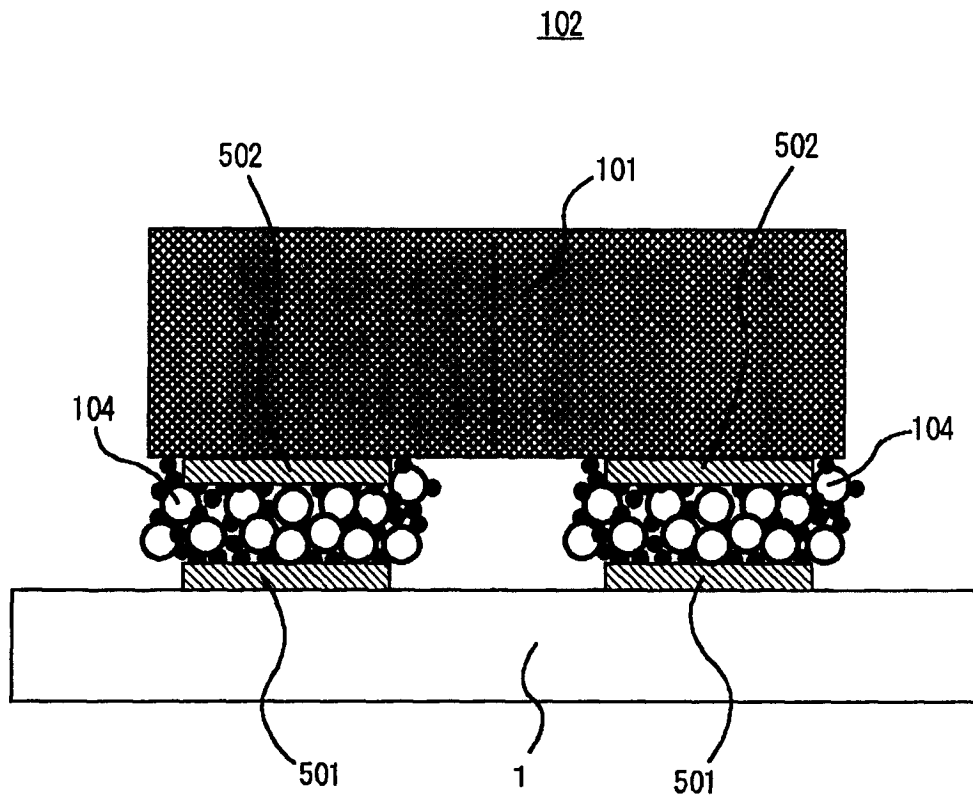


图 20

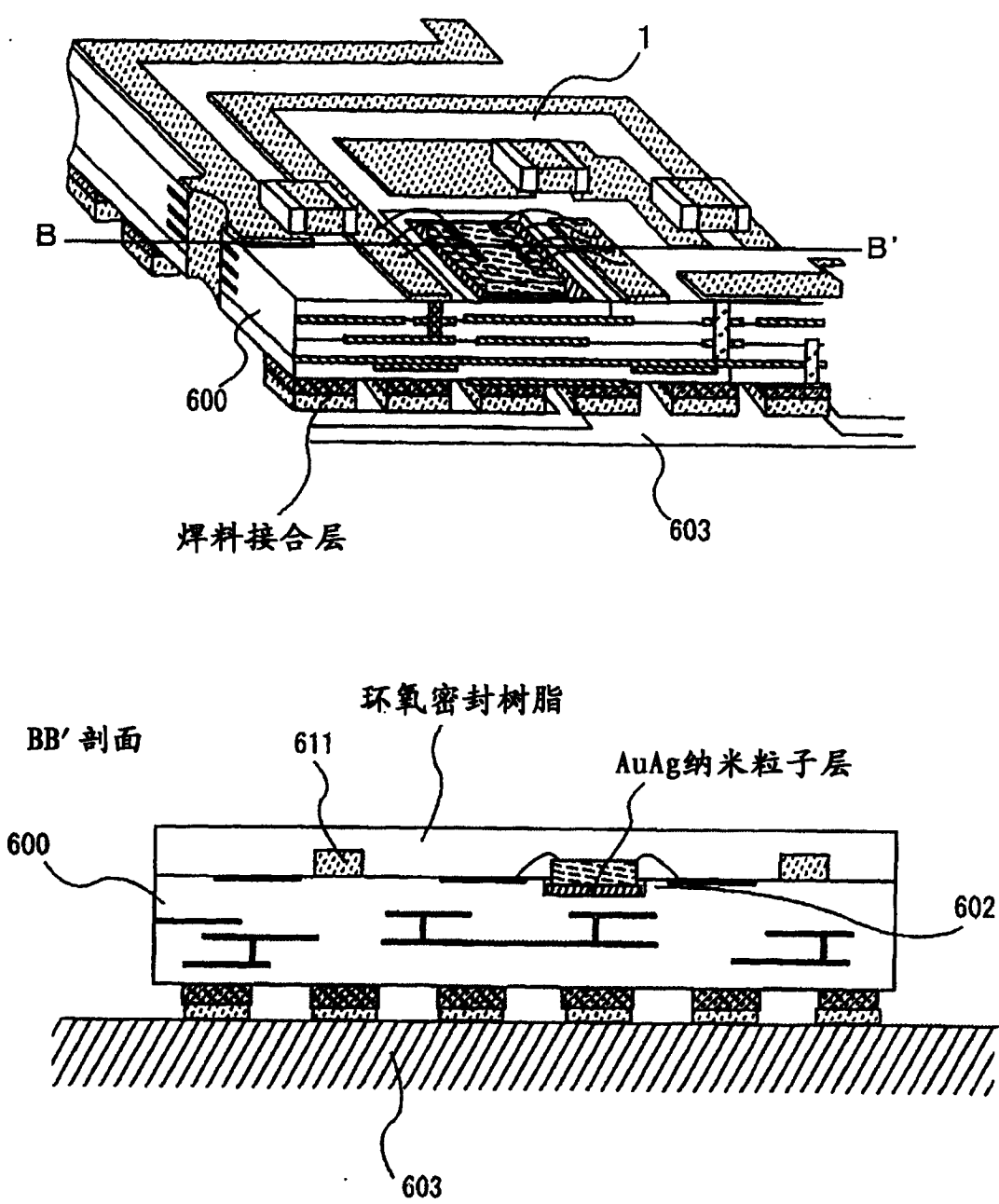


图 21

