



(10) **DE 11 2014 001 274 T5** 2015.12.17

(12) **Veröffentlichung**

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2014/142075**
in deutscher Übersetzung (Art. III § 8 Abs. 2 IntPatÜG)
(21) Deutsches Aktenzeichen: **11 2014 001 274.2**
(86) PCT-Aktenzeichen: **PCT/JP2014/056185**
(86) PCT-Anmeldetag: **10.03.2014**
(87) PCT-Veröffentlichungstag: **18.09.2014**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **17.12.2015**

(51) Int Cl.: **H01L 21/60 (2006.01)**
H01L 21/3205 (2006.01)
H01L 21/768 (2006.01)
H01L 21/822 (2006.01)
H01L 23/12 (2006.01)
H01L 23/522 (2006.01)
H01L 27/04 (2006.01)

(30) Unionspriorität:
2013-050404 **13.03.2013** **JP**

(74) Vertreter:
**VOSSIUS & PARTNER Patentanwälte
Rechtsanwälte mbB, 81675 München, DE**

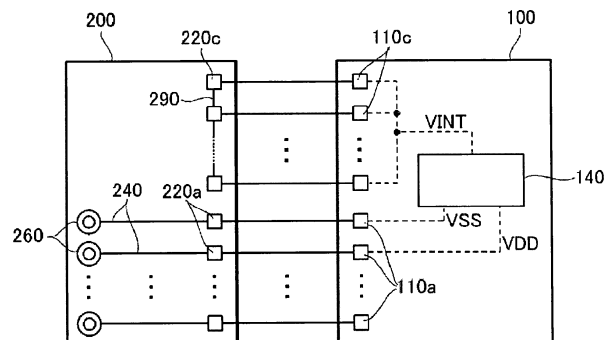
(71) Anmelder:
PS4 Luxco S.a.r.l., Luxembourg, LU

(72) Erfinder:
**Katagiri, Mitsuaki, Tokyo, JP; Hasegawa, Yu,
Tokyo, JP; Isa, Satoshi, Tokyo, JP**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Halbleitervorrichtung**

(57) Zusammenfassung: [Problem] Reduzierung der Impedanz einer in einem Halbleiterchip bereitgestellten vorgegebenen Verdrahtung. [Lösung] Ein Halbleiterchip (100) mit einer Vielzahl von Anschlusselektroden (110a, 110c) und ein Verdrahtungssubstrat (200) als auf dem Halbleiterchip (100) bereitgestellte Verdrahtungsstruktur sind bereitgestellt. Das Verdrahtungssubstrat (200) hat eine Vielzahl von externen Anschlüssen (260), eine Vielzahl von Verdrahtungsmustern (240) für die elektrische Verbindung jedes der externen Anschlüsse (260) mit den Anschlusselektroden (110a) und eine Brückenverdrahtung (290) für die elektrische Verbindung der Vielzahl von Anschlusselektroden (110c) in gemeinsam benutzter Weise, ohne mit jeglichem der externen Anschlüsse (260) im Verdrahtungssubstrat (200) elektrisch verbunden zu sein. Da die der Verdrahtungsstruktur bereitgestellte Brückenverdrahtung (290) die Verdrahtung im Halbleiterchip (100) ergänzt, ist es durch die vorliegende Erfindung möglich, die Impedanz einer vorgegebenen Verdrahtung zu reduzieren.



Beschreibung

FACHGEBIET

[0001] Die vorliegende Erfindung betrifft eine Halbleitervorrichtung, genauer gesagt eine Halbleitervorrichtung, die mit einem Halbleiterchip und einer Verdrahtungsstruktur bereitgestellt ist, die auf einer Hauptoberfläche desselben bereitgestellt ist.

STAND DER TECHNIK

[0002] Viele Halbleitervorrichtungen sind aus einem Halbleiterchip und einem Gehäuse konfiguriert, in dem der Chip untergebracht ist. Das Gehäuse wird mit externen Anschlüssen bereitgestellt und auch mit einer Verdrahtungsstruktur, die die auf dem Halbleiterchip bereitgestellten Anschlusselektroden mit den externen Anschlüssen verbindet. In einem gewöhnlichen Gehäuse fungiert ein aus Harz oder Ähnlichem hergestelltes starres Gehäusesubstrat als Verdrahtungsstruktur (siehe Patendliteratur Artikel 1). Es gibt auch Gehäuse, die als Wafer-Level-Gehäuse (Wafer Level Packages, WLP) bekannt sind, bei denen kein starres Substrat verwendet wird, sondern die Verdrahtungsstruktur direkt auf der Hauptoberfläche des Halbleiterchips ausgebildet ist.

Literatur des Stands der Technik

Patentliteratur

[0003]

Patentliteratur Artikel 1: Japanische Patentanmeldung Offenlegungsschrift Nr. 2012-33613

OFFENBARUNG DER ERFINDUNG

Durch die Erfindung zu lösendes Problem

[0004] In den letzten Jahren ist die Leistungsfähigkeit der Versorgungsspannung innerhalb des Halbleiterchips angesichts der höheren Geschwindigkeit und Leistungsfähigkeit von Halbleiterchips wie Dynamic Random Access Memory (DRAM) und dergleichen wichtiger als zuvor geworden. Um die Versorgungsspannung zu stabilisieren, kann das Verfahren zur Erhöhung der Anzahl der externen Anschlüsse zur Stromversorgung in Betracht gezogen werden, in vielen Fällen ist die Anzahl und Anordnung von externen Anschlüssen jedoch im Voraus durch Standards und Ähnliches bereits festgelegt, weshalb es schwierig ist, die Anzahl der externen Anschlüsse zur Stromversorgung beliebig zu erhöhen. Es kann auch keine Wirkung erwartet werden, wenn die interne Versorgungsspannung stabilisiert wird, die von einer externen, von außen bereitgestellten Versorgungsspannung abweicht, auch wenn die Anzahl der externen Anschlüsse zur Stromversorgung erhöht wird.

[0005] Um die Stabilität der Versorgungsspannung zu erhöhen, ist es daher notwendig, die Impedanz der Versorgungsverdrahtung zu reduzieren; um aber die Impedanz zu reduzieren, kann in Betracht gezogen werden, die Querschnittsfläche der Verdrahtung zur Stromversorgung dicker auszubilden oder die Anzahl von Verdrahtungsschichten zur Stromversorgung zu erhöhen, oder anders ausgedrückt, die Anzahl der Schichten in der im Halbleiterchip ausgebildeten Verdrahtungsschicht zu erhöhen, um die Verdrahtungsschicht zur Stromversorgung zu verstärken. Allerdings ist es, um die Verdrahtung zur Stromversorgung dicker auszubilden, nötig, den Halbleiterchipherstellungsprozess zu ändern, um die Leiter dicker auszubilden, und um die Anzahl der Schichten in der Verdrahtungsschicht zu erhöhen, ist es nötig, ein neues Maskenmuster auszubilden, was aus Kostensicht nicht praktikabel ist. Mittel zur Lösung des Problems

[0006] Die Halbleitervorrichtung gemäß der vorliegenden Erfindung umfasst: einen Halbleiterchip, der eine Vielzahl von ersten Anschlusselektroden und eine Vielzahl von zweiten Anschlusselektroden umfasst; und eine auf dem Halbleiterchip bereitgestellte Verdrahtungsstruktur, dadurch gekennzeichnet, dass die Verdrahtungsstruktur eine Vielzahl von externen Anschlüssen, eine Vielzahl von Verdrahtungsmustern, die die Vielzahl von externen Anschlüssen mit der Vielzahl von ersten Anschlusselektroden elektrisch verbinden, und eine Brückenverdrahtung, die mit keiner der Vielzahl von externen Anschlüssen innerhalb der Verdrahtungsstruktur verbunden ist, jedoch die Vielzahl von zweiten Anschlusselektroden in gemeinsam benutzter Weise elektrisch miteinander verbindet, umfasst. Wirkung der Erfindung

[0007] Gemäß der vorliegenden Erfindung ergänzt die in der Verdrahtungsstruktur bereitgestellte Brückenverdrahtung die Verdrahtung innerhalb des Halbleiterchips, weshalb es möglich ist, die Impedanz einer spezifischen Verdrahtung zu reduzieren.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0008] Fig. 1 ist eine schematische Schnittdarstellung zur Beschreibung der Struktur einer Halbleitervorrichtung **10** gemäß einer ersten Ausführungsform der vorliegenden Erfindung;

[0009] Fig. 2 ist eine schematische Aufsicht zur Beschreibung der Anordnung von Höckerelektroden **110**, die in einem Halbleiterchip **100** bereitgestellt sind;

[0010] Fig. 3 ist eine schematische Aufsicht, die die Anschlusselektroden **120** zeigt;

[0011] Fig. 4 ist eine schematische Schnittdarstellung entlang der in Fig. 2 gezeigten Linie A-A';

[0012] Fig. 5 ist eine schematische Schnittdarstellung zur Beschreibung der Form der Höckerelektroden **110a** bis **110c**;

[0013] Fig. 6 ist eine schematische Schnittdarstellung entlang der in Fig. 5 gezeigten Linie B-B';

[0014] Fig. 7 ist eine schematische Schnittdarstellung, die die Form der Höckerelektrode **110X** zeigt;

[0015] Fig. 8 ist eine schematische Schnittdarstellung zur Beschreibung des geschmolzenen Zustands der Lötsschicht **113**;

[0016] Fig. 9 ist eine schematische Schnittdarstellung, die die Form eines modifizierten Beispiels der Höckerelektrode **110X** zeigt;

[0017] Fig. 10 ist eine schematische Schnittdarstellung, die die Form eines weiteren modifizierten Beispiels der Höckerelektrode **110X** zeigt;

[0018] Fig. 11 ist eine schematische Schnittdarstellung zur Beschreibung des Leitermusters, das auf einer ersten Oberfläche **210a** des Isoliersubstrats **210** ausgebildet ist;

[0019] Fig. 12 zeigt ein Beispiel für die Anordnung von externen Anschlüssen **260**, die auf einer zweiten Oberfläche **210b** des Isoliersubstrats **210** bereitgestellt sind;

[0020] Fig. 13 ist eine schematische Darstellung zur Beschreibung eines Beispiels für das Verbindungsverhältnis zwischen dem Halbleiterchip **100** und dem Verdrahtungssubstrat **200**;

[0021] Fig. 14 ist eine schematische Darstellung zur Beschreibung eines weiteren Beispiels für das Verbindungsverhältnis zwischen dem Halbleiterchip **100** und dem Verdrahtungssubstrat **200**;

[0022] Fig. 15 ist ein Ablaufdiagramm zur Beschreibung des Herstellverfahrens der Höckerelektrode **110**;

[0023] Fig. 16 ist ein Ablaufdiagramm zur Beschreibung des Herstellverfahrens der Höckerelektrode **110**;

[0024] Fig. 17 ist ein Ablaufdiagramm zur Beschreibung des Verfahrens der Flip-Chip-Montage des Halbleiterchips **100** auf dem Verdrahtungssubstrat **200**;

[0025] Fig. 18 ist eine schematische Schnittdarstellung zur Beschreibung der Struktur des in einer zweiten Ausführungsform verwendeten Halbleiterchips **100a**;

[0026] Fig. 19 ist eine schematische Aufsicht zur Beschreibung der Form der Höckerelektroden **110a** bis **110c**;

[0027] Fig. 20 ist eine schematische Schnittdarstellung entlang der in Fig. 19 gezeigten Linie C-C';

[0028] Fig. 21 ist eine schematische Aufsicht zur Beschreibung eines ersten Beispiels für das Verhältnis zwischen den Anschlusselektroden **120b** und der Verdrahtungsschicht der obersten Schicht;

[0029] Fig. 22 ist eine schematische Aufsicht zur Beschreibung eines zweiten Beispiels für das Verhältnis zwischen den Anschlusselektroden **120b** und der Verdrahtungsschicht der obersten Schicht;

[0030] Fig. 23 ist eine schematische Schnittdarstellung zur Beschreibung der Struktur des in einer dritten Ausführungsform verwendeten Halbleiterchips **100b**;

[0031] Fig. 24 ist eine schematische Schnittdarstellung zur Beschreibung der Struktur einer Halbleitervorrichtung **20**;

[0032] Fig. 25 ist eine schematische Aufsicht zur Beschreibung eines Beispiels für die Höcker **170c** auf der Rückseite des Halbleiterchips **100b**, kurzgeschlossen durch die Brückenverdrahtung **290a**;

[0033] Fig. 26 ist eine schematische Aufsicht, die den Aufbau der Hauptoberfläche des in einer vierten Ausführungsform verwendeten Halbleiterchips **100c** zeigt;

[0034] Fig. 27 ist eine schematische Aufsicht zur Beschreibung des auf dem Verdrahtungssubstrat **200b** ausgebildeten Leitermusters;

[0035] Fig. 28 ist eine schematische Schnittdarstellung zur Beschreibung der Struktur einer Halbleitervorrichtung **40** gemäß einer fünften Ausführungsform der vorliegenden Erfindung;

[0036] Fig. 29 ist eine schematische Aufsicht, die den Aufbau der in der Verdrahtungsschicht **320** ausgebildeten Brückenverdrahtung **290c** zeigt; und

[0037] Fig. 30 ist eine schematische Darstellung zur Beschreibung des Verbindungsverhältnisses zwischen dem Halbleiterchip **100e** und dem Verdrahtungssubstrat **200d**.

BESTE ART DER DURCHFÜHRUNG DER ERFINDUNG

[0038] Im Folgenden wird eine detaillierte Beschreibung der besten Art der Durchführung der Erfindung gegeben, unter Bezugnahme auf die angehängten Zeichnungen.

[0039] Fig. 1 ist eine schematische Schnittdarstellung zur Beschreibung der Struktur einer Halbleitervorrichtung **10** gemäß einer ersten Ausführungsform der vorliegenden Erfindung.

[0040] Wie in Fig. 1 gezeigt, umfasst die Halbleitervorrichtung gemäß der vorliegenden Ausführungsform einen Halbleiterchip **100** und ein Verdrahtungssubstrat **200**, auf dem der Halbleiterchip **100** Flip-Chip-montiert ist. Der Halbleiterchip **100** ist eine Einzelchipvorrichtung, in der eine Vielzahl von Elementen wie Transistoren und Ähnliches auf einem Halbleitersubstrat bereitgestellt sind, das aus Silicium (Si) oder Ähnlichem hergestellt wird. Es besteht keine bestimmte Begrenzung für den Typ des Halbleiterchips **100**, und er kann eine Speichervorrichtung, wie ein dynamisches RAM (Dynamic Random Access Memory, DRAM) oder Ähnliches, oder eine logische Schaltung, wie ein Prozessor (Central Processing Unit, CPU) oder Ähnliches, oder ein Analoggerät, wie ein Sensor oder Ähnliches, sein.

[0041] Das Verdrahtungssubstrat **200** ist eine Leiterplatte, die als Verdrahtungsstruktur fungiert, und umfasst zum Beispiel ein aus 0,2 mm dickem Glas-Epoxid hergestelltes Isoliersubstrat **210**, auf einer ersten Oberfläche **210a** des Isoliersubstrats **210** ausgebildete Verbindungselektroden **220** und ein auf der zweiten Oberfläche **210b** des Isoliersubstrats **210** ausgebildetes Stegmuster **230**. Die Verbindungselektroden **220** und das Stegmuster **230** sind durch ein auf dem Isoliersubstrat **210** bereitgestelltes Verdrahtungsmuster **240** miteinander verbunden. Das Verdrahtungsmuster **240** kann entweder auf der ersten oder der zweiten Oberfläche des Isoliersubstrats **210** oder in einer inneren Schicht des Isoliersubstrats **210** ausgebildet sein. Die Teile, bei denen die Verbindungselektroden **220** und das Stegmuster **230** nicht auf der ersten und der zweiten Oberfläche des Isoliersubstrats **210** ausgebildet sind, sind mit einem Lötresist **250** bedeckt. Die Verbindungselektroden **220** sind Elektroden, an die die auf dem Halbleiterchip **100** bereitgestellten Höckerelektroden **110** angeschlossen werden. Auch sind die aus Lötperlen hergestellten externen Anschlüsse **260** mit dem Stegmuster **230** verbunden. Die Unterfüllung **270** ist zwischen das Verdrahtungssubstrat **200** und den Halbleiterchip **100** gefüllt, und das bereitgestellte Versiegelungsharz **280** bedeckt den Halbleiterchip **100**.

[0042] In der vorliegenden Ausführungsform sind vier Typen von Höckerelektroden **110** im Halbleiterchip **100** bereitgestellt. Der erste Typ Höckerelektrode **110a** ist im Wesentlichen im zentralen Bereich des Halbleiterchips

100 bereitgestellt und ist mit den externen Anschlüssen **260** durch das Verdrahtungsmuster **240** elektrisch verbunden. Der zweite Typ Höckerelektrode **110b** ist in der Nähe des äußeren Umfangsbereichs des Halbleiterchips **100** bereitgestellt und ist mit den externen Anschlüssen **260** durch das Verdrahtungsmuster **240** elektrisch verbunden. Der dritte Typ Höckerelektrode **110c** ist in der Nähe des äußeren Umfangsbereichs des Halbleiterchips **100** bereitgestellt, ist jedoch mit keinem der externen Anschlüsse **260** elektrisch verbunden. Der vierte Typ Höckerelektrode **110d** ist eine Dummyhöckerelektrode, die in der Nähe des äußeren Umfangsbereichs des Halbleiterchips **100** bereitgestellt ist, und ist mit keinem der externen Anschlüsse **260** elektrisch verbunden. Wie in **Fig. 1** gezeigt, sind die Anschlusselektroden **120** an der Basis der Höckerelektroden **110a** bis **110c** bereitgestellt, Anschlusselektroden sind jedoch nicht entsprechend den Dummyhöckerelektroden **110d** bereitgestellt, die an der Oberfläche eines Schutzfilms **130** ausgebildet sind, der die Oberflächenschicht des Halbleiterchips **100** bedeckt.

[0043] **Fig. 2** ist eine schematische Aufsicht zur Erläuterung der Anordnung der Höckerelektroden **110**, die auf dem Halbleiterchip **100** bereitgestellt sind. Auch **Fig. 3** ist eine schematische Aufsicht, die die Anschlusselektroden **120** an der Basis der Höckerelektroden **110** zeigt. **Fig. 4** ist eine schematische Schnittdarstellung entlang der Linie A-A' in **Fig. 2**.

[0044] Wie in **Fig. 2** gezeigt, sind die Höckerelektroden **110a** in zwei Reihen in die X-Richtung und im Wesentlichen in der Mitte der Y-Richtung des Halbleiterchips **100** angeordnet. Die Höckerelektroden **110a** werden für den Eingang und Ausgang von Signalen und für die Zufuhr der externen Versorgungsspannung verwendet. Wie in den **Fig. 2** bis **Fig. 4** gezeigt, haben die den Höckerelektroden **110a** zugeordneten Anschlusselektroden **120a** eine etwas größere Grundrissgröße als die Höckerelektroden **110a**.

[0045] Die Höckerelektroden **110b** bis **110d** sind hingegen in der Nähe des äußeren Umfangsbereichs des Halbleiterchips **100** angebracht. Die Höckerelektroden **110b** werden für die Zufuhr der externen Versorgungsspannung verwendet, und die Höckerelektroden **110c** werden für die Verbindung mit der Brückenverdrahtung verwendet, die später beschrieben wird. Wie in den **Fig. 3** und **Fig. 4** gezeigt, haben die den Höckerelektroden **110b**, **110c** zugeordneten Anschlusselektroden **120b**, **120c** eine etwas größere Grundrissgröße als die entsprechenden Höckerelektroden **110b**, **110c**. Neben der oben beschriebenen Funktion erfüllen die Höckerelektroden **110b**, **110c** die Aufgabe, die Verbindungsfestigkeit zwischen dem Halbleiterchip **100** und dem Verdrahtungssubstrat **200** zu erhöhen.

[0046] Anders ausgedrückt, der aus Silicium oder Ähnlichem hergestellte Halbleiterchip **100** und das aus Harz oder Ähnlichem hergestellte Verdrahtungssubstrat **200** haben wesentlich unterschiedliche Wärmeausdehnungskoeffizienten, daher führen Temperaturänderungen zu Verwinden des Verdrahtungssubstrats **200** und es besteht die Möglichkeit, dass der Halbleiterchip **100** sich vom Verdrahtungssubstrat **200** ablöst. Um dieses Phänomen zu verhindern, sind die Höckerelektroden **110b**, **110c** in der Nähe des äußeren Umfangsbereichs des Halbleiterchips **100** angebracht, wo ein Ablösen leicht auftreten kann, um die Verbindungsfestigkeit zwischen den beiden zu erhöhen. Es ist anzumerken, dass die Dummyhöckerelektroden **110d** ausschließlich zum Zweck der Erhöhung der Verbindungsfestigkeit verwendet werden.

[0047] Deshalb sind, wie in den **Fig. 3** und **Fig. 4** gezeigt, keine den Dummyhöckerelektroden **110d** zugeordneten Anschlusselektroden notwendig.

[0048] **Fig. 5** ist eine schematische Schnittdarstellung zur Erläuterung der Form der Höckerelektroden **110a** bis **110c**, und **Fig. 6** ist eine schematische Schnittdarstellung entlang der in **Fig. 5** gezeigten Linie B-B'.

[0049] Wie in **Fig. 5** gezeigt, ist die Grundrissform der Höckerelektroden **110a** quadratisch, und im Gegensatz dazu ist die Grundrissform der Höckerelektroden **110b**, **110c** kreisförmig. Obwohl dies in den Zeichnungen nicht gezeigt wird, ist die Grundrissform der Dummyhöckerelektroden **110d** ebenfalls kreisförmig. Hier ist die Länge einer Seite der Höckerelektrode **110a** so ausgeführt, dass sie fast dem Durchmesser der Höckerelektroden **110b**, **110c** entspricht. Daher ist die Querschnittsfläche in einer parallel zur Hauptoberfläche des Halbleiterchips **100** verlaufenden Richtung bei den Höckerelektroden **110a** größer als bei den Höckerelektroden **110b**, **110c**. Das bedeutet, dass die Höckerelektroden **110a**, die eine quadratische Form aufweisen und in einem vorgegebenen Abstand (Teilungsabstand) angebracht sind, dichter und mit geringerem Widerstand angebracht werden können als die Höckerelektroden **110b**, **110c**.

[0050] Des Weiteren ist die Grundrissform der den Höckerelektroden **110a** zugeordneten Anschlusselektroden **120a** ebenfalls quadratisch, und ihre Größe ist größer als die der Höckerelektroden **110a**. Daher ist der äußere Randabschnitt der Anschlusselektroden **120a** nicht von den Höckerelektroden **110a** bedeckt. Im Ge-

gensatz dazu ist die Grundrissform der den Höckerelektroden **110b**, **110c** zugeordneten Anschlusselektroden **120b**, **120c** quadratisch, aber ihre Größe ist kleiner als die der Höckerelektroden **110b**, **110c**. Daher sind die Anschlusselektroden **120b**, **120c** an allen Oberflächen von den Höckerelektroden **110b**, **110c** bedeckt. Infolge dieser Konfiguration ist der Kontaktwiderstand zwischen den Höckerelektroden **110a** und den Anschlusselektroden **120a** geringer als der Kontaktwiderstand zwischen den Höckerelektroden **110b**, **110c** und den Anschlusselektroden **120b**, **120c**, daher ist es möglich, mit geringem Widerstand Signale zu senden und zu empfangen und die Stromversorgung durch die Anschlusselektroden **120a** bereitzustellen.

[0051] Ein Grund dafür, den Bereich der Anschlusselektroden **120a** groß auszuführen, besteht darin, das Herstellen von Kontakt durch einen Testfühler zu ermöglichen, der im Waferzustand Tests durchführt. Die Anschlusselektroden **120b**, **120c** werden hingegen vom Fühler während des Testens im Waferzustand nicht berührt, daher ist ihr Bereich kleiner ausgeführt. Ein weiterer Grund besteht darin, dass die Anschlusselektroden **120b**, **120c** in der Nähe des äußeren Umfangsbereichs des Halbleiterchips **100** angebracht sind, wo kein Anschlussbereich ist, wie in **Fig. 3** gezeigt wird, daher wäre es schwierig, Anschlüsse mit großem Bereich in der Verdrahtungsschicht bereitzustellen.

[0052] Wie oben ausgeführt ist die Grundrissform der Höckerelektroden **110a** quadratisch, und im Gegensatz dazu ist die Grundrissform der Höckerelektroden **110b** bis **110d** kreisförmig. Die Grundrissgröße der Höckerelektroden **110a** ist aus dem Grund quadratisch, dass wenn eine Vielzahl der Höckerelektroden **110a** in einem vorgegebenen Teilungsabstand angebracht ist, es möglich ist, die Querschnittsfläche in einer parallel zur Hauptoberfläche des Halbleiterchips **100** verlaufenden Richtung zu maximieren. Dadurch ist es möglich, mit geringem Widerstand Signale zu senden und zu empfangen und die Stromversorgung durch die Höckerelektroden **110a** bereitzustellen. Im Gegensatz dazu ist der Grund dafür, dass die Grundrissform der Höckerelektroden **110b** bis **110d** kreisförmig ist, dass so die Verbindungsfestigkeit erhöht wird. Anders ausgedrückt, wenn die Grundrissform der Höckerelektroden **110b** bis **110d** quadratisch wäre, wären die Spannungen im Falle des Verwindens auf dem Verdrahtungssubstrat **200** auf die Eckabschnitte der Höckerelektroden konzentriert, daher kann ein Ablösen von dieser Stelle leicht auftreten. Wenn die Grundrissform der Höckerelektroden **110b** bis **110d** hingegen kreisförmig ist, ist die Spannung nicht auf eine bestimmte Stelle konzentriert, weshalb sogar im Falle des Verwindens beim Verdrahtungssubstrat **200** ein Ablösen nicht leicht auftritt. Aus diesen Gründen sind die Höckerelektroden **110a** bis **110d** so ausgeführt wie oben beschrieben. Es ist anzumerken, dass die Grundrissform der Höckerelektroden **110b** bis **110d** nicht auf die kreisförmige Form beschränkt ist, sondern dass jede Form, in der Spannungen sich nicht leicht konzentrieren, wünschenswert ist. Beispielsweise sind Polygone wie in einer hexagonalen oder oktagonalen Form, bei der die Innenwinkel jeweils stumpfe Winkel sind, wünschenswert.

[0053] Als nächstes wird die Querschnittsform der Höckerelektroden **110** beschrieben. Wie in **Fig. 6** gezeigt, umfassen die Höckerelektroden **110a** bis **110c** eine Unterbarrieremetallschicht (Under Barrier Metal Layer, UBM-Schicht) **111**, die die Anschlusselektroden **120a** bis **120c**, einen Säulenabschnitt **112**, der auf der UBM-Schicht **111** liegt, und eine Lötsschicht **113**, die an der oberen Oberfläche **112a** des Säulenabschnitts **112** bereitgestellt ist, berührt. Die UBM-Schicht **111** ist beispielsweise aus einem Stapelfilm von Ti und Cu hergestellt, und der Säulenabschnitt **112** ist zum Beispiel aus Cu hergestellt. Die in **Fig. 6** gezeigten Höckerelektroden **110a** bis **110c** sind quadratische Prismen oder runde Prismen, weshalb der Winkel zwischen der oberen Oberfläche **112a** und der seitlichen Oberfläche **112b** im Wesentlichen ein rechter Winkel ist. Obwohl dies in den Zeichnungen nicht gezeigt wird, haben die Dummyhöckerelektroden **110d** keine ihnen zugeordneten Anschlusselektroden **120**, weisen ansonsten jedoch dieselbe Struktur auf wie die in **Fig. 6** gezeigten Höckerelektroden **110a** bis **110c**.

[0054] Es ist anzumerken, dass wenn der Säulenabschnitt **112** der Höckerelektroden **110a**, **110b**, **110c** und **110d** durch Plattieren hergestellt wird, sie simultan ausgebildet sind, sodass die Position der oberen Oberfläche **112a** des Säulenabschnitts **112** der Isolierschichthöckerelektrode **110d** höher ist als die obere Oberfläche **112a** des Säulenabschnitts **112** der auf den Anschlusselektroden **120a**, **120b**, **120c** ausgebildeten Höckerelektroden **110a**, **110b**, **110c**. In diesem Fall ist der Säulenabschnitt **112** der Höckerelektrode **110d** mit einem kleineren Durchmesser ausgebildet als der Säulenabschnitt **112** der anderen Höckerelektroden **110a**, **110b**, **110c**. Durch die kleinere Ausformung des Durchmessers des Säulenabschnitts **112** der Höckerelektrode **110d** ist der Bereich der oberen Oberfläche **112a** des Säulenabschnitts **112** kleiner als der Bereich der oberen Oberfläche **112a** des Säulenabschnitts **112** der anderen Höckerelektroden **110a**, **110b**, **110c**, sodass die Höhe nach dem Wiederaufschmelzen des daraufhin ausgebildeten Löthöckers niedriger ist und die Höhe des Säulenabschnitts **112** absorbiert werden kann. Dadurch sind die Höhen der Höckerelektroden **110a**, **110b**, **110c**, **110d** einschließlich der Lötsschicht **113** nach dem Wiederaufschmelzen im Wesentlichen gleich.

[0055] Fig. 7 ist eine schematische Schnittdarstellung, die die Form einer verbesserten Höckerelektrode **110X** zeigt. Der in Fig. 7 gezeigte Querschnitt der Höckerelektrode **110X** ist ein umgedrehtes Trapez, weshalb der Winkel zwischen der oberen Oberfläche **112a** und der seitlichen Oberfläche **112b** des Säulenabschnitts **112** ein spitzer Winkel ist. Wenn eine Höckerelektrode **110X** einer solchen Form verwendet wird, ist es für die aufgrund des Wiederaufschmelzens geschmolzene Löttschicht **113** schwierig, sich beim Flip-Chip-Verbinden des Halbleiterchips **100** mit dem Verdrahtungssubstrat **200** an die seitliche Oberfläche **112b** des Säulenabschnitts **112** anzufügen. Die geschmolzene Löttschicht **113** verformt sich aufgrund der Oberflächenspannung in eine Halbkugelform, wie in Fig. 8 gezeigt, wenn die Löttschicht **113** jedoch dick ist, ergießt sich die geschmolzene Löttschicht **113** von der oberen Oberfläche **112a** des Säulenabschnitts **112** und fügt sich an die seitliche Oberfläche **112b**. Wenn der Winkel zwischen der oberen Oberfläche **112a** und der seitlichen Oberfläche **112b** jedoch ein spitzer Winkel ist, ist es für die Löttschicht **113** schwierig, sich auf diese Weise anzufügen, damit fehlerhafte Verbindungen oder Kurzschlüsse aufgrund des Vergießens der Löttschicht **113** verhindert werden können.

[0056] Es ist anzumerken, dass es zur Erzielung dieses Effekts nicht notwendig ist, dass die seitliche Oberfläche **112b** völlig schief ist, sondern es kann auch nur der obere Abschnitt der seitlichen Oberfläche **112b**, wo sie die obere Oberfläche **112a** berührt, schief sein und der restliche Abschnitt kann vertikal sein, wie in Fig. 9 gezeigt. Alternativ dazu kann der obere Abschnitt der seitlichen Oberfläche **112b**, der die obere Oberfläche **112a** berührt, schief ausgebildet sein, sodass sich der Durchmesser nach oben hin erhöht, und der untere Abschnitt der seitlichen Oberfläche **112b**, der die UBM-Schicht **111** berührt, kann schief ausgebildet sein, sodass sich der Durchmesser nach unten hin erhöht und die seitliche Oberfläche **112b** eine Spindelform aufweist. Anders ausgedrückt ist es ausreichend, wenn der Winkel zwischen der oberen Oberfläche **112a** des Säulenabschnitts **112** und der Abschnitt der seitlichen Oberfläche **112b**, der die obere Oberfläche **112a** berührt, ein spitzer Winkel ist.

[0057] Fig. 11 ist eine schematische Aufsicht zur Erläuterung des Leitermusters, das auf der ersten Oberfläche **210a** des Isoliersubstrats **210** ausgebildet ist. Die in Fig. 11 gezeigte gestrichelte Linie **100X** ist der Bereich, wo der Halbleiterchip **100** montiert wird.

[0058] Wie in Fig. 11 gezeigt, sind auf der ersten Oberfläche **210a** des Isoliersubstrats **210** eine Vielzahl von Verbindungselektroden **220**, eine Vielzahl von Verdrahtungsmustern **240** und zwei Brückenverdrahtungen **290** bereitgestellt. Genauer gesagt sind von den Verbindungselektroden **220** die mit den Höckerelektroden **110a** verbundenen Verbindungselektroden **220a** über das Verdrahtungsmuster **240** mit den Durchgangslochleitern **221** verbunden. Die Durchgangslochleiter **221** sind durch das Isoliersubstrat **210** verlaufend bereitgestellte Leiter und sind mit einem Stegmuster **230** und mit auf der zweiten Oberfläche **210b** des Isoliersubstrats **210** bereitgestellten externen Anschlüssen **260** verbunden.

[0059] Fig. 12 zeigt ein Beispiel für die Anordnung von externen Anschlüssen **260**, die auf der zweiten Oberfläche **210b** des Isoliersubstrats **210** bereitgestellt sind. Wie in Fig. 12 gezeigt, ist auf der zweiten Oberfläche **210b** des Isoliersubstrats **210** ein Verdrahtungsmuster **240** bereitgestellt, das die Durchgangslochleiter **221** und das Stegmuster **230** (die externen Anschlüsse **260**) miteinander verbindet.

[0060] Auf Fig. 11 zurückkommend, sind von den Verbindungselektroden **220** die mit den Höckerelektroden **110c** verbundenen Verbindungselektroden **220c** durch die Brückenverdrahtung **290** miteinander verbunden. Die Brückenverdrahtung **290** ist nicht mit dem anderen Verdrahtungsmuster **240** und daher auch mit keinem der externen Anschlüsse **260** verbunden. Die Vielzahl der Höckerelektroden **110c** ist mit der Brückenverdrahtung **290** elektrisch kurzgeschlossen.

[0061] Es ist anzumerken, dass die Höckerelektroden **110b** und die Dummyhöckerelektroden **110d** direkt mit einem auf der ersten Oberfläche **210a** des Isoliersubstrats **210** bereitgestellten großflächigen Versorgungsmuster **241** verbunden sind.

[0062] Fig. 13 ist eine schematische Darstellung zur Erläuterung des Verbindungsverhältnisses zwischen dem Halbleiterchip **100** und dem Verdrahtungssubstrat **200**.

[0063] Wie in Fig. 13 gezeigt, umfasst der Halbleiterchip **100** einen inneren Spannungserzeugungsschaltkreis **140**, der eine innere Versorgungsspannung VINT erzeugt. Der innere Spannungserzeugungsschaltkreis **140** erhält die externen Versorgungsspannungen VDD, VSS, die durch die externen Anschlüsse **260** zugeführt werden, und erzeugt auf diesen basierend die innere Versorgungsspannung VINT. Die innere Versorgungsspannung VINT ist eine innerhalb des Halbleiterchips **100** erzeugte Spannung und wird nicht von außen zugeführt, daher ist die Kapazität des inneren Spannungserzeugungsschaltkreises **140** basierend auf der Ladung der Schaltkreise unter Verwendung der inneren Versorgungsspannung VINT konzipiert. Allerdings kann in Fäl-

len, bei denen die Schaltkreise, die die innere Versorgungsspannung VINT verwenden, innerhalb des Halbleiterchips **100** verteilt angeordnet sind oder sehr viele Schaltkreise die innere Versorgungsspannung VINT verwenden, die Spannungsreduktion der inneren Versorgungsspannung VINT, abhängig von der Grundrissposition innerhalb des Halbleiterchips **100**, groß sein. Diese Spannungsreduktion ist so konzipiert, dass sie so viel wie möglich reduziert wird, indem das Versorgungsverdrahtungsnetzwerk innerhalb des Halbleiterchips **100** in einer Netzform konfiguriert wird, allerdings kann es bei fortschrittlichen Halbleiterchips **100** mit hoher Geschwindigkeit und hoher Funktionsfähigkeit nicht möglich sein, diese Spannungsreduktion ausreichend zu reduzieren.

[0064] In der vorliegenden Ausführungsform wird die Verdrahtung, die diese innere Versorgungsspannung VINT zuführt, von der Brückenverdrahtung **290** umgangen. Anders ausgedrückt wird dadurch, dass nicht nur das Versorgungsverdrahtungsnetzwerk innerhalb des Halbleiterchips **100**, sondern zusätzlich die im Verdrahtungssubstrat **200** bereitgestellte Brückenverdrahtung **290** verwendet wird, die Impedanz der Verdrahtung, die die innere Versorgungsspannung VINT zuführt, reduziert. Darüber hinaus ist die Brückenverdrahtung **290** auf der Seite des Verdrahtungssubstrats **200** bereitgestellt, daher ist ihre Schichtdicke im Vergleich mit der innerhalb des Halbleiterchips **100** bereitgestellten Verdrahtung extrem klein. Deshalb weist die Brückenverdrahtung **290** einen extrem geringen Widerstand auf, und durch das Umgehen der die innere Versorgungsspannung VINT zuführenden Verdrahtung unter Verwendung der Brückenverdrahtung **290** kann die Spannungsreduktion der inneren Versorgungsspannung VINT stark reduziert werden.

[0065] Die Verdrahtung, die unter Verwendung der Brückenverdrahtung **290** umgangen wird, ist in der vorliegenden Erfindung nicht auf Verdrahtung beschränkt, die die innere Versorgungsspannung VINT zuführt. Wie in **Fig. 14** gezeigt, kann die Verdrahtung, die externe Versorgungsspannung VSS innerhalb des Halbleiterchips **100** zuführt, mit den Höckerelektroden **110c** verbunden sein, wodurch die Verdrahtung unter Verwendung der Brückenverdrahtung **290** umgangen werden kann. Wenn es zum Beispiel Schaltkreise **150A** gibt, die leicht von in verteilter Weise angeordnetem Spannungsrauschen beeinträchtigt sind, und es einen Schaltkreis **150B** gibt, der eine Quelle der Erzeugung von Spannungsrauschen ist, kann der Effekt der Störungen reduziert werden, wenn die Versorgungsverdrahtung in der Nähe jedes der Schaltkreise **150A** mit den Höckerelektroden **110c** verbunden ist und dadurch die Versorgungsverdrahtung zwischen der Vielzahl von Schaltkreisen **150A** umgangen wird.

[0066] Als nächstes wird ein Verfahren zur Herstellung der Höckerelektroden **110** beschrieben.

[0067] Die **Fig. 15A** bis **Fig. 15D** und die **Fig. 16A** bis **Fig. 16C** sind Ablaufdiagramme zur Beschreibung eines Verfahrens zur Herstellung der Höckerelektroden **110a**, **110c**.

[0068] Wie in **Fig. 15A** gezeigt, werden zunächst die Anschlusselektroden **120a**, **120c** ausgebildet, indem die Verdrahtungsschicht der obersten Schicht des Halbleiterchips **100** strukturiert wird. Vorzugsweise wird Aluminium als Material für die Anschlusselektroden **120a**, **120c** verwendet. Dann werden diese mit einem Schutzfilm **130** überzogen, der aus einem Passivierungsfilm oder einem Polyimidfilm konfiguriert ist, sodass ein Abschnitt der Anschlusselektroden **120a**, **120c** freiliegt. Der Grund dafür, dass die Größen der Anschlusselektrode **120a** und der Anschlusselektrode **120c** unterschiedlich sind, liegt im Unterschied in der Berührungsnotwendigkeit durch den Testfühler, wie zuvor beschrieben. Der Test unter Verwendung des Fühlers wird im in **Fig. 15A** beschriebenen Zustand durchgeführt.

[0069] Wie in **Fig. 15B** gezeigt, ist die UBM-Schicht **111** über der gesamten Oberfläche ausgebildet. Die Bildung der UBM-Schicht **111** kann durch Zerstäuben von Ti und Cu in dieser Reihenfolge durchgeführt werden. Als nächstes wird, wie in **Fig. 15C** gezeigt, auf der Oberfläche der UBM-Schicht **111** ein Resistfilm **160** gebildet. Es besteht keine bestimmte Beschränkung für die Dicke des Resistfilms **160**, sie kann jedoch zum Beispiel etwa 20 µm betragen.

[0070] Als nächstes wird, wie in **Fig. 15D** gezeigt, eine Maske M, in der Öffnungen mit einem vorgegebenen Muster ausgebildet sind, auf dem Halbleiterchip **100** angebracht, und durch Belichtung und Entwicklung bilden sich die Öffnungen **160a**, **160c** im Resistfilm **160**. Hier wird in den Zeichnungen ein positiver Resist gezeigt, es kann jedoch auch ein negativer Resist verwendet werden. Die Öffnungen **160a**, **160c** sind an den Stellen bereitgestellt, wo die Höckerelektroden **110a**, **110c** ausgebildet werden sollen. In dem in **Fig. 15D** gezeigten Beispiel sind die Innenwände der Öffnungen **160a**, **160c** im Wesentlichen vertikal, die Innenwände der Öffnungen **160a**, **160c** können jedoch geneigt werden, indem die Fokusposition während Belichtung oder Ähnlichem angepasst wird.

[0071] Als nächstes werden, wie in **Fig. 16A** gezeigt, die Säulenabschnitte **112** und die Lötsschicht **113** auf der UBM-Schicht **111**, die durch die Öffnungen **160a**, **160c** freigelegt ist, durch Galvanisieren ausgebildet. Nachdem der Resistfilm **160**, wie in **Fig. 16B** gezeigt, entfernt wurde, wird der Abschnitt des UBM-Films **111**, der nicht von den Säulenabschnitten **112** bedeckt ist, entfernt, und die Höckerelektroden **110a**, **110c** werden fertiggestellt. Es ist anzumerken, dass wenn die Innenwände der Öffnungen **160a**, **160c** durch Anpassen der Fokusposition oder Ähnliches geneigt sind, die Querschnittsform der Höckerelektroden **110a**, **110c** diese Form widerspiegelt und Höckerelektroden **110X**, wie in den **Fig. 7** bis **Fig. 10** gezeigt, hergestellt werden können.

[0072] Es ist anzumerken, dass in der obigen Beschreibung die Höckerelektroden **110a**, **110c** simultan ausgebildet wurden, die weiteren Höckerelektroden **110b**, **110d** können jedoch auch gleichzeitig ausgebildet werden. Wie zuvor beschrieben, gibt es keine Anschlusselektroden **120**, die den Dummyhöckerelektroden **110d** zugeordnet sind, sodass sie auf dem Schutzfilm **130** ausgebildet werden. Nach Ausbildung dieser Höckerelektroden **110a** bis **110d** wird ein Wiederaufschmelzen des Halbleiterchips **100** bei einer vorgegebenen Temperatur durchgeführt, zum Beispiel bei 240°C und die Lötsschicht **113** wird geschmolzen, und die Lötsschicht **113** nimmt aufgrund der Oberflächenspannung Halbkugelform an.

[0073] Es ist anzumerken, dass das oben beschriebene Verfahren auf jedem einzelnen Halbleiterchip **100** durchgeführt werden kann, normalerweise wird es jedoch in einem Durchgang an einer Vielzahl von Halbleiterchips **100** im Waferzustand durchgeführt. Außerdem erhält man die einzelnen Halbleiterchips **100** nach Abschluss des oben beschriebenen Verfahrens, indem der Wafer zerteilt wird. Die einzelnen Halbleiterchips **100** werden auf das Verdrahtungssubstrat **200** wie im Folgenden beschrieben Flip-Chip-montiert.

[0074] Die **Fig. 17A** bis **Fig. 17E** sind Ablaufdiagramme zur Beschreibung des Verfahrens der Flip-Chip-Montage des Halbleiterchips **100** auf das Verdrahtungssubstrat **200**.

[0075] Zunächst wird, wie in **Fig. 17A** gezeigt, ein großflächiges Isoliersubstrat **210X** hergestellt, auf dem eine Vielzahl von Halbleiterchips **100** montiert werden kann, und die Verbindungselektroden **220**, das Stegmuster **230**, das Lötresist **250** usw. werden an beiden Seiten davon ausgebildet. Es ist anzumerken, dass die in **Fig. 17A** gezeigte gestrichelte Linie D die Teilungslinie ist, wo das Schneiden im nächsten Verfahren durchgeführt wird. Als nächstes werden, wie in **Fig. 17B** gezeigt, die Halbleiterchips **100** mittels Flip-Chip-Verbindungstechnik mit den auf der Oberfläche des Isoliersubstrats **210** definierten Montagebereichen verbunden.

[0076] Die Flip-Chip-Verbindung wird in einem positionierten Zustand durchgeführt, sodass die auf dem Halbleiterchip **100** bereitgestellten Höckerelektroden **110** und die auf dem Isoliersubstrat **210** bereitgestellten Verbindungselektroden **220** zusammengeführt werden. Genauer gesagt wird die Rückseite des Halbleiterchips **100** durch Saugung unter Verwendung eines Bonding-Werkzeugs gehalten, das auf den Zeichnungen nicht gezeigt ist, und die Höckerelektroden **110** und die Verbindungselektroden **220** werden bei einer Temperatur von etwa 240°C zusammengeführt, während eine Last angelegt wird. Dann wird der Spalt zwischen dem Verdrahtungssubstrat **200** und dem Halbleiterchip **100** mit einer Unterfüllung **270** gefüllt. Indem die Unterfüllung **270** an einer Position in der Nähe der Kanten des Halbleiterchips **100** zugeführt wird, beispielsweise unter Verwendung eines Spenders oder Ähnlichem, der auf den Zeichnungen nicht gezeigt ist, füllt das zugeführte Unterfüllmaterial durch Kapillarwirkung den Spalt zwischen dem Verdrahtungssubstrat **200** und dem Halbleiterchip **100**.

[0077] Nach dem Füllen mit der Unterfüllung **270** wird bei einer vorgegebenen Temperatur von beispielsweise etwa 150°C eine Härtung durchgeführt, die Unterfüllung **270** wird hart und es bildet sich eine Leiste, wie in **Fig. 17B** gezeigt. Es ist anzumerken, dass anstatt der Unterfüllung **270** eine nichtleitende Paste (Non-conductive Paste, NCP) verwendet werden kann.

[0078] Als nächstes wird, wie in **Fig. 17C** gezeigt, die gesamte Oberfläche des Verdrahtungssubstrats **200** mit Versiegelungsharz **280** bedeckt, sodass der Halbleiterchip **100** eingebettet ist, dann werden, wie in **Fig. 17D** gezeigt, die aus Lötperlen hergestellten externen Anschlüsse **260** an das Stegmuster **230** montiert. Dann wird, wie in **Fig. 17E** gezeigt, das Verdrahtungssubstrat **200** an der Teilungslinie D durchgeschnitten, und man kann eine Vielzahl der Halbleitervorrichtungen **10** erhalten.

[0079] Es ist anzumerken, dass in der obigen Beschreibung erläutert wurde, dass der Spalt zwischen dem Verdrahtungssubstrat **200** und dem Halbleiterchip **100** vorab mit der Unterfüllung **270** gefüllt wurde, aber unter Verwendung einer Technik wie Formunterfüllung (Mold Underfill, MUF) oder Ähnlichem kann die Technik verwendet werden, um den Spalt beim Formen zu füllen.

[0080] Wie oben beschrieben, ist die Halbleitervorrichtung **10** gemäß der vorliegenden Ausführungsform mit einer Brückenverdrahtung **290** im Verdrahtungssubstrat **200** bereitgestellt, sodass die Vielzahl der im Halbleiterchip **100** bereitgestellten Anschlusselektroden **120c** durch die Brückenverdrahtung **290** umgangen wird. Dadurch kann die Impedanz der mit den Anschlusselektroden **120c** verbundenen Verdrahtung, zum Beispiel der Verdrahtung, die die innere Versorgungsspannung zuführt, stark reduziert werden.

[0081] Als nächstes wird eine zweite Ausführungsform der vorliegenden Erfindung beschrieben.

[0082] Fig. 18 ist eine schematische Schnittdarstellung zur Erläuterung der Struktur eines in der zweiten Ausführungsform verwendeten Halbleiterchips **100a**.

[0083] Wie in Fig. 18 gezeigt, sind im in der vorliegenden Ausführungsform verwendeten Halbleiterchip **100a** zwei sehr kleine Anschlusselektroden **120b**, **120c** jeweils an der Basis der Höckerelektroden **110b**, **110c** bereitgestellt. In jeder anderen Hinsicht ist der Halbleiterchip **100a** gleich wie der in der ersten Ausführungsform verwendete Halbleiterchip **100**, es werden also denselben Elementen dieselben Bezugszeichen zugeordnet und auf doppelte Beschreibungen wird verzichtet. Auch ist das in der vorliegenden Ausführungsform verwendete Verdrahtungssubstrat **200** dasselbe wie das der ersten Ausführungsform.

[0084] Fig. 19 ist eine schematische Aufsicht zur Beschreibung der Form der Höckerelektroden **110a** bis **110c**, und Fig. 20 ist eine schematische Schnittdarstellung entlang der in Fig. 5 gezeigten Linie C-C'.

[0085] Wie in den Fig. 19 und Fig. 20 gezeigt, sind die Grundrissformen der Höckerelektroden **110a**, **110b**, **110c** dieselben wie in der ersten Ausführungsform. Allerdings ist jeder Höckerelektrode **110a** eine Anschlusselektrode **120a** zugeordnet, und dagegen sind den Höckerelektroden **110b**, **110c** zwei Anschlusselektroden **120b**, **120c** zugeordnet. Diese zwei Anschlusselektroden **120b**, **120c** sind von den dazugehörigen Höckerelektroden **110b**, **110c** bedeckt.

[0086] Fig. 21 ist eine schematische Aufsicht zur Beschreibung eines ersten Beispiels für das Verhältnis zwischen den Anschlusselektroden **120b** und der Verdrahtungsschicht der obersten Schicht.

[0087] In dem in Fig. 21 gezeigten Beispiel sind die Versorgungsverdrahtungen **411** bis **413** so bereitgestellt, dass sie sich auf der Verdrahtungsschicht der obersten Schicht in X-Richtung erstrecken. Davon sind die Versorgungsverdrahtungen **411**, **413** Verdrahtungen, auf denen die Versorgungsspannung VDD angelegt ist, und die Versorgungsverdrahtung **412** ist eine Verdrahtung, auf der die Massespannung VSS angelegt ist. Die Verdrahtung, auf der die Versorgungsspannung VDD angelegt ist, und die Verdrahtung, auf der die Massespannung VSS angelegt ist, sind häufig abwechselnd auf diese Weise angeordnet.

[0088] Außerdem wird im in Fig. 21 gezeigten Beispiel ein Abschnitt der Versorgungsverdrahtung **412** an zwei Stellen als Anschlusselektroden **120b** verwendet. Diese zwei Anschlusselektroden **120b** sind in X-Richtung entlang der Versorgungsverdrahtung **412** angebracht. Die Breite der Versorgungsverdrahtung **412** ist an den Stellen, die den Anschlusselektroden **120b** entsprechen, nicht speziell ausgeweitet, und daher greifen die Anschlusselektroden **120b** nicht auf die anderen Versorgungsverdrahtungen **411**, **413** über. Außerdem sind die Anschlusselektroden **120b** einer Höckerelektrode **110b** zugeteilt, daher kann, obwohl die Grundrissgröße der Anschlusselektroden **120b** sehr klein ist, der Kontaktwiderstand reduziert werden.

[0089] Fig. 22 ist eine schematische Aufsicht zur Beschreibung eines zweiten Beispiels für das Verhältnis zwischen den Anschlusselektroden **120b** und der Verdrahtungsschicht der obersten Schicht.

[0090] In dem in Fig. 22 gezeigten Beispiel sind die Versorgungsverdrahtungen **421** bis **423** so bereitgestellt, dass sie sich in der Verdrahtungsschicht der obersten Schicht in X-Richtung erstrecken. Davon sind die Versorgungsverdrahtungen **421**, **423** Verdrahtungen, auf denen die Massespannung VSS angelegt ist, und die Versorgungsverdrahtung **422** ist eine Verdrahtung, auf der die Versorgungsspannung VDD angelegt ist. Auch in diesem Beispiel sind die Verdrahtung, auf der die Versorgungsspannung VDD angelegt ist, und die Verdrahtung, auf der die Massespannung VSS angelegt ist, abwechselnd angeordnet.

[0091] In dem in Fig. 22 gezeigten Beispiel werden ein Abschnitt der Versorgungsverdrahtung **421** und ein Abschnitt der Versorgungsverdrahtung **423** als Anschlusselektroden **120b** verwendet. Diese zwei Anschlusselektroden **120b** sind über die Versorgungsverdrahtung **422** hinweg in Y-Richtung angeordnet. Die Breite der Versorgungsverdrahtung **421**, **423** ist an den Stellen, die den Anschlusselektroden **120b** entsprechen, nicht speziell ausgeweitet, und daher greifen die Anschlusselektroden **120b** nicht auf die Versorgungsverdrahtung

422 über. In diesem Beispiel kann eine Höckerelektrode **110b** zwei verschiedenen Versorgungsverdrahtungen **421**, **423** zugeteilt sein. Obwohl hier die zwei verschiedenen Versorgungsverdrahtungen **421**, **423** Verdrahtungen sind, auf denen dieselbe Spannung angelegt ist, sind es Verdrahtungen, die getrennt voneinander auf der Verdrahtungsschicht der obersten Schicht ausgebildet sind. Daher sind sie in einer weiteren, in einer tieferen Schicht liegenden Verdrahtungsschicht kurzgeschlossen.

[0092] Dadurch sind gemäß der vorliegenden Ausführungsform einer Höckerelektrode **110b** zwei Anschlusselektroden **120b** zugeteilt, daher kann, obwohl die Grundrissgröße der Anschlusselektroden **120b** sehr klein ist, der Kontaktwiderstand reduziert werden. Es kann auch, wie im in **Fig. 22** gezeigten Beispiel, eine einzelne Höckerelektrode **110b** zwei verschiedenen Verdrahtungen zugeteilt sein.

[0093] Es ist anzumerken, dass in den **Fig. 21** und **Fig. 22** das Verhältnis zwischen den Höckerelektroden **110b** und den Anschlusselektroden **120b** beschrieben wurde, das Verhältnis zwischen den Höckerelektroden **110c** und den Anschlusselektroden **120c** ist jedoch ähnlich.

[0094] Dadurch kann in der vorliegenden Ausführungsform derselbe Effekt wie der der ersten, oben beschriebenen Ausführungsform erzielt werden, und es können auch zwei Anschlusselektroden **120b**, **120c** einer Höckerelektrode **110b**, **110c** zugeteilt sein, daher kann, obwohl die Grundrissgröße der Anschlusselektroden **120b**, **120c** sehr klein ist, der Kontaktwiderstand reduziert werden.

[0095] Es ist anzumerken, dass in der vorliegenden Ausführungsform den Höckerelektroden **110b**, **110c** zwei Anschlusselektroden **120b**, **120c** zugeteilt sind, es können ihnen jedoch drei oder mehr Anschlusselektroden **120b**, **120c** zugeteilt werden. Außerdem ist es nicht wesentlich, dass allen Höckerelektroden **110b**, **110c** eine Vielzahl von Anschlusselektroden **120b**, **120c** zugeteilt wird, und nur manchen der Höckerelektroden **110b**, **110c** kann eine Vielzahl von Anschlusselektroden **120b**, **120c** zugeteilt werden.

[0096] Als nächstes wird eine dritte Ausführungsform der vorliegenden Erfindung beschrieben.

[0097] **Fig. 23** ist eine schematische Schnittdarstellung zur Beschreibung der Struktur eines Halbleiterchips **100b** gemäß der dritten Ausführungsform. **Fig. 24** ist eine schematische Schnittdarstellung zur Beschreibung der Struktur einer Halbleitervorrichtung **20**, bei der eine Vielzahl von Halbleiterchips **100b** auf dem Verdrahtungssubstrat **200** gestapelt ist.

[0098] Wie in **Fig. 23** gezeigt, weicht der in der vorliegenden Ausführungsform verwendete Halbleiterchip **100b** vom in der ersten Ausführungsform verwendeten Halbleiterchip **100** insofern ab, als eine durchdringende Elektrode **120X** bereitgestellt ist, die den Anschlusselektroden **120a** zugeordnet ist. Die durchdringende Elektrode **120X** ist so bereitgestellt, dass sie ein Halbleitersubstrat **S** durchdringt, das aus Silicium oder Ähnlichem hergestellt ist, und ist elektrisch verbunden mit einem Rückseitenhöcker **170a**, der auf der Rückseite des Halbleitersubstrats **S** bereitgestellt ist. Die durchdringenden Elektroden **120X** sind nicht so bereitgestellt, dass sie den anderen Anschlusselektroden **120b**, **120c** zugeordnet sind, sondern die Dummyrückseitenhöcker **170b** bis **170d** sind auf der Rückseite des Halbleitersubstrats **S** an Stellen angebracht, die sich mit den Höckerelektroden **110b** bis **110d** in der Aufsicht überschneiden.

[0099] Eine Vielzahl der Halbleiterchips **100b** mit dieser Struktur können auf dem Verdrahtungssubstrat **200** übereinandergestapelt, wie in **Fig. 24** gezeigt, montiert werden. In dem in **Fig. 24** gezeigten Beispiel wird ein Beispiel gezeigt, bei dem zwei Halbleiterchips **100b** übereinandergestapelt sind, es können aber auch drei oder mehr Halbleiterchips **100b** übereinandergestapelt sein. Wie in **Fig. 24** gezeigt, sind die auf der unteren Schicht liegenden Rückseitenhöcker **170a** bis **170d** des Halbleiterchips **100b** mit den auf der oberen Schicht liegenden Höckerelektroden **110a** bis **110d** verbunden.

[0100] Aufgrund dieser Konfiguration kann für den Halbleiterchip **100b** auf der untersten Schicht zum Beispiel die Impedanz der Verdrahtung, die die innere Versorgungsspannung **VINT** zuführt, durch die Brückenverdrahtung **290** reduziert werden, wie bei der ersten, oben beschriebenen Ausführungsform. Für den Halbleiterchip **100b** auf der oberen Schicht kann der obige Effekt hingegen nicht erzielt werden, da er nicht direkt auf dem Verdrahtungssubstrat **200** montiert ist, wenn jedoch die Rückseitenhöcker **170c** jedes Halbleiterchips **100b** durch die Brückenverdrahtung **290a** kurzgeschlossen sind, wie in **Fig. 25** gezeigt, kann derselbe Effekt wie für die erste Ausführungsform auch für den Halbleiterchip **100b** der oberen Schicht erzielt werden. Die auf der Rückseite des Halbleiterchips **100b** ausgebildete Brückenverdrahtung **290a** kann gleichzeitig mit dem Verfahren der Ausbildung der Rückseitenhöcker **170a** bis **170d** ausgebildet werden. Es ist anzumerken, dass die Grundrissform der Höckerelektroden **110a** und der Rückseitenhöcker **170a** in der vorliegenden Ausführungs-

form kreisförmig ist. Das liegt daran, dass die Grundrissform der durchdringenden Elektrode **120X** kreisförmig ist.

[0101] Als nächstes wird eine vierte Ausführungsform der vorliegenden Erfindung beschrieben.

[0102] **Fig. 26** ist eine schematische Aufsicht, die den Aufbau der Hauptoberfläche eines in der vierten Ausführungsform verwendeten Halbleiterchips **100c** zeigt. **Fig. 27** ist eine schematische Aufsicht zur Erläuterung des auf dem in der vierten Ausführungsform verwendeten Verdrahtungssubstrat **200b** ausgebildeten Leitermusters. Die in **Fig. 27** gezeigte gestrichelte Linie **100X** ist der Bereich zum Montieren des Halbleiterchips **100c**.

[0103] Wie in **Fig. 26** gezeigt, sind entlang des äußeren Randbereichs des in der vorliegenden Ausführungsform verwendeten Halbleiterchips **100c** Höckerelektroden **110a** angebracht. Außerdem ist die Vielzahl der Höckerelektroden **110c** so angeordnet, dass sie von den Höckerelektroden **110a** umschlossen ist. In der vorliegenden Ausführungsform sind die Höckerelektroden **110a** entlang des äußeren Randbereichs des Halbleiterchips **100c** angebracht, sodass ein Ablösen des Halbleiterchips **100c** aufgrund von Temperaturänderungen nicht leicht auftritt. Daher sind im Gegensatz zur ersten Ausführungsform die Dummyhöckerelektroden **110d** nicht bereitgestellt, es können jedoch Dummyhöckerelektroden **110d** bereitgestellt sein.

[0104] Verbindungselektroden **220a**, **220c** sind auf dem Verdrahtungssubstrat **200b** an Stellen bereitgestellt, die den Höckerelektroden **110a**, **110c** zugeordnet sind, wie in **Fig. 27** gezeigt. Außerdem sind die mit den Höckerelektroden **110c** verbundenen Verbindungselektroden **220c** durch die Brückenverdrahtung **290b** in gemeinsam benutzter Weise miteinander verbunden. Die Brückenverdrahtung **290b** ist, wie bei der ersten Ausführungsform, nicht mit dem anderen Verdrahtungsmuster **240** verbunden und ist daher mit keinem der externen Anschlüsse **260** verbunden. Deshalb kann in der vorliegenden Ausführungsform derselbe Effekt erzielt werden wie für die erste, oben beschriebene Ausführungsform.

[0105] Dadurch besteht in der vorliegenden Ausführungsform keine bestimmte Beschränkung für die Anordnung der Höckerelektroden **110** auf dem Halbleiterchip.

[0106] Als nächstes wird eine fünfte Ausführungsform der vorliegenden Erfindung beschrieben.

[0107] **Fig. 28** ist eine schematische Schnittdarstellung zur Beschreibung der Struktur einer Halbleitervorrichtung **40** gemäß der fünften Ausführungsform der vorliegenden Erfindung.

[0108] Wie in **Fig. 28** gezeigt, ist die Halbleitervorrichtung **40** gemäß der vorliegenden Ausführungsform aus einem Halbleiterchip **100d** und einer Verdrahtungsstruktur **300** konfiguriert, die auf einer Hauptoberfläche desselben ausgebildet ist. Die Halbleitervorrichtung **40** gemäß der vorliegenden Ausführungsform hat eine Struktur, die als Wafer Level Package (WLP) bezeichnet wird, und verwendet kein starres Isoliersubstrat wie die erste bis vierte Ausführungsform.

[0109] Die Verdrahtungsstruktur **300** umfasst einen ersten Isolierfilm **310**, der die Hauptoberfläche des Halbleiterchips **100d** bedeckt, eine Verdrahtungsschicht **320**, die auf der Oberfläche des ersten Isolierfilms **310** ausgebildet ist, einen zweiten Isolierfilm **330**, der die Verdrahtungsschicht **320** bedeckt, und externe Anschlüsse **340**, die auf der Oberfläche des zweiten Isolierfilms **330** ausgebildet sind. Eine Vielzahl von Durchgangslöchern, die die Anschlusselektroden **120** freilegen, ist im ersten Isolierfilm **310** bereitgestellt, und die Anschlusselektroden **120** und die Verdrahtungsschicht **320** sind durch diese Durchgangslöcher elektrisch miteinander verbunden. Ebenso ist eine Vielzahl von Durchgangslöchern, die die Verdrahtungsschicht **320** freilegen, im zweiten Isolierfilm **330** bereitgestellt, und die Verdrahtungsschicht **320** und die externen Anschlüsse **340** sind durch die Durchgangslöcher elektrisch miteinander verbunden. Die Verdrahtungsschicht **320** erfüllt die Funktion, den Elektrodenteilungsabstand der Anschlusselektroden **120** in den Elektrodenteilungsabstand der externen Anschlüsse **340** umzuwandeln.

[0110] **Fig. 29** ist eine schematische Aufsicht, die den Aufbau der in der Verdrahtungsschicht **320** ausgebildeten Brückenverdrahtung **290c** zeigt. In **Fig. 29** verweisen die gestrichelten Linien auf die Anschlusselektroden **120a** bis **120c**.

[0111] Wie in **Fig. 29** gezeigt, ist auf der Verdrahtungsschicht **320** ausgebildete Brückenverdrahtung **290c** so bereitgestellt, dass sie die Vielzahl der Anschlusselektroden **120c** kurzschließt. Dadurch kann zum Beispiel die Impedanz der Verdrahtung, die die innere Versorgungsspannung VINT zuführt, durch die Brückenverdrahtung

290c reduziert werden, wie bei der ersten bis zur vierten Ausführungsform. Die Brückenverdrahtung **290c** ist mit keinem der externen Anschlüsse **340** verbunden.

[0112] Dadurch ist die Halbleitervorrichtung gemäß der vorliegenden Erfindung nicht auf eine Struktur beschränkt, in der der Halbleiterchip mit einem starren Verdrahtungssubstrat Flip-Chip-verbunden ist, sondern er kann auch auf eine Halbleitervorrichtung mit einer sogenannten Wafer-Level-Package-Struktur angewandt werden, wie in der fünften Ausführungsform beschrieben.

[0113] Oben wurden die bevorzugten Ausführungsformen der vorliegenden Erfindung beschrieben, die vorliegende Erfindung ist jedoch nicht auf die oben beschriebenen Ausführungsformen beschränkt, und es können verschiedene Modifikationen vorgenommen werden, die vom Zweck der vorliegenden Erfindung nicht abweichen, und diese sind fallen auch in Schutzzumfang der vorliegenden Erfindung.

[0114] Zum Beispiel wurden in jeder der oben beschriebenen Ausführungsformen Beispiele beschrieben, in denen die Impedanz von bestimmten Verdrahtungen durch Kurzschließen der Vielzahl von Anschlusselektroden durch die Brückenverdrahtung reduziert wurde, allerdings ist die vorliegende Erfindung nicht darauf beschränkt, und wie in **Fig. 30** gezeigt, kann das Abfühlen durch Verbinden der spezifischen Anschlusselektroden **120e** mit den Verbindungselektroden **220e** und durch Anbringen der Verdrahtung **290e** auf dem Verdrahtungssubstrat **200d** auch nach dem Flip-Chip-Verbinden durchgeführt werden. Das Abfühlen kann direkt auf der Verdrahtung **290e** durchgeführt werden, oder es kann auf einem am Ende der Verdrahtung **290e** bereitgestellten Testanschluss TP durchgeführt werden.

[0115] Anders ausgedrückt, ist es nach dem Flip-Chip-Verbinden des Halbleiterchips **100e** mit dem Verdrahtungssubstrat **200d** nicht möglich, das Abfühlen der auf dem Halbleiterchip **100e** bereitgestellten Anschluss-elektroden **120** durchzuführen, weshalb es nötig ist, den Betriebstest über die auf dem Verdrahtungssubstrat **200d** bereitgestellten externen Anschlüsse **260** durchzuführen. Es ist jedoch nicht möglich, die Anschlusselektroden **120e** zu kontrollieren, die nicht mit den externen Anschlüssen **260** verbunden sind. Um dieses Problem zu beheben, kann das Abfühlen, wie in **Fig. 30** gezeigt, durch Anbringen der Anschlusselektroden **120e**, die nicht mit den externen Anschlüssen **260** verbunden, an die Verdrahtung **290e** auf dem Verdrahtungssubstrat **200d** durchgeführt werden. In dem in **Fig. 30** gezeigten Beispiel wird ein auf dem Halbleiterchip **100e** bereitgestellter Testschaltkreis **190** mit den Anschlusselektroden **120e** verbunden, und dadurch wird der Testschaltkreis **190** nach dem Flip-Chip-Verbinden betrieben, oder es kann ein vom Testschaltkreis **190** erzeugter Signal- oder Spannungspegel kontrolliert werden.

Bezugszeichenliste

10, 20, 40	Halbleitervorrichtung
100, 100a, 100b, 100c, 100d, 100e	Halbleiterchip
100X	Bereich zum Montieren des Halbleiterchips
110a bis 110d, 110X	Höckerelektrode
111	UBM-Schicht
112	Säulenabschnitt
112a	Obere Oberfläche des Säulenabschnitts
112b	Seitliche Oberfläche des Säulenabschnitts
113	Lötschicht
120a bis 120c, 120e	Anschlusselektrode
120X	Durchdringende Elektrode
130	Schutzfilm
140	Innerer Spannungserzeugungsschaltkreis
150A, 150	BSchaltkreis
160	Resistfilm
160a, 160c	Öffnung
170a bis 170d	Rückseitenhöcker
190	Testschaltkreis
200, 200b, 200d	Verdrahtungssubstrat (Verdrahtungsstruktur)
210, 210X	Isoliersubstrat
210a	Erste Oberfläche des Isoliersubstrats
210b	Zweite Oberfläche des Isoliersubstrats
220a, 220c, 220e	Verbindungselektrode

221	Durchgangslochleiter
230	Stegmuster
240	Verdrahtungsmuster
241	Versorgungsmuster
250	Lötresist
260, 340	Externer Anschluss
270	Unterfüllung
280	Versiegelungsharz
290, 290a, 290b, 290c	Brückenverdrahtung
290e	Verdrahtung
300	Verdrahtungsstruktur
310	Erster Isolierfilm
320	Verdrahtungsschicht
330	Zweiter Isolierfilm
411 bis 413, 421 bis 423	Versorgungsverdrahtung
D	Teilungslinie
M	Maske
S	Halbleitersubstrat
TP	Testanschluss

[0116]

Zeichenerklärung

English	German
Fig. 13:	
Internal voltage generation circuit	Innerer Spannungserzeugungsschaltkreis
Fig. 14:	
Circuit A	Schaltkreis A
Circuit A	Schaltkreis A
Circuit A	Schaltkreis A
Circuit B	Schaltkreis B

Patentansprüche

1. Halbleitervorrichtung, umfassend: einen Halbleiterchip mit einer Vielzahl von ersten Anschlusselektroden und einer Vielzahl von zweiten Anschlusselektroden; und eine auf dem Halbleiterchip bereitgestellte Verdrahtungsstruktur, **dadurch gekennzeichnet**, dass die Verdrahtungsstruktur eine Vielzahl von externen Anschlüssen, eine Vielzahl von Verdrahtungsmustern, die die Vielzahl von externen Anschlüssen mit der Vielzahl von ersten Anschlusselektroden elektrisch verbinden, und eine Brückenverdrahtung umfasst, die mit keiner der Vielzahl der externen Anschlüsse innerhalb der Verdrahtungsstruktur elektrisch verbunden ist, jedoch die Vielzahl von zweiten Anschlusselektroden in gemeinsam benutzter Weise miteinander verbindet.

2. Halbleitervorrichtung gemäß Anspruch 1, worin dieselbe Versorgungsspannung an der Vielzahl von zweiten Anschlusselektroden auftritt.

3. Halbleitervorrichtung gemäß Anspruch 2, worin der Halbleiterchip ferner einen inneren Spannungserzeugungsschaltkreis umfasst, der eine externe Versorgungsspannung empfängt, die durch die Vielzahl von ersten Anschlusselektroden zugeführt wird, und eine innere Versorgungsspannung erzeugt, und die innere Versorgungsspannung an der Vielzahl von zweiten Anschlusselektroden auftritt.

4. Halbleitervorrichtung gemäß Anspruch 2, worin dieselbe Spannung wie die durch die Vielzahl von ersten Anschlusselektroden zugeführte externe Versorgungsspannung an der Vielzahl von zweiten Anschlusselektroden auftritt.

5. Halbleitervorrichtung gemäß Anspruch 1, worin der Bereich der Vielzahl von ersten Anschlusselektroden größer ist als der Bereich der Vielzahl von zweiten Anschlusselektroden.

6. Halbleitervorrichtung gemäß Anspruch 1, worin der Halbleiterchip ferner eine Vielzahl von ersten Höckerelektroden, die auf der Vielzahl von ersten Anschlusselektroden ausgebildet sind, und eine Vielzahl von zweiten Höckerelektroden, die auf der Vielzahl von zweiten Anschlusselektroden ausgebildet sind, umfasst, die Verdrahtungsstruktur ferner ein Isoliersubstrat, eine Vielzahl von ersten Verbindungselektroden, die mit der Vielzahl von ersten Höckerelektroden verbunden sind, und eine Vielzahl von zweiten Verbindungselektroden, die mit der Vielzahl von zweiten Höckerelektroden verbunden sind, umfasst, die Vielzahl von externen Anschlüssen auf einer ersten Oberfläche des Isoliersubstrats ausgebildet ist und die Vielzahl von ersten und zweiten Höckerelektroden auf einer zweiten Oberfläche auf dem Isoliersubstrat ausgebildet ist, die Vielzahl von Verdrahtungsmustern die Vielzahl von ersten Verbindungselektroden und die Vielzahl von externen Anschlüssen elektrisch miteinander verbindet, und die Brückenverdrahtung die Vielzahl von zweiten Verbindungselektroden in gemeinsam benutzter Weise elektrisch miteinander verbindet.

7. Halbleitervorrichtung gemäß Anspruch 6, worin die Vielzahl von ersten Höckerelektroden im zentralen Bereich einer Hauptoberfläche des Halbleiterchips angeordnet ist und die Vielzahl von zweiten Höckerelektroden im äußeren Umfangsbereich der Hauptoberfläche des Halbleiterchips angeordnet ist.

8. Halbleitervorrichtung gemäß Anspruch 7, worin die Grundrissform der Vielzahl von ersten Höckerelektroden quadratisch ist und die Grundrissform der Vielzahl von zweiten Höckerelektroden entweder kreisförmig oder polygonal ist, wobei alle Innenwinkel stumpfe Winkel sind.

9. Halbleitervorrichtung gemäß Anspruch 6, worin jede der Vielzahlen von ersten und zweiten Höckerelektroden einen auf der dazugehörigen ersten oder zweiten Anschlusselektrode liegenden Säulenabschnitt und eine Lötsschicht umfasst, die an der oberen Oberfläche des Säulenabschnitts bereitgestellt ist, und der Winkel zwischen der oberen Oberfläche des Säulenabschnitts und der seitlichen Oberfläche, die die obere Oberfläche berührt, ein spitzer Winkel ist.

10. Halbleitervorrichtung gemäß Anspruch 1, worin der Halbleiterchip ferner eine Vielzahl von ersten Höckerelektroden, die auf der Vielzahl von ersten Anschlusselektroden ausgebildet sind, und eine zweite Höckerelektrode umfasst, die so bereitgestellt ist, dass sie zwei oder mehr der zweiten Anschlusselektroden bedeckt, die in der Vielzahl von zweiten Anschlusselektroden enthalten sind, und die in gemeinsam benutzter Weise die zwei oder mehr zweiten Anschlusselektroden miteinander verbindet.

11. Halbleitervorrichtung gemäß Anspruch 10, worin eine der zwei oder mehr zweiten Anschlusselektroden auf einer ersten Verdrahtung bereitgestellt ist, die auf einer Verdrahtungsschicht der obersten Schicht des Halbleiterchips ausgebildet ist, und eine weitere der zwei oder mehr zweiten Anschlusselektroden auf einer zweiten Verdrahtung bereitgestellt ist, die auf der Verdrahtungsschicht der obersten Schicht ausgebildet ist und zumindest von der ersten Verdrahtung auf der Verdrahtungsschicht der obersten Schicht getrennt ist.

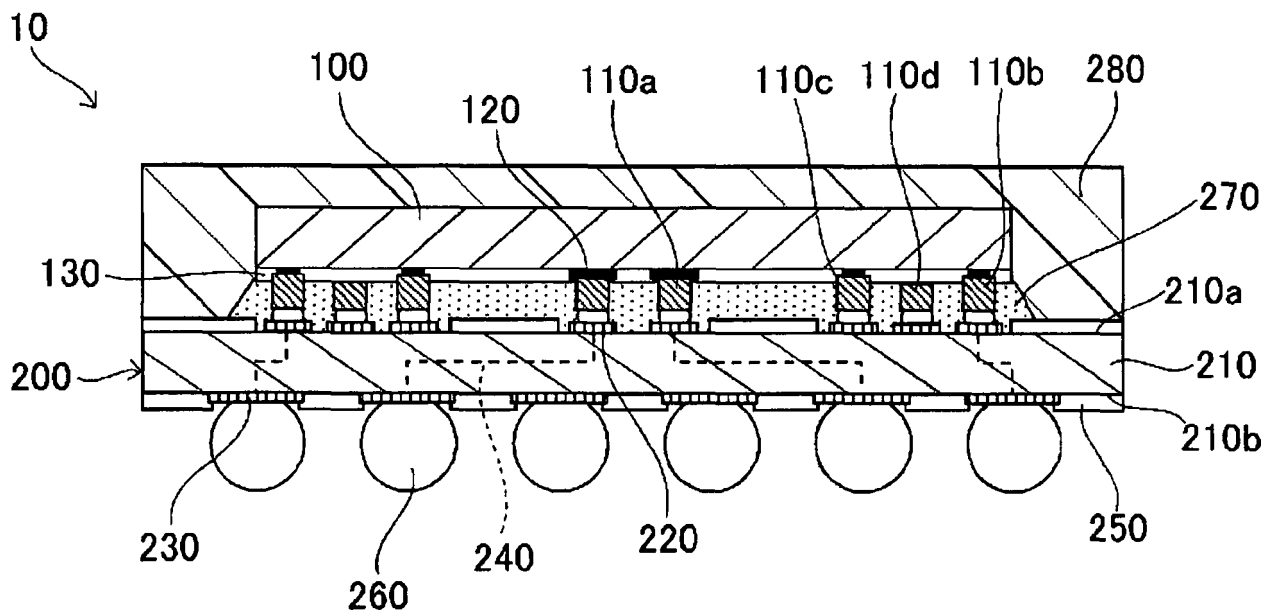
12. Halbleitervorrichtung gemäß Anspruch 11, worin die erste Verdrahtung und die zweite Verdrahtung durch eine Verdrahtungsschicht kurzgeschlossen sind, die von der Verdrahtungsschicht der obersten Schicht verschieden ist.

13. Halbleitervorrichtung gemäß Anspruch 1, worin die Verdrahtungsstruktur ferner eine Isolierschicht, die die Hauptoberfläche des Halbleiterchips bedeckt, auf der die Vielzahl von ersten und zweiten Anschlusselektroden ausgebildet ist, und die Vielzahl von Durchgangslöchern umfasst, die so bereitgestellt sind, dass sie die Isolierschicht durchdringen, und in denen die Vielzahl von ersten und zweiten Anschlusselektroden freigelegt ist, und die Verdrahtungsmuster und die Brückenverdrahtung durch Leiter hergestellt sind, die auf der ersten Isolierschicht und innerhalb der Vielzahl von Durchgangslöchern bereitgestellt sind.

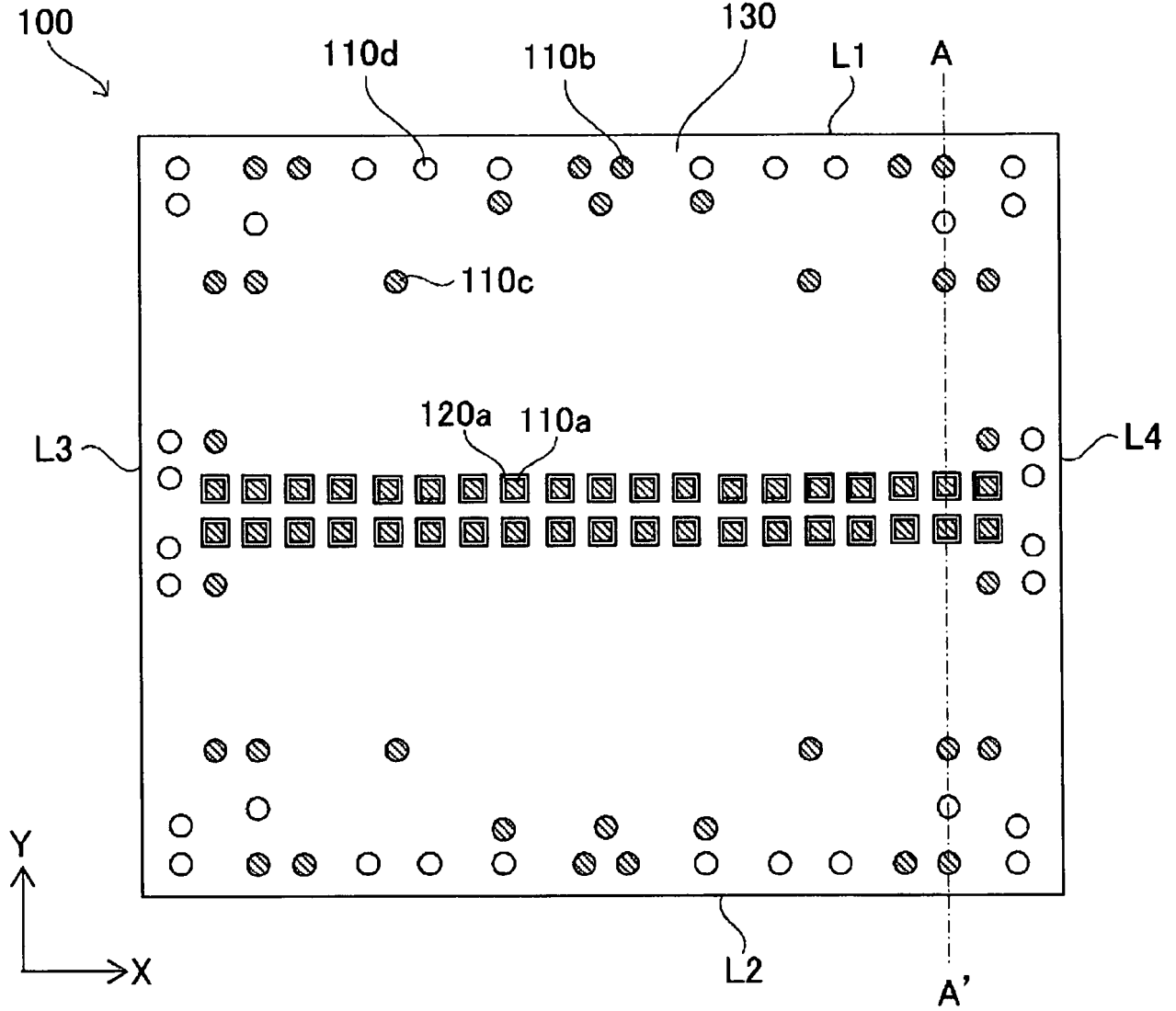
Es folgen 23 Seiten Zeichnungen

Anhängende Zeichnungen

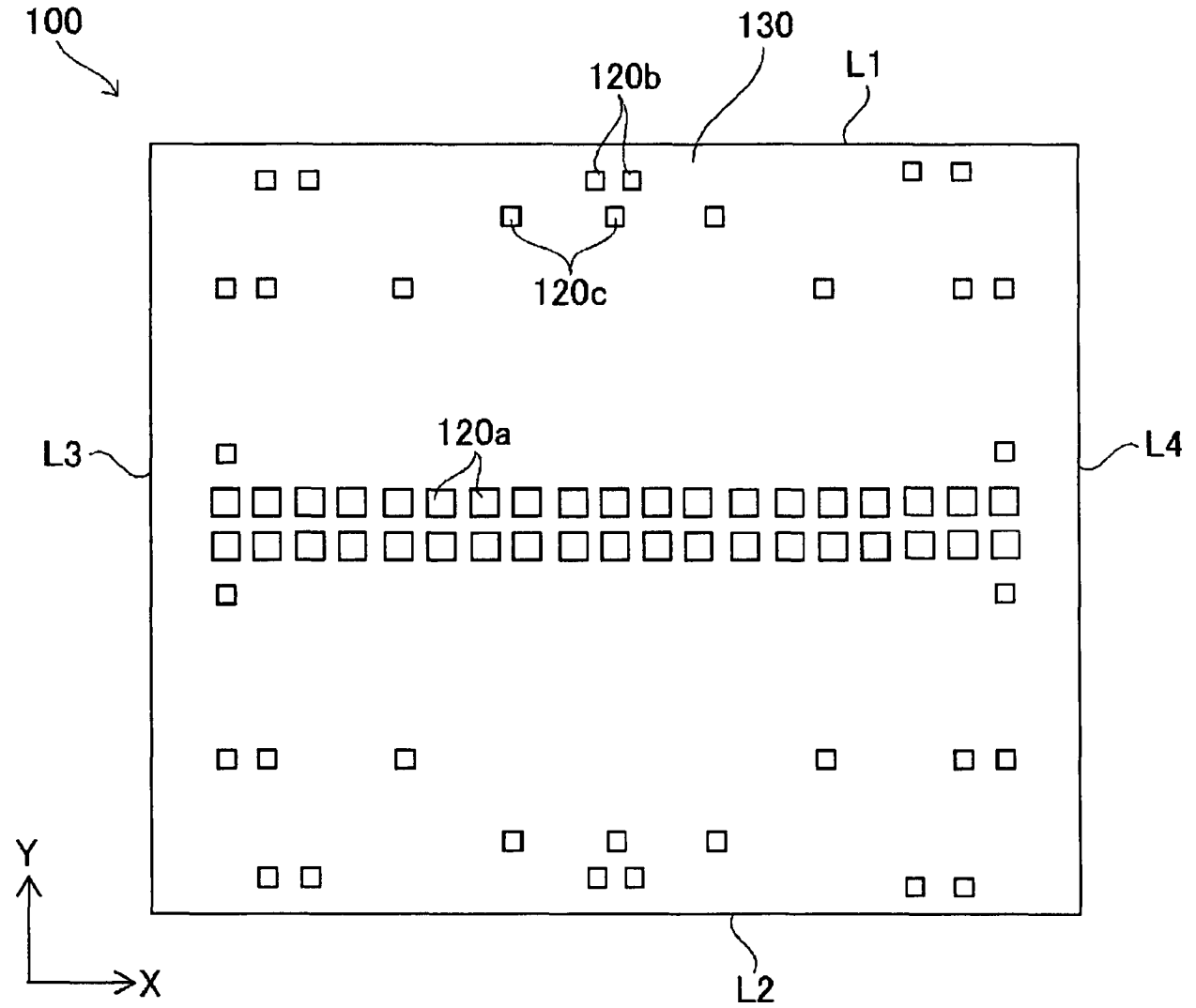
[Fig. 1]



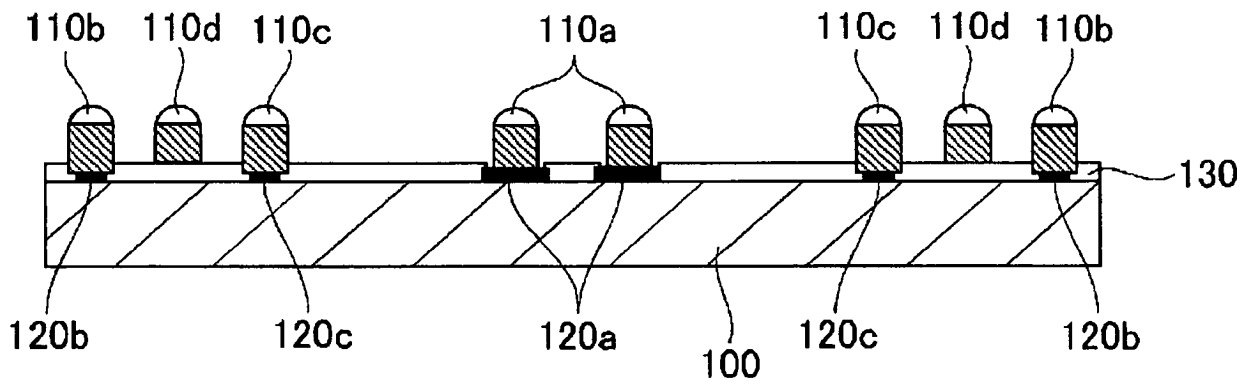
[Fig. 2]



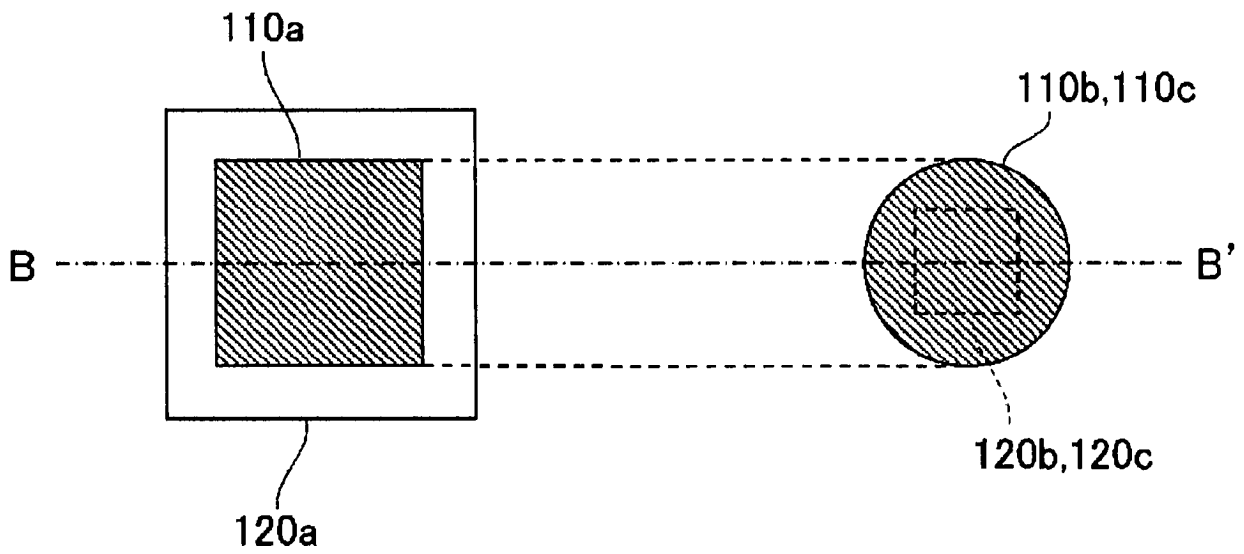
[Fig. 3]



[Fig. 4]



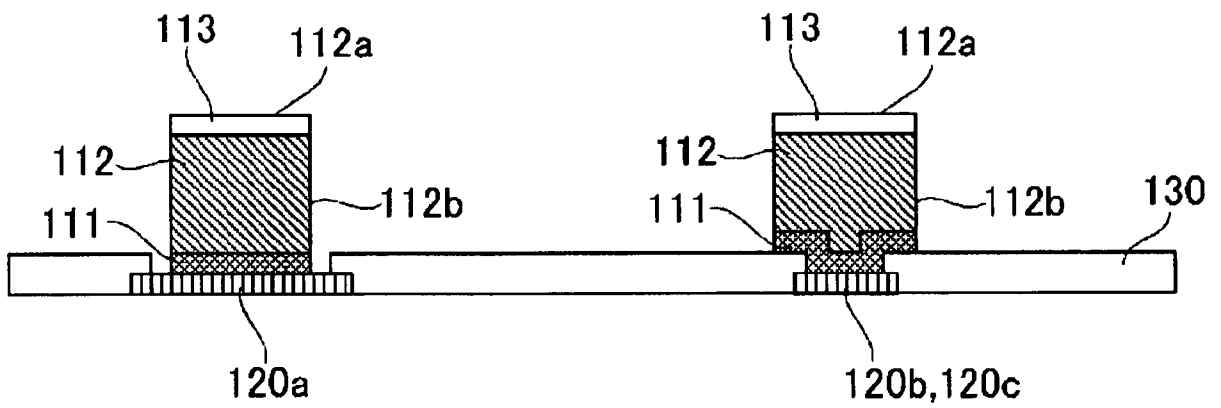
[Fig. 5]



[Fig. 6]

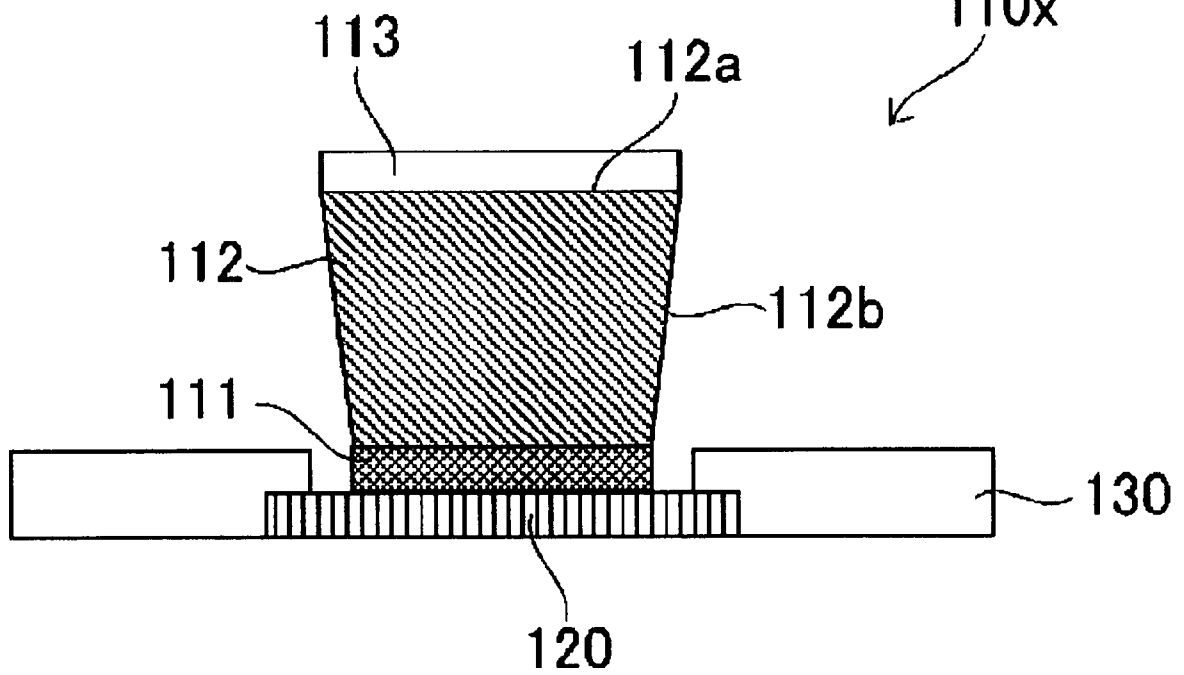
110a

110b,110c

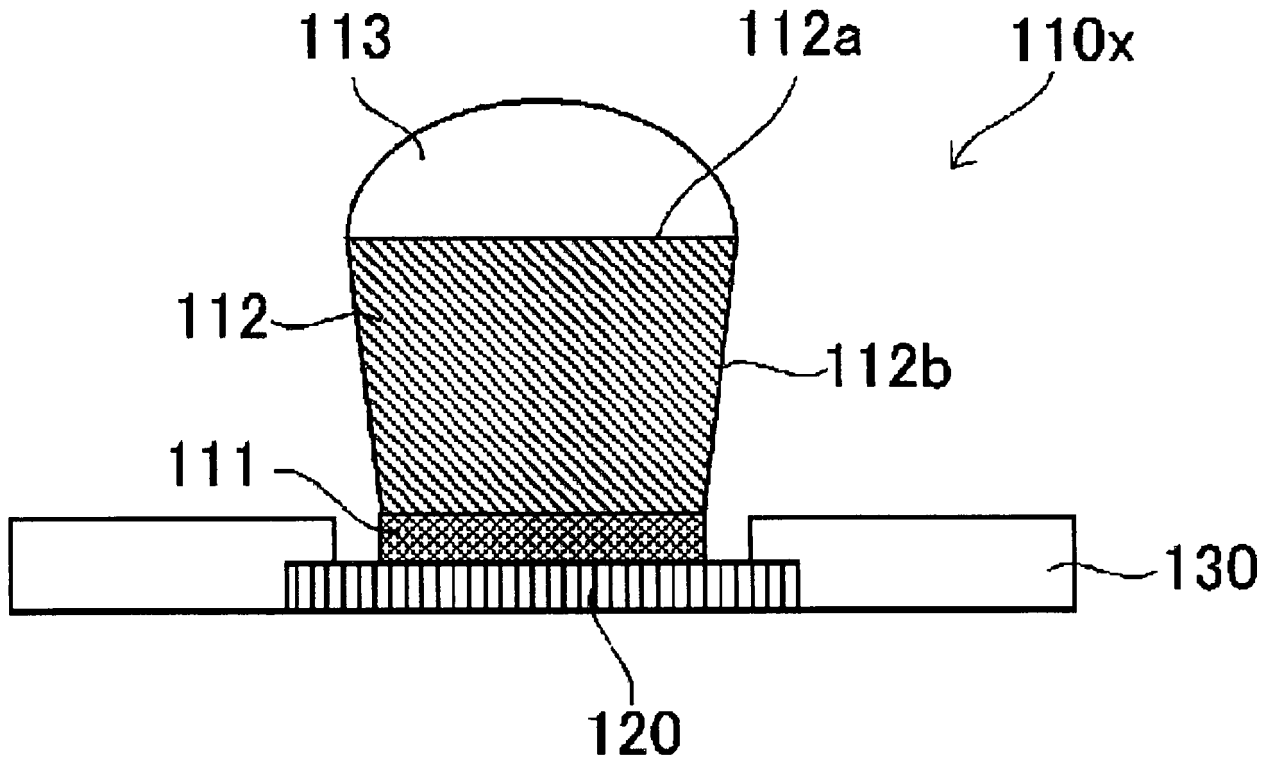


[Fig. 7]

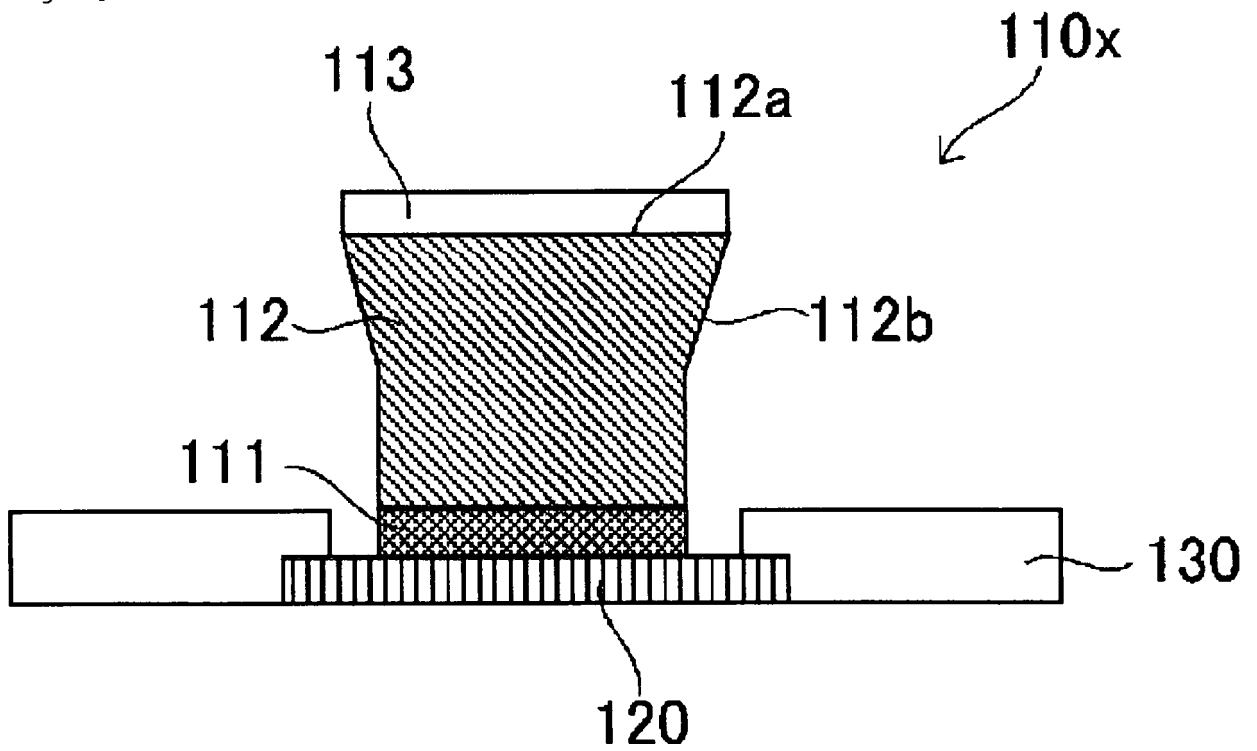
110x



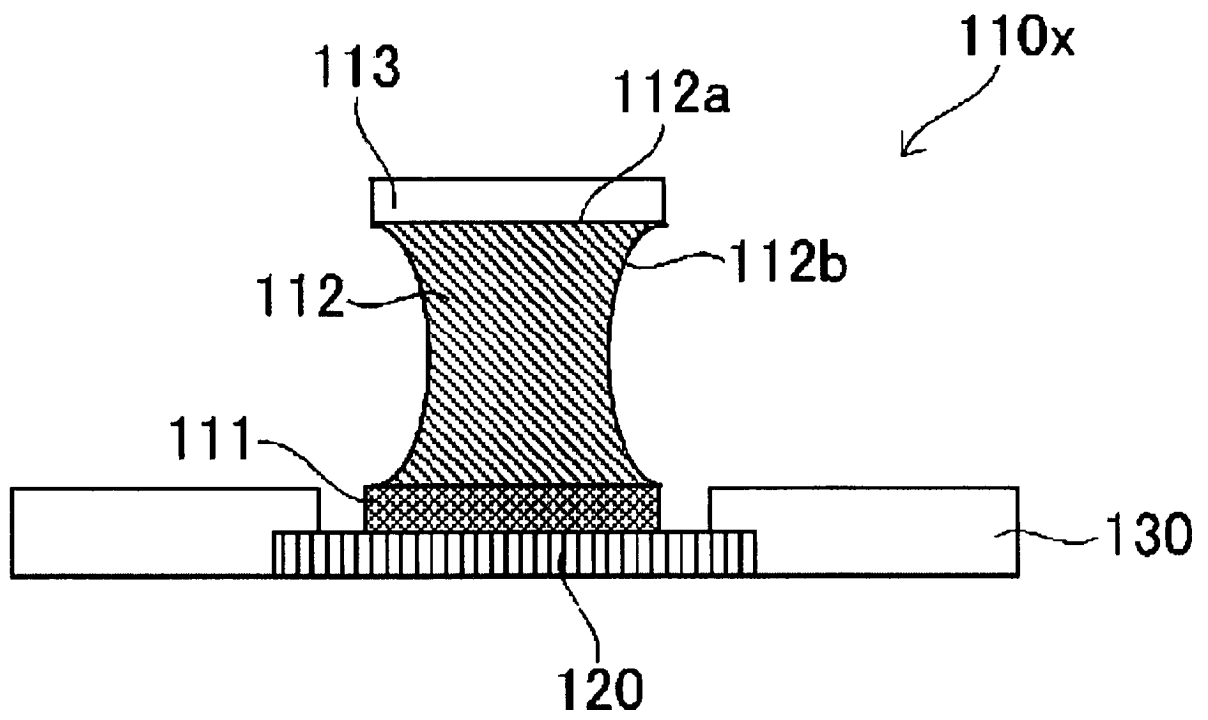
[Fig. 8]



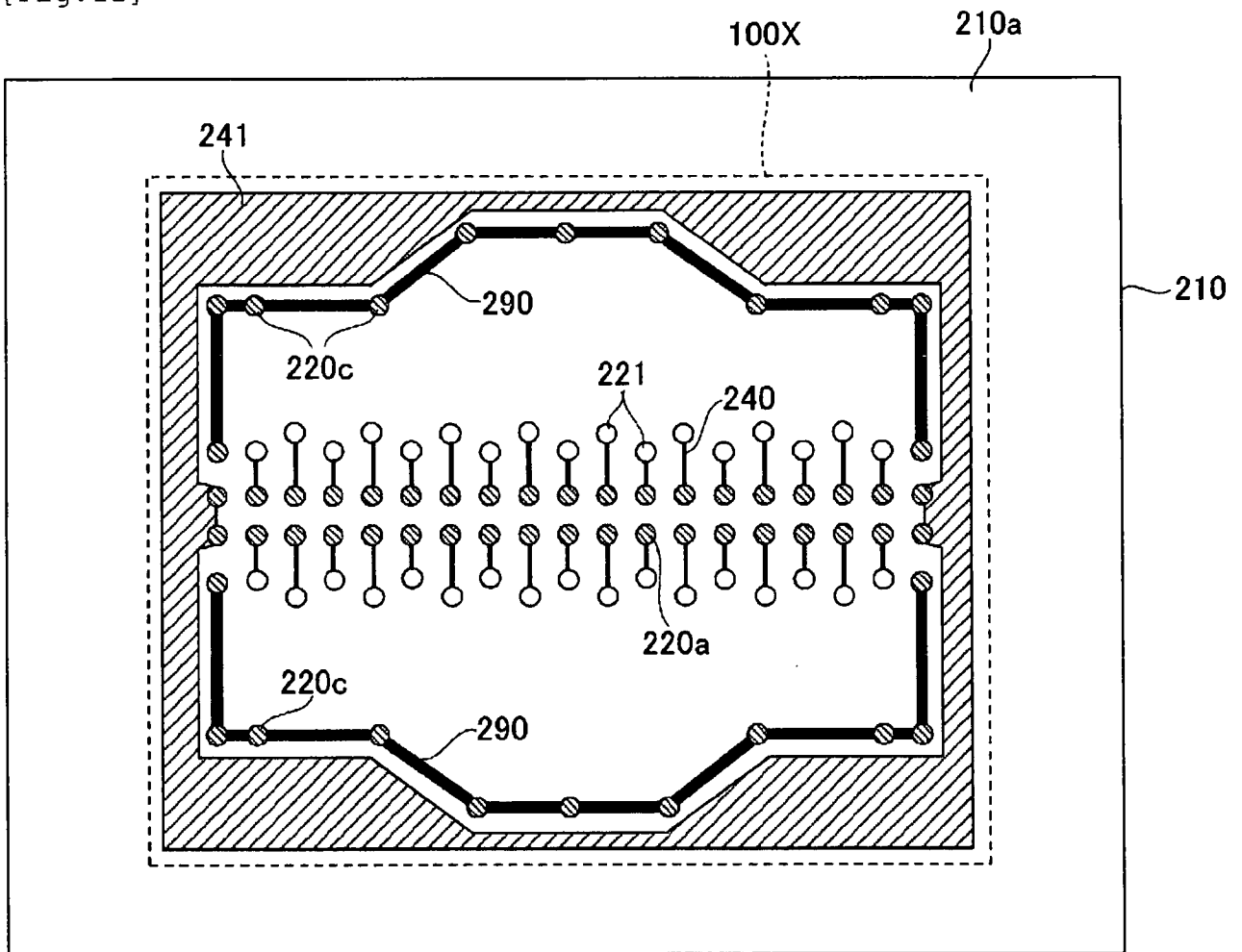
[Fig. 9]



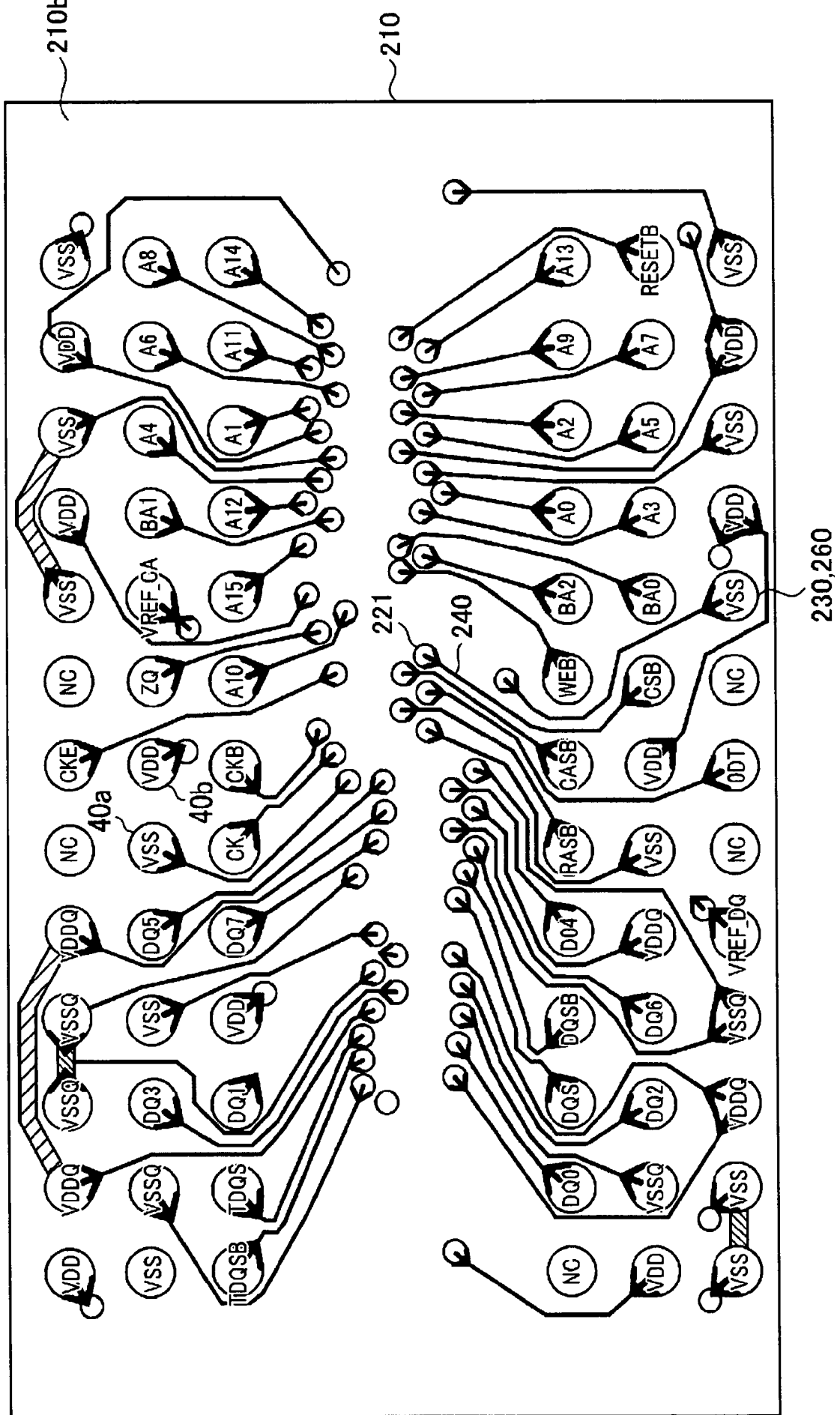
[Fig.10]



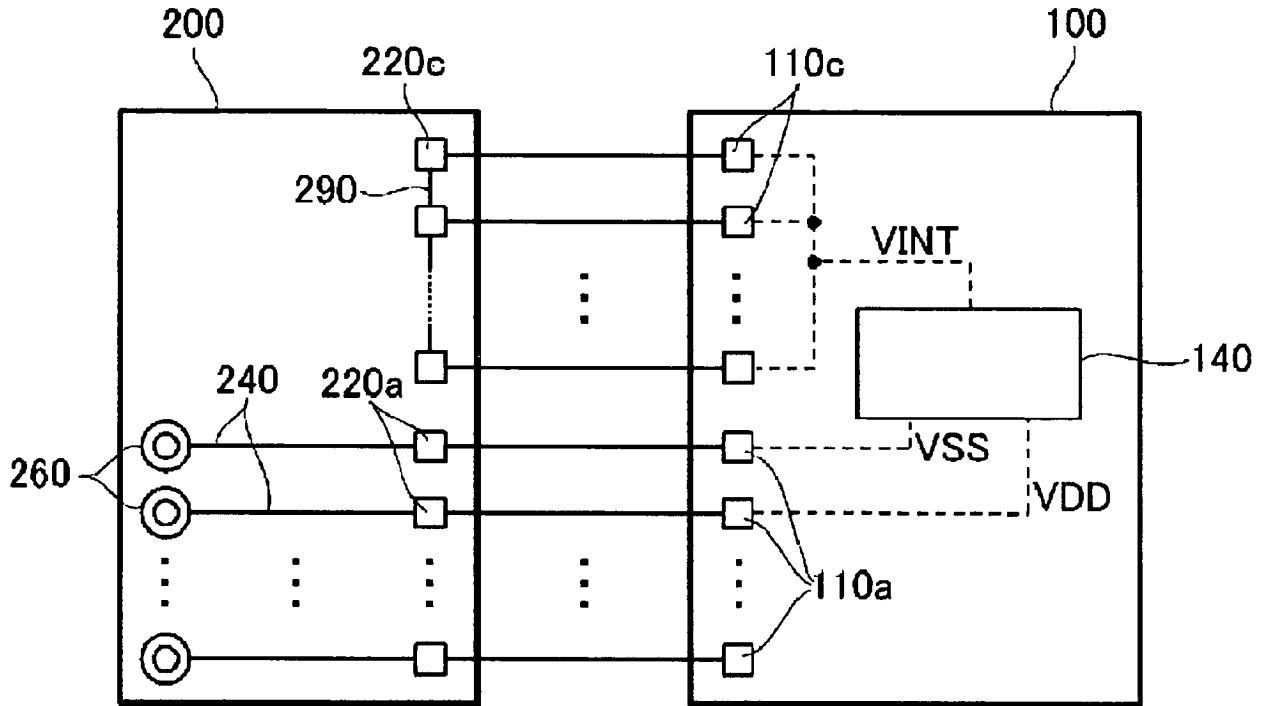
[Fig. 11]



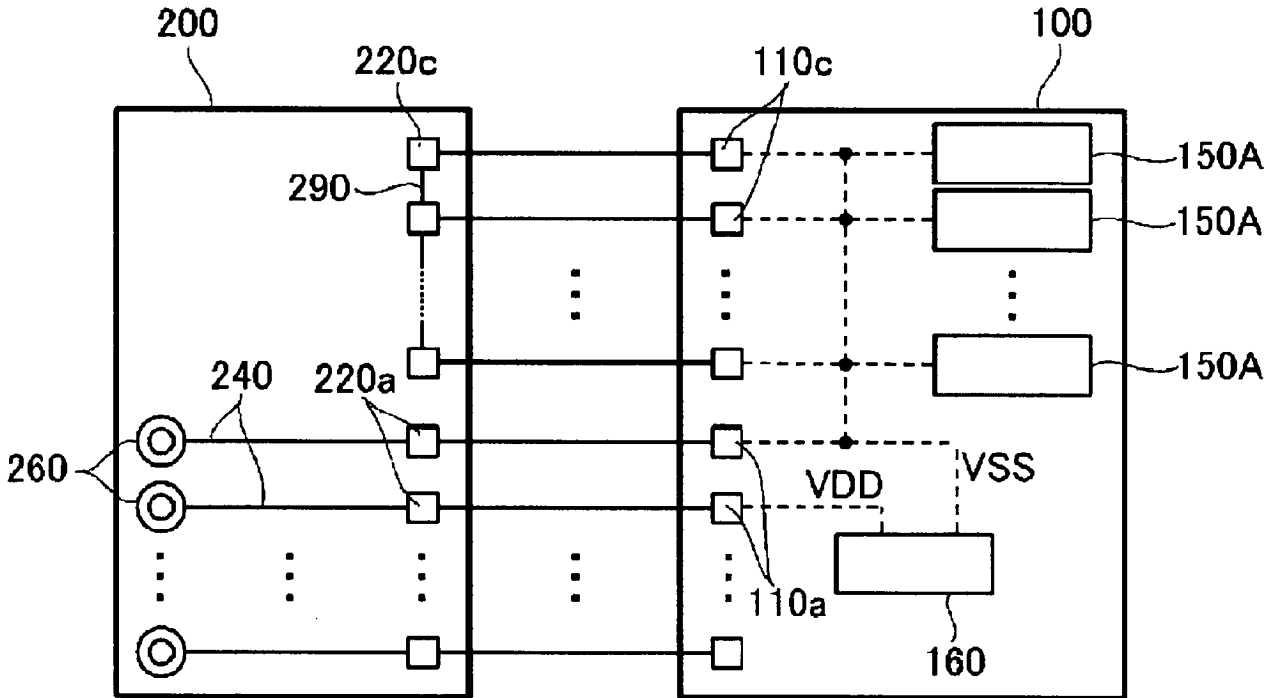
[Fig. 12]



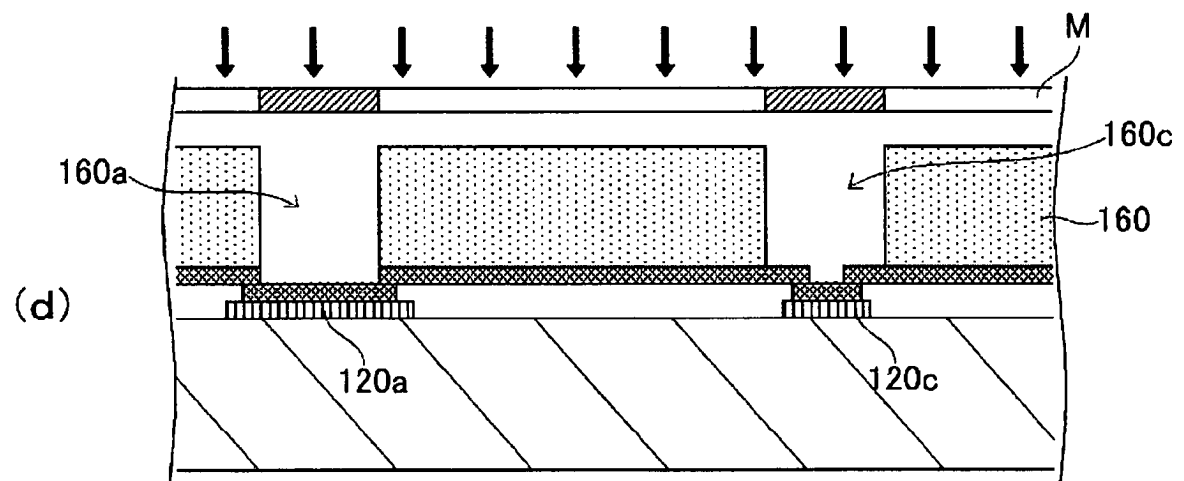
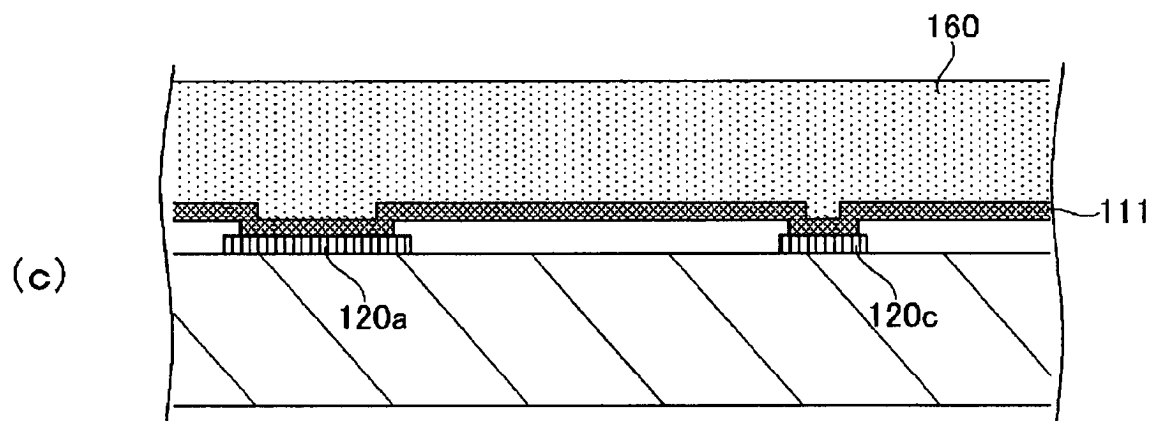
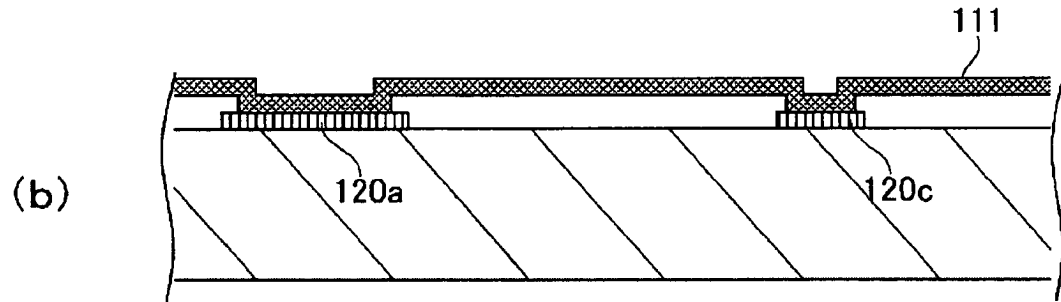
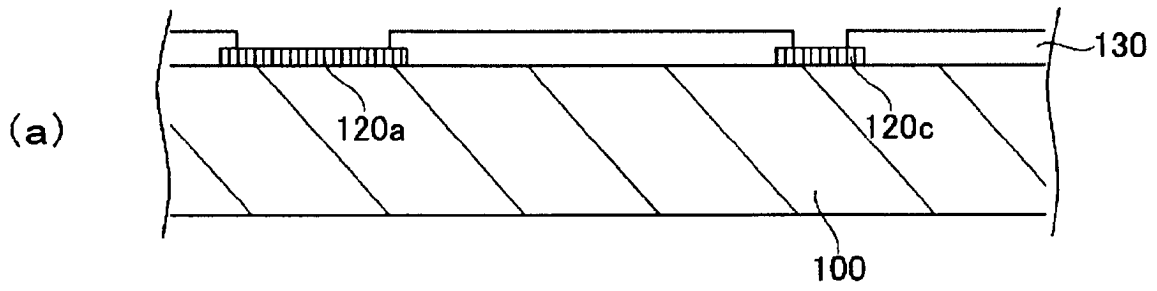
[Fig. 13]



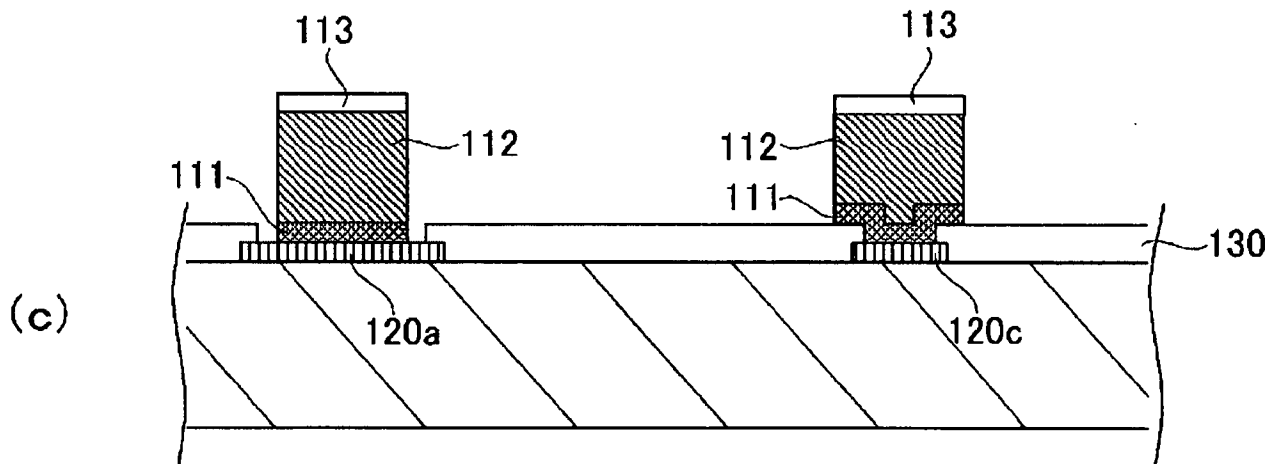
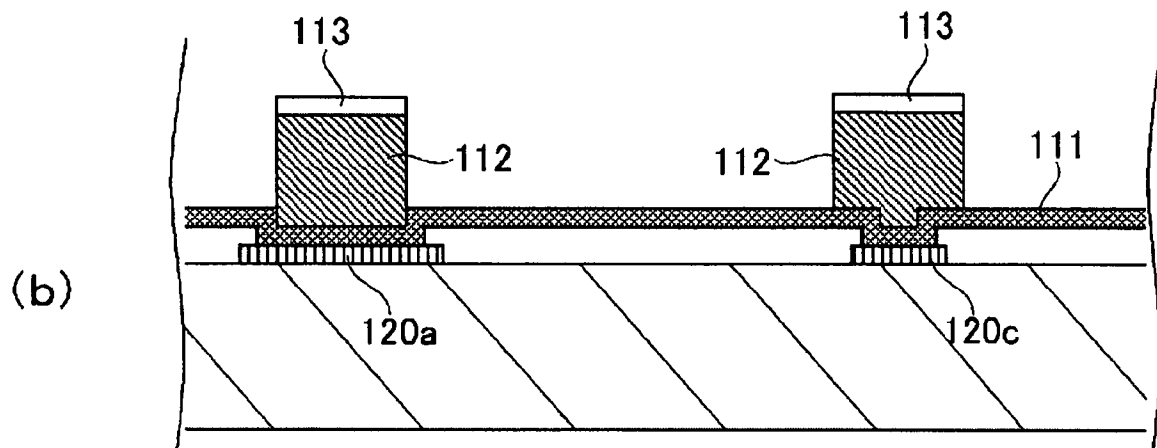
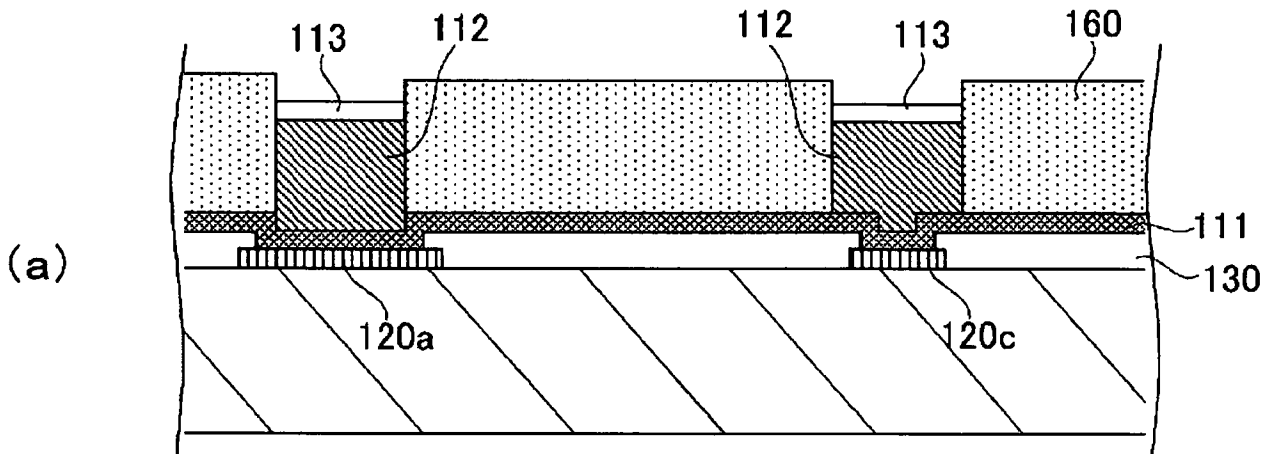
[Fig. 14]



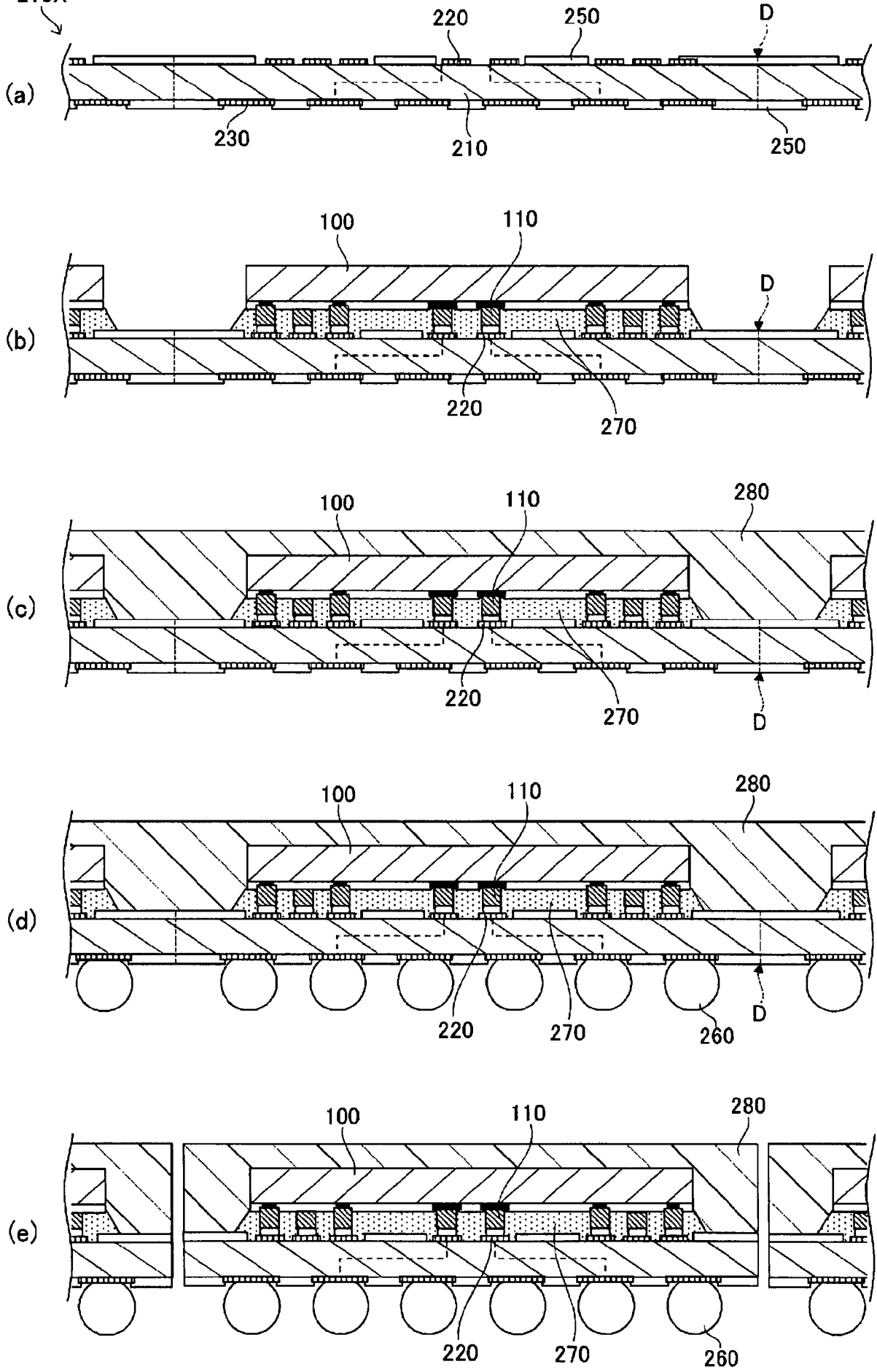
[Fig.15]



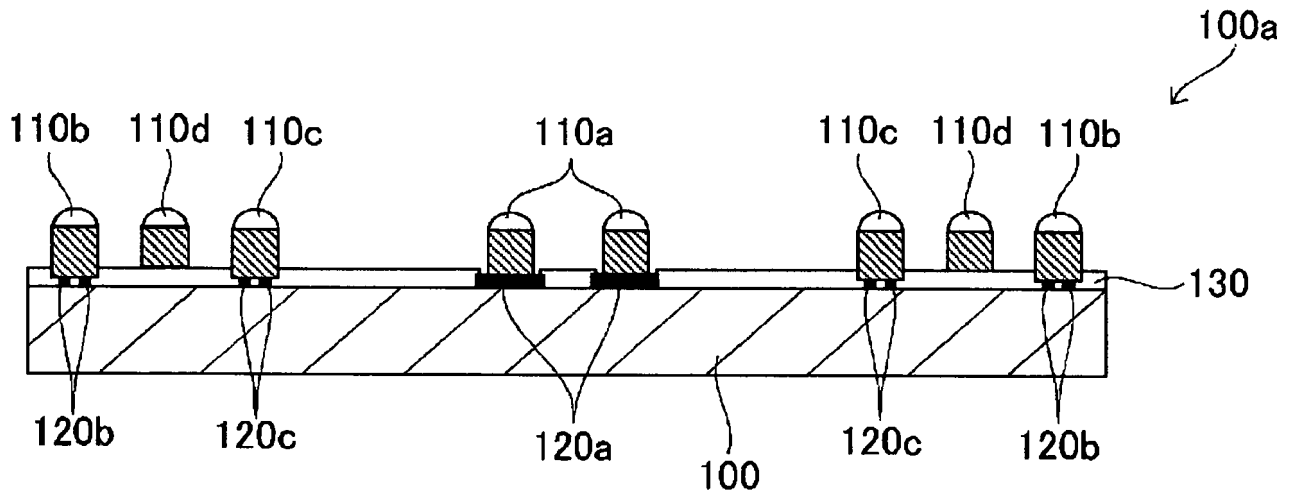
[Fig. 16]



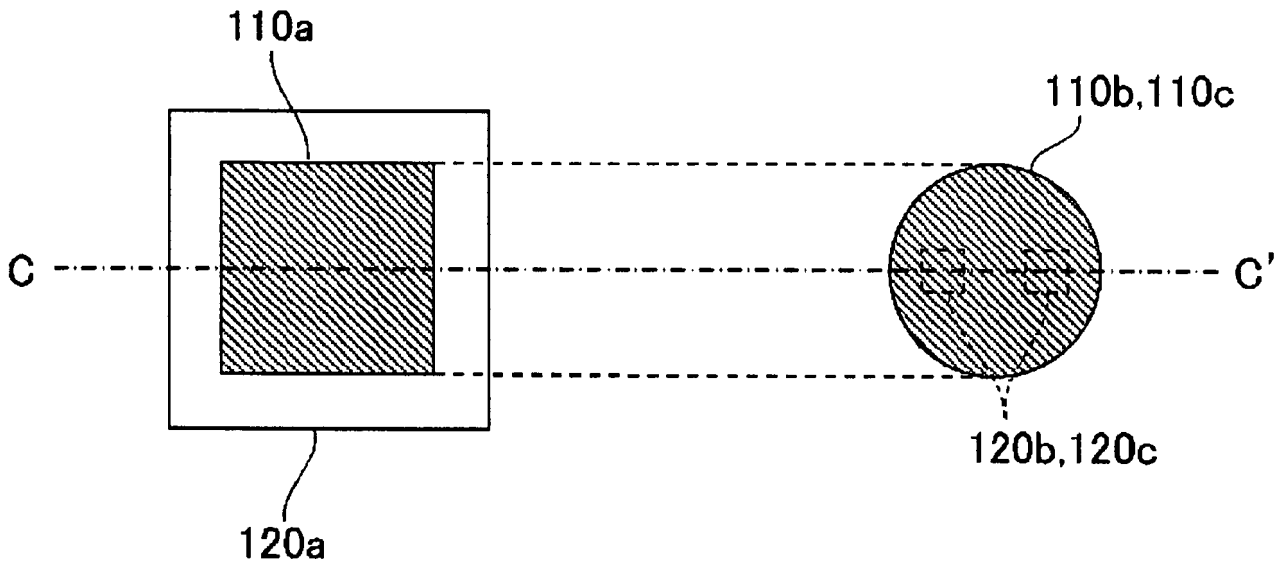
[Fig. 17]
210X



[Fig.18]



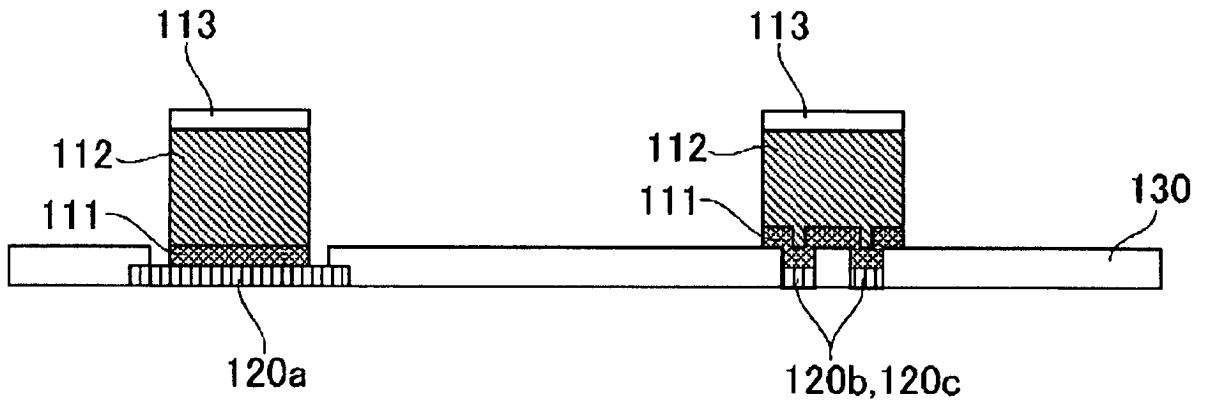
[Fig.19]



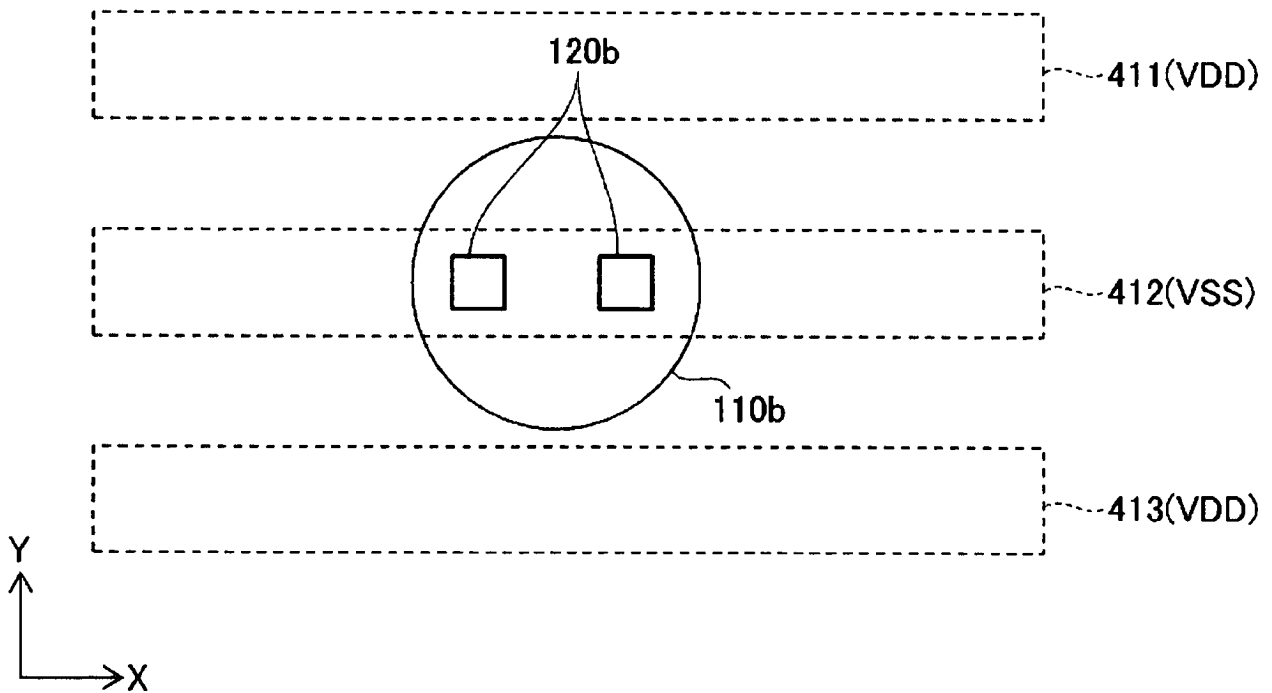
[Fig. 20]

110a

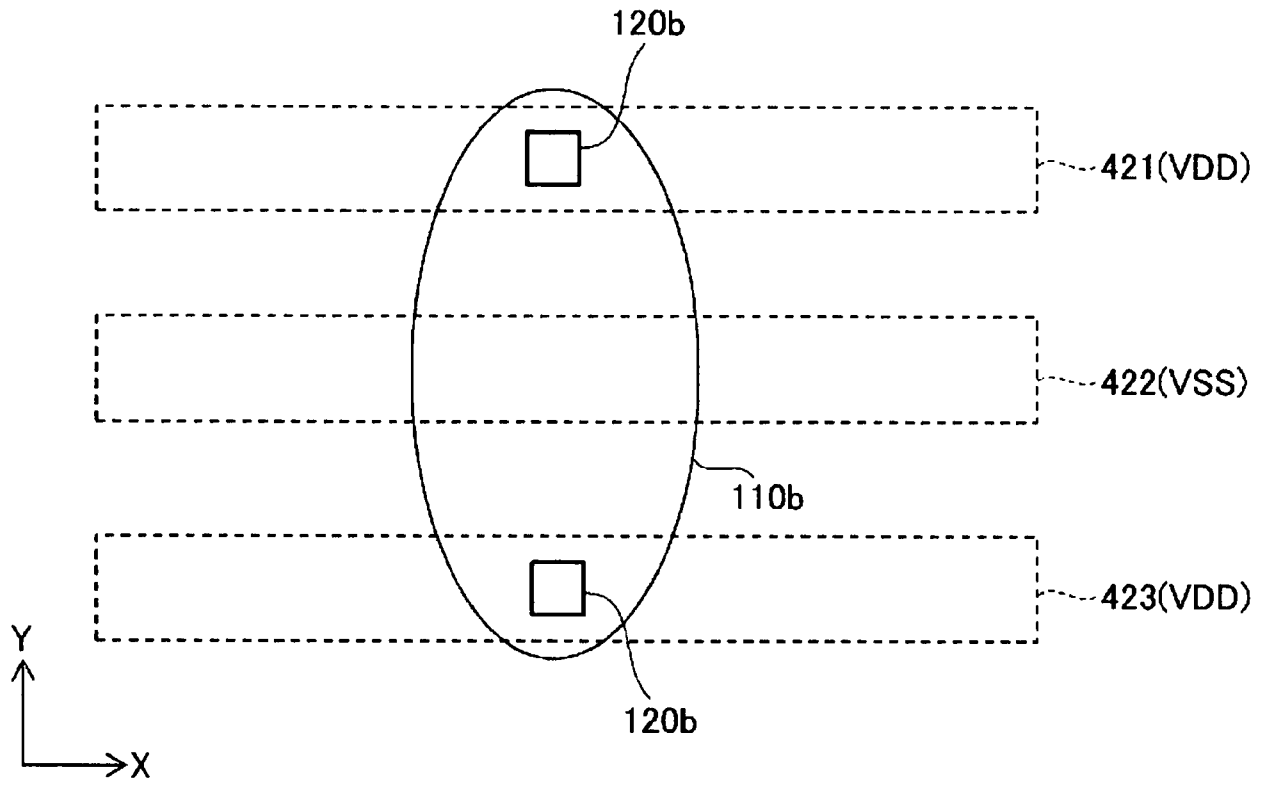
110b, 110c



[Fig. 21]

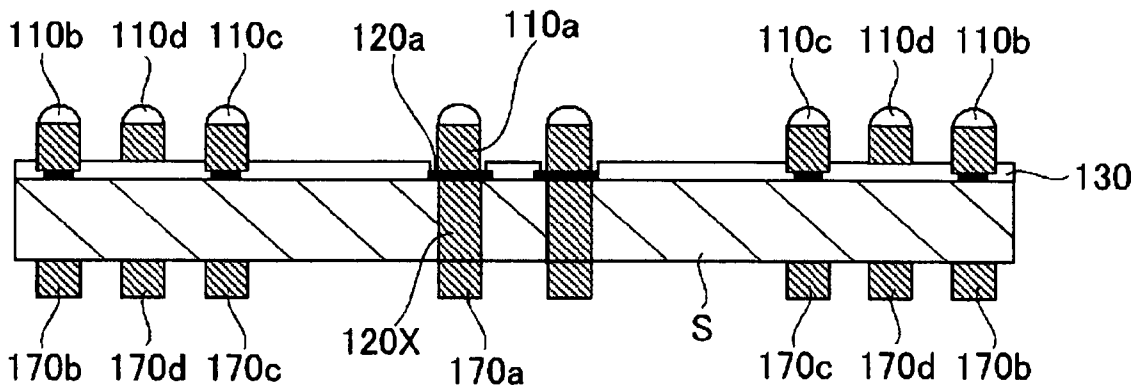


[Fig.22]



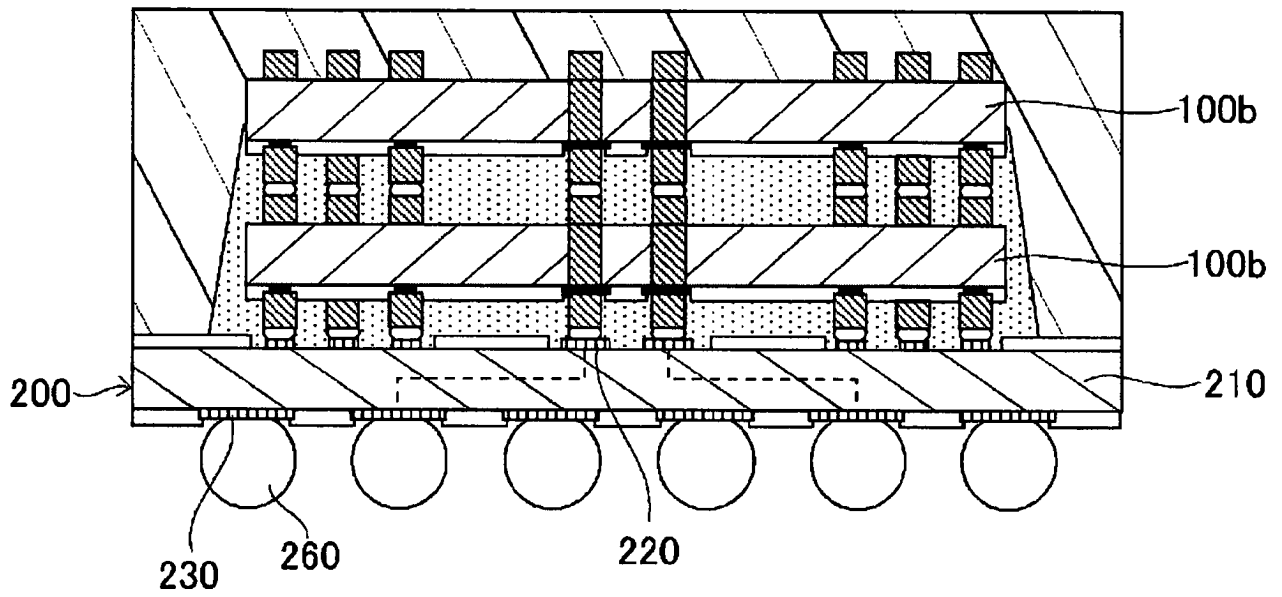
[Fig.23]

100b



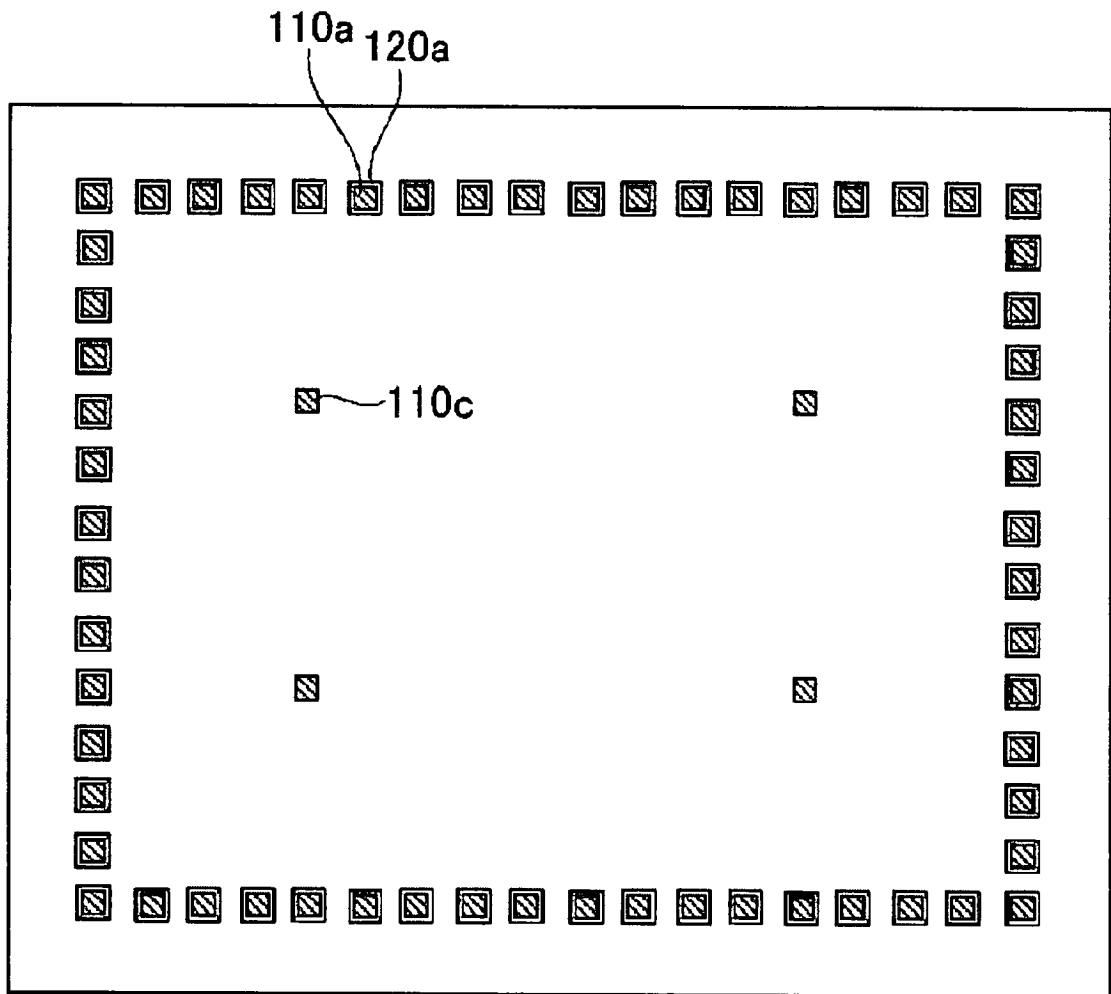
[Fig. 24]

20

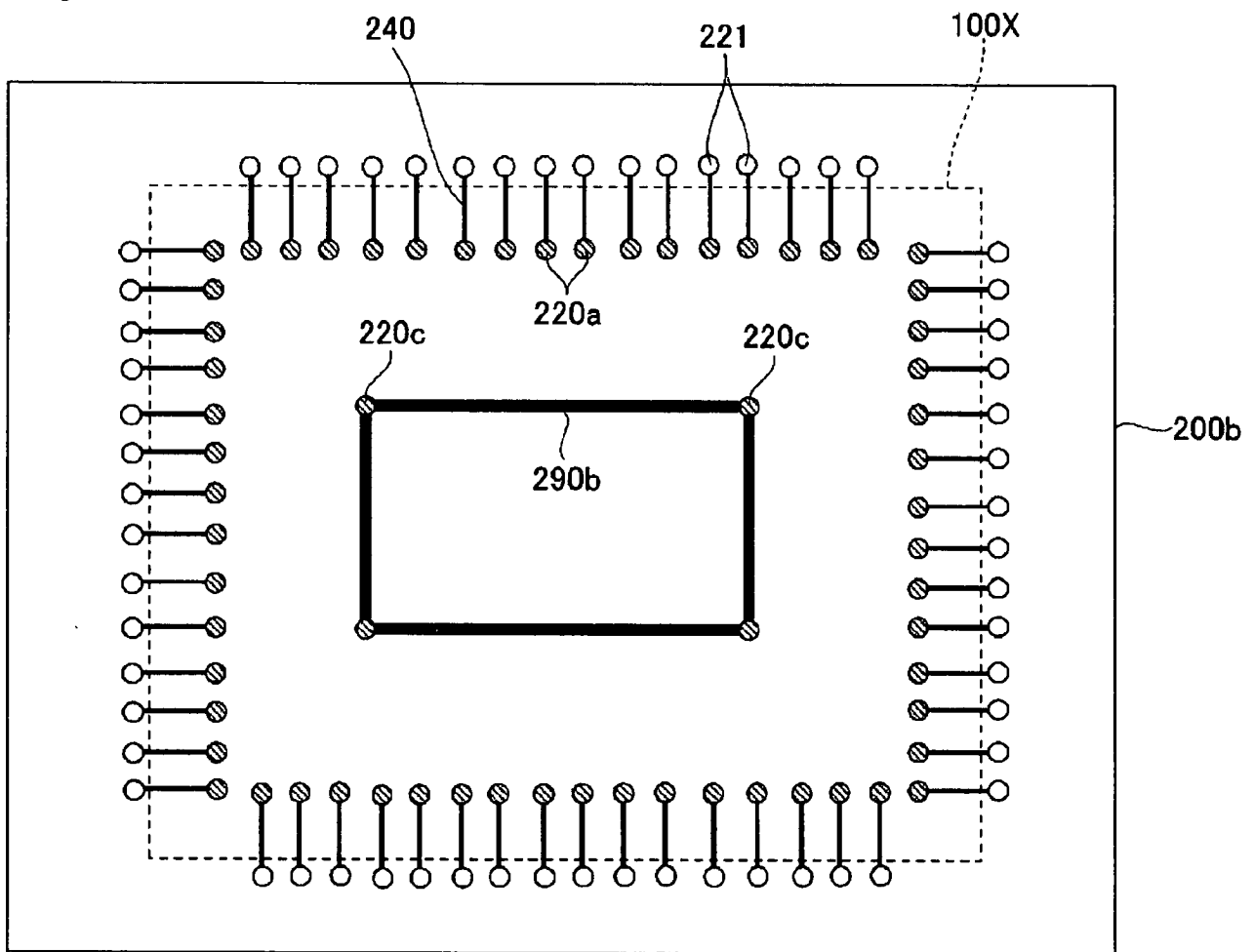


[Fig. 26]

100c

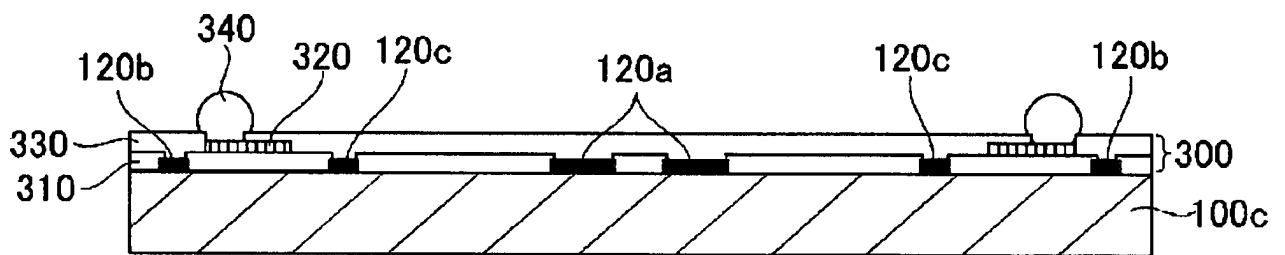


[Fig.27]

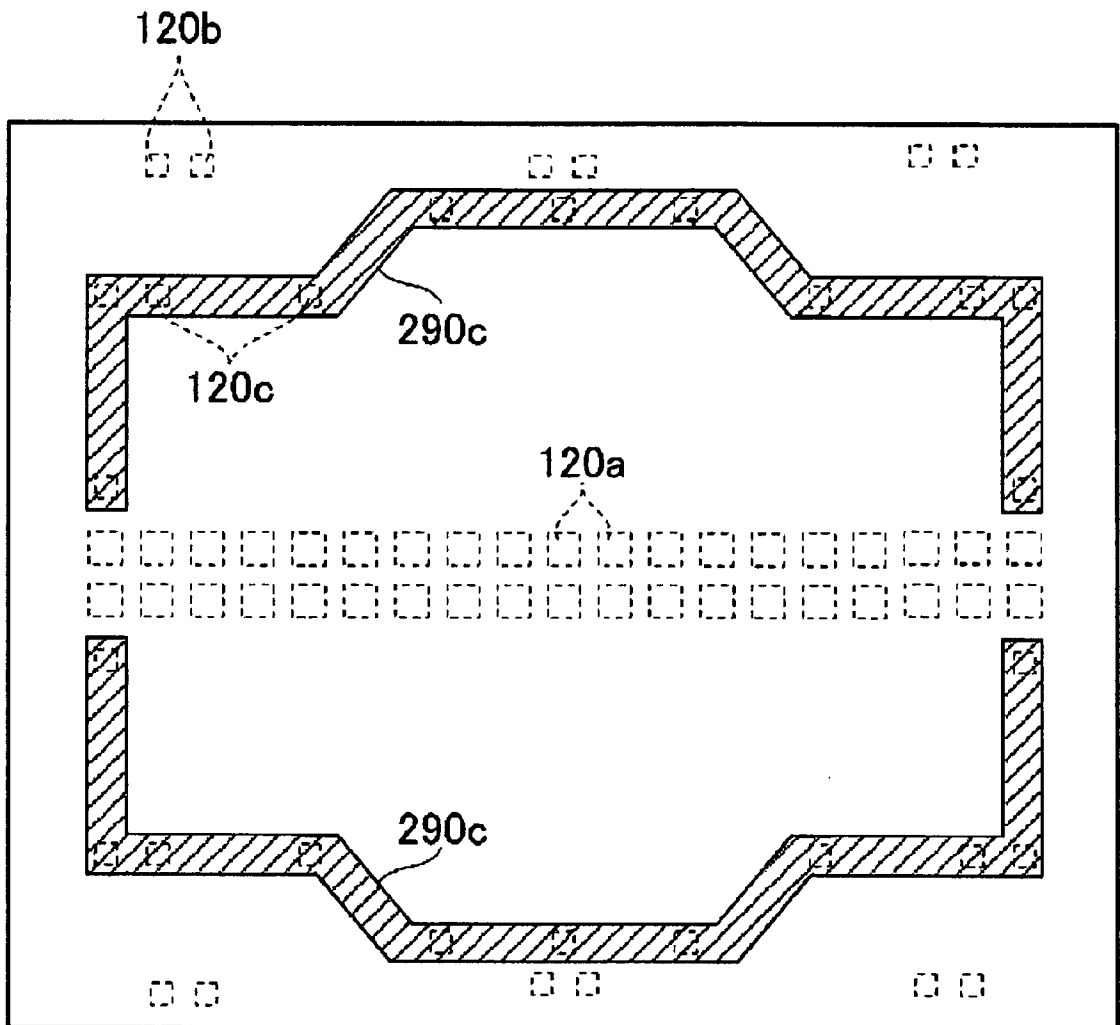


[Fig. 28]

40



[Fig. 29]
320



[Fig. 30]

