



(12)

Veröffentlichung

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2020/170553**
in der deutschen Übersetzung (Art. III § 8 Abs. 2
IntPatÜG)

(21) Deutsches Aktenzeichen: **11 2019 003 336.0**

(86) PCT-Aktenzeichen: **PCT/JP2019/047746**

(86) PCT-Anmeldetag: **06.12.2019**

(87) PCT-Veröffentlichungstag: **27.08.2020**

(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **18.03.2021**

(51) Int Cl.: **H01L 25/07 (2006.01)**
H01L 23/48 (2006.01)
H02M 1/00 (2007.01)

(30) Unionspriorität:
2019-026543 **18.02.2019** **JP**

(71) Anmelder:
**FUJI ELECTRIC CO., LTD., Kawasaki-shi,
Kanagawa, JP**

(74) Vertreter:
**MERH-IP Matias Erny Reichl Hoffmann
Patentanwälte PartG mbB, 80336 München, DE**

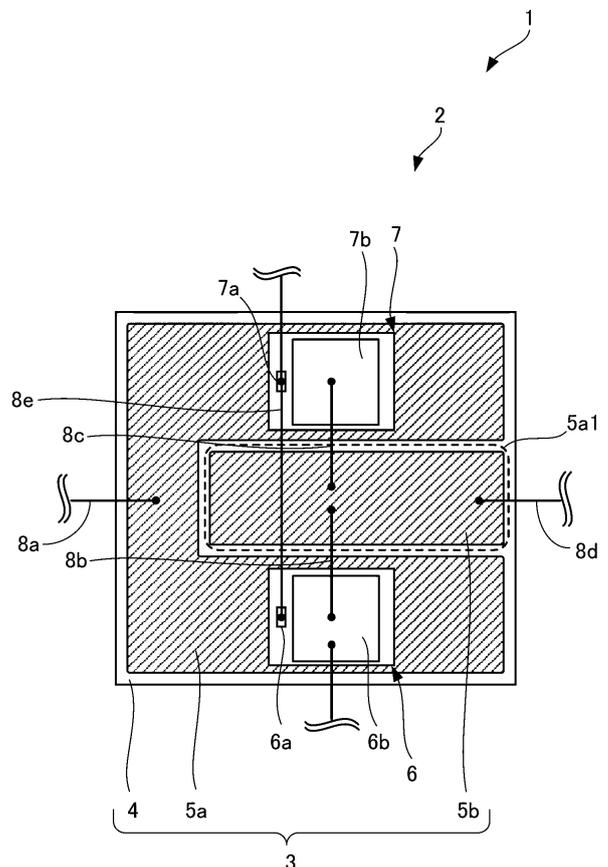
(72) Erfinder:
Ichikawa, Hiroaki, Kawasaki-shi, Kanagawa, JP

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **HALBLEITERVORRICHTUNG**

(57) Zusammenfassung: Ein Zweigblock (2) enthält ein erstes Schaltungsmuster (5a) und ein zweites Schaltungsmuster (5b). Das erste Schaltungsmuster (5a) ist in einer Draufsicht konkav und die Rückseiten von ersten Halbleiterchips (6 und 7) sind über dem ersten Schaltungsmuster (5a) angeordnet. Das zweite Schaltungsmuster (5b) ist in einem ersten Anordnungsbereich (5a1) angeordnet und mindestens ein Teil des zweiten Schaltungsmusters (5b) ist im ersten Anordnungsbereich (5a1), der eine Konkavität des ersten Schaltungsmusters (5a) in einer Draufsicht, angeordnet. Das zweite Schaltungsmuster (5b) ist mit ersten negativen Elektroden (6b und 7b) durch erste Verdrahtungselemente (8b und 8c), die im ersten Anordnungsbereich (5a1) verbunden sind, elektrisch verbunden. Als Ergebnis sind die ersten Halbleiterchips (6 und 7), die über dem ersten Schaltungsmuster (5a) angeordnet sind, nicht als Block über einem Mittelabschnitt eines laminiertes Substrats (3) angeordnet und befinden sich über einem Außenumfangsabschnitt des laminierten Substrats (3). Entsprechend wird Wärme im laminierten Substrat (3) verteilt und eine Wärmeabfuhereigenschaft wird verbessert.



Beschreibung

Technisches Gebiet

[0001] Die hier diskutierten Ausführungsformen beziehen sich auf eine Halbleitervorrichtung.

Technischer Hintergrund

[0002] Halbleitervorrichtungen enthalten Halbleiterelemente wie z. B. einen Bipolartransistor mit isoliertem Gate (IGBT), einen Leistungsmetalloxidhalbleiter-Feldeffekttransistor (MOSFET), eine Freilaufdiode (FWD) und eine Schottky-Sperrdiode (SBD). Derartig Halbleitervorrichtungen enthalten mehrere Halbleitereinheiten, die die oben beschriebenen Halbleiterelemente und eine Strahlungsplatte, über der die mehreren Halbleitereinheiten angeordnet sind, enthalten. Derartige Halbleitervorrichtungen verwirklichen gewünschte Funktionen (siehe z. B. PTL1).

[0003] Ein Leistungsumsetzer wird durch Anordnen z. B. von IGBTs und FWDs über einem Substrat realisiert (siehe z. B. PTL2). In diesem Fall werden, um die Fläche des Substrats wirksam zu verwenden, IGBTs und FWDs, die sich in der Chip-Größe unterscheiden, über einem Mittelabschnitt des Substrats angeordnet und IGBTs und FWDs werden nach oben und nach unten vom Mittelabschnitt abwechselnd angeordnet.

Entgegenhaltungsliste

Patentliteratur

PTL1: US-Patent Nr. 5527620

PTL2: Japanische Patentoffenlegungsschrift Nr. 2018-125494

Zusammenfassung der Erfindung

Technisches Problem

[0004] Um die oben genannten IGBTs und FWDs, die sich in der Chip-Größe unterscheiden, in einer beschränkten Fläche eines Substrats effizient anzuordnen, besteht Bedarf, sie als Block in einem Teil der Fläche des Substrats anzuordnen. Dies vermeidet ein unnötiges Verwenden einer Fläche. Darüber hinaus besteht Bedarf, die Optimierung der Anordnung externer Anschlüsse und Verbindungsverdrahtungen über dem Substrat zu betrachten. Als Ergebnis werden die IGBTs und die FWDs unvermeidbar über einem Mittelabschnitt des Substrats angeordnet. Allerdings wird erzeugte Wärme im Mittelabschnitt (einem Abschnitt) des Substrats, über dem die IGBTs und die FWDs konzentriert angeordnet sind, konzentriert. Als Ergebnis werden der Nennstrom und dergleichen einer Halbleitervorrichtung beeinflusst und es kann

schwer sein, die Eigenschaften der Halbleitervorrichtung zu entwickeln.

[0005] Die vorliegende Erfindung wurde unter den oben beschriebenen Hintergrundbedingungen gemacht. Eine Aufgabe der vorliegenden Erfindung ist, eine Halbleitervorrichtung zu schaffen, die eine Wärmekonzentration verhindert.

Lösung des Problems

[0006] Gemäß einem Aspekt wird eine Halbleitervorrichtung geschaffen, die einen ersten Zweigblock besitzt, der einen ersten Halbleiterchip, der eine erste positive Elektrode auf einer Rückseite aufweist und eine erste negative Elektrode und eine erste Steuerelektrode auf einer Vorderseite aufweist, ein erstes Schaltungsmuster, das in einer Draufsicht konkav ist und über dem die erste positive Elektrode angeordnet ist, und ein zweites Schaltungsmuster, das mindestens einen Teil besitzt, der in einem ersten Anordnungsbereich, der eine Konkavität des ersten Schaltungsmusters in einer Draufsicht ist, angeordnet ist und mit der ersten negativen Elektrode durch ein erstes Verdrahtungselement, das im ersten Anordnungsbereich verbunden ist, elektrisch verbunden ist, enthält.

Vorteilhafte Wirkungen der Erfindung

[0007] Gemäß der offenbarten Technik wird eine Wärmekonzentration verhindert und die Eigenschaften der Halbleitervorrichtung werden verbessert.

[0008] Die oben genannten und weitere Aufgaben, Merkmale und Vorteile der vorliegenden Erfindung werden aus der folgenden Beschreibung, die in Verbindung mit den begleitenden Zeichnungen gegeben wird, die bevorzugte Ausführungsformen als ein Beispiel der vorliegenden Erfindung angeben, deutlich.

Figurenliste

[Fig. 1] Fig. 1 ist eine Ansicht zum Beschreiben eines Zweigblocks, der in einer Halbleitervorrichtung gemäß einer ersten Ausführungsform enthalten ist;

[Fig. 2] Fig. 2 ist eine Draufsicht einer Halbleitervorrichtung gemäß einer zweiten Ausführungsform;

[Fig. 3] Fig. 3 ist eine Schnittansicht der Halbleitervorrichtung gemäß der zweiten Ausführungsform;

[Fig. 4] Fig. 4 veranschaulicht die Schaltungsstruktur, die durch die Halbleitervorrichtung gemäß der zweiten Ausführungsform realisiert wird;

[Fig. 5] **Fig. 5** ist eine Ansicht zum Beschreiben des Flusses eines Stroms in der Halbleitervorrichtung gemäß der zweiten Ausführungsform; und

[Fig. 6] **Fig. 6** ist eine Ansicht zum Beschreiben einer Halbleitervorrichtung, die als Bezug genommen wird, und des Flusses eines Stroms in der Halbleitervorrichtung.

Beschreibung der Ausführungsformen

(Erste Ausführungsform)

[0009] Nun wird ein Zweigblock, der in einer Halbleitervorrichtung gemäß einer ersten Ausführungsform enthalten ist, unter Verwendung von **Fig. 1** beschrieben. **Fig. 1** ist eine Ansicht zum Beschreiben eines Zweigblocks, der in einer Halbleitervorrichtung gemäß einer ersten Ausführungsform enthalten ist. Eine Halbleitervorrichtung **1** gemäß einer ersten Ausführungsform enthält einen Zweigblock **2**, der in **Fig. 1** veranschaulicht ist. Der Zweigblock **2** enthält ein laminiertes Substrat **3** und erste Halbleiterchips **6** und **7**, die über dem laminierten Substrat **3** angeordnet sind. Der erste Halbleiterchip **6** besitzt eine erste positive Elektrode (die nicht veranschaulicht ist) auf der Rückseite und besitzt eine erste negative Elektrode **6b** und eine erste Steuerelektrode **6a** auf der Vorderseite. Der erste Halbleiterchip **7** besitzt eine erste positive Elektrode (die nicht veranschaulicht ist) auf der Rückseite und besitzt eine erste negative Elektrode **7b** und eine erste Steuerelektrode **7a** auf der Vorderseite. Die ersten Halbleiterchips **6** und **7** können z. B. Leistungs-MOSFETs oder in Sperrrichtung leitende IGBTs (RC-IGBTs) sein. Mit den RC-IGBTs werden ein IGBT und eine FWD in einen Chip aufgenommen.

[0010] Darüber hinaus enthält das laminierte Substrat **3** ein Substrat **4** und ein erstes Schaltungsmuster **5a** und ein zweites Schaltungsmuster **5b**, die über der Vorderseite des Substrats **4** gebildet sind. Das erste Schaltungsmuster ist in einer Draufsicht **5a** konkav. Die ersten positiven Elektroden, die auf den Rückseiten der ersten Halbleiterchips **6** und **7** gebildet sind, sind im ersten Schaltungsmuster **5a** angeordnet. Das heißt, das erste Schaltungsmuster **5a** besitzt in einer Draufsicht die Form des Buchstabens „U“. Ein erster Anordnungsbereich **5a1** liegt im ersten Schaltungsmuster **5a**. Der erste Anordnungsbereich **5a1** ist eine konkave Höhlung und ist durch eine gestrichelte Linie in **Fig. 1** angezeigt. Das erste Schaltungsmuster **5a** ist konkav. Entsprechend sind die ersten Halbleiterchips **6** und **7** über dem ersten Schaltungsmuster **5a** mit dem ersten Anordnungsbereich **5a1** dazwischenliegend angeordnet.

[0011] Mindestens ein Teil des zweiten Schaltungsmusters **5b** ist im ersten Anordnungsbereich **5a1** angeordnet und mindestens ein Teil des zweiten Schaltungsmusters **5b** ist durch das erste Schaltungsmus-

ter **5a** umgeben. Darüber hinaus ist das zweite Schaltungsmuster **5b** mit einem Endabschnitt jedes erster Verdrahtungselemente **8b** und **8c** im ersten Anordnungsbereich **5a1** verbunden. Die weiteren Endabschnitte der ersten Verdrahtungselemente **8b** und **8c** sind mit den ersten negativen Elektroden **6b** und **7b** der ersten Halbleiterchips **6** bzw. **7** verbunden. Als Ergebnis ist das zweite Schaltungsmuster **5b** mit den ersten negativen Elektroden **6b** und **7b** durch die ersten Verdrahtungselemente **8b** und **8c**, mit denen das zweite Schaltungsmuster **5b** verbunden ist, im ersten Anordnungsbereich **5a1** elektrisch verbunden. Das erste Schaltungsmuster **5a** und das zweite Schaltungsmuster **5b** sind leitende Elemente. Zusätzlich sind die Verdrahtungselemente **8b** und **8c** (und die Verdrahtungselemente **8a**, **8d** und **8e**, die später beschrieben werden) Verbindungsdrähte, ein Leiterraum, bandförmige leitende Elemente oder dergleichen.

[0012] Zum Beispiel verzweigt sich ein Strom, der aus dem Verdrahtungselement **8a** in den oben beschriebenen Zweigblock **2** der Halbleitervorrichtung **1** fließt, in die zwei Richtungen der ersten Halbleiterchips **6** und **7** und fließt durch das erste Schaltungsmuster **5a**. Ein Strom, der durch das erste Schaltungsmuster **5a** fließt, fließt in die ersten positiven Elektroden auf den Rückseiten der ersten Halbleiterchips **6** und **7** und Ausgangsströme werden von den ersten negativen Elektroden **6b** und **7b** auf den Vorderseiten der ersten Halbleiterchips **6** bzw. **7** ausgegeben. Die Ausgangsströme, die von den ersten Halbleiterchips **6** und **7** ausgegeben werden, fließen über die Verdrahtungselemente **8b** und **8c** in das zweite Schaltungsmuster **5b**. Zum jetzigen Zeitpunkt wird ein Steuersignal zu einem bestimmten Zeitpunkt über das Verdrahtungselement **8e** in die ersten Steuerelektroden **6a** und **7a** der ersten Halbleiterchips **6** bzw. **7** eingegeben. Die Ausgangsströme, die in das zweite Schaltungsmuster **5b** fließen, werden auf diese Weise durch das Verdrahtungselement **8d** zur Außenseite des Zweigblocks **2** ausgegeben.

[0013] Zum jetzigen Zeitpunkt erzeugen die ersten Halbleiterchips **6** und **7** im Zweigblock **2** der Halbleitervorrichtung **1**, die die Ströme ausgeben, Wärme als Ergebnis des Ansteuerns. Allerdings ist das erste Schaltungsmuster **5a** in einer Draufsicht konkav und das zweite Schaltungsmuster **5b** ist in einem Hohlraum des ersten Schaltungsmusters **5a** angeordnet. Entsprechend ist das erste Schaltungsmuster **5a** auf einem Außenumfangsabschnitt des laminierten Substrats **3** angeordnet und ist das zweite Schaltungsmuster **5b** auf einem Mittelabschnitt des laminierten Substrats **3** angeordnet. Die ersten Halbleiterchips **6** und **7**, die über dem ersten Schaltungsmuster **5a** angeordnet sind, sind nicht auf dem Mittelabschnitt des laminierten Substrats **3** angeordnet und befinden sich auf dem Außenumfangsabschnitt des laminierten Substrats **3**. Dies unterdrückt eine Wärmekon-

zentration bei einem Abschnitt des laminierten Substrats **3**. Das heißt, Wärme wird verteilt und eine Wärmeabfuhrfähigkeit wird verbessert. Darüber hinaus werden die Ausgangsströme, die von den ersten Halbleiterchips **6** und **7** ausgehen, im zweiten Schaltungsmuster **5b**, das im Mittelabschnitt des laminierten Substrats **3** angeordnet ist, gesammelt. Entsprechend werden Steuerspannungen, die an die ersten Steuerelektroden **6a** und **7a** der ersten Halbleiterchips **6** bzw. **7** angelegt werden, gleich und die ersten Halbleiterchips **6** und **7** werden in einer ausgewogenen Weise angesteuert. Dies unterdrückt eine Verschlechterung der Eigenschaften der Halbleitervorrichtung **1**, die den oben beschriebenen Zweigblock **2** enthält.

(Zweite Ausführungsform)

[0014] In einer zweiten Ausführungsform wird die Halbleitervorrichtung gemäß der ersten Ausführungsform konkreter beschrieben. Zunächst wird eine Halbleitervorrichtung unter Verwendung von **Fig. 2** und **Fig. 3** beschrieben. **Fig. 2** ist eine Draufsicht einer Halbleitervorrichtung gemäß einer zweiten Ausführungsform. **Fig. 3** ist eine Schnittansicht der Halbleitervorrichtung gemäß der zweiten Ausführungsform. **Fig. 3A** ist eine Schnittansicht, die entlang der strichpunktierten Linie X1-X1 von **Fig. 2** genommen wurde. **Fig. 3B** ist eine Schnittansicht, die entlang der strichpunktierten Linie X2-X2 von **Fig. 2** genommen wurde.

[0015] Eine Halbleitervorrichtung **10** enthält einen ersten Zweigblock **20** und einen zweiten Zweigblock **30**. Mit der Halbleitervorrichtung **10** werden ein oberer Zweigblock und ein unterer Zweigblock des ersten Zweigblocks **20** und des zweiten Zweigblocks **30** gebildet. Der erste Zweigblock **20** und der zweite Zweigblock **30** sind durch Verbindungsdrähte **27a** und **27g** elektrisch verbunden. Darüber hinaus enthält die Halbleitervorrichtung **10** eine Strahlungsplatte (die nicht veranschaulicht ist) und ein Gehäuse **40**. Der erste Zweigblock **20** und der zweite Zweigblock **30** sind über der Strahlungsplatte mit Lot (das nicht veranschaulicht ist) dazwischenliegend angeordnet. Das Gehäuse **40** ist über der Strahlungsplatte angeordnet und schließt den ersten Zweigblock **20** und den zweiten Zweigblock **30** ein. Darüber hinaus sind das Gehäuse **40** und der erste Zweigblock **20** und der zweite Zweigblock **30** durch Verbindungsdrähte **27f**, **37a** und **37h** elektrisch verbunden. In dieser Ausführungsform ist die Anzahl von Verbindungsdrähten, die zum elektrischen Verbinden von Komponenten verwendet werden, der Einfachheit halber lediglich eins. Tatsächlich kann allerdings mehr als ein Verbindungsdraht zum elektrischen Verbinden von Komponenten verwendet werden. Zusätzlich kann ein Verdrahtungselement wie z. B. ein plattenförmiger Leiterrahmen oder ein Band in Form eines dünnen Rie-

mens anstelle eines Verbindungsdrahts verwendet werden.

[0016] Der erste Zweigblock **20** enthält eine Keramikleiterplatte **21** und Halbleiterchips **25** und **26**, die sich über der Vorderseite der Keramikleiterplatte **21** befinden. Darüber hinaus ist die Keramikleiterplatte **21** über der Strahlungsplatte mit dazwischenliegendem Lot, Silberlot oder dergleichen (das nicht veranschaulicht ist) angeordnet.

[0017] Die Halbleiterchips **25** und **26** (die ersten Halbleiterchips) sind aus Silizium hergestellt. Jeder dieser Halbleiterchips **25** und **26** enthält einen RC-IGBT, der ein Schaltelement ist. Mit dem RC-IGBT werden ein IGBT und eine FWD in einen Chip aufgenommen. Ein RC-IGBT-Chip enthält eine Schaltung, in der ein IGBT und eine FWD antiparallelgeschaltet sind. Darüber hinaus sind die Halbleiterchips **25** und **26** aus Siliziumkarbid hergestellt. Jeder dieser Halbleiterchips **25** und **26** enthält einen MOSFET, der ein Schaltelement ist. Mit dem MOSFET wird entsprechend eine Inversdiode aufgenommen. Zum Beispiel besitzt der Halbleiterchip **25** eine Kollektorelektrode (eine positive Elektrode oder eine Drain-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Rückseite und besitzt eine Gate-Elektrode **25a** (eine Steuerelektrode) und eine Emittierelektrode **25b** (eine negative Elektrode oder eine Source-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Vorderseite. Der Halbleiterchip **26** besitzt eine Kollektorelektrode (eine positive Elektrode oder eine Drain-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Rückseite und besitzt eine Gate-Elektrode **26a** (eine Steuerelektrode) und eine Emittierelektrode **26b** (eine negative Elektrode oder eine Source-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Vorderseite. Darüber hinaus befindet sich mit dem Halbleiterchip **25** die Gate-Elektrode **25a** im Zentrum eines Kantenabschnitts der Vorderseite und die Emittierelektrode **25b** befindet sich in einem Mittelabschnitt der Vorderseite. Mit dem Halbleiterchip **26** befindet sich die Gate-Elektrode **26a** im Zentrum eines Kantenabschnitts der Vorderseite und die Emittierelektrode **26b** befindet sich in einem Mittelabschnitt der Vorderseite. Die Kollektorelektroden auf den Rückseiten der Halbleiterchips **25** und **26** sind nicht dargestellt. Die Halbleitervorrichtung **10** verwendet ein Schaltelement, das ein RC-IGBT oder ein MOSFET ist, der aus Siliziumkarbid hergestellt ist. Als Ergebnis besteht kein Bedarf, ein Diodenelement parallel zu ihr zu schalten. Entsprechend ist ein Schaltelement, das ein RC-IGBT oder ein MOSFET ist, der aus Siliziumkarbid hergestellt ist, zum Anordnen über konkaven Schaltungsmustern **23a** und **33a**, die später beschrieben wird, geeignet.

[0018] Die Keramikleiterplatte **21** enthält eine Isolationsplatte **22** und eine Metallplatte **24**, die auf der

Rückseite der Isolationsplatte **22** gebildet ist. Darüber hinaus enthält die Keramikleiterplatte **21** die Schaltungsmuster **23a** bis **23d**, die über der Vorderseite der Isolationsplatte **22** gebildet sind. Die Isolationsplatte **22** ist aus einer Keramik wie z. B. Aluminiumoxid, Aluminiumnitrid oder Siliziumnitrid, die eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Die Metallplatte **24** ist aus einem Metall wie z. B. Aluminium, Eisen, Silber, Kupfer oder einer Legierung, die mindestens eines davon enthält, das eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Die Schaltungsmuster **23a** bis **23d** sind aus einem Metall wie z. B. Kupfer oder einer Kupferlegierung, das eine gute elektrische Leitfähigkeit besitzt, hergestellt. Darüber hinaus kann, um die Korrosionsbeständigkeit zu verbessern, ein Material wie z. B. Nickel auf den Oberflächen der Schaltungsmuster **23a** bis **23d** durch eine Plattierungsbehandlung oder dergleichen gebildet sein. Konkret kann eine Nickelphosphorlegierung, eine Nickelborlegierung oder dergleichen anstelle von Nickel verwendet werden. Zusätzlich ist die Dicke der Schaltungsmuster **23a** bis **23d** z. B. größer oder gleich 0,1 mm und kleiner oder gleich 1 mm. Ein Kupferdirektverbindungssubstrat (DCB-Substrat), ein metallaktivgelötetes Substrat (AMB-Substrat) oder dergleichen kann als die Keramikleiterplatte **21**, die die oben beschriebene Struktur besitzt, verwendet werden. Die Keramikleiterplatte **21** überträgt Wärme, die durch die Halbleiterchips **25** und **26** erzeugt wird, über das Schaltungsmuster **23a**, die Isolationsplatte **22** und die Metallplatte **24** zur Strahlungsplatte. Die Keramikleiterplatte **21** ist ein Beispiel. Ein Leiterraum, an dem ein Metallbasissubstrat und eine Chip-Anschlussfläche gebildet sind, kann verwendet werden.

[0019] Das Schaltungsmuster **23a** (das erste Schaltungsmuster) ist ein Kollektormuster des ersten Zweigblocks **20**. Die Kollektorelektroden, die auf den Rückseiten der Halbleiterchips **25** und **26** gebildet sind, sind mit dem Schaltungsmuster **23a** mit dazwischenliegendem Lot verbunden. Das Schaltungsmuster **23a** ist in einer Draufsicht konkav. Im Schaltungsmuster **23a** ist ein Anordnungsbereich **23a1** (der erste Anordnungsbereich) vorhanden. Der Anordnungsbereich **23a1** ist eine konkave Höhlung und wird in **Fig. 2** durch eine gestrichelte Linie angezeigt. Das Schaltungsmuster **23a** kann in einer Draufsicht die Form des Buchstabens „U“ besitzen. Die Halbleiterchips **25** und **26** sind auf den Anordnungsbereich **23a1** ausgerichtet über dem Schaltungsmuster **23a** mit dem Anordnungsbereich **23a1** dazwischenliegend angeordnet. Die Halbleiterchips **25** und **26** sind derart angeordnet, dass die Gate-Elektroden **25a** und **26a** ausgerichtet sind. Darüber hinaus liegen die Gate-Elektroden **25a** einander gegenüber und liegen die Gate-Elektroden **26a** einander gegenüber. Die Zahl der Halbleiterchips **25** und **26** kann drei oder mehr sein.

[0020] Das Schaltungsmuster **23b** (das zweite Schaltungsmuster) ist ein Emittiermuster des ersten Zweigblocks **20**. Das Schaltungsmuster **23b** besitzt den Anordnungsbereich **23a1**. Der Anordnungsbereich **23a1** ist mit den Emittierelektroden **25b** und **26b** der Halbleiterchips **25** und **26** durch Verbindungsdrähte **27b**, **27c**, **27d** und **27e** verbunden. In **Fig. 2** besitzt das Schaltungsmuster **23b** in einer Draufsicht die Form des Buchstabens „L“. Das heißt, das Schaltungsmuster **23b** besitzt einen ersten Teil und einen zweiten Teil. Der erste Teil ist im Anordnungsbereich **23a1** angeordnet. Der zweite Teil verläuft außerhalb des Anordnungsbereichs **23a1** von einem Endabschnitt des ersten Teils senkrecht (nach unten in **Fig. 2**) zu der Richtung, in der der Anordnungsbereich **23a1** verläuft. In **Fig. 2** kann das Schaltungsmuster **23b** in einer Draufsicht die Form des Buchstabens „T“ besitzen. Das heißt, der zweite Teil des Schaltungsmusters **23b** kann außerhalb des Anordnungsbereichs **23a1** vom Endabschnitt des ersten Teils senkrecht (nach oben und nach unten in **Fig. 2**) zu der Richtung, in der der Anordnungsbereich **23a1** verläuft, verlaufen.

[0021] Die Schaltungsmuster **23c** und **23d** sind ein Erfassungsemittiermuster bzw. ein Gate-Muster des ersten Zweigblocks **20**. Das Schaltungsmuster **23a** liegt zwischen den Schaltungsmustern **23c** und **23d** (den fünften Schaltungsmustern) und dem Anordnungsbereich **23a1** und die Schaltungsmuster **23c** und **23d** sind benachbart zum Schaltungsmuster **23a** angeordnet. Das heißt, die Schaltungsmuster **23c** und **23d** sind in einer Draufsicht benachbart zum Schaltungsmuster **23a** parallel zu einer Seite des Schaltungsmusters **23a** senkrecht zu einer konkaven Öffnung des Schaltungsmusters **23a** angeordnet. Darüber hinaus sind die Schaltungsmuster **23c** und **23d** benachbart zum Schaltungsmuster **23a** parallel zu zwei Seiten des Anordnungsbereichs **23a1** einander gegenüber angeordnet. In **Fig. 2** sind die Schaltungsmuster **23c** und **23d** unter dem Schaltungsmuster **23a** angeordnet. Allerdings können die Schaltungsmuster **23c** und **23d** bei Bedarf in **Fig. 2** über dem Schaltungsmuster **23a** angeordnet sein. Zusätzlich werden, um Raum zu sparen, die Schaltungsmuster **23c** und **23d** in Richtung einer Seite der Isolationsplatte **22** lang und schmal gebildet. Das Schaltungsmuster **23c** ist mit der Emittierelektrode **25b** des Halbleiterchips **25** durch einen Verbindungsdraht **27j** verbunden. Das Schaltungsmuster **23d** ist mit den Gate-Elektroden **25a** und **26a** der Halbleiterchips **25** bzw. **26** durch Verbindungsdrähte **27h** und **27i** verbunden.

[0022] Der zweite Zweigblock **30** enthält eine Keramikleiterplatte **31** und Halbleiterchips **35** und **36**, die sich über der Vorderseite der Keramikleiterplatte **31** befinden. Darüber hinaus ist die Keramikleiterplatte **31** über der Strahlungsplatte mit dazwischenliegendem Lot, Silberlot oder dergleichen (das nicht

veranschaulicht ist) angeordnet. Komponenten des zweiten Zweigblocks **30** sind derart angeordnet, dass die Komponenten des zweiten Zweigblocks **30** und die Komponenten des ersten Zweigblocks **20** in einer Draufsicht etwa symmetrisch in Bezug auf den Mittelpunkt der Halbleitervorrichtung **10** sind.

[0023] Die Halbleiterchips **35** und **36** (die zweiten Halbleiterchips) sind aus Silizium hergestellt. Dies ist mit den Halbleiterchips **25** und **26** gleich. Jeder der Halbleiterchips **35** und **36** enthält auch einen RC-IGBT, der ein Schaltelement ist. Mit dem RC-IGBT sind ein IGBT und eine FWD in einem Chip enthalten. Darüber hinaus sind die Halbleiterchips **35** und **36** aus Siliziumkarbid hergestellt. Jeder der Halbleiterchips **35** und **36** enthält auch einen MOSFET, der ein Schaltelement ist. Als Ergebnis besitzt der Halbleiterchip **35** eine Kollektorelektrode (eine positive Elektrode oder eine Drain-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Rückseite und besitzt eine Gate-Elektrode **35a** (eine Steuerelektrode) und eine Emittierelektrode **35b** (eine negative Elektrode oder eine Source-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Vorderseite. Der Halbleiterchip **36** besitzt eine Kollektorelektrode (eine positive Elektrode oder eine Drain-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Rückseite und besitzt eine Gate-Elektrode **36a** (eine Steuerelektrode) und eine Emittierelektrode **36b** (eine negative Elektrode oder eine Source-Elektrode im Falle eines MOSFETs) als eine Hauptelektrode auf der Vorderseite. Darüber hinaus befindet sich mit dem Halbleiterchip **35** die Gate-Elektrode **35a** im Zentrum eines Kantenabschnitts der Vorderseite und befindet sich die Emittierelektrode **35b** in einem Mittelabschnitt der Vorderseite. Mit dem Halbleiterchip **36** befindet sich die Gate-Elektrode **36a** im Zentrum eines Kantenabschnitts der Vorderseite und befindet sich die Emittierelektrode **36b** in einem Mittelabschnitt der Vorderseite. Die Kollektorelektroden auf den Rückseiten der Halbleiterchips **35** und **36** sind nicht dargestellt.

[0024] Die Keramikleiterplatte **31** enthält eine Isolationsplatte **32** und eine Metallplatte **34**, die auf der Rückseite der Isolationsplatte **32** gebildet ist. Darüber hinaus enthält die Keramikleiterplatte **31** die Schaltungsmuster **33a** bis **33e**, die über der Vorderseite der Isolationsplatte **32** gebildet sind. Die Isolationsplatte **32** ist aus einer Keramik wie z. B. Aluminiumoxid, Aluminiumnitrid oder Siliziumnitrid, die eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Die Metallplatte **34** ist aus einem Metall wie z. B. Aluminium, Eisen, Silber, Kupfer oder einer Legierung, die mindestens eine davon enthält, das eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Die Schaltungsmuster **33a** bis **33e** sind aus Metall wie z. B. Kupfer oder einer Kupferlegierung, das eine gute elektrische Leitfähigkeit besitzt, hergestellt. Darüber hinaus kann, um die Korrosionsbeständigkeit zu verbessern, ein Ma-

terial wie z. B. Nickel auf den Oberflächen der Schaltungsmuster **33a** bis **33e** durch eine Plattierungsbehandlung oder dergleichen gebildet sein. Konkret kann eine Nickelphosphorlegierung, eine Nickelborlegierung oder dergleichen anstelle von Nickel verwendet werden. Zusätzlich ist die Dicke der Schaltungsmuster **33a** bis **33e** z. B. größer oder gleich 0,1 mm und kleiner oder gleich 1 mm. Ein DCB-Substrat, ein AMB-Substrat oder dergleichen kann als die Keramikleiterplatte **31**, die die oben beschriebene Struktur besitzt, verwendet werden. Die Keramikleiterplatte **31** überträgt Wärme, die durch die Halbleiterchips **35** und **36** erzeugt wird, über das Schaltungsmuster **33a**, die Isolationsplatte **32** und die Metallplatte **34** zur Strahlungsplatte. Die Keramikleiterplatte **31** ist ein Beispiel. Ein Leiterraum, an dem ein Metallbassissubstrat und eine Chip-Anschlussfläche gebildet sind, kann verwendet werden.

[0025] Das Schaltungsmuster **33a** (das dritte Schaltungsmuster) ist ein Kollektormuster des zweiten Zweigblocks **30**. Die Kollektorelektroden, die auf den Rückseiten der Halbleiterchips **35** und **36** gebildet sind, sind mit dem Schaltungsmuster **33a** mit dazwischenliegendem Lot verbunden. Das Schaltungsmuster **33a** ist in einer Draufsicht konkav. Im Schaltungsmuster **33a** ist ein Anordnungsbereich **33a1** (ein zweiter Anordnungsbereich) vorhanden. Der Anordnungsbereich **33a1** ist eine konkave Höhlung und ist durch eine gestrichelte Linie in **Fig. 2** angezeigt. Darüber hinaus liegt der Anordnungsbereich **33a1** des Schaltungsmusters **33a** gegenüber dem Anordnungsbereich **23a1** des Schaltungsmusters **23a** und das Schaltungsmuster **33a** grenzt an das Schaltungsmuster **23a**. Das heißt, das Schaltungsmuster **33a** des zweiten Zweigblocks **30** grenzt an das Schaltungsmuster **23a** des ersten Zweigblocks **20** in einem Zustand, in dem eine Konkavität des Schaltungsmusters **33a** der Konkavität des Schaltungsmusters **23a** gegenüberliegt. Die Halbleiterchips **35** und **36** sind auf das Schaltungsmuster **33a** ausgerichtet mit dem Anordnungsbereich **33a1** dazwischenliegend angeordnet. Die Halbleiterchips **35** und **36** sind derart angeordnet, dass die Gate-Elektroden **35a** und **36a** ausgerichtet sind. Darüber hinaus liegen die Gate-Elektroden **35a** einander gegenüber und liegen die Gate-Elektroden **36a** einander gegenüber. Die Zahl der Halbleiterchips **35** und **36** kann drei oder mehr sein.

[0026] Das Schaltungsmuster **33b** (das vierte Schaltungsmuster) ist ein Emittiermuster des zweiten Zweigblocks **30**. Das Schaltungsmuster **33b** weist den Anordnungsbereich **33a1** auf. Der Anordnungsbereich **33a1** ist mit den Emittierelektroden **35b** und **36b** der Halbleiterchips **35** und **36** durch Verbindungsdrähte **37b**, **37c**, **37d** und **37e** verbunden. In **Fig. 2** besitzt das Schaltungsmuster **33b** in einer Draufsicht die Form des Buchstabens „L“. Das heißt, das Schaltungsmuster **33b** enthält eine Fläche, die im gesamten Anordnungsbereich **33a1** angeordnet

ist, und eine Fläche, die zur oben beschriebenen Fläche senkrecht ist und in **Fig. 2** nach oben verläuft. Das Schaltungsmuster **33b** ist mit dem Schaltungsmuster **23a** durch den Verbindungsdraht **27a** elektrisch verbunden. In **Fig. 2** besitzt das Schaltungsmuster **33b** in einer Draufsicht die Form des Buchstabens „L“. Das heißt, das Schaltungsmuster **33b** besitzt einen dritten Teil und einen vierten Teil. Der dritte Teil ist im Anordnungsbereich **33a1** angeordnet. Der vierte Teil verläuft außerhalb des Anordnungsbereichs **33a1** von einem Endabschnitt des dritten Teils senkrecht zu der Richtung, in der der Anordnungsbereich **33a1** verläuft, und in der Richtung entgegengesetzt zu der Richtung, in der der zweite Teil des Schaltungsmusters **23b** in **Fig. 2** nach unten verläuft. In **Fig. 2** kann das Schaltungsmuster **33b** in einer Draufsicht die Form des Buchstabens „T“ besitzen. Das heißt, der vierte Teil des Schaltungsmusters **33b** kann außerhalb des Anordnungsbereichs **33a1** vom Endabschnitt des dritten Teils senkrecht (nach oben und nach unten in **Fig. 2**) zu der Richtung, in der der Anordnungsbereich **33a1** verläuft, verlaufen.

[0027] Die Schaltungsmuster **33c** und **33d** sind ein Erfassungsemittermuster bzw. ein Gate-Muster des zweiten Zweigblocks **30**. Das Schaltungsmuster **33a** liegt zwischen den Schaltungsmustern **33c** und **33d** (den sechsten Schaltungsmustern) und dem Anordnungsbereich **33a1** und die Schaltungsmuster **33c** und **33d** sind dem Schaltungsmuster **33a** benachbart angeordnet. Darüber hinaus sind die Schaltungsmuster **33c** und **33d** und die Schaltungsmuster **23c** bzw. **23d** symmetrisch in Bezug auf den Mittelpunkt der Halbleitervorrichtung **10**. In diesem Fall sind die Schaltungsmuster **33c** und **33d** über dem Schaltungsmuster **33a** in **Fig. 2** angeordnet. Allerdings können die Schaltungsmuster **33c** und **33d** abhängig von der Positionen der Schaltungsmuster **23c** und **23d** unter dem Schaltungsmuster **33a** in **Fig. 2** angeordnet sein. Zusätzlich sind, um Raum zu sparen, die Schaltungsmuster **33c** und **33d**, die entlang einer Seite der Isolationsplatte **32** gebildet sind, lang und schmal gestaltet. Das Schaltungsmuster **33c** ist mit der Emittierelektrode **36b** des Halbleiterchips **36** durch einen Verbindungsdraht **37i** verbunden. Das Schaltungsmuster **33d** ist mit den Gate-Elektroden **35a** und **36a** der Halbleiterchips **35** bzw. **36** durch Verbindungsdrähte **37f** und **37g** verbunden. Das Schaltungsmuster **33e** ist angrenzend an das Schaltungsmuster **33a** (unter dem Schaltungsmuster **33a** in **Fig. 2**) auf der dem Anordnungsbereich **33a1** gegenüberliegenden Seite des Schaltungsmusters **33a** angeordnet. Außerdem ist das Schaltungsmuster **33e** mit dem Schaltungsmuster **23b** durch den Verbindungsdraht **27g** elektrisch verbunden.

[0028] Wie oben angegeben ist, ist das Gehäuse **40** über der Strahlungsplatte angeordnet und enthält eine Einhausung **41**, die in einer Draufsicht rechteckig ist. Die Einhausung **41** des Gehäuses **40** be-

sitzt die Form eines Kastens, der alle Seiten umgibt. Ein Speicherbereich **42**, in dem der erste Zweigblock **20** und der zweite Zweigblock **30**, die oben beschrieben sind, untergebracht sind, ist in der Einhausung **41** gebildet. Darüber hinaus sind externe Anschlussabschnitte **43 bis 45** an der linken und der rechten Kante der Einhausung **41** in **Fig. 2** gebildet. Der externe Anschlussabschnitt **43** ist mit dem Schaltungsmuster **33a** des zweiten Zweigblocks **30**, der in der Einhausung **41** untergebracht ist, durch den Verbindungsdraht **37a** elektrisch verbunden. Der externe Anschlussabschnitt **44** ist mit dem Schaltungsmuster **23a** des ersten Zweigblocks **20**, der in der Einhausung **41** untergebracht ist, durch den Verbindungsdraht **27f** elektrisch verbunden. Der externe Anschlussabschnitt **45** ist mit dem Schaltungsmuster **33e** des zweiten Zweigblocks **30**, der in der Einhausung **41** untergebracht ist, durch den Verbindungsdraht **37h** elektrisch verbunden. Entsprechend ist eine positive Elektrode mit dem externen Anschlussabschnitt **43** verbunden, ist eine negative Elektrode mit dem externen Anschlussabschnitt **45** verbunden und wird eine Ausgabe vom externen Anschlussabschnitt **44** erhalten. Das Gehäuse **40** enthält einen Steueranschluss (der nicht veranschaulicht ist), von dem ein Steuersignal in beide Kantenabschnitte in der Längsrichtung der Einhausung **41** eingegeben wird. Der Steueranschluss ist mit den Schaltungsmustern **23c** und **33c** elektrisch verbunden. Zum Beispiel enthält das oben beschriebene Gehäuse **40** die externen Anschlussabschnitte **43 bis 45** und ist durch Spritzgießen unter Verwendung eines thermoplastischen Harzes gebildet. Polyphenylensulfid (PPS), Polybutylenterephthalat-Harz (PBT-Harz), Polybutylensuccinat-Harz (PBS-Harz), Polyamid-Harz (PA-Harz), Acrylnitrilbutadienstyrol-Harz (ABS-Harz) oder dergleichen wird als ein derartiges thermoplastisches Harz verwendet.

[0029] Die oben beschriebenen Verbindungsdrähte **27a bis 27j** und **37a bis 37i** sind aus Metall wie z. B. Aluminium oder Kupfer, einer Legierung, die mindestens eines davon enthält, oder dergleichen, das eine gute elektrische Leitfähigkeit besitzt, hergestellt. Darüber hinaus ist es wünschenswert, dass der Durchmesser der Verbindungsdrähte **27a bis 27j** und **37a bis 37i** größer oder gleich 100 µm und kleiner oder gleich 1 mm ist. Zusätzlich ist die Strahlungsplatte (die nicht veranschaulicht ist) aus Aluminium, Eisen, Silber, Kupfer, einer Legierung, die mindestens eines davon enthält, oder dergleichen, das eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Außerdem kann, um die Korrosionsbeständigkeit zu verbessern, ein Material wie z. B. Nickel auf der Oberfläche der Strahlungsplatte durch eine Plattierungsbehandlung oder dergleichen gebildet sein. Konkret kann eine Nickelphosphorlegierung, eine Nickelborlegierung oder dergleichen anstelle von Nickel verwendet werden. Befestigungslöcher, die zum Befestigen der Strahlungsplatte an einer externen Vorrich-

tung verwendet werden, eine Kontaktfläche, die zum Eingeben eines Stroms in oder zum Ausgeben von Strom aus dem ersten Zweigblock **20** und dem zweiten Zweigblock **30** verwendet wird, oder dergleichen sind in der Strahlungsplatte geeignet gebildet.

[0030] Darüber hinaus kann ein Kühler (der nicht veranschaulicht ist) an der Rückseite der Strahlungsplatte der oben beschriebenen Halbleitervorrichtung **10** befestigt sein. Zum jetzigen Zeitpunkt ist der Kühler an der Rückseite der Strahlungsplatte mit einer dazwischenliegenden Wärmeleitpaste wie z. B. Silikon, dem ein Metalloxidfüllstoff hinzugefügt ist, befestigt. Dies verbessert die Wärmeabfuhrfähigkeit der Halbleitervorrichtung **10**. In diesem Fall ist der Kühler aus Aluminium, Eisen, Silber, Kupfer oder einer Legierung, die mindestens eines davon enthält, oder dergleichen, das eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Außerdem kann eine Lamelle, ein Kühlkörper, der aus mehrere Lamellen gebildet ist, ein Wasserkühlungskühler oder dergleichen als der Kühler verwendet werden. Darüber hinaus können die Strahlungsplatte und der Kühler einteilig gebildet sein. In diesem Fall sind die Strahlungsplatte und der Kühler aus Aluminium, Eisen, Silber, Kupfer oder einer Legierung, die mindestens eines davon enthält, das eine hohe Wärmeleitfähigkeit besitzt, hergestellt. Zusätzlich kann, um die Korrosionsbeständigkeit zu verbessern, ein Material wie z. B. Nickel auf der Oberfläche der Strahlungsplatte, die mit dem Kühler einteilig gebildet ist, durch eine Plattierungsbehandlung oder dergleichen gebildet sein. Konkret kann eine Nickelphosphorlegierung, eine Nickelborlegierung oder dergleichen anstelle von Nickel verwendet werden.

[0031] Die Schaltungsstruktur, die durch die oben beschriebene Halbleitervorrichtung **10** realisiert wird, wird nun unter Verwendung von **Fig. 4** beschrieben. **Fig. 4** veranschaulicht eine Schaltungsstruktur, die durch die Halbleitervorrichtung gemäß der zweiten Ausführungsform realisiert wird. Eine Wechselrichterschaltung, die in **Fig. 4** veranschaulicht ist, wird durch die Halbleitervorrichtung **10**, die die Halbleiterchips **25**, **26**, **35** und **36**, die Schaltungsmuster **23a bis 23d** und **33a bis 33e** und die Verbindungsdrähte **27a bis 27j** und **37a bis 37i** enthält, realisiert.

[0032] Die Halbleitervorrichtung **10** besitzt einen C1-Anschluss (der dem externen Anschlussabschnitt **43** entspricht), einen E2-Anschluss (der dem externen Anschlussabschnitt **45** entspricht) und einen E1C2-Anschluss (der dem externen Anschlussabschnitt **44** entspricht). Darüber hinaus ist ein Hochpotentialanschluss einer externen Stromversorgung mit dem C1-Anschluss, der ein P-Eingangsanschluss ist, verbunden und ein Niederpotentialanschluss der externen Stromversorgung ist mit dem E2-Anschluss, der ein N-Eingangsanschluss ist, verbunden. Zusätzlich ist eine Last (die nicht veranschaulicht ist) mit dem E1C2-Anschluss, der ein U-Ausgangsanschluss

der Halbleitervorrichtung **10** ist, verbunden. Dadurch wirkt die Halbleitervorrichtung **10** als ein Wechselrichter.

[0033] Mit der Halbleitervorrichtung **10**, die die oben beschriebene Struktur besitzt, können z. B. externe Verbindungsanschlüsse (die nicht veranschaulicht sind) mit den externen Anschlussabschnitten **43 bis 45** verbunden sein und der erste Zweigblock **20** und der zweite Zweigblock **30**, die im Speicherbereich **42** der Einhausung **41** untergebracht sind, können mit einem Dichtungselement versiegelt sein. In diesem Fall kann ein wärmehärtbares Harz wie z. B. Epoxidharz, Phenolharz oder Maleimidharz als das Dichtungselement verwendet werden.

[0034] Ein Fall, in dem ein Strom eingegeben wird, um die Halbleitervorrichtung **10** zu betreiben, wird nun unter Verwendung von **Fig. 5** beschrieben. **Fig. 5** ist eine Ansicht zum Beschreiben des Flusses eines Stroms in der Halbleitervorrichtung gemäß der zweiten Ausführungsform. Die Halbleitervorrichtung, die in **Fig. 5** veranschaulicht ist, ist die, die in **Fig. 4** veranschaulicht ist. In **Fig. 5** ist allerdings der Fluss eines Stroms in der Halbleitervorrichtung **10** durch einen dickgedruckten Pfeil angezeigt. Ein gestrichelter Pfeil gibt den Fluss eines Stroms in Flächen der Schaltungsmuster **33a** und **33b** an, über denen die Halbleiterchips **35** und **36** angeordnet sind.

[0035] Mit der Halbleitervorrichtung **10** fließt ein Strom, der vom externen Anschlussabschnitt **43** eingegeben wird, über den Verbindungsdraht **37a** im Schaltungsmuster **33a**. Der Strom, der in das Schaltungsmuster **33a** fließt, verzweigt sich entlang der Form des Schaltungsmusters **33a** und fließt zu den zwei Flächen, über denen die Halbleiterchips **35** und **36** angeordnet sind.

[0036] Ströme fließen nach dem Verzweigen im Schaltungsmuster **33a** von den Kollektorelektroden auf den Rückseiten der Halbleiterchips **35** und **36** in zwei Richtungen in die Halbleiterchips **35** und **36** und Ausgangsströme werden von den Emittierelektroden **35b** und **36b** auf den Vorderseiten der Halbleiterchips **35** und **36** ausgegeben. Es wird angenommen, dass zum jetzigen Zeitpunkt Gate-Spannungen zu einem bestimmten Zeitpunkt an die Gate-Elektroden **35a** und **36a** der Halbleiterchips **35** und **36** angelegt werden. Die Ausgangsströme, die aus den Emittierelektroden **35b** und **36b** der Halbleiterchips **35** und **36** ausgegeben werden, fließen über die Verbindungsdrähte **37b**, **37c**, **37d** und **37e** in das Schaltungsmuster **33b**. Die Ausgangsströme, die auf diese Weise in das Schaltungsmuster **33b** fließen, fließen durch das Schaltungsmuster **33b** und fließen über den Verbindungsdraht **27a** in das Schaltungsmuster **23a** des ersten Zweigblocks **20**.

[0037] Im zweiten Zweigblock **30**, in dem ein Strom auf diese Weise fließt, sind die Halbleiterchips **35** und **36** über Umfangsabschnitten des Schaltungsmusters **33a**, das in einer Draufsicht konkav ist, angeordnet. Entsprechend wird selbst dann, wenn die Halbleiterchips **35** und **36** während eines Ansteuerns durch die Erregung Wärme erzeugen, die Wärme im zweiten Zweigblock **30** verteilt und wird nicht in einem Abschnitt konzentriert. Insbesondere sind die Halbleiterchips **35** und **36** RC-IGBTs, deren Chip-Größe gleich ist. Als Ergebnis ist die Form des Schaltungsmusters **33a**, die in einer Draufsicht konkav ist, nicht kompliziert. Das heißt, das Schaltungsmuster **33a** wird durch eine einfache Form realisiert. Weil das Schaltungsmuster **33a** eine derartige Form besitzt, ist es möglich, die Halbleiterchips **35** und **36** leicht anzuordnen, während Raum gespart wird. Außerdem werden die von den Emittierelektroden **35b** und **36b** der Halbleiterchips **35** und **36** abgegebenen Ausgangsströme auf dem im Mittelabschnitt angeordneten Schaltungsmuster **33b** gesammelt. Dies unterdrückt ein Ungleichgewicht zwischen Gate-Spannungen, die an die Gate-Elektroden **35a** und **36a** der Halbleiterchips **35** bzw. **36** angelegt werden. Zusätzlich werden die Halbleiterchips **35** und **36** in einer ausgewogenen Weise angesteuert. Außerdem ist die Verdrahtungslänge vom externen Anschlussabschnitt **43** zum Halbleiterchip **35** gleich der Verdrahtungslänge vom externen Anschlussabschnitt **43** zum Halbleiterchip **36**. Dies unterdrückt eine Ungleichheit des Stroms zwischen den Halbleiterchips **35** und **36**.

[0038] Darüber hinaus strömt mit dem ersten Zweigblock **20** ein Strom, der in das Schaltungsmuster **23a** fließt, von den Kollektorelektroden auf den Rückseiten der Halbleiterchips **25** und **26** in die Halbleiterchips **25** und **26** und Ausgangsströme werden aus den Emittierelektroden **25b** und **26b** auf den Vorderseiten der Halbleiterchips **25** und **26** ausgegeben. Dies ist für den zweiten Zweigblock **30** gleich. Es wird angenommen, dass zum jetzigen Zeitpunkt Gate-Spannungen zu einem bestimmten Zeitpunkt auch an die Gate-Elektroden **25a** und **26a** der Halbleiterchips **25** und **26** angelegt werden. Die Ausgangsströme, die aus den Emittierelektroden **25b** und **26b** der Halbleiterchips **25** und **26** ausgegeben werden, fließen über die Verbindungsdrähte **27b**, **27c**, **27d** und **27e** in das Schaltungsmuster **23b**. Die Ausgangsströme, die auf diese Weise in das Schaltungsmuster **23b** fließen, fließen durch das Schaltungsmuster **23b** und fließen über den Verbindungsdraht **27g** in das Schaltungsmuster **33e** des zweiten Zweigblocks **30**. Entsprechend wird dieselbe Wirkung, die im oben beschriebenen zweiten Zweigblock **30** erhalten wird, im ersten Zweigblock **20** erhalten.

[0039] Eine Halbleitervorrichtung außer der Halbleitervorrichtung **10**, die als Bezug genommen wird, wird nun unter Verwendung von **Fig. 6** beschrieben. **Fig. 6** ist eine Ansicht zum Beschreiben einer Halb-

leitervorrichtung, die als Bezug genommen wird, und des Flusses eines Stroms in der Halbleitervorrichtung. Komponenten einer Halbleitervorrichtung **10a**, die in **Fig. 6** veranschaulicht ist, die dieselben wie die der Halbleitervorrichtung **10** sind, sind mit denselben Zahlzeichen markiert. Darüber hinaus sind lediglich Komponenten, die zur Beschreibung erforderlich sind, mit Zahlzeichen markiert.

[0040] Eine Halbleitervorrichtung **10a** enthält einen ersten Zweigblock **60** und einen zweiten Zweigblock **70**. Mit der Halbleitervorrichtung **10a** werden ein oberer Zweigblock und ein unterer Zweigblock des ersten Zweigblocks **60** und des zweiten Zweigblocks **70** gebildet. Der erste Zweigblock **60** und der zweite Zweigblock **70** sind durch einen Verbindungsdraht **67a** und dergleichen elektrisch verbunden. Darüber hinaus enthält die Halbleitervorrichtung **10a** eine Strahlungsplatte (die nicht veranschaulicht ist) und ein Gehäuse **40**. Der erste Zweigblock **60** und der zweite Zweigblock **70** sind über der Strahlungsplatte mit dazwischenliegendem Lot (das nicht veranschaulicht ist) angeordnet. Das Gehäuse **40** ist über der Strahlungsplatte angeordnet und umschließt den ersten Zweigblock **60** und den zweiten Zweigblock **70**. Darüber hinaus sind das Gehäuse **40** und der erste Zweigblock **60** und der zweite Zweigblock **70** durch einen Verbindungsdraht **77a** und dergleichen elektrisch verbunden.

[0041] Der erste Zweigblock **60** enthält eine Keramikleiterplatte und die Halbleiterchips **651** bis **653** und **661** bis **663**, die sich über der Vorderseite der Keramikleiterplatte befinden. Darüber hinaus ist die Keramikleiterplatte über der Strahlungsplatte mit dazwischenliegendem Lot, Silberlot oder dergleichen (das nicht veranschaulicht ist) angeordnet. Die Halbleiterchips **651** bis **653** sind FWDs oder SBDs, die aus Silizium oder Siliziumkarbid hergestellt sind. Zum Beispiel besitzt jeder der Halbleiterchips **651** bis **653** eine Kathodenelektrode (eine negative Elektrode) als eine Hauptelektrode auf der Rückseite und besitzt eine Anodenelektrode (eine positive Elektrode) auf der Vorderseite. Zusätzlich sind die Halbleiterchips **661** bis **663** IGBTs, die aus Silizium hergestellt sind. Jeder der Halbleiterchips **661** bis **663** besitzt eine Kollektorelektrode (eine positive Elektrode) auf der Rückseite und besitzt eine Gate-Elektrode im Zentrum eines Kantenabschnitts der Vorderseite und eine Emittierelektrode (eine negative Elektrode) in einem Mittelabschnitt der Vorderseite.

[0042] Die Keramikleiterplatte enthält eine Isolationsplatte **62** und eine Metallplatte, die auf der Rückseite der Isolationsplatte **62** gebildet ist. Darüber hinaus enthält die Keramikleiterplatte **61** Schaltungsmuster **63a** bis **63c**, die über der Vorderseite der Isolationsplatte **62** gebildet sind. Jedes der Schaltungsmuster **63a** bis **63c** besitzt eine Form, die in **Fig. 6** veranschaulicht ist und ist angeordnet. Zusätz-

lich sind die Halbleiterchips 651 bis 653 und 661 bis 663 über einem Mittelabschnitt des Schaltungsmusters 63a, der später beschrieben wird, angeordnet.

[0043] Der zweite Zweigblock 70 enthält eine Keramikleiterplatte 71 und die Halbleiterchips 751 bis 753 und 761 bis 763, die sich über der Vorderseite der Keramikleiterplatte 71 befinden. Darüber hinaus ist die Keramikleiterplatte 71 über der Strahlungsplatte mit dazwischenliegendem Lot, Silberlot oder dergleichen (das nicht veranschaulicht ist) angeordnet.

[0044] Die Halbleiterchips 751 bis 753 und 761 bis 763 sind aus Silizium oder Siliziumkarbid hergestellt. Dies ist gleich mit den Halbleiterchips 651 bis 653 und 661 bis 663. Die Halbleiterchips 651 bis 653 und 661 bis 663 sind auch FWDs und IGBTs. Entsprechend besitzt z. B. jeder der Halbleiterchips 751 bis 753 eine Kathodenelektrode (eine negative Elektrode) als eine Hauptelektrode auf der Rückseite und besitzt eine Anodenelektrode (eine positive Elektrode) auf der Vorderseite. Darüber hinaus besitzt jeder der Halbleiterchips 761 bis 763 eine Kollektorelektrode (eine positive Elektrode) auf der Rückseite und besitzt eine Gate-Elektrode im Zentrum eines Kantenabschnitts der Vorderseite und eine Emittierelektrode (eine negative Elektrode) in einem Mittelabschnitt der Vorderseite. Zusätzlich sind die Halbleiterchips 751 bis 753 und 761 bis 763 über einem Mittelabschnitt des Schaltungsmusters 73a, das beschrieben später beschrieben wird, angeordnet.

[0045] Die Keramikleiterplatte 71 enthält eine Isolationsplatte 72 und eine Metallplatte, die auf der Rückseite der Isolationsplatte 72 gebildet ist. Darüber hinaus enthält die Keramikleiterplatte 71 die Schaltungsmuster 73a bis 73d, die über der Vorderseite der Isolationsplatte 72 gebildet sind. Jedes der Schaltungsmuster 73a bis 73d besitzt eine Form, die in **Fig. 6** veranschaulicht ist, und ist angeordnet.

[0046] Es wird ein Fall beschrieben, in dem ein Strom eingegeben wird, um die Halbleitervorrichtung 10a, die die oben beschriebene Struktur besitzt, zu betreiben. In **Fig. 6** ist der Fluss eines Stroms in der Halbleitervorrichtung 10a durch einen dickgedruckten Pfeil angezeigt. Ein gestrichelter Pfeil gibt den Fluss eines Stroms in Flächen der Schaltungsmuster 73a und 73b, über denen die Halbleiterchips 751 bis 753 und 761 bis 763 angeordnet sind, an.

[0047] Mit der Halbleitervorrichtung 10a fließt ein Strom, der von einem externen Anschlussabschnitt **43** eingegeben wird, über den Verbindungsdraht 77a in das Schaltungsmuster 73a. Der Strom, der in das Schaltungsmuster 73a fließt, verteilt sich durch das Schaltungsmuster 73a. Der Strom, der sich durch das Schaltungsmuster 73a verteilt, strömt von den Kollektorelektroden auf den Rückseiten der Halbleiterchips 761 bis 763 in die Halbleiterchips 761 bis 763 und

Ausgangsströme werden von den Emittierelektroden auf den Vorderseiten der Halbleiterchips 761 bis 763 ausgegeben. Es wird angenommen, dass zum jetzigen Zeitpunkt zu einem bestimmten Zeitpunkt Gate-Spannungen an die Gate-Elektroden der Halbleiterchips 761 bis 763 angelegt werden.

[0048] Die Ausgangsströme, die von den Emittierelektroden der Halbleiterchips 761 und 763 ausgegeben werden, fließen über Verbindungsdrähte 77c bzw. 77h in das Schaltungsmuster 73b. Der Ausgangsstrom, der von der Emittierelektrode des Halbleiterchips 762 ausgegeben wird, fließt über einen Verbindungsdraht 77d, den Halbleiterchip 752 und einen Verbindungsdraht 77f in das Schaltungsmuster 73b. Die Ausgangsströme, die auf diese Weise in das Schaltungsmuster 73b fließen, fließen durch das Schaltungsmuster 73b und fließen über den Verbindungsdraht 67a in das Schaltungsmuster 63a des ersten Zweigblocks 60.

[0049] Im zweiten Zweigblock 70, in dem ein Strom auf diese Weise fließt, sind die Halbleiterchips 751 bis 753 und 761 bis 763 über einem Mittelabschnitt des Schaltungsmusters 73a angeordnet. Insbesondere unterscheiden sich die Halbleiterchips 751 bis 753 und 761 bis 763 in Typ und Chip-Größe. Als Ergebnis besteht Bedarf, viele Flächen auf dem Schaltungsmuster 73a zum Anordnen der Halbleiterchips 751 bis 753 und 761 bis 763 sicherzustellen. Darüber hinaus besteht dann, wenn die Halbleiterchips 751 bis 753 und 761 bis 763 über dem Schaltungsmuster 73a angeordnet sind, Bedarf, sie zickzackförmig über dem Mittelabschnitt des Schaltungsmusters 73a anzuordnen. Entsprechend wird dann, wenn die Halbleiterchips 761 bis 763 während eines Ansteuerens durch die Erregung Wärme erzeugen, die Wärme in einem Mittelabschnitt des zweiten Zweigblocks 70 konzentriert. Zusätzlich besteht eine Ungleichheit der Verdrahtungslänge zum Schaltungsmuster 73b zwischen den Ausgangsströmen, die von den Emittierelektroden der Halbleiterchips 761 und 763 ausgegeben werden. Dies führt zu einem Ungleichgewicht zwischen Gate-Spannungen, die an die Gate-Elektroden der Halbleiterchips 761 bis 763 angelegt werden. Entsprechend ist es schwierig, die Halbleiterchips 761 bis 763 in einer ausgewogenen Weise anzusteuern. Eine konkrete Beschreibung des ersten Zweigblocks 60, in dem ein Strom vom zweiten Zweigblock 70 fließt, wird unterlassen. Allerdings fließt der Strom auf dieselbe Weise wie mit dem zweiten Zweigblock 70 und dasselbe Problem wie beim zweiten Zweigblock 70 ist vorhanden.

[0050] Wie beschrieben wurde, enthalten der erste Zweigblock **20** und der zweite Zweigblock **30**, die in der oben beschriebenen Halbleitervorrichtung **10** enthalten sind, die Halbleiterchips **25** und **26** bzw. die Halbleiterchips **35** und **36**. Die Halbleiterchips **25**, **26**, **35** und **36** besitzen die Kollektorelektroden auf

den Rückseiten und besitzen die Emittierelektroden **25b**, **26b**, **35b** und **36b** bzw. die Gate-Elektroden **25a**, **26a**, **35a** und **36a** auf den Vorderseiten. Darüber hinaus enthalten der erste Zweigblock **20** und der zweite Zweigblock **30** die Schaltungsmuster **23a** bzw. **33a**. Die Schaltungsmuster **23a** und **33a** sind in einer Draufsicht konkav und schließen mindestens Teile der Anordnungsbereiche **23a1** bzw. **33a1** ein. Die Rückseiten der Halbleiterchips **25** und **26** und die Halbleiterchips **35** und **36** sind über den Schaltungsmustern **23a** bzw. **33a** angeordnet. Zusätzlich enthalten der erste Zweigblock **20** und der zweite Zweigblock **30** die Schaltungsmuster **23b** bzw. **33b**. Die Schaltungsmuster **23b** und **33b** sind in den Anordnungsbereichen **23a1** bzw. **33a1** angeordnet. Mindestens Teile der Schaltungsmuster **23b** und **33b** sind durch die Schaltungsmuster **23a** bzw. **33a** umschlossen. Die Schaltungsmuster **23b** und **33b** sind mit den Emittierelektroden **25b** und **26b** der Halbleiterchips **25** und **26** und den Emittierelektroden **35b** und **36b** der Halbleiterchips **35** und **36** durch die Verbindungsdrähte **27b**, **27c**, **27d** und **27e** bzw. die Verbindungsdrähte **37b**, **37c**, **37d** und **37e** elektrisch verbunden. Als Ergebnis sind die Halbleiterchips **25** und **26** und die Halbleiterchips **35** und **36**, die über den Schaltungsmustern **23a** und **33a** angeordnet sind, nicht als Block über den Mittelabschnitten der Keramikleiterplatten **21** bzw. **31** angeordnet. Die Halbleiterchips **25** und **26** und die Halbleiterchips **35** und **36** sind über den Außenumfangabschnitten der Keramikleiterplatten **21** bzw. **31** angeordnet. Entsprechend wird Wärme in den Keramikleiterplatten **21** und **31** verteilt und die Wärmeabfuhereigenschaft wird verbessert. Zusätzlich werden Emitter-Ströme, die aus den Halbleiterchips **25** und **26** und den Halbleiterchips **35** und **36** ausgegeben werden, in den Schaltungsmustern **23b** und **33b**, die in den Mittelabschnitten der Keramikleiterplatten **21** bzw. **31** angeordnet sind, gesammelt. Als Ergebnis sind Gate-Spannungen, die an die Gate-Elektroden **25a**, **26a**, **35a** und **36a** der Halbleiterchips **25**, **26**, **35** und **36** angelegt werden, gleich und die Halbleiterchips **25**, **26**, **35** und **36** werden in einer ausgewogenen Weise angesteuert. Dies unterbindet eine Verschlechterung der Eigenschaften der Halbleitervorrichtung **10**, die den ersten Zweigblock **20** und den zweiten Zweigblock **30** enthält.

[0051] Das Vorhergehende beschreibt einfach das Prinzip der vorliegenden Erfindung. Darüber hinaus sind für Fachleute viele Modifikationen und Änderungen möglich. Die vorliegende Erfindung ist nicht auf die exakte Struktur und die Anwendungen, die oben angegeben und beschrieben werden, beschränkt. Es wird angenommen, dass alle entsprechenden Modifikationen und ihre Entsprechungen in den Umfang der vorliegenden Erfindung, der durch die begleitenden Ansprüche und ihre Entsprechungen angegeben wird, fallen.

Bezugszeichenliste

1, 10	Halbleitervorrichtung
2	Zweigblock
3	laminiertes Substrat
4	Substrat
5a	erstes Schaltungsmuster
5a1	erster Anordnungsbereich
5b	zweites Schaltungsmuster
6, 7	erster Halbleiterchip
6a, 7a	erste Steuerelektrode
6b, 7b	erste negative Elektrode
8a bis 8e	Verdrahtungselement
20	erster Zweigblock
21, 31	Keramikleiterplatte
22, 32	Isolationsplatte
23a bis 23d, 33a bis 33e	Schaltungsmuster
23a1	erster Verdrahtungsbereich
33a1	zweiter Anordnungsbereich
24, 34	Metallplatte
25, 26, 35, 36	Halbleiterchip
25a, 26a, 35a, 36a	Gate-Elektrode
25b, 26b, 35b, 36b	Emittierelektrode
27a bis 27j, 37a bis 37i	Verbindungsdraht
30	zweiter Zweigblock
40	Gehäuse
41	Einhausung
42	Speicherbereich
43 bis 45	externer Anschlussabschnitt

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 5527620 [0003]

Patentansprüche

1. Halbleitervorrichtung, die einen ersten Zweigblock umfasst, der Folgendes enthält:

einen ersten Halbleiterchip, der eine erste positive Elektrode auf einer Rückseite aufweist und eine erste negative Elektrode und eine erste Steuerelektrode auf einer Vorderseite aufweist;

ein erstes Schaltungsmuster, das in einer Draufsicht konkav ist und über dem die erste positive Elektrode angeordnet ist; und

ein zweites Schaltungsmuster, das mindestens einen Teil besitzt, der in einem ersten Anordnungsbereich, der eine Konkavität des ersten Schaltungsmusters in einer Draufsicht ist, angeordnet ist und mit der ersten negativen Elektrode durch ein erstes Verdrahtungselement, das im ersten Anordnungsbereich verbunden ist, elektrisch verbunden ist.

2. Halbleitervorrichtung nach Anspruch 1, wobei der erste Halbleiterchip mehrfach vorgesehen ist und die mehreren ersten Halbleiterchips über dem ersten Schaltungsmuster mit dem ersten Anordnungsbereich dazwischenliegend angeordnet sind.

3. Halbleitervorrichtung nach Anspruch 1 oder 2, wobei der erste Halbleiterchip ein in Sperrrichtung leitender Bipolartransistor mit isoliertem Gate (RC-IGBT) oder ein Metalloxidhalbleiter-Feldeffekttransistor (MOSFET) ist.

4. Halbleitervorrichtung nach einem der Ansprüche 1 bis 3, die ferner einen zweiten Zweigblock umfasst, der Folgendes enthält:

einen zweiten Halbleiterchip, der eine zweite positive Elektrode auf einer Rückseite besitzt und eine zweite negative Elektrode und eine zweite Steuerelektrode auf einer Vorderseite besitzt;

ein drittes Schaltungsmuster, das in einer Draufsicht konkav ist, das eine Konkavität gegenüber der Konkavität des ersten Schaltungsmusters besitzt und über dem die zweite positive Elektrode angeordnet ist; und

ein viertes Schaltungsmuster, das mindestens einen Teil besitzt, der in einem zweiten Anordnungsbereich, der die Konkavität des dritten Schaltungsmusters in einer Draufsicht ist, angeordnet ist und mit der zweiten negativen Elektrode durch ein zweites Verdrahtungselement, das im zweiten Anordnungsbereich verbunden ist, elektrisch verbunden ist.

5. Halbleitervorrichtung nach Anspruch 4, wobei das zweite Schaltungsmuster in einer Draufsicht eine Form eines Buchstabens „L“ besitzt und einen ersten Abschnitt, der im ersten Anordnungsbereich angeordnet ist, und einen zweiten Abschnitt, der senkrecht zu einer Richtung verläuft, in der der erste Anordnungsbereich verläuft, enthält.

6. Halbleitervorrichtung nach Anspruch 5, wobei das vierte Schaltungsmuster in einer Draufsicht die Form des Buchstabens „L“ besitzt und einen dritten Abschnitt, der im zweiten Anordnungsbereich angeordnet ist, und einen vierten Abschnitt, der senkrecht zu einer Richtung, in der der zweite Anordnungsbereich verläuft, und in einer Richtung, die einer Richtung entgegengesetzt ist, in der der zweite Abschnitt des zweiten Schaltungsmusters verläuft, verläuft, enthält.

7. Halbleitervorrichtung nach Anspruch 4, wobei das zweite Schaltungsmuster in einer Draufsicht eine Form eines Buchstabens „T“ besitzt und einen ersten Abschnitt, der im ersten Anordnungsbereich angeordnet ist, und einen zweiten Abschnitt, der senkrecht zu einer Richtung verläuft, in der der erste Anordnungsbereich verläuft, enthält.

8. Halbleitervorrichtung nach Anspruch 7, wobei das vierte Schaltungsmuster in einer Draufsicht die Form des Buchstabens „T“ besitzt und einen dritten Abschnitt, der im zweiten Anordnungsbereich angeordnet ist, und einen zweiten Abschnitt, der senkrecht zu einer Richtung verläuft, in der der zweite Anordnungsbereich verläuft, enthält.

9. Halbleitervorrichtung nach einem der Ansprüche 1 bis 8, wobei der erste Zweigblock ferner ein fünftes Schaltungsmuster enthält, das derart gebildet ist, dass das erste Schaltungsmuster zwischen dem fünften Schaltungsmuster und dem ersten Anordnungsbereich liegt, an das erste Schaltungsmuster angrenzend angeordnet ist und mit der ersten Steuerelektrode durch ein erstes Steuerungsverdrahtungselement elektrisch verbunden ist.

10. Halbleitervorrichtung nach den Ansprüchen 4 bis 8, wobei der erste Zweigblock ferner ein fünftes Schaltungsmuster enthält, das derart gebildet ist, dass das erste Schaltungsmuster zwischen dem fünften Schaltungsmuster und dem ersten Anordnungsbereich liegt, an das erste Schaltungsmuster angrenzend angeordnet ist und mit der ersten Steuerelektrode durch ein erstes Steuerungsverdrahtungselement elektrisch verbunden ist; und der zweite Zweigblock ferner ein sechstes Schaltungsmuster enthält, das derart gebildet ist, dass das dritte Schaltungsmuster zwischen dem sechsten Schaltungsmuster und dem zweiten Anordnungsbereich liegt, an das dritte Schaltungsmuster angrenzend angeordnet ist, in einer Position gegenüber dem fünften Schaltungsmuster mit dem ersten Anordnungsbereich und dem zweiten Anordnungsbereich dazwischenliegend angeordnet ist und mit der zweiten Steuerelektrode durch ein zweites Steuerungsverdrahtungselement elektrisch verbunden ist.

Es folgen 6 Seiten Zeichnungen

Anhängende Zeichnungen

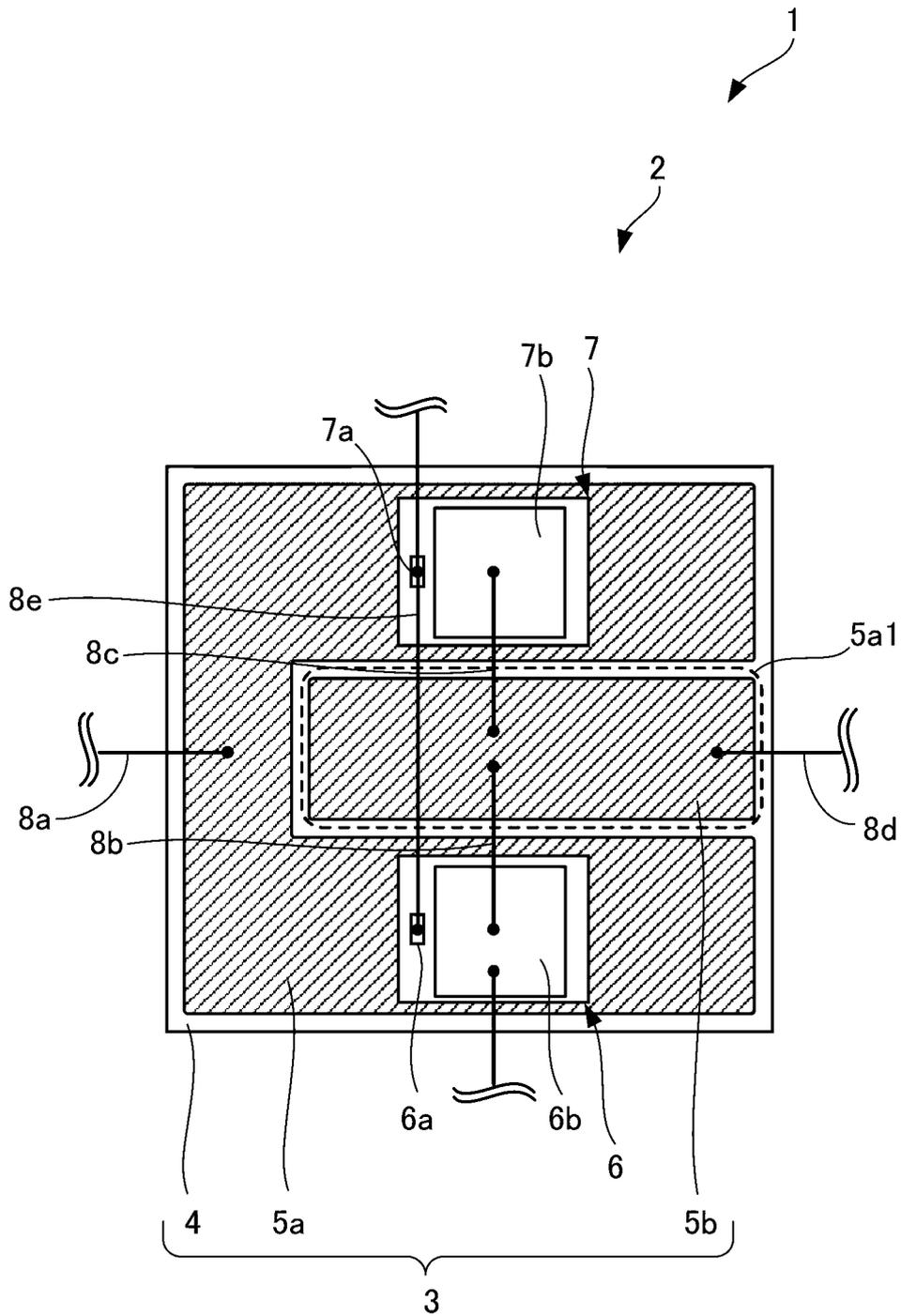


FIG. 1

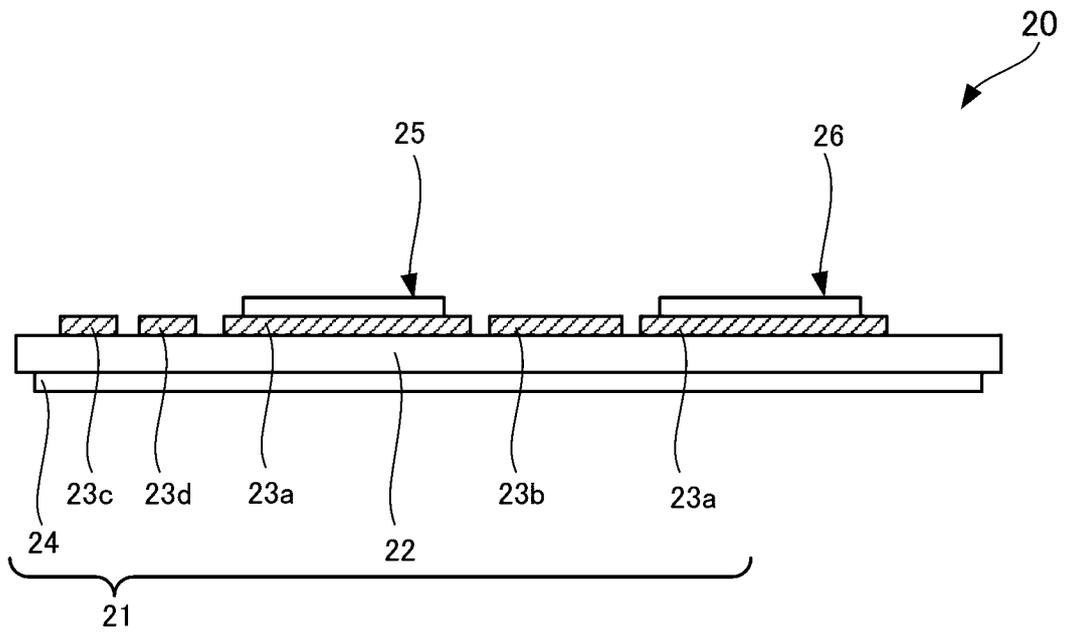


FIG. 3A

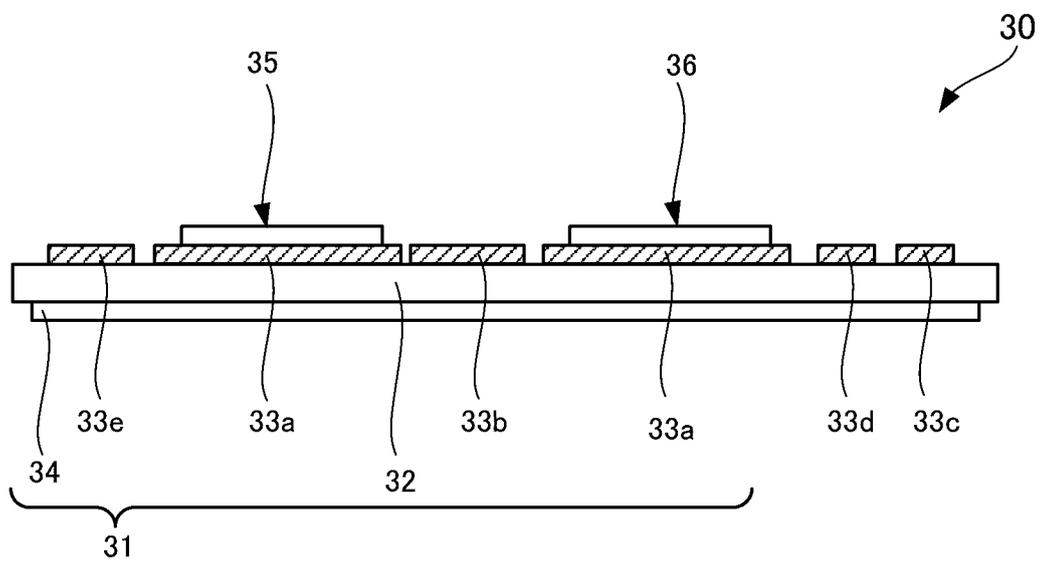


FIG. 3B

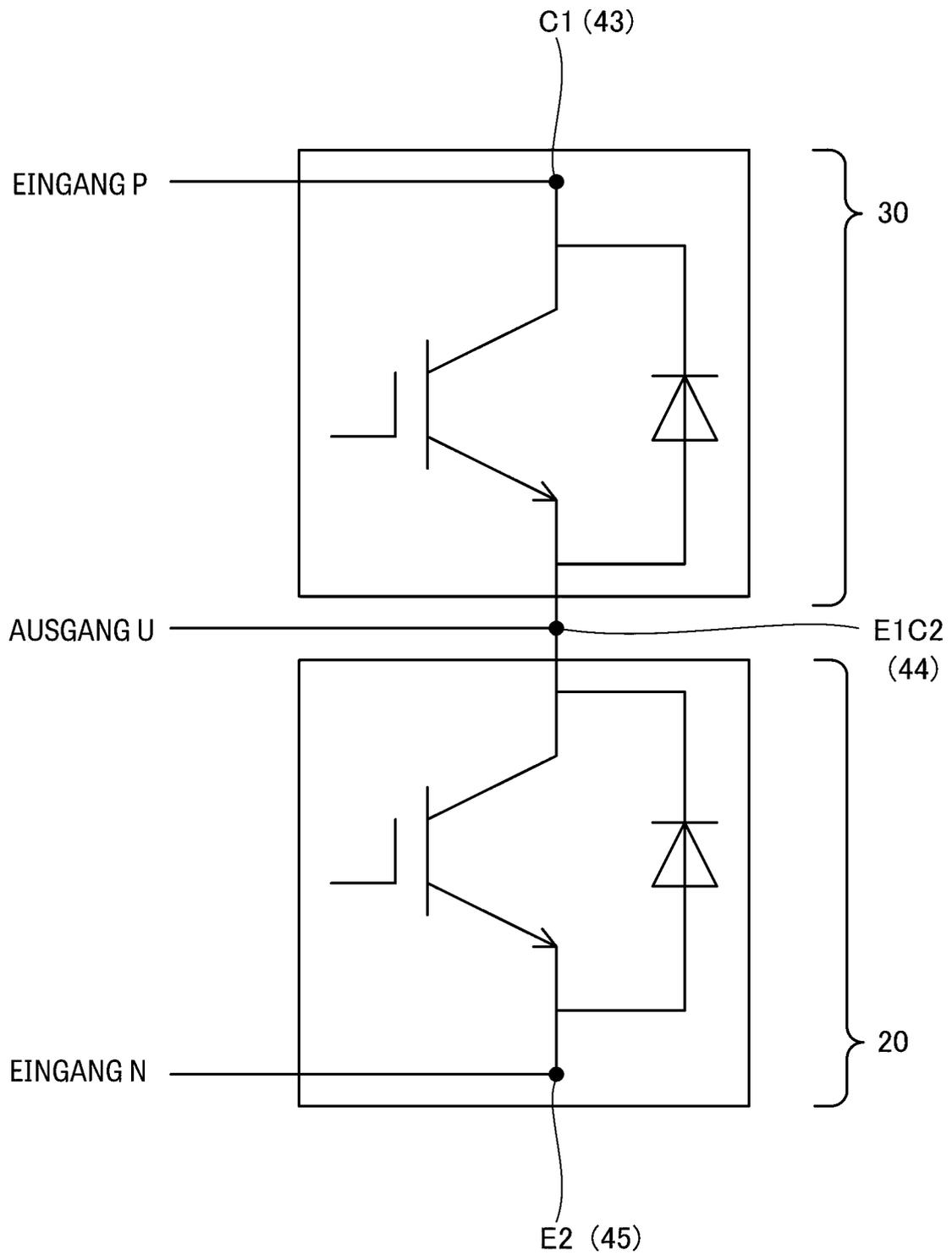


FIG. 4

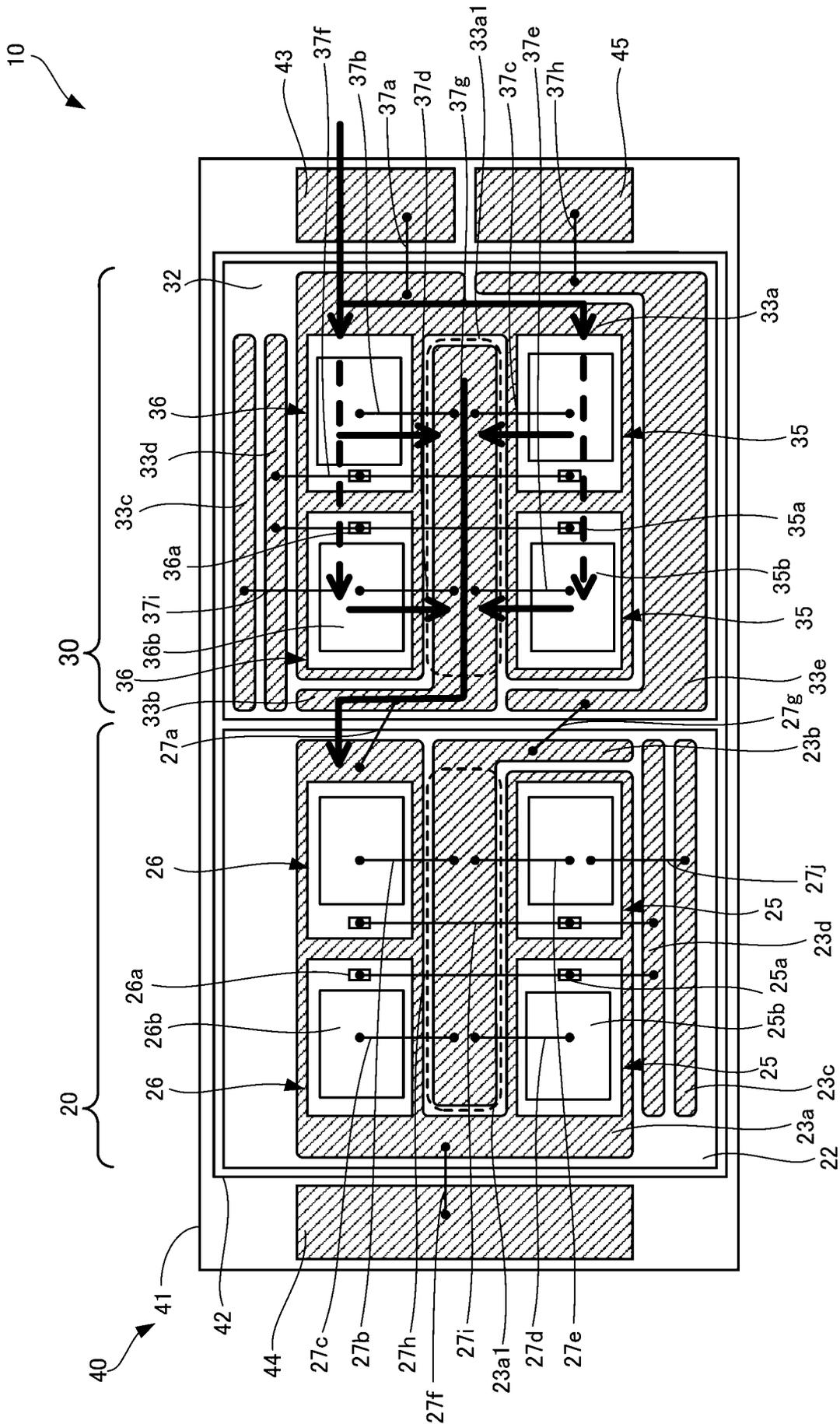


FIG. 5

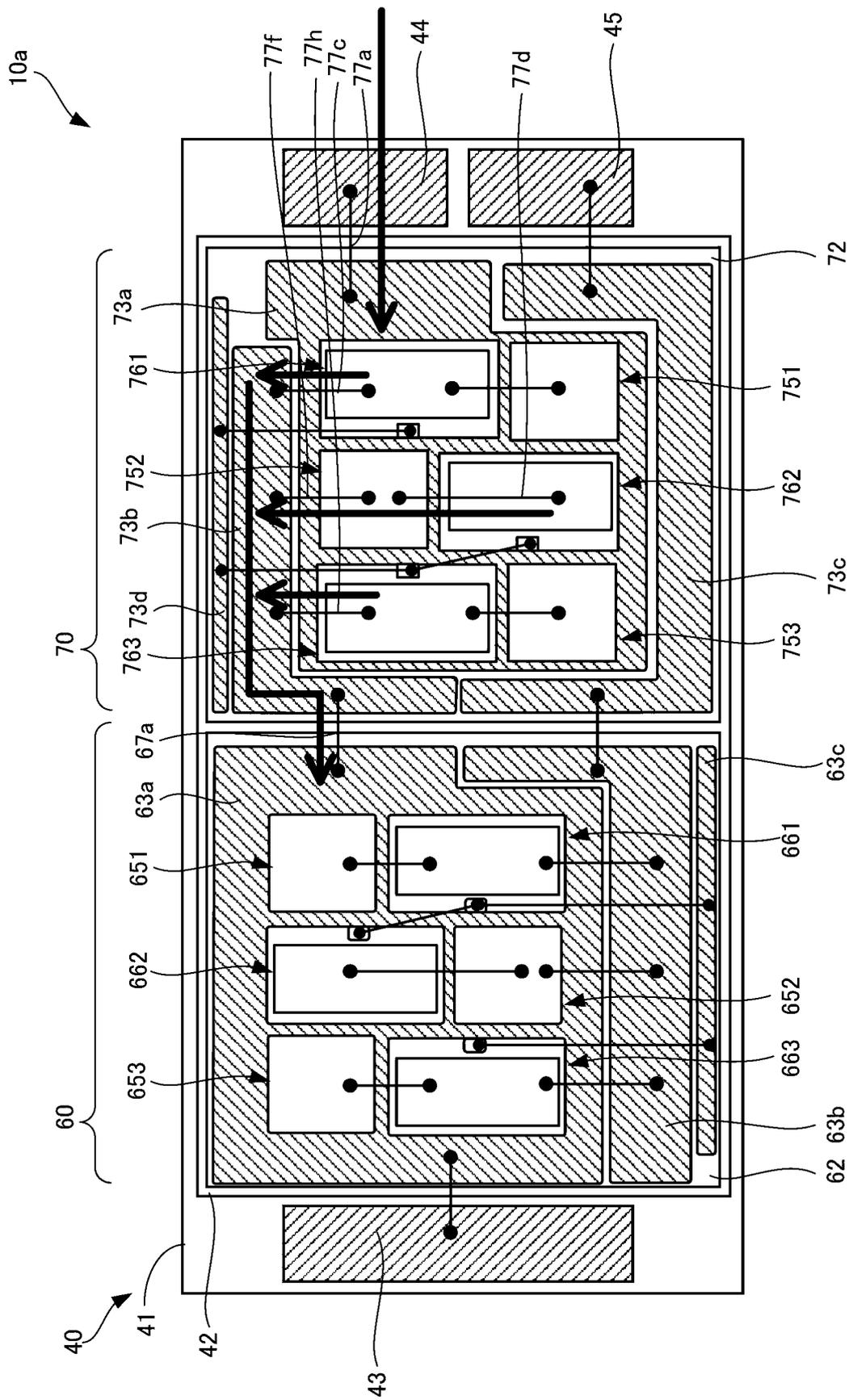


FIG. 6