

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4971349号  
(P4971349)

(45) 発行日 平成24年7月11日(2012.7.11)

(24) 登録日 平成24年4月13日(2012.4.13)

(51) Int.Cl. F I  
 HO 1 L 33/00 (2010.01) HO 1 L 33/00 J

請求項の数 7 (全 6 頁)

(21) 出願番号	特願2008-541735 (P2008-541735)	(73) 特許権者	508096703
(86) (22) 出願日	平成18年11月22日(2006.11.22)		オスラム アクチエンゲゼルシャフト
(65) 公表番号	特表2009-517856 (P2009-517856A)		OSRAM AG
(43) 公表日	平成21年4月30日(2009.4.30)		ドイツ連邦共和国 81543 ミュンヘン
(86) 国際出願番号	PCT/EP2006/068733		ヘラブルンネル シュトラーセ 1
(87) 国際公開番号	W02007/060168		Hellabrunner Str. 1
(87) 国際公開日	平成19年5月31日(2007.5.31)		, 81543 Muenchen Germany
審査請求日	平成20年5月26日(2008.5.26)	(74) 代理人	100061815
(31) 優先権主張番号	102005056255.8		弁理士 矢野 敏雄
(32) 優先日	平成17年11月25日(2005.11.25)	(74) 代理人	100099483
(33) 優先権主張国	ドイツ(DE)		弁理士 久野 琢也
		(74) 代理人	100128679
			弁理士 星 公弘

最終頁に続く

(54) 【発明の名称】 ハイサイドバック・トランジスタを備えた回路装置

(57) 【特許請求の範囲】

【請求項 1】

基準電極が直流電圧源の正極(K1)に接続されておりかつ作業電極が発光装置(D5乃至D10)の第1のコンタクト(K3)に接続可能であり、かつ制御電極を有しているスイッチングエレメント(T1)と、

前記発光装置(D5乃至D10)の第2のコンタクト(K4)を直流電圧源の負極(K2)に接続することができるコンタクト装置と

を備えている発光装置を作動するための回路装置において、

基準電極が前記直流電圧源の正極(K1)に接続されており、作業電極が前記スイッチングエレメント(T1)の制御電極に接続されておりかつ制御電極がコンデンサ(C3)を介して外部のドライブ制御可能なシグナルコンタクト(K5)に接続されている第1のトランジスタ(Q1)と、

基準電極が前記コンタクト装置に接続されており、作業電極が前記スイッチングエレメント(T1)の制御電極に接続されておりかつ制御電極が外部のドライブ制御可能なシグナルコンタクト(K5)に接続されている第2のトランジスタ(Q2)と

を備えている

ことを特徴とする回路装置。

【請求項 2】

前記スイッチングエレメント(T1)はエンハンス型のp型チャネルパワーMOS-FETトランジスタから成る

請求項 1 記載の回路装置。

【請求項 3】

前記第 1 および第 2 のトランジスタ ( Q 1 , Q 2 ) はそれぞれ電界効果型トランジスタである

請求項 1 または 2 記載の回路装置。

【請求項 4】

第 1 のトランジスタ ( Q 1 ) は p n p バイポーラトランジスタである

請求項 1 または 2 記載の回路装置。

【請求項 5】

第 2 のトランジスタ ( Q 2 ) は n p n バイポーラトランジスタである

請求項 1 , 2 または 4 のいずれか 1 項記載の回路装置。

10

【請求項 6】

前記第 2 のトランジスタ ( Q 2 ) の作業電極と前記スイッチングエレメント ( T 1 ) の制御電極との間に第 1 の並列 R C 素子 ( R 2 , C 6 ) が介挿されておりかつ前記第 2 のトランジスタ ( Q 2 ) の基準電極と前記コンタクト装置との間に第 2 の並列 R C 素子 ( R 1 , C 4 ) が介挿されている

請求項 1 から 5 までのいずれか 1 項記載の回路装置。

【請求項 7】

前記コンタクト装置と前記発光装置の第 2 のコンタクト ( K 4 ) との間に 1 つまたは複数の分路抵抗 ( R 3 0 , R 3 1 , R 3 2 ) が介挿されている

請求項 1 から 6 までのいずれか 1 項記載の回路装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

技術分野

本発明は、基準電極が直流電圧源の正極に接続されておりかつ作業電極が発光装置の第 1 のコンタクトに接続可能であり、かつ制御電極を有しているスイッチングエレメントを備えた発光装置を作動するための回路装置に関する。更に回路装置は発光装置の第 2 のコンタクトを直流電圧源の負極に接続することができるコンタクト装置を有している。

【0002】

従来の技術

L C D モニタのバックグラウンド照明に対していわゆるバックライトユニット ( Back Light Unit = B L U ) が使用される。これは普及という点では L E D によって実現される。

L E D B L U をドライブ制御するためにいわゆるバック ( B u c k ) 回路が使用されることが多い。これはステップダウンコンバータとして用いられ、つまり高い給電電圧が電流制限のために L E D B L U に対するドライブ制御電圧の低いレベルに低減される。

【0003】

B u c k 回路を L E D B L U に使用するために、電流測定の際に、スイッチングトランジスタが上位に ( すなわち、正の電位側に ) ありかつ電流測定は負の電位側で行うことができるようにすると有利である。これにより、スイッチングトランジスタを給電電圧より高い電圧でドライブ制御しなければならないという問題が生じる。上位にあるトランジスタのドライブ制御のために、電源電圧用途に対してそった I C 形態のものが市販されている。典型的なハイサイドドライバは 6 0 0 V の給電電圧に適している。しかしこの形式のドライバは 1 2 乃至 1 0 0 V の給電電圧に対しては殆ど使用可能ではない。従ってこれらの電圧領域に対しては固有に製造されたドライバが必要である。しかしこの種のものは比較的高価になる。

30

40

【0004】

発明の開示

従って本発明の課題は、上位にあるスイッチングエレメントを有している B u c k 回路を備えた発光装置を作動するためのコスト面で有利な形態を提供することである。

50

## 【 0 0 0 5 】

本発明によればこの課題は、基準電極が直流電圧源の正極に接続されておりかつ作業電極が発光装置の第1のコンタクトに接続可能であり、かつ制御電極を有しているスイッチングエレメントと、前記発光装置の第2のコンタクトを直流電圧源の負極に接続することができるコンタクト装置とを備えている発光装置を作動するための回路装置であって、基準電極が前記直流電圧源の正極に接続されており、作業電極が前記スイッチングエレメントの制御電極に接続されておりかつ制御電極がコンデンサを介して外部のドライブ制御可能なシグナルコンタクトに接続されている第1のトランジスタと、基準電極が前記コンタクト装置に接続されており、作業電極が前記スイッチングエレメントの制御電極に接続されておりかつ制御電極が外部のドライブ制御可能なシグナルコンタクトに接続されている第2のトランジスタとを備えている回路装置によって解決される。

10

## 【 0 0 0 6 】

本発明の回路装置によって、個別素子として製造された、低い電圧領域に対する高価なハイサイドドライバを使用しないですむ。ハイサイドスイッチングエレメントの他に2つのコスト面で有利な標準トランジスタが必要なだけである。

## 【 0 0 0 7 】

有利には、スイッチングエレメントはエンハンス型のp型チャンネルパワーMOS-FETトランジスタから成っている。これにより、回路装置によってドライブ制御可能な発光装置は基本的に、このトランジスタが意図して接続されないときは遮断されている。

## 【 0 0 0 8 】

第1および第2のトランジスタは電界効果型トランジスタであってよい。殊にスイッチングエレメントをドライブ制御するためのMOS-FETが適している。択一的に、2つのトランジスタはバイポーラトランジスタであってよい。殊に、第1のトランジスタがpnpバイポーラトランジスタでありかつ第2のトランジスタがnpnバイポーラトランジスタであると有利である。

20

## 【 0 0 0 9 】

有利には、第2のトランジスタの出力電極とスイッチングエレメントの制御電極との間に第1のRC素子が介挿されておりかつ第2のトランジスタの基準電極とコンタクト装置との間に第2のRC素子が介挿されている。これらRC素子によって、スイッチングエレメントのスイッチング速度を設定可能である。

30

## 【 0 0 1 0 】

コンタクト装置と前記発光装置の第2のコンタクトとの間に更に、1つまたは複数の分路抵抗を介挿することができる。これにより出力電流が測定される。所望の抵抗値を得るために、適当な損失電力の抵抗を有する相応の抵抗回路を使用することができる。

## 【 0 0 1 1 】

図面の簡単な説明

次に本発明を、LED BLUに対する本発明の回路を示している添付図面に基づいて詳細に説明する。

## 【 0 0 1 2 】

発明の有利な実施形態

以下に詳細に説明する実施例は本発明の有利な実施形態を示すものである。

40

## 【 0 0 1 3 】

図示の回路は、端子K1およびK2に対して直流電圧UDCを供給する図示されていない直流電圧源から給電される。この直流電圧はここでは100Vより低い。端子K1とK2との間には通例、従来通り直流電圧UDCを平滑化するために用いられるコンデンサC1が介挿されている。端子K2はアース電位を表している。

## 【 0 0 1 4 】

直流電圧源の正の極、すなわち端子K1にPパワーMOSトランジスタT1が接続されている。こうして上位にあるBuckトランジスタが生じる。BuckトランジスタT1の出力電極はチョークL1を介して端子K3に接続されている。端子K2は相互に並列に

50

接続されている分路抵抗 R 3 0、R 3 1 および R 3 2 を介して端子 K 4 に接続されている。端子 K 3 と K 4 との間には、ここでは簡単に 6 つの発光ダイオード D 5 乃至 D 1 0 によって表されている LED アレイが挿入されている。更に、端子 K 3 と K 4 との間には、発光ダイオードの給電電圧を平滑化するためのコンデンサ C 5 が存在している。フリーホイールダイオード D 3 のカソードは Buck トランジスタ T 1 の出力電極に接続されておりかつアノードは端子 K 2 に接続されている。Buck トランジスタ T 1 およびフリーホイールダイオード D 3 および L 1 はステップダウンコンバータ機能を実現する。

【 0 0 1 5 】

Buck トランジスタ T 1 の制御電極は 2 つのバイポーラトランジスタ Q 1 および Q 2 によってドライブ制御されるが、これらは択一的に MOS - FET トランジスタによって実現されていてもよい。トランジスタ Q 1 は p n p トランジスタとして実現されておりかつトランジスタ Q 2 は n p n トランジスタとして実現されている。トランジスタ Q 1 のコレクタもしくは基準電極は端子 K 1 に接続されており、一方トランジスタ Q 1 のエミッタもしくは作業電極は Buck トランジスタ T 1 の制御電極に接続されている。トランジスタ T 1 のソースおよびゲート間にはトランジスタ Q 1 を保護するためのツェナーダイオード D 1 が存在している。トランジスタ Q 1 のベース、すなわち制御電極とコレクタの間には、ダイオード D 2 と抵抗 R 4 との並列回路が介挿されている。

【 0 0 1 6 】

抵抗 R 2 とコンデンサ C 6 との並列接続を介して、トランジスタ Q 2 のコレクタ、すなわち出力電極は Buck トランジスタ T 1 の制御電極に接続されている。抵抗 R 1 とコンデンサ C 4 との別の並列回路を介して、トランジスタ Q 2 のエミッタもしくは基準電極は端子 K 2 に接続されている。トランジスタ Q 2 のベース、すなわち制御電極は抵抗 R 3 を介して信号端子 K 5 に接続されている。同様にトランジスタ Q 1 のベースはコンデンサ C 3 を介して端子 K 5 に接続されている。端子 K 5 にはスイッチング信号が供給されて、Buck トランジスタ T 1 を適当な方法でドライブ制御するようになっている。このために使用されるゲート信号は例えば一連の矩形パルスから成っている。

【 0 0 1 7 】

別の端子 K 6 および K 7 は Buck トランジスタ T 1 の出力電極もしくはアースに接続されている。これにより例えば所定のタップを実現することができる。

【 0 0 1 8 】

上位にある Buck トランジスタ T 1 はエンハンス型の p チャネルトランジスタである。従ってこれは通常は遮断されている。トランジスタ Q 2 が R 3 を介してドライブ制御されると、Buck トランジスタ T 1 のゲートはソース（基準電極）に対して負になりかつ Buck トランジスタ T 1 はスイッチオンされる。Buck トランジスタ T 1 におけるゲート信号が降下すると、トランジスタ Q 1 は短期間コンデンサ C 3 によってドライブ制御される。このトランジスタは導通しかつ Buck トランジスタ T 1 を再び遮断する。

【 0 0 1 9 】

分路抵抗 R 3 0、R 3 1 および R 3 2 によって出力電流が測定される。基本的にこれに対して、抵抗値および損失電力が適当な量を有しているとき、1 つの抵抗で十分である。しかし大抵はコストの理由から、固有の抵抗値を複数の抵抗によって得る必要がある。

【 0 0 2 0 】

こうして本発明によれば、LED B L U を p パワー MOS トランジスタを備えた 2 つの安価な標準トランジスタ Q 1、Q 2 によって作動することが可能である。6 0 V までの電圧領域に対して、申し分なく安価な p 型チャネルパワー MOS - FET を市場で入手可能である。

【 図面の簡単な説明 】

【 0 0 2 1 】

【 図 1 】 LED B L U に対する本発明の回路の略図

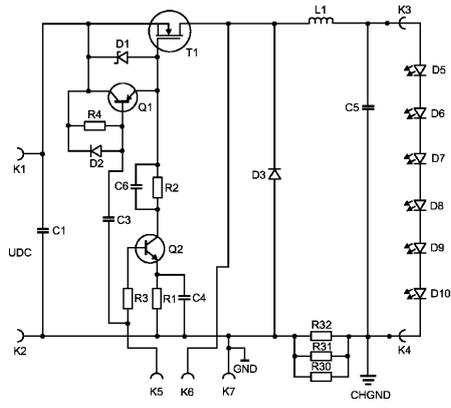
10

20

30

40

【 図 1 】



---

フロントページの続き

(74)代理人 100135633

弁理士 二宮 浩康

(74)代理人 100114890

弁理士 アインゼル・フェリックス＝ラインハルト

(72)発明者 アンドレアス フーバー

ドイツ連邦共和国 マイザッハ リードルシュトラッセ 34

(72)発明者 ペーター ニーダーマイヤー

ドイツ連邦共和国 ミュンヘン フ라우エンシューシュトラッセ 17

審査官 吉野 三寛

(56)参考文献 特開平05 - 136461 (JP, A)

米国特許第05126651 (US, A)

特開2002 - 175048 (JP, A)

特開2005 - 032470 (JP, A)

特開2004 - 102278 (JP, A)

特開平01 - 154575 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64