



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0015468
(43) 공개일자 2023년01월31일

- | | |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| (51) 국제특허분류(Int. Cl.)
H10K 50/80 (2023.01) H10K 59/00 (2023.01)
(52) CPC특허분류
H01L 51/5284 (2013.01)
H01L 27/323 (2013.01)
(21) 출원번호 10-2023-0002993(분할)
(22) 출원일자 2023년01월09일
심사청구일자 2023년01월09일
(62) 원출원 특허 10-2018-0014229
원출원일자 2018년02월05일
심사청구일자 2021년02월04일 | (71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
이현범
경기도 용인시 기흥구 삼성로 1 (농서동)
김정원
경기도 용인시 기흥구 삼성로 1 (농서동)
(뒷면에 계속)
(74) 대리인
특허법인 고려 |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------|

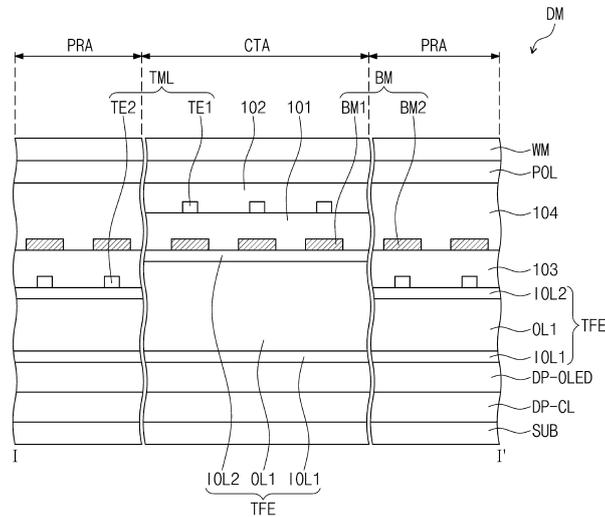
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시 장치

(57) 요약

표시 장치는 표시 패널, 터치 감지 유닛, 및 블랙 매트릭스를 포함할 수 있다. 상기 표시 패널은 영상을 표시하는 표시 영역과 상기 표시 영역의 외측에 비표시 영역이 정의되고, 상기 표시 영역에는 중심 영역과 상기 중심 영역 외측의 주변 영역이 정의될 수 있다. 상기 터치 감지 유닛은 상기 표시 패널 상에 배치되고, 터치 전극층을 포함할 수 있다. 상기 블랙 매트릭스는 상기 표시 패널 상에 배치될 수 있다. 상기 블랙 매트릭스는 상기 중심 영역에 배치된 제1 블랙 매트릭스 및 상기 주변 영역에 배치된 제2 블랙 매트릭스를 포함할 수 있다. 상기 제2 블랙 매트릭스는 상기 제1 블랙 매트릭스 보다 상부의 층 상에 배치될 수 있다.

대표도 - 도9



(52) CPC특허분류

H01L 51/5253 (2013.01)

H01L 2227/32 (2013.01)

(72) 발명자

박광우

경기도 용인시 기흥구 삼성로 1 (농서동)

우준혁

경기도 용인시 기흥구 삼성로 1 (농서동)

명세서

청구범위

청구항 1

영상을 표시하는 표시 영역과 상기 표시 영역의 외측에 비표시 영역이 정의되고, 상기 표시 영역에는 중심 영역과 상기 중심 영역 외측의 주변 영역이 정의된 표시 패널;

상기 표시 패널 상에 배치되고, 터치 전극층을 포함하는 터치 감지 유닛; 및

상기 표시 패널 상에 배치된 블랙 매트릭스를 포함하고,

상기 표시 패널은,

베이스 층;

상기 베이스 층 상에 배치되고, 상기 표시 영역 내에 배치되고 상기 영상을 표시하는 표시 소자; 및

상기 표시 소자를 밀봉하는 봉지층을 포함하고,

상기 블랙 매트릭스는 상기 중심 영역에 배치된 제1 블랙 매트릭스 및 상기 주변 영역에 배치된 제2 블랙 매트릭스를 포함하고,

두께 방향을 기준으로, 상기 제2 블랙 매트릭스는 상기 제1 블랙 매트릭스보다 상부의 층 상에 배치되고,

상기 두께 방향과 수직하는 일 측면에서 봤을 때, 상기 제1 블랙 매트릭스와 상기 제2 블랙 매트릭스는 적어도 일부가 중첩하는 표시 장치.

청구항 2

제1 항에 있어서,

상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함하고,

상기 제1 블랙 매트릭스는 제1 터치 전극층 하부에 배치되고, 상기 제2 블랙 매트릭스는 상기 제2 터치 전극층 상부에 배치되는 표시 장치.

청구항 3

제1 항에 있어서,

상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함하고,

상기 제1 터치 전극층은 제1 하부 터치 전극층 및 상기 제1 하부 터치 전극층 상에 배치된 제1 상부 터치 전극층을 포함하고,

상기 제2 터치 전극층은 제2 하부 터치 전극층 및 상기 제2 하부 터치 전극층 상에 배치된 제2 상부 터치 전극층을 포함하는 표시 장치.

청구항 4

제3 항에 있어서,

상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 하부에 배치되고,

상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 상부에 배치되는 표시 장치.

청구항 5

제3 항에 있어서,

상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 하부에 배치되고,

상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 사이에 배치되는 표시 장치.

청구항 6

제3 항에 있어서,

상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 사이에 배치되고,

상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 상부에 배치되는 표시 장치.

청구항 7

제1 항에 있어서,

상기 터치 감지 유닛 및 상기 블랙 매트릭스 상부에 배치된 편광층을 더 포함하는 표시 장치.

청구항 8

제1항에 있어서,

상기 표시 소자는 복수 개로 제공되고,

상기 블랙 매트릭스는 상기 표시 소자들 사이의 영역에 중첩하는 표시 장치.

청구항 9

제1 항에 있어서,

상기 봉지층은 상기 표시 영역을 커버하는 봉지 유기막을 포함하고,

상기 중심 영역에서 상기 봉지 유기막은 제1 두께를 갖고, 상기 주변 영역에서 상기 봉지 유기막은 상기 제1 두께 보다 작은 제2 두께를 갖는 표시 장치.

청구항 10

제9 항에 있어서,

상기 봉지 유기막은 아크릴계 모노머를 포함하는 표시 장치.

청구항 11

제1항에 있어서,

상기 제2 블랙 매트릭스와 상기 봉지층 사이에 배치된 절연층을 더 포함하고,

상기 절연층은 상기 제1 블랙 매트릭스를 커버하는 표시 장치.

청구항 12

제11항에 있어서,

상기 제1 블랙 매트릭스는 상기 봉지층 상에 직접 배치된 표시 장치.

청구항 13

제1 항에 있어서,

평면상에서 상기 주변 영역은 상기 중심 영역을 둘러싸는 표시 장치.

청구항 14

제1 항에 있어서,
 상기 주변 영역은 제1 주변 영역 및 상기 제1 주변 영역 외측의 제2 주변 영역을 포함하고,
 상기 블랙 매트릭스는 상기 제2 주변 영역에 배치된 제3 블랙 매트릭스를 더 포함하고,
 상기 제2 블랙 매트릭스는 상기 제1 주변 영역에 배치되고,
 상기 제3 블랙 매트릭스는 상기 제2 블랙 매트릭스 보다 상부의 층 상에 배치되는 표시 장치.

청구항 15

제14 항에 있어서,
 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층, 상기 제1 주변 영역에 배치된 제2 터치 전극층,
 및 상기 제2 주변 영역에 배치된 제3 터치 전극층을 포함하고,
 상기 제1 터치 전극층은 제1 하부 터치 전극층 및 상기 제1 하부 터치 전극층 상에 배치된 제1 상부 터치 전극층을 포함하고,
 상기 제2 터치 전극층은 제2 하부 터치 전극층 및 상기 제2 하부 터치 전극층 상에 배치된 제2 상부 터치 전극층을 포함하고,
 상기 제3 터치 전극층은 제3 하부 터치 전극층 및 상기 제3 하부 터치 전극층 상에 배치된 제3 상부 터치 전극층을 포함하는 표시 장치.

청구항 16

제15 항에 있어서,
 상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 하부에 배치되고,
 상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 사이에 배치되고,
 상기 제3 블랙 매트릭스는 상기 제3 하부 터치 전극층 및 상기 제3 상부 터치 전극층 상부에 배치되는 표시 장치.

청구항 17

영상을 표시하는 표시 영역과 상기 표시 영역의 외측에 비표시 영역이 정의되고, 상기 표시 영역에는 중심 영역과 상기 중심 영역 외측의 주변 영역이 정의된 표시 패널;
 상기 표시 패널 상에 배치되고, 터치 전극층을 포함하는 터치 감지 유닛; 및
 상기 표시 패널 상에 배치된 블랙 매트릭스를 포함하고,
 상기 표시 패널은,
 베이스 층;
 상기 베이스 층 상에 배치되고, 상기 표시 영역 내에 배치되고 상기 영상을 표시하는 표시 소자; 및
 상기 표시 소자를 밀봉하는 봉지층을 포함하고,
 상기 블랙 매트릭스는 상기 중심 영역에 배치된 제1 블랙 매트릭스 및 상기 주변 영역에 배치된 제2 블랙 매트릭스를 포함하고,
 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함하고,
 두께 방향을 기준으로, 상기 제2 블랙 매트릭스는 상기 제1 블랙 매트릭스보다 상부의 층 상에 배치되고,
 상기 두께 방향과 수직하는 일 측면에서 봤을 때, 상기 제1 블랙 매트릭스와 상기 제2 블랙 매트릭스는 적어도 일부가 중첩하는 표시 장치.

청구항 18

제17 항에 있어서,
 상기 표시 패널은,
 베이스 층;
 상기 베이스 층 상에 배치되고, 상기 표시 영역 내에 배치되고 상기 영상을 표시하는 표시 소자; 및
 상기 표시 소자를 밀봉하고, 상기 표시 영역을 커버하는 봉지 유기막을 포함하는 봉지층을 포함하고,
 상기 중심 영역에서 상기 봉지 유기막은 제1 두께를 갖고, 상기 주변 영역에서 상기 봉지 유기막은 상기 제1 두께 보다 작은 제2 두께를 갖는 표시 장치.

청구항 19

제17항에 있어서,
 상기 제2 블랙 매트릭스와 상기 봉지층 사이에 배치된 절연층을 더 포함하고,
 상기 절연층은 상기 제1 블랙 매트릭스를 커버하는 표시 장치.

청구항 20

제19항에 있어서,
 상기 제1 블랙 매트릭스는 상기 봉지층 상에 직접 배치된 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로, 좀 더 상세하게는 유기발광 표시 장치에 관한 것이다.

배경 기술

[0002] 텔레비전, 휴대 전화, 태블릿 컴퓨터, 네비게이션, 게임기 등과 같은 멀티 미디어 장치에 사용되는 다양한 표시 장치들이 개발되고 있다. 표시 장치는 다양한 표시 패널, 예를 들어, 액정 표시 패널, 유기발광 표시 패널 등을 채용할 수 있다.

[0003] 유기 발광 표시 패널에서 출사되는 광의 광학 특성은 다양하게 정의될 수 있으나, 대표적으로, 시야각 휘도비 및 시야각 색차를 들 수 있다. 시야각 휘도비는 정면 출사 광의 휘도에 대한 경사각 출사 광의 휘도이다. 또한, 시야각 색차는 시야각에 따라 광경로차에 의한 색상 차이로 정의될 수 있다.

[0004] 유기발광 표시 패널은 표시 영역의 위치에 따라 상이한 광학 특성을 가질 수 있고, 이로 인해 표시 품질이 저하될 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적은 중심 영역과 주변 영역에서 제1 봉지 유기막의 두께 차이로 인한 표시 모듈의 광학 특성 차이를 보상하여 표시 모듈의 표시 품질을 향상하는 것을 목적으로 한다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 표시 장치는 표시 패널, 터치 감지 유닛, 및 블랙 매트릭스를 포함할 수 있다.

[0007] 상기 표시 패널은 영상을 표시하는 표시 영역과 상기 표시 영역의 외측에 비표시 영역이 정의되고, 상기 표시 영역에는 중심 영역과 상기 중심 영역 외측의 주변 영역이 정의될 수 있다.

- [0008] 상기 터치 감지 유닛은 상기 표시 패널 상에 배치되고, 터치 전극층을 포함할 수 있다.
- [0009] 상기 블랙 매트릭스는 상기 표시 패널 상에 배치될 수 있다.
- [0010] 상기 블랙 매트릭스는 상기 중심 영역에 배치된 제1 블랙 매트릭스 및 상기 주변 영역에 배치된 제2 블랙 매트릭스를 포함할 수 있다.
- [0011] 상기 제2 블랙 매트릭스는 상기 제1 블랙 매트릭스 보다 상부의 층 상에 배치될 수 있다.
- [0012] 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함할 수 있다. 상기 제1 블랙 매트릭스는 제1 터치 전극층 하부에 배치되고, 상기 제2 블랙 매트릭스는 상기 제2 터치 전극층 상부에 배치될 수 있다.
- [0013] 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함할 수 있다. 상기 제1 터치 전극층은 제1 하부 터치 전극층 및 상기 제1 하부 터치 전극층 상에 배치된 제1 상부 터치 전극층을 포함할 수 있다. 상기 제2 터치 전극층은 제2 하부 터치 전극층 및 상기 제2 하부 터치 전극층 상에 배치된 제2 상부 터치 전극층을 포함할 수 있다.
- [0014] 일 실시예에서, 상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 하부에 배치될 수 있다. 상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 상부에 배치될 수 있다.
- [0015] 일 실시예에서, 상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 하부에 배치될 수 있다. 상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 사이에 배치될 수 있다.
- [0016] 일 실시예에서, 상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 사이에 배치될 수 있다. 상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 상부에 배치될 수 있다.
- [0017] 일 실시예에서, 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층, 상기 제1 주변 영역에 배치된 제2 터치 전극층, 및 상기 제2 주변 영역에 배치된 제3 터치 전극층을 포함할 수 있다. 상기 제1 터치 전극층은 제1 하부 터치 전극층 및 상기 제1 하부 터치 전극층 상에 배치된 제1 상부 터치 전극층을 포함할 수 있다. 상기 제2 터치 전극층은 제2 하부 터치 전극층 및 상기 제2 하부 터치 전극층 상에 배치된 제2 상부 터치 전극층을 포함할 수 있다. 상기 제3 터치 전극층은 제3 하부 터치 전극층 및 상기 제3 하부 터치 전극층 상에 배치된 제3 상부 터치 전극층을 포함할 수 있다.
- [0018] 상기 제1 블랙 매트릭스는 상기 제1 하부 터치 전극층 및 상기 제1 상부 터치 전극층 하부에 배치될 수 있다. 상기 제2 블랙 매트릭스는 상기 제2 하부 터치 전극층 및 상기 제2 상부 터치 전극층 사이에 배치될 수 있다. 상기 제3 블랙 매트릭스는 상기 제3 하부 터치 전극층 및 상기 제3 상부 터치 전극층 상부에 배치될 수 있다.
- [0019] 본 발명의 일 실시예에 따른 표시 장치는, 표시 패널, 터치 감지 유닛, 및 블랙 매트릭스를 포함할 수 있다.
- [0020] 상기 표시 패널은 영상을 표시하는 표시 영역과 상기 표시 영역의 외측에 비표시 영역이 정의되고, 상기 표시 영역에는 중심 영역과 상기 중심 영역 외측의 주변 영역이 정의될 수 있다.
- [0021] 상기 터치 감지 유닛은 상기 표시 패널 상에 배치되고, 터치 전극층을 포함할 수 있다.
- [0022] 상기 블랙 매트릭스는 상기 표시 패널 상에 배치될 수 있다.
- [0023] 상기 블랙 매트릭스는 상기 중심 영역에 배치된 제1 블랙 매트릭스 및 상기 주변 영역에 배치된 제2 블랙 매트릭스를 포함할 수 있다.
- [0024] 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함할 수 있다.
- [0025] 상기 제1 블랙 매트릭스는 제1 터치 전극층 하부에 배치되고, 상기 제2 블랙 매트릭스는 상기 제2 터치 전극층 상부에 배치될 수 있다.
- [0026] 본 발명의 일 실시예에 따른 표시 장치는 표시 패널, 터치 감지 유닛, 및 블랙 매트릭스를 포함할 수 있다.
- [0027] 상기 표시 패널은 영상을 표시하는 표시 영역과 상기 표시 영역의 외측에 비표시 영역이 정의되고, 상기 표시

영역에는 중심 영역과 상기 중심 영역 외측의 주변 영역이 정의될 수 있다.

[0028] 상기 터치 감지 유닛은 상기 표시 패널 상에 배치되고, 터치 전극층을 포함할 수 있다.

[0029] 상기 블랙 매트릭스는 상기 표시 패널 상에 배치될 수 있다.

[0030] 상기 터치 전극층은 상기 중심 영역에 배치된 제1 터치 전극층 및 상기 주변 영역에 배치된 제2 터치 전극층을 포함할 수 있다.

[0031] 상기 제1 터치 전극층은 상기 제2 터치 전극층 보다 상부의 층 상에 배치될 수 있다.

발명의 효과

[0032] 본 발명의 실시예에서, 중심 영역과 주변 영역에서 제1 봉지 유기막의 두께 차이로 인한 표시 모듈의 광학 특성 차이를 중심 영역과 주변 영역에서 블랙 매트릭스와 터치 전극층의 위치를 변경함으로써 보상할 수 있다. 따라서 표시 모듈의 표시 품질이 향상될 수 있다.

도면의 간단한 설명

[0033] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 사시도이다.

도 2는 도 1의 표시 모듈의 단면도이다.

도 2는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

도 3은 본 발명의 일 실시예에 따른 표시 패널의 평면도이다.

도 4는 본 발명의 일 실시예에 따른 화소의 등가 회로도이다.

도 5는 본 발명의 일 실시예에 따른 표시 패널의 확대된 단면도이다.

도 6은 도 2의 터치 감지 유닛을 도시한 평면도이다.

도 7는 도 6의 I-I' 선을 따라 절단한 단면도이다.

도 8은 본 발명의 실시예에 따른 표시 모듈을 도시한 평면도이다.

도 9는 도 8의 I-I' 선을 따라 절단한 단면도이다.

도 10은 도 8의 I-I' 선에 따른 봉지층을 도시한 단면도이다.

도 11은 본 발명의 일 실시예에서, 도 8의 중심 영역에 해당하는 표시 모듈의 단면도이다.

도 12는 본 발명의 일 실시예에서, 도 8의 주변 영역에 해당하는 표시 모듈의 단면도이다.

도 13은 본 발명의 다른 실시예에서 도 8의 중심 영역에 해당하는 표시 모듈의 단면도이다.

도 14는 본 발명의 다른 실시예에서 도 8의 주변 영역에 해당하는 표시 모듈의 단면도이다.

도 15는 본 발명의 또 다른 실시예에서 도 8의 중심 영역에 해당하는 표시 모듈의 단면도이다.

도 16은 본 발명의 또 다른 실시예에서 도 8의 주변 영역에 해당하는 표시 모듈의 단면도이다.

도 17은 본 발명의 다른 실시예에 따른 표시 모듈을 도시한 평면도이다.

도 18은 도 17의 I-I' 선을 따라 절단한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0034] 이하, 도면을 참조하여 본 발명의 실시예들을 설명한다. 본 명세서에서, 어떤 구성요소(또는 영역, 층, 부분 등)가 다른 구성요소 “상에 있다”, “연결 된다”, 또는 “결합 된다” 고 언급되는 경우에 그것은 다른 구성요소 상에 직접 연결/결합될 수 있거나 또는 그들 사이에 제3의 구성요소가 배치될 수도 있다는 것을 의미한다.

[0035] 동일한 도면부호는 동일한 구성요소를 지칭한다. 또한, 도면들에 있어서, 구성요소들의 두께, 비율, 및 치수는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. “및/또는” 은 연관된 구성들이 정의할 수 있는 하나 이상의 조합을 모두 포함한다.

- [0036] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0037] 또한, “아래에”, “하측에”, “위에”, “상측에” 등의 용어는 도면에 도시된 구성들의 연관관계를 설명하기 위해 사용된다. 상기 용어들은 상대적인 개념으로, 도면에 표시된 방향을 기준으로 설명된다.
- [0038] "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0039] 도 1은 본 발명의 일 실시예에 따른 표시 장치(1000)의 사시도이고, 도 2는 도 1의 표시 모듈(DM)의 단면도이다.
- [0040] 본 실시예에 따른 표시 장치(1000)은 텔레비전, 모니터 등과 같은 대형 전자장치를 비롯하여, 휴대 전화, 태블릿, 자동차 네비게이션, 게임기, 스마트 워치 등과 같은 중소형 전자장치 등에 적용될 수 있다.
- [0041] 도 1을 참조하면, 표시 장치(1000)는 표시 모듈(DM), 윈도우 부재(WM), 및 하우징 부재(HM)를 포함할 수 있다.
- [0042] 표시 모듈(DM)의 이미지(IM)가 표시되는 표시면(IS)은 제1 방향축(DR1) 및 제2 방향축(DR2)이 정의하는 면과 평행하다. 표시면(IS)의 법선 방향, 즉 표시 모듈(DM)의 두께 방향은 제3 방향축(DR3)이 지시한다. 각 부재들의 전면(또는 상면)과 배면(또는 하면)은 제3 방향축(DR3)에 의해 구분된다. 그러나, 제1 내지 제3 방향축들(DR1, DR2, DR3)이 지시하는 방향은 상대적인 개념으로서 다른 방향으로 변환될 수 있다. 이하, 제1 내지 제3 방향축들(DR1, DR2, DR3)이 각각 지시하는 방향으로 동일한 도면 부호를 참조한다.
- [0043] 표시 모듈(DM)은 플랫폼 리지드(rigid) 표시 모듈일 수 있다. 그러나 이에 제한되지 않고, 본 발명에 따른 표시 모듈(DM)은 플렉서블 표시 모듈일 수 도 있다.
- [0044] 도 1에 도시된 것과 같이, 표시 모듈(DM)은 이미지(IM)가 표시되는 표시 영역(DM-DA) 및 표시 영역(DM-DA)에 인접한 비표시 영역(DM-NDA)을 포함한다. 비표시 영역(DM-NDA)은 이미지가 표시되지 않는 영역이다. 도 1에는 이미지(IM)의 일 예로 화병을 도시하였다. 일 예로써, 표시 영역(DM-DA)은 사각형상일 수 있다. 비표시 영역(DM-NDA)은 표시 영역(DM-DA)을 에워쌀 수 있다. 다만, 이에 제한되지 않고, 표시 영역(DM-DA)의 형상과 비표시 영역(DM-NDA)의 형상은 상대적으로 디자인될 수 있다.
- [0045] 윈도우 부재(WM)는 표시 모듈(DM) 상에 배치된다. 윈도우 부재(WM)는 표시 모듈(DM)을 보호한다. 윈도우 부재(WM)는 하우징 부재(HM)와 결합되어 내부 공간을 형성할 수 있다. 윈도우 부재(WM)와 하우징 부재(HM)는 표시 장치(1000)의 외관을 정의할 수 있다.
- [0046] 윈도우 부재(WM)는 평면상에서 투과 영역(TA) 및 베젤 영역(BA)으로 구분될 수 있다. 투과 영역(TA)은 입사되는 광을 대부분 투과시키는 영역일 수 있다. 투과 영역(TA)은 광학적으로 투명성을 가진다. 투과 영역(TA)은 약 90% 이상의 광 투과율을 가질 수 있다. 투과 영역(TA)은 표시 모듈(DM)의 표시 영역(DM-DA)에 대응할 수 있다.
- [0047] 베젤 영역(BA)은 입사되는 광을 대부분 차광시키는 영역일 수 있다. 베젤 영역(BA)은 윈도우 부재(WM) 하부에 배치되는 구성들이 외부에서 시인되지 않도록 한다. 또한, 베젤 영역(BA)은 윈도우 부재(WM) 외부에서 입사되는 광의 반사를 저감시킬 수 있다. 베젤 영역(BA)은 표시 모듈(DM)의 비표시 영역(DM-NDA)에 대응할 수 있다.
- [0048] 베젤 영역(BA)은 투과 영역(TA)에 인접할 수 있다. 투과 영역(TA)의 평면상에서의 형상은 베젤 영역(BA)에 의해 정의될 수 있다.
- [0049] 하우징 부재(HM)는 소정의 내부 공간을 제공한다. 표시 모듈(DM)은 내부 공간에 수용된다. 하우징 부재(HM)의 내부 공간에는 표시 모듈(DM) 이외에 다양한 전자 부품들, 예를 들어, 전원 공급부, 저장 장치, 음향 입출력 모듈, 카메라 등이 실장될 수 있다.
- [0050] 도 2는 본 발명의 일 실시예에 따른 표시 모듈(DM)의 단면도이다. 도 2는 제1 방향축(DR1)과 제3 방향축(DR3)이 정의하는 단면을 도시하였다.
- [0051] 도 2에 도시된 것과 같이, 표시 모듈(DM)은 표시 패널(DP), 터치 감지 유닛(TS, 또는 터치감지층), 및 블랙 매트릭스(BM)를 포함한다.

트릭스층(BML)을 포함한다. 별도로 도시하지 않았으나, 본 발명의 일 실시예에 따른 표시 모듈(DM)은 표시 패널(DP)의 하면에 배치된 보호부재를 더 포함할 수 있다.

- [0052] 표시 패널(DP)은 발광형 표시 패널일 수 있고, 특별히 제한되지 않는다. 예컨대, 표시 패널(DP)은 유기발광 표시 패널 또는 퀀텀닷 발광 표시 패널일 수 있다. 유기발광 표시 패널은 발광층이 유기발광물질을 포함한다. 퀀텀닷 발광 표시 패널의 발광층은 퀀텀닷, 또는 퀀텀로드를 포함한다. 이하, 표시 패널(DP)은 유기발광 표시 패널로 설명된다.
- [0053] 표시 패널(DP)은 베이스 층(SUB), 베이스 층(SUB) 상에 배치된 회로 소자층(DP-CL), 표시 소자층(DP-OLED), 및 봉지층(TFE)을 포함한다. 별도로 도시되지 않았으나, 표시 패널(DP)은 굴절률 조절층 등과 같은 기능성층들을 더 포함할 수 있다.
- [0054] 베이스 층(SUB)은 적어도 하나의 플라스틱 필름을 포함할 수 있다. 베이스 층(SUB)은 플렉서블한 기관으로 플라스틱 기관, 유리 기관, 메탈 기관, 또는 유/무기 복합재료 기관 등을 포함할 수 있다. 도 1을 참조하여 설명한 표시 영역(DM-DA)과 비표시 영역(DM-NDA)은 베이스 층(SUB)에 동일하게 정의될 수 있다.
- [0055] 회로 소자층(DP-CL)은 적어도 하나의 중간 절연층과 회로 소자를 포함한다. 중간절연층은 적어도 하나의 중간 무기막과 적어도 하나의 중간 유기막을 포함한다. 상기 회로 소자는 신호라인들, 화소의 구동 회로 등을 포함한다. 이에 대한 상세한 설명은 후술한다.
- [0056] 표시소자층(DP-OLED)은 적어도 유기발광 다이오드들을 포함한다. 표시소자층(DP-OLED)은 화소 정의막과 같은 유기막을 더 포함할 수 있다.
- [0057] 봉지층(TFE)은 표시 소자층(DP-OLED)을 밀봉한다. 봉지층(TFE)은 적어도 하나의 무기막(이하, 봉지 무기막)을 포함한다. 봉지층(TFE)은 적어도 하나의 유기막(이하, 봉지 유기막)을 더 포함할 수 있다. 봉지 무기막은 수분/산소로부터 표시 소자층(DP-OLED)을 보호하고, 봉지 유기막은 먼지 입자와 같은 이물질로부터 표시 소자층(DP-OLED)을 보호한다. 봉지 무기막은 실리콘 나이트라이드층, 실리콘 옥시나이트라이드층 및 실리콘 옥사이드층, 티타늄옥사이드층, 또는 알루미늄옥사이드층 등을 포함할 수 있다. 봉지 유기막은 아크릴 계열 유기층을 포함할 수 있고, 이에 제한되지 않는다.
- [0058] 터치 감지 유닛(TS)은 외부입력의 좌표정보를 획득한다. 터치 감지 유닛(TS)은 봉지층(TFE) 상에 배치될 수 있다. 터치 감지 유닛(TS)은 봉지층(TFE) 상에 직접 배치될 수 있다. 본 명세서에서 "직접 배치된다"는 것은 별도의 접착층을 이용하여 부착하는 것을 제외하며, 연속공정에 의해 형성된 것을 의미한다. 다만, 이에 제한되는 것은 아니고, 터치 감지 유닛(TS)은 봉지층(TFE) 상에 접착층을 이용하여 부착될 수 있다.
- [0059] 터치 감지 유닛(TS)은 다층구조를 가질 수 있다. 터치 감지 유닛(TS)은 단층 또는 다층의 도전층을 포함할 수 있다. 터치 감지 유닛(TS)은 단층 또는 다층의 절연층을 포함할 수 있다.
- [0060] 터치 감지 유닛(TS)은 예컨대, 정전용량 방식으로 외부입력을 감지할 수 있다. 본 발명에서 터치 감지 유닛(TS)의 동작방식은 특별히 제한되지 않고, 본 발명의 일 실시예에서 터치 감지 유닛(TS)은 전자기 유도방식 또는 압력 감지방식으로 외부입력을 감지할 수도 있다.
- [0061] 블랙 매트릭스층(BML)은 봉지층(TFE) 상에 배치될 수 있다. 블랙 매트릭스층(BML)은 복수의 블랙 매트릭스들을 포함할 수 있다. 블랙 매트릭스는 표시되는 영상의 색감을 향상시키고, 외광을 흡수하여 외광의 반사를 방지하는 역할을 한다.
- [0062] 도 2에서 구체적으로 도시하지는 않았으나, 표시 모듈(DM)의 일부 영역에서 블랙 매트릭스는 터치 감지 유닛(TS)의 터치 전극층 하부에 배치될 수 있고, 다른 일부 영역에서 블랙 매트릭스는 터치 감지 유닛(TS)의 터치 전극층 상부에 배치될 수 있다. 구체적인 내용은 후술된다.
- [0063] 도 3은 본 발명의 일 실시예에 따른 표시 패널(DP)의 평면도이다. 도 4는 본 발명의 일 실시예에 따른 화소(PX)의 등가 회로도이다. 도 5는 본 발명의 일 실시예에 따른 표시 패널(DP)의 확대된 단면도이다.
- [0064] 도 3에 도시된 것과 같이, 표시 패널(DP)은 평면상에서 표시 영역(DA)과 비표시 영역(NDA)을 포함한다. 본 실시예에서 비표시 영역(NDA)은 표시 영역(DA)의 테두리를 따라 정의될 수 있다. 표시 패널(DP)의 표시 영역(DA) 및 비표시 영역(NDA)은 도 1에 도시된 표시 모듈(DM)의 표시 영역(DM-DA) 및 비표시 영역(DM-NDA)에 각각 대응한다. 표시 패널(DP)의 표시 영역(DA) 및 비표시 영역(NDA)은 표시 모듈(DM)의 표시 영역(DM-DA) 및 비표시 영역(DM-NDA)과 반드시 동일할 필요는 없고, 표시 패널(DP)의 구조/디자인에 따라 변경될 수 있다.

- [0065] 표시 패널(DP)은 복수 개의 화소들(PX)을 포함한다. 복수 개의 화소들(PX)은 표시 영역(DA) 내에 배치될 수 있다. 화소들(PX) 각각은 유기발광 다이오드와 그에 연결된 화소 구동 회로를 포함한다.
- [0066] 표시 패널(DP)은 복수의 신호 라인들과 패드부(PD)를 포함할 수 있다. 복수의 신호 라인들은 게이트 라인들(GL), 데이터 라인들(DL), 발광 라인들(EL), 제어신호 라인(SL-D), 초기화 전압 라인(SL-Vint), 전압 라인(SL-VDD), 및 전원 공급 라인(E-VSS)을 포함할 수 있다. 복수의 신호 라인들과 패드부(PD)는 도 2에 도시된 회로 소자층(DP-CL)에 포함될 수 있다.
- [0067] 게이트 라인들(GL), 데이터 라인들(DL), 발광 라인들(EL), 제어신호 라인(SL-D), 초기화 전압 라인(SL-Vint), 전압 라인(SL-VDD) 및 전원 공급 라인(E-VSS) 중 일부는 동일한 층에 배치되고, 일부는 다른 층에 배치된다.
- [0068] 게이트 라인들(GL)은 복수 개의 화소들(PX) 중 대응하는 화소(PX)에 각각 연결되고, 데이터 라인들(DL)은 복수 개의 화소들(PX) 중 대응하는 화소(PX)에 각각 연결된다. 발광 라인들(EL) 각각은 게이트 라인들(GL) 중 대응하는 게이트 라인에 나란하게 배열될 수 있다. 제어신호 라인(SL-D)은 게이트 구동 회로(GDC)에 제어신호들을 제공할 수 있다. 초기화 전압 라인(SL-Vint)은 복수 개의 화소들(PX)에 초기화 전압을 제공할 수 있다. 전압 라인(SL-VDD)은 복수 개의 화소들(PX)에 연결되며, 복수 개의 화소들(PX)에 제1 전압을 제공할 수 있다. 전압 라인(SL-VDD)은 제1 방향(DR1)으로 연장하는 복수의 라인들 및 제2 방향(DR2)으로 연장하는 복수의 라인들을 포함할 수 있다. 전원 공급 라인(E-VSS)은 비표시 영역(NDA)에는 표시 영역(DA)의 3개의 측면을 둘러싸며 배치될 수 있다. 전원 공급 라인(E-VSS)은 복수 개의 화소들(PX)에 공통 전압(예컨대, 제2 전압)을 제공할 수 있다. 공통 전압은 상기 제1 전압보다 낮은 레벨의 전압일 수 있다.
- [0069] 표시 패널(DP)은 게이트 구동 회로(GDC)를 더 포함할 수 있다. 게이트 구동 회로(GDC)는 비표시 영역(NDA)의 일 층에 배치되고 게이트 라인들(GL) 및 발광 라인들(EL)에 연결될 수 있다. 게이트 구동 회로(GDC)는 도 2에 도시된 회로 소자층(DP-CL)에 포함될 수 있다. 게이트 구동 회로(GDC)는 화소들(PX)의 구동 회로와 동일한 공정, 예컨대 LTPS(Low Temperature Polycrystalline Silicon) 공정 또는 LTPO(Low Temperature Polycrystalline Oxide) 공정을 통해 형성된 복수 개의 박막 트랜지스터들을 포함할 수 있다.
- [0070] 패드부(PD)는 복수의 패드들을 포함한다. 패드부(PD)의 일부는 데이터 라인들(DL), 제어신호 라인(SL-D), 초기화 전압 라인(SL-Vint), 및 전압 라인(SL-VDD)의 말단에 연결될 수 있다. 패드부(PD)의 다른 일부는 터치 감지 유닛(TS)의 터치 신호 라인들과 연결될 수 있다.
- [0071] 도시하지는 않았으나, 표시 패널(DP)은 표시 영역(DA)과 패드부(PD) 사이에 배치된 बैं크(미도시)를 더 포함할 수 있다. 또한, 표시 패널(DP)은 표시 영역(DA)의 테두리를 둘러싸는 댐부(미도시)를 더 포함할 수 있다. बैं크와 댐부는 표시 패널(DP)을 형성시 특정한 층을 프린팅하여 형성할 때, 특정한 층이 बैं크 또는 댐부 외부로 넘치는 것을 방지할 수 있다.
- [0072] 도 4에는 어느 하나의 게이트 라인(GL)과 어느 하나의 데이터 라인(DL), 및 전원 라인(PL)에 연결된 화소(PX)를 예시적으로 도시하였다. 화소(PX)의 구성은 이에 제한되지 않고 변형되어 실시될 수 있다.
- [0073] 유기발광 다이오드(OLED)는 전면 발광형 다이오드이거나, 배면 발광형 다이오드일 수 있다. 화소(PX)는 유기발광 다이오드(OLED)를 구동하기 위한 화소 구동 회로로서 제1 트랜지스터(T1, 또는 스위칭 트랜지스터), 제2 트랜지스터(T2, 또는 구동 트랜지스터), 및 커패시터(Cst)를 포함한다. 제1 전원 전압(ELVDD)은 제2 트랜지스터(TR2)에 제공되고, 제2 전원 전압(ELVSS)은 유기발광 다이오드(OLED)에 제공된다. 제2 전원 전압(ELVSS)은 제1 전원 전압(ELVDD) 보다 낮은 전압일 수 있다.
- [0074] 제1 트랜지스터(TR1)는 게이트 라인(GL)에 인가된 주사 신호에 응답하여 데이터 라인(DL)에 인가된 데이터 신호를 출력한다. 커패시터(Cst)는 제1 트랜지스터(TR1)로부터 수신한 데이터 신호에 대응하는 전압을 충전한다.
- [0075] 제2 트랜지스터(TR2)는 유기발광 다이오드(OLED)에 연결된다. 제2 트랜지스터(TR2)는 커패시터(Cst)에 저장된 전하량에 대응하여 유기발광 다이오드(OLED)에 흐르는 구동전류를 제어한다. 유기발광 다이오드(OLED)는 제2 트랜지스터(TR2)의 턴-온 구간 동안 발광한다.
- [0076] 도 5는 도 4에 도시된 등가회로에 대응하는 표시 패널(DP)의 부분 단면을 도시하였다. 베이스 층(SUB) 상에 회로 소자층(DP-CL), 표시 소자층(DP-OLED), 및 봉지층(TFE)이 순차적으로 배치된다.
- [0077] 회로 소자층(DP-CL)은 적어도 하나의 무기막, 적어도 하나의 유기막, 및 회로 소자를 포함한다. 회로 소자층(DP-CL)은 무기막인 버퍼막(BFL), 제1 중간 무기막(10) 및 제2 중간 무기막(20)을 포함하고, 유기막인 중간 유

기막(30)을 포함할 수 있다.

- [0078] 무기막들은 실리콘 나이트라이드, 실리콘 옥시나이트라이드 및 실리콘 옥사이드등을 포함할 수 있다. 상기 유기막은 아크릴계 수지, 메타크릴계 수지, 폴리이소프렌, 비닐계 수지, 에폭시계 수지, 우레탄계 수지, 셀룰로오스계 수지, 실록산계 수지, 폴리이미드계 수지, 폴리아미드계 수지 및 페틸렌계 수지 중 적어도 어느 하나를 포함할 수 있다. 회로 소자는 도전성 패턴들 및/또는 반도체 패턴들을 포함한다.
- [0079] 버퍼막(BFL)은 베이스 층(SUB)과 도전성 패턴들 또는 반도체 패턴들의 결합력을 향상시킨다. 별도로 도시되지 않았으나, 이물질이 유입되는 것을 방지하는 배리어층이 베이스 층(SUB)의 상면에 더 배치될 수도 있다. 버퍼막(BFL)과 배리어층은 선택적으로 배치/생략될 수 있다.
- [0080] 버퍼막(BFL) 상에 제1 트랜지스터(TR1)의 반도체 패턴(OSP1: 이하 제1 반도체 패턴), 제2 트랜지스터(TR2)의 반도체 패턴(OSP2: 이하 제2 반도체 패턴)이 배치된다. 제1 반도체 패턴(OSP1) 및 제2 반도체 패턴(OSP2)은 아몰포스 실리콘, 폴리 실리콘, 금속 산화물 반도체에서 선택될 수 있다.
- [0081] 제1 반도체 패턴(OSP1) 및 제2 반도체 패턴(OSP2) 상에 제1 중간 무기막(10)이 배치된다. 제1 중간 무기막(10) 상에는 제1 트랜지스터(TR1)의 제어 전극(GE1: 이하, 제1 제어전극) 및 제2 트랜지스터(TR2)의 제어 전극(GE2: 이하, 제2 제어전극)이 배치된다. 제1 제어 전극(GE1) 및 제2 제어 전극(GE2)은 게이트 라인들(GL)과 동일한 포토리소그래피 공정에 따라 제조될 수 있다.
- [0082] 제1 중간 무기막(10) 상에는 제1 제어 전극(GE1) 및 제2 제어 전극(GE2)을 커버하는 제2 중간 무기막(20)이 배치된다. 제2 중간 무기막(20) 상에 제1 트랜지스터(TR1)의 입력전극(DE1: 이하, 제1 입력전극) 및 출력전극(SE1: 제1 출력전극), 제2 트랜지스터(TR2)의 입력전극(DE2: 이하, 제2 입력전극) 및 출력전극(SE2: 제2 출력전극)이 배치된다.
- [0083] 제1 입력전극(DE1)과 제1 출력전극(SE1)은 제1 중간 무기막(10) 및 제2 중간 무기막(20)을 관통하는 제1 관통홀(CH1)과 제2 관통홀(CH2)을 통해 제1 반도체 패턴(OSP1)에 각각 연결된다. 제2 입력전극(DE2)과 제2 출력전극(SE2)은 제1 중간 무기막(10) 및 제2 중간 무기막(20)을 관통하는 제3 관통홀(CH3)과 제4 관통홀(CH4)을 통해 제2 반도체 패턴(OSP2)에 각각 연결된다. 한편, 본 발명의 다른 실시예에서 제1 트랜지스터(TR1) 및 제2 트랜지스터(TR2) 중 일부는 바텀 게이트 구조로 변형되어 실시될 수 있다.
- [0084] 제2 중간 무기막(20) 상에 제1 입력전극(DE1), 제2 입력전극(DE2), 제1 출력전극(SE1), 및 제2 출력전극(SE2)을 커버하는 중간 유기막(30)이 배치된다. 중간 유기막은 평탄면을 제공할 수 있다.
- [0085] 중간 유기막(30) 상에는 표시 소자층(DP-OLED)이 배치된다. 표시 소자층(DP-OLED)은 화소 정의막(PDL) 및 유기발광 다이오드(OLED)를 포함할 수 있다. 화소 정의막(PDL)은 중간 유기막(30)과 같이 유기물질을 포함할 수 있다. 중간 유기막(30) 상에 제1 전극(AE)이 배치된다. 제1 전극(AE)은 중간 유기막(30)을 관통하는 제5 관통홀(CH5)을 통해 제2 출력전극(SE2)에 연결된다. 화소 정의막(PDL)에는 개구부(OP)가 정의된다. 화소 정의막(PDL)의 개구부(OP)는 제1 전극(AE)의 적어도 일부분을 노출시킨다.
- [0086] 화소(PX)는 평면 상에서 화소 영역에 배치될 수 있다. 화소 영역은 발광영역(PXA)과 발광영역(PXA)에 인접한 비발광영역(NPXA)을 포함할 수 있다. 비발광영역(NPXA)은 발광영역(PXA)을 에워쌀 수 있다. 본 실시예에서 발광영역(PXA)은 개구부(OP)에 의해 노출된 제1 전극(AE)의 일부영역에 대응하게 정의되었다.
- [0087] 정공제어층(HCL)은 발광영역(PXA)과 비발광영역(NPXA)에 공통으로 배치될 수 있다. 별도로 도시되지 않았으나, 정공 제어층(HCL)과 같은 공통층은 복수개의 화소들(PX, 도 3 참조)에 공통으로 형성될 수 있다.
- [0088] 정공제어층(HCL) 상에 발광층(EML)이 배치된다. 발광층(EML)은 개구부(OP)에 대응하는 영역에 배치될 수 있다. 즉, 발광층(EML)은 복수 개의 화소들(PX) 각각에 분리되어 형성될 수 있다. 발광층(EML)은 유기물질 및/또는 무기물질을 포함할 수 있다. 본 실시예에서 패터닝된 발광층(EML)을 예시적으로 도시하였으나, 발광층(EML)은 복수 개의 화소들(PX)에 공통적으로 배치될 수 있다. 이때, 발광층(EML)은 레드, 그린, 블루, 또는 화이트 광을 생성할 수 있고, 생성하는 광의 색상에 제한되지 않는다. 또한, 발광층(EML)은 다층구조를 가질 수 있다.
- [0089] 발광층(EML) 상에 전자 제어층(ECL)이 배치된다. 별도로 도시되지 않았으나, 전자 제어층(ECL)은 복수 개의 화소들(PX, 도 3 참조)에 공통으로 형성될 수 있다.
- [0090] 전자제어층(ECL) 상에 제2 전극(CE)이 배치된다. 제2 전극(CE)은 복수 개의 화소들(PX)에 공통적으로 배치된다.
- [0091] 제2 전극(CE) 상에 봉지층(TFE)이 배치된다. 봉지층(TFE)은 복수 개의 화소들(PX)에 공통적으로 배치된다. 본

실시예에서 봉지층(TFE)은 제2 전극(CE)을 직접 커버한다.

- [0092] 봉지층(TFE)은 적어도 하나의 봉지 무기막 및 적어도 하나의 봉지 유기막을 포함할 수 있다. 봉지 무기막과 봉지 유기막은 교대로 적층될 수 있다.
- [0093] 본 발명의 실시예에서, 봉지층(TFE)은 제1 및 제2 봉지 무기막(IOL1, IOL2) 및 제1 봉지 유기막(OL1)을 포함하는 것을 예시적으로 도시하였다.
- [0094] 제1 봉지 무기막(IOL1), 제1 봉지 유기막(OL1), 및 제2 봉지 무기막(IOL2)은 제2 전극(CE) 상에 순차적으로 적층될 수 있다.
- [0095] 제1 봉지 유기막(OL1)은 잉크젯 프린팅 방식을 이용하여 형성되거나, 아크릴계 모노머를 포함하는 조성물을 코팅하여 형성될 수 있다. 제1 및 제2 봉지 무기막들(IOL1, IOL2)은 서로 동일한 무기물을 가질 수 있고, 서로 다른 무기물을 가질 수 있다. 제1 및 제2 봉지 무기막들(IOL1, IOL2)을 구성하는 물질은 특별히 제한되지 않고, 실리콘 나이트라이드, 실리콘 옥시 나이트라이드, 및 실리콘 옥사이드 등을 포함할 수 있다.
- [0096] 본 발명의 일 실시예에서, 봉지층(TFE)과 제2 전극(CE) 사이에는, 제2 전극(CE)을 커버하는 캡핑층이 더 배치될 수 있다. 이때 봉지층(TFE)은 캡핑층을 직접 커버할 수 있다.
- [0097] 도 6은 도 2의 터치 감지 유닛을 도시한 평면도이고, 도 7는 도 6의 I-I' 선을 따라 절단한 단면도이다.
- [0098] 도 6 및 도 7을 참조하면, 터치 감지 유닛(TS)은 터치 전극층(TML)과 터치 절연층(TSL)을 포함할 수 있다. 터치 절연층(TSL)은 터치 전극층(TML)에 접촉할 수 있다.
- [0099] 터치 전극층(TML)은 하부 터치 전극층(TML1) 및 상부 터치 전극층(TML2)을 포함할 수 있다. 터치 절연층(TSL)은 버퍼층(BF) 및 컨택 절연층(TN)을 포함할 수 있다.
- [0100] 상부 터치 전극층(TML2)은 하부 터치 전극층(TML1) 상에 배치될 수 있다.
- [0101] 하부 터치 전극층(TML1) 및 상부 터치 전극층(TML2) 각각은 다층구조를 갖거나, 적층된 다층구조를 가질 수 있다. 다층구조의 도전층은 투명 도전층들과 금속층들 중 적어도 2이상을 포함할 수 있다. 다층구조의 도전층은 서로 다른 금속을 포함하는 금속층들을 포함할 수 있다. 투명 도전층은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide), PEDOT, 금속 나노 와이어, 그래핀을 포함할 수 있다. 금속층은 몰리브덴, 은, 티타늄, 구리, 알루미늄, 및 이들의 합금을 포함할 수 있다. 예컨대, 하부 터치 전극층(TML1) 및 상부 터치 전극층(TML2) 각각은 티타늄/알루미늄/티타늄의 3층 구조를 가질 수 있다.
- [0102] 컨택 절연층(TN)은 하부 터치 전극층(TML1)과 상부 터치 전극층(TML2) 사이에 배치될 수 있다. 버퍼층(BF)은 봉지층(TFE)과 하부 터치 전극층(TML1) 사이에 배치될 수 있다. 다만, 이에 제한되는 것은 아니고, 버퍼층(BF)은 선택적으로 생략될 수 있다.
- [0103] 버퍼층(BF) 및 컨택 절연층(TN)은 무기물질을 포함할 수 있다. 무기물질은 실리콘 나이트라이드, 실리콘 옥시 나이트라이드 및 실리콘 옥사이드 등을 포함할 수 있다.
- [0104] 터치 감지 유닛(TS)은 상부 터치 전극층(TML2) 상부에 배치된 제1 평탄층(PVX)을 더 포함할 수 있다. 제1 평탄층(PVX)은 평탄면을 제공하고, 유기물질을 포함할 수 있다. 터치 감지 유닛(TS)은 제1 평탄층(PVX) 상에 배치된 제2 평탄층(미도시)을 더 포함할 수 있다.
- [0105] 도 6에 도시된 것과 같이, 터치 감지 유닛(TS)은 제1 터치전극들(TE1-1 내지 TE1-4), 제1 터치전극들에 연결된 제1 터치 신호라인들(SL1-1 내지 SL1-5), 제2 터치전극들(TE2-1 내지 TE2-5), 제2 터치전극들(TE2-1 내지 TE2-5)에 연결된 제2 터치 신호라인들(SL2-1 내지 SL2-4), 및 제1 터치 신호라인들(SL1-1 내지 SL1-5)과 제2 터치 신호라인들(SL2-1 내지 SL2-4)에 연결된 터치 패드들(TS-PD)를 포함할 수 있다.
- [0106] 제1 터치전극들(TE1-1 내지 TE1-4) 각각은 복수 개의 터치 개구부들이 정의된 메쉬 형상을 가질 수 있다. 구체적으로 도시하지는 않았으나, 평면상에서 제1 터치전극들(TE1-1 내지 TE1-4)은 도 5를 참조하여 설명한 화소 정의막(PDL)에 의해 커버될 수 있다. 제1 터치전극들(TE1-1 내지 TE1-4) 각각은 복수 개의 제1 터치 감지 유닛부들(SP1)과 복수 개의 제1 연결부들(CP1)을 포함한다. 제1 터치 감지 유닛부들(SP1)은 제1 방향(DR1)을 따라 나열된다. 제1 연결부들(CP1) 각각은 제1 터치 감지 유닛부들(SP1)은 중 인접하는 2개의 제1 터치 감지 유닛부들(SP1)을 연결한다. 구체적으로 도시하지 않았으나, 제1 터치 신호라인들(SL1-1 내지 SL1-5) 역시 메쉬 형상을 가질 수 있다.

- [0107] 제2 터치전극들(TE2-1 내지 TE2-4)은 제1 터치전극들(TE1-1 내지 TE1-4)과 절연 교차한다. 제2 터치전극들(TE2-1 내지 TE2-4) 각각은 복수 개의 터치 개구부들이 정의된 메쉬 형상을 가질 수 있다. 구체적으로 도시하지는 않았으나, 평면상에서 제2 터치전극들(TE2-1 내지 TE2-4)은 도 5를 참조하여 설명한 화소 정의막(PDL)에 의해 커버될 수 있다. 제2 터치전극들(TE2-1 내지 TE2-4) 각각은 복수 개의 제2 터치 감지 유닛부들(SP2)과 복수 개의 제2 연결부들(CP2)를 포함한다. 제2 터치 감지 유닛부들(SP2)은 제2 방향(DR2)을 따라 나열된다. 제2 연결부들(CP2) 각각은 제2 터치 감지 유닛부들(SP2) 중 인접하는 2개의 제2 터치 감지 유닛부들(SP2)을 연결한다. 제2 터치 신호라인들(SL2-1 내지 SL2-4) 역시 메쉬 형상을 가질 수 있다.
- [0108] 제1 터치전극들(TE1-1 내지 TE1-5)과 제2 터치전극들(TE2-1 내지 TE2-4)은 정전 결합된다. 제1 터치전극들(TE1-1 내지 TE1-5)에 터치 감지 신호들이 인가됨에 따라 제1 터치 감지 유닛부들(SP1)과 제2 터치 감지 유닛부들(SP2) 사이에 커패시터들이 형성된다.
- [0109] 본 실시예에서, 복수 개의 제1 연결부들(CP1)은 하부 터치 전극층(TML1)으로부터 형성되고, 복수 개의 제1 터치 감지 유닛부들(SP1) 및 복수 개의 제2 연결부들(CP2)은 상부 터치 전극층(TML2)으로부터 형성되는 것을 예시적으로 도시하였다.
- [0110] 다만, 이에 제한되는 것은 아니고, 복수 개의 제1 터치 감지 유닛부들(SP1), 복수 개의 제1 연결부들(CP1), 제1 터치 신호라인들(SL1-1 내지 SL1-5), 복수 개의 제2 터치 감지 유닛부들(SP2), 복수 개의 제2 연결부들(CP2), 및 제2 터치 신호라인들(SL2-1 내지 SL2-4) 중 일부는 도 5에 도시된 하부 터치 전극층(TML1)으로부터 형성되고, 다른 일부는 도 5에 도시된 상부 터치 전극층(TML2)으로부터 형성될 수 있다.
- [0111] 도 8은 본 발명의 실시예에 따른 표시 모듈을 도시한 평면도이고, 도 9는 도 8의 I-I' 선을 따라 절단한 단면도이고, 도 10은 도 8의 I-I' 선에 따른 봉지층을 도시한 단면도이다.
- [0112] 도 8 내지 도 10을 참조하면, 표시 모듈(DM)에는 표시 영역(DM-DA) 및 비표시 영역(DM-NDA)이 정의될 수 있다. 표시 영역(DM-DA) 및 비표시 영역(DM-NDA)에 대한 구체적인 설명은 도 1을 참조하여 설명하였으므로, 생략한다.
- [0113] 표시 영역(DM-DA)에는 중심 영역(CTA) 및 주변 영역(PRA)이 정의될 수 있다. 주변 영역(PRA)은 중심 영역(CTA)의 외곽에 정의될 수 있다. 본 발명의 실시예에서, 평면상에서 주변 영역(PRA)은 중심 영역(CTA)을 둘러싸는 영역인 것으로 도시되었다. 다만, 이에 제한되는 것은 아니고, 다른 실시예에서 주변 영역(PRA)은 중심 영역(CTA)을 둘러싸지 않고, 중심 영역(CTA)의 외곽에 정의될 수도 있다.
- [0114] 봉지층(TFE)의 제1 및 제2 봉지 무기막들(IOL1, IOL2) 및 제1 봉지 유기막(OL1)은 표시 영역(DM-DA)을 커버하도록 배치된다.
- [0115] 제1 봉지 유기막(OL1)을 형성하는 과정에서 유기물의 리플로우(reflow) 현상에 의해 주변 영역(PRA)에서 유기물이 흘러내릴 수 있다. 중심 영역(CTA)에서 제1 봉지 유기막(OL1)의 두께는 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께 보다 클 수 있다.
- [0116] 중심 영역(CTA)과 주변 영역(PRA)은 제1 봉지 유기막(OL1)의 두께 차이에 의해 정의될 수 있다. 중심 영역(CTA)에서 제1 봉지 유기막(OL1)의 두께는 실질적으로 동일할 수 있다. 주변 영역(PRA)에 배치된 제1 봉지 유기막(OL1)의 두께는 중심 영역(CTA)에 배치된 제1 봉지 유기막(OL1)의 두께 보다 기 설정된 값 이상 작을 수 있다. 이때, 기 설정된 값은 1 μ m일 수 있다.
- [0117] 블랙 매트릭스(BM)는 제1 블랙 매트릭스(BM1) 및 제2 블랙 매트릭스(BM2)를 포함할 수 있다. 블랙 매트릭스(BM)는 표시되는 영상의 색감을 향상시키고, 외광을 흡수하여 외광의 반사를 방지하는 역할을 한다.
- [0118] 제1 블랙 매트릭스(BM1)는 중심 영역(CTA)에 배치되고, 제2 블랙 매트릭스(BM2)는 주변 영역(PRA)에 배치될 수 있다. 제1 및 제2 블랙 매트릭스들(BM1, BM2)은 유기물질을 베이스 물질로 포함할 수 있다. 제1 및 제2 블랙 매트릭스들(BM1, BM2)은 검정색 안료 또는 검정색 염료를 포함할 수 있다. 제1 및 제2 블랙 매트릭스들(BM1, BM2)을 구성하는 물질이 특별히 제한되지 않는다. 제1 및 제2 블랙 매트릭스들(BM1, BM2)은 서로 동일한 물질로 이루어질 수 있다.
- [0119] 터치 전극층(TML)은 제1 터치 전극층(TE1) 및 제2 터치 전극층(TE2)를 포함할 수 있다.
- [0120] 제1 터치 전극층(TE1)은 중심 영역(CTA)에 배치되고, 제2 터치 전극층(TE2)은 주변 영역(PRA)에 배치될 수 있다. 도 9에서, 제1 터치 전극층(TE1) 및 제2 터치 전극층(TE2) 각각은 도 7을 참조하여 설명한 하부 터치 전극층(TML1) 및 상부 터치 전극층(TML2)을 모두 포함한 구성일 수 있다. 다만, 이에 제한되는 것은 아니고, 다른

실시예에서, 제1 터치 전극층(TE1) 및 제2 터치 전극층(TE2) 각각은 하부 터치 전극층(TML1) 및 상부 터치 전극층(TML2) 중 어느 하나의 층을 지칭하는 구성일 수 있다.

- [0121] 제2 블랙 매트릭스(BM2)는 제1 블랙 매트릭스(BM1)에 비해 상부의 층 상에 배치될 수 있다. 제1 터치 전극층(TE1)은 제2 터치 전극층(TE2) 보다 상부의 층 상에 배치될 수 있다.
- [0122] 본 발명의 실시예에서, 제1 블랙 매트릭스(BM1)는 제1 터치 전극층(TE1) 하부에 배치되고, 제2 블랙 매트릭스(BM2)는 제2 터치 전극층(TE2) 상부에 배치될 수 있다.
- [0123] 표시 모듈(DM)은 제1 내지 제4 절연층들(101~104)을 포함할 수 있다.
- [0124] 제1 절연층(101) 및 제2 절연층(102)은 중심 영역(CTA)에 배치될 수 있다. 제1 절연층(101)은 중심 영역(CTA)에서 제1 블랙 매트릭스(BM1) 상부에 배치되어, 제1 블랙 매트릭스(BM1)를 커버한다. 제2 절연층(102)은 제1 터치 전극층(TE1) 상부에 배치되어 제1 터치 전극층(TE1)을 커버한다.
- [0125] 제3 절연층(103) 및 제4 절연층(104)은 주변 영역(PRA)에 배치될 수 있다. 제3 절연층(103)은 제2 터치 전극층(TE2) 상부에 배치되어 제2 터치 전극층(TE2)을 커버한다. 제4 절연층(104)은 제2 블랙 매트릭스(BM2) 상부에 배치되어 제2 블랙 매트릭스(BM2)를 커버한다.
- [0126] 제1 내지 제4 절연층들(101~104) 각각은 유기 단일막, 무기 단일막, 또는 유기막 및 무기막을 포함하는 다층 구조를 가질 수 있다. 제1 내지 제4 절연층들(101~104) 중 적어도 일부는 서로 다른 층 구조를 가질 수 있다. 제1 내지 제4 절연층들(101~104)의 구체적인 층 구조는 도 11 내지 도 16을 참조하여 구체적으로 설명한다.
- [0127] 표시 모듈(DM)은 편광층(POL)을 더 포함할 수 있다. 편광층(POL)은 제1 및 제2 블랙 매트릭스들(BM1, BM2) 및 제1 및 제2 터치 전극층들(TE1, TE2) 상에 배치될 수 있다. 편광층(POL)은 외광 반사를 방지하는 역할을 한다. 편광층(POL)은 사분파장판을 포함할 수 있다. 윈도우 부재(WM)은 편광층(POL) 상에 배치될 수 있다.
- [0128] 시야각 휘도비는 정면(0 도) 출사 광의 휘도에 대한 경사각(45 도) 출사 광의 휘도로 정의될 수 있다. 또한, 시야각 색차는 시야각에 따라 광경로차에 의한 색상 차이로 정의될 수 있다. 시야각 휘도비는 낮을수록 광학 특성이 우수하고, 시야각 색차는 높을수록 광학 특성이 우수한 것으로 정의될 수 있다.
- [0129] 중심 영역(CTA)과 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께 차이에 따라 표시 모듈(DM)의 중심 영역(CTA)과 주변 영역(PRA)에서 광학 특성 차이를 가질 수 있다. 제1 봉지 유기막(OL1)의 두께가 작은 주변 영역(PRA)에서 광학 특성이 상대적으로 우수하고, 제1 봉지 유기막(OL1)의 두께가 큰 중심 영역(CTA)에서 광학 특성이 상대적으로 우수하지 않을 수 있다.
- [0130] 또한, 표시 모듈(DM)에서 출사되는 광의 광학 특성은 블랙 매트릭스(BM)와 유기발광 다이오드 사이의 거리에 따라 달라질 수 있다. 블랙 매트릭스(BM)와 유기발광 다이오드 사이의 거리가 작을수록 광학 특성이 상대적으로 우수하고, 블랙 매트릭스(BM)와 유기발광 다이오드 사이의 거리가 클수록 광학 특성이 상대적으로 우수하지 않을 수 있다.
- [0131] 본 발명의 실시예에서, 중심 영역(CTA)과 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께 차이로 인한 표시 모듈(DM)의 광학 특성 차이를 중심 영역(CTA)과 주변 영역(PRA)에서 블랙 매트릭스(BM)와 터치 전극층(TE)의 위치를 변경함으로써 보상할 수 있다. 따라서 표시 모듈(DM)의 표시 품질이 향상될 수 있다. 구체적으로, 중심 영역(CTA)에서 제1 봉지 유기막(OL1)의 두께는 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께보다 상대적으로 크므로, 제1 블랙 매트릭스(BM1)를 제1 터치 전극층(TE1) 하부에 배치하여 제1 블랙 매트릭스(BM1)와 유기발광 다이오드 사이의 거리를 상대적으로 감소시킬 수 있다. 또한, 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께는 중심 영역(CRA)에서 제1 봉지 유기막(OL1)의 두께보다 상대적으로 작으므로, 제2 블랙 매트릭스(BM2)를 제2 터치 전극층(TE2) 상부에 배치하여 제2 블랙 매트릭스(BM2)와 유기발광 다이오드 사이의 거리를 상대적으로 증가시킬 수 있다. 따라서, 본 발명의 실시예에 따른 표시 장치에 의하면, 중심 영역(CTA)과 주변 영역(PRA)에서 표시 모듈(DM)의 광학 특성이 균일해질 수 있다.
- [0132] 도 11은 본 발명의 일 실시예에서, 도 8의 중심 영역에 해당하는 표시 모듈의 단면도이고, 도 12는 본 발명의 일 실시예에서, 도 8의 주변 영역에 해당하는 표시 모듈의 단면도이다.
- [0133] 도 11 및 도 12는 편의상 표시 모듈(DM)에서 편광층(POL) 및 윈도우 부재(WM)를 생략하고 도시하였다.
- [0134] 제1 및 제2 블랙 매트릭스(BM1, BM2)는 도 5를 참조하여 설명한 비발광 영역(NPXA)에 중첩하게 배치될 수 있다. 평면상에서 제1 터치 전극층(TE1)은 제1 블랙 매트릭스(BM1)에 의해 커버되고, 제2 터치 전극층(TE2)은 제2 블

랙 매트릭스(BM2)에 의해 커버될 수 있다.

- [0135] 도 11 및 도 12를 참조하면, 제1 봉지 유기막(OL1)은 중심 영역(CTA)에서 제1 두께(T1)를 갖고, 제1 봉지 유기막(OL1)은 주변 영역(PRA)에서 제1 두께(T1) 보다 작은 제2 두께(T2)를 가질 수 있다. 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께는 일정한 값이 아니고 위치에 따라 다를 수 있으나, 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 평균 두께는 제2 두께(T2)일 수 있다.
- [0136] 제1 블랙 매트릭스(BM1)는 제2 봉지 무기막(IOL2) 상에 배치되고 제2 봉지 무기막(IOL2)에 접촉할 수 있다. 제1 블랙 매트릭스(BM1) 상부에 블랙 매트릭스 절연층(ONS)이 배치될 수 있다. 블랙 매트릭스 절연층(ONS)은 제1 블랙 매트릭스(BM1)를 커버할 수 있다. 본 발명의 실시예에서, 블랙 매트릭스 절연층(ONS)은 중심 영역(CTA)에 중첩하게 배치되고, 주변 영역(PRA)에 비중첩할 수 있다. 다만, 이에 제한되는 것은 아니고, 다른 실시예에서, 블랙 매트릭스 절연층(ONS)은 주변 영역(PRA)까지 연장되어 형성될 수 있다.
- [0137] 버퍼층(BF)은 제2 봉지 무기막(IOL2) 및 블랙 매트릭스 절연층(ONS) 상에 배치된다. 버퍼층(BF)은 중심 영역(CTA) 및 주변 영역(PRA)에 배치될 수 있다.
- [0138] 제1 터치 전극층(TE1)은 제1 상부 터치 전극층(TEU1) 및 제1 하부 터치 전극층(TEL1)을 포함할 수 있다. 제1 상부 터치 전극층(TEU1)은 제1 하부 터치 전극층(TEL1) 상에 배치된다.
- [0139] 또한, 제2 터치 전극층(TE2)은 제2 상부 터치 전극층(TEU2) 및 제2 하부 터치 전극층(TEL2)을 포함할 수 있다. 제2 상부 터치 전극층(TEU2)은 제2 하부 터치 전극층(TEL2) 상에 배치된다.
- [0140] 제1 하부 터치 전극층(TEL1) 및 제2 하부 터치 전극층(TEL2)은 버퍼층(BF) 상에 배치될 수 있다.
- [0141] 제1 하부 터치 전극층(TEL1) 및 제1 상부 터치 전극층(TEU1) 사이에 제1 컨택 절연층(ITN)이 배치될 수 있다. 제1 컨택 절연층(ITN)은 중심 영역(CTA)에 배치되고, 주변 영역(PRA)에 비중첩할 수 있다. 제1 컨택 절연층(ITN)은 무기물질로 이루어질 수 있다.
- [0142] 제2 하부 터치 전극층(TEL2) 및 제2 하부 터치 전극층(TEU2) 사이에 제2 컨택 절연층(OTN)이 배치될 수 있다. 제2 컨택 절연층(OTN)은 주변 영역(PRA)에 배치되고, 중심 영역(CTA)에 비중첩할 수 있다. 제2 컨택 절연층(OTN)은 유기물질로 이루어질 수 있다.
- [0143] 제1 컨택 절연층(ITN) 및 제2 컨택 절연층(OTN)은 함께 도 7을 참조하여 설명한 컨택 절연층(TN)을 이룬다. 본 발명의 실시예에서, 제1 컨택 절연층(ITN)과 제2 컨택 절연층(OTN)을 이루는 물질을 달리하여 두께를 상이하게 제어하고, 따라서, 베이스 층(SUB)에 수직한 방향으로 제2 블랙 매트릭스(BM2)가 배치되는 위치를 정밀하게 제어할 수 있다.
- [0144] 다만, 이에 제한되는 것은 아니고, 제1 컨택 절연층(ITN) 및 제2 컨택 절연층(OTN) 중 어느 하나는 생략될 수 있다. 제1 컨택 절연층(ITN)이 생략되는 경우, 제2 컨택 절연층(OTN)은 중심 영역(CTA) 및 주변 영역(PRA) 모두에 중첩하게 형성되고, 제1 하부 터치 전극층(TEL1) 및 제1 상부 터치 전극층(TEU1) 사이와 제2 하부 터치 전극층(TEL2) 및 제2 상부 터치 전극층(TEU2) 사이에 배치될 수 있다. 마찬가지로, 제2 컨택 절연층(OTN)이 생략되는 경우, 제1 컨택 절연층(ITN)은 중심 영역(CTA) 및 주변 영역(PRA) 모두에 중첩하게 형성되고, 제1 하부 터치 전극층(TEL1) 및 제1 상부 터치 전극층(TEU1) 사이와 제2 하부 터치 전극층(TEL2) 및 제2 상부 터치 전극층(TEU2) 사이에 배치될 수 있다. 이때, 제1 컨택 절연층(ITN)과 제2 컨택 절연층(OTN) 중 남아있는 하나의 층을 이용하여 베이스 층(SUB)에 수직한 방향으로 제2 블랙 매트릭스(BM2)가 배치되는 위치를 제어할 수 있다.
- [0145] 제1 상부 터치 전극층(TEU1) 및 제2 상부 터치 전극층(TEU2) 상에 제1 평탄층(PVX)이 배치된다. 제1 평탄층(PVX)은 유기물질로 이루어져 상부에 평탄면을 제공할 수 있다. 제1 평탄층(PVX)은 중심 영역(CTA) 및 주변 영역(PRA)에 배치될 수 있다.
- [0146] 제2 블랙 매트릭스(BM2)는 제1 평탄층(PVX) 상에 배치될 수 있다.
- [0147] 제1 평탄층(PVX) 및 제2 블랙 매트릭스(BM2) 상부에 제2 평탄층(OC)이 배치될 수 있다. 제1 평탄층(PVX) 및 제2 평탄층(OC)은 제2 블랙 매트릭스(BM2)와 접촉할 수 있다. 제2 평탄층(OC)은 중심 영역(CTA) 및 주변 영역(PRA)에 배치될 수 있다.
- [0148] 도 13은 본 발명의 다른 실시예에서 도 8의 중심 영역에 해당하는 표시 모듈의 단면도이고, 도 14는 본 발명의 다른 실시예에서 도 8의 주변 영역에 해당하는 표시 모듈의 단면도이다.

- [0149] 도 13을 참조하면, 중심 영역(CTA)에 제1 블랙 매트릭스(BM1-1) 및 제1 터치 금속층(TE1-1)이 배치될 수 있다. 제1 터치 금속층(TE1-1)은 제1 상부 터치 금속층(TEU1-1) 및 제1 하부 터치 금속층(TEL1-1)을 포함할 수 있다.
- [0150] 본 발명의 다른 실시예에서, 도 13에 도시된 중심 영역(CTA)은 도 11을 참조하여 설명한 본 발명의 일 실시예의 중심 영역(CTA)과 실질적으로 동일한 구조를 갖는다. 따라서, 도 13에 대한 구체적인 설명을 생략하고, 도 11의 설명에 따른다.
- [0151] 도 14를 참조하면, 주변 영역(PRA)에 제2 블랙 매트릭스(BM2-1) 및 제2 터치 금속층(TE2-1)이 배치될 수 있다. 제2 터치 금속층(TE2-1)은 제2 상부 터치 금속층(TEU2-1) 및 제2 하부 터치 금속층(TEL2-1)을 포함할 수 있다.
- [0152] 본 발명의 다른 실시예에서, 도 14에 도시된 주변 영역(PRA)은 도 12를 참조하여 설명한 본 발명의 일 실시예의 주변 영역(PRA)과 비교하여 제2 블랙 매트릭스(BM2-1) 및 제2 상부 터치 금속층(TEU2-1)의 위치에 차이가 있고 나머지는 실질적으로 동일하다. 따라서, 도 14의 주변 영역(PRA)은 도 12의 주변 영역(PRA)과 차이를 중심으로 설명하고 실질적으로 동일한 구성에 대한 설명은 생략한다.
- [0153] 제2 블랙 매트릭스(BM2-1)는 제2 콘택 절연층(OTN) 상에 배치될 수 있다. 제2 블랙 매트릭스(BM2-1)는 제2 콘택 절연층(OTN)과 접촉할 수 있다. 제2 블랙 매트릭스(BM2-1)는 제2 하부 터치 전극층(TEL2-1) 및 제2 상부 터치 전극층(TEU2-1) 사이에 배치될 수 있다.
- [0154] 제2 상부 터치 전극층(TEU2-1)은 제2 블랙 매트릭스(BM2-1) 상에 배치되고, 제2 블랙 매트릭스(BM2-1)에 접촉할 수 있다.
- [0155] 제1 상부 터치 전극층(TEU1) 및 제2 상부 터치 전극층(TEU2) 상에 제1 평탄층(PVX)이 배치된다. 제1 평탄층(PVX)은 제2 블랙 매트릭스(BM2-1)와 접촉할 수 있다.
- [0156] 도 13 및 도 14를 참조하여 설명한 실시예에서, 제2 블랙 매트릭스(BM2-1)는 제1 블랙 매트릭스(BM1-1) 보다 상부의 층에 배치된다. 중심 영역(CTA)과 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께 차이를 고려할 때, 제1 및 제2 블랙 매트릭스들(BM1-1, BM2-1)은 베이스 층(SUB)에 수직한 방향으로 실질적으로 유사한 위치에 배치될 수 있다.
- [0157] 도 15는 본 발명의 또 다른 실시예에서 도 8의 중심 영역에 해당하는 표시 모듈의 단면도이고, 도 16은 본 발명의 또 다른 실시예에서 도 8의 주변 영역에 해당하는 표시 모듈의 단면도이다.
- [0158] 도 15를 참조하면, 중심 영역(CTA)에 제1 블랙 매트릭스(BM1-2) 및 제1 터치 금속층(TE1-2)이 배치될 수 있다. 제1 터치 금속층(TE1-2)은 제1 상부 터치 금속층(TEU1-2) 및 제1 하부 터치 금속층(TEL1-2)을 포함할 수 있다.
- [0159] 도 15에 도시된 중심 영역(CTA)은 도 14를 참조하여 설명한 본 발명의 다른 실시예의 주변 영역(PRA)과 실질적으로 유사한 구조를 갖는다. 구체적으로, 도 15의 제1 블랙 매트릭스(BM1-2)는 도 14의 제2 블랙 매트릭스(BM2-1)와 동일한 층 상에 배치될 수 있다. 도 15의 제1 상부 터치 금속층(TEU1-2) 및 제1 하부 터치 금속층(TEL1-2) 각각은 도 14의 제2 상부 터치 금속층(TEU2-1) 및 제2 하부 터치 금속층(TEL2-1) 각각과 동일한 층상에 배치될 수 있다.
- [0160] 도 16을 참조하면, 주변 영역(PRA)에 제2 블랙 매트릭스(BM2-2) 및 제2 터치 금속층(TE2-2)이 배치될 수 있다. 제2 터치 금속층(TE2-2)은 제2 상부 터치 금속층(TEU2-2) 및 제2 하부 터치 금속층(TEL2-2)을 포함할 수 있다.
- [0161] 도 16에 도시된 주변 영역(PRA)은 도 12를 참조하여 설명한 본 발명의 일 실시예의 주변 영역(PRA)과 실질적으로 유사한 구조를 갖는다. 구체적으로, 도 16의 제2 블랙 매트릭스(BM2-2)는 도 12의 제2 블랙 매트릭스(BM2)와 동일한 층 상에 배치될 수 있다. 도 16의 제2 상부 터치 금속층(TEU2-2) 및 제2 하부 터치 금속층(TEL2-2) 각각은 도 12의 제2 상부 터치 금속층(TEU2) 및 제2 하부 터치 금속층(TEL2) 각각과 동일한 층상에 배치될 수 있다.
- [0162] 도 15 및 도 16을 참조하여 설명한 실시예에서, 제2 블랙 매트릭스(BM2-2)는 제1 블랙 매트릭스(BM1-2) 보다 상부의 층에 배치된다. 중심 영역(CTA)과 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께 차이를 고려할 때, 제1 및 제2 블랙 매트릭스들(BM1-2, BM2-2)은 베이스 층(SUB)에 수직한 방향으로 실질적으로 유사한 위치에 배치될 수 있다.
- [0163] 도 17은 본 발명의 다른 실시예에 따른 표시 모듈을 도시한 평면도이고, 도 18은 도 17의 I-I'선을 따라 절단한 단면도이다.
- [0164] 도 17 및 도 18에 도시된 표시 모듈(DM1)은 도 8 내지 도 10을 참조하여 설명한 표시 모듈(DM)과 비교하여 주변

영역(PRA)이 제1 주변 영역(PRA1) 및 제2 주변 영역(PRA2)을 포함하고 제1 주변 영역(PRA1) 및 제2 주변 영역(PRA2)의 구조가 상이한데 차이가 있다.

- [0165] 도 17 및 도 18을 참조하면, 표시 모듈(DM1)에는 표시 영역(DM-DA1) 및 비표시 영역(DM-NDA)이 정의될 수 있다.
- [0166] 표시 영역(DM-DA1)에는 중심 영역(CTA) 및 주변 영역(PRA)이 정의될 수 있다. 주변 영역(PRA)은 중심 영역(CTA)의 외곽에 정의될 수 있다. 주변 영역(PRA)은 제1 주변 영역(PRA1) 및 제2 주변 영역(PRA2)을 포함할 수 있다. 제2 주변 영역(PRA2)은 제1 주변 영역(PRA1)의 외곽에 정의될 수 있다.
- [0167] 본 발명의 실시예에서, 평면상에서 주변 영역(PRA)은 중심 영역(CTA)을 둘러싸는 영역이고, 제2 주변 영역(PRA2)은 제1 주변 영역(PRA1)을 둘러싸는 영역인 것으로 도시되었다.
- [0168] 다만, 이에 제한되는 것은 아니고, 다른 실시예에서 주변 영역(PRA)은 중심 영역(CTA)을 둘러싸지 않고, 중심 영역(CTA)의 외곽에 정의될 수도 있고, 제2 주변 영역(PRA2)은 제1 주변 영역(PRA1)의 외곽에 정의될 수 있다.
- [0169] 제1 봉지 유기막(OL1)은 중심 영역(CTA)에서 제3 두께(T3)를 가질 수 있다. 제1 봉지 유기막(OL1)은 제1 주변 영역(PRA1)에서 제3 두께(T3) 보다 작은 제4 두께(T4)를 가질 수 있다. 제1 봉지 유기막(OL1)은 제2 주변 영역(PRA2)에서 제4 두께(T4) 보다 작은 제5 두께(T5)를 가질 수 있다. 주변 영역(PRA)에서 제1 봉지 유기막(OL1)의 두께는 일정한 값이 아니고 위치에 따라 다를 수 있으나, 제1 주변 영역(PRA1)에서 제1 봉지 유기막(OL1)의 평균 두께는 제2 두께(T2)일 수 있다.
- [0170] 블랙 매트릭스(BM0)는 제1 블랙 매트릭스(BM1), 제2 블랙 매트릭스(BM2), 및 제3 블랙 매트릭스(BM3)를 포함할 수 있다. 블랙 매트릭스(BM0)는 표시되는 영상의 색감을 향상시키고, 외광을 흡수하여 외광의 반사를 방지하는 역할을 한다.
- [0171] 제1 블랙 매트릭스(BM1)는 중심 영역(CTA)에 배치되고, 제2 블랙 매트릭스(BM2)는 제1 주변 영역(PRA1)에 배치되고, 제3 블랙 매트릭스(BM3)는 제2 주변 영역(PRA2)에 배치될 수 있다. 블랙 매트릭스(BM1, BM2, BM3)를 이루는 물질에 대해서는 도 9를 참조한 설명에 따른다.
- [0172] 터치 전극층(TML)은 제1 터치 전극층(TE11), 제2 터치 전극층(TE22), 및 제3 터치 전극층(TE33)을 포함할 수 있다.
- [0173] 제1 터치 전극층(TE11)은 중심 영역(CTA)에 배치될 수 있다. 제1 터치 전극층(TE11)은 제1 하부 터치 전극층(TEL11) 및 제1 상부 터치 전극층(TEU11)을 포함할 수 있다. 제1 상부 터치 전극층(TEU11)은 제1 하부 터치 전극층(TEL11) 상에 배치될 수 있다.
- [0174] 제2 터치 전극층(TE22)은 제1 주변 영역(PRA1)에 배치될 수 있다. 제2 터치 전극층(TE22)은 제2 하부 터치 전극층(TEL22) 및 제2 상부 터치 전극층(TEU22)을 포함할 수 있다. 제2 상부 터치 전극층(TEU22)은 제2 하부 터치 전극층(TEL22) 상에 배치될 수 있다.
- [0175] 제3 터치 전극층(TE33)은 제2 주변 영역(PRA2)에 배치될 수 있다. 제3 터치 전극층(TE33)은 제3 하부 터치 전극층(TEL33) 및 제3 상부 터치 전극층(TEU33)을 포함할 수 있다. 제3 상부 터치 전극층(TEU33)은 제3 하부 터치 전극층(TEL33) 상에 배치될 수 있다.
- [0176] 제1 블랙 매트릭스(BM11)은 제1 하부 터치 전극층(TEL11) 및 제1 상부 터치 전극층(TEU11) 하부에 배치될 수 있다. 제2 블랙 매트릭스(BM22)는 제2 하부 터치 전극층(TEL22) 및 제2 상부 터치 전극층(TEU22) 사이에 배치될 수 있다. 제2 블랙 매트릭스(BM22)은 제2 상부 터치 전극층(TEU22)에 접촉할 수 있다. 제3 블랙 매트릭스(BM33)는 제3 하부 터치 전극층(TEL33) 및 제3 상부 터치 전극층(TEU33) 상에 배치될 수 있다.
- [0177] 표시 모듈(DM1)은 제1 내지 제8 절연층들(201~208)을 포함할 수 있다.
- [0178] 제1 내지 제3 절연층들(201~203)은 중심 영역(CTA)에 배치된다. 제1 절연층(201)은 중심 영역(CTA)에서 제1 블랙 매트릭스(BM11)의 상부에 배치되어 제1 블랙 매트릭스(BM11)를 커버한다. 제2 절연층(202)은 제1 하부 터치 전극층(TEL11) 및 제1 상부 터치 전극층(TEU11) 사이에 배치된다.
- [0179] 제4 및 제5 절연층들(204, 205)은 제1 주변 영역(PRA1)에 배치된다. 제4 절연층(204)은 제2 하부 터치 전극층(TEL22)과 제2 블랙 매트릭스(BM22) 사이에 배치된다. 제5 절연층(205)은 제2 블랙 매트릭스(BM22) 및 제2 상부 터치 전극층(TEU22) 상에 배치된다.

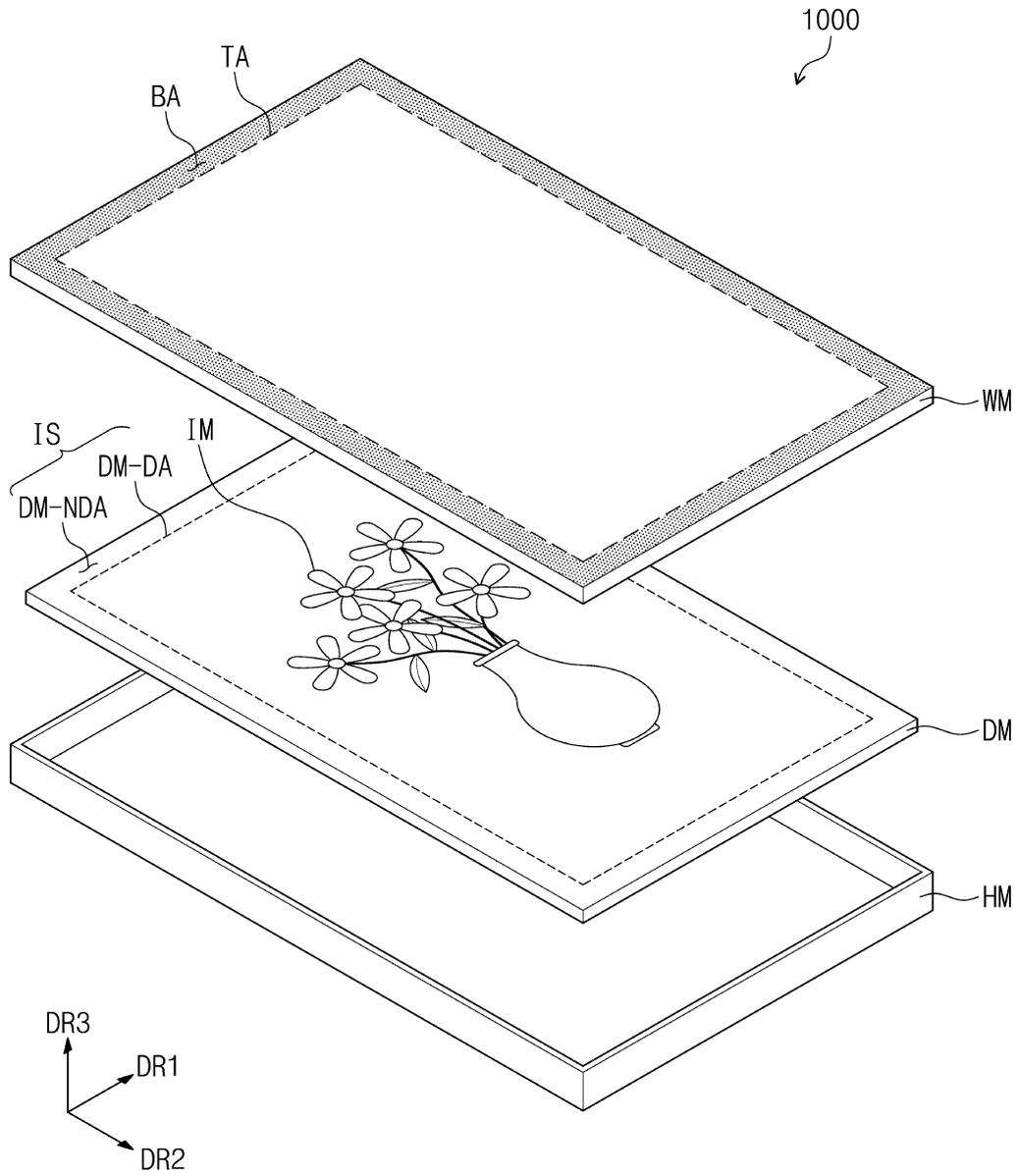
- [0180] 제6 내지 제8 절연층들(206~208)은 제2 주변 영역(PRA2)에 배치된다. 제6 절연층(206)은 제3 하부 터치 전극층(TEL33)과 제3 상부 터치 전극층(TEU33) 사이에 배치된다. 제7 절연층(207)은 제3 상부 터치 전극층(TEU33)과 제3 블랙 매트릭스(BM33) 사이에 배치된다. 제8 절연층(208)은 제3 블랙 매트릭스(BM33) 상에 배치된다.
- [0181] 제1 내지 제8 절연층들(201~208) 각각은 유기 단일막, 무기 단일막, 또는 유기막 및 무기막을 포함하는 다층 구조를 가질 수 있다. 제1 내지 제8 절연층들(201~208) 중 적어도 일부는 서로 다른 층 구조를 가질 수 있다.
- [0182] 도 17 및 도 18을 참조하여 설명한 표시 모듈(DM-1)에 의하면, 중심 영역(CTA), 제1 주변 영역(PRA1), 및 제2 주변 영역(PRA2)에서 제1 내지 제3 블랙 매트릭스들(BM11, BM22, BM33)의 위치를 다르게 설정함으로써, 제1 내지 제3 블랙 매트릭스들(BM11, BM22, BM33)은 베이스 층(SUB)에 수직인 방향으로 실질적으로 유사한 위치에 배치될 수 있다.
- [0183] 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.
- [0184] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

부호의 설명

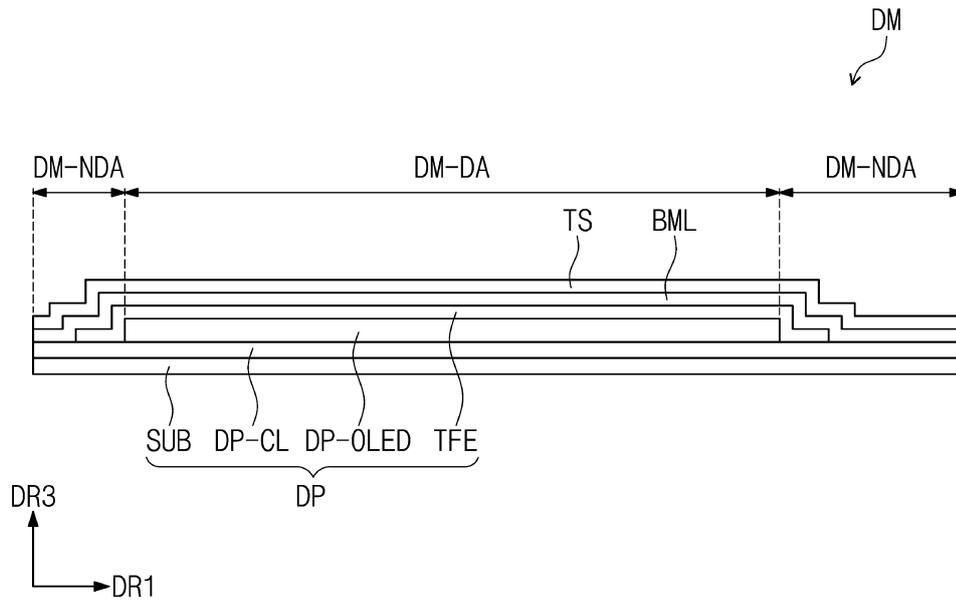
- [0186] SUB: 베이스 층 DP-CL: 회로 소자층
 DP-OLED: 표시 소자층 TFE: 봉지층
 CFL: 컬러 필터층 BM: 블랙 매트릭스
 CF: 컬러 필터 DP: 표시 패널
 DM: 표시 모듈 1000: 표시 장치

도면

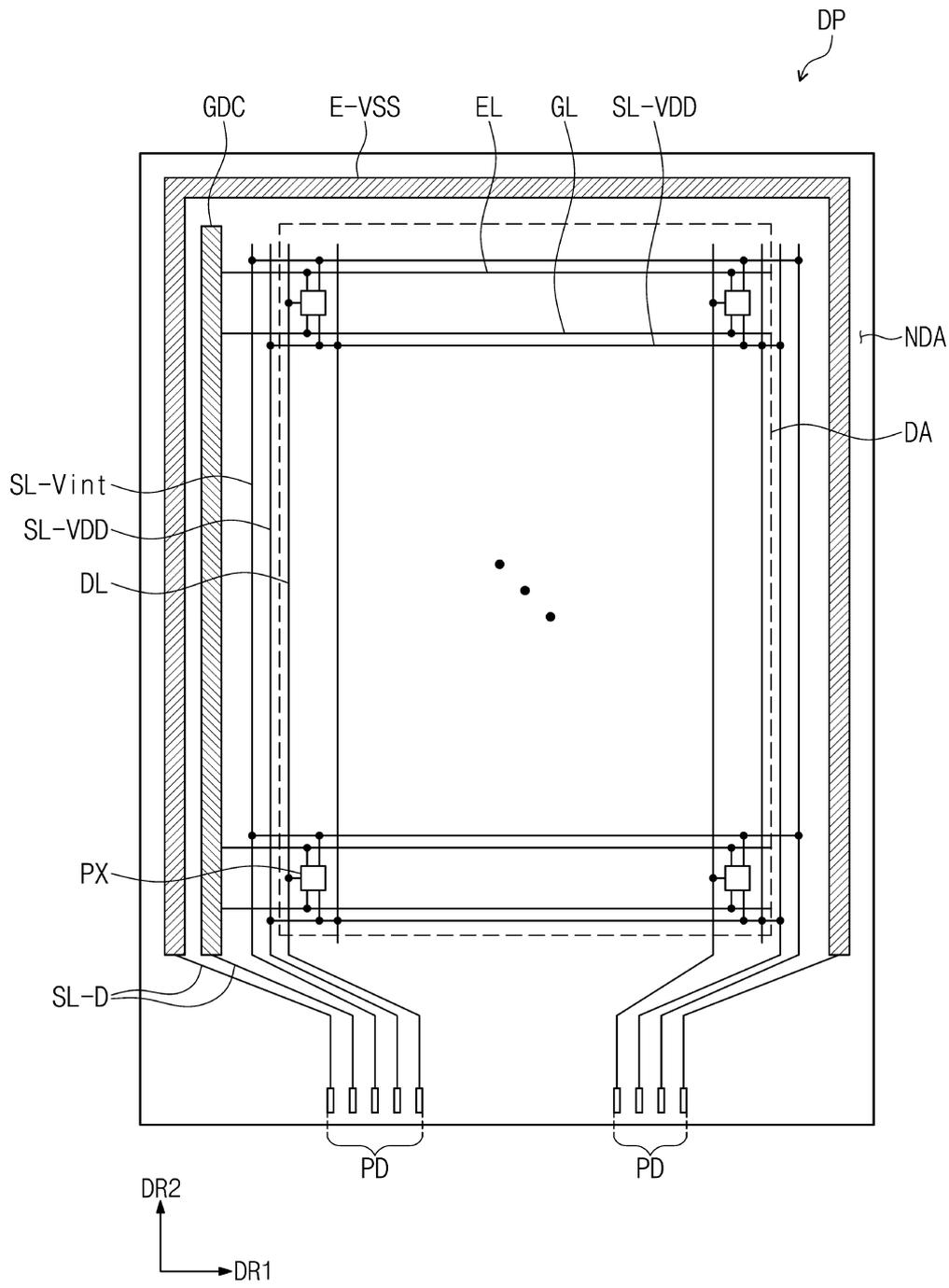
도면1



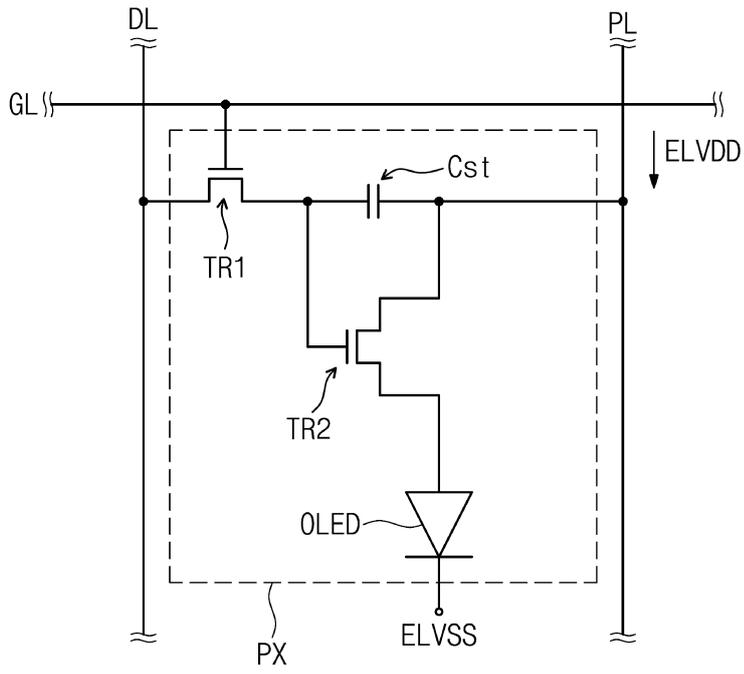
도면2



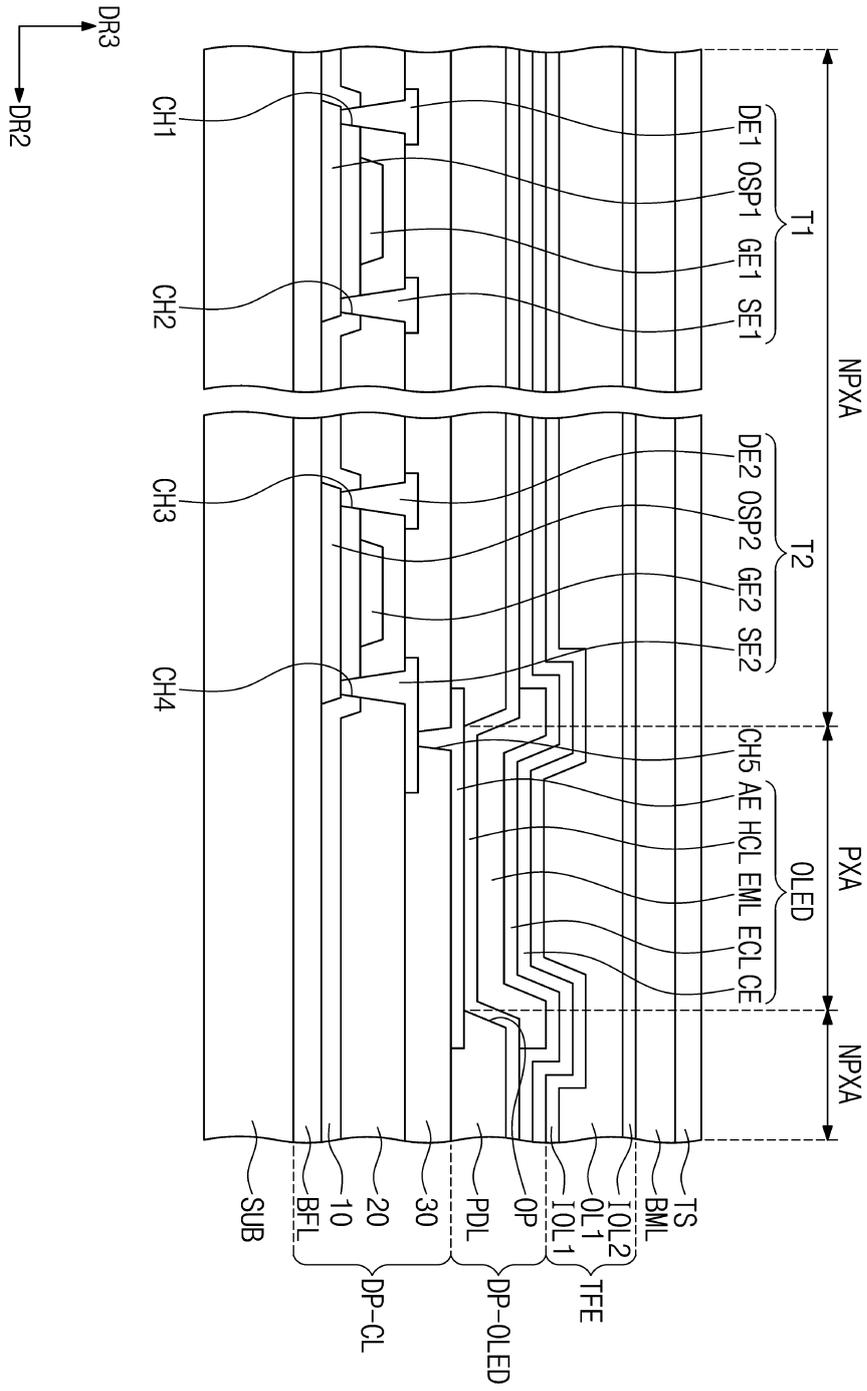
도면3



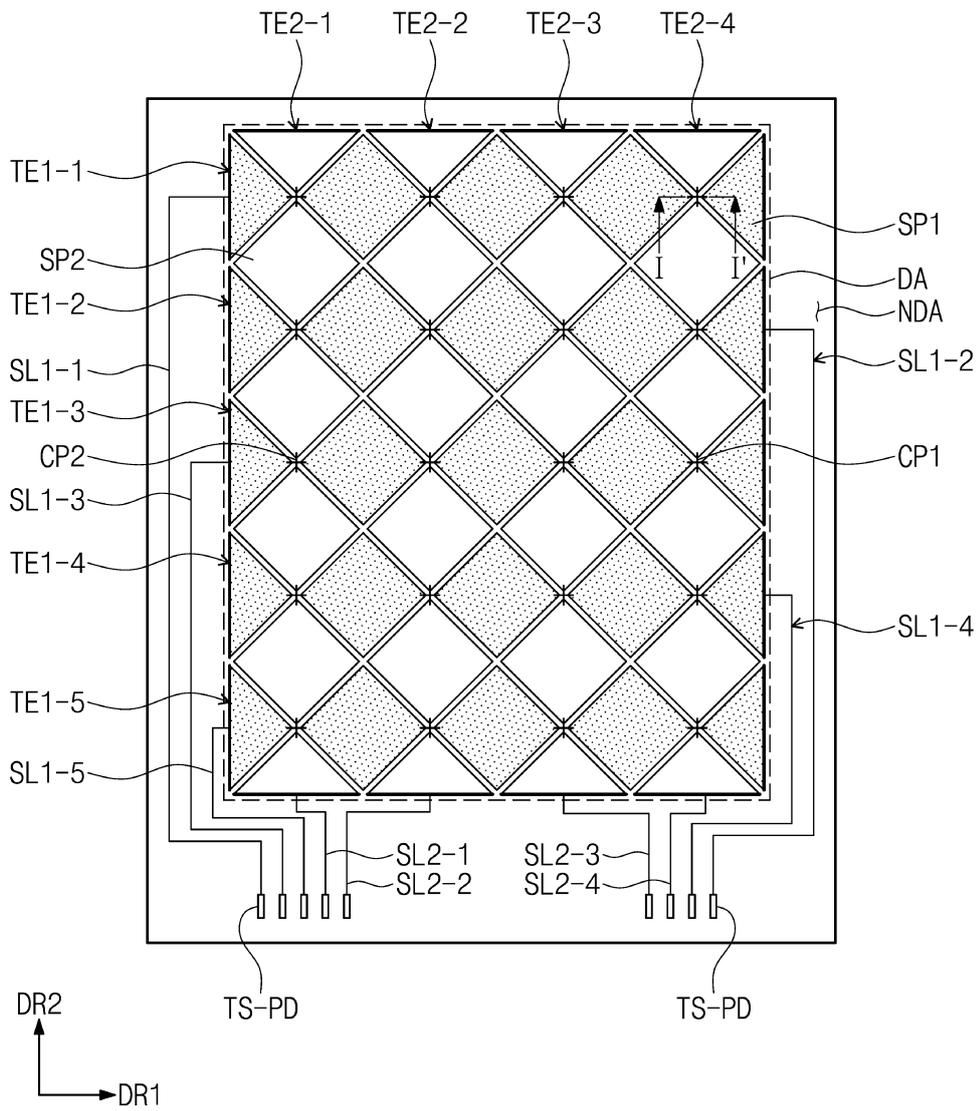
도면4



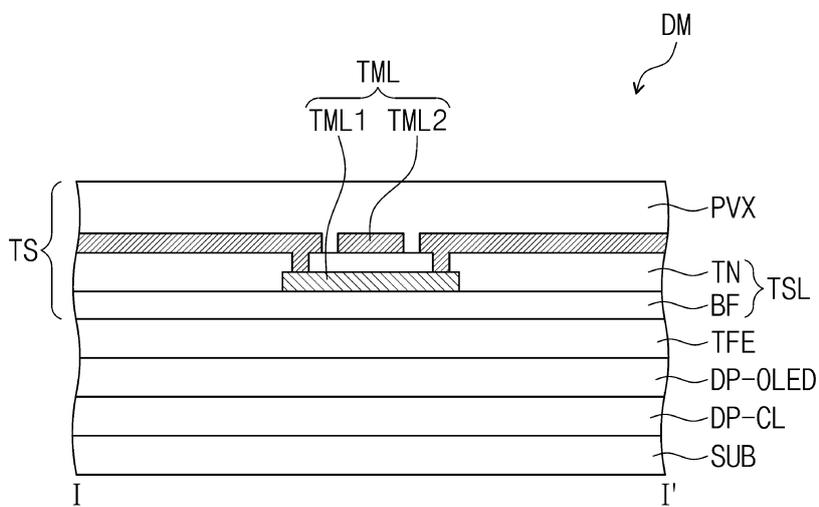
도면5



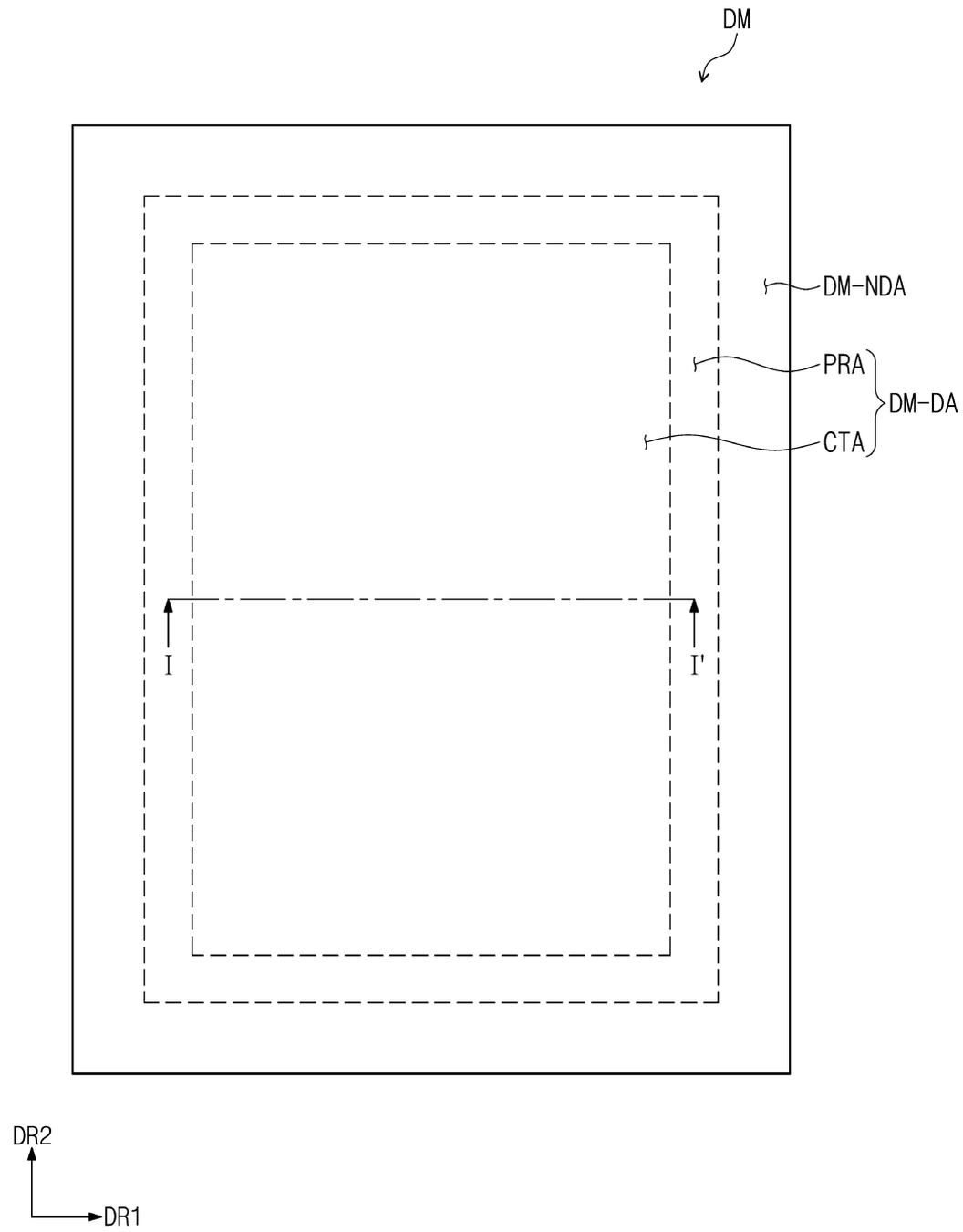
도면6



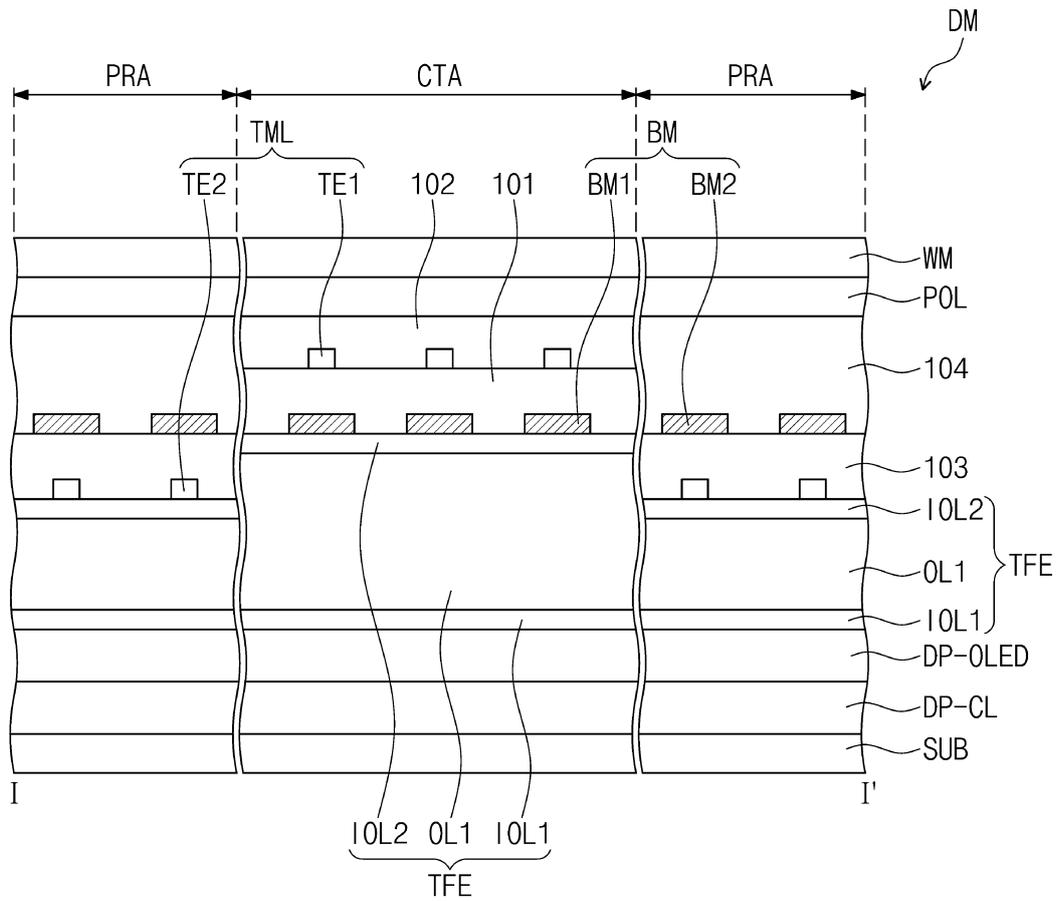
도면7



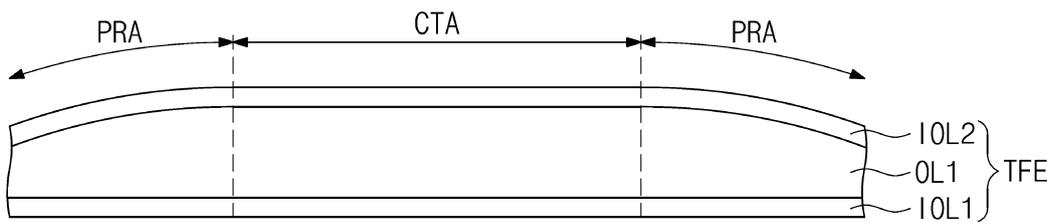
도면8



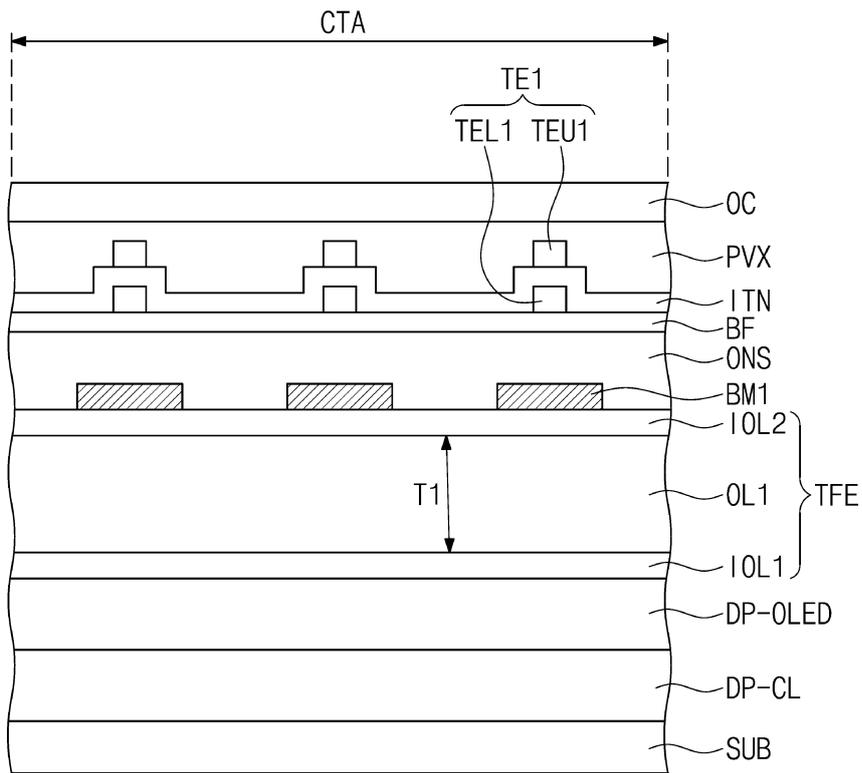
도면9



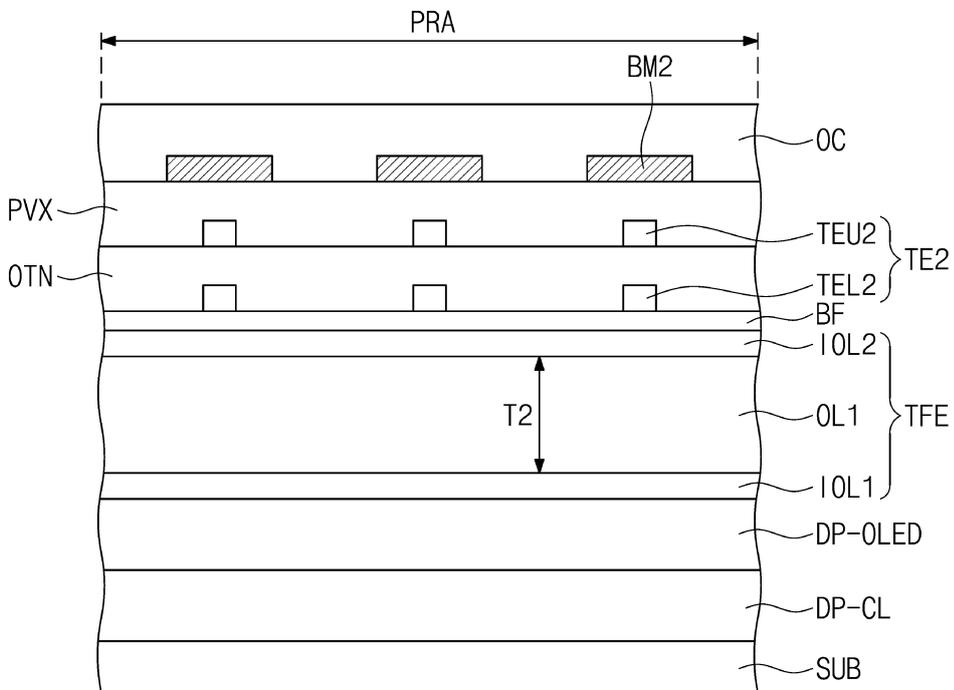
도면10



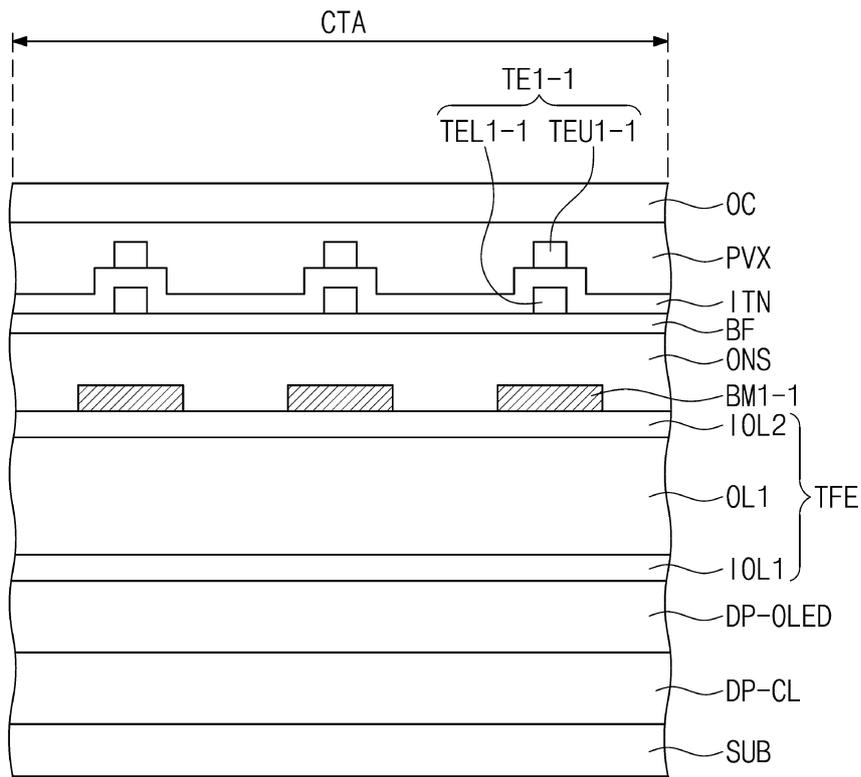
도면11



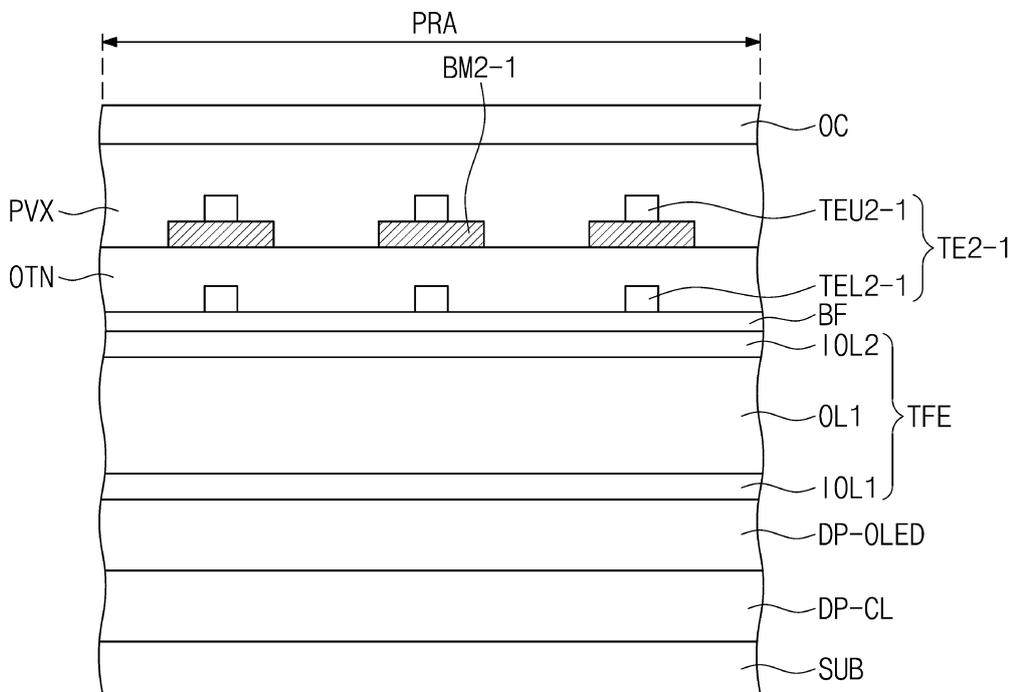
도면12



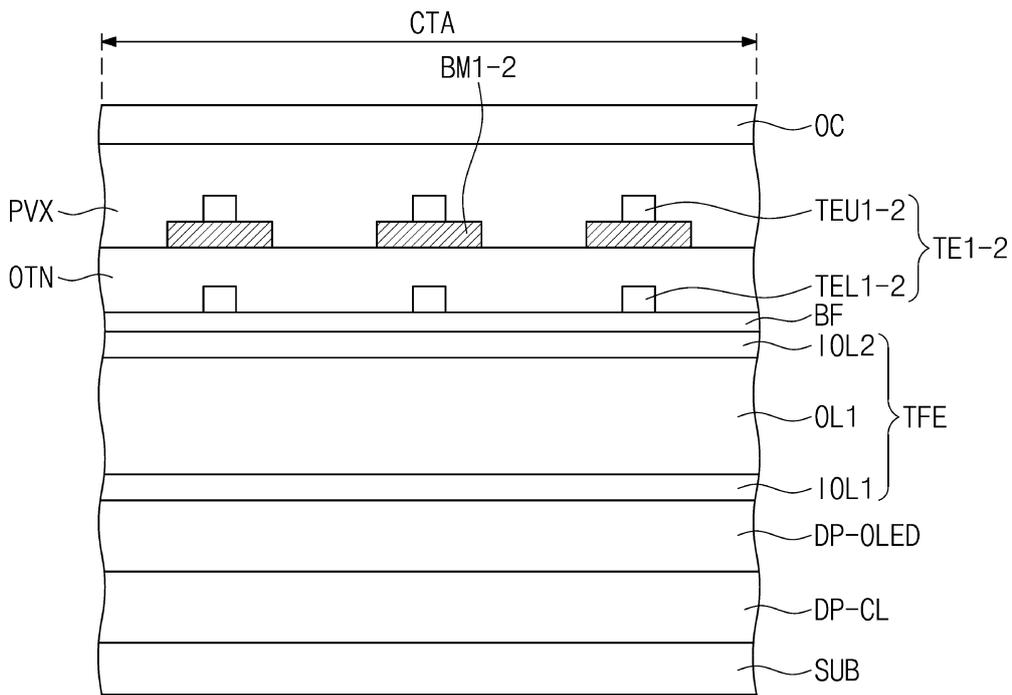
도면13



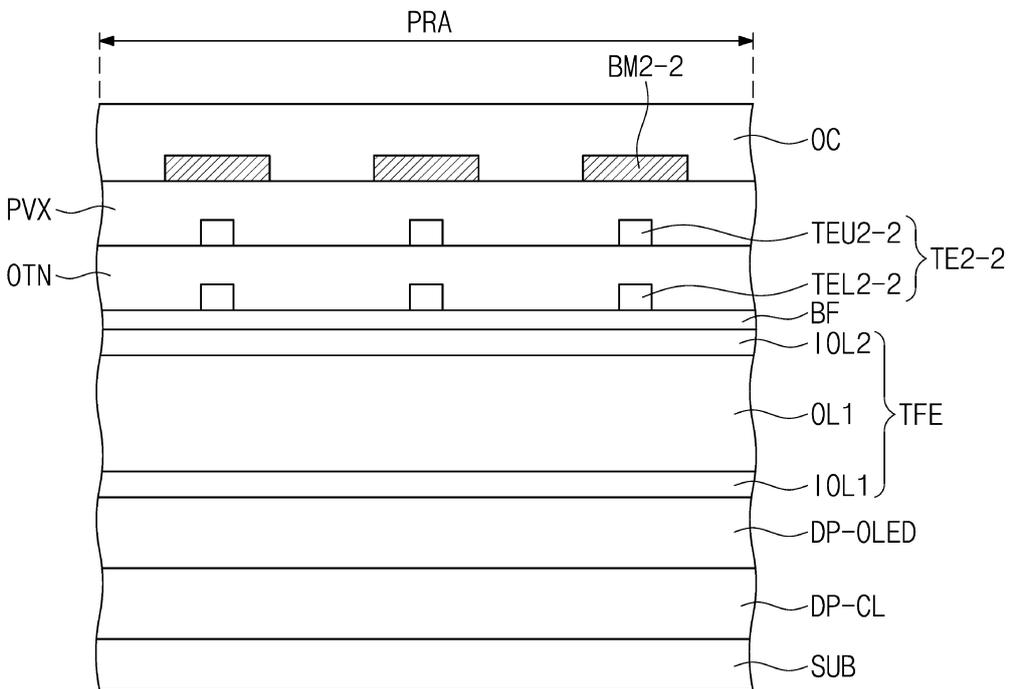
도면14



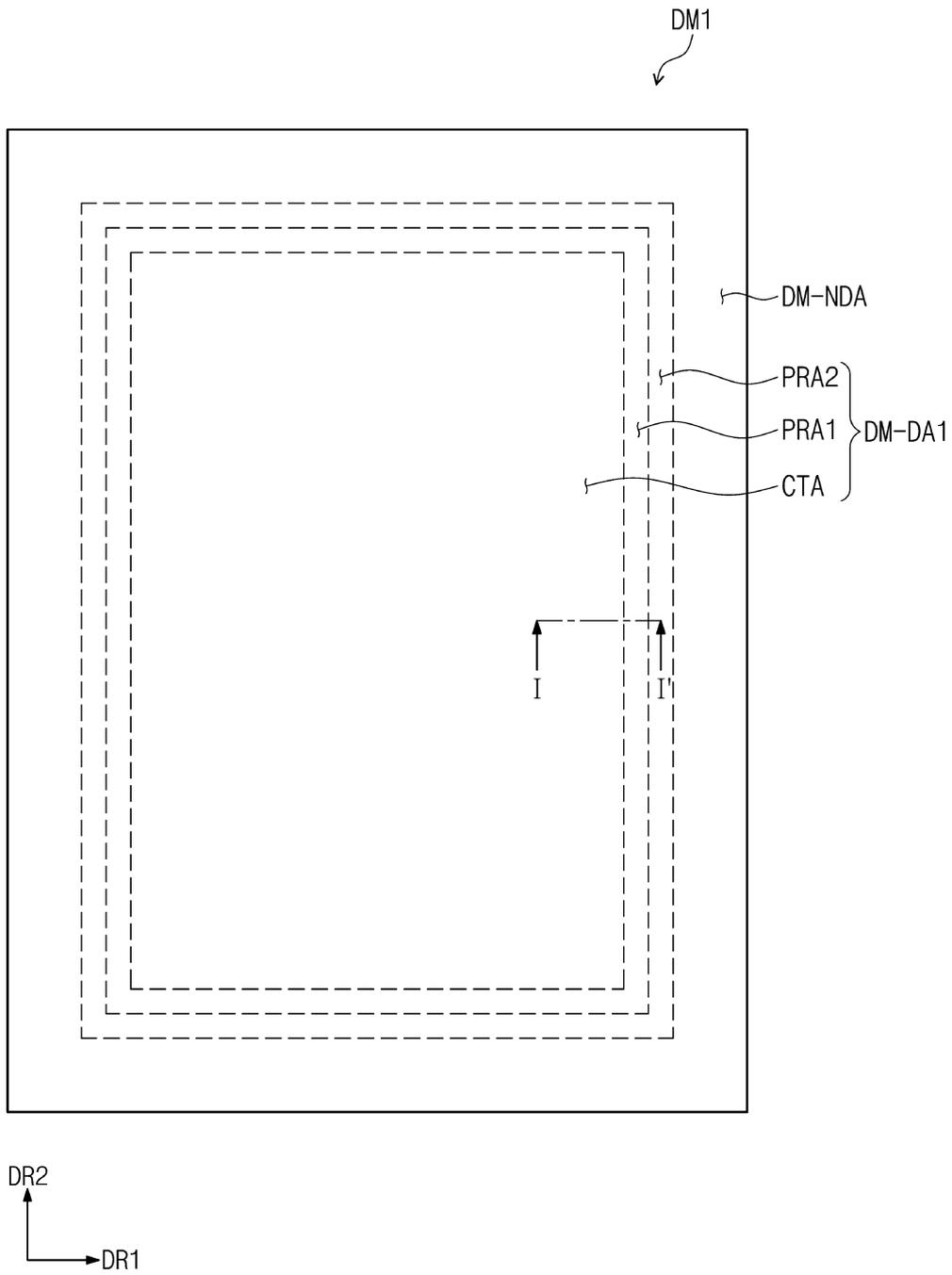
도면15



도면16



도면17



도면18

