



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201711111 A

(43) 公開日：中華民國 106 (2017) 年 03 月 16 日

(21) 申請案號：104129480

(22) 申請日：中華民國 104 (2015) 年 09 月 07 日

(51) Int. Cl. :

*H01L21/60 (2006.01)**H01L23/48 (2006.01)*

(71) 申請人：矽品精密工業股份有限公司 (中華民國) SILICONWARE PRECISION INDUSTRIES CO., LTD. (TW)

臺中市潭子區大豐路 3 段 123 號

(72) 發明人：潘嘉偉 PAN, JIA WEI (TW)；高迺濤 KAO, NAI HAO (TW)；張宏達 CHANG, HONG DA (TW)；姜亦震 JIANG, YIH JENN (TW)；江東昇 JIANG, DON SON (TW)

(74) 代理人：陳昭誠

申請實體審查：有 申請專利範圍項數：13 項 圖式數：3 共 18 頁

(54) 名稱

基板結構

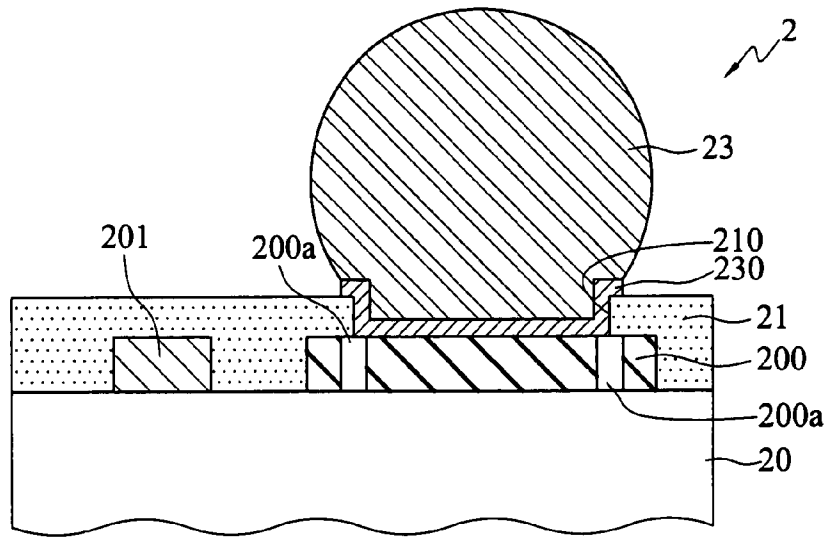
SUBSTRATE STRUCTURE

(57) 摘要

一種基板結構，係包括：一基板本體、以及設於該基板本體上之電性接觸墊，且該電性接觸墊具有至少一鏤空部，以令該基板本體之部分表面外露於該鏤空部，使該電性接觸墊之剛性變小，故當該基板結構受力時，該電性接觸墊所產生相抗衡的力矩大幅減小，以避免該基板本體破裂的問題。

Provided is a substrate structure, comprising: a substrate body and an electrical connecting pad disposed on the substrate, wherein the electrical connecting pad has at least a hollow portion for exposing parts of the substrate body therefrom, thereby reducing rigidity of the connecting pad and thus the resistance torque generated by the force of the substrate structure to prevent substrate breakage.

指定代表圖：



符號簡單說明：

2 . . . 基板結構

20 . . . 基板本體

200 . . . 電性接觸墊

200a . . . 鏤空部

201 . . . 導電跡線

21 . . . 絕緣保護層

210 . . . 開孔

23 . . . 導電元件

230 . . . 凸塊底下金屬層

第2圖

發明摘要

※ 申請案號：104129480

※ 申請日：104.9.07

※ I P C 分類：

H01L 21/60 (2006.01)

H01L 23/48 (2006.01)

【發明名稱】(中文/英文)

基板結構

SUBSTRATE STRUCTURE

【中文】

一種基板結構，係包括：一基板本體、以及設於該基板本體上之電性接觸墊，且該電性接觸墊具有至少一鏤空部，以令該基板本體之部分表面外露於該鏤空部，使該電性接觸墊之剛性變小，故當該基板結構受力時，該電性接觸墊所產生相抗衡的力矩大幅減小，以避免該基板本體破裂的問題。

【英文】

Provided is a substrate structure, comprising: a substrate body and an electrical connecting pad disposed on the substrate, wherein the electrical connecting pad has at least a hollow portion for exposing parts of the substrate body therefrom, thereby reducing rigidity of the connecting pad and thus the resistance torque generated by the force of the substrate structure to prevent substrate breakage.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

- 2 基板結構
- 20 基板本體
- 200 電性接觸墊
- 200a 鏤空部
- 201 導電跡線
- 21 絕緣保護層
- 210 開孔
- 23 導電元件
- 230 凸塊底下金屬層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

基板結構

SUBSTRATE STRUCTURE

【技術領域】

本發明係有關一種基板結構，尤指一種具有改良之電性接觸墊的基板結構。

【先前技術】

隨著半導體封裝技術的演進，半導體裝置 (Semiconductor device) 已開發出不同的封裝型態。其中，球柵陣列式 (Ball grid array, BGA)，例如 PBGA、EBGA、FCBGA 等，為一種先進的半導體封裝技術，其特點在於採用一封裝基板來安置半導體元件，並於該封裝基板背面植置多數個成柵狀陣列排列之錫球 (Solder ball)，使相同單位面積之承載件上可容納更多輸入/輸出連接端 (I/O connection) 以符合高度集積化 (Integration) 之半導體晶片之需求，並藉該些錫球將整個封裝單元焊結並電性連接至外部電子裝置。

再者，為了符合半導體封裝件輕薄短小、多功能、高速度及高頻化的開發方向，半導體晶片已朝向細線路及小孔徑發展。

第 1 圖係為習知半導體晶片 1 之剖視示意圖。如第 1 圖所示，提供一具有複數電性接觸墊 100 與導電跡線 101

之本體 10，該本體 10 係具有一基底 10a 及設於該基底 10a 上之一線路結構 10b，且該電性接觸墊 100 與導電跡線 101 設於該線路結構 10b 上。接著，形成一絕緣保護層 11 於該晶片本體 10 上，再於該絕緣保護層 11 上形成複數開孔 110，使各該電性接觸墊 100 對應外露於各該開孔 110。之後，藉由凸塊底下金屬層 130 形成複數如鉚球之導電元件 13 於該電性接觸墊 100 上，使該導電元件 13 電性連接該電性接觸墊 100，以完成習知覆晶封裝(Flip Chip Package)用之半導體晶片 1。

於封裝製程中，該半導體晶片 1 係藉由回鉚該些導電元件 13 以結合至封裝基板（圖略）上，此時，該半導體晶片 1 需承受外力，例如，回鉚爐會對該半導體晶片 1 之內部產生熱應力。

惟，當該半導體晶片 1 之內部產生熱應力時，該電性接觸墊 100 因其形狀為實心圓片（如第 1'圖所示）而具有極強的剛性，故該電性接觸墊 100 會對該熱應力產生相抗衡的力矩，特別在該電性接觸墊 100 之邊緣處所產生的相抗衡的力矩最大，造成位於該電性接觸墊 100 之邊緣處附近的線路結構 10b 因承受過大應力而碎裂(Crack)，如第 1 圖所示之碎裂處 K。

因此，如何克服上述習知技術的問題，實已成目前亟欲解決的問題。

【發明內容】

鑑於上述習知技術之種種缺失，本發明提供一種基板

結構，係包括：基板本體；以及電性接觸墊，係設於該基板本體上且具有至少一鏤空部，以令該基板本體之部分表面外露於該鏤空部。

前述之基板結構中，該基板本體係為線路結構。

前述之基板結構中，該基板本體包含有基底及設於該基底上之線路結構，且該電性接觸墊設於該線路結構上。

前述之基板結構中，該基板本體上復具有至少一電性連接該電性接觸墊之導電跡線。

前述之基板結構中，該電性接觸墊之上視平面形狀係為圓形或多邊形。

前述之基板結構中，該鏤空部係位於該電性接觸墊之邊緣。

前述之基板結構中，且該鏤空部之側面形狀對應該電性接觸墊之側面形狀。例如，該鏤空部之外側面係平行該電性接觸墊之側面；或者，該鏤空部之平面形狀係為具缺口之環狀或至少二間隔之扇形；亦或，該電性接觸墊之上視平面形狀係為圓形或多邊形。

前述之基板結構中，復包括絕緣保護層，係設於該基板本體上，且該絕緣保護層具有開孔，使該電性接觸墊外露於該開孔。

前述之基板結構中，復包括設於該電性接觸墊上之導電元件。

前述之基板結構中，復包括設於該電性接觸墊上之凸塊底下金屬層。

由上可知，本發明之基板結構，藉由該鏤空部之設計，使該電性接觸墊之剛性變小，故相較於習知技術，當該基板結構受力時，該電性接觸墊不會因剛性過強而產生過大的相抗衡之力矩於該基板本體上，故能避免該基板本體破裂的問題。

【圖式簡單說明】

第 1 圖係為習知半導體晶片的剖視示意圖；

第 1'圖係為習知電性接觸墊之上視平面圖；

第 2 圖係為本發明之基板結構之剖視示意圖；

第 2'圖係為第 2 圖之另一實施例之剖視示意圖；

第 2A 至 2I 圖係為本發明之基板結構之電性接觸墊之第一實施例之各種態樣之上視平面圖；以及

第 3A 至 3C 圖係為本發明之基板結構之電性接觸墊之第二實施例之各種態樣之上視平面圖。

【實施方式】

以下藉由特定的具體實施例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點及功效。

須知，本說明書所附圖式所繪示之結構、比例、大小等，均僅用以配合說明書所揭示之內容，以供熟悉此技藝之人士之瞭解與閱讀，並非用以限定本發明可實施之限定條件，故不具技術上之實質意義，任何結構之修飾、比例關係之改變或大小之調整，在不影響本發明所能產生之功效及所能達成之目的下，均應仍落在本發明所揭示之技術

內容得能涵蓋之範圍內。同時，本說明書中所引用之如“上”及“一”等之用語，亦僅為便於敘述之明瞭，而非用以限定本發明可實施之範圍，其相對關係之改變或調整，在無實質變更技術內容下，當亦視為本發明可實施之範疇。

第 2 圖係為本發明之基板結構 2 之剖視示意圖。如第 2 圖所示，該基板結構 2 係包括：一基板本體 20、設於該基板本體 20 上之複數電性接觸墊 200、複數導電跡線 201 以及一絕緣保護層 21。

所述之基板本體 20 係包含有線路結構，例如為線路板，其具有複數介電層及複數線路層，且該電性接觸墊 200 與該導電跡線 201 係設於最外層之介電層上並電性連接該線路層。

於另一實施例中，如第 2' 圖所示，該基板本體 20' 係包含有一基底 20a 及設於該基底 20a 上之一線路結構 20b，且該電性接觸墊 200 設於該線路結構 20b 上。例如，該基底 20a 為半導體基材，如晶圓、晶片、具有矽穿孔（Through-Silicon Via，簡稱 TSV）之中介板等，且該線路結構 20b 具有複數介電層（圖略）及複數線路重佈層（redistribution layer，簡稱 RDL）（圖略），且該電性接觸墊 200 與該導電跡線 201 係設於最外層之介電層上並電性連接該線路重佈層、或者該電性接觸墊 200 與該導電跡線 201 係作為線路重佈層之一部分。

所述之電性接觸墊 200 係電性連接該導電跡線 201，且該電性接觸墊 200 具有至少一鏤空部 200a，以令該基板

本體 20（或該線路結構 20b）之部分表面外露於該鏤空部 200a。

於本實施例中，該鏤空部 200a 係位於該電性接觸墊 200 之邊緣，但並未連通該電性接觸墊 200 之側面 R（如第 2A 圖所示）。

再者，該鏤空部 200a 的成型方法係為蝕刻或雷射該電性接觸墊 200；或者，可直接電鍍或塗佈形成具有該鏤空部 200a 之電性接觸墊 200。

另外，由於各該電性接觸墊 200 與導電跡線 201 之周圍及其上之結構均相同，故於圖式中僅繪示單一電性接觸墊 200 與導電跡線 201 以作說明，特此述明。

所述之絕緣保護層 21 係具有對應外露該電性接觸墊 200 之開孔 210。例如，該絕緣保護層 21 之材質係為防銲材或介電材，例如聚亞醯胺（Polyimide，簡稱 PI）、苯並環丁烯（Benzocyclobutene，簡稱 BCB）或聚對二唑苯（Polybenzoxazole，簡稱 PBO）。

另外，所述之基板結構 2 復包括設於該開孔 210 中之導電元件 23，其電性連接該電性接觸墊 200。

於本實施例中，該導電元件 23 係為銲球、金屬塊等，使該基板結構 2 藉由該些導電元件 23 結合其它電子元件（圖略），例如，半導體晶圓、晶片、具有矽穿孔之中介板、或線路板。

再者，於該導電元件 23 之底下可先形成一凸塊底下金屬層（Under Bump Metallurgy，簡稱 UBM）230，使該導電

元件 23 更牢固地結合於該電性接觸墊 200 上。

本發明之基板結構 2 係藉由形成該鏤空部 200a 於該電性接觸墊 200 上，使該電性接觸墊 200 之剛性變小，當該基板結構 2 受力時，特別是受熱壓力而發生翹曲時，該電性接觸墊 200 不會因剛性過強而產生過大的相抗衡之力矩於該基板本體 20,20' 上，故能避免該基板本體 20,20' 之線路層或 RDL 斷裂的問題。

再者，該鏤空部 200a 之面積越大，則該電性接觸墊 200 之應力改善的效果越好，即該電性接觸墊 200 具有較佳的彈性與柔軟性。如第 2A 至 2H 圖所示，當該電性接觸墊 200 之上視平面形狀為圓形時，該鏤空部 200a 之側面形狀（即弧狀）對應該電性接觸墊 200 之側面形狀（即弧狀），以令該鏤空部 200a 之平面形狀形成如至少二間隔之扇形或類似扇形，且較佳地，該鏤空部 200a 之外側面 S 平行該電性接觸墊 200 之側面 R，藉以得到最大面積之鏤空部 200a。

較佳地，相較於習知電性接觸墊，第 2E 圖所示之鏤空部 200a 之面積較大，致使其所產生的力矩較小，約僅習知電性接觸墊所產生之力矩的 92%。

又，該鏤空部 200a 之平面形狀亦可形成具缺口之環形，如第 2I 圖所示，其所產生之力矩亦約僅習知電性接觸墊所產生之力矩的 92%。

另外，該電性接觸墊 300 之上視平面形狀可為其它幾何形狀，如第 3A 至 3C 圖所示之多邊形，且該鏤空部 200a

之側面形狀（即平直狀）對應該電性接觸墊 200 之側面形狀（即平直狀），以得到最大面積之鏤空部 300a。

因此，有關該電性接觸墊與鏤空部之形狀態樣繁多，並不限於上述。

綜上所述，本發明之基板結構，主要藉由在該電性接觸墊上形成鏤空部，且該鏤空部之側面形狀對應該電性接觸墊之側面形狀，以減小該電性接觸墊之剛性，故於該基板結構受力時，該電性接觸墊所產生相抗衡的力矩大幅減小，因而該基板本體不會發生碎裂的問題。

上述實施例係用以例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修改。因此本發明之權利保護範圍，應如後述之申請專利範圍所列。

【符號說明】

1	半導體晶片
10	本體
10a,20a	基底
10b,20b	線路結構
100,200,300	電性接觸墊
101,201	導電跡線
11,21	絕緣保護層
110,210	開孔
13,23	導電元件

130,230	凸塊底下金屬層
2	基板結構
20,20'	基板本體
200a,300a	鏤空部
K	碎裂處
R	側面
S	外側面

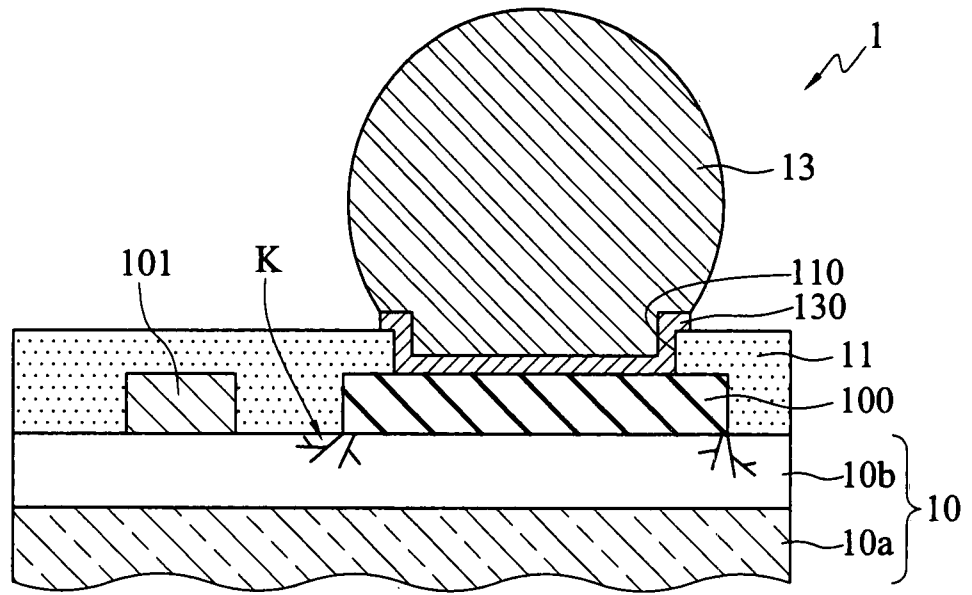
申請專利範圍

1. 一種基板結構，係包括：
 - 一基板本體；以及
 - 複數電性接觸墊，係設於該基板本體上且具有至少一鏤空部，以令該基板本體之部分表面外露於該鏤空部。
2. 如申請專利範圍第 1 項所述之基板結構，其中，該基板本體係為線路結構。
3. 如申請專利範圍第 1 項所述之基板結構，其中，該基板本體包含有基底及設於該基底上之線路結構，且該電性接觸墊設於該線路結構上。
4. 如申請專利範圍第 1 項所述之基板結構，其中，該基板本體上復具有至少一電性連接該電性接觸墊之導電跡線。
5. 如申請專利範圍第 1 項所述之基板結構，其中，該電性接觸墊之上視平面形狀係為圓形或多邊形。
6. 如申請專利範圍第 1 項所述之基板結構，其中，該鏤空部係位於該電性接觸墊之邊緣。
7. 如申請專利範圍第 1 項所述之基板結構，其中，該鏤空部之側面形狀對應該電性接觸墊之側面形狀。
8. 如申請專利範圍第 7 項所述之基板結構，其中，該鏤空部之外側面係平行該電性接觸墊之側面。
9. 如申請專利範圍第 7 項所述之基板結構，其中，該鏤空部之平面形狀係為具缺口之環狀或至少二間隔之扇

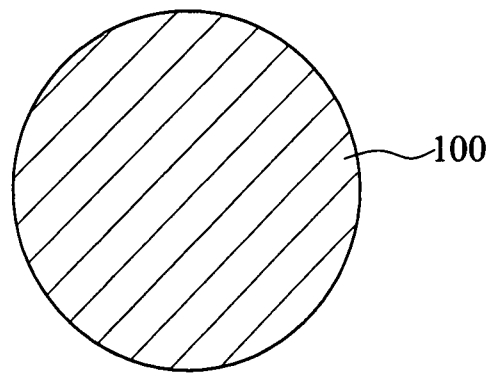
形。

10. 如申請專利範圍第 7 項所述之基板結構，其中，該電性接觸墊之上視平面形狀係為圓形或多邊形。
11. 如申請專利範圍第 1 項所述之基板結構，復包括絕緣保護層，係設於該基板本體上，且該絕緣保護層具有開孔，使該電性接觸墊外露於該開孔。
12. 如申請專利範圍第 1 項所述之基板結構，復包括設於該電性接觸墊上之導電元件。
13. 如申請專利範圍第 1 項所述之基板結構，復包括設於該電性接觸墊上之凸塊底下金屬層。

圖式

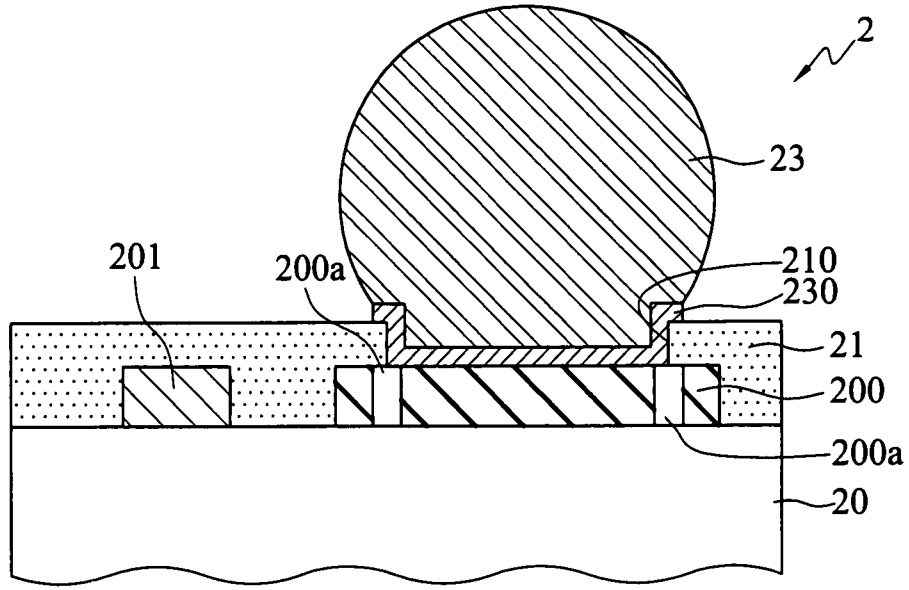


第1圖

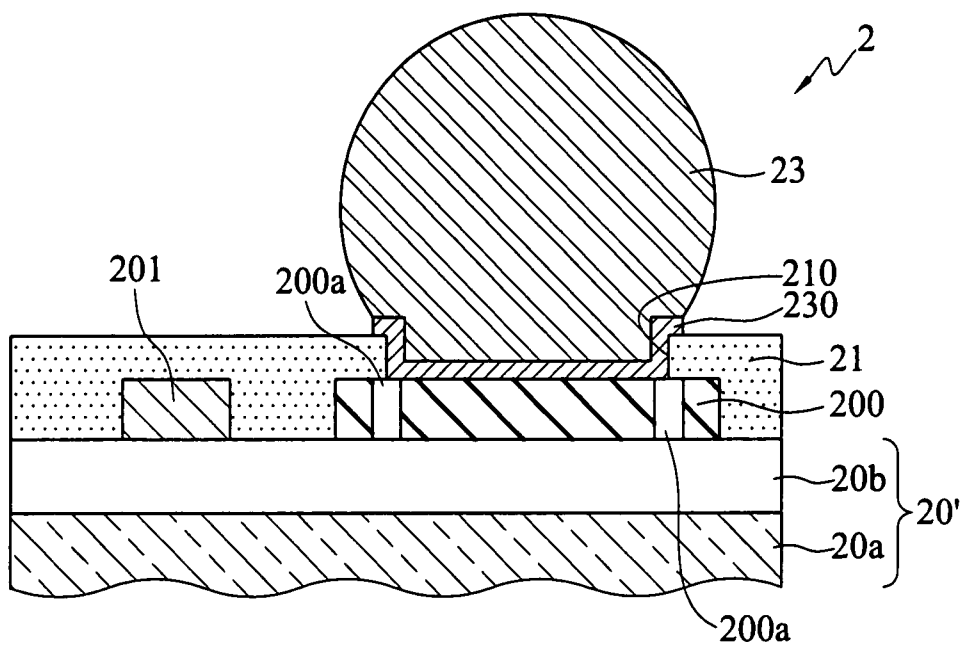


第1'圖

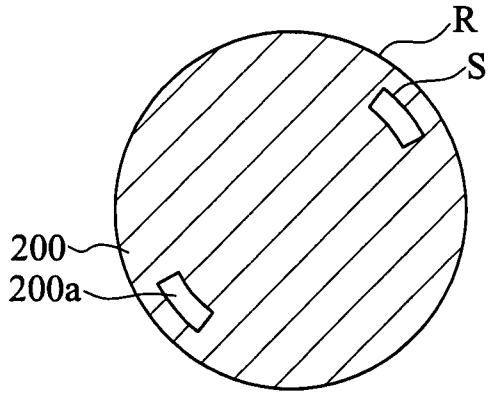




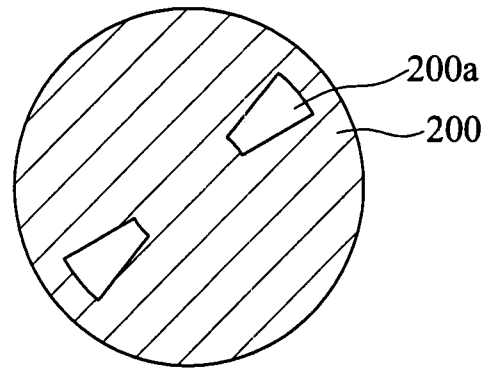
第2圖



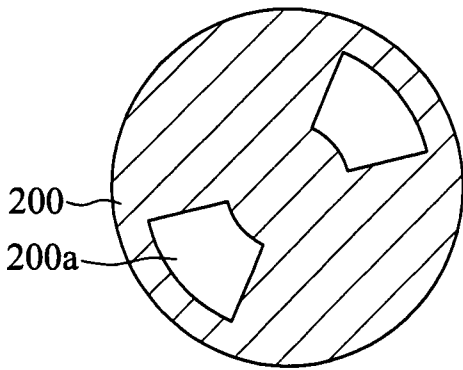
第2'圖



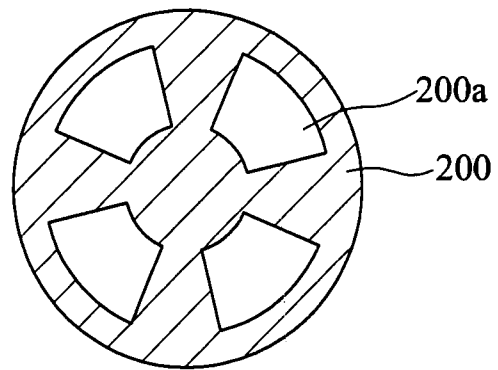
第2A圖



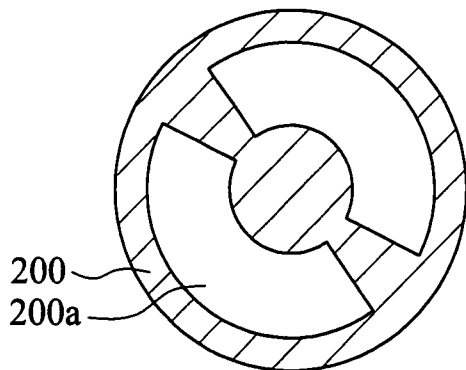
第2B圖



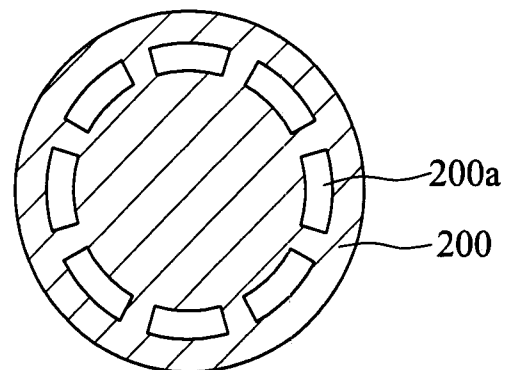
第2C圖



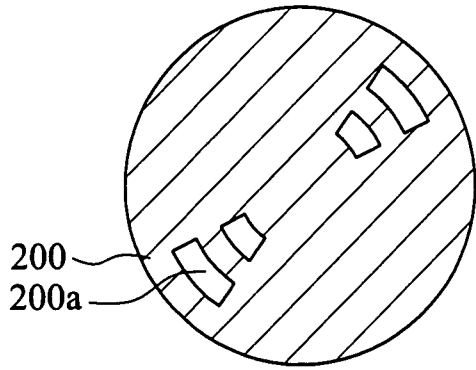
第2D圖



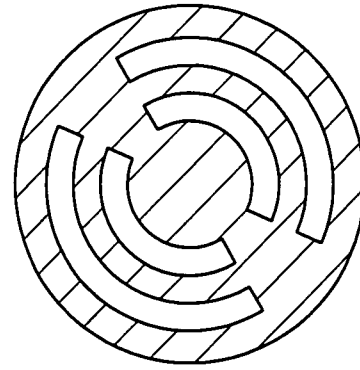
第2E圖



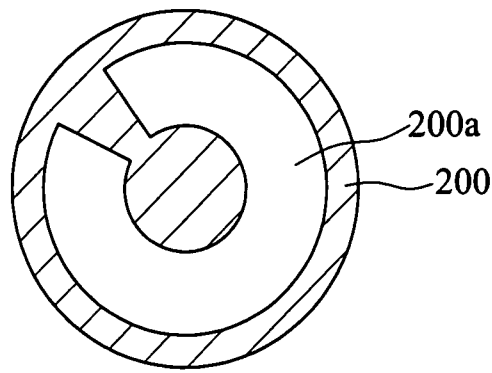
第2F圖



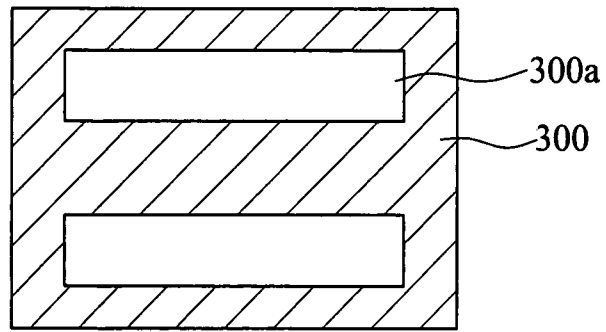
第2G圖



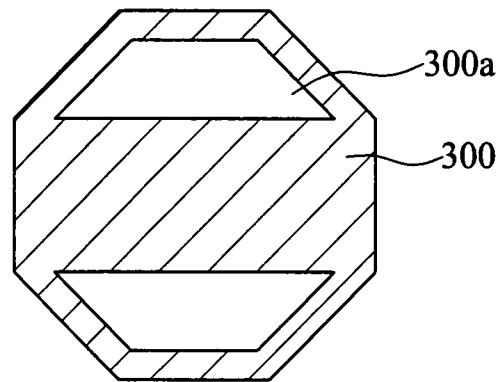
第2H圖



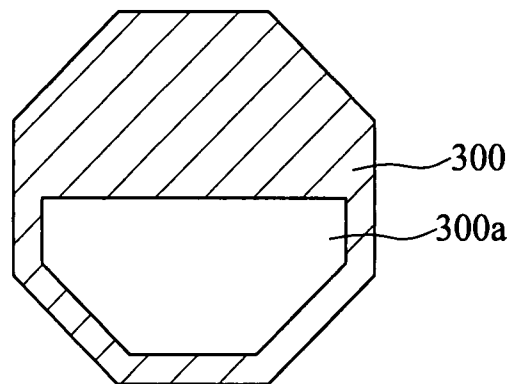
第2I圖



第3A圖



第3B圖



第3C圖