

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 94114845

※申請日期： 94.5.19

※IPC 分類： H05K 3/10

## 一、發明名稱：(中文/英文)

電路板電性連接結構及其製法

ELECTRICALLY CONNECTING STRUCTURE OF CIRCUIT BOARD AND METHOD  
FOR FABRICATING SAME

## 二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

全懋精密科技股份有限公司

PHOENIX PRECISION TECHNOLOGY CORPORATION

代表人：(中文/英文) 林文伯 / LIN, WEN-PO

住居所或營業所地址：(中文/英文)

新竹市科學園區力行路 6 號

No. 6, Li-Hsin Road, Science-Based Industrial Park, Hsin-Chu,  
Taiwan, R. O. C.

國 籍：(中文/英文) 中華民國/R. O. C.

## 三、發明人：(共 1 人)

姓 名：(中文/英文)

胡文宏 / HU, WEN HUNG

國 籍：(中文/英文) 中華民國/R. O. C.

Ⓢ

四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係有關於一種電路板電性連接結構及其製法，更詳而言之，係有關於一種形成於電路板之電性連接墊上，以供其向外作電性導接之電性連接結構及其製作方法。

### 【先前技術】

自從 IBM 公司在 1960 年早期引入覆晶封裝 (Flip Chip Package) 技術以來，相較於打線 (Wire Bond) 技術，覆晶技術之特徵在於半導體晶片與基板間的電性連接係透過焊錫凸塊而非一般之金線。而該種覆晶技術之優點在於該技術可提升封裝密度以降低封裝元件尺寸，同時，該種覆晶技術不需使用長度較長之金線，故可提升電性性能。有鑑於此，業界在陶瓷基板上使用高溫焊錫，即所謂控制崩解之晶片連接技術 (Control-Collapse Chip Connection, C4)，已有多多年之久。近年來，由於高密度、高速度以及低成本之半導體元件需求之增加，同時因應電子產品之體積逐漸縮小的趨勢，將覆晶元件設置於低成本的有機電路板 (例如，印刷電路板或基板)，並以環氧樹脂底膠 (Underfill resin) 填充於晶片下方以減少矽晶片與有機電路板之架構間因熱膨脹差異所產生的熱應力，已呈現爆炸性的成長。

在現行覆晶技術中，半導體積體電路 (IC) 晶片的表面上配置有電極焊墊 (electronic pad) 而有機電路板亦具有相對應的接觸焊墊，以在該晶片以及電路板之間可以適當地設置焊錫凸塊或其他導電焊錫材料，使該晶片得以電

性接觸面朝下的模式設置於該電路板上，其中，該焊錫凸塊或導電黏著材料提供該晶片以及電路板間的電性輸入/輸出(I/O)以及機械性的連接。

如第 1 圖所示，覆晶技術主要係將複數個金屬凸塊 11 形成於晶片 13 之電極焊墊 12 上，以及數個由焊料所製成的預焊錫凸塊 14 形成於電路板 16 之電性連接墊 15 上，並在足以使該預焊錫凸塊 14 熔融之迴焊溫度條件下，將預焊錫凸塊 14 迴焊至相對應之金屬凸塊 11，從而形成焊錫接 17。其後復使用底部填充材料 18 以實現晶片與電路板的耦合，確保晶片 13 與電路板 16 兩者之電性連接的完整性與可靠性。

再者，後續為提供該電路板得以與外界電子裝置電性連接，通常必須於該電路板底面植設複數焊球，而為提供焊球有效接置其於電路板上，即必須於該供接置焊球之電路板電性連接墊上預先形成供接置焊球之焊錫材料。

目前常用於電路板之電性連接墊上形成焊錫材料的製作方法為模板印刷技術。如第 2 圖所示，其係於一完成線路佈線之電路板 20 上形成一防焊層 21，並外露出電性連接墊 22，以令一具有複數個開口 23a 之模板 23 置於該電路板 20 之防焊層 21 上，透過該些開口 23a 以在電性連接墊 22 上形成焊錫堆(未圖示)。其可採用滾輪 24 或噴灑模式，使焊料在開口 23a 內堆積，以於該模板 23 移除後形成焊錫堆。其後即可進行迴焊製程，使電性連接墊 22 上之焊錫堆固化形成預焊錫結構。

然而，隨著半導體晶片之微型化發展趨勢，使得半導體之封裝技術亦隨之改變，以滿足不斷減小的晶片具有更多輸入輸出端，惟該變化將縮小晶片承載件(電路板)之面積，而增加晶片承載件上電性連接墊之數量，其中只有縮小電性連接墊之尺寸與間距，才能適應晶片發展之需求。然電性連接墊之減小使得模板印刷技術中之模板開口必須隨之減小，如此，不僅因模板開發不易而造成該模板之製造成本增加，更將因模板之開口細微而導致焊錫材料難以穿過，造成製程上之瓶頸。再者，焊錫材料之生成精度除了要求模板印刷技術中之模板尺寸大小正確外，尚須確認模板印刷之次數與清潔問題。因為焊錫材料具有黏度(Viscosity)，而當印刷次數愈多，殘留在模板孔壁內之焊錫材料即相對愈多，導致下次印刷所使用之焊錫材料數量及形狀與設計規格不合。因此，通常在實際操作時，於使用一定印刷次數後即必須進行模板之擦拭清潔，否則極易產生焊錫材料之形狀、尺寸不合等問題，造成製程之不便與可靠度之降低。

此外，為有效幫助電路板之電性連接墊與形成於其上之焊錫結構之間之電性連接，通常需於該電性連接墊上預先形成一鎳/金之雙層金屬層，或為防止電性連接墊氧化而需於其上覆蓋一有機保焊(OSP)層。目前業界大多採用化學沉積方法於電路板之電性連接墊上形成鎳/金之雙層金屬層，或採用OSP製程以於該電路板之電性連接墊形成例如有機保焊劑材質之保護層。然而，誠如上述，當諸如電

性連接墊等線路之間隙持續縮減時，覆蓋於電路板表面且於該等電性連接墊間之絕緣保護層將遮蔽住部分之電性連接墊面積，致使外露出該絕緣保護層開口之電性連接墊尺寸更形縮小，造成後續經由化學沉積製程或 OSP 製程所形成的鎳/金材料或有機保焊劑材料不易附著在該電性連接墊上，因絕緣保護層開口孔徑過小，造成部分開口不易鍍覆鎳/金材料或有機保焊劑，即小孔漏鍍或跳鍍現象，因而增加後續製程之困難度。

### 【發明內容】

鑒於上述習知技術之缺失，本發明之主要目的在於提供一種電路板電性連接結構及其製法，得以避免習知模板印刷技術形成焊錫凸塊尺寸之限制、費用提升及製程技術上之瓶頸。

本發明之另一目的在於提供一種電路板電性連接結構及其製法，得以避免習知在電路板電性連接墊上進行金屬沉積製程、OSP 製程中出現的小孔漏鍍現象及後製程困難度增加等缺點。

本發明之再一目的在於提供一種電路板電性連接結構及其製法，俾得有效在細間距之電路板電性連接墊上形成向外作電性導接之電性連接結構。

為達上述及其他目的，本發明揭露一種電路板電性連接結構之製法，係包括：首先提供一至少一表面具電性連接墊之電路板；於該電路板表面覆蓋一絕緣保護層，且該絕緣保護層形成有開口以露出該電性連接墊；於該絕緣保

護層及其開口處表面形成一導電層，並於該導電層上形成一阻層，該阻層形成有對應該電性連接墊位置之開口；進行電鍍製程，於該阻層開口中形成至少一金屬層，並使得該金屬層填充於該絕緣保護層之開口中；移除該阻層；進行薄化製程，以移除該絕緣保護層表面上之金屬層及導電層，保留填充於該絕緣保護層開口中之金屬層及導電層部分，以於該電性連接墊上形成金屬凸塊；以及於外露出該絕緣保護層開口之金屬凸塊表面形成一附著層。該附著層可為焊錫材料、鎳/金層之雙層金屬層、金、無電鍍錫、無電鍍銀等金屬層或有機保焊層之其中一者。

透過上述製程，本發明亦揭露一種電路板電性連接結構，該電路板表面形成有電性連接墊並覆蓋有絕緣保護層，且該絕緣保護層具有開口以外露出覆蓋其下之電性連接墊，該電性連接結構係形成於該電路板電性連接墊上，且收納於該絕緣保護層開口，其係包括：金屬凸塊，係收納於該絕緣保護層開口中，且該金屬凸塊係包含至少一金屬層及一形成於該金屬層側邊及底面之導電層；以及一附著層，係包覆外露於該絕緣保護層開口之金屬凸塊。

本發明之電路板電性連接結構之製法另一較佳實施例係包括以下步驟：提供至少一表面形成有電性連接墊之電路板，且於該電路板表面形成一具開口之絕緣保護層，該開口係對應於該電性連接墊位置；於該絕緣保護層及其開口處表面形成一導電層，並進行電鍍製程以於該導電層上形成至少一金屬層，且使該金屬層填充於該絕緣保護層之

開口中；進行薄化製程以移除該絕緣保護層表面上之金屬層及導電層，保留填充於該絕緣保護層開口中之金屬層及導電層部分，以於該電性連接墊上形成金屬凸塊；以及於外露出該絕緣保護層開口之金屬凸塊表面形成一附著層。其中，該附著層係可為焊錫材料、鎳/金層之雙層金屬層、金、無電鍍錫、無電鍍銀等金屬層或有機保焊層之其中之一者。

本發明之電路板電性連接結構之製法再一較佳實施例係包括以下步驟：提供一至少一表面形成有電性連接墊之電路板，且於該電路板表面形成一具複數開口之絕緣保護層，藉以外露出該電性連接墊；於該絕緣保護層及其開口處表面形成一導電層，並於該導電層上形成一阻層，且該阻層形成有對應該電性連接墊位置之開口；進行電鍍製程以於該阻層開口中形成至少一金屬層，且使該金屬層填充於該絕緣保護層之開口中；進行薄化製程以移除該阻層開口中位於該絕緣保護層表面上之金屬層及導電層，保留填充於該絕緣保護層開口中之金屬層及導電層部分，以於該電性連接墊上形成金屬凸塊；以及移除該阻層及其所覆蓋之導電層，並於外露出該絕緣保護層開口之金屬凸塊表面形成一附著層。其中，該附著層係可為焊錫材料、鎳/金層之雙層金屬層、金、無電鍍錫、無電鍍銀等金屬層或有機保焊層之其中之一者。

因此，本發明之電路板電性連接結構及其製法，主要係於至少一表面具有電性連接墊之電路板表面形成具開口



之絕緣保護層，藉以外露出該電性連接墊，並於該絕緣保護層及其開口處表面形成導電層，再進行電鍍製程，以於該絕緣保護層開口中之導電層上形成至少一金屬層，並使得該金屬層填充於該絕緣保護層開口，以及移除部分之該金屬層及導電層，保留形成於該絕緣保護層開口中之金屬層及導電層，藉以在該電性連接墊上形成金屬凸塊，之後即可於該金屬凸塊上形成例如焊錫材料、鎳/金層之雙層金屬層、金、無電鍍錫、無電鍍銀等金屬層或有機保焊層之附著層。

相較於習知技術，本發明可由材料成本較低且電鍍速度較快之例如鍍銅材料電鍍出銅質之金屬層，藉以縮短製程所需時間，然後形成材料成本較高之例如為焊錫材料之附著層，藉以縮短製程所需時間，以透過減少焊錫材料使用量而降低材料成本與環保問題，且可同時避免迴焊過程中過多焊錫材料熔融造成架橋現象及短路問題，俾以提供細間距之電性連接墊，以及避免習知模板印刷技術形成焊錫凸塊尺寸及相鄰電性連接墊間距之限制、費用提升及製程技術上之瓶頸。

此外，本發明可透過電鍍製程於電路板之電性連接墊上預先形成金屬凸塊，其後復可利用例如化學、物理沉積或無電鍍製程以直接於該金屬凸塊之外露表面上形成一例如鎳/金層之雙層金屬層作為附著層，亦或於該金屬凸塊表面形成例如有機保焊層之附著層，從而避免習知技術中，經由化學沉積製程亦或利用於絕緣保護層之細微開口中之

電性連接墊上形成鎳/金屬之雙層金屬層或有機保焊層時，因絕緣保護層開口孔徑過小，造成部分開口不易鍍覆鎳/金材料或有機保焊劑，即小孔漏鍍或跳鍍現象，因而增加後續製程之困難度。

### 【實施方式】

以下藉由特定的具體實施例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點及功效。本發明亦可藉由其他不同的具體實施例加以施行或應用，本說明書中的各項細節亦可基於不同的觀點與應用，在不悖離本發明之精神下進行各種修飾與變更。

如第 3A 圖至第 3G 圖、第 4A 與第 4B 圖、以及第 5 與第 6 圖所示，係詳細說明本發明之電路板電性連接結構之製法第一實施例之剖面示意圖。此處須注意的是，該些圖式均為簡化之示意圖，其僅以示意模式說明本發明之基本架構，因此其僅顯示與本發明有關之構成，且所顯示之構成並非以實際實施時之數目、形狀、及尺寸比例繪製，其實際實施時之數目、形狀及尺寸比例為一種選擇性之設計，且其構成佈局形態可能更為複雜。

請參閱第 3A 圖，首先提供一電路板 30，該電路板 30 係一完成前段線路圖案化製程之電路板，該電路板 30 至少一表面已形成有電性連接墊 300。另於該電路板之表面復可形成有導電線路（未圖示）。有關於電路板形成導電線路與電性連接墊之製程技術繁多，惟乃業界所周知之製程技

術，其非本案技術特徵，故未再予贅述。

請參閱第 3B 圖，於該電路板表面形成一絕緣保護層 31，且該絕緣保護層 31 具有複數個開口 310 以外露出該電性連接墊 300。於本實施例中，係利用印刷、旋塗及貼合之任一方式將該絕緣保護層 31 塗覆於該電路板 30 表面，再藉由圖案化製程以使該電性連接墊 300 顯露於該開口 310。

該絕緣保護層 31 可為例如以環氧樹脂為基材之綠漆等，具有縮錫特性之防焊層材料所製成，並使該絕緣保護層 31 形成有複數之開口 310，以外露出該電性連接墊 300。其中，該絕緣保護層 31 亦可為有機及無機之抗氧化膜之任一具有縮錫特性之防焊層材料所製成，而非以綠漆為限。

請參閱第 3C 圖，於該絕緣保護層 31 及其開口 310 處表面形成一導電層 32，該導電層 32 主要作為後述電鍍金屬材料所需之電流傳導路徑，其可由金屬、合金或沉積數層金屬層所構成，如選自銅、錫、鎳、鉻、鈦及錫-鉛合金等之群組之其中一者，或可使用例如聚乙炔、聚苯胺或有機硫聚合物等導電高分子材料以作為該導電層 32。

請參閱第 3D 圖，接著於該電路板 30 上形成阻層 33，該阻層 33 可為一例如乾膜或液態光阻等光阻層 (Photoresist)，其係利用印刷、旋塗或貼合等方式形成於該導電層 32 表面，再藉由曝光、顯影等方式加以圖案化，以使該阻層 33 形成有對應該電性連接墊 300 位置之開口 330。

請參閱第 3E 圖，對該電路板 30 進行電鍍 (Electroplating) 製程，藉由該導電層 32 具導電特性，俾在進行電鍍時可作為電流傳導路徑，以在該阻層開口 330 中電鍍形成有至少一金屬層 34，且使該金屬層 34 得以填充於該絕緣保護層 31 之開口 310 中。其中該等金屬層 34 之材料可為諸如鉛、錫、銀、銅等或其合金之其中一者。惟，依實際操作之經驗，由於銅為成熟之電鍍材料且成本較低，因此，該金屬層 34 以由電鍍銅所構成者為較佳，但非以此為限。

請參閱第 3F 圖，可藉由例如化學剝除 (Chemical Stripping) 方式移除該阻層 33。

請參閱第 3G 圖，接著進行薄化製程，以移除該絕緣保護層 31 表面上之金屬層 34 及導電層 32，保留對應於該電性連接墊 300 位置處且填充於該絕緣保護層開口 310 中之該金屬層 34 及導電層 32，俾可於該電性連接墊 300 上形成包含有金屬層 34 及導電層 32 之金屬凸塊 340。該薄化製程係為蝕刻 (Etching)、刷磨 (buff) 及研磨 (Abrasive) 等方式，但並非以此為限。

另請參閱第 4A 圖，復可藉由例如模板印刷方式，亦可以物理或化學沈積方式，在外露於該絕緣保護層開口 310 之金屬凸塊 340 表面形成預定高度之焊錫材料 35。

如第 4B 圖所示，在足以使該焊錫材料 35 熔融之溫度條件下，進行迴焊製程，使該焊錫材料經迴焊而在該金屬凸塊 340 上形成焊錫凸塊 350。如圖所示，該焊錫凸塊 350

之焊錫材料係完整包覆該金屬凸塊 340 之外露表面。

另請參閱第 5 及第 6 圖，於形成該金屬凸塊 340 後，亦可藉由例如化學、物理沉積或無電電鍍製程以直接於該金屬凸塊 340 之外露表面上形成一包含例如鎳層 450 及金層 451 之附著層 45，且該附著層 45 係完整包覆該金屬凸塊 340 之外露表面。其中，該鎳層 450 係形成於該金屬凸塊 340 之外露表面，而該金層 451 係形成於該鎳層 450 上（如第 5 圖所示），或於該金屬凸塊 340 表面形成金、無電鍍錫或無電鍍銀等之其中一者，亦或該金屬凸塊 340 表面形成例如有機保焊 (OSP) 層 55 之附著層（如第 6 圖所示），從而避免習知技術中，直接經由化學沉積製程亦或於絕緣保護層細微開口中之電性連接墊形成鎳/金層之雙層金屬層或有機保焊層所導致的小孔漏鍍現象及後續製程困難度增加等問題。

透過前述製法，本發明亦揭露一種電路板電性連接結構，該電路板 30 表面具有電性連接墊 300，且於電路板 30 上覆蓋有絕緣保護層 31，並令該絕緣保護層 31 具有開口 310 以外露出覆蓋其下之電性連接墊 300，該電性連接結構係形成於該電路板 30 之電性連接墊 300 上，且收納於該絕緣保護層 31 的開口 310 中，該電性連接結構係包括：金屬凸塊 340，該金屬凸塊包含有至少一金屬層 34 及包覆該金屬層 34 側邊及底面之導電層 32；以及附著層，係包覆外露於該絕緣保護層 31 開口 310 之金屬凸塊 340 表面，其中該附著層可例如為焊錫材料 35、鎳/金層之雙層金屬層

450、451 或有機保焊層 55 等。

請閱第 7A 圖至 7D 圖所示，係顯示本發明之電路板電性連接結構之製法第二實施例之剖面示意圖，該製法大致與前述之第一實施例之製法相同，惟在該第二實施例中，係於絕緣保護層及其開口表面形成導電層，並於該導電層上直接進行電鍍製程以形成金屬層，且使得該金屬層之材料填充於該絕緣保護層之開口，再進行薄化而保留位於該絕緣保護層開口中之金屬層及導電層。

請參閱第 7A 圖，首先提供一表面形成有電性連接墊 400 之電路板 40，於該電路板 40 上覆蓋一絕緣保護層 41，且該絕緣保護層 41 形成有複數開口 410，以外露出該電性連接墊 400。

請參閱第 7B 圖，於該絕緣保護層 41 及其開口 410 處表面形成一導電層 42，該導電層 42 主要係作為後述電鍍金屬材料所需之電流傳導路徑，其可由金屬、合金或沈積數層金屬層所構成，或可使用例如導電高分子材料。

請參閱第 7C 圖，接著進行電鍍製程，藉由該導電層 42 作為電流傳導路徑，以於該導電層上形成至少一金屬層 44，且使該金屬層 44 填充於該絕緣保護層 41 之開口 410 內。其中，該金屬層 44 之材質可為諸如鉛、錫、銀、銅等金屬或其合金之其中一者，惟，依實際操作之經驗，由於銅為成熟之電鍍材料且成本較低，因此，該金屬層 44 以由電鍍銅所構成者為較佳，但非以此為限。

請參閱第 7D 圖，進行薄化 (Thinning) 製程，以移除

Ⓢ

該絕緣保護層 41 表面上之金屬層 44 及導電層 42，保留形成於該絕緣保護層 41 之開口 410 內之金屬層 44 及導電層 42 部分，以在該電路板 40 之電性連接墊 400 上形成金屬凸塊 440。該薄化製程係為蝕刻 (Etching)、刷磨 (buff) 及研磨 (Abrasive) 其中之一者，但並非以此為限。

之後即可在顯露於該絕緣保護層開口 410 之金屬凸塊 440 整體表面上形成例如為焊錫材料 (第 4A 及 4B 圖所示)、鎳/金層之雙層金屬層 (第 5 圖所示之) 或有機保焊層 (第 6 圖所示) 之附著層。

請參閱第 8A 圖至 8F 圖，係顯示本發明之電路板電性連接結構之製法第三實施例剖面示意圖，該製法大致與前述之第一實施例之製法相同，惟在該第三實施例中，係先於絕緣保護層及其對應開口表面上形成導電層及金屬層，再進行薄化製程以移除位於該絕緣保護層表面之導電層與金屬層，而保留位於該絕緣保護層開口內之導電層與金屬層，之後再移除該阻層及其所覆蓋之導電層部分。

請參閱第 8A 圖，首先提供一表面形成有電性連接墊 500 之電路板 50，且於該電路板 50 表面形成一絕緣保護層 51，該絕緣保護層 51 係形成有開口 510，以使該電性連接墊 500 顯露於該絕緣保護層 51 之開口 510。

請參閱第 8B 圖，於該絕緣保護層 51 及其開口 510 處表面形成一導電層 52，該導電層 52 主要係作為後續電鍍金屬材料所需電流之傳導路徑，其可為金屬、合金或沈積數層金屬層所構成，或可使用例如導電高分子材料。

請參閱第 8C 圖，於該導電層 52 上形成一阻層 53，且該阻層 53 形成有對應該電性連接墊 500 位置之開口 530。

請參閱第 8D 圖，接著進行電鍍製程，以於該阻層開口 530 中電鍍形成至少一金屬層 54，且使該金屬層 54 得以填充於該絕緣保護層 51 之開口 510，並部分鍍覆至阻層開口 530。其中，該金屬層 54 之材質可為諸如鉛、錫、銀、銅等金屬或為其合金之其中一者，惟，依實際操作之經驗，由於銅為成熟之電鍍材料且成本較低，因此，該金屬層 54 以由電鍍銅所構成者為較佳，但非以此為限。

請參閱第 8E 圖，進行薄化製程，以移除該阻層開口 530 中高於該絕緣保護層 51 表面上之金屬層 54 及導電層 52，保留填充於該絕緣保護層 51 之開口 510 中的金屬層 54 及導電層 52 部分，從而於該電路板 50 之電性連接墊 500 上形成包含金屬層 54 及導電層 52 之金屬凸塊 540，而該薄化製程係可為蝕刻 (Etching)。

請參閱第 8F 圖，復可藉由例如化學剝除方式移除該阻層 53 及為該阻層所覆蓋之導電層 52。

此外，於第 8E 圖所示之薄化製程，亦可先移除該阻層之 53，再進行薄化製程以移除形成於絕緣保護層表面上之金屬層 54 及導電層 52(圖未示)。

之後即可在顯露於該絕緣保護層開口 510 之金屬凸塊 540 整體表面上形成例如為焊錫材料(第 4A 及 4B 圖所示)、鎳/金層之雙層金屬層 (第 5 圖所示之)或有機保焊層(第 6 圖所示)之附著層。



因此，本發明之電路板電性連接結構及其製法，主要係於至少一表面具有電性連接墊之電路板上形成具開口之絕緣保護層，藉以外露出該電性連接墊，並於該絕緣保護層及其開口處表面形成導電層，再進行電鍍製程以於該導電層上形成至少一金屬層，並使得該金屬層填充於該絕緣保護層之開口中，接著移除位於該絕緣保護層表面上之部分金屬層及導電層，保留形成於該絕緣保護層開口內之金屬層與導電層，俾於該電性連接墊上形成金屬凸塊，之後即可於該金屬凸塊外露表面上形成例如焊錫材料、鎳/金層之雙層金屬層、金、無電鍍錫、無電鍍銀等金屬層或有機保焊層等附著層，以形成供電路板與外部電子裝置電性導接之電性連接結構。

相較於習知技術，首先，本發明於電鍍製程時可由材料成本較低且電鍍速度較快之例如鍍銅材料電鍍出銅質之金屬層，藉以縮短製程所需時間，然後形成材料成本較高之例如為焊錫材料、金屬層或有機保焊層之附著層，藉以縮短製程所需時間，以透過減少焊錫材料使用量而降低材料成本與環保問題，且可同時避免回焊過程中過多焊錫材料熔融造成架橋現象及短路問題，俾以提供細間距之電性連接墊，同時避免習知模板印刷技術形成焊錫凸塊尺寸及相鄰電性連接墊間距之限制、費用提升及製程技術上之瓶頸。

此外，本發明可透過電鍍製程於電路板之電性連接墊上，且對應於絕緣保護層開口內預先形成金屬凸塊，其後

(S)

復可於該金屬凸塊外露於絕緣保護層之具較大外露表面形成一例如焊錫材料、金屬層或有機保焊層之附著層，從而避免習知技術中，直接於絕緣保護層細微開口中之電性連接墊形成焊錫材料、金屬層或有機保焊層(OSP)所導致的小孔漏鍍現象及後續製程困難度增加等問題。

上述實施例僅為例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修改。因此本發明之權利保護範圍，應如後述之申請專利範圍所列。

#### 【圖式簡單說明】

第 1 圖係顯示習知之覆晶元件剖面示意圖；

第 2 圖係顯示習知藉由模板印刷技術在電路板之電性連接墊上沈積焊錫材料之剖面示意圖；

第 3A 至第 3G 圖係為本發明之電路板電性連接結構之製法第一實施例之剖面示意圖；

第 4A 圖係為本發明之電路板電性連接結構之製法中於外露該絕緣保護層開口之金屬凸塊表面形成焊錫材料；

第 4B 圖係為本發明之電路板電性連接結構之製法中進行迴焊製程以在金屬凸塊上形成焊錫凸塊之剖面示意圖；

第 5 及第 6 圖係為本發明之電路板電性連接結構之製法中於金屬凸塊外露表面上形成金屬層及有機保焊層之剖面示意圖之剖面示意圖；

第 7A 至第 7D 圖為本發明之電路板電性連接結構之製

Ⓢ

法第二實施例之剖面示意圖；以及

第 8A 至第 8F 圖為本發明之電路板電性連接結構之製法第三實施例之剖面示意圖。

## 【主要元件符號說明】

11、340、440、540	金屬凸塊
12	電極焊墊
13	晶片
14	預焊錫凸塊
15、22、300、400、500	電性連接墊
16、20、30、40、50	電路板
17	焊錫接
18	底部填充材料
21	防焊層
23a、310、330、410、510、530	開口
23	模板
24	滾輪
31、41、51、55	絕緣保護層
32、42、52	導電層
33、53	阻層
34、44、54	金屬層
350	焊錫凸塊
35	焊錫材料
45	附著層
450	鎳層
451	金層

## 五、中文發明摘要：

一種電路板電性連接結構及其製法，主要係提供一至一表面形成有電性連接墊之電路板，且於該電路板上覆蓋絕緣保護層，並令其形成有外露出該電性連接墊之開口；於該絕緣保護層及其開口表面形成一導電層，且於該導電層上形成一對應該電性連接墊位置具有開口之阻層；於該阻層開口中電鍍形成至少一金屬層，並使該金屬層填充於該絕緣保護層之開口，接著移除該阻層及進行薄化製程，以移除該絕緣保護層表面上之金屬層及導電層，保留填充於該絕緣保護層開口中之金屬層及導電層部分，以便在該電性連接墊上形成金屬凸塊，其後於該金屬凸塊外露表面形成附著層，藉以於該電性連接墊上形成供電路板與外界作電性導接之電性連接結構。

六、英文發明摘要：

An electrically connecting structure of a circuit board and a method for fabricating same are proposed. A circuit board with electrically connecting pads formed thereon is provided. An insulating protecting layer is formed on the circuit board and has openings to expose the electrically connecting pads. A conducting layer is formed on the insulating protecting layer and on the sidewall of the openings. A resist layer with openings corresponding to the electrically connecting pads is formed on the conducting layer. A metal layer is formed in the opening of the resist layer by electroplating and fills the openings. Then, the resist layer is removed. The metal layer and the conducting layer on the surface of the insulating protecting layer are removed by thinning processing, and the metal layer and conducting layer are kept in the openings of the insulating protecting layer to form metal bumps. Afterwards, an adhesive layer is formed on the expose surface of the metal bumps, and electrically connecting structure for electrically connecting the circuit board to others is formed.

十、申請專利範圍：

1. 一種電路板電性連接結構之製法，係包括：

提供一至少一表面形成有電性連接墊之電路板，且於該電路板上形成有絕緣保護層，該絕緣保護層形成有外露出該電性連接墊之開口；

於該絕緣保護層及其開口處表面形成一導電層；

於該導電層上形成一阻層，且該阻層形成有對應該電性連接墊位置之開口；

進行電鍍製程，以於該阻層開口中之導電層上形成至少一金屬層，且使該金屬層填充於該絕緣保護層之開口；

移除該阻層，並進行薄化製程以移除形成於絕緣保護層表面上之金屬層及導電層；以及

於該金屬層之外露表面形成一附著層，以形成供該電路板與外界作電性連接之電性連接結構。

2. 如申請專利範圍第1項之電路板電性連接結構之製法，其中，該附著層為焊錫材料、金屬層及有機保焊層之其中一者。

3. 如申請專利範圍第2項之電路板電性連接結構之製法，其中，該金屬層係可選自鎳/金之雙層金屬層、金、無電鍍錫及無電鍍銀其中之一者。

4. 如申請專利範圍第2項之電路板電性連接結構之製法，

Ⓢ

復包括對該焊錫材料進行迴焊製程以於該金屬凸塊上形成焊錫凸塊。

5. 如申請專利範圍第1項之電路板電性連接結構之製法，其中，該金屬層材質係選自鉛、錫、銀、銅及其合金之其中一者。
6. 如申請專利範圍第1項之電路板電性連接結構之製法，其中，該薄化製程係藉由蝕刻(Etching)、刷磨(Buffer)及研磨(Abrasive)之其中一者。
7. 一種電路板電性連接結構之製法，係包括：

提供一至少一表面形成有電性連接墊之電路板，且於該電路板之表面形成有絕緣保護層，該絕緣保護層形成有外露出該電性連接墊之開口；

於該絕緣保護層及其開口處表面形成一導電層；

進行電鍍製程，以於該導電層上形成至少一金屬層，且使該金屬層填充於該絕緣保護層之開口中；

進行薄化製程，以移除該絕緣保護層表面上之金屬層及導電層，保留填充於該絕緣保護層開口中之金屬層及導電層，從而於該電性連接墊上形成金屬凸塊；以及

於外露出該絕緣保護層開口之金屬凸塊表面形成一附著層，以形成供該電路板與外界作電性連接之電性連接結構。

8. 如申請專利範圍第7項之電路板電性連接結構之製法，

Ⓢ

其中，該附著層係為焊錫材料、金屬層及有機保焊層之其中一者。

9. 如申請專利範圍第8項之電路板電性連接結構之製法，其中，該金屬層係可選自鎳/金之雙層金屬層、金、無電鍍錫及無電鍍銀其中之一者。

10. 如申請專利範圍第8項之電路板電性連接結構之製法，復包括對該焊錫材料進行迴焊製程以於該金屬凸塊上形成焊錫凸塊。

11. 如申請專利範圍第7項之電路板電性連接結構之製法，其中，該金屬層材質係選自鉛、錫、銀、銅及其合金之其中一者。

12. 如申請專利範圍第7項之電路板電性連接結構之製法，其中，該薄化製程係藉由蝕刻 (Etching)、刷磨 (Buff) 及研磨 (Abrasive) 之其中一者。

13. 一種電路板電性連接結構之製法，係包括：

提供一至少一表面形成有複數電性連接墊之電路板，且於該電路板之表面形成有絕緣保護層，該絕緣保護層形成有外露出該電性連接墊之開口；

於該絕緣保護層及其開口處表面形成一導電層；

於該導電層上形成一阻層，且該阻層形成有對應該電性連接墊位置之開口；

進行電鍍製程，以於該阻層開口中之導電層上形成

Ⓢ



至少一金屬層，且使該金屬層填充於該絕緣保護層之開口；

進行薄化製程，以移除該高於該絕緣保護層表面上之金屬層及導電層，保留填充於該絕緣保護層開口中之金屬層及導電層部分，從而於該電性連接墊上形成金屬凸塊；以及

移除該阻層及為該阻層所覆蓋之導電層，並於外露出該絕緣保護層開口之金屬凸塊表面形成一附著層，以形成供該電路板與外界作電性連接之電性連接結構。

14. 如申請專利範圍第13項之電路板電性連接結構之製法，其中，該附著層為焊錫材料、金屬層及有機保焊層之其中之一者。

15. 如申請專利範圍第14項之電路板電性連接結構之製法，其中，該金屬層為鎳/金之雙層金屬層、金、無電鍍錫及無電鍍銀其中之一者。

16. 如申請專利範圍第14項之電路板電性連接結構之製法，復包括對該焊錫材料進行迴焊製程以於該金屬凸塊上形成焊錫凸塊。

17. 如申請專利範圍第13項之電路板電性連接結構之製法，其中，該金屬層之材質係選自鉛、錫、銀、銅及其合金之其中之一者。

18. 如申請專利範圍第13項之電路板電性連接結構之製



法，其中，該薄化製程係藉由蝕刻（Etching）製程進行。

19. 一種電路板電性連接結構，該電路板表面形成有電性連接墊並覆蓋有絕緣保護層，且該絕緣保護層形成有開口以外露出覆蓋其下之電性連接墊，該電性連接結構係形成於該電路板電性連接墊上，其係包括：

金屬凸塊，係收納於該絕緣保護層開口中，且該金屬凸塊係包含至少一金屬層及一形成於該金屬層側邊及底面之導電層；以及

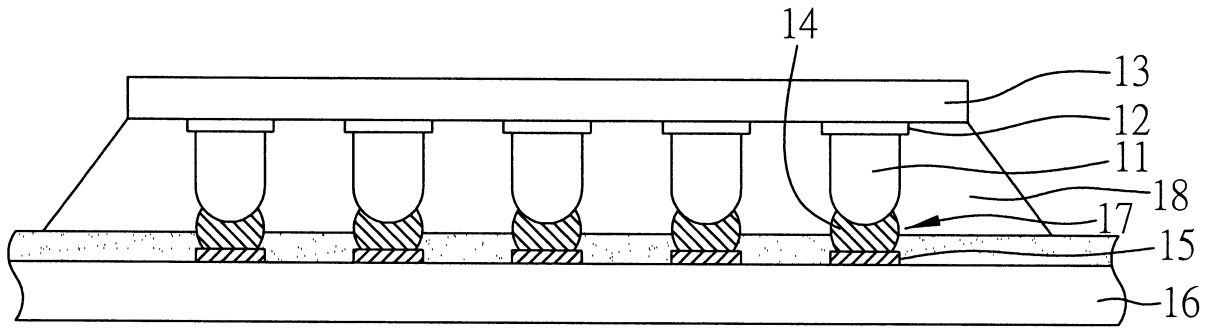
附著層，係形成於外露出該絕緣保護層開口之金屬凸塊表面。

20. 如申請專利範圍第19項之電路板電性連接結構，其中，該附著層係為焊錫材料、金屬層及有機保焊層之其中之一者。

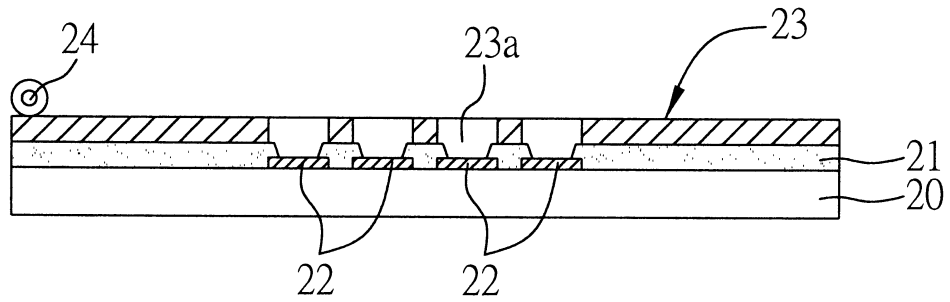
21. 如申請專利範圍第20項之電路板電性連接結構，其中，該金屬層為鎳/金之雙層金屬層、金、無電鍍錫及無電鍍銀其中之一者。

22. 如申請專利範圍第20項之電路板電性連接結構，其中，該焊錫材料經迴焊製程後於該金屬凸塊上形成焊錫凸塊。

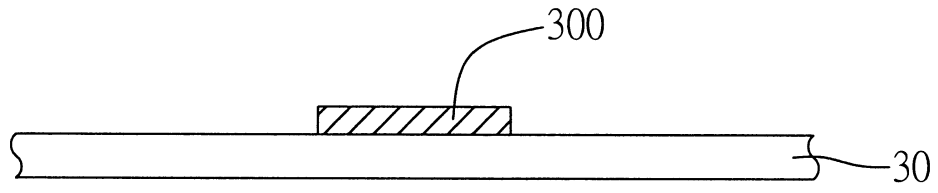
23. 如申請專利範圍第19項之電路板電性連接結構，其中，該金屬層之材質係選自鉛、錫、銀、銅及其合金之其中之一者。



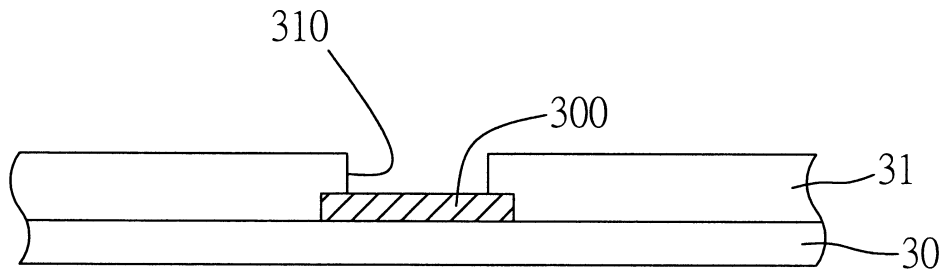
第 1 圖  
(先前技術)



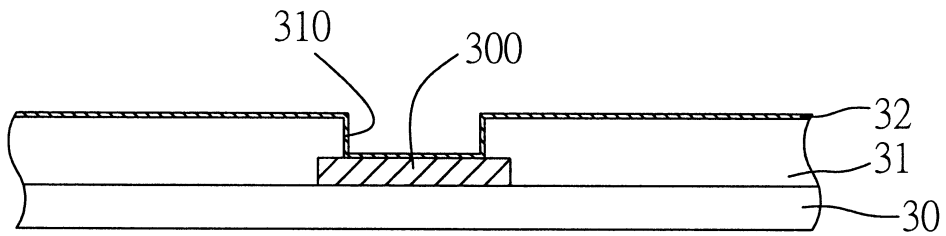
第 2 圖 (先前技術)



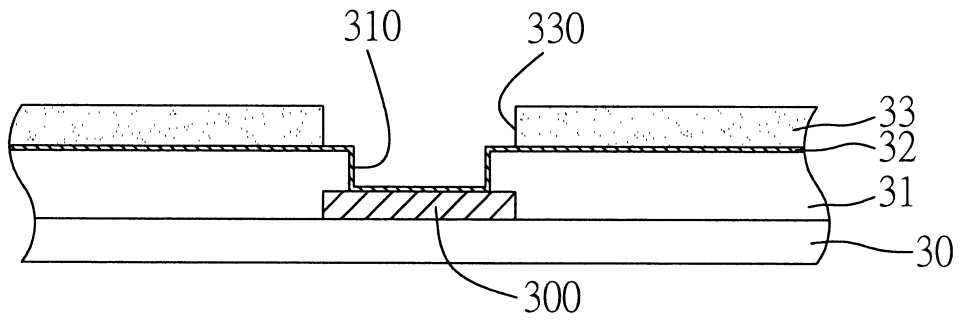
第 3A 圖



第 3B 圖

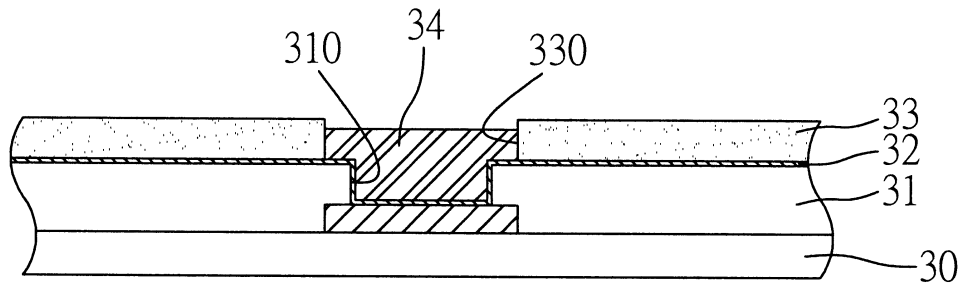


第 3C 圖

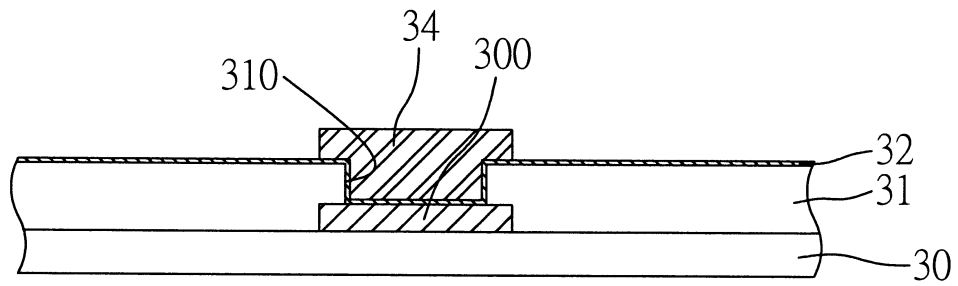


第 3D 圖

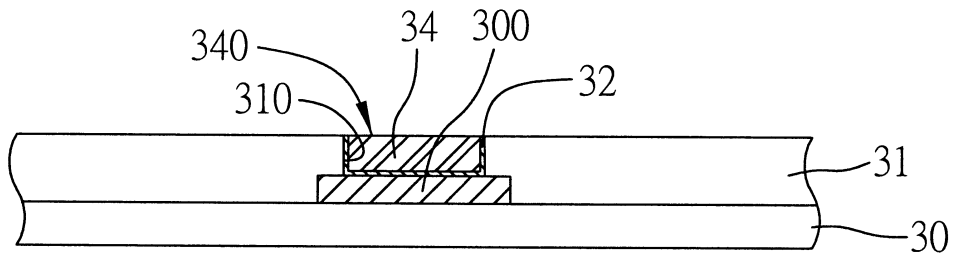




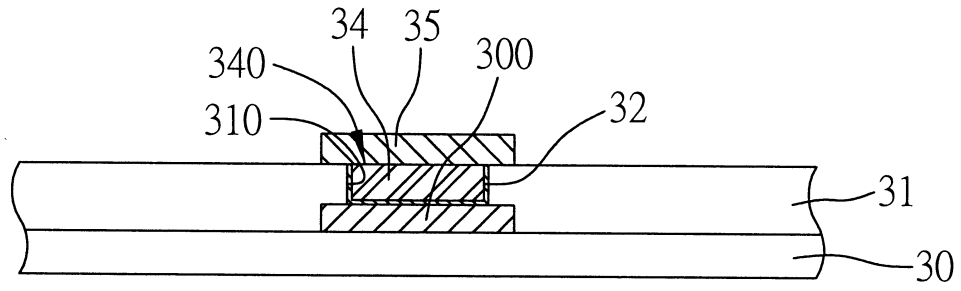
第 3E 圖



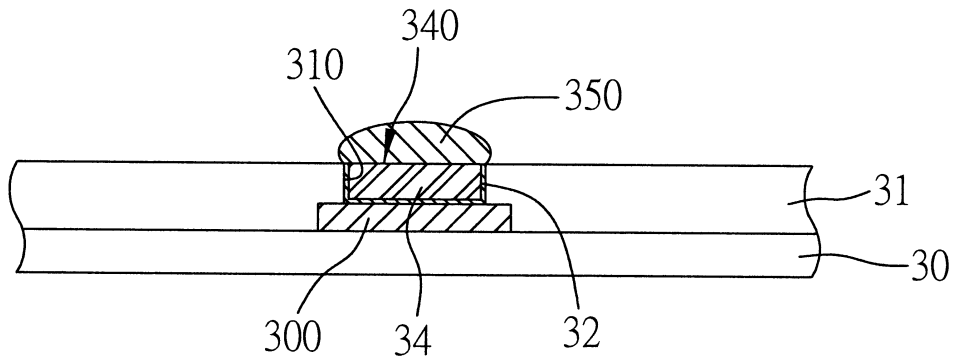
第 3F 圖



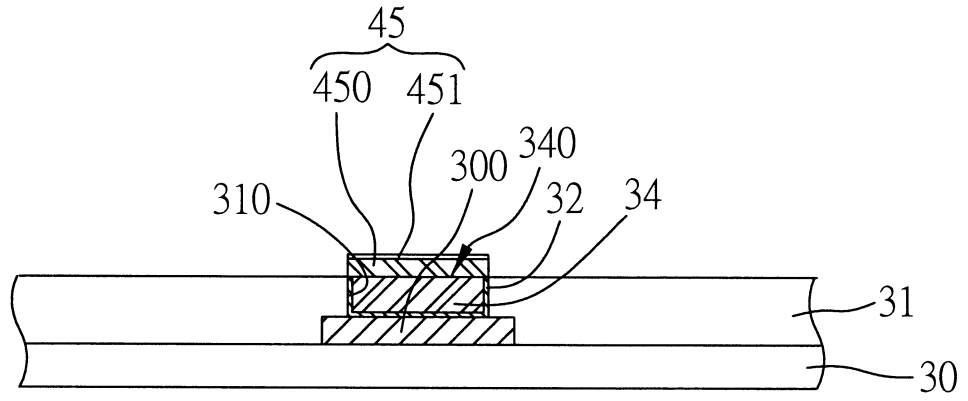
第 3G 圖



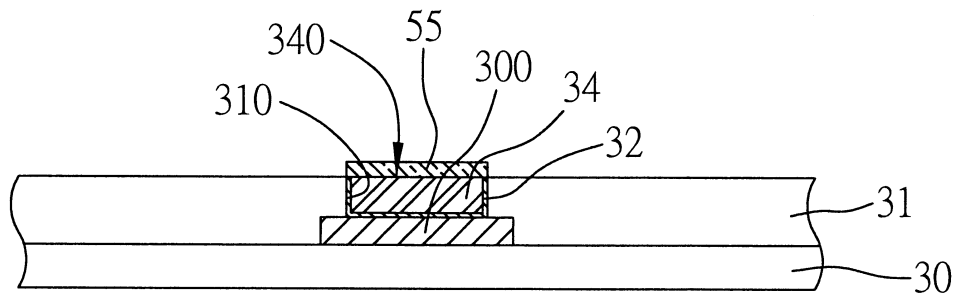
第 4A 圖



第 4B 圖

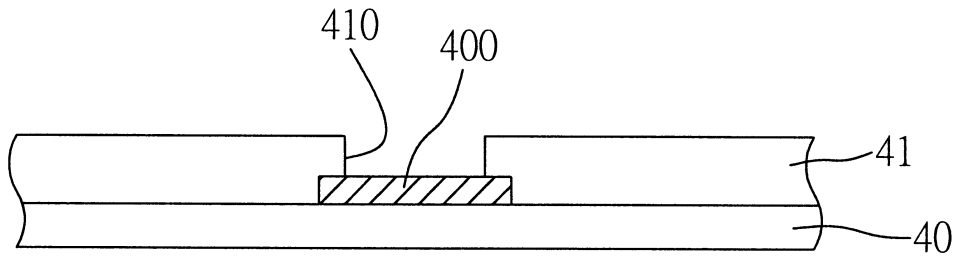


第 5 圖

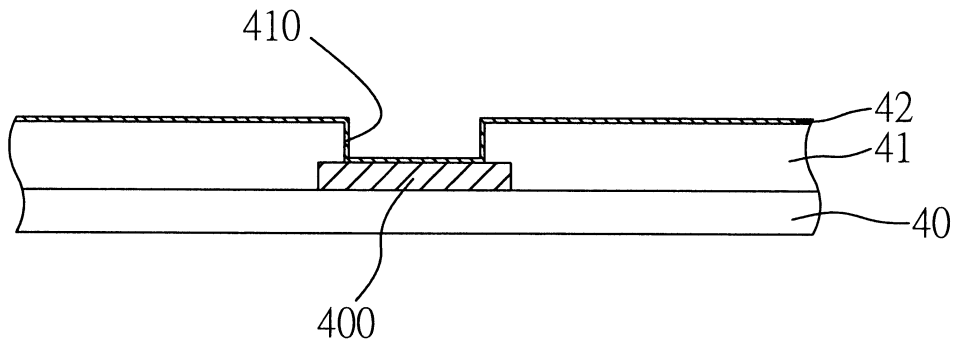


第 6 圖

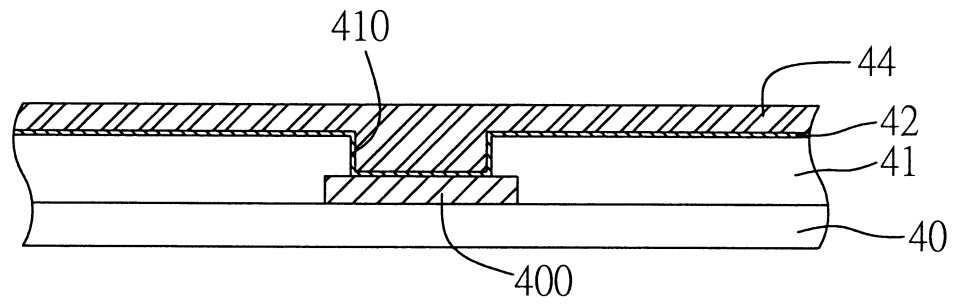




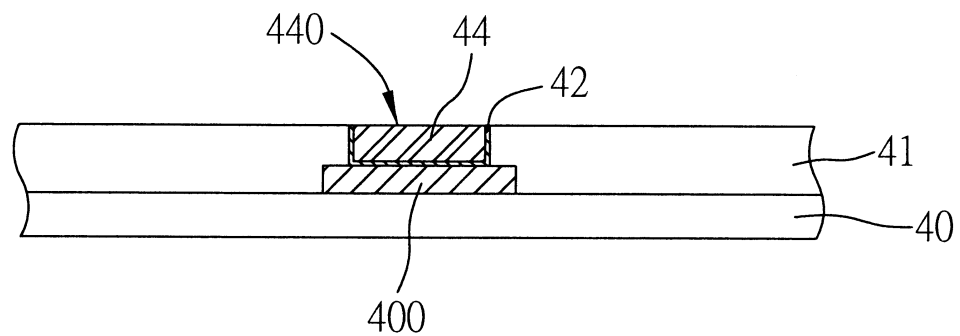
第 7A 圖



第 7B 圖

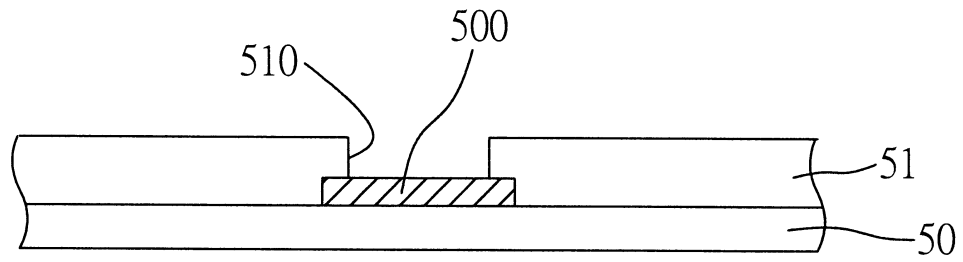


第 7C 圖

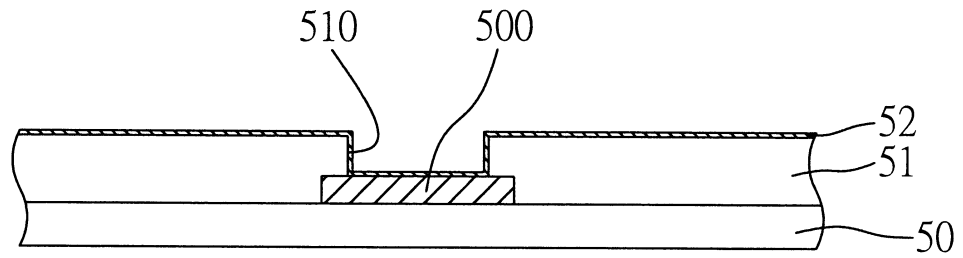


第 7D 圖

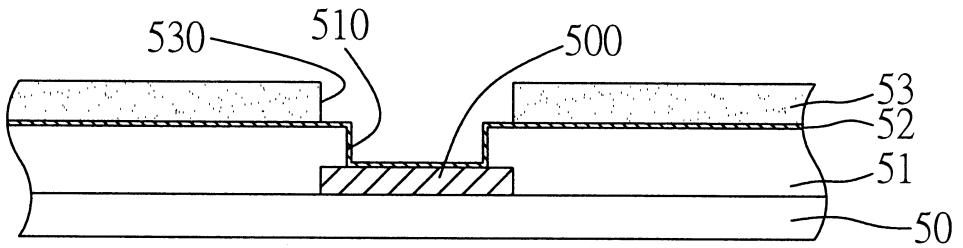




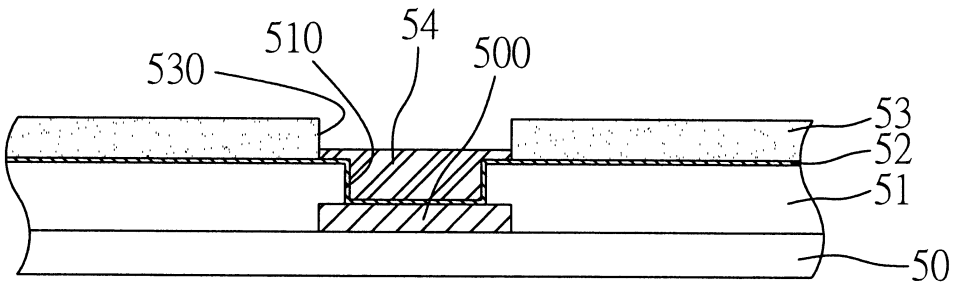
第 8A 圖



第 8B 圖

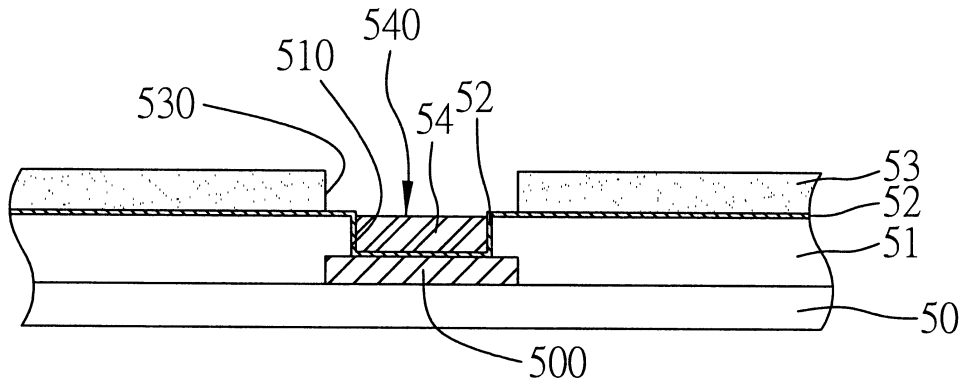


第 8C 圖

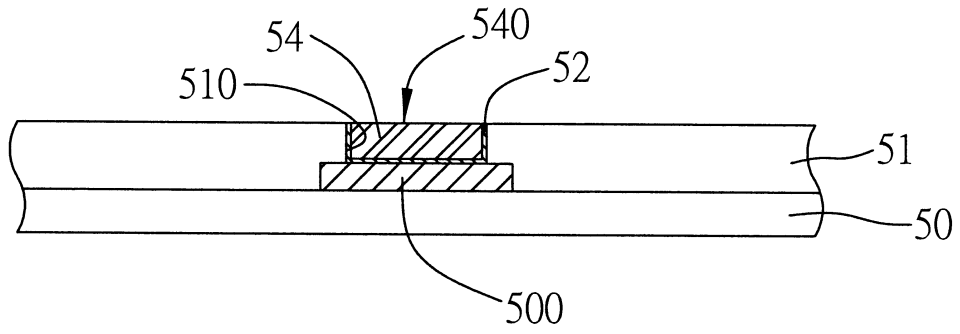


第 8D 圖





第 8E 圖



第 8F 圖

七、指定代表圖：

(一)本案指定代表圖為：第(4B)圖。

(二)本代表圖之元件代表符號簡單說明：

340	金屬凸塊
300	電性連接墊
30	電路板
310	開口
31	絕緣保護層
32	導電層
34	金屬層
350	焊錫凸塊

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

● 本案無化學式。