



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I607537 B

(45)公告日：中華民國 106 (2017) 年 12 月 01 日

(21)申請案號：105134513 (22)申請日：中華民國 102 (2013) 年 04 月 19 日

(51)Int. Cl. : H01L23/488 (2006.01) H01L21/60 (2006.01)

(30)優先權：2012/04/20 美國 13/452,507

(71)申請人：台灣積體電路製造股份有限公司 (中華民國) TAIWAN SEMICONDUCTOR
MANUFACTURING CO., LTD. (TW)

新竹市新竹科學工業園區力行六路 8 號

(72)發明人：余振華 YU, CHEN HUA (TW)；蔡豪益 TSAI, HAO YI (TW)；李建勳 LEE, CHIEN
HSIUN (TW)；劉重希 LIU, CHUNG SHI (TW)；陳憲偉 CHEN, HSIEN WEI (TW)

(74)代理人：洪澄文；顏錦順

(56)參考文獻：

US 6081038 US 2009/0212423A1

US 2010/0102444A1

審查人員：湯欽全

申請專利範圍項數：10 項 圖式數：16 共 46 頁

(54)名稱

半導體裝置

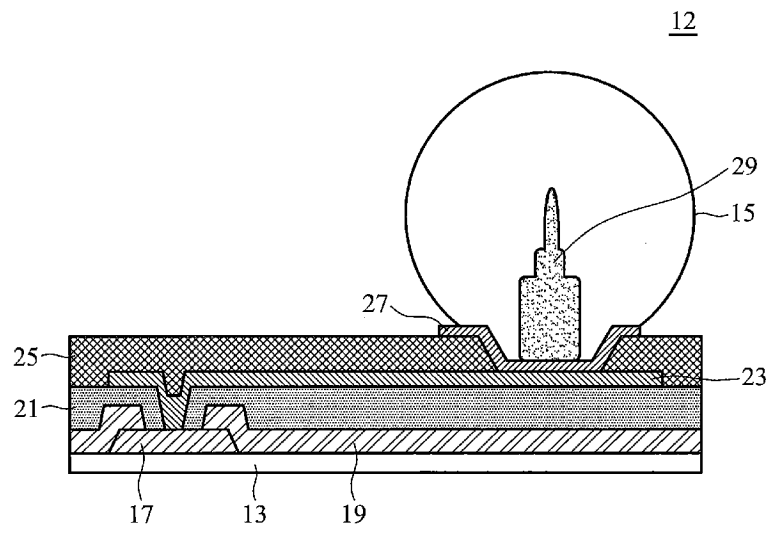
SEMICONDUCTOR APPARATUS

(57)摘要

本發明揭露一種用於軟鐸接合的裝置。一例示的裝置包含：一基板，在該基板的一表面具有一導體端子；一鈍化層，在該基板的該表面上及該導體端子上；一開口，在該鈍化層中，並曝露該導體端子的一部分；至少一栓狀凸塊(stud bump)，連接於該開口中的該導體端子，並向垂直於該基板的該表面的方向延伸；以及一軟鐸接合物，形成於該開口中的該導體端子上，並包覆該至少一栓狀凸塊。本發明還揭露軟鐸接合的形成方法。

Apparatus for solder connections. An apparatus includes a substrate having a conductive terminal on a surface; a passivation layer overlying the surface of the substrate and the conductive terminal; an opening in the passivation layer exposing a portion of the conductive terminal; at least one stud bump bonded to the conductive terminal in the opening and extending in a direction normal to the surface of the substrate; and a solder connection formed on the conductive terminal in the opening and enclosing the at least one stud bump. Methods for forming the solder connections are disclosed.

指定代表圖：



第 2 圖

- 符號簡單說明：
- 12 . . . 實施例
 - 13 . . . 基板
 - 15 . . . 軟銲接合物
 - 17 . . . 導體端子
 - 19 . . . 鈍化層
 - 21 . . . 第一聚合物層
 - 23 . . . 跡線
 - 25 . . . 第二聚合物層
 - 27 . . . 凸塊下金屬層
 - 29 . . . 栓狀凸塊

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 半導體裝置

SEMICONDUCTOR APPARATUS

【技術領域】

【0001】 本發明主要是關於一種半導體裝置，特別是關於一種用於軟銲接合的裝置。

【先前技術】

【0002】近年來在封裝製程與積體電路 (integrated circuit; IC) 製程的發展，造成固定於中介層 (interposer) 或基板上的封裝形式的使用的增加，使用這種封裝形式而形成固定於印刷電路板 (printed circuit boards; PCB) 上的模組，進而完成系統的組裝。隨著愈來愈多的先進積體電路用於目前較小且較密集的裝置例如可攜式裝置，對於更小、更薄及更低成本的技術來將積體電路裝置連接於印刷電路板的需求，正持續增加。

【0003】使用軟銲凸塊與軟銲球來連接裝置的情況亦愈來愈普遍。在一一般的裝置中，可將具有軟銲凸塊的積體電路晶片安裝在一中介層的上表面，此中介層是由一層疊材料、矽、陶瓷、薄膜等形成。然後，此中介層的下表面可具有排列成一圖形的複數個軟銲球，此圖形對應於印刷電路板上的一端子區域或銲墊的圖形。此封裝形式可稱之為「覆晶封裝」 (flip chip package)，因為積體電路是以「面朝下」或「翻轉」的方式安裝至中介層上。將積體電路安裝於中介層上之後，可將此組裝物安裝於印刷電路板上。堆疊晶片、包含中介層的封裝體堆疊的配置，是已知技術。

【0004】中介層的使用，伴隨著其成本及相關的製造步驟，對於整個系統的製造而言，會造成成本的增加與產能的降低。另一個替代的技術是使用晶圓級製程 (wafer level processing; WLP) 來直接在一半導體晶圓的表面上形成軟銲接合物，其一般為軟銲球。這些步驟可在整個晶圓上一次操作，可達成所需節省的規模並降低成本。另外，此技術可排除昂貴的中介層及其伴隨而來之用以製造此中介層的製造及測試製程的需求。

【0005】在晶圓級製程的封裝的使用中，將軟銲球黏附於印刷電路板的表面，並黏附於晶圓或積體電路晶片上的後保護層內連線 (post passivation interconnect; PPI) 接合物。由於印刷電路板的材料與半導體晶圓的熱膨脹係數不同，在系統運作過程中會有熱應力作用在組裝物上，而會有較大的應力作用於軟銲球。與具有中介層的「覆晶」封裝相比，使用軟銲接合物直接將晶片安裝於印刷電路板會增加作用於軟銲接合物的應力。

【0006】在測試中，由於熱循環試驗 (thermal cycle test; TCT) 中的應力，軟銲接合物會發生如「開路」故障之故障。軟銲球會發生龜裂，特別在靠近後保護層內連線接合物之處。因此，業界需求改良的軟銲接合物。

【發明內容】

【0007】有鑑於此，本發明的一實施例是提供一種半導體裝置，包含一基板、一鈍化層、一開口、至少一栓狀凸塊 (stud bump) 以及一軟銲接合物。上述基板是在其一表面具有一導體

端子。上述鈍化層是在上述基板的上表面及上述導體端子上。上述開口是在上述鈍化層中，並曝露上述導體端子的一部分。上述至少一栓狀凸塊是連接於上述開口中的上述導體端子，並向垂直於上述基板的上表面的方向延伸。上述軟鐸接合物是形成於上述開口中的上述導體端子上，並包覆上述至少一栓狀凸塊。

【0008】在上述之半導體裝置中，上述至少一栓狀凸塊較好為包含一材料，上述材料較好是選自主要包括銅與金的族群中的一種。

【0009】在上述之半導體裝置中，較好為：上述導體端子更包含一凸塊下金屬(under bump metallization; UBM)層，上述凸塊下金屬層在上述鈍化層中的上述開口上、並在上述至少一栓狀凸塊下。

【0010】在上述之半導體裝置中，較好為：上述導體端子更包含一表面處理層，上述表面處理層在上述凸塊下金屬層上、並在上述至少一栓狀凸塊下。

【0011】在上述之半導體裝置中，較好為：上述導體端子更包含一表面處理層，上述表面處理層在上述導體端子上、並在上述至少一栓狀凸塊下。

【0012】在上述之半導體裝置中，上述表面處理層較好為包含一材料，上述材料較好是選自主要包括金、鎳、鈀、無電鍍鎳浸金(electroless nickel -immersion gold; ENIG)及無電鍍鎳鈀浸金(electroless nickel -electroless palladium- immersion gold; ENEPIG)的族群中的一種。

【0013】在上述之半導體裝置中，較好為：上述至少一栓狀凸塊更包含至少二個栓狀凸塊。

【0014】在上述之半導體裝置中，較好為：上述至少一栓狀凸塊更包含至少三個或多於三個栓狀凸塊。

【0015】在上述之半導體裝置中，上述軟鐸接合物較好為包含一軟鐸球。

【0016】在上述之半導體裝置中，上述基板較好為包含一半導體晶圓。

【0017】本發明的另一實施例是提供一種半導體裝置，包含：一半導體基板、複數個導體端子、至少一鈍化層、在該鈍化層中的複數個開口、至少一栓狀凸塊以及一軟鐸接合物。上述半導體基板具有形成於其內的複數個積體電路。上述導體端子是形成於上述半導體基板的一表面上，並連接於上述半導體基板中的電路系統。上述至少一鈍化層是形成於上述半導體基板的上述表面的上方。上述開口是曝露上述導體端子的上表面的一部分。上述至少一栓狀凸塊是形成於上述開口中的至少一些的上述導體端子上，上述至少一栓狀凸塊連接於上述導體端子，並向垂直於上述半導體基板的上述表面的方向延伸。上述軟鐸接合物是形成於每個上述導體端子的上方，並圍繞在上述至少一些的上述導體端子上的上述至少一栓狀凸塊。

【0018】在上述之半導體裝置中，較好為更包含：一凸塊下金屬層，形成於上述鈍化層的上方，並延伸進入上述開口而覆蓋上述導體端子，且在上述至少一些的上述導體端子上的上述至少一栓狀凸塊之下。

【0019】在上述之半導體裝置中，較好為更包含：一表面處理層，形成於該些導體端子的上方，並在上述至少一些的該些導體端子上的上述至少一栓狀凸塊之下。

【0020】在上述之半導體裝置中，上述至少一栓狀凸塊較好為各包含一材料，上述材料較好是選自主要包括銅與金的族群中的一種。

【0021】在上述之半導體裝置中，較好為：關於上述至少一些的上述導體端子的至少一子集(subset)，上述至少一栓狀凸塊更包含形成於上述開口中的上述導體端子上的二個或超過二個栓狀凸塊。

【0022】本發明的又另一實施例是提供一種半導體裝置的製造方法，包含下列步驟：提供一基板，在上述基板的一表面具有形成於其上的複數個導體端子；在上述表面的上方形成一鈍化層；在上述鈍化層中形成複數個開口，而曝露上述導體端子；關於上述導體端子的至少一些，形成至少一栓狀凸塊，上述至少一栓狀凸塊連接於上述導體端子，並從上述導體端子以垂直於上述基板的上述表面的方向延伸；以及在上述導體端子的上方形成複數個軟銲接合物，上述軟銲接合物圍繞上述上述導體端子的至少一些的每一個上的上述至少一栓狀凸塊。

【0023】在上述之半導體裝置的製造方法中，較好為：提供上述基板的步驟包含提供一半導體基板，該半導體基板具有製造於其上的複數個積體電路。

【0024】在上述之半導體裝置的製造方法中，較好為：形成上述至少一栓狀凸塊的步驟更包含形成複數個栓狀凸塊的

一堆疊體。

【0025】在上述之半導體裝置的製造方法中，在形成連接於上述導體端子的至少一些導體端子的至少一栓狀凸塊之後，較好使上述導體端子的一些保持不具該至少一栓狀凸塊的狀態。

【0026】在上述之半導體裝置的製造方法中，形成上述至少一栓狀凸塊的步驟較好為包含形成二個或多於二個栓狀凸塊。

【圖式簡單說明】

【0027】

第1圖是一剖面圖，顯示用於本發明各實施例之一結構。

第2圖是一剖面圖，顯示本發明一實施例之構造。

第3圖是一剖面圖，顯示在一中間製程步驟之本發明一實施例之構造。

第4圖是一剖面圖，顯示在第3圖的構造施作後續的製程。

第5圖是一剖面圖，顯示在第4圖的構造施作後續的製程。

第6圖是一剖面圖，顯示在第5圖的構造施作後續的製程。

第7圖是一剖面圖，顯示在一中間製程步驟之本發明另一實施例之構造。

第8圖是一剖面圖，顯示在第7圖的構造施作後續的製程。

第9圖是一剖面圖，顯示在第8圖的構造施作後續的製程。

第10圖是一剖面圖，顯示本發明又另一實施例之構造。

第11圖是一俯視圖，顯示本發明一實施例之構造。

第12圖是一平面圖，顯示用於本發明各實施例之一結構。

第13A圖是一剖面圖，顯示用於第12圖之結構的本發明一實施例；第13B圖是一剖面圖，顯示用於第12圖之結構的本發明另一實施例；第13C圖是一剖面圖，顯示用於第12圖之結構的本發明另一實施例。

第14圖是一流程圖，顯示本發明之一方法實施例。

第15圖是一流程圖，顯示本發明之另一方法實施例。

第16圖是一流程圖，顯示本發明之又另一方法實施例。

【實施方式】

【0028】 為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，作詳細說明如下：

【0029】 本說明書所舉實施例是以具體的例子來做示範，並非用以限定說明書的範圍，亦無用以限定申請專利範圍的請求範圍。本發明的實施例包含一方法，其用以形成連接於一電性端子例如一錫墊或一端子區域(land)的一軟錫接合構件。上述軟錫接合構件包含至少一栓狀凸塊與一軟錫接合物，上述至少一栓狀凸塊是從上述電性端子垂直延伸，上述軟錫接合物例如一軟錫球是形成為圍繞並包覆上述栓狀凸塊。因為栓狀凸塊會增加強度且黏著於上述電性端子的表面上的材料的情況優於一實心的軟錫接合物，結果減少了軟錫接合構件因例如熱應力而發生故障的情況。可在一晶圓級製程形成上述栓狀凸塊與軟錫球，然後再分切裝置後，將其安裝在一系統電路板或印刷電路板。上述軟錫接合構件可形成在具有例如錫墊或端子區域的電性端子之一晶圓、一晶片或一基板上。上述軟錫接合構件

可直接形成在一晶圓的鐳墊上、或形成在身為一後保護層內連線 (post passivation interconnection ; PPI) 架構中的一重分佈層 (redistribution layer ; RDL) 的一部分之一連接墊上。

【0030】 第1圖是一剖面圖，顯示一範例結構11，以示範本發明各個實施例的使用。第1圖是一起顯示基板13與置於基板13的一主動表面上的複數個軟鐳接合物15，其中基板13可以是一半導體晶圓或其他種類的基板，軟鐳接合物15可以是軟鐳凸塊或軟鐳球。在本說明書中的「軟鐳」或「軟鐳料」是包含且不限於含鉛及無鉛這二種軟鐳料，例如用於含鉛軟鐳料的錫-鉛成分，而無鉛軟鐳料包含錫、銀、銅或所謂錫-銀-銅 (Si-Ag-Cu ; SAC) 成分與其他共晶成分而具有固定熔點並在導電應用中形成導電性的軟鐳接合構件。關於無鉛軟鐳料，可使用不同種類成分的錫-銀-銅軟鐳料例如 SAC 105 (錫98.5%、銀1.0%、銅0.5%)、SAC 305、SAC 405等等。無鉛軟鐳接合物例如軟鐳球也可由錫-銅成分形成而不使用銀(Ag)，其亦可由包含錫與銀還有任意的銅的無鉛軟鐳接合物所取代。

【0031】 基板13可以是一半導體基板例如矽、鍺、砷化鎵及其他半導體材料。基板13可以是一中介層(interposer)，例如矽、層疊物、陶瓷、薄膜、環氧樹脂玻璃纖維(FR4)或其他電路板材料，本發明個實施例亦可應用於這些基板。在某些實施例中，基板13是矽晶圓，其包含許多積體電路，這些積體電路是在使用本發明個實施例以形成與系統板之連接之前製造。

【0032】 在第1圖的剖面圖中，顯示單列的軟鐳接合物15，此軟鐳接合物15一般而言是軟鐳球，但亦可使用其他形狀例如

柱狀、骰子狀、方塊狀以及圓柱狀。將一批軟錒球形成在柵格圖形上時，所構成的積體電路封裝體可稱之為「球柵陣列」(ball grid array; BGA)，而其軟錒球可稱之為「球柵陣列軟錒球」。然而，敘述於本說明書之本發明各實施例並不限於球柵陣列封裝體或球柵陣列軟錒球。關於軟錒接合物15，本發明各實施例中並未受限於球面或球形者。在一實際應用中，一個積體電路裝置可能會使用數百個甚至數千個軟錒接合物15，而一個半導體晶圓上可能會形成有許多這樣的積體電路裝置。

【0033】 在一系統的使用中，例如使用熱迴錒的方式將基板13固定於另一個電路板或組裝體例如一系統印刷電路板(未繪示)。接下來，使軟錒接合物15與上述系統印刷電路板上的連接墊或端子區域對準，放置軟錒接合物15，使其與上述連接墊或端子區域成物理性的接觸。上述對準與放置軟錒接合物15的步驟可使用例如機械手臂等的取放(pick and place)與自動對準工具，以自動或手動的方式操作。

【0034】 然後一熱迴錒製程可使軟錒接合物15熔化與冷卻，以形成軟錒接合物15與上述系統印刷電路板或組裝物的電性與物理性連接。因此，使軟錒接合物15變成物理性且電性於上述系統印刷電路板。在組裝之後，在測試與使用過程中，基板13與軟錒接合物15會曝露在熱應力中。在後續熱循環造成的機械應力中，軟錒接合物15必須承受機械性運動或機械力之應力，例如在熱循環過程中的熱膨脹係數不匹配造成的應力。若軟錒接合物15無法承受上述應力，則可能會發生軟錒料龜裂。若上述軟錒料龜裂的裂痕展開，則會發生電性開路，而在測試

或使用過程中發生裝置故障。

【0035】 第2圖是一剖面圖，顯示一軟銲接合構件的實施例12。在第2圖中，基板13具有一導體端子17，導體端子17提供對基板13中的電路系統(未繪示)的電性連接。導體端子17可以是例如用於一積體電路的一銲墊，或可以是一多層基板的一跡線(trace)。鈍化層19的形成，例如是來保護基板13中的電路系統。鈍化層19可以是一聚醯亞胺(polyimide)層、一氮化矽層、一聚合物層或其他具保護性的介電材料層。在實施例12中，形成一重分佈層(redistribution layer; RDL)，使此重分佈層將導體端子17連接於軟銲接合物15。第2圖顯示一第一聚合物層21，用以為上述重分佈層形成一絕緣層。後保護層內連線的一跡線23是形成於第一聚合物層21的上方，跡線23是例如銅、鋁、金等的導體，其一端延伸而經由一開口而電性且物理性連接於導體端子17。如第2圖所示，顯示另一個介電質或絕緣體，也就是一第二聚合物層25，其是置於跡線23的上方。第二聚合物層25中的一開口曝露出跡線23的一部分，形成一連接墊或端子區域，軟銲接合物15是形成在此開口中。在第二聚合物層25的上方是形成一凸塊下金屬(under bump metallization; UBM)層27，凸塊下金屬層27並延伸至上述開口中，覆蓋跡線23的上表面。凸塊下金屬層材料是用來增加軟銲料的黏著力，並在軟銲料與跡線23的軟銲料接合部分之間的連接提供某種程度的應力鬆弛。用於凸塊下金屬層27的金屬包含但不限於銅、鋁、鎳、鈦與鉻的至少一種。凸塊下金屬層27的關鍵特徵是黏著於上述導體也就是跡線23的材料，而提供一軟銲料擴散障蔽、為

軟銲接合物 15 的安裝提供可銲性 (solderability) 與潤濕性 (wettability)、相容於形成軟銲接合物 15 的製程、且對其與跡線 23 的接點提供較低的電阻。

【0036】 如第 2 圖所示，一栓狀凸塊 29 是形成於凸塊下金屬層 27 上，並以遠離基板 13 的水平上表面的垂直方向延伸。此栓狀凸塊 29 可使用銲線機的銲針工具來形成例如一熱壓銲接 (thermo compression bond; TCB)。可使用一球銲與點銲 (ball and stitch) 操作，將一銲球機械性地連接於凸塊下金屬層 27，然後此銲線操作在使銲針工具以向上而遠離凸塊下金屬層 27 的表面的方向移動時，藉由切斷銲線的垂直部分而形成栓狀凸塊 29。此栓狀凸塊 29 可由銅、金或其他銲線材料形成。如後文的詳細敘述，可為一個軟銲接合物 15 形成超過一個栓狀凸塊 29，而可在一個軟銲接合物 15 使用二個、三個、四個或是更多栓狀凸塊 29。栓狀凸塊 29 的直徑例如可為 $50\mu\text{m}$ - $80\mu\text{m}$ ，栓狀凸塊 29 的高度可為 $80\mu\text{m}$ - $160\mu\text{m}$ 。栓狀凸塊 29 具有一較寬的底部與一較窄或點狀的頂部，由於栓狀凸塊 29 是由上述球銲與點銲操作而形成。栓狀凸塊 29 的剖面一般可顯示為：具有一狹窄的頂部的柱狀。

【0037】 然後，將一軟銲接合物 15 形成於凸塊下金屬層 27 上，且圍繞並包覆栓狀凸塊 29，此軟銲接合物 15 可以是一軟銲球。上述軟銲球可以下列步驟形成：以模板印刷的方式選擇在凸塊下金屬層 27、軟銲球端子區域的位置之第二聚合物層 25 上放置軟銲料，然後使上述軟銲料經過一軟銲的熱迴銲製程。如第 2 圖所示，熔融的軟銲料的表面張力造成在栓狀凸塊 29 的周

圍形成球狀的軟鐸球。本實施例的栓狀凸塊 29 增加了機械應力，並在軟鐸接合物 15 接觸凸塊下金屬層 27 的關鍵區域避免龜裂的發生。又，即使在軟鐸料-凸塊下金屬層 27 的交界處附近形成一些軟鐸料裂縫，栓狀凸塊 29 提供連接於上述軟鐸球的剩餘部分的額外的電性連接，而避免電路的「開路」的形成，因此不會發生電性故障。

【0038】 第 3 圖是一剖面圖，顯示在一中間製程步驟的另一個替代性實施例 10，以說明另一個方法實施例。在第 3 圖中，所示的基板 13 是具有一導體端子 17，此導體端子 17 可以是一積體電路的鐸墊或是另一個內連線端子。在第 3 圖中，顯示一鈍化層 19 是在基板 13 與導體端子 17 上，鈍化層 19 例如可為一聚醯亞胺層，而其他鈍化材料包含例如氮化矽等的介電質。在第 3 圖中，顯示一凸塊下金屬層 27 是在導體端子 17 上方並與導體端子 17 接觸，並覆蓋鈍化層 19 的一部分的上表面，且凸塊下金屬層 27 的一部分是在鈍化層 19 的一部分上。請注意在本實施例中，凸塊下金屬層 27 是直接於導體端子 17 的上方，也就是在本實施例中未使用重分佈層。

【0039】 第 4 圖是一剖面圖，顯示在實施例 10 施作後續的製程。在第 4 圖中，基板 13 與導體端子 17、以及鈍化層 19 與凸塊下金屬層 27 是如同前述實施例一般排列，故不再詳述。在第 4 圖中，提供一表面處理層 31。此表面處理層 31 可以是化學鍍 (electroless plating) 層，例如鎳 (Ni)、金 (Au)、鎳與金、鈮、鉑或其他用於軟鐸接合的其他表面處理。表面處理層 31 亦可使用組合式的表面處理層，例如無電鍍鎳浸金 (electroless nickel

-immersion gold ; ENIG)及無電鍍鎳鈀浸金(electroless nickel -electroless palladium- immersion gold ; ENEPIG)。這些表面處理層的作用在於連接例如銅栓狀凸塊時，增加可銲性。

【0040】 第5圖是一剖面圖，顯示在第4圖的實施例10施作後續的製程。從第4圖過渡到第5圖，基板13、導體端子17、鈍化層19、凸塊下金屬層27與表面處理層31的排列照舊。然後，在表面處理層31的上方形成栓狀凸塊29。栓狀凸塊29的形成，例如可藉由使用一銲針球銲工具進行一球銲步驟並在上述工具遠離並垂直移動時切斷銲線而形成栓狀部分。栓狀凸塊29是機械性地接合於表面處理層31的表面，並以垂直於基板13的水平上表面的方向延伸。栓狀凸塊29可以是銅、金或用於銲線機台的銲線使用的其他材料。栓狀凸塊29的形成可用熱壓銲接。另外，可使用超音波能量來形成栓狀凸塊29，對表面處理層31的接合性更佳。可在每個接合物中形成多個栓狀凸塊29，亦可僅形成一個栓狀凸塊29，如第5圖的實施例所示。

【0041】 第6圖是一剖面圖，顯示在第5圖的實施例10施作後續的製程。基板13、導體端子17、鈍化層19、凸塊下金屬層27、表面處理層31與栓狀凸塊29的排列都如同第5圖所示。在第6圖中，形成一軟銲接合物15。在本實施例中，軟銲接合物15是軟銲球，但亦可使用其他形狀。為了形成軟銲接合物15，將軟銲料置於基板13上，其方法可藉由例如經由一模板，將一軟銲膏印刷至基板13上。使用一熱迴銲步驟，對上述軟銲料進行回銲，且由於軟銲料在其熔融狀態的表面張力性質，在其冷卻時則形成球狀而圍繞並將栓狀凸塊29包覆，且位於表面處理

層31的上方，如第6圖所示。在一實施例中，表面處理層31與凸塊下金屬層27的直徑約為 $200\mu\text{m}$ - $240\mu\text{m}$ ，且形成於表面處理層31上的軟鐳球會因此有較大的直徑，例如 $220\mu\text{m}$ - $280\mu\text{m}$ 。軟鐳球之間的間距(pitch)例如可為 $300\mu\text{m}$ - $400\mu\text{m}$ 。栓狀凸塊29的直徑例如可為 $50\mu\text{m}$ - $80\mu\text{m}$ ，栓狀凸塊29的高度例如可為 $80\mu\text{m}$ - $160\mu\text{m}$ 。

【0042】 由於栓狀凸塊29與表面處理層31的接合良好，且栓狀凸塊29以離開基板13的垂直方向朝向軟鐳接合物15的中心延伸，藉由栓狀凸塊29的使用而提供額外的強度。特別是，栓狀凸塊29在軟鐳接合物15與表面處理層31表面處理層31之間的材料交界處的鄰近區域，提供更高的強度。此區域是在習知的軟鐳球的熱循環試驗中，曾經觀察到發生軟鐳球龜裂的區域。即使發生軟鐳球龜裂，以銅、金或另外的導體材料形成的栓狀凸塊29，會增加從軟鐳接合物15的中心周圍到導體端子17的額外的導電路徑，因此避免了導電連接的「開路」的發生，此「開路」是由軟鐳球龜裂造成。

【0043】 前述的實施例是顯示凸塊下金屬層27與栓狀凸塊29一起使用。第7圖是一剖面圖，顯示一實施例14，其與前述的實施例類似，但在本實施例14中未使用凸塊下金屬層。

【0044】 在第7圖中，是顯示在一中間製程步驟的實施例14。基板13是具有一導體端子17，此導體端子17可以是例如一積體電路的鐳墊或是一後保護層內連線端子，其是電性連接於基板13中的其他電路系統。一表面處理層31是形成於導體端子17上，在一實施例中可使用一化學鍍膜。此表面處理層31例如

可為鎳、金、無電鍍鎳浸金(electroless nickel -immersion gold; ENIG)或無電鍍鎳鈀浸金(electroless nickel -electroless palladium- immersion gold; ENEPIG)。

【0045】 第8圖是一剖面圖，顯示在第7圖的實施例14施作一些附加的製程。在第8圖中，形成一鈍化層19，此鈍化層19是在基板13與表面處理層31的一部分上，鈍化層19可以是聚醯亞胺、氮化物或其他介電質。鈍化層19中的一開口是用來作為軟錫球端子區域，用來接受一軟錫接合構件。如第8圖所示，一對栓狀凸塊29是形成在上述開口中的表面處理層31上，且在一法線方向(在此特定方位)向上延伸(當然，可將基板13上下翻轉，此時栓狀凸塊29則在圖中向下延伸，第8圖所使用的方位僅用於圖示，而未限定一定要使用此方位)。在本實施例中，未使用在前述各實施例所示的凸塊下金屬材料。另外，在一例示的實施例中，其中栓狀凸塊29是金且導體端子17是銅，則可以一起省略表面處理層31而仍可獲得良好的結果，這是因為金的栓狀凸塊29會與銅的導體端子17形成極佳的機械性接合。

【0046】 第9圖是一剖面圖，顯示在第8圖的實施例14施作後續附加的製程之完成結構。一軟錫接合物15，通常是一軟錫球但不限於軟錫球，是形成於鈍化層19中的上述開口中的表面處理層31的上方。軟錫接合物15是圍繞這一對栓狀凸塊29並予以包覆。如前所述，栓狀凸塊29提供了附加的強度與附加的導電路徑，而避免「開路」故障的發生。此「開路」故障的原因是軟錫料龜裂，而軟錫料龜裂可能由與材料的熱膨脹係數不匹配相關的機械應力與熱循環試驗引起。

【0047】 第10圖是一剖面圖，顯示一實施例18，其為一替代性的實施例。在實施例18中，栓狀凸塊是進一步堆疊而形成一栓狀凸塊堆疊物39。堆疊的栓狀凸塊的使用會增加栓狀凸塊的高度，同樣地藉由增加軟鐸球中的材料而增加軟鐸球的尺寸。另外，堆疊的栓狀凸塊的使用會使栓狀凸塊延伸至軟鐸接合物15的更深處，而在上封裝體41上的一連接墊38與基板13之間增加額外的導電路徑。因此，若在基板13的附近產生一裂縫，仍不會中斷電性連接。栓狀凸塊堆疊物39亦可使用具有一探針的鐸線鐸接工具，且將一個栓狀凸塊堆疊在第一個栓狀凸塊上。本實施例18的栓狀凸塊堆疊物39亦可用於第2圖的實施例中以及第6圖的實施例(包含凸塊下金屬)與第9圖(不包含凸塊下金屬)的實施例。而且，這些替代性實施例的每一個可構成附加的實施例，其可當作後附申請專利範圍的請求範圍內的額外的實施例。

【0048】 第11圖是一俯視圖，顯示本發明某些實施例的軟鐸接合物15。在第11圖中，所顯示的軟鐸接合物15的直徑大於例如 $240\mu\text{m}$ ，所顯示的栓狀凸塊29的數量是4個；在其他例示的實施例中，是分別使用1、2、3個栓狀凸塊29。在某些實施例中，使用3個或更多的栓狀凸塊29會達成極佳的功效，但本發明的實施例並不限於使用某些特定數量的栓狀凸塊29。在一例子中，在軟鐸接合物15下方的凸塊下金屬層或表面處理層的直徑D1約為 μm ，同時栓狀凸塊29的直徑為 $50\mu\text{m}$ - $80\mu\text{m}$ ，而栓狀凸塊29之延伸進入軟鐸接合物15的高度為 $80\mu\text{m}$ - $160\mu\text{m}$ 。本案實施例並不限於上述尺寸的數值範圍，本案實施例的栓狀凸

塊29亦可包含比上述數值範圍更大或更小的直徑、或是更大或更小的厚度。同樣地，軟銲接合物15的尺寸亦可大於或小於前述例示的範圍。

【0049】 第12圖是一平面圖，顯示一基板43。基板43具有本發明實施例之軟銲接合物15。在一非限制性的範例中，如第12圖所示，軟銲接合物15的陣列是13×13，總共有169個軟銲接合物15。在具有軟銲球接合物的基板的熱循環試驗中，觀測到軟銲球會受到應力的作用。上述軟銲球所受的應力並不平均，在接近中心的「中立點」(neutral point)也就是上述軟銲接合物15的陣列的中心，是觀測到最低的應力。藉由為每個軟銲球繪出到中立點的距離(distance to the neutral point; DNP)、並觀測熱循環中的應力，確定最大應力是在4個角落，例如第12圖所示的區域45，這些軟銲球是具有最大值的「到中立點的距離」，在第12圖是顯示為從中心的軟銲球起算的半徑，並將其標示為「DNP1」。某些較靠近中立點的軟銲球但仍受到相當大的應力，這些錫球是接近上述陣列的外圍行列，可稱之為其所在的「到中立點的距離」是大於或等於顯示為「DNP2」的距離、但小於「DNP1」。較接近中心且在半徑「DNP2」之內的軟銲球，是受到較小之來自熱效應的應力。

【0050】 第13A、13B、13C圖是一系列之剖面圖，顯示用於第12圖所示裝置的三個軟銲接合構件49、51與53。在第13A圖中，在剖面圖可看到軟銲接合構件49在軟銲接合物15中具有2個栓狀凸塊29；在一替代性的實施例中，軟銲接合構件49在軟銲接合物15中可具有3、4或更多個栓狀凸塊29。在方法實施例

中，在一陣列或積體電路圖形中，距離中立點最遠也就是到中立點的距離為DNP1之軟銲接合物15，可應用繪示於第13A圖的形態。在第13B圖中，在剖面圖可看到軟銲接合構件51在軟銲接合物15中具有單個栓狀凸塊29。在方法實施例中，到中立點的距離小於距離DNP1、但大於或等於較小的到中立點的距離DNP2的軟銲接合物15，可使其成為配備單個栓狀凸塊29的軟銲接合構件51。在第13C圖中，所繪示的軟銲接合構件53是使用傳統不具栓狀凸塊的軟銲接合物。對於最靠近中立點的軟銲接合物15，其到中立點的距離小於DNP2，可使這些軟銲接合物15內不具栓狀凸塊29，因為在其所在位置觀測到的機械應力是小於位於最大的「到中立點的距離」DNP1的軟銲接合物15之處的應力，亦小於位於次大的「到中立點的距離」DNP2的軟銲接合物15之處的應力。對於上述陣列或裝置，藉由僅在某些而非全部的軟銲接合物內設置栓狀凸塊，仍可發揮本發明各實施例的優點，並降低整個系統的成本並增加產出。

【0051】 第14圖是一流程圖，顯示本發明之一方法實施例。在步驟61中，提供一基板，此基板具有一導體端子。在步驟63中，一鈍化層是形成於上述基板的上方，且一開口是位於上述鈍化層中，而曝露上述導體端子的一部分。在步驟65中，執行一選用的步驟，形成一凸塊下金屬層。在步驟67中，在上述導體端子的上方提供一表面處理層。在步驟69中，在上述導體端子上形成一或多個栓狀凸塊，上述栓狀凸塊是以法線方向遠離上述基板表面而延伸。在步驟71中，在上述導體端子的上方形成一軟銲接合物。本實施例是對應於例如用以形成第6圖

的實施例的方法。

【0052】 第15圖是一流程圖，顯示本發明之另一方法實施例。在第15圖中，此方法是始於步驟73，在一基板的上方沉積一導體端子。在步驟75，將一表面處理層沉積於上述導體端子的上方。在步驟77，在上述基板的上方形成一鈍化層，並形成一開口以曝露上述導體端子與上述表面處理層。在步驟79，在上述表面處理層上形成一或多個栓狀凸塊，上述一或多個栓狀凸塊電性連接於上述導體端子。在步驟81，一軟銲接合物是形成於上述栓狀凸塊的上方，並將上述栓狀凸塊包覆。本方法實施例是對應於例如用以形成第9圖的實施例的方法。

【0053】 第16圖是一流程圖，顯示本發明之又另一方法實施例。在步驟83中，將排列成陣列的複數個導體端子形成於一基板上。在步驟85中，決定每個上述導體端子的「到中立點的距離」，上述中立點是上述陣列的中心。在步驟87中，對於每個具有最大的「到中立點的距離」的導體端子，形成多於2個的複數個栓狀凸塊。

【0054】 在步驟89中，對於被識別為「到中立點的距離」是小於最大「到中立點的距離」但大於其他較小的「到中立點的距離」之導體端子，對於每個這些導體端子，形成至少一個栓狀凸塊。上述陣列中的其餘的導體端子，則未形成任何栓狀凸塊。

【0055】 然後在步驟91中，在上述導體端子的上方形成軟銲接合物。請注意某些導體端子無任何栓狀凸塊，「到中立點的距離」大於或等於較小的「到中立點的距離」的導體端子具

有至少一個栓狀凸塊，在最大距離或具有最大「到中立點的距離」的導體端子具有超過2個栓狀凸塊。在其他實施例中，包含以下情況：對具有最大「到中立點的距離」的導體端子使用2個栓狀凸塊、對具有中間值的「到中立點的距離」的導體端子使用至少1個栓狀凸塊、對較接近中立點的導體端子則不使用栓狀凸塊。

【0056】 前述的栓狀凸塊的數量僅止於舉例，在其他取代的實施例中，可在每個導體端子使用更多或更少的栓狀凸塊。具重要性意義的關係是「到中立點的距離」DNP與栓狀凸塊的數量。隨著「到中立點的距離」變大，可預見會受到較大的應力，對於大於或等於一特定的「到中立點的距離」的軟鐸球就會增加栓狀凸塊的使用數量。

【0057】 在某些應用中，由於軟鐸球的排列方式會使最大「到中立點的距離」相對較低。在這樣的情況，可使用一替代的實施例，而僅在預見會承受最大應力的軟鐸球使用栓狀凸塊，也就是最外側角落的軟鐸球會使用單一的栓狀凸塊。在其他情況中，軟鐸球的陣列相當大，其中某些軟鐸球會具有非常大的「到中立點的距離」、某些軟鐸球會具有中間值的「到中立點的距離」、某些較靠近中立點的軟鐸球會具有相對低的「到中立點的距離」。在作為其他替代實施例的此一例子中，具有大於或等於一第一預設臨界值的「到中立點的距離」之軟鐸球可在每個軟鐸球使用4個或更多栓狀凸塊，具有大於一第二預設臨界值、但小於上述第一預設臨界值的「到中立點的距離」之軟鐸球可在每個軟鐸球使用例如1或2個栓狀凸塊，具有小於

上述第二預設臨界值及上述第一預設臨界值二者的「到中立點的距離」之軟鐸球可在每個軟鐸球不使用任何栓狀凸塊。對產品原型(prototype)作熱循環試驗及墜落試驗(drop test)可用來決定在一特定裝置中有多少軟鐸球需要使用栓狀凸塊、以及用來確認應為一可靠裝置的預設「到中立點的距離」的臨界值。晶片尺寸、軟鐸球尺寸、軟鐸球密度以及軟鐸球間距均為在上述決定過程中的變因，這些變因會隨著應用領域而改變，且可以有許多選擇方案。

【0058】 使用本發明各實施例是提供一改良的晶圓級製程，此改良的晶圓級製程是相容於用在系統板上的「覆晶」佈局中的積體電路(其主動表面面朝印刷電路板)的安裝之軟鐸接合，而不需要使用中間的中介層。使用本發明各實施例的優點是由於較簡單的佈局，而提供較薄的組裝體且減少所需的構件、降低成本並減少可能的失效機構。置於本發明各實施例的軟鐸球接合物內側的栓狀凸塊的使用，減少軟鐸球龜裂的失效的發生，並減少或消除在例如軟鐸球等的以傳統方法形成之傳統的軟鐸接合物看到的電路開路。包含本發明各實施例的軟鐸接合物在使用上相當可靠，且不需要一覆晶中介層而直接將積體電路安裝至印刷電路板。另外，還要考慮到晶圓級整合。在此方法中，在晶圓階段一起完成多個積體電路，其中數個積體電路可在單一軟鐸料迴鐸的步驟中，安裝成一個組裝體而一起安裝在一系統板。在一「封裝體立體堆疊」(package on package; POP)或堆疊晶片佈局中，可在晶圓上表面垂直堆疊數個裝置，然後可使用具有栓狀凸塊之本發明各實施例的軟鐸

接合物來將上述堆疊的裝置安裝至一系統板。

【0059】 本發明的一實施例是提供一種裝置，包含一基板、一鈍化層、一開口、至少一栓狀凸塊(stud bump)以及一軟鐸接合物。上述基板是在其一表面具有一導體端子。上述鈍化層是在上述基板的上述表面上及上述導體端子上。上述開口是在上述鈍化層中，並曝露上述導體端子的一部分。上述至少一栓狀凸塊是連接於上述開口中的上述導體端子，並向垂直於上述基板的上述表面的方向延伸。上述軟鐸接合物是形成於上述開口中的上述導體端子上，並包覆上述至少一栓狀凸塊。

【0060】 本發明的另一實施例是提供一種裝置，包含：一半導體基板、複數個導體端子、至少一鈍化層、在該鈍化層中的複數個開口、至少一栓狀凸塊以及一軟鐸接合物。上述半導體基板具有形成於其內的複數個積體電路。上述導體端子是形成於上述半導體基板的一表面上，並連接於上述半導體基板中的電路系統。上述至少一鈍化層是形成於上述半導體基板的上述表面的上方。上述開口是曝露上述導體端子的上表面的一部分。上述至少一栓狀凸塊是形成於上述開口中的至少一些的上述導體端子上，上述至少一栓狀凸塊連接於上述導體端子，並向垂直於上述半導體基板的上述表面的方向延伸。上述軟鐸接合物是形成於每個上述導體端子的上方，並圍繞在上述至少一些的上述導體端子上的上述至少一栓狀凸塊。

【0061】 本發明的又另一實施例是提供一種裝置的製造方法，包含下列步驟：提供一基板，在上述基板的一表面具有形成於其上的複數個導體端子；在上述表面的上方形成一鈍化

層；在上述鈍化層中形成複數個開口，而曝露上述導體端子；關於上述導體端子的至少一些，形成至少一栓狀凸塊，上述至少一栓狀凸塊連接於上述導體端子，並從上述導體端子以垂直於上述基板的上述表面的方向延伸；以及在上述導體端子的上方形成複數個軟銲接合物，上述軟銲接合物圍繞上述上述導體端子的至少一些的每一個上的上述至少一栓狀凸塊。

【0062】 雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0063】

- 10 實施例
- 11 結構
- 12 實施例
- 13 基板
- 14 實施例
- 15 軟銲接合物
- 17 導體端子
- 18 實施例
- 19 鈍化層
- 21 第一聚合物層
- 23 跡線

25	第二聚合物層
27	凸塊下金屬層
29	栓狀凸塊
31	表面處理層
38	連接墊
39	栓狀凸塊堆疊物
41	上封裝體
45	區域
49	軟銲接合構件
51	軟銲接合構件
53	軟銲接合構件
61	步驟
63	步驟
65	步驟
67	步驟
69	步驟
71	步驟
73	步驟
75	步驟
77	步驟
79	步驟
81	步驟
83	步驟
85	步驟

87 步驟

89 步驟

91 步驟

DNP1 到中立點的距離(半徑)

DNP2 到中立點的距離(半徑)

發明摘要

※ 申請案號：105134513(由102113899分割)

※ 申請日：102/04/19

※IPC 分類：*H01L 23/488* (2006.01)
H01L 21/60 (2006.01)

【發明名稱】 半導體裝置

SEMICONDUCTOR APPARATUS

【中文】

本發明揭露一種用於軟銲接合的裝置。一例示的裝置包含：一基板，在該基板的一表面具有一導體端子；一鈍化層，在該基板的該表面上及該導體端子上；一開口，在該鈍化層中，並曝露該導體端子的一部分；至少一栓狀凸塊 (stud bump)，連接於該開口中的該導體端子，並向垂直於該基板的該表面的方向延伸；以及一軟銲接合物，形成於該開口中的該導體端子上，並包覆該至少一栓狀凸塊。本發明還揭露軟銲接合的形成方法。

【英文】

Apparatus for solder connections. An apparatus includes a substrate having a conductive terminal on a surface; a passivation layer overlying the surface of the substrate and the conductive terminal; an opening in the passivation layer exposing a portion of the conductive terminal; at least one stud bump bonded to the conductive terminal in the opening and extending in a direction normal to the surface of the substrate; and a solder connection formed on the conductive terminal in

the opening and enclosing the at least one stud bump. Methods for forming the solder connections are disclosed.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

- 12 實施例
- 13 基板
- 15 軟鐸接合物
- 17 導體端子
- 19 鈍化層
- 21 第一聚合物層
- 23 跡線
- 25 第二聚合物層
- 27 凸塊下金屬層
- 29 栓狀凸塊

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

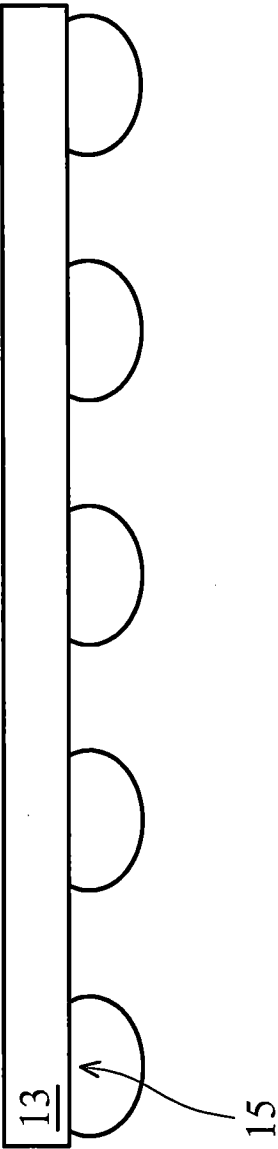
無。

申請專利範圍

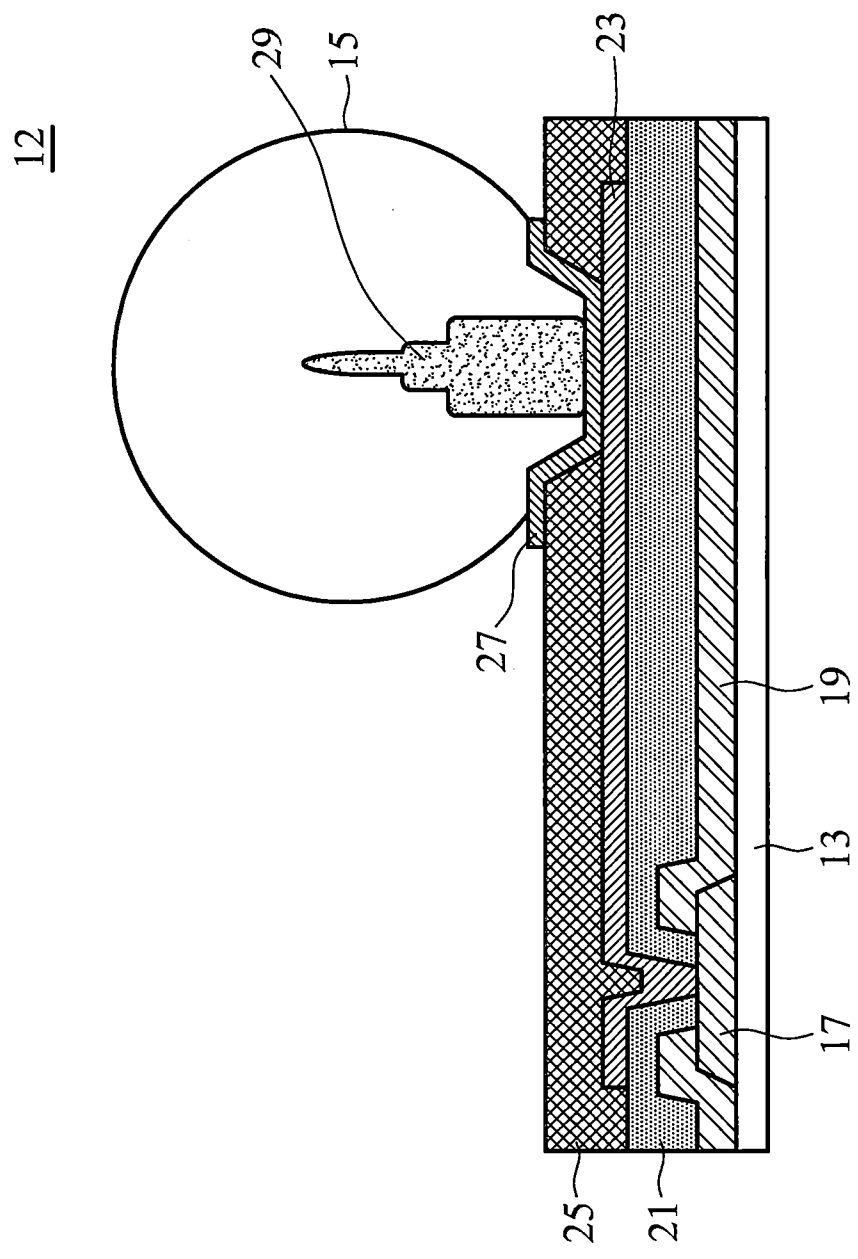
1. 一種半導體裝置，包含：
 - 一基板，具有電路系統；
 - 一第一導體結構於該基板上，並電性連接於該電路系統；
 - 一第二導體結構於該基板上；
 - 一第一數量的第一栓狀凸塊，於該第一導體結構上，該第一數量為一或複數個；
 - 一電性連接物，形成於該第一導體結構的上方，並圍繞上述第一栓狀凸塊；
 - 一第二數量的第二栓狀凸塊，於該第二導體結構上，該第二數量大於該第一數量；以及
 - 一第三導體結構於該基板上，該第三導體結構無任何栓狀凸塊。
2. 如申請專利範圍第1項所述之半導體裝置，其中以平面圖觀之，該第三導體結構比該第一導體結構及該第二導體結構還接近該基板的中心。
3. 如申請專利範圍第1或2項所述之半導體裝置，其中以平面圖觀之，該第二導體結構比該第一導體結構還遠離該基板的中心。
4. 如申請專利範圍第1或2項所述之半導體裝置，其中該第一導體結構、該第二導體結構及該第三導體結構各自更包含一凸塊下金屬(under bump metallization; UBM)層，其中一鈍化層位於各個該第一導體結構、該第二導體結構及該第三導體結構的一部分與該凸塊下金屬層之間。

圖式

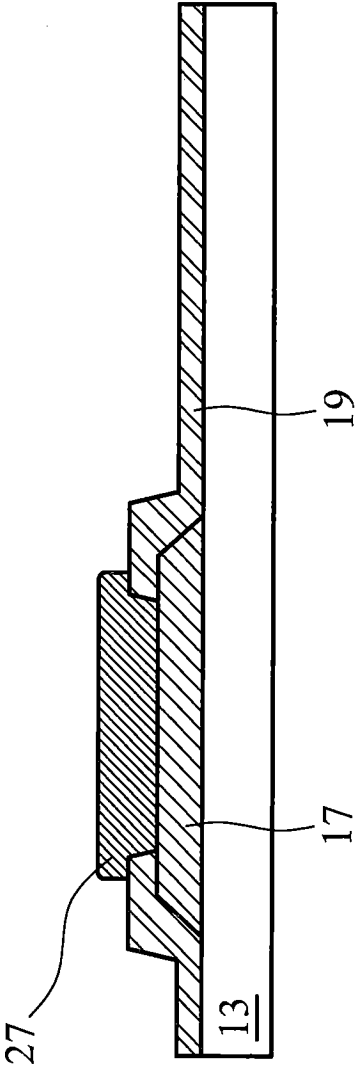
11



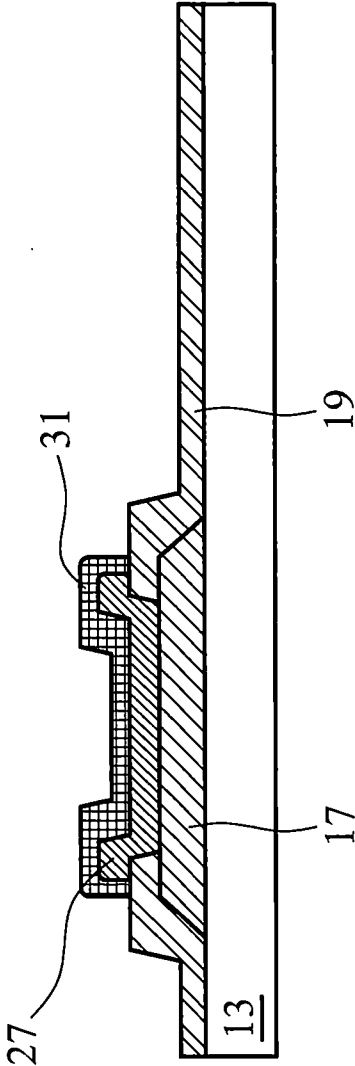
第 1 圖



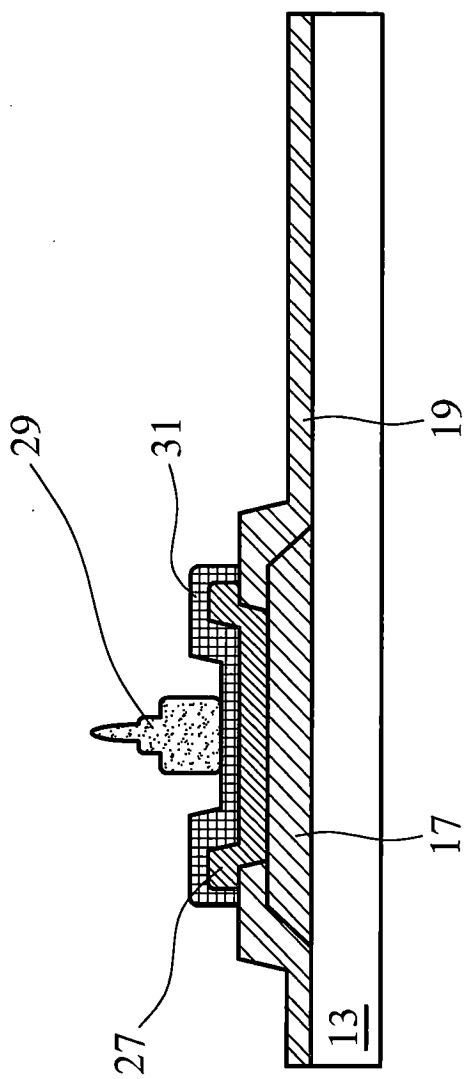
第 2 圖



第3圖

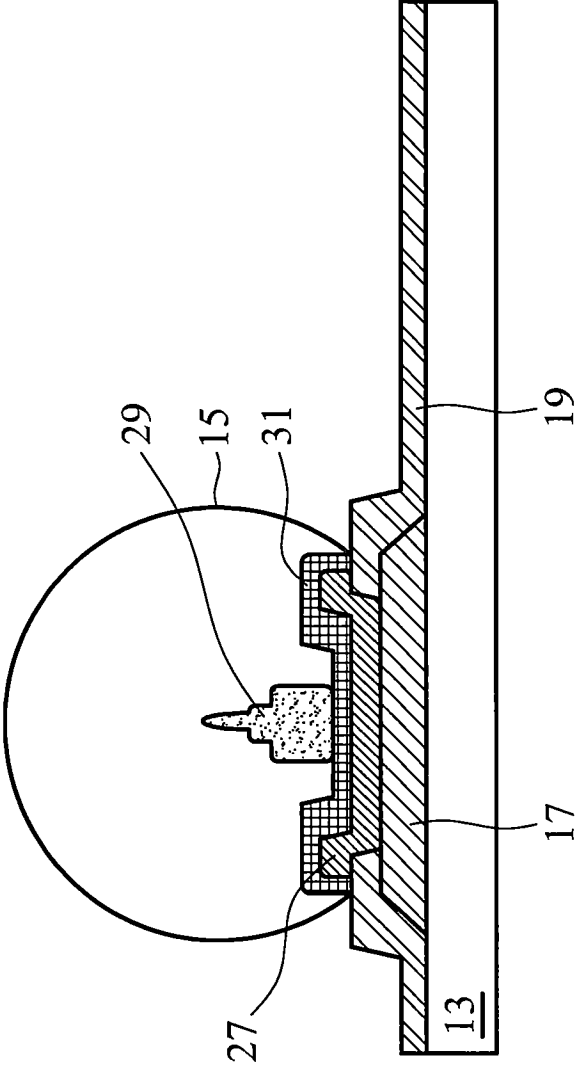


第4圖

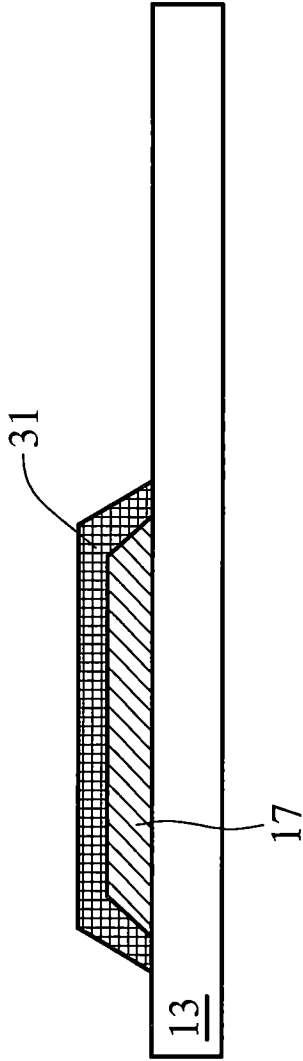


第 5 圖

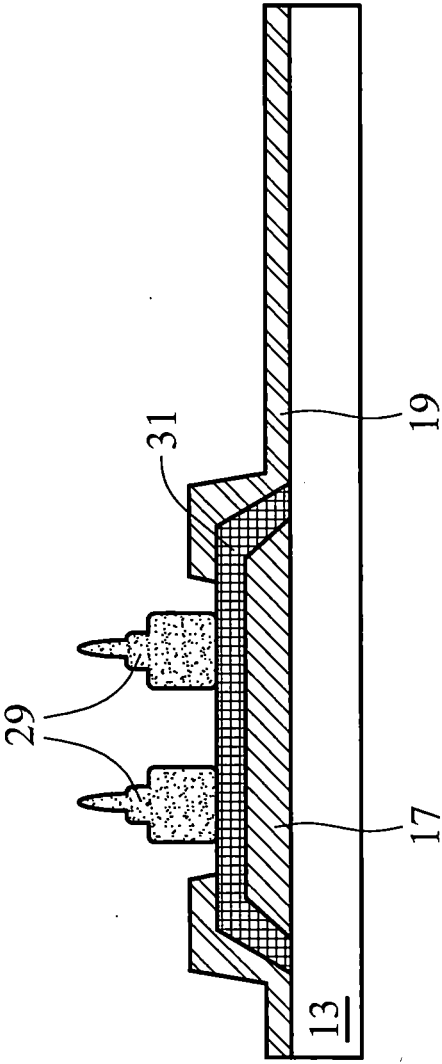
10



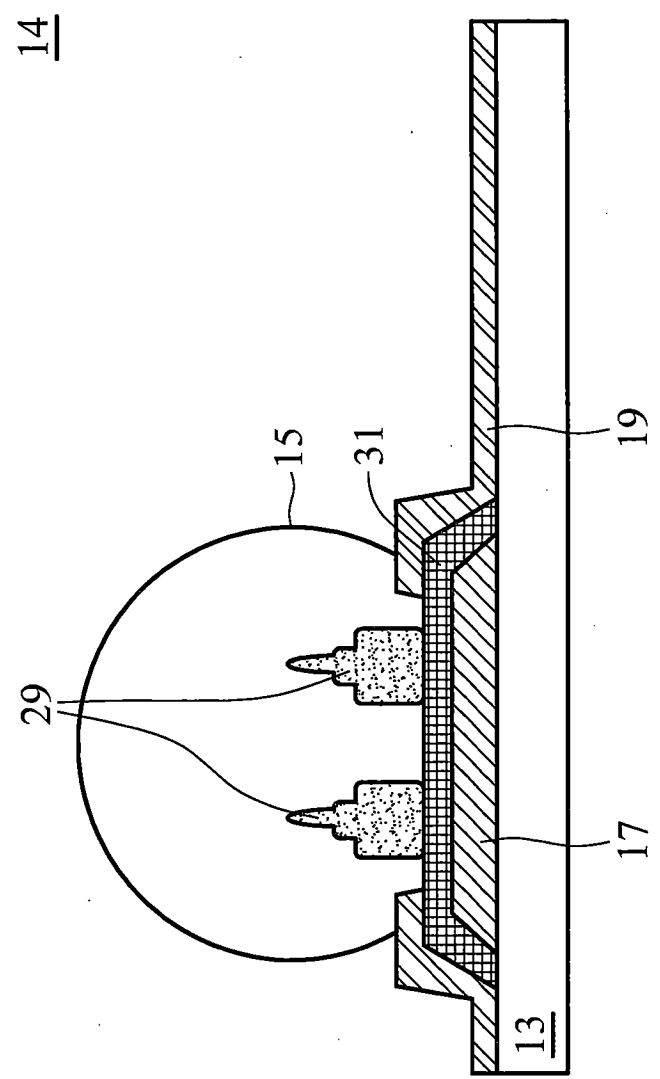
第6圖



第 7 圖

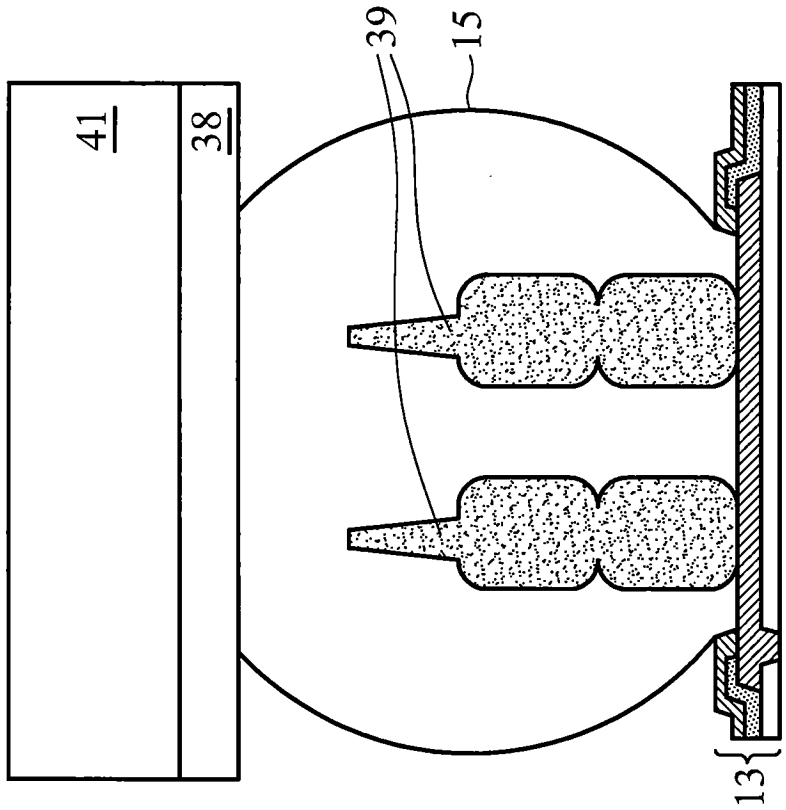


第 8 圖

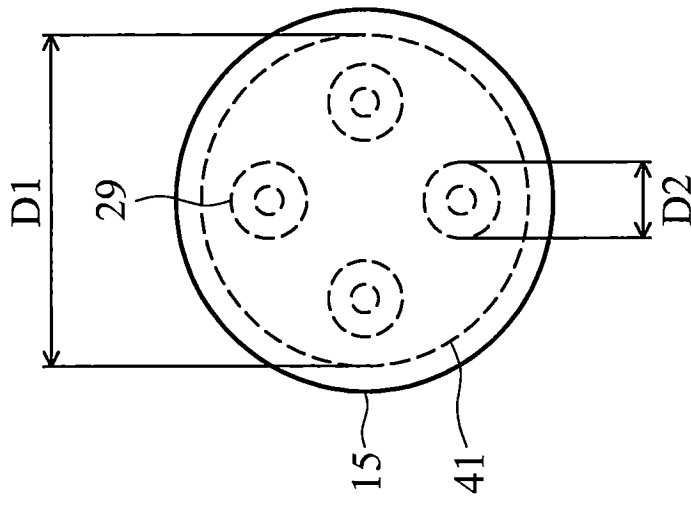


第9圖

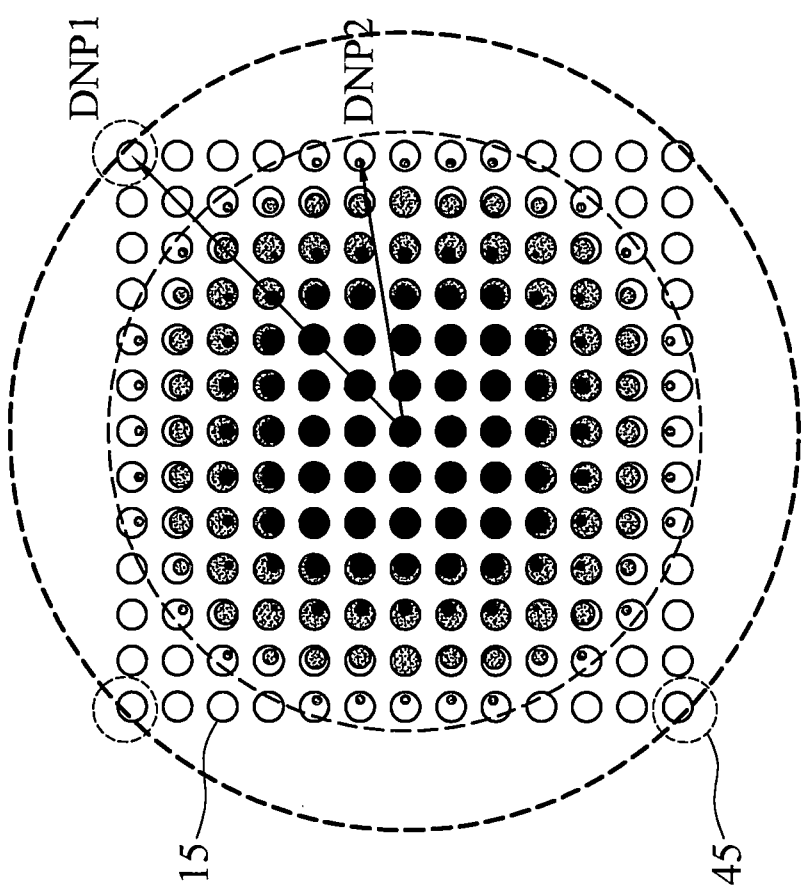
18



第 10 圖

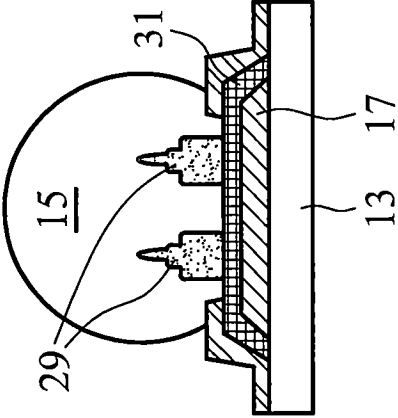


第 11 圖



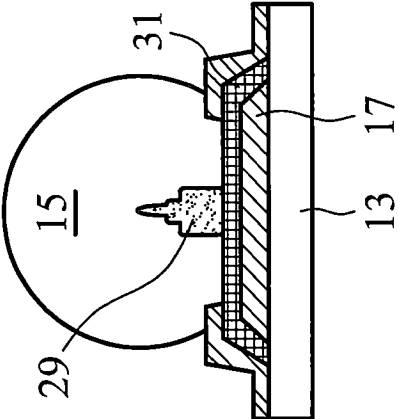
第 12 圖

49



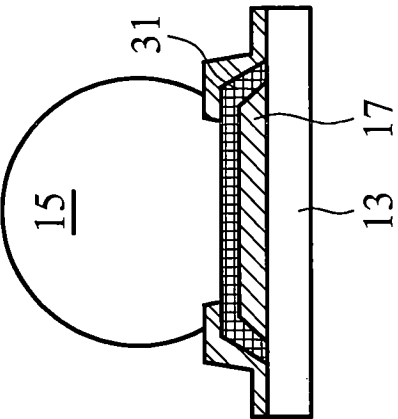
第13A圖

51

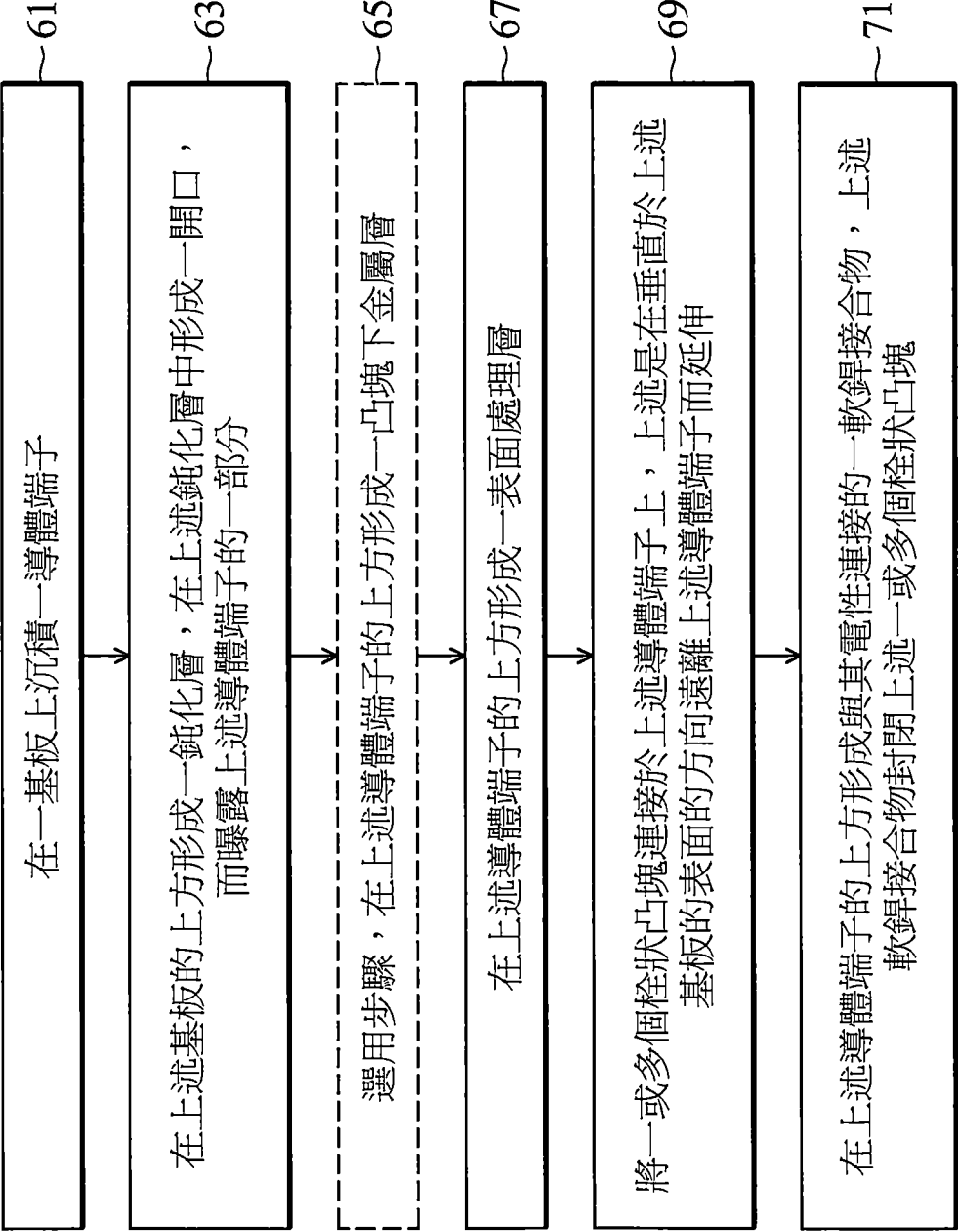


第13B圖

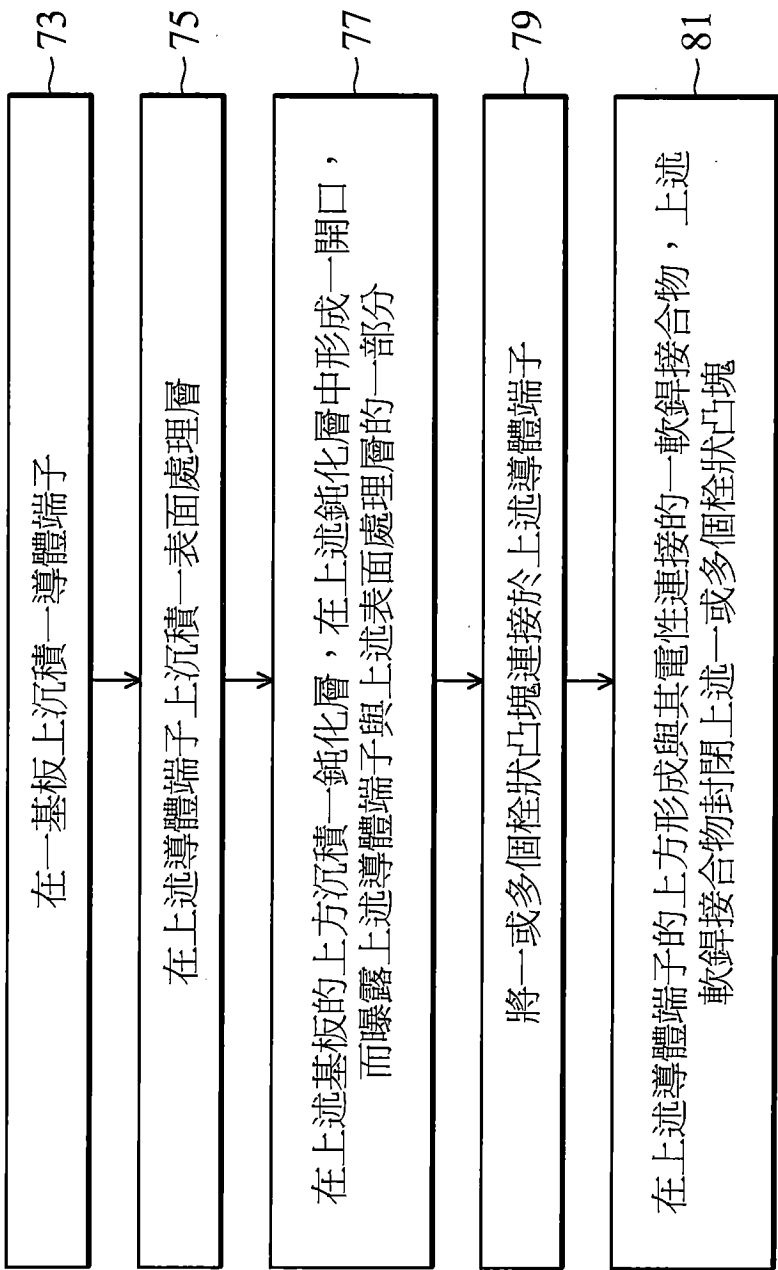
53



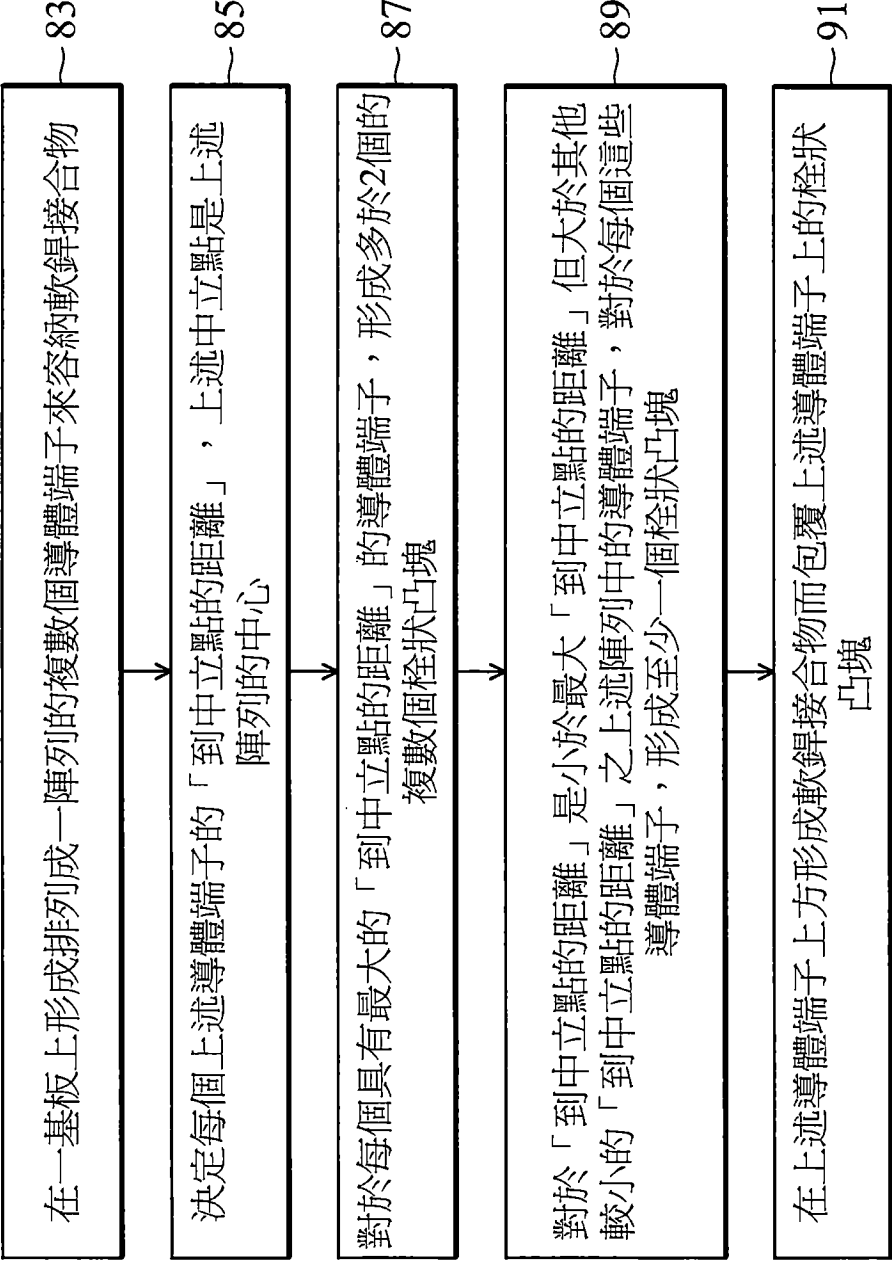
第13C圖



第 14 圖



第15圖



第 16 圖

the opening and enclosing the at least one stud bump. Methods for forming the solder connections are disclosed.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

- 12 實施例
- 13 基板
- 15 軟鐸接合物
- 17 導體端子
- 19 鈍化層
- 21 第一聚合物層
- 23 跡線
- 25 第二聚合物層
- 27 凸塊下金屬層
- 29 栓狀凸塊

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

5. 如申請專利範圍第4項所述之半導體裝置，其中在該第一導體結構的該凸塊下金屬層與上述第一栓狀凸塊之間、在該第二導體結構的該凸塊下金屬層與上述第二栓狀凸塊之間、在該第三導體結構的該凸塊下金屬層上，各包含一表面處理層。
6. 如申請專利範圍第1或2項所述之半導體裝置，其中上述第一栓狀凸塊與上述第二栓狀凸塊各包含一材料，該材料選自主要包括銅與金的族群中的一種。
7. 如申請專利範圍第1或2項所述之半導體裝置，其中上述第一栓狀凸塊與上述第二栓狀凸塊各自具有較寬的底部與較窄或點狀的頂部。
8. 如申請專利範圍第4項所述之半導體裝置，其中該凸塊下金屬層的材料是選自主要包括金、鎳、鈀、無電鍍鎳浸金 (electroless nickel -immersion gold ; ENIG) 及無電鍍鎳鈀浸金 (electroless nickel -electroless palladium- immersion gold ; ENEPIG) 的族群中的一種。
9. 如申請專利範圍第5項所述之半導體裝置，其中該表面處理層的材料是選自鎳、金、鈀、鉑所組成之族群的至少一種。
10. 如申請專利範圍第1或2項所述之半導體裝置，其中該電性連接物是軟鐸凸塊或軟鐸球。