



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I720952 B

(45)公告日：中華民國 110 (2021) 年 03 月 11 日

(21)申請案號：104132397

(22)申請日：中華民國 104 (2015) 年 10 月 01 日

(51)Int. Cl. : *H01L45/00 (2006.01)**G11C13/00 (2006.01)*

(30)優先權：2014/10/10 美國

14/511,818

(71)申請人：日商索尼半導體解決方案公司(日本) SONY SEMICONDUCTOR SOLUTIONS CORPORATION (JP)

日本

(72)發明人：庫克 貝士 COOK, BETH (US)；瑞瑪斯維米 尼爾默爾 RAMASWAMY, NIRMAL (US)；保田周一郎 YASUDA, SHUICHIRO (JP)；希爾斯 史考特 SILLS, SCOTT (US)；宮田幸兒 MIYATA, KOJI (JP)

(74)代理人：林志剛

(56)參考文獻：

US 2013/0126510A1

US 2014/0192585A1

審查人員：于若天

申請專利範圍項數：21 項 圖式數：9 共 34 頁

(54)名稱

具有熱絕緣區域之電阻式記憶體

(57)摘要

電阻式記憶體包括記憶體單元，具有第一電極，第二電極和第一電極和第二電極之間的電阻式記憶體元件。該記憶體單元包括熱絕緣區域。熱絕緣區域可以被包括在記憶體單元中的至少一個電極和/或電絕緣的區域內。熱絕緣區域可以限制在記憶體單元內的熱量，從而可以減少在電阻式記憶體元件中寫入資訊所需要的電流和/或電壓。

A resistive memory includes a memory cell having a first electrode, a second electrode and a resistive memory element between the first electrode and the second electrode. The memory cell includes a thermally insulating region. The thermally insulating region may be included in at least one electrode of the memory cell and/or within an electrically insulating region. The thermally insulating region can confine heat within the memory cell and thereby can reduce the current and/or voltage needed to write information in the resistive memory element.

指定代表圖：

符號簡單說明：

TE:頂部電極

RE:電阻式記憶體元件

BE:底部電極

BE1、BE2:層

S:基板

圖 2A

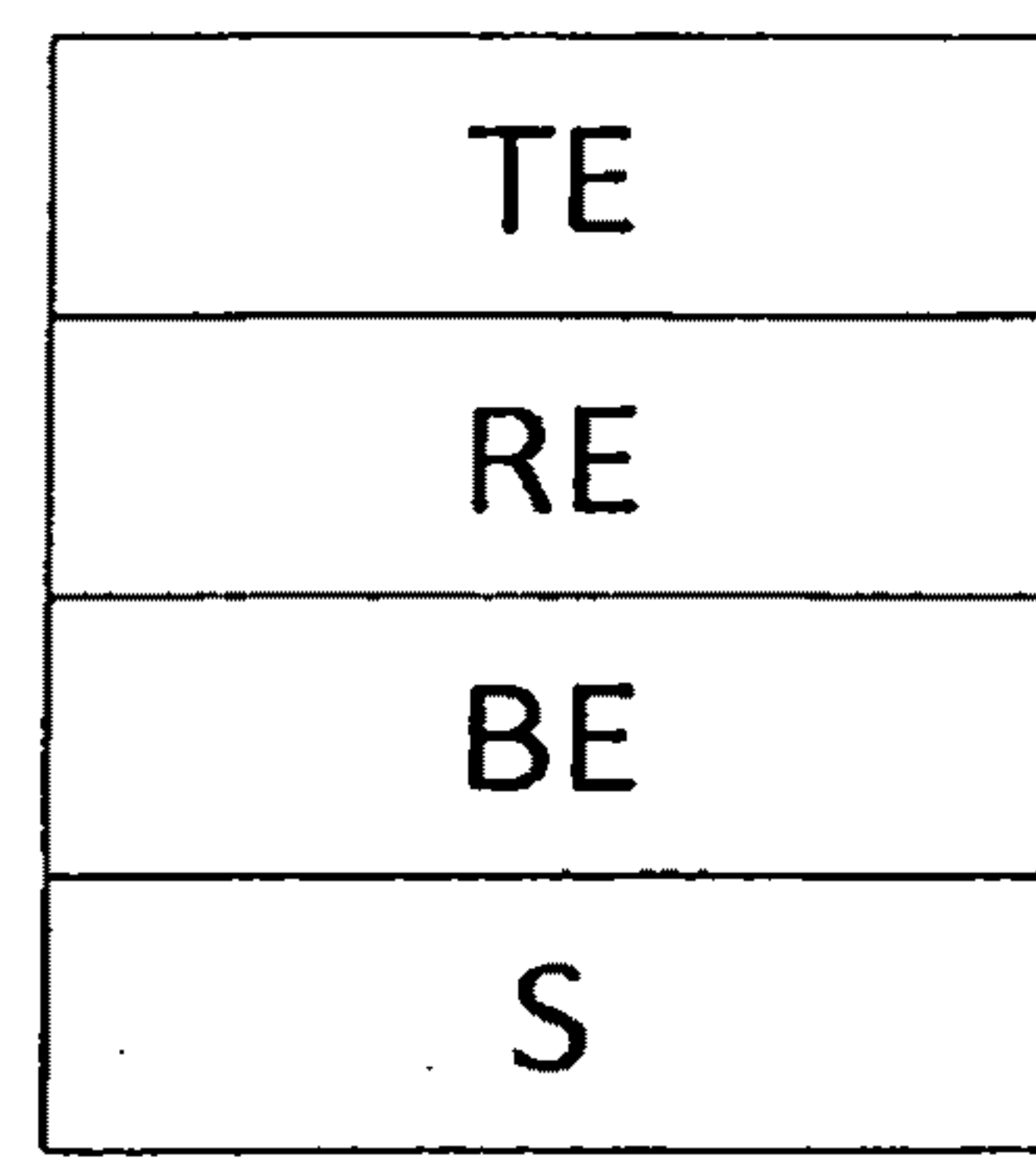


圖 2B

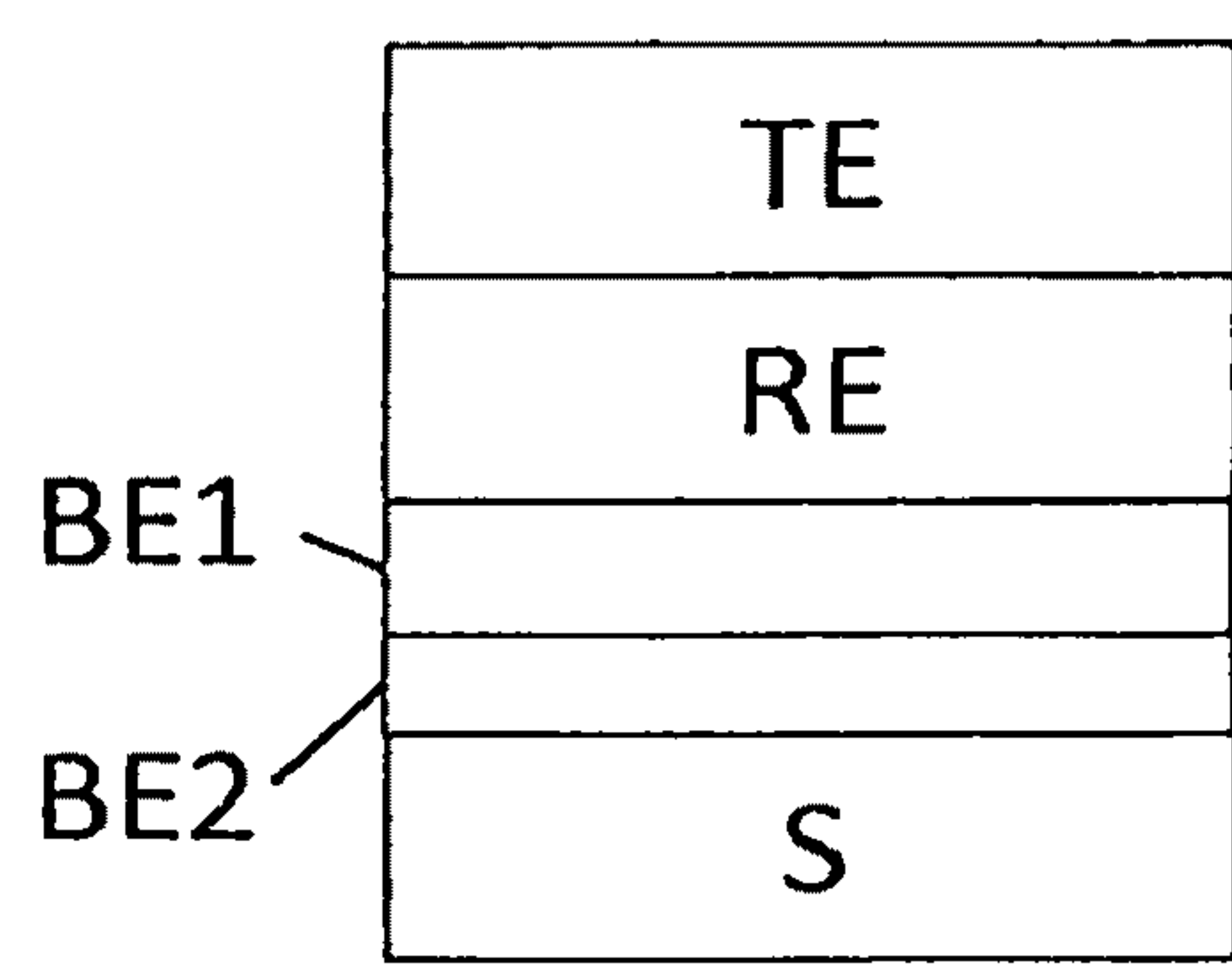


圖 2C

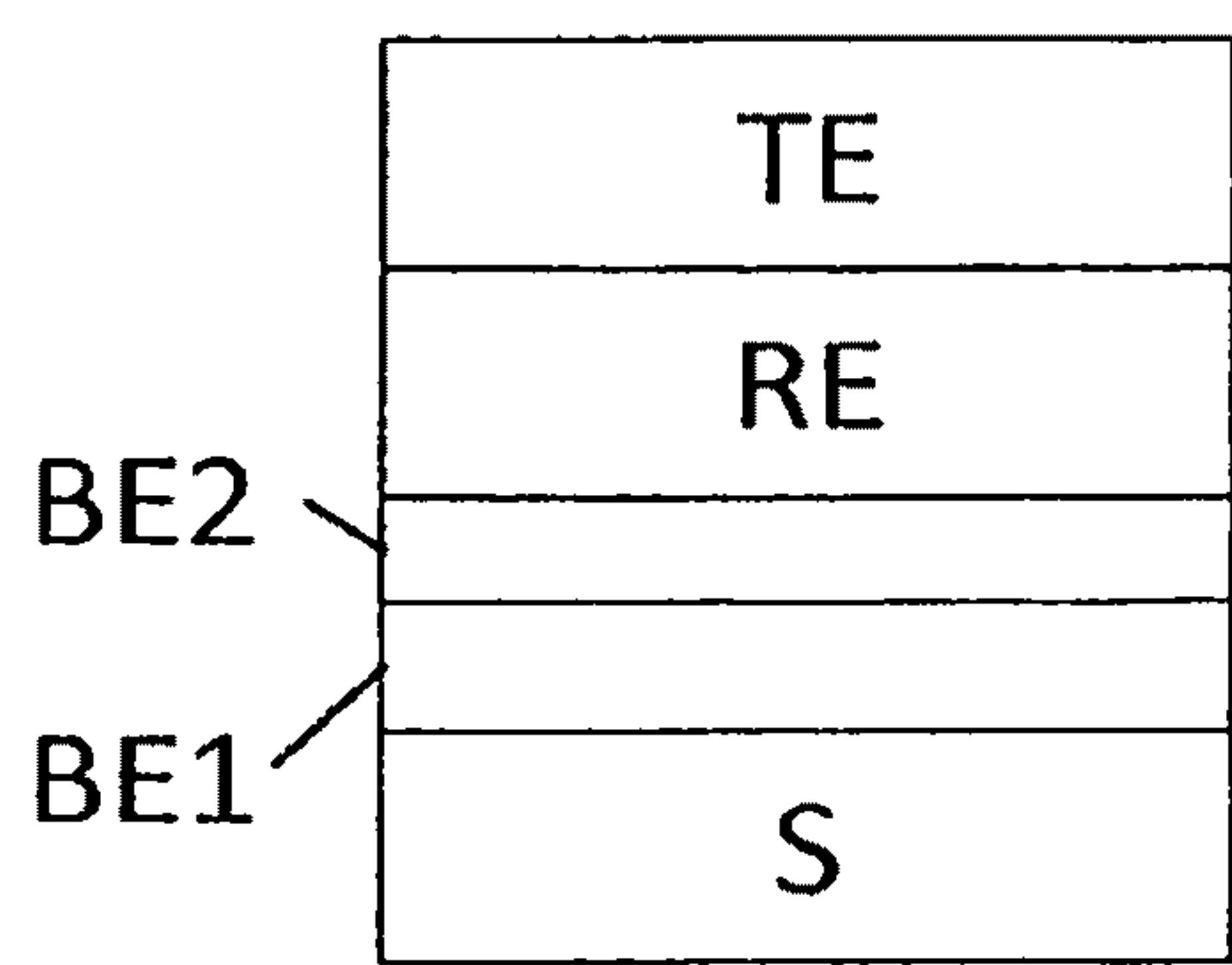
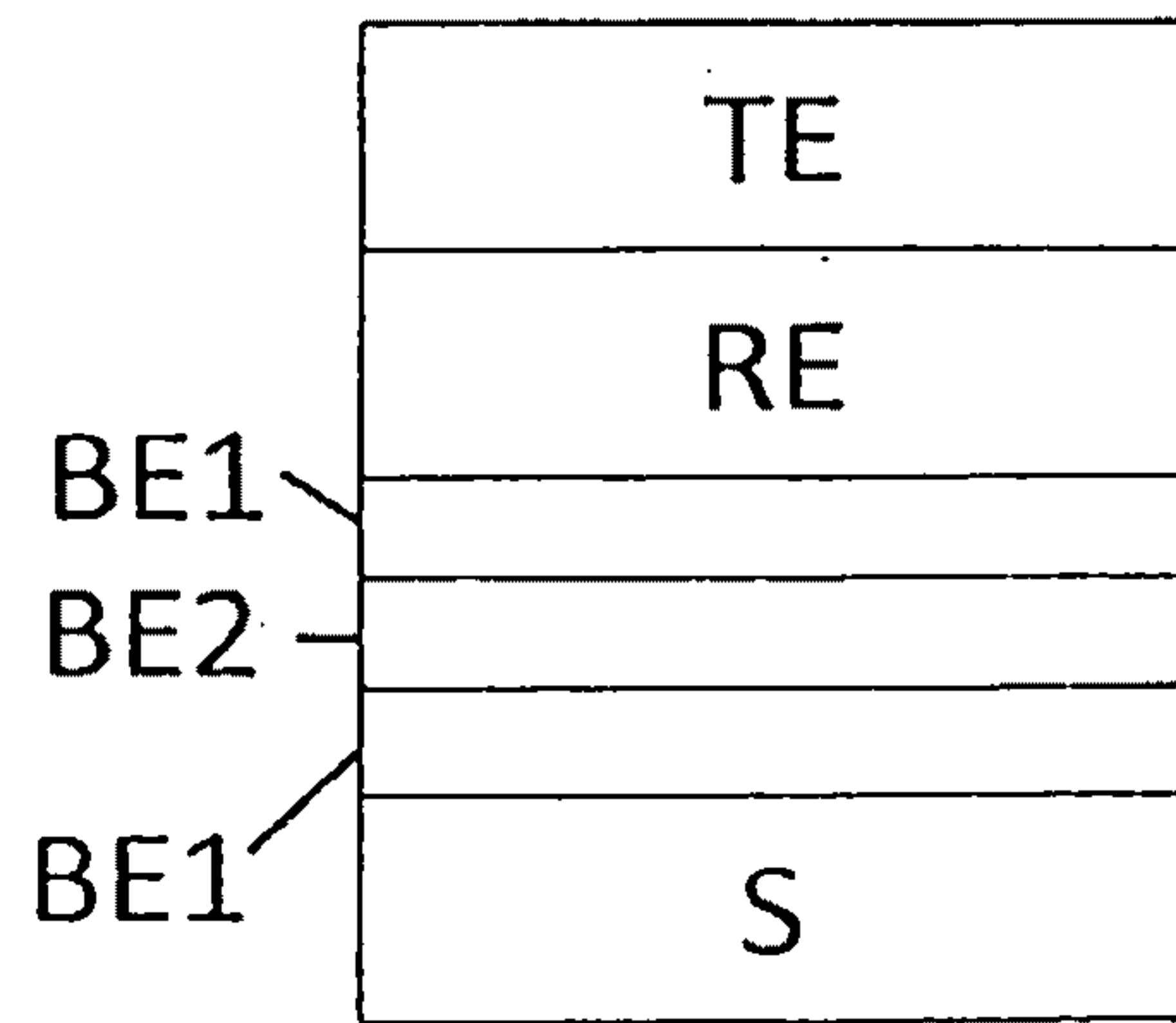


圖 2D



第 104132397 號

公告本

民國 109 年 6 月 29 日修正

I720952

發明摘要

※申請案號：104132397

※申請日：104 年 10 月 01 日

※IPC 分類：H01L 45/00 (2006.01)
G11C 13/00 (2006.01)

【發明名稱】(中文/英文)

具有熱絕緣區域之電阻式記憶體

RESISTIVE MEMORY WITH A THERMALLY INSULATING
REGION

【中文】

電阻式記憶體包括記憶體單元，具有第一電極，第二電極和第一電極和第二電極之間的電阻式記憶體元件。該記憶體單元包括熱絕緣區域。熱絕緣區域可以被包括在記憶體單元中的至少一個電極和/或電絕緣的區域內。熱絕緣區域可以限制在記憶體單元內的熱量，從而可以減少在電阻式記憶體元件中寫入資訊所需要的電流和/或電壓。

【英文】

A resistive memory includes a memory cell having a first electrode, a second electrode and a resistive memory element between the first electrode and the second electrode. The memory cell includes a thermally insulating region. The thermally insulating region may be included in at least one electrode of the memory cell and/or within an electrically insulating region. The thermally insulating region can confine heat within the memory cell and thereby can reduce the current and/or voltage needed to write information in the resistive memory element.

第 104132397 號

民國 109 年 6 月 29 日修正

【代表圖】**【本案指定代表圖】**：第(2)圖。**【本代表圖之符號簡單說明】**：

TE：頂部電極

RE：電阻式記憶體元件

BE：底部電極

BE1、BE2：層

S：基板

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

具有熱絕緣區域之電阻式記憶體

RESISTIVE MEMORY WITH A THERMALLY INSULATING
REGION

相關申請案交叉比對

[0001] 本申請案請求 2014 年 10 月 10 日所申請之美國申請案序號 14/511818 的優先權，其在此併入本文作為參考。

【技術領域】

[0002] 本文描述的技術關於記憶體，用於儲存資訊，特別是用於提高具有電阻式記憶體元件的記憶體單元的溫度的技術。根據一些實施例，熱絕緣區域可以包含在記憶體單元中以增加記憶體單元的溫度，其可以允許減少將資訊寫入到記憶體單元所需要的電壓和/或電流。

【先前技術】

[0003] 記憶體通常用在計算裝置和系統中來儲存資訊，如程式和/或程式數據。各種類型的記憶體的技術已被開發，包括各種類型的揮發性和非揮發性記憶體。揮發性記憶體可能需要功率，以保持在記憶體中的資訊的儲

第 104132397 號

民國 109 年 6 月 29 日修正

存。揮發性記憶體的一個常見的例子是動態隨機存取記憶體（DRAM）。相比之下，當電源不提供給記憶體時，非揮發性記憶體被設計為保持儲存在記憶體中的資訊。非揮發性記憶體的一個常見的例子是快閃記憶體（例如，NAND 快閃記憶體）。

【發明內容】

[0004] 一些實施例關於電阻式記憶體，其包括記憶體單元。記憶體單元包括：具有熱絕緣區域的頂部電極，底部電極，和頂部電極和底部電極之間的電阻式記憶體元件。

[0005] 一些實施例關於電阻式記憶體，其包括記憶體單元。記憶體單元包括：第一電極，具有熱絕緣區域的第二電極，和該第一電極和該第二電極之間的 ReRAM 記憶體元件。

[0006] 一些實施例關於電阻式記憶體，其包括記憶體單元。記憶體單元包括：第一電極，第二電極，和該第一電極和該第二電極之間的電阻式記憶體元件。記憶體單元亦包括電絕緣區域，至少部分地填充在該第一電極中的空腔。該記憶體單元包括熱絕緣區域。

[0007] 一些實施例關於電阻式記憶體，其包括記憶體單元。記憶體單元包括：第一電極，第二電極，和該第一電極和該第二電極之間的電阻式記憶體元件。記憶體單元亦包括具有熱絕緣材料的介電區域。

[0008] 一些實施例關於電阻式記憶體，其包括記憶體單元。記憶體單元包括：具有熱絕緣材料的第一電極。該熱絕緣區域包括該第一電極的第一區域，該第一區域具有截面積小於該第一電極的第二區域的截面積。記憶體單元亦包括第二電極，和該第一電極和該第二電極之間的電阻式記憶體元件。

[0009] 以上的發明內容是藉由舉例說明的方式提供，並且不旨在進行限制。

【圖式簡單說明】

[0010] 在附圖中，在各個附圖中示出的每一完全相同或近乎完全相同的組件由相同的參考標號來表示。為了清楚的目的，不是每一個組件都被標記在每個附圖中。

[圖 1] 圖 1 是示出用於電阻式記憶體單元的寫入電壓與溫度之曲線圖。

[圖 2A] 圖 2A 示出電阻式記憶體單元，其包括頂部電極，底部電極，和頂部電極和底部電極之間的電阻式記憶體元件。

[圖 2B] 圖 2B 示出了電阻式記憶體單元的一個例子，其中熱絕緣區域被包括在底部電極中。

[圖 2C] 圖 2C 示出了電阻式記憶體單元的一個例子，其中熱絕緣區域被包括在底部電極中。

[圖 2D] 圖 2D 示出了電阻式記憶體單元的一個例子，其中熱絕緣區域被包括在底部電極中。

[圖 3A] 圖 3A 示出了電阻式記憶體單元的一個例子，其中熱絕緣區域被包括在頂部電極中。

[圖 3B] 圖 3B 示出了電阻式記憶體單元的一個例子，其中熱絕緣區域被包括在頂部電極中。

[圖 3C] 圖 3C 示出了電阻式記憶體單元的一個例子，其中熱絕緣區域被包括在頂部電極中。

[圖 4A] 圖 4A 示出了電阻式記憶體單元的一個例子，其中熱絕緣介電材料被包括在電阻式記憶體單元中。

[圖 4B] 圖 4B 示出了電阻式記憶體單元的一個例子，其中熱絕緣介電材料被包括在電阻式記憶體單元中。

[圖 4C] 圖 4C 示出了電阻式記憶體單元的一個例子，其中熱絕緣介電材料被包括在電阻式記憶體單元中。

[圖 4D] 圖 4D 示出了電阻式記憶體單元的一個例子，其中熱絕緣介電材料被包括在電阻式記憶體單元中。

[圖 5A] 圖 5A 示出了具有包括熱絕緣區域的至少一個電極之電阻式記憶體單元的一個例子，其中導電材料具有減小的橫截面面積的區域。

[圖 5B] 圖 5B 示出了具有包括熱絕緣區域的至少一個電極之電阻式記憶體單元的一個例子，其中導電材料具有減小的橫截面面積的區域。

[圖 5C] 圖 5C 示出了具有包括熱絕緣區域的至少一個電極之電阻式記憶體單元的一個例子，其中導電材料具有減小的橫截面面積的區域。

[圖 6A] 圖 6A 示出了電阻式記憶體單元的一個例

第 104132397 號

民國 109 年 6 月 29 日修正

子，其中電極具有至少部分地填充有電絕緣填充材料的凹部。

[圖 6B] 圖 6B 示出了電阻式記憶體單元的一個例子，其中電極具有至少部分地填充有電絕緣填充材料的凹部。

[圖 7] 圖 7 示出了電阻式記憶體單元的例子，其中頂部電極包括熱絕緣材料，和底部電極具有減小的橫截面面積的區域。

[圖 8] 圖 8 根據一些實施例示出記憶體的圖。

[圖 9] 圖 9 根據一些實施例示出記憶體單元的電路圖。

【實施方式】

[0011] 各種類型的非揮發性記憶體已經開發，其藉由改變電阻元件的電阻而在記憶體單元內儲存資訊。使用這種技術的記憶體將在本文中被稱為“電阻式記憶體”。電阻式記憶體的例子包括電阻式隨機存取記憶體（Resistive memory include resistive random access memory; ReRAM）和相變記憶體（Phase change memory; PCM）。

[0012] ReRAM 是一種非揮發性電阻式記憶體技術，其能夠產生高速記憶體裝置。ReRAM 記憶體單元具有擁有可變電阻的記憶體元件，其可具有滯後特性，即，當施加電能時，也可能改變電阻。藉由改變可變電阻式記憶體元件的電阻，資訊可以被寫入至 ReRAM 記憶體單元。可

第 104132397 號

民國 109 年 6 月 29 日修正

變電阻式記憶體元件的各種形式已開發出，其基於不同的介電材料，從鈣鈦礦跨越到金屬氧化物過渡到硫屬化物。甚至二氧化矽已被證明表現出電阻切換功能。PCM 是一種非揮發性電阻式記憶體技術，其中記憶體元件的電阻藉由造成在電阻式記憶體元件中的相變材料的相的變化而變化。相變材料的相可藉由改變相變材料的晶體結構而改變，例如，從結晶到非晶，或從非晶到結晶。資訊可以藉由提供電流到 PCM 記憶體單元以感應相變而儲存。ReRAM，相比之下，不依賴感應於電阻式記憶體元件的材料中的相變。某些類型的 ReRAM 記憶體單元可以包括離子的電阻材料。電流到的離子電阻材料的施加可能會導致在材料中的離子遷移，從而改變其電阻。

[0013] 與其他記憶體技術競爭，諸如 NAND 快閃，例如，資訊的容量越來越多，它可以在一個晶片上儲存，電阻式記憶體的資訊儲存容量設法增加。形成具有資訊儲存的更高密度之電阻式記憶體，記憶體單元的尺寸可能需要降低，和這些元件之間的其他支援元件包括線路，選擇電晶體和間隔電介質的尺寸也可能需要被減少。

[0014] 一個具有如 ReRAM 和 PCM 之電阻式記憶體的技術問題是切換狀態之間的電阻式記憶體元件所需之高功率。寫入操作可能需要高功率被施加到記憶體單元，這可能需要施加相對高的電壓和/或電流。施加高電壓可導致在介電材料中的可靠性問題，而施加高電流可能導致在電晶體和佈線中的可靠性問題。這些可靠性問題可以降低

第 104132397 號

民國 109 年 6 月 29 日修正

電阻式記憶體單元的產品壽命低於商業上可接受的水平。設計電阻式記憶體單元，使得寫入電壓，電流和/或功率可以減小可允許在對電阻式記憶體產品的可靠性的增加，並且因此提供在產品壽命中的增加。

[0015] 它已被理解的是，將資訊寫入到一個電阻式記憶體元件所需的電壓，電流和/或功率隨著溫度的升高而減小，如在電阻材料的性質中的變化可以在更高的溫度來加速。圖 1 是說明在一個的 ReRAM 記憶體元件中的寫入電壓與溫度的關係圖。如圖 1 所示，如果電阻式記憶體元件的溫度升高，寫入電壓可被減小。

[0016] 在本申請的一些實施例中，熱絕緣區域被包括在電阻式記憶體單元中，以增加電阻式記憶體元件的溫度。熱絕緣區可以被成形和/或定位在電阻式記憶體單元內，以防止熱傳導出電阻式記憶體單元之外，從而限制焦耳熱在電阻式記憶體單元中，並提高其溫度。藉由增加電阻式記憶體單元，寫入數據到電阻式記憶體單元所需的溫度，電壓，電流和/或功率可以降低。

[0017] 在一些實施例中，記憶體單元的導電電極可以包括熱絕緣區域，如圖 2B-2D 和圖 3A-3C 中所示。在討論圖 2B-2D 和圖 3A-3C 之前，電阻式記憶體單元的一個例子將參照圖 2A 進行說明。

[0018] 圖 2A 根據一些實施例示出一個電阻式記憶體單元。如圖 2A 所示，電阻式記憶體單元包括底部電極 BE，頂部電極 TE 和底部電極和頂部電極 TE 之間的電阻

第 104132397 號

民國 109 年 6 月 29 日修正

式記憶體元件 RE。當施加足夠的電流，電壓和/或功率時，電阻式記憶體元件 RE 可以由任何適當改變電阻的材料類型來形成，從而儲存資訊在所述電阻式記憶體元件中。例如，電阻式記憶體元件 RE 可以是 ReRAM 記憶體元件或 PCM 記憶體元件。應當理解，合適的電子產品，例如，如存取電晶體，可以包括在每個電阻式記憶體單元中。為了簡單說明起見，這樣的電子裝置被未在圖 2-7 的橫截面視圖中示出。

[0019] 如圖 2A 所示，底部電極 BE 可以形成在基板 S 上，其可以在結構上支撐所述記憶體。基板 S 可以由任何合適的材料形成。在一些實施例中，基板 S 可以包括半導體基板，其可以在底部電極 BE 下包括形成其上的任何合適的層。本文所描述的技術並不限於形成基板 S 的材料。應該理解的是，根據本文描述的技術的電阻式記憶體可以由任何數目的記憶體單元形成，並且可以包括成千上萬，數以百萬計，或數十億的陣列的記憶體單元或更多，與配套用於讀取和/或寫入資訊到記憶體單元的電子產品。

[0020] 如上所述，在一些實施例中，記憶體單元的導電電極可以包括熱絕緣區。在一些實施例中，熱絕緣區域可以被包括在底部電極 BE，頂部電極 TE，或者記憶體單元的底部電極 BE 和頂部電極 TE 兩者中。

[0021] 圖 2B 示出了電阻記憶體單元的一個例子，其中熱絕緣區域被包括在底部電極 BE 中。在一些實施例

第 104132397 號

民國 109 年 6 月 29 日修正

中，底部電極 BE 可以具有兩個或更多層，例如，BE1 和 BE2，由不同材料形成。第一底部電極層 BE1 可由可以是或可以不是熱絕緣的導電材料形成，並且第二底部電極層 BE2 可由導電和熱絕緣材料形成。在如圖 2B 所示的例子中，熱絕緣材料的第二底部電極層 BE2 位於第一底部電極層 BE1 下方。然而，這裡描述的技術在這方面不受限制，因為在一些實施例中的熱絕緣材料的第二電極層 BE2 可以位於第一底部電極層 BE1 上面，如圖 2C 所示。圖 2D 示出了具有三層 BE1，BE2 和 BE1 的底部電極的電阻記憶體單元的一個例子，其中熱絕緣材料的第二電極層 BE2 是於兩個底部電極層 BE1 之間。

[0022] 熱絕緣材料的區域可以被包括在底部電極的一部分中，如圖 2B，2C 和 2D，或者可以形成整個底部電極。如果熱絕緣材料的區域被包括在底部電極的一部分中，則它可被包括在底部的電極的任何部分中。

[0023] 圖 3A 示出了電阻記憶體單元的一個例子，其中熱絕緣區域被包括在該頂部電極 TE 中。在一些實施例中，頂部電極 TE 可具有兩個或更多個層，例如，TE1 和 TE2，由不同材料形成。第一頂部電極層 TE1 可由可以是或可以不是熱絕緣的導電材料形成，並且第二頂部電極層 TE2 可由導電和熱絕緣材料形成。在如 3A 圖的例子中，絕緣材料的第二頂部電極層 TE2 被定位在第一頂部電極層 TE1 下方。然而，這裡描述的技術在這方面沒有限制，如在一些實施例中，第二頂部電極層 TE2 可以位於第一頂部

電極層 TE1 上面，如圖 3B 所示。圖 3C 示出了具有三層 TE1，TE2 和 TE1 的頂部電極的一個例子，其中絕緣材料的頂部電極層 TE2 被定位在兩個頂部層 TE1 之間。

[0024] 熱絕緣材料的區域可以被包括在所述頂部電極的一部分中，如圖 3A，3B 和 3C，或者可以形成整個頂部電極中。如果熱絕緣材料的區域被包括在頂部電極的一部分中，則它可以被包括在所述頂部電極的任何部分中。

[0025] 在一些實施例中，熱絕緣材料的區域可以被包括在頂部電極 TE 和底部電極 BE 兩個中，或可以形成整個頂部電極 TE 和底部電極 BE。如果熱絕緣材料的區域包括在頂部電極 TE 和底部電極 BE 中，圖 2B-D 中所示的底部電極的結構和圖 3A-3C 中所示的頂部電極結構的任意組合，或頂部和底部電極結構的任何其它組合都可以使用，如在圖 4-6 中所示的那些。

[0026] 任何各種適當的熱絕緣材料可以被包括在電極（例如，TE 和/或 BE）中。在一些實施例中，以舉例的方式，熱絕緣電極層（例如，BE2 和/或 TE2）可以包括熱絕緣的，導電的材料，例如氮化鈦的 TiN 材料，氮化鉭 TaN 的材料和/或多孔的金屬。這樣的材料具有足夠低的熱導率，使得它們被認為是熱絕緣體。在一些實施例中，例如，導電電極層（例如，BE1 和/或 TE1），可以包括導電材料，例如鋁，銅和/或鈦。然而，在一些實施例中，以舉例的方式，導電電極層 BE1 和/或 TE1 可以包括熱絕緣，導電材料，例如氮化鈦的 TiN 材料，氮化鉭的

第 104132397 號

民國 109 年 6 月 29 日修正

TaN 材料和/或多孔金屬。

[0027] 在一些實施例中，一個記憶體單元可以包括被熱絕緣的電絕緣介電材料，並且可被建構成限制熱在電阻式記憶體單元內。除了包括在一個或多個電極中的導電，熱絕緣材料之外，這樣的電和熱絕緣材料可以被包括或作為替代。

[0028] 圖 4A，4B 和 4C 示出電阻式記憶體單元了例子，其中熱絕緣介電材料 D 被包括在電阻式記憶體單元中。在圖 4A，4B 和 4C 所示的例子中，熱絕緣介電材料 D 被定位於電阻式記憶體元件 RE 的一側。在一些實施例中，熱絕緣介電材料 D 可以部分或完全地圍繞電阻式記憶體元件 RE。例如，在一些實施例中，熱絕緣介電材料 D 可形成電阻記憶體元件 RE 周圍的環，如圖 4D 的平面圖（圖 4D 是對應於圖 4A，4B 和 4C 中所示的電阻的記憶體單元的橫截面的平面圖）。任選地，熱絕緣介電材料 D 可以接觸電阻式記憶體元件 RE。熱絕緣介電材料 D 可以在圖 4A，4B 和 4C 中垂直方向上的任何合適的高度延伸。例如，熱絕緣介電材料 D 可以從底部電極 BE 的底部延伸至頂部電極 TE 的頂部，如圖 4A 所示。在一些實施例中，熱絕緣介電材料 D 可從底部電極 BE 的中間部分延伸至頂部電極 TE 的中間部分，如圖 4B 所示。在一些實施例中，熱絕緣介電材料 D 可以從底部電極 BE 的頂部延伸至頂端電極 TE 的底部，如圖 4C 所示。在一些實施例中，熱絕緣介質材料 D 可以在垂直方向上沿著電阻式記憶

第 104132397 號

民國 109 年 6 月 29 日修正

體元件 RE 的整個高度延伸，或可沿電阻式記憶體元件 RE 的高度的僅一部分延伸。熱絕緣介電材料 D 可以任何合適的熱和電絕緣材料形成。在一些實施例中，熱絕緣介電材料 D 可包括多孔二氧化矽材料，碳材料（例如，炭黑），SiCO 材料和/或聚合物材料（例如，聚四氟乙烯），例如多孔聚合物材料。

[0029] 在一些實施例中，電極可以包括熱絕緣區域，其中在熱絕緣區域中導電材料具有減小的橫截面面積的區域。減小的橫截面面積的區域可經由電極阻礙熱量傳導出記憶體單元。這種減小的橫截面面積的區域可以任何合適的材料形成，包括具有高熱傳導性的材料。然而，這裡描述的技術在這方面沒有限制，如在一些減小的橫截面面積的區域的實施例中可以由熱絕緣材料形成。

[0030] 圖 5A-5C 示出具有包括熱絕緣區域的至少一個電極的電阻式記憶體單元的例子，其中導電材料具有減小的橫截面面積的區域。

[0031] 圖 5A 示出了電阻式記憶體單元的例子，其中頂部電極 TE 的具有減小的橫截面面積（沿較低的虛線）相對於該頂部電極 TE（沿上虛線）的上部的“夾持”區域 P。如圖 5A 所示，由於電流流動是在圖 5A 的垂直方向，截面積是垂直於經由電極的電流流動的方向。夾持區域 P 減小頂部電極 TE 的容量以從電阻式記憶體單元的內部傳導熱到電阻式記憶體單元的外部。在一些實施例中，減少的橫截面面積（例如，夾持區域 P）的區域可以具有

第 104132397 號

民國 109 年 6 月 29 日修正

電極的其他區域的橫截面面積的 $1/5$ 或更小，或 $1/10$ 或更小的截面積。圖 5B 示出了其中底部電極 BE 具有夾持區域 P 的例子。圖 5C 示出了其中兩個頂部電極 TE 和底部電極 BE 具有夾持區域 P 的例子。在一些實施例中，例如，鄰近具有更大的橫截面的電極的區域之間的夾持區域 P 的區域可以填充有介電材料如，例如熱絕緣介電材料。

[0032] 在一些實施例中，電阻式記憶體單元可以包括具有填充有電絕緣材料的凹槽之電極，如圖 6A 和 6B 所示。

[0033] 圖 6A 示出了電阻式記憶體單元的一個實施例，其中底部電極 BE 具有形成其中的凹部。在一些實施例中，凹部可至少部分地填充有電絕緣填充材料 F 作為電介質區域。凹部可具有任何合適的形狀。在一些實施例中，凹部可以具有圓形的橫截面，且底部電極 BE 可以形成圍繞該凹部的環。底部電極 BE 可以由是電絕緣的介電材料 I 至少部分地環繞。任選地，該頂部電極 TE 和/或底部電極 BE 可以包括導電，熱絕緣材料，如以上所討論。

[0034] 為了形成圖 6A 的電阻式記憶體單元，可以在底部電極 BE 中形成凹部，然後凹部可填充有該填充材料 F。結構的頂部表面可接著進行平坦化（例如，使用化學機械拋光），因而在底部電極 BE 的最上部與填充材料 F 的頂部是共面的。電阻式記憶體元件 RE 和頂部電極 TE 然後可形成。然而，本文所述的技術並不限於關於用於形成所述電阻式記憶體單元的任何特定技術。

[0035] 在一些實施例中，填充材料 F 可包括電絕緣材料，如氮化矽（SiN）的材料。在一些實施例中，填充材料 F 可以是電氣和熱絕緣。電和熱絕緣兩者的填充材料 F 的例子包括多孔二氧化矽材料，碳材料（例如炭黑），SiCO 材料和/或聚合物材料（例如，聚四氟乙烯），例如多孔聚合物材料。絕緣材料 I 可以由任何合適的電絕緣材料形成，例如氮化矽，氧化矽或任何其他合適的絕緣材料。可選地，絕緣材料 I 可以是熱絕緣的介電材料。

[0036] 圖 6B 示出了電阻式記憶體單元的一個實施例，其中底部電極 BE 具有凹部形成在其中，而下部電極 BE 包括兩層。在圖 6B 所示的例子中，底部電極 BE 包括形成在 TaN 材料的層上的 TiN 材料的層。在一些實施例中，TaN 材料的層可包括碳氮氧化鉭（Tantalum Carbon Oxynitride; TaCON）。

[0037] 如圖 6B 所示的記憶體元件已經以具有藉由原子層沉積（Atomic layer deposition; ALD）所沉積 35 埃的厚度的 TaN 層，藉由原子層沉積（Atomic layer deposition; ALD）所沉積 50 埃的厚度的 TiN 層，和作為填充材料 F 的 SiN 來製造。這種裝置進行了測試，並展示出在與 TaN 類似作為填充材料 F 的結構上之烘烤後位元失敗的百分比中顯著減少（~ 2-3 倍），當使用介電材料諸如 SiN 作為填充材料 F 時，其展示這展示降低的誤碼率並改善可靠度。

[0038] 在一些實施例中，電阻式記憶體單元可以包括多個熱絕緣區域。圖 7 示出一個電阻式記憶體的一個例

第 104132397 號

民國 109 年 6 月 29 日修正

子，其中，頂部電極 TE 包括一熱絕緣材料 TE2，如在圖 3C 中，和每個電阻式記憶體單元中的底部電極 BE 具有減小的橫截面面積的夾持區域 P，如在圖 6B 中。在圖 7 的例子中，多個記憶體單元共享包括電阻元件 RE 的公共層，並且還共享公共頂部電極 TE。圖 7 還示出了熱絕緣介電材料 D 可以被包括，其分開各個記憶體單元。

[0039] 包括電阻式記憶體單元的記憶體可具有任何合適的結構和支援電子，它的一個例子將參照圖 8 和 9 進行說明。

[0040] 圖 8 根據一些實施例示出記憶體 1 的圖。記憶體 1 包括排列成行和列的電阻式記憶體單元 mc 的陣列。每個記憶體單元 mc 被連接到字線 w1 和位線 b1。字線控制電路 2 和位線控制電路 3 藉由選擇對應的字線和位線單元而定址選擇的陣列的記憶體。字線 w1 和位線 b1 藉由施加合適的電壓施加到字線 w1 和位線 b1 而控制寫入數據到記憶體單元 mc。字線 w1 和位線 b1 也藉由施加合適的電壓施加到字線 w1，並經由位線 b1 讀出數據而控制從記憶體單元 mc 讀出數據。記憶體單元 mc 可以是使用任何的各種技術的任何合適的電阻式記憶體單元，電阻式記憶體單元的例子包括例如，電阻式隨機存取記憶體 (Resistive memory include resistive random access memory; ReRAM) 和相變記憶體 (Phase change memory; PCM)

[0041] 圖 9 根據一些實施例示出示例性記憶體單元 mc 的電氣圖。如圖 9 所示，記憶體單元 mc 具有電晶體 t

第 104132397 號

民國 109 年 6 月 29 日修正

和電阻元件 r 。在圖 9 的例子中，電晶體 t 是用於控制對記憶體單元 mc 的存取電晶體。藉由示例的方式，任何適當類型的電晶體，可以使用諸如場效應電晶體 (FET) 或雙極電晶體。電晶體 t 具有連接到位線 $b1$ 的第一端子，連接到電阻元件 r 的第一端子的第二端子，和連接到字線 $w1$ 的控制端子。電阻元件 r 的第二端子被連接到公共電壓節點 V_{common} 。在這個例子中，記憶體單元 mc 是連接於位線 $b1$ ，字線 $w1$ 和公共電壓節點 V_{common} 的三端子裝置。

[0042] 資訊可以藉由經由記憶體單元 mc 的電阻元件 r 施加電流而被寫入電阻式記憶體單元。當跨越位線 $b1$ 和公共電壓節點 V_{common} 之間記憶體單元而施加電壓時，經由電阻元件 r 的電流可以藉由控制由字線 $w1$ 施加到電晶體 t 的控制端子的電壓來控制。

[0043] 本文所描述的技術並不限於作為對記憶體的特定配置和支援在圖 8 和 9 中所示的電子裝置。任何合適的電子裝置可以被用於從電阻式記憶體元件寫入資訊和讀出資訊，其中的設計是在本領域中的普通技術人員所理解的。

[0044] 本文描述的技術和裝置不限於在前面的描述闡述或在附圖中所示的對構造的細節和組件的佈置中。這裡描述的技術和裝置能夠其它實施例並且被實踐或以各種方式進行的。此外，這裡使用的措辭和術語是為了描述的目的，不應該被視為限制。使用“包括”，“包含”或“具有”，“含有”，“涉及”及其變體的使用旨在包括

第 104132397 號

民國 109 年 6 月 29 日修正

其後列出的項目及其等效物以及其他項目。

[0045] 在申請專利範圍中，片語“中的至少一個”指的是片語接續的一個或多個元件。例如，片語“A，B和C中的至少一個”是指A、B、或C，或A、B、和C的任意組合。

[0046] 因此，已描述發明中的至少一個說明性實施例，本領域的技術人員將容易想到各種變更，修改和改進。這樣的變更，修改和改進旨在本發明的精神和範圍內。因此，前面的描述僅是說明性示例的方式，並不旨在限制性的。本發明僅限定如在下面的申請專利範圍及其等同物所限定的。

【符號說明】

[0047]

1：記憶體

2：字線控制電路

3：位線控制電路

BE：底部電極

BE1、BE2：層

D：熱絕緣介電材料

F：填充材料

I：絕緣材料

P：夾持區域

Re：電阻式記憶體元件

第 104132397 號

民國 109 年 6 月 29 日修正

S：基板

TE：頂部電極

TE1、TE2：層

b1：位線

mc：記憶體單元

r：電阻元件

t：電晶體

Vcommon：公共電壓節點

w1：字線

申請專利範圍

【請求項 1】一種電阻式記憶體，包含：

記憶體單元，包括：

具有熱絕緣區域的頂部電極；

底部電極；和

在該頂部電極和該底部電極之間的電阻式記憶體元件，

其中該熱絕緣區域包含該頂部電極的第一區域，該頂部電極的該第一區域具有該頂部電極的第二區域的截面積之 1/5 或更小的截面積。

【請求項 2】如請求項 1 所述的電阻式記憶體，其中該熱絕緣區域包含熱絕緣材料。

【請求項 3】如請求項 2 所述的電阻式記憶體，其中該熱絕緣材料包含氮化鈦材料、氮化鉭材料、和多孔金屬中的至少一種。

【請求項 4】如請求項 1 所述的電阻式記憶體，其中該記憶體單元更包括熱絕緣介電材料。

【請求項 5】如請求項 1 所述的電阻式記憶體，其中該熱絕緣區域是建構以限制熱在該記憶體單元內。

【請求項 6】一種電阻式記憶體，包含：

記憶體單元，包括：

第一電極；

包含熱絕緣區域的第二電極；和

在該第一電極和該第二電極之間的 ReRAM 記憶

第 104132397 號

民國 109 年 6 月 29 日修正

體元件，

其中該熱絕緣區域包含該第二電極的第一區域，該第二電極的該第一區域具有該第二電極的第二區域的截面積之 1/5 或更小的截面積。

【請求項 7】如請求項 6 所述的電阻式記憶體，其中該熱絕緣區域包含熱絕緣材料。

【請求項 8】如請求項 7 所述的電阻式記憶體，其中該熱絕緣材料包含氮化鈦材料、氮化鉭材料、和多孔金屬中的至少一種。

【請求項 9】一種電阻式記憶體，包含：

記憶體單元，包括：

第一電極；

第二電極；

在該第一電極和該第二電極之間的電阻式記憶體元件；和

電絕緣區域，至少部分地填充在該第一電極中的空腔；

其中該記憶體單元包括熱絕緣區域。

【請求項 10】如請求項 9 所述的電阻式記憶體，其中該電絕緣區域包含多孔二氧化矽材料，氮化矽材料，碳材料，SiCO 材料和聚合物材料中的至少一種。

【請求項 11】如請求項 9 所述的電阻式記憶體，其中該熱絕緣區域包含熱絕緣材料。

【請求項 12】如請求項 11 所述的電阻式記憶體，其

第 104132397 號

民國 109 年 6 月 29 日修正

中該第一電極包含熱絕緣材料，和該熱絕緣材料包含氮化鈦材料、氮化鈮材料、和多孔金屬中的至少一種。

【請求項 13】一種電阻式記憶體，包含：

記憶體單元，包括：

第一電極；

第二電極；

在該第一電極和該第二電極之間的電阻式記憶體元件；和

介電區域，包含熱絕緣材料，

其中該介電區域至少部分地包圍該電阻式記憶體元件。

【請求項 14】如請求項 13 所述的電阻式記憶體，其中該熱絕緣材料包含多孔二氧化矽材料，氮化矽材料，碳材料，SiCO 材料和聚合物材料中的至少一種。

【請求項 15】如請求項 13 所述的電阻式記憶體，其中該介電區域接觸該電阻式記憶體元件。

【請求項 16】如請求項 13 所述的電阻式記憶體，其中該介電區域將該電阻式記憶體元件從該電阻式記憶體的電阻式記憶體元件電絕緣。

【請求項 17】一種電阻式記憶體，包含：

記憶體單元，包括：

第一電極，具有熱絕緣區域，其中該熱絕緣區域包括該第一電極的第一區域，該第一電極的該第一區域具有截面積小於該第一電極的第二區域的截面積；

第 104132397 號

民國 109 年 6 月 29 日修正

第二電極；和

在該第一電極和該第二電極之間的電阻式記憶體元件。

【請求項 18】如請求項 17 所述的電阻式記憶體，其中該第一電極是該記憶體單元的頂部電極或該記憶體單元的底部電極。

【請求項 19】如請求項 17 所述的電阻式記憶體，其中該第一區域具有該第一電極的該第二區域的截面積之 1/5 或更小的截面積。

【請求項 20】如請求項 17 所述的電阻式記憶體，其中該記憶體單元更包括熱絕緣材料。

【請求項 21】如請求項 20 所述的電阻式記憶體，其中該第一電極、該第二電極、和該電絕緣區域中的至少一種包含熱絕緣材料。

圖式

圖 1

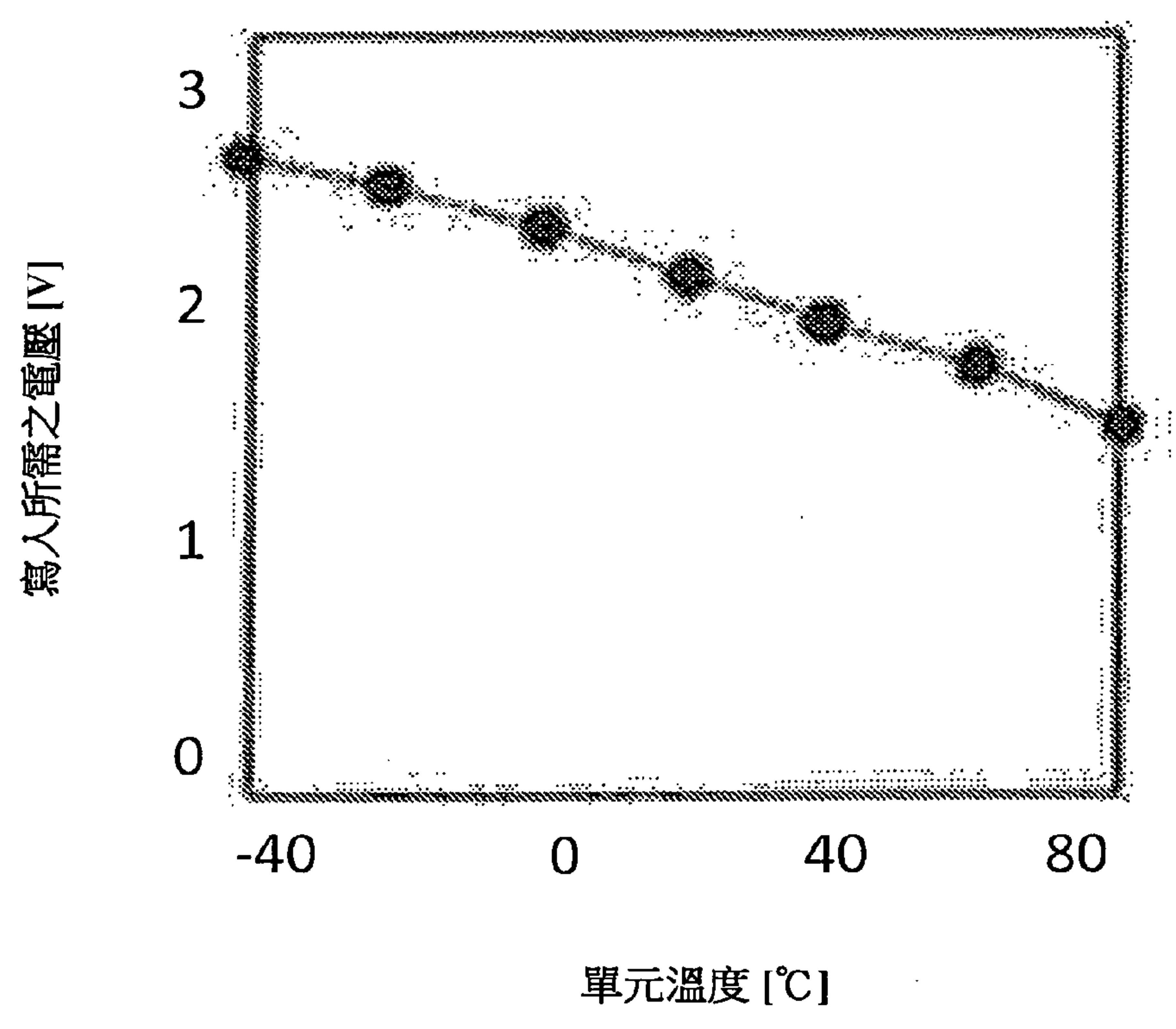


圖 2A

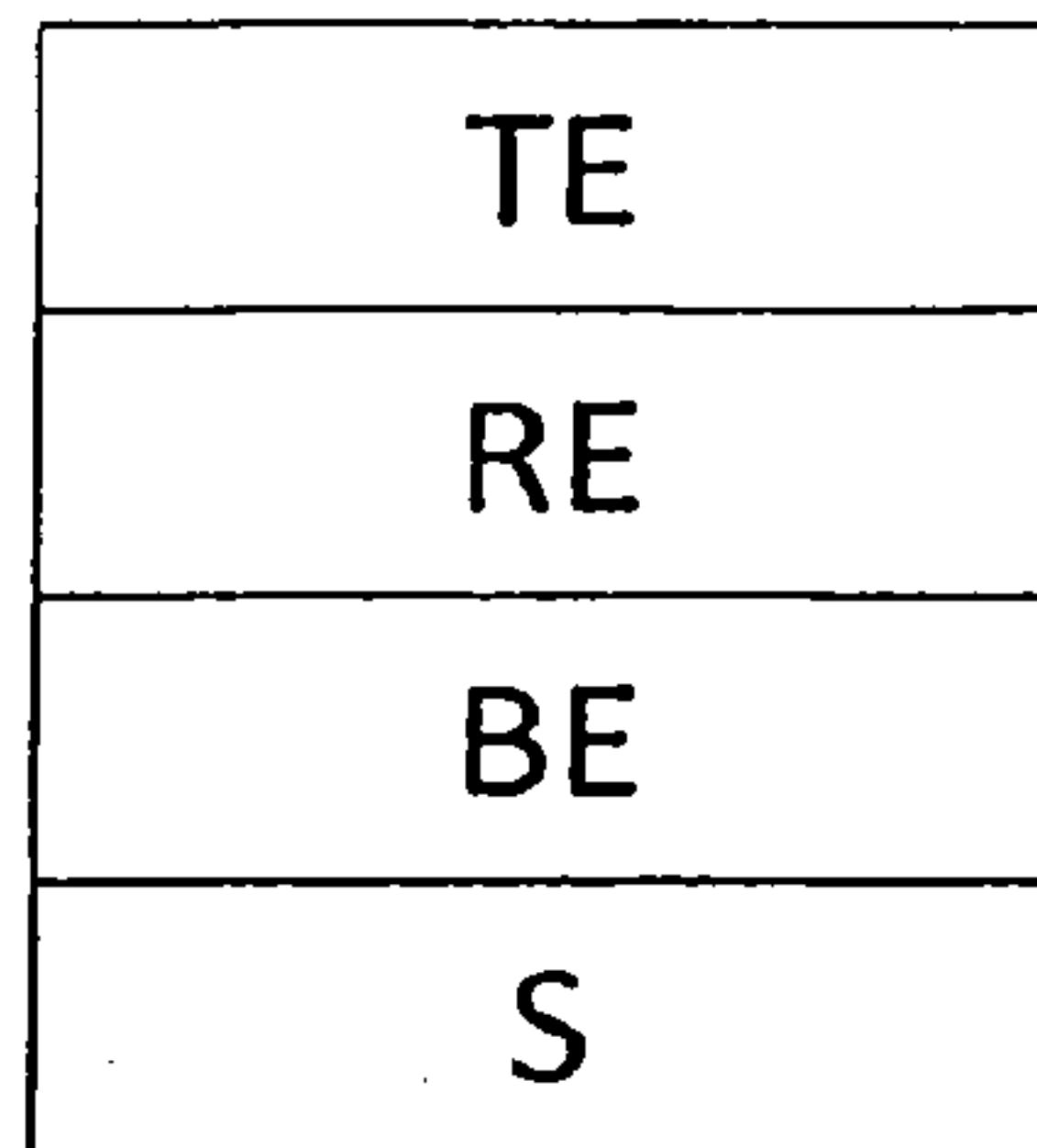


圖 2B

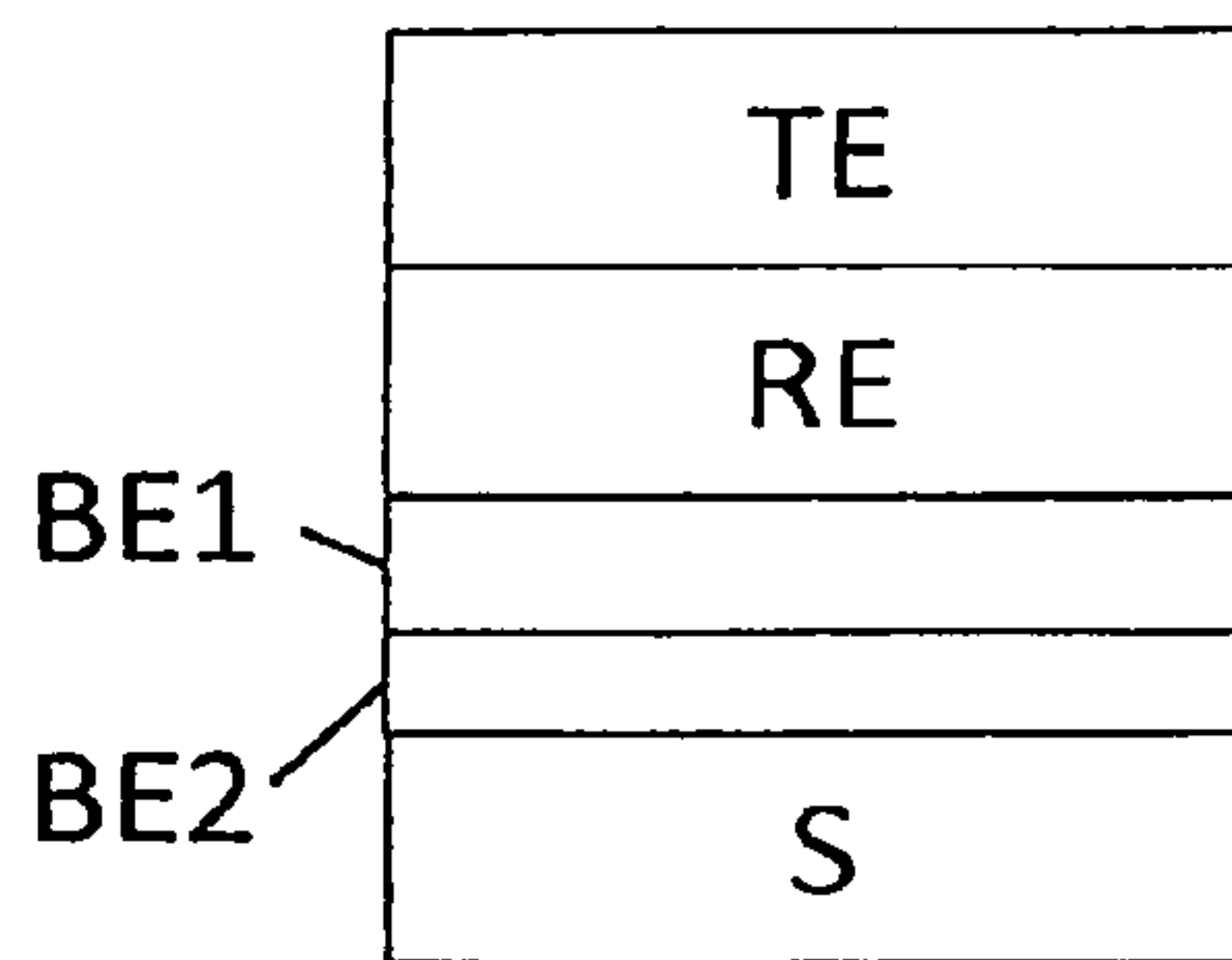


圖 2C

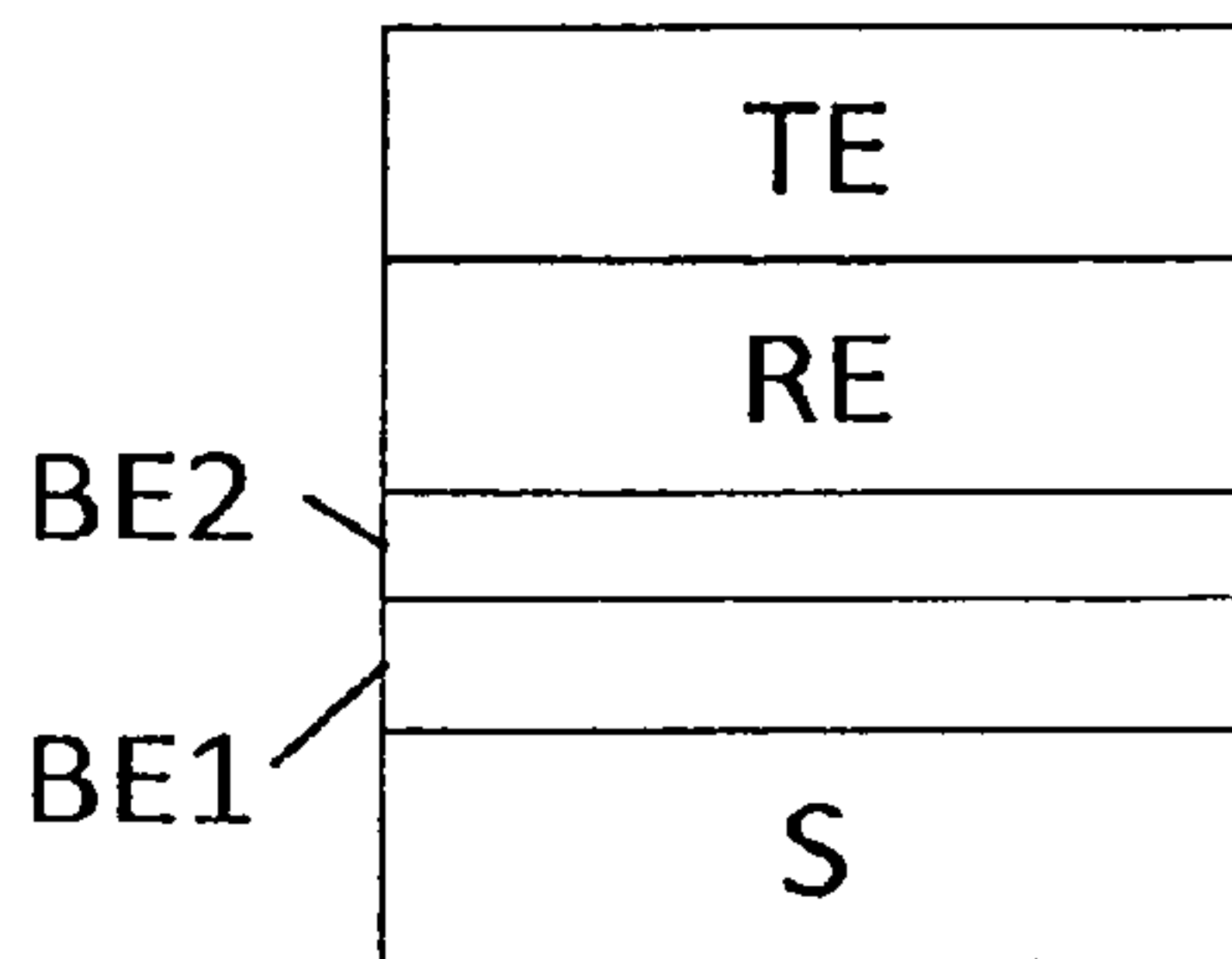


圖 2D

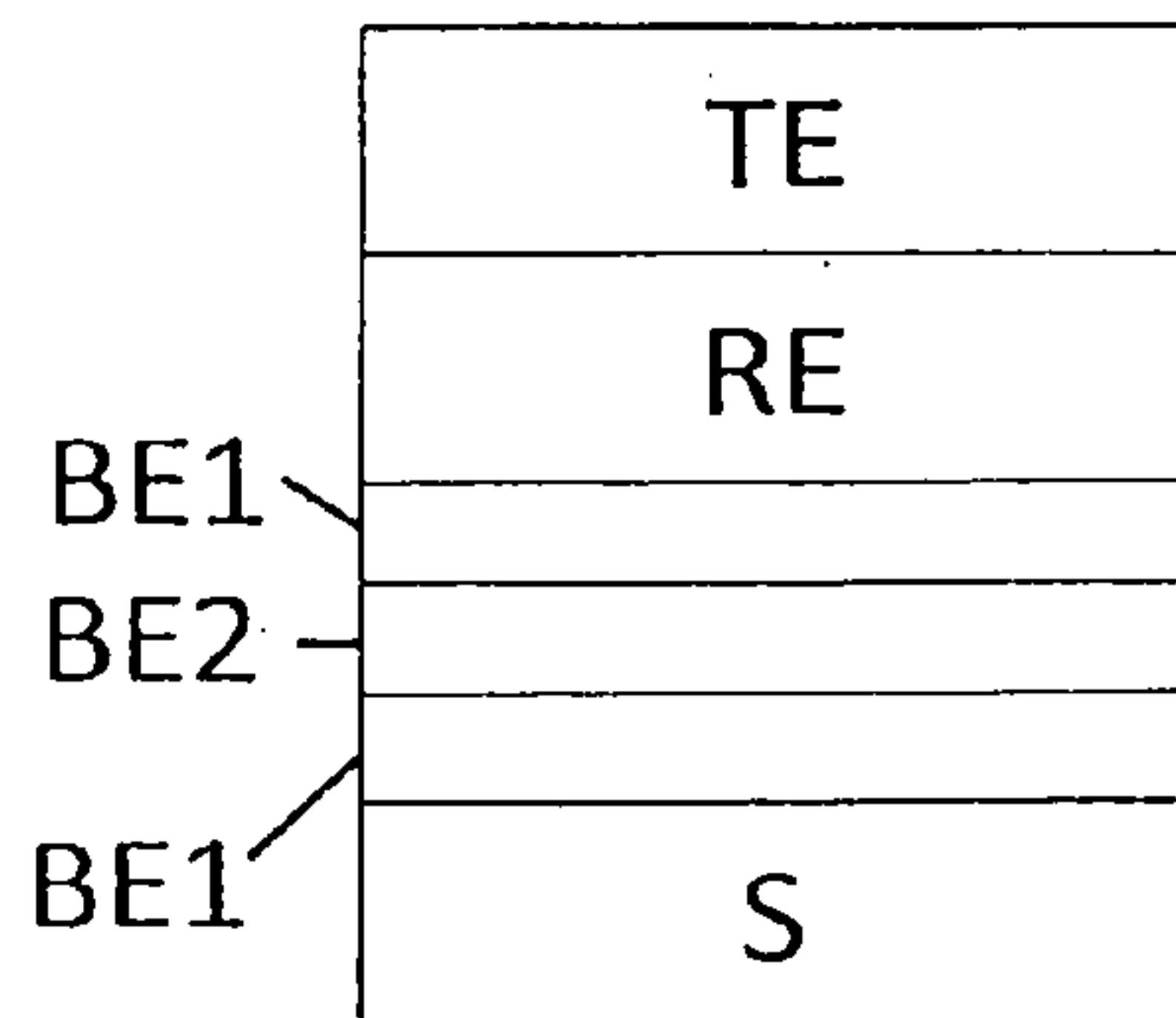


圖 3A

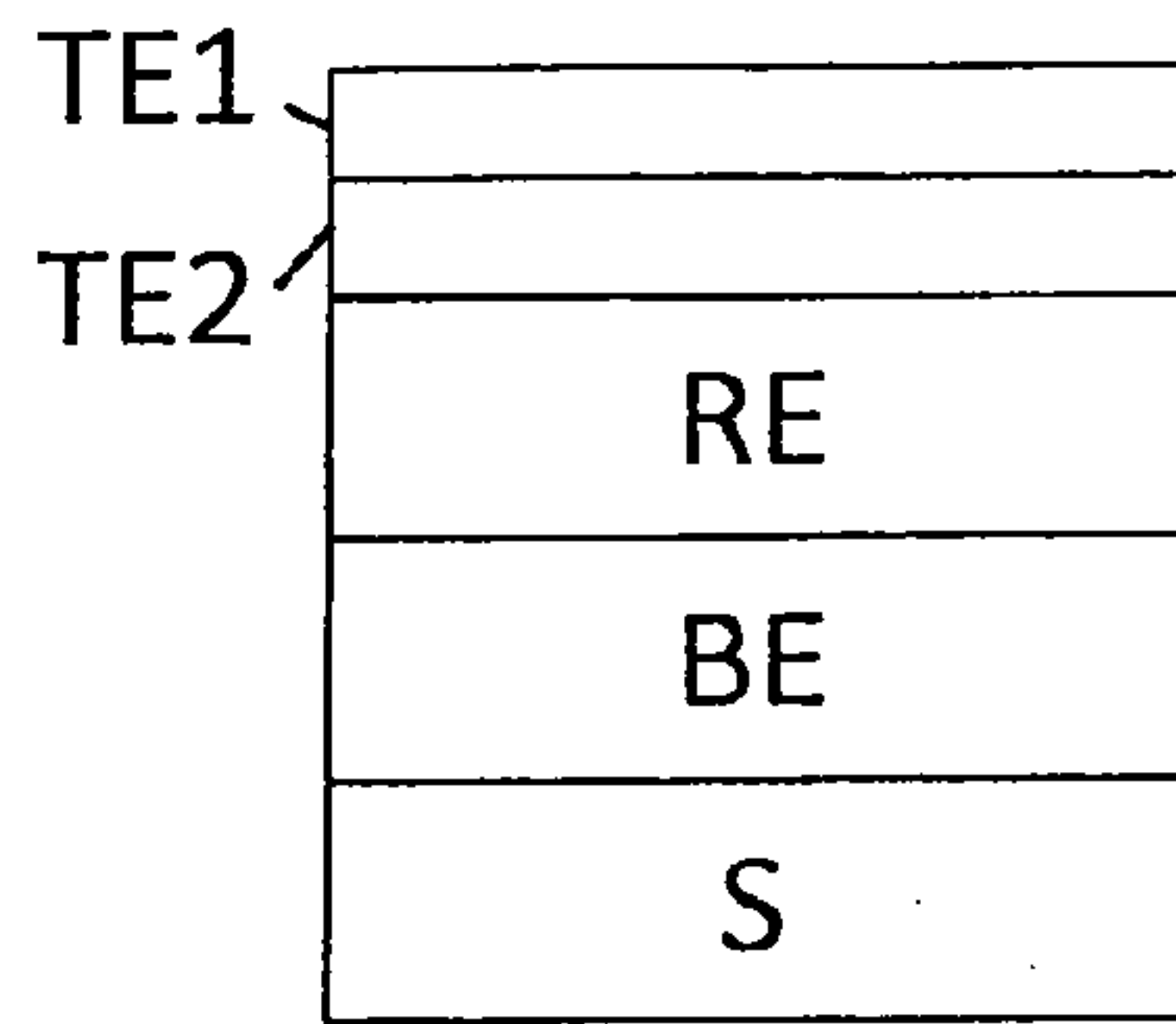


圖 3B

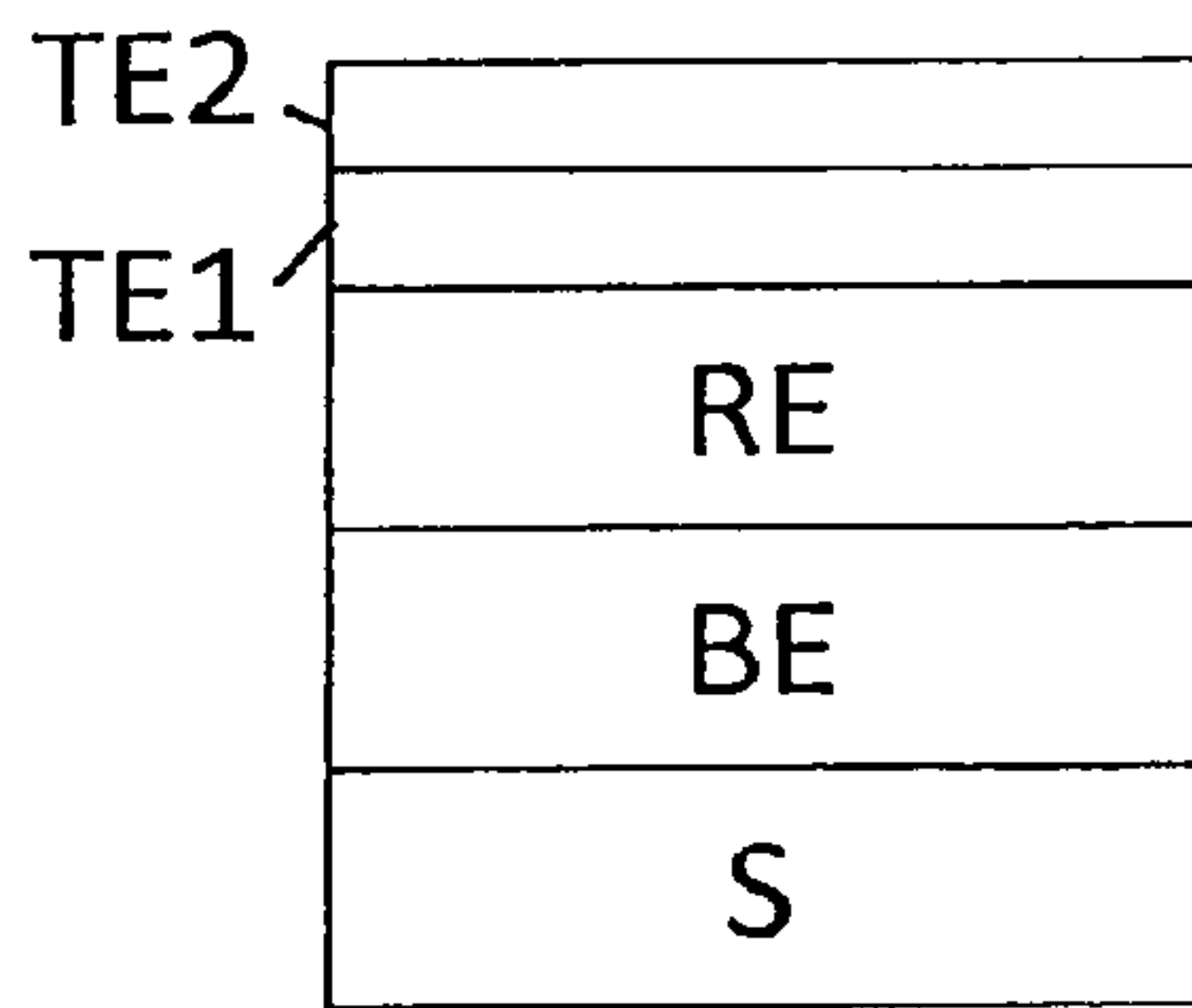


圖 3C

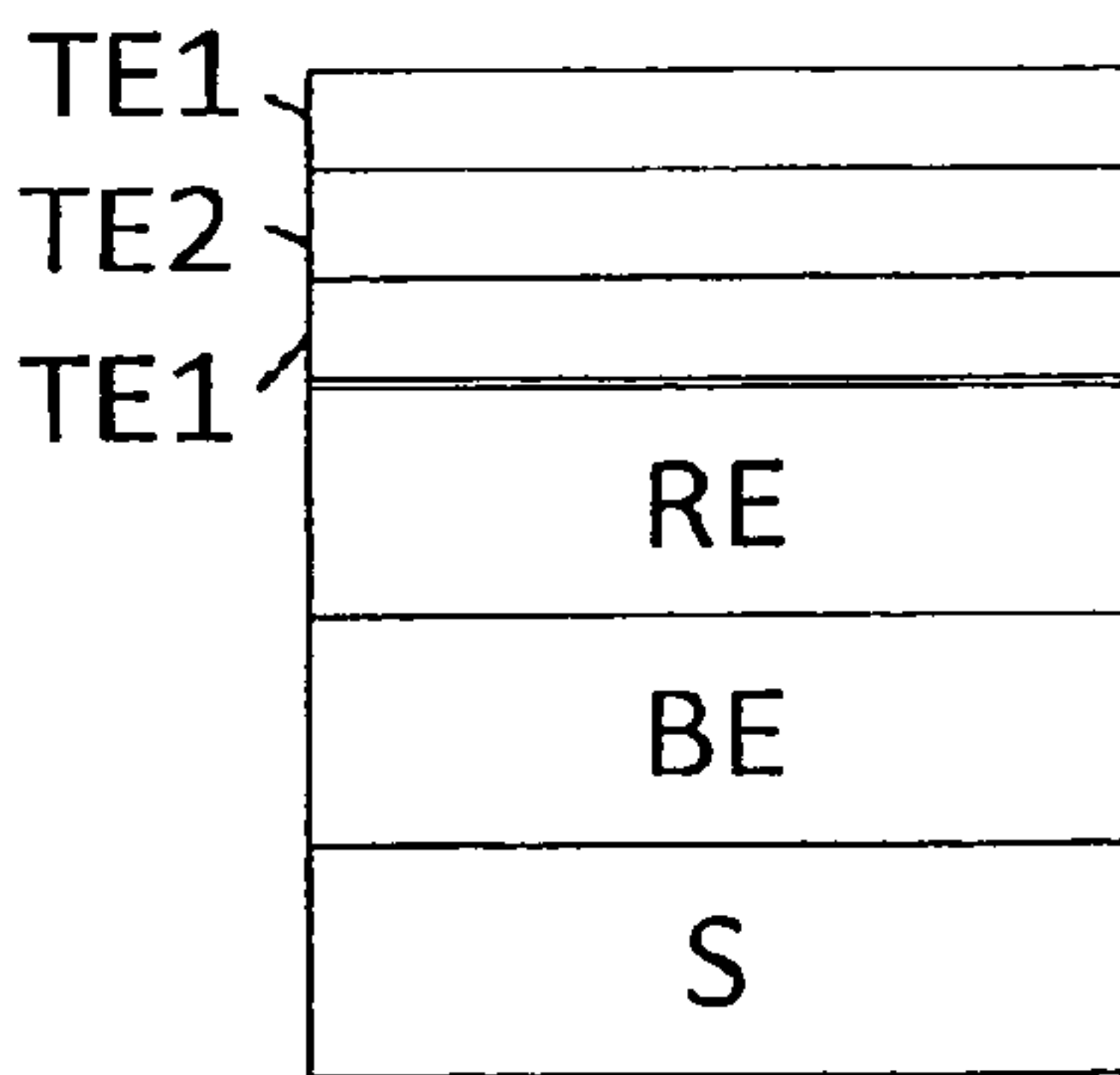


圖 4A

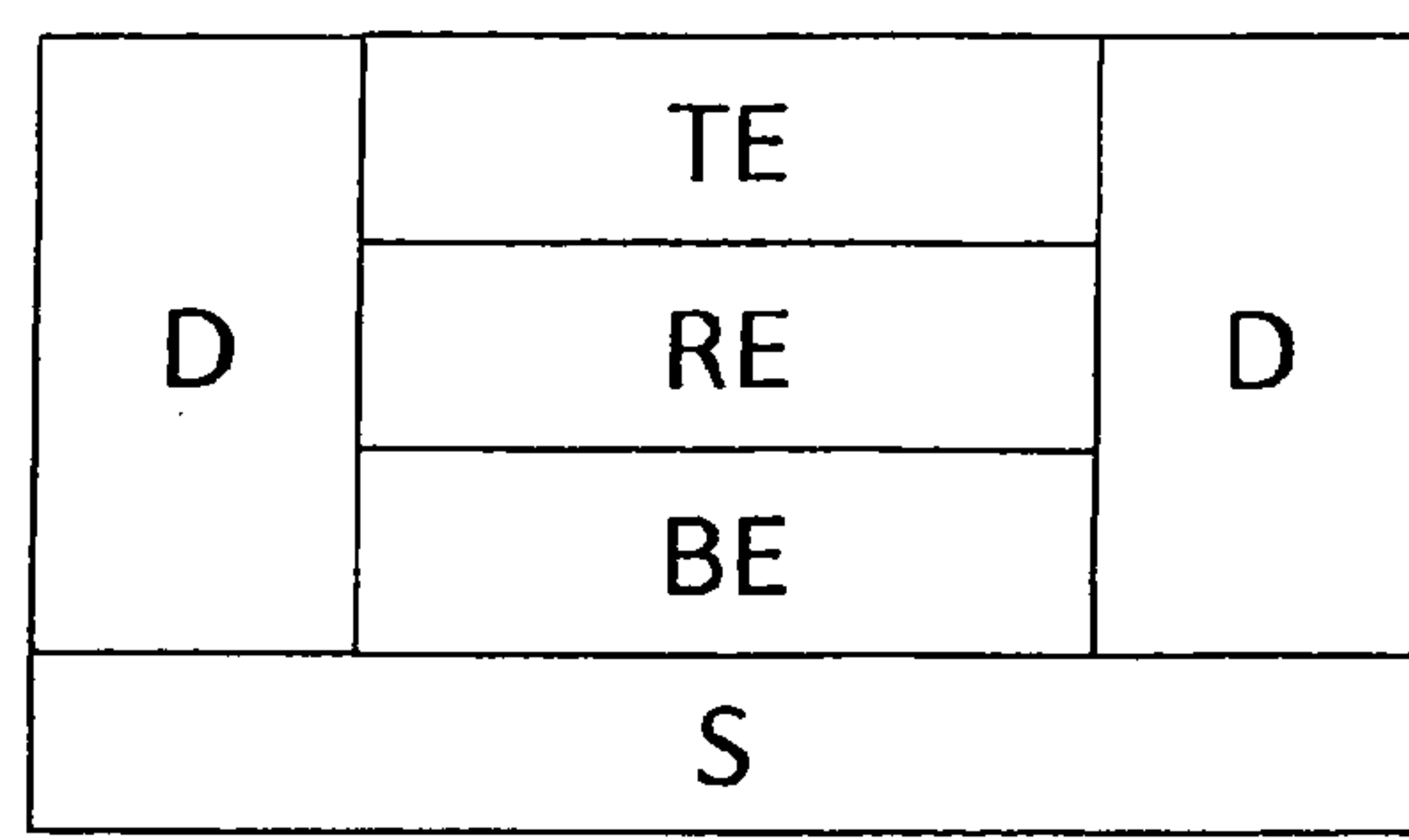


圖 4B

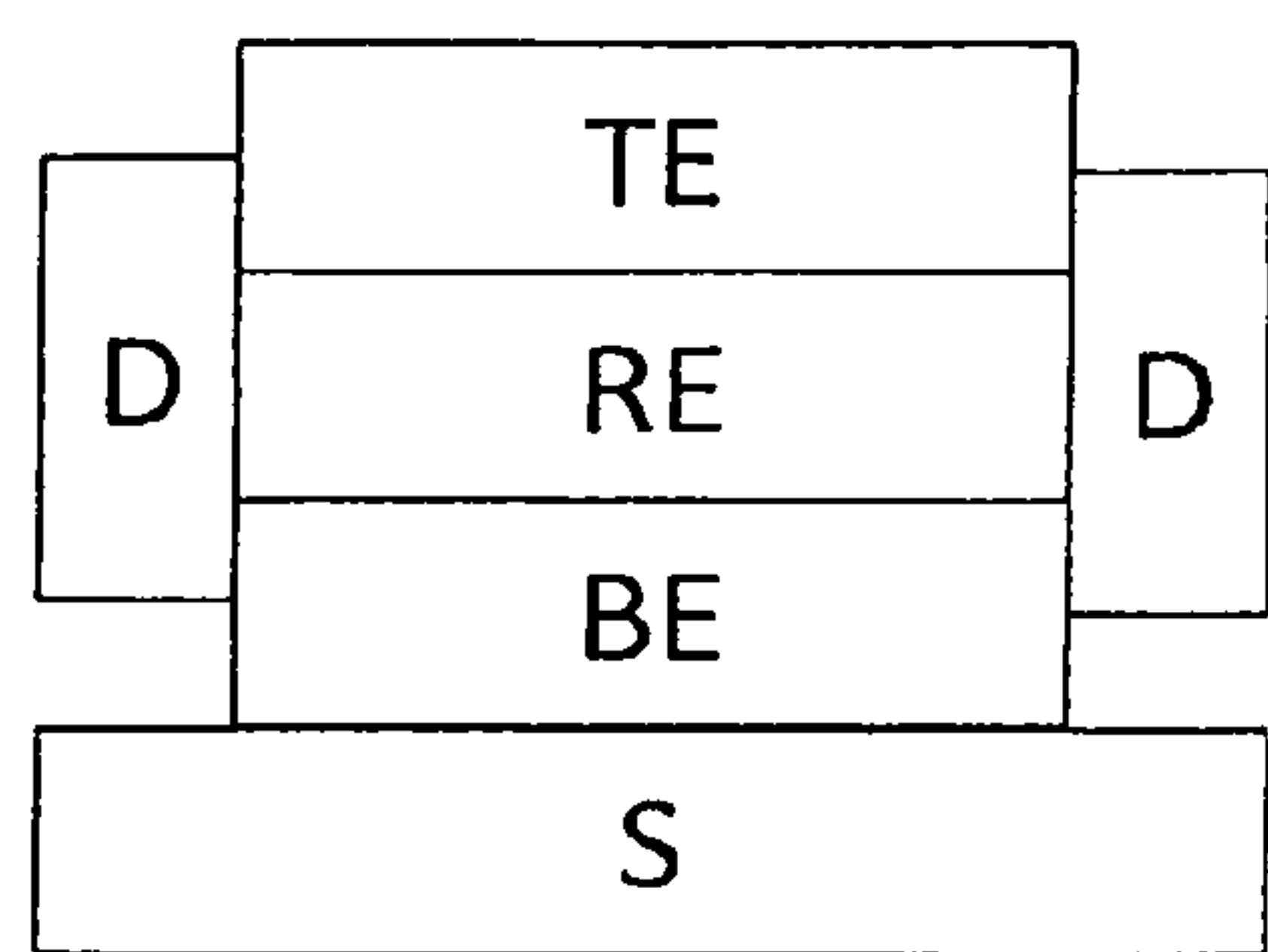


圖 4C

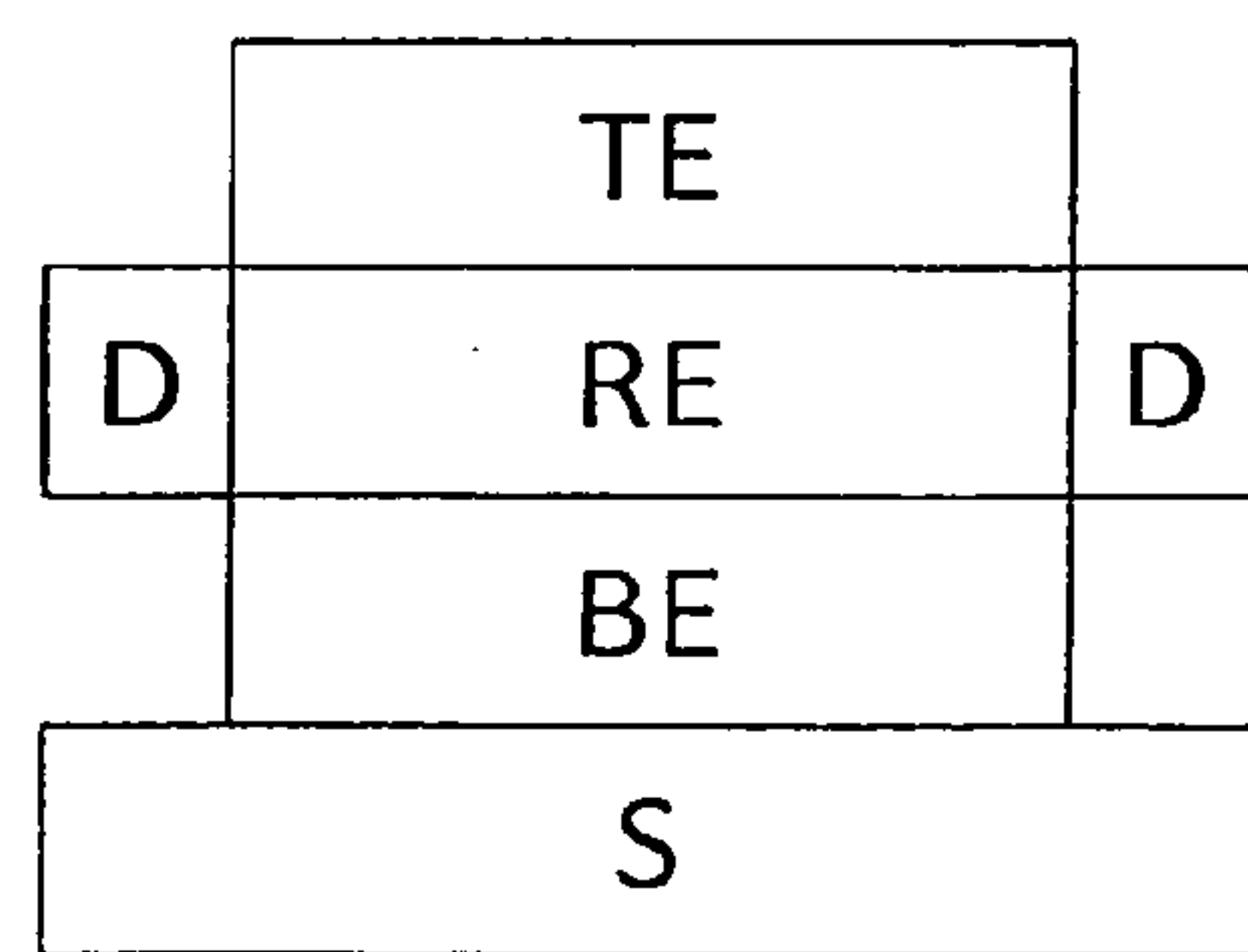


圖 4D

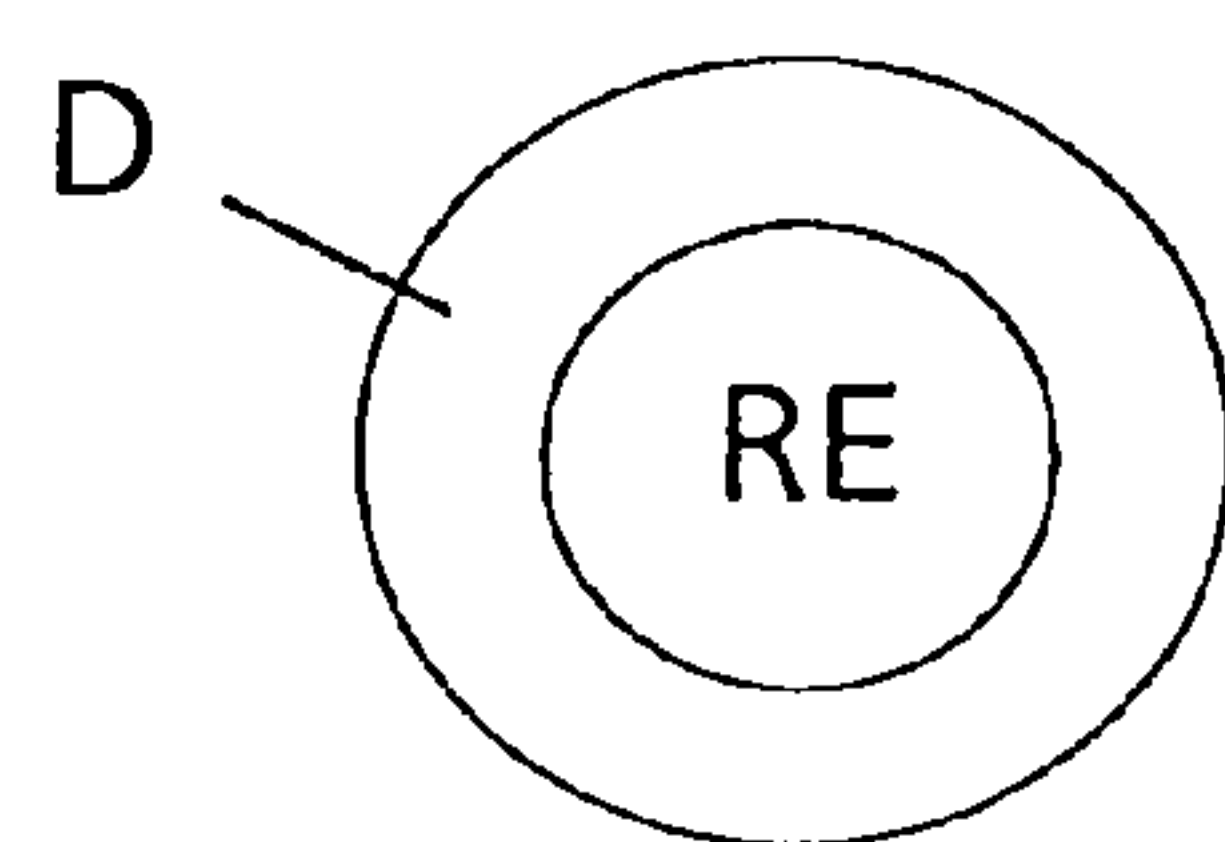


圖 5A

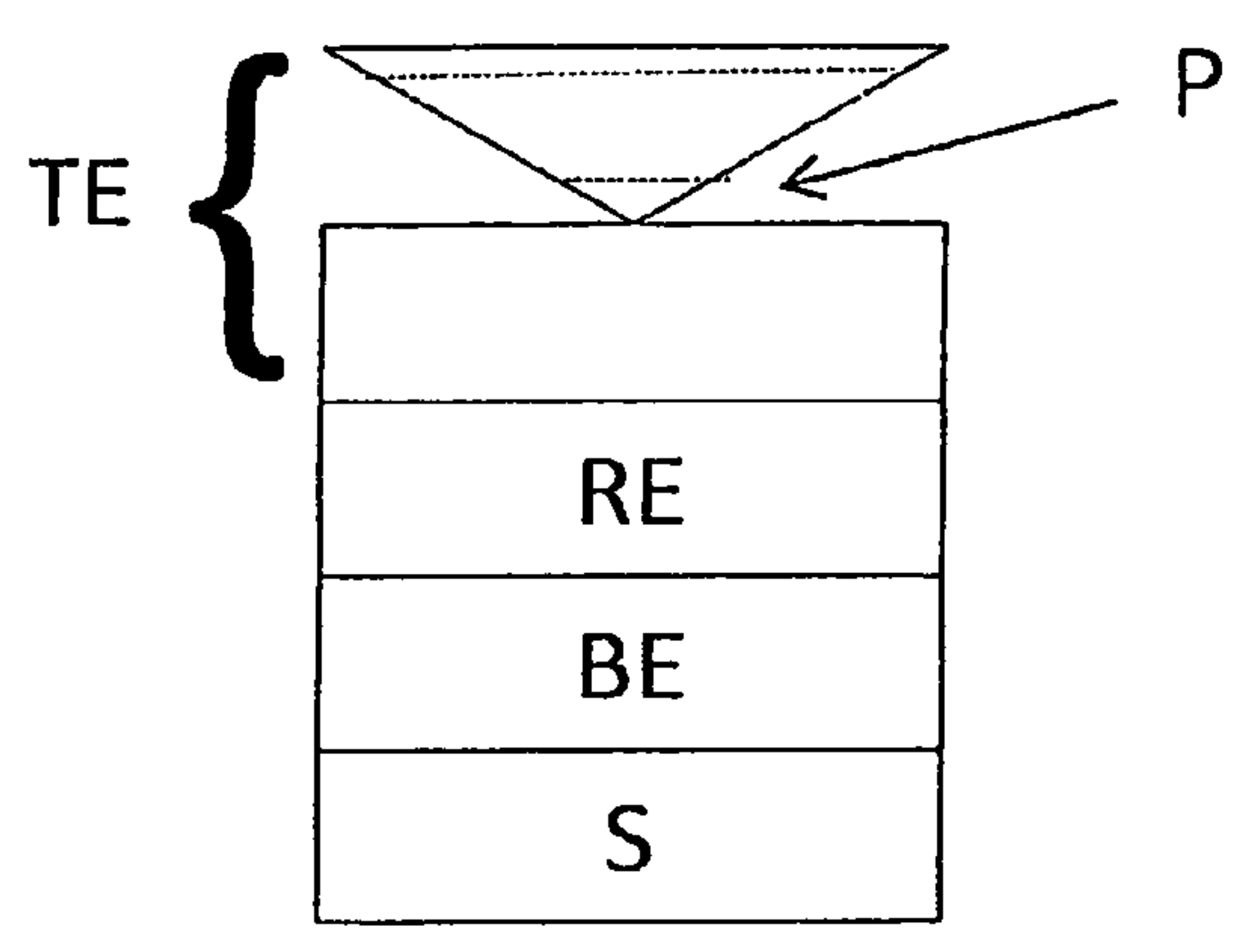


圖 5B

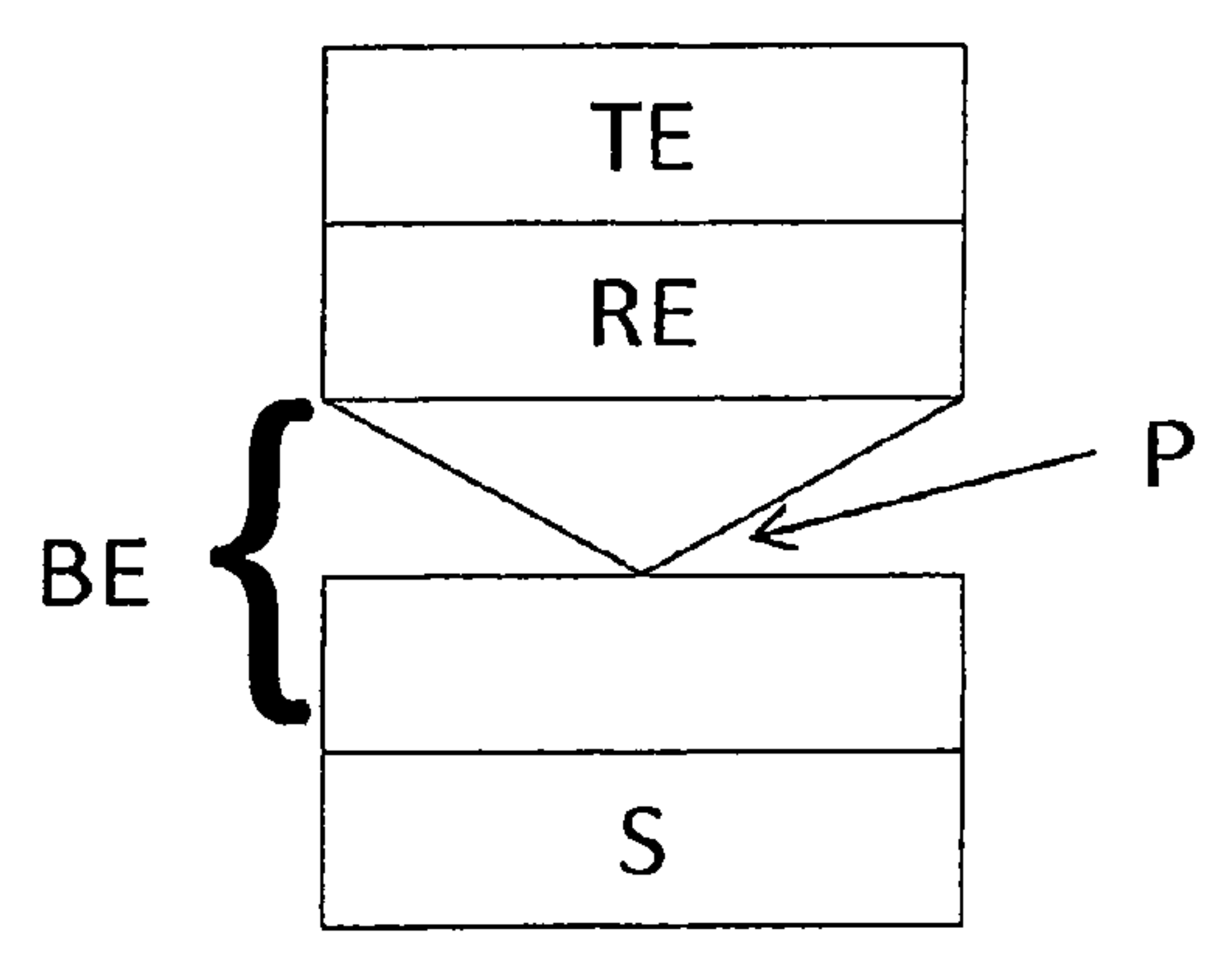


圖 5C

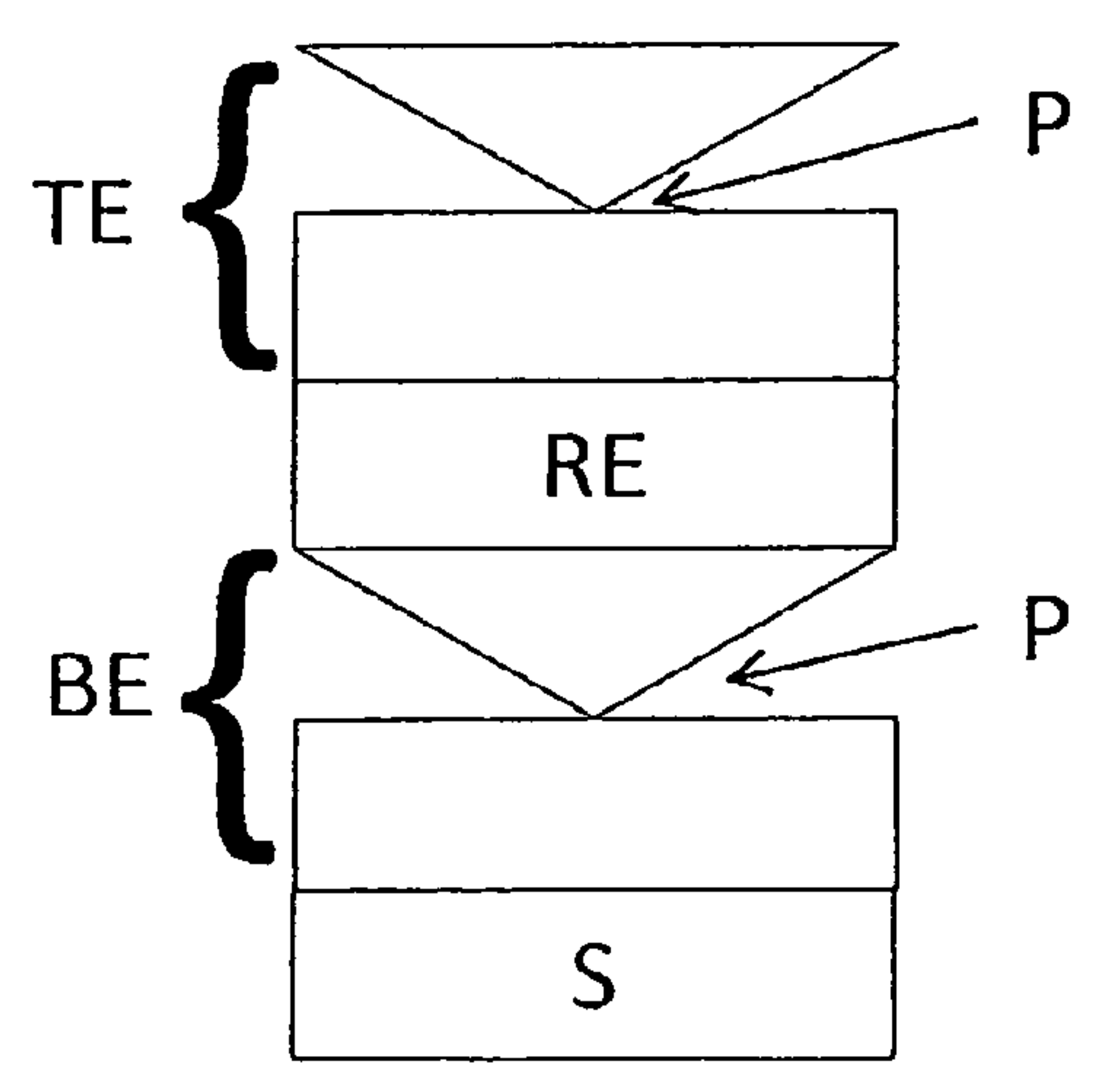


圖 6A

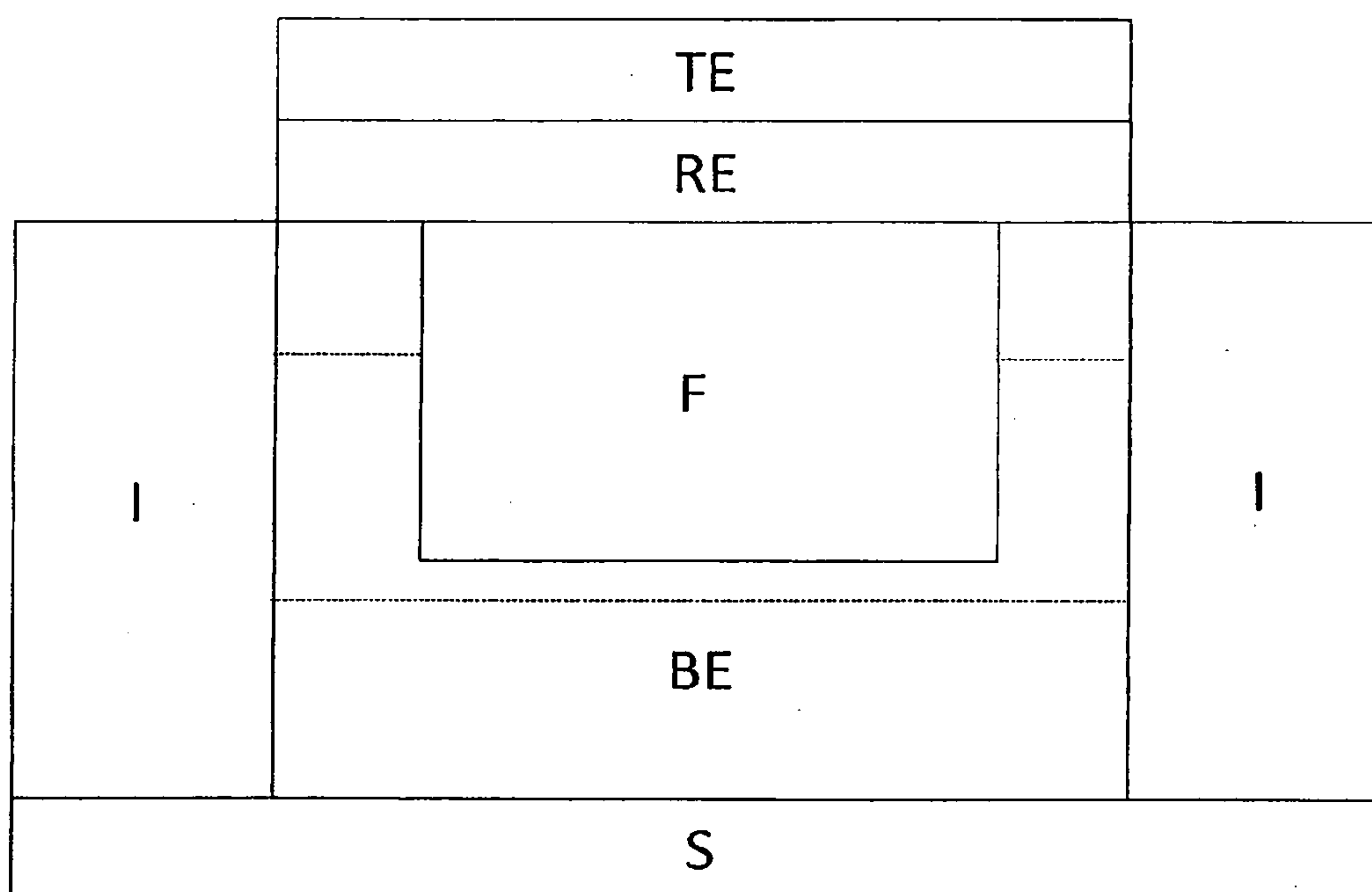


圖 6B

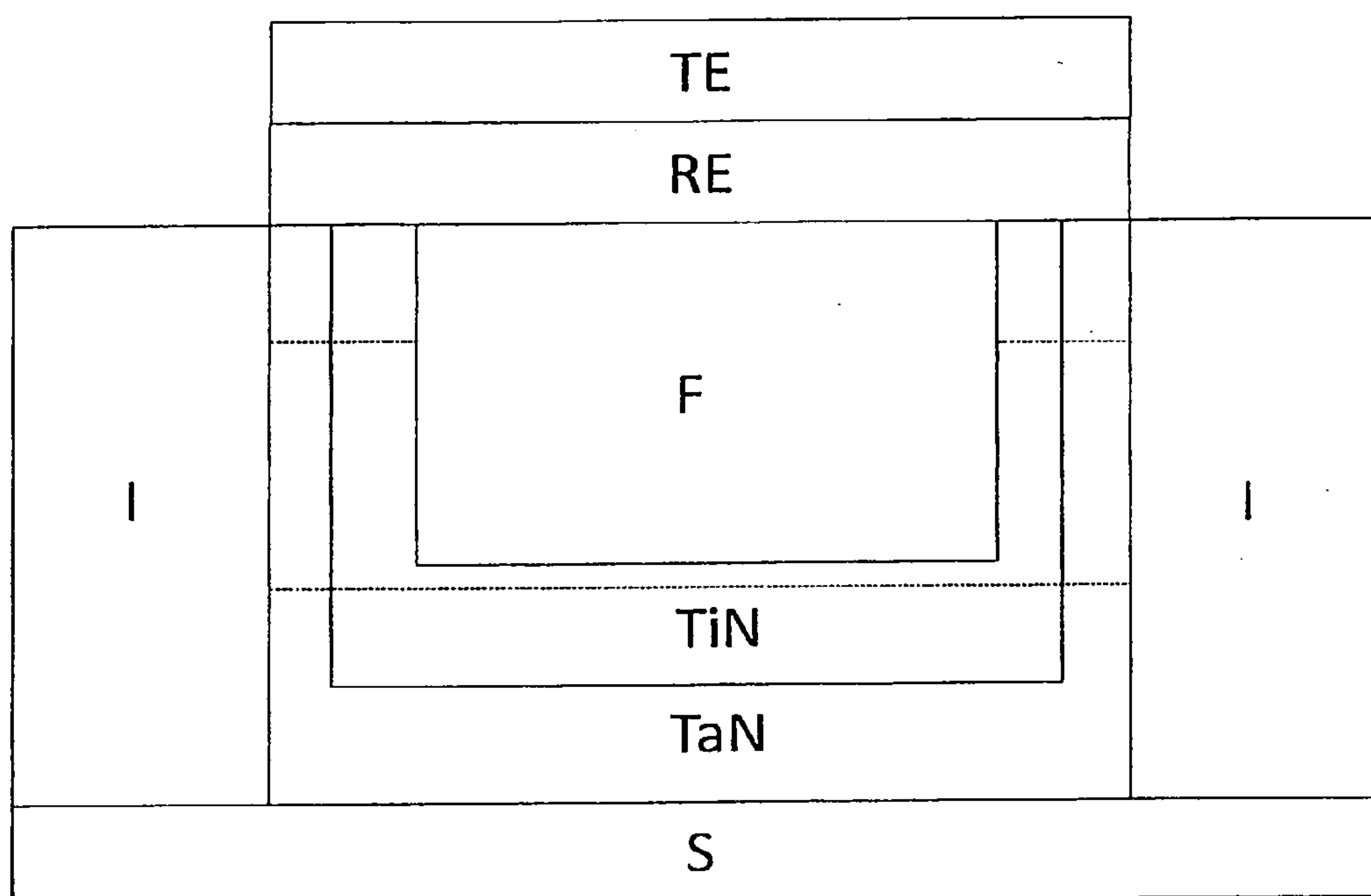


圖 7

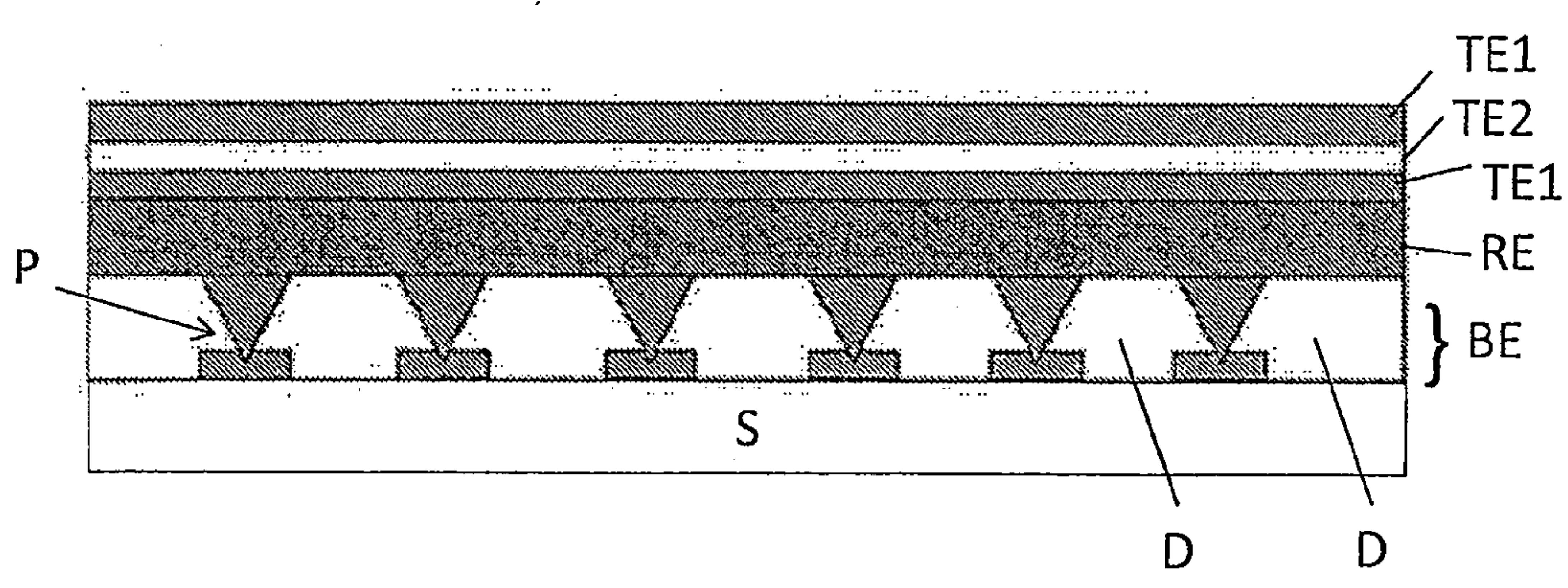


圖 8

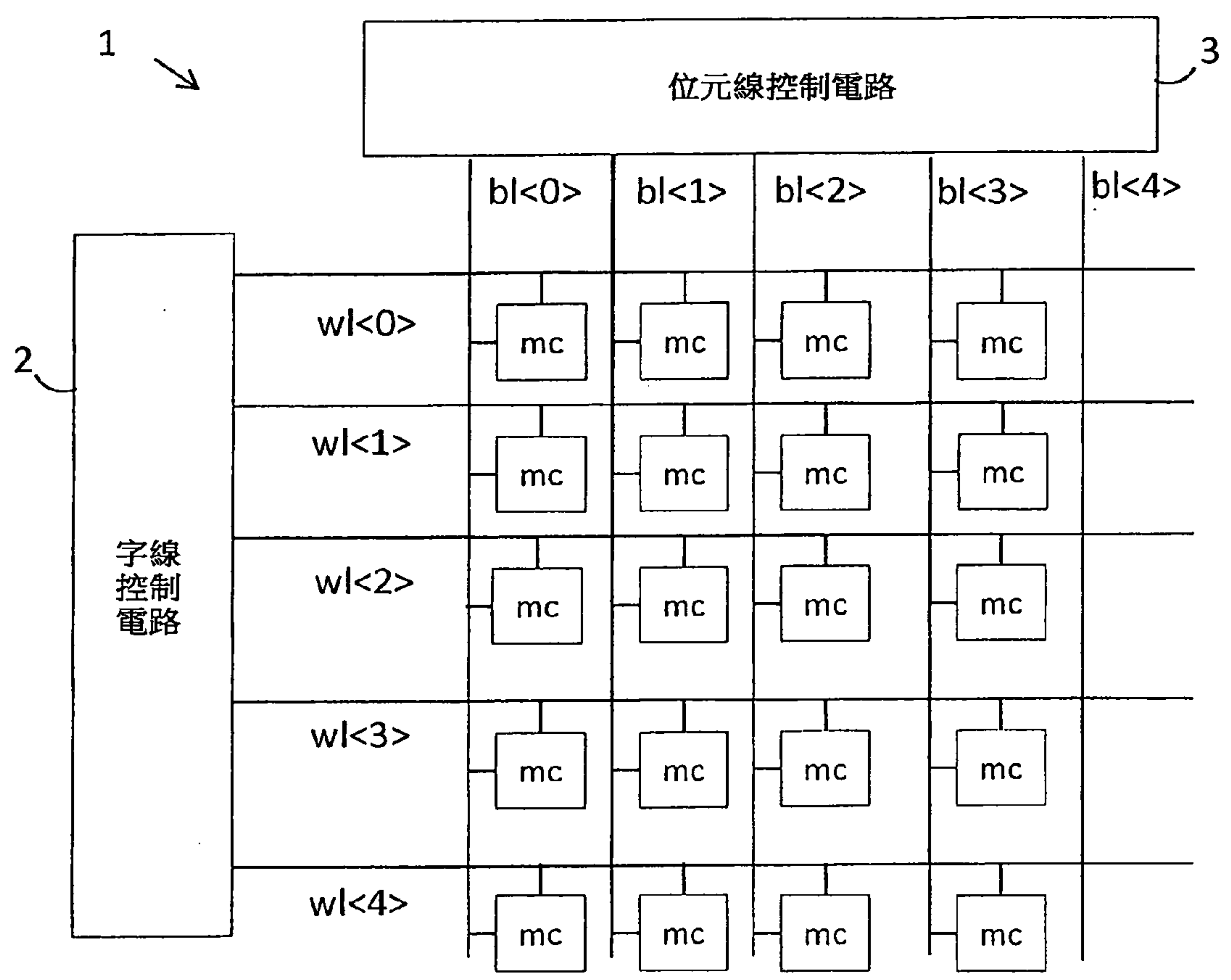


圖 9

