

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015年12月30日 (30.12.2015) WIPO | PCT



(10) 国际公布号
WO 2015/196627 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) H01L 21/336 (2006.01)
- (21) 国际申请号: PCT/CN2014/088386
- (22) 国际申请日: 2014年10月11日 (11.10.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410295139.3 2014年6月25日 (25.06.2014) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。
- (72) 发明人: 刘翔 (LIU, Xiang); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路10号1号楼10层, Beijing 100080 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(54) Title: METHOD FOR MANUFACTURING THIN FILM TRANSISTOR AND METHOD FOR MANUFACTURING ARRAY SUBSTRATE

(54) 发明名称: 薄膜晶体管制作方法及阵列基板制作方法

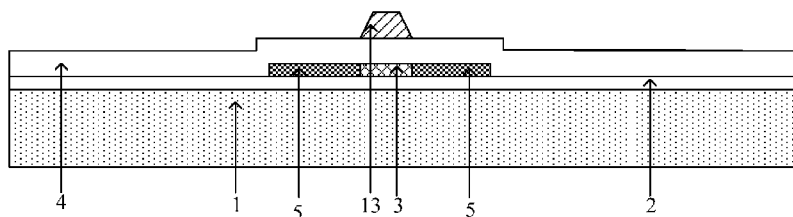


图3 /Fig.3

(57) Abstract: A method for manufacturing a thin film transistor and a method for manufacturing an array substrate. The method for manufacturing a thin film transistor comprises the following steps: forming a pattern comprising an isolation layer and a metallic oxide semiconductor layer on a base substrate; forming a pattern comprising a gate insulation layer and a gate electrode; doping the metallic oxide semiconductor layer except the area corresponding to the gate electrode with the gate electrode as a shield, so as to form a contact resistance area; forming a pattern comprising a first insulation spacing layer and a first via hole and a second via hole therein, so as to expose an area where a source electrode and a drain electrode are connected to the contact resistance area; and forming a pattern comprising the source electrode and the drain electrode, the source electrode and the drain electrode being connected to the contact resistance area through the first via hole and the second via hole.

(57) 摘要: 一种薄膜晶体管制作方法和阵列基板制作方法。该薄膜晶体管制作方法包括如下步骤: 在衬底基板上形成包括隔离层和金属氧化物半导体层的图形; 形成包括栅绝缘层及栅极的图形; 以所述栅极为遮挡对所述金属氧化物半导体层的非栅极对应区域进行掺杂, 以形成接触电阻区; 形成包括第一绝缘间隔层及其中的第一过孔和第二过孔的图形, 以暴露出源极和漏极与接触电阻区连接的区域; 形成包括源极和漏极的图形, 所述源极和漏极经由所述第一过孔和第二过孔连接所述接触电阻区。



WO 2015/196627 A1

薄膜晶体管制作方法及阵列基板制作方法

技术领域

5 本发明的实施例涉及一种薄膜晶体管制作方法及阵列基板制作方法。

背景技术

薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display, 简称 TFT-LCD) 具有体积小、功耗低、无辐射等特点, 在当前的平板显示器市场
10 中占据了主导地位。

金属氧化物 TFT 是最近几年新兴的技术, 其开态电流大、迁移率高, 均一性好, 透明, 制作工艺简单, 可以更好地满足大尺寸液晶显示器和有源有机电致发光显示器的需求, 备受人们的关注。金属氧化物 TFT 的开态电流是非晶硅 TFT 的 50 倍以上, 关态电流一般在 10^{-11}A 到 10^{-12}A 之间。

15 为了降低液晶显示面板的功耗, 需要在静态画面时采用低刷新频率。但是以目前的关态电流 (也称: 漏电流) 在低频 (如 1Hz) 下不能保持加在液晶显示像素的电压, 所以必须降低关态电流, 使关态电流在 10^{-13} 以下。

发明内容

20 根据本发明的实施例, 提供一种薄膜晶体管制作方法。该方法包括如下步骤:

在衬底基板上形成包括隔离层和金属氧化物半导体层的图形;

形成包括栅绝缘层及栅极的图形;

25 以所述栅极为遮挡对所述金属氧化物半导体层的非栅极对应区域进行掺杂, 以形成接触电阻区;

形成包括第一绝缘间隔层及其中的第一过孔和第二过孔的图形, 以暴露出源极和漏极与接触电阻区连接的区域;

形成包括源极和漏极的图形, 所述源极和漏极经由所述第一过孔和第二过孔连接所述接触电阻区。

30 例如, 所述掺杂的离子注入剂量为 $10^{15}/\text{cm}^2 \sim 10^{16}/\text{cm}^2$ 。

例如，所述掺杂的离子能量为 30 keV ~ 100keV。

例如，在进行掺杂之后，形成第一绝缘间隔层之前，所述方法还包括对所述接触电阻区进行退火工艺处理。

例如，所述退火工艺的退火温度为 350°C ~ 500°C。

5 例如，在形成所述第一过孔和第二过孔之后，形成源极和漏极之前，所述还包括：对所述第一过孔和第二过孔进行等离子体处理。

例如，采用 N₂O 等离子体进行所述等离子体处理。

根据本发明的实施例，提供一种阵列基板制作方法。该方法包括如上所述的阵列基板制作方法。

10

附图说明

为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

15 图 1 是本发明实施例的薄膜晶体管制作方法中形成隔离层和金属氧化物半导体层的结构示意图；

图 2 是在图 1 的基础上形成栅绝缘层和栅极后的结构示意图；

图 3 是在图 2 的基础上对金属氧化物半导体层进行掺杂后的示意图；

图 4 是在图 3 的基础上形成第一绝缘间隔层及其上的过孔的示意图；

20 图 5 是在图 4 的基础上形成源极和漏极的结构示意图；

图 6 是在本发明实施例的阵列基板制作方法中形成第二绝缘间隔层及其上过孔的示意图；以及

图 7 是在图 6 的基础上形成像素电极的示意图。

25 具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实
30 施例，都属于本发明保护的范围。

本发明的实施例提供一种薄膜晶体管的制作方法。如图 1~6 所示，该制作方法包括如下步骤：

步骤一，如图 1 所示，在衬底基板 1 上形成包括隔离层 2 和金属氧化物半导体层 3 的图形。

5 例如，在基板上通过 PECVD 方法连续沉积厚度为 500~3000 Å 的隔离层 2，隔离层 2 可以为氧化硅、氮化硅、氮氧化硅或它们的组合。在形成隔离层 2 时，氧化硅对应的反应气体为： N_2O 和 SiH_4 ；氮氧化硅对应的反应气体可以为： N_2O 、 SiH_4 、 NH_3 和 N_2 ；氮化硅对应的反应气体可以为 SiH_4 、 NH_3 和 N_2 （或者 SiH_2Cl_2 、 NH_3 和 N_2 ）。

10 然后，例如，在隔离层 2 上通过溅射或热蒸发的方法沉积厚度约为 100~2000 Å 的金属氧化物半导体层 3。金属氧化物半导体层 3 可以是采用 IGZO、HIZO、IZO、a-InZnO、a-InZnO、ZnO:F、 $In_2O_3:Sn$ 、 $In_2O_3:Mo$ 、 Cd_2SnO_4 、ZnO:Al、 $TiO_2:Nb$ 、Cd-Sn-O 或其他金属氧化物制成。通过第一次构图工艺（包括光刻胶涂敷、曝光、显影、刻蚀、光刻胶剥离等工艺）形成金属氧化物半
15 导体层 3 的图形。

步骤二，如图 2 所示，在完成步骤一的基板上形成包括栅绝缘层 4 及栅极 13 的图形。

例如，通过 PECVD 方法连续沉积厚度为 500~5000 Å 的栅绝缘层 4，栅绝缘层 4 可以为氧化硅、氮化硅、氮氧化硅或它们的组合。

20 例如，在栅绝缘层 4 上采用溅射或热蒸发的方法沉积厚度约为 500~4000 Å 的栅金属层，栅金属可以选用 Cr、W、Ti、Ta、Mo、Al、Cu 等金属或合金。栅金属层可以具有单层结构或多层结构。通过第二次构图工艺形成栅极 13。例如，在形成栅极 13 的同时，还可以形成阵列基板的栅极线。

步骤三，如图 3 所示，以栅极 13 为遮挡对金属氧化物半导体层 3 的非栅
25 极对应区域进行掺杂，以形成接触电阻区 5。

由于离子注入是在栅绝缘层沉积之后，因此，需要进行高能量和高剂量注入，才能达到对源漏电极区进行掺杂的目的。例如，注入的剂量在 $10^{15}/cm^2 \sim 10^{16}/cm^2$ ，离子能量在 30~100keV 左右。需要说明的是，离子注入的剂量和能量可以根据栅绝缘层的厚度等情况进行适当的调整。如果进行 N
30 - 掺杂，例如可使用 PH_3 。如果进行 P+ 掺杂，例如可使用 B_2H_6 。

步骤四，如图 4 所示在完成步骤三的基板上形成包括第一绝缘间隔层 6 及其中的第一过孔 71 和第二过孔 72 的图形，以暴露出源极和漏极与接触电阻区 5 连接的区域。

例如，通过 PECVD 方法连续沉积厚度为 $500 \sim 5000 \text{ \AA}$ 的第一绝缘间隔层 6，第一绝缘间隔层 6 可以为氧化硅、氮化硅、氮氧化硅或它们的组合。通过第三次构图工艺，分别形成第一过孔 71 和第二过孔 72，经由第一过孔 71 和第二过孔 72，源极和漏极连接到接触电阻区 5。

步骤五，如图 5~6 所示，在完成步骤四的基板上形成包括源极 8 和漏极 9 的图形。

例如，先通过溅射或热蒸发的方法沉积厚度 $2000 \sim 4000 \text{ \AA}$ 源/漏金属层，源/漏金属可以选用 Cr、W、Ti、Ta、Mo、等金属或合金。源/漏金属层可以是单层也可以是多层。通过四次构图工艺形成源极 8、漏极 9。例如，在形成源极 8、漏极 9 的同时，还可以形成阵列基板的数据扫描线（图中未示出）。源极 8 和漏极 9 分别通过第一过孔 71 和第二过孔 72 连接接触电阻区 5（即连接有源层）。

根据本发明的实施例，还提供一种阵列基板的制作方法。该阵列基板的制作方法包括如上所述的薄膜晶体管的制作方法。例如，该阵列基板的制作方法除了包括上述步骤一至五之外，还包括如下步骤：

步骤六，如图 6~7 所示，在完成步骤五的基板上形成包括第二绝缘间隔层 10 和像素电极 12 的图形。

例如，采用 PECVD 方法连续沉积厚度为 $500 \sim 5000 \text{ \AA}$ 的第二保护层 10，第二保护层可以为氧化硅、氮化硅、氮氧化硅或它们的组合。然后通过第五次构图工艺，形成第三过孔 11，经由该第三过孔 11，像素电极与漏极 9 连接。

最后，例如通过溅射或热蒸发的方法沉积厚度约为 $300 \sim 1500 \text{ \AA}$ 的透明导电层，透明导电层可以是 ITO 或者 IZO，或者其他的透明金属氧化物。通过第六次构图工艺形成像素电极 12，使像素电极 12 通过第三过孔 11 连接漏极 9。

本实施例的薄膜晶体管制作方法和阵列基板制作方法中，利用栅电极作为遮挡，保护沟道的金属氧化物，通过掺杂形成接触电阻区，从而降低了薄膜晶体管（TFT）的关态电流，使得在低刷新频率下，TFT 仍然能够保持加

在液晶显示像素的电压。

例如，为了提高金属氧化物的性能及掺杂离子的活性，可以在进行掺杂之后，形成第一绝缘间隔层 6 之前进行一次高温退火工艺，使掺杂的离子激活。例如，退火的温度可控制在 350°C ~ 500°C 之间。高温退火除了提升掺杂离子的活性，使掺杂的离子移到晶格位置外，还可以减少半导体层的缺陷，以提升器件的稳定性。

例如，在形成所述第一过孔 71 和第二过孔 72 之后，形成源极 8 和漏极 9 之前还包括：对上述第一过孔 71 和第二过孔 72 进行等离子体处理，如进行 N₂O 等离子体处理。由此，可以降低源极 8、漏极 9 分别与接触电阻区 5 接触电阻，提升开态电流。

以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

本申请要求于 2014 年 6 月 25 日递交的第 201410295139.3 号中国专利申请的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

- 1、一种薄膜晶体管制作方法，包括如下步骤：
在衬底基板上形成包括隔离层和金属氧化物半导体层的图形；
5 形成包括栅绝缘层及栅极的图形；
以所述栅极为遮挡对所述金属氧化物半导体层的非栅极对应区域进行掺杂，以形成接触电阻区；
形成包括第一绝缘间隔层及其中的第一过孔和第二过孔的图形，以暴露出源极和漏极与接触电阻区连接的区域；
10 形成包括源极和漏极的图形，所述源极和漏极经由所述第一过孔和第二过孔连接所述接触电阻区。
 - 2、如权利要求 1 所述的方法，其中所述掺杂的离子注入剂量为 $10^{15}/\text{cm}^2 \sim 10^{16}/\text{cm}^2$ 。
 - 3、如权利要求 1 或 2 所述的方法，其中所述掺杂的离子能量为 30 keV ~
15 100keV。
 - 4、如权利要求 1~3 中任一项所述的方法，其中在进行掺杂之后，形成第一绝缘间隔层之前，所述方法还包括对所述接触电阻区进行退火工艺处理。
 - 5、如权利要求 4 所述的方法，其中所述退火工艺的退火温度为 $350^\circ\text{C} \sim 500^\circ\text{C}$ 。
 - 20 6、如权利要求 1~5 中任一项所述的方法，其中在形成所述第一过孔和第二过孔之后，形成源极和漏极之前，所述还包括：对所述第一过孔和第二过孔进行等离子体处理。
 - 7、根据权利要求 4 所述的方法，其中采用 N_2O 等离子体进行所述等离子体处理。
 - 25 8、一种阵列基板制作方法，包括权利要求 1~7 任一项所述的薄膜晶体管制作方法。

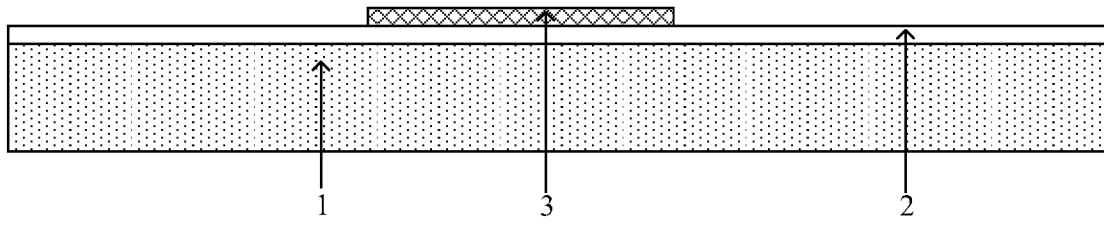


图 1

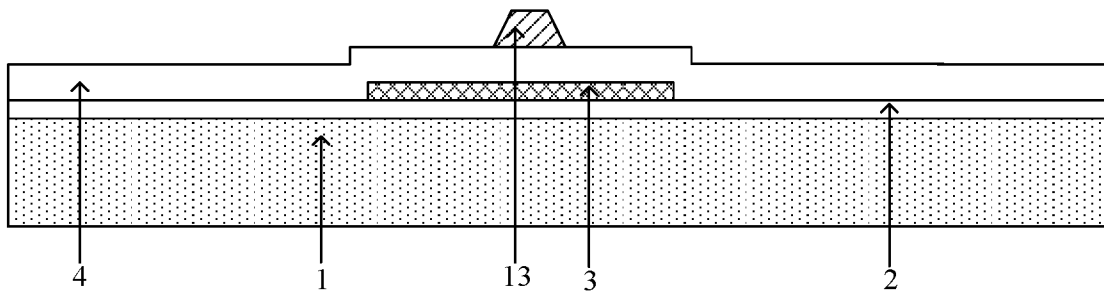


图 2

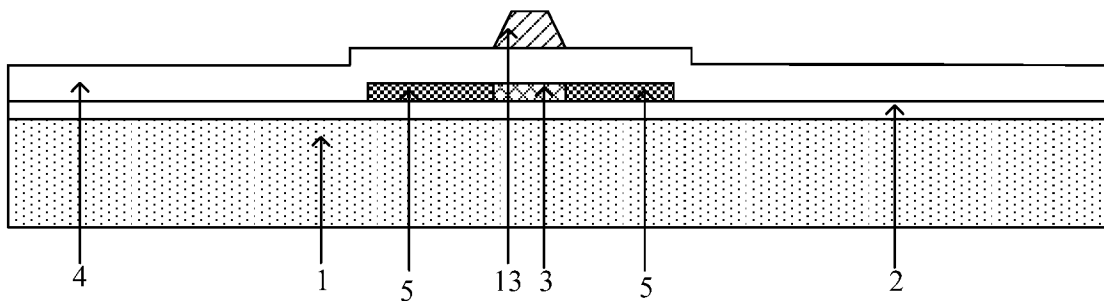


图 3

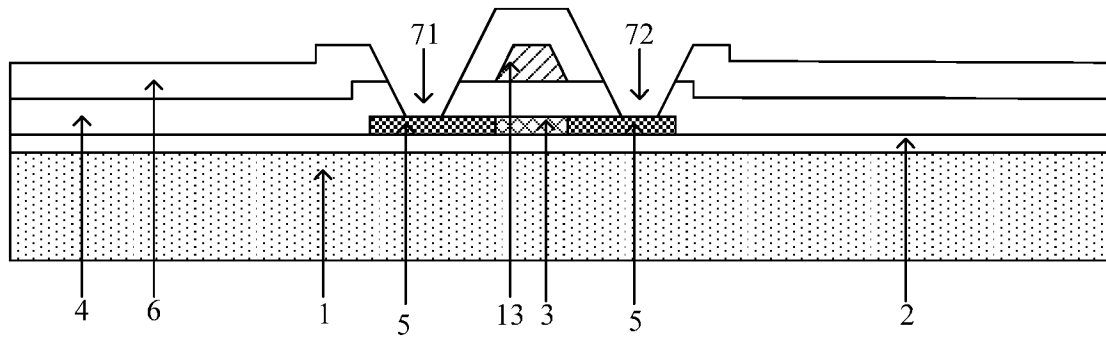


图 4

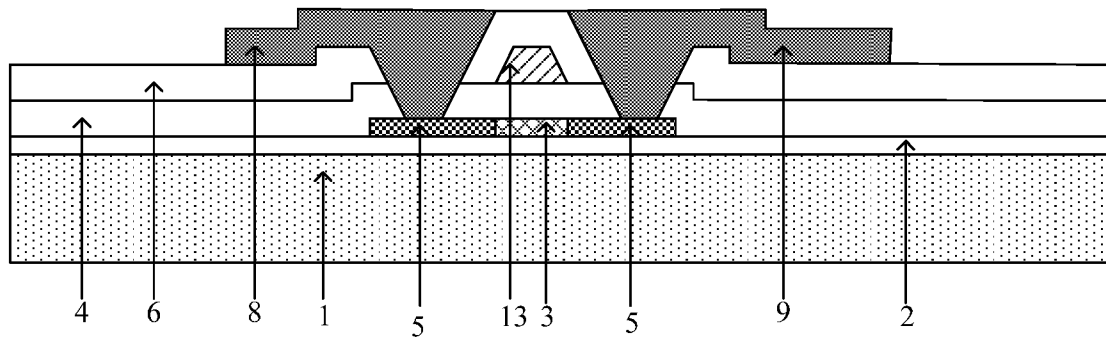


图 5

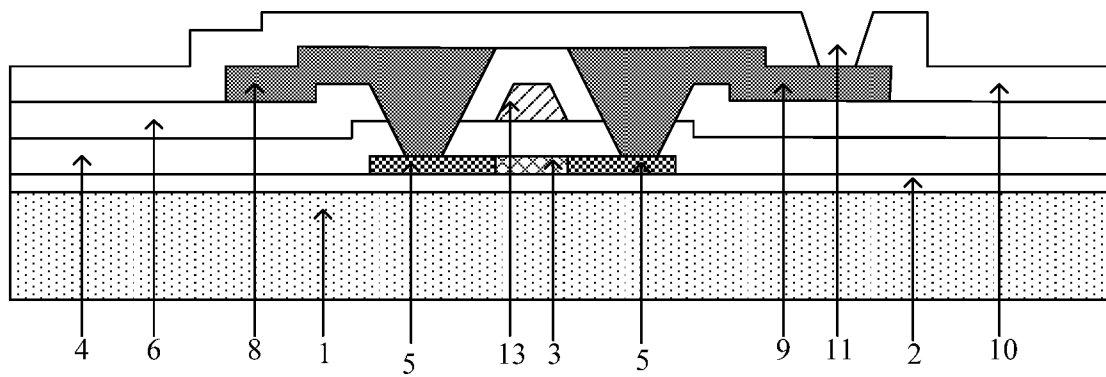


图 6

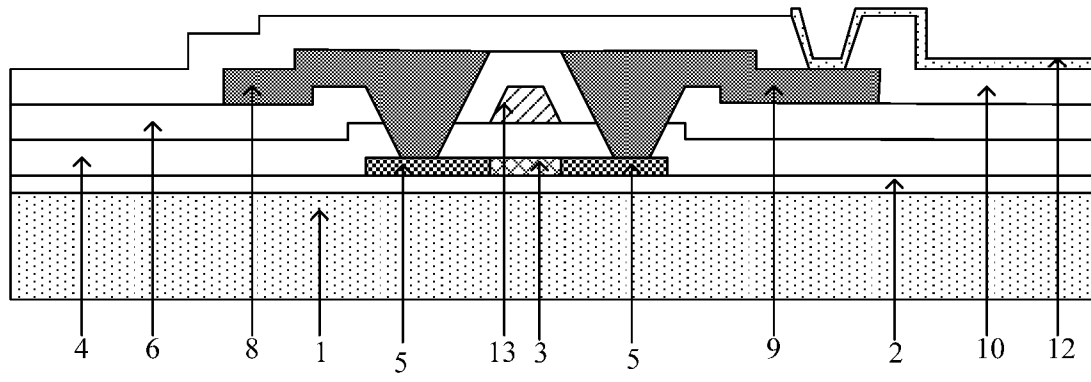


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/088386

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i; H01L21/336 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 29/-; H01L 27/-; H01L 21/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: substrate, grid, dop+, gate, thin film transistor, source, semiconductor, TFT, resistance, isolation, mask, metal oxide, occlusion, ion?, drain, hole

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103219391 A (BOE TECHNOLOGY GROUP CO., LTD.), 24 July 2013 (24.07.2013), description, paragraphs 0072-0074 and 0131-0137, and figures 3 and 8-13	1-8
Y	US 2010244037 A1 (NEC LCD TECHNOLOGIES LTD.), 30 September 2010 (30.09.2010), description, paragraph 0062, and figures 2 and 9H	1-8
A	CN 1305223 A (SAMSUNG SDI CO., LTD.), 25 July 2001 (25.07.2001), the whole document	1-8
A	CN 1577022 A (LG. PHILIPS LCD CO., LTD.), 09 February 2005 (09.02.2005), the whole document	1-8
A	CN 101853883 A (NEC LCD TECHNOLOGIES LTD.), 06 October 2010 (06.10.2010), the whole document	1-8
A	US 2006024870 A1 (WANG, W.C. et al.), 02 February 2006 (02.02.2006), the whole document	1-8

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search 11 March 2015 (11.03.2015)	Date of mailing of the international search report 27 March 2015 (27.03.2015)
---	---

Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YUAN, Jiali Telephone No.: (86-10) 62414465
--	--

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/088386

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2010244037 A1	30 September 2010	CN 101853883 B	24 September 2014
		CN 101853883 A	06 October 2010
		JP 5458371 B2	02 April 2014
		JP 2010232231 A	14 October 2010
CN 1305223 A	25 July 2001	TW 465116 B	21 November 2001
		KR 20010054740 A	02 July 2001
		JP 4296234 B2	15 July 2009
		JP 2001203362 A	27 July 2001
		US 2001003658 A1	14 June 2001
		CN 1127126 C	05 November 2003
		US 6387738 B2	14 May 2002
CN 1577022 A	09 February 2005	US 7279383 B2	09 October 2007
		KR 20050002426 A	07 January 2005
		KR 100954332 B1	21 April 2010
		CN 1312523 C	25 April 2007
		TW I302997 B	11 November 2008
		US 2004263703 A1	30 December 2004
CN 101853883 A	06 October 2010	CN 101853883 B	24 September 2014
		US 2010244037 A1	30 September 2010
		JP 5458371 B2	02 April 2014
		JP 2010232231 A	14 October 2010
US 2006024870 A1	02 February 2006	None	

<p>A. 主题的分类</p> <p>H01L29/786 (2006.01)i; H01L21/336(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L29/-; H01L27/-; H01L21/-</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNPAT, CNKI, WPI, EPODOC: 栅, 基板, grid, dop+, 掺杂, gate, 薄膜晶体管, 漏, 源, 掩膜, 孔, source, 半导体, TFT, 电阻, 隔离, mask, 金属氧化物, 遮挡, ion?, drain, hole</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 103219391 A (京东方科技集团股份有限公司) 2013年 7月 24日 (2013 - 07 - 24) 说明书第0072-0074, 0131-0137段、图3, 8-13</td> <td>1-8</td> </tr> <tr> <td>Y</td> <td>US 2010244037 A1 (NEC LCD TECHNOLOGIES LTD.) 2010年 9月 30日 (2010 - 09 - 30) 说明书第0062段、图2, 9H</td> <td>1-8</td> </tr> <tr> <td>A</td> <td>CN 1305223 A (三星SDI株式会社) 2001年 7月 25日 (2001 - 07 - 25) 全文</td> <td>1-8</td> </tr> <tr> <td>A</td> <td>CN 1577022 A (LG. 飞利浦LCD株式会社) 2005年 2月 9日 (2005 - 02 - 09) 全文</td> <td>1-8</td> </tr> <tr> <td>A</td> <td>CN 101853883 A (NEC液晶技术株式会社) 2010年 10月 6日 (2010 - 10 - 06) 全文</td> <td>1-8</td> </tr> <tr> <td>A</td> <td>US 2006024870 A1 (WANG, WEN-CHUN等) 2006年 2月 2日 (2006 - 02 - 02) 全文</td> <td>1-8</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 103219391 A (京东方科技集团股份有限公司) 2013年 7月 24日 (2013 - 07 - 24) 说明书第0072-0074, 0131-0137段、图3, 8-13	1-8	Y	US 2010244037 A1 (NEC LCD TECHNOLOGIES LTD.) 2010年 9月 30日 (2010 - 09 - 30) 说明书第0062段、图2, 9H	1-8	A	CN 1305223 A (三星SDI株式会社) 2001年 7月 25日 (2001 - 07 - 25) 全文	1-8	A	CN 1577022 A (LG. 飞利浦LCD株式会社) 2005年 2月 9日 (2005 - 02 - 09) 全文	1-8	A	CN 101853883 A (NEC液晶技术株式会社) 2010年 10月 6日 (2010 - 10 - 06) 全文	1-8	A	US 2006024870 A1 (WANG, WEN-CHUN等) 2006年 2月 2日 (2006 - 02 - 02) 全文	1-8
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
Y	CN 103219391 A (京东方科技集团股份有限公司) 2013年 7月 24日 (2013 - 07 - 24) 说明书第0072-0074, 0131-0137段、图3, 8-13	1-8																					
Y	US 2010244037 A1 (NEC LCD TECHNOLOGIES LTD.) 2010年 9月 30日 (2010 - 09 - 30) 说明书第0062段、图2, 9H	1-8																					
A	CN 1305223 A (三星SDI株式会社) 2001年 7月 25日 (2001 - 07 - 25) 全文	1-8																					
A	CN 1577022 A (LG. 飞利浦LCD株式会社) 2005年 2月 9日 (2005 - 02 - 09) 全文	1-8																					
A	CN 101853883 A (NEC液晶技术株式会社) 2010年 10月 6日 (2010 - 10 - 06) 全文	1-8																					
A	US 2006024870 A1 (WANG, WEN-CHUN等) 2006年 2月 2日 (2006 - 02 - 02) 全文	1-8																					
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>																							
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																							
<p>国际检索实际完成的日期</p> <p>2015年 3月 11日</p>		<p>国际检索报告邮寄日期</p> <p>2015年 3月 27日</p>																					
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>苑佳丽</p> <p>电话号码 (86-10)62414465</p>																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/088386

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2010244037	A1	2010年 9月 30日	CN	101853883	B	2014年 9月 24日
				CN	101853883	A	2010年 10月 6日
				JP	5458371	B2	2014年 4月 2日
				JP	2010232231	A	2010年 10月 14日

CN	1305223	A	2001年 7月 25日	TW	465116	B	2001年 11月 21日
				KR	20010054740	A	2001年 7月 2日
				JP	4296234	B2	2009年 7月 15日
				JP	2001203362	A	2001年 7月 27日
				US	2001003658	A1	2001年 6月 14日
				CN	1127126	C	2003年 11月 5日
				US	6387738	B2	2002年 5月 14日

CN	1577022	A	2005年 2月 9日	US	7279383	B2	2007年 10月 9日
				KR	20050002426	A	2005年 1月 7日
				KR	100954332	B1	2010年 4月 21日
				CN	1312523	C	2007年 4月 25日
				TW	1302997	B	2008年 11月 11日
				US	2004263703	A1	2004年 12月 30日

CN	101853883	A	2010年 10月 6日	CN	101853883	B	2014年 9月 24日
				US	2010244037	A1	2010年 9月 30日
				JP	5458371	B2	2014年 4月 2日
				JP	2010232231	A	2010年 10月 14日

US	2006024870	A1	2006年 2月 2日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)