



(12) 发明专利申请

(10) 申请公布号 CN 105703796 A

(43) 申请公布日 2016. 06. 22

(21) 申请号 201610133238. 0

(22) 申请日 2016. 03. 09

(71) 申请人 哈尔滨工程大学

地址 150001 黑龙江省哈尔滨市南岗区南通大街 145 号哈尔滨工程大学科技处知识产权办公室

(72) 发明人 张文旭 周成群 史方明 窦峥 吴亚桐

(51) Int. Cl.

H04B 1/40(2015. 01)

H04B 1/00(2006. 01)

G09B 23/18(2006. 01)

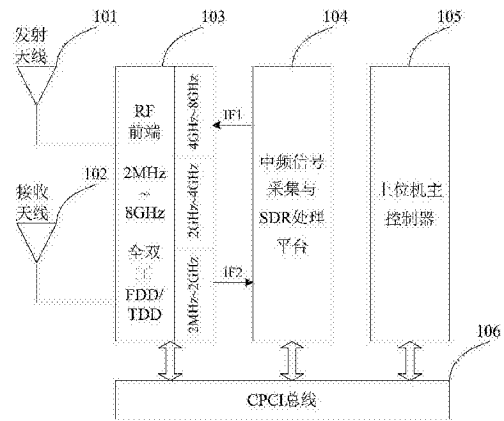
权利要求书1页 说明书5页 附图3页

(54) 发明名称

一种多频段多模式软件无线电实验教学系统

(57) 摘要

本发明公开了一种多频段多模式软件无线电实验教学系统。包括覆盖 2MHz ~ 8GHz 的发射天线 101 与接收天线 102 ;接收天线 102 接收 2MHz ~ 8GHz 的 RF 信号送入到 RF 前端 103, RF 前端 103 输出中频信号 IF2 到中频数据采集与 SDR 处理平台 104, 中频数据采集与 SDR 处理平台 104 输出中频信号 IF1 到 RF 前端 103, RF 前端 103 输出 RF 信号经过发射天线 101 辐射出去 ;RF 前端 103、中频数据采集与 SDR 处理平台 104、上位机主控制器 105 通过 CPCI 总线 106 实现数据通信。本发明中频数据采集与 SDR 处理平台的通用一体化设计为该实验教学系统提供了更加广泛的适用性。



1. 一种多频段多模式软件无线电实验教学系统,其特征在于:包括覆盖2MHz~8GHz的发射天线101与接收天线102、RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105和CPCI总线106;

接收天线102接收2MHz~8GHz的RF信号送入到RF前端103,RF前端103输出中频信号IF2到中频数据采集与SDR处理平台104,中频数据采集与SDR处理平台104输出中频信号IF1到RF前端103,RF前端103输出RF信号经过发射天线101辐射出去;RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105通过CPCI总线106实现数据通信。

2. 根据权利要求1所述的一种多频段多模式软件无线电实验教学系统,其特征在于:所述的RF前端103部分包括发射通道和接收通道,采用多频段划分方式实现全双工FDD/TDD,分别由2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段实现2MHz~8GHz频段的覆盖。

3. 根据权利要求1所述的一种多频段多模式软件无线电实验教学系统,其特征在于:所述的RF前端103包括FPGA201,以及与FPGA201相连接的频率配置202、衰减器203、增益控制204、逻辑开关控制205、PLL206、电源模块207、FLASH208、射频滤波器209、中频滤波器210和CPCI211;

RF前端103采用CPCI标准总线结构,CPCI协议由FPGA201进行实现,通过FPGA210中的CPCI控制器对FPGA201中的SRAM进行访问,通过事先约定的控制协议实现对从设备射频的控制。

4. 根据权利要求1所述的一种多频段多模式软件无线电实验教学系统,其特征在于:所述的中频数据采集与SDR处理平台104部分包括晶振301、DPLL302、第一高速D/A转换器303、第二高速A/D转换器304、FPGA305、DSP306和CPCI307;晶振301为DPLL提供一个20MHz的参考时钟;DPLL302在FPGA305的串行数据配置下,输出一个所需采样时钟给第二高速A/D转换器304,实现中频IF2模拟数字转换,得到采样后的数字信号送到FPGA305中;DPLL302在FPGA305的串行数据配置下,输出一个所需采样时钟给第一高速D/A转换器303,把FPGA305输出的数字量经过第一高速D/A转换器303进行数字模拟转换,得到所需的中频IF1输出。

一种多频段多模式软件无线电实验教学系统

技术领域

[0001] 本发明属于无线通信领域,尤其涉及一种可广泛适用于电子通信类专业使用的,多频段多模式软件无线电实验教学系统。

背景技术

[0002] 软件无线电(Software Defined Radio,SDR)技术的迅速发展给无线通信系统构架带来了极大变革。其基本思想是尽可能地将ADC靠近天线,减少模拟处理环节,并通过软件来配置硬件,在硬件平台不变的情况下,可以通过软件功能灵活的可重构配置去适应不同的通信系统。因此,基于软件无线电构架的通用性平台可以将多频段、多模式射频前端与其紧密结合,从而满足无线通信系统多频段多模式、软件设计灵活可重构的要求,使现代无线通信系统具有较高的灵活性和适应能力。

[0003] 随着软件无线电技术的推广与应用,利用软件无线电思想构建的实验教学系统也逐步涌现。在软件无线电实验教学系统的研究方面,文献《多频段、多模式软件无线电台基带与主控模块的研制》主要针对基带处理环节进行了研究,不包括射频以及上位机主控制器部分,与本发明有别;文献《基于软件无线电的教学实验平台设计与实现》和《基于软件无线电实验平台的CDMA通信系统的设计与实现》也是针对中频后续处理平台设计的研究,不具备多频段射频前端及其主控制器系统,与本发明有别;专利《一种基于软件无线电的四信道短波数字信号处理平台》主要围绕基带信号处理平台的设计,与本发明专利设计构架有别;专利《一种基于PCIE接口的软件无线电射频收发装置及方法》不包括多频段多模式系统设计,与本发明有别。

发明内容

[0004] 本发明的目的是提供一种灵活性强的,多频段多模式软件无线电实验教学系统。

[0005] 一种多频段多模式软件无线电实验教学系统,包括覆盖2MHz~8GHz的发射天线101与接收天线102、RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105和CPCI总线106;

[0006] 接收天线102接收2MHz~8GHz的RF信号送入到RF前端103,RF前端103输出中频信号IF2到中频数据采集与SDR处理平台104,中频数据采集与SDR处理平台104输出中频信号IF1到RF前端103,RF前端103输出RF信号经过发射天线101辐射出去;RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105通过CPCI总线106实现数据通信。

[0007] 本发明一种多频段多模式软件无线电实验教学系统,还可以包括:

[0008] 1、RF前端103部分包括发射通道和接收通道,采用多频段划分方式实现全双工FDD/TDD,分别由2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段实现2MHz~8GHz频段的覆盖。

[0009] 2、RF前端103包括FPGA201,以及与FPGA201相连接的频率配置202、衰减器203、增益控制204、逻辑开关控制205、PLL206、电源模块207、FLASH208、射频滤波器209、中频滤波

器210和CPCI211；

[0010] RF前端103采用CPCI标准总线结构,CPCI协议由FPGA201进行实现,通过FPGA210中的CPCI控制器对FPGA201中的SRAM进行访问,通过事先约定的控制协议实现对从设备射频的控制。

[0011] 3、频数据采集与SDR处理平台104部分包括晶振301、DPLL302、第一高速D/A转换器303、第二高速A/D转换器304、FPGA305、DSP306和CPCI307;晶振301为DPLL提供一个20MHz的参考时钟;DPLL302在FPGA305的串行数据配置下,输出一个所需采样时钟给第二高速A/D转换器304,实现中频IF2模拟数字转换,得到采样后的数字信号送到FPGA305中;DPLL302在FPGA305的串行数据配置下,输出一个所需采样时钟给第一高速D/A转换器303,把FPGA305输出的数字量经过第一高速D/A转换器303进行数字模拟转换,得到所需的中频IF1输出。

[0012] 有益效果:

[0013] 本发明中的一种多频段多模式软件无线电实验教学系统,其射频前端可以覆盖2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段,可以实现全双工方式的FDD/TDD模式的射频发射和射频接收,通过上位机实现射频前端参数灵活设置,且实验教学项目全部在中频数据采集与SDR处理平台上实现,模块化设计方法使的该实验教学系统具有更加灵活的操作环境,中频数据采集与SDR处理平台的通用一体化设计也为该实验教学系统提供了更加广泛的适用性,用户可以借助该实验教学系统,只需更改软件程序即可满足不同系统、不同功能和设计指标的任务,为电子通信类相关实验教学提供了更加通用性的平台。

附图说明

[0014] 图1本发明的一种多频段多模式软件无线电实验教学系统组成框图;

[0015] 图2本发明的系统射频前端控制部分组成框图;

[0016] 图3本发明的系统中频数据采集与SDR处理平台结构框图;

[0017] 图4本发明的软件无线电实验教学模块化结构。

具体实施方式

[0018] 下面将结合附图对本发明做进一步详细说明。

[0019] 本发明的目的是提供一种多频段多模式软件无线电实验教学系统。

[0020] 本发明的目的是这样实现的:一种多频段多模式软件无线电实验教学系统,其组成包括覆盖2MHz~8GHz的发射天线101、接收天线102、RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105和CPCI总线106。接收天线102接收2MHz~8GHz的RF信号送入到RF前端103,其中RF前端103部分包括了发射通道和接收通道,采用了多频段划分方式实现了全双工FDD/TDD,分别由2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段实现2MHz~8GHz频段的覆盖;RF前端103输出中频信号IF2到中频数据采集与SDR处理平台104;中频数据采集与SDR处理平台104输出中频信号IF1到RF前端103,RF前端103输出RF信号经过发射天线101辐射出去;RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105通过CPCI总线106实现数据通信。

[0021] 需要说明的是,RF前端103主控制电路部分包括了FPGA201、频率配置202、衰减器203、增益控制204、逻辑开关控制205、PLL206、电源模块207、FLASH208、射频滤波器209、中

频滤波器210、CPCI211组成；RF前端103采用了CPCI标准总线结构，CPCI协议由FPGA201进行实现，主设备通过FPGA210中的CPCI控制器对FPGA201中的SRAM进行访问，通过事先约定的控制协议实现对从设备的射频等各种功能的控制。

[0022] 所述的一种多频段多模式软件无线电实验教学系统，其中频数据采集与SDR处理平台104部分包括了晶振301、DPLL302、高速D/A转换器303、高速A/D转换器304、FPGA305、DSP306、CPCI307组成。其中晶振301为参考时钟输入，为DPLL提供一个20MHz的参考时钟；DPLL302在FPGA305的串行数据配置下，输出一个系统所需采样时钟给高速A/D转换器304，实现中频IF2模拟数字转换，得到采样后的数字信号送到FPGA305中；DPLL302在FPGA305的串行数据配置下，也同样可以输出一个系统所需采样时钟给高速D/A转换器303，把FPGA305输出的数字量经过高速D/A转换器303进行数字模拟转换，得到所需的中频IF1输出。

[0023] 需要说明的是，所述的一种多频段多模式软件无线电实验教学系统，其实验教学项目采用模块化开发，全部在中频数据采集与SDR处理平台上实现，其模块化开发的对象是FPGA305和DSP306。

[0024] 本发明提供的是一种多频段多模式软件无线电实验教学系统，其组成包括覆盖2MHz~8GHz的发射天线101、接收天线102、RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105和CPCI总线106组成。接收天线102接收2MHz~8GHz的RF信号送入到RF前端103，RF前端103输出中频信号IF2到中频数据采集与SDR处理平台104；中频数据采集与SDR处理平台104输出中频信号IF1到RF前端103，RF前端103输出RF信号经过发射天线101辐射出去；RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105通过CPCI总线106实现数据通信。该实验教学系统全部实验项目均在中频数据采集与SDR处理平台上实现，中频数据采集与SDR处理平台的通用一体化设计为该实验教学系统提供了更加广泛的适用性。

[0025] RF前端103部分包括了发射通道和接收通道，采用了多频段划分方式实现了全双工FDD/TDD，分别由2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段实现2MHz~8GHz频段的覆盖。

[0026] RF前端103主控制电路部分包括了FPGA201、频率配置202、衰减器203、增益控制204、逻辑开关控制205、PLL206、电源模块207、FLASH208、射频滤波器209、中频滤波器210、CPCI211组成。

[0027] RF前端103采用了CPCI标准总线结构，CPCI协议由FPGA201进行实现，主设备通过FPGA210中的CPCI控制器对FPGA201中的SRAM进行访问，通过事先约定的控制协议实现对从设备的射频等各种功能的控制。

[0028] 中频数据采集与SDR处理平台104部分包括了晶振301、DPLL302、高速D/A转换器303、高速A/D转换器304、FPGA305、DSP306、CPCI307组成。

[0029] 实验教学项目采用模块化开发，全部在中频数据采集与SDR处理平台上实现，其模块化开发的对象是FPGA305和DSP306。

[0030] 结合图1，一种多频段多模式软件无线电实验教学系统，其组成包括覆盖2MHz~8GHz的发射天线101、接收天线102、RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105和CPCI(Compact Peripheral Component Interconnect, 紧凑型外设组件互连标准)总线106。其中发射天线101与接收天线102覆盖2MHz~8GHz频段，RF前端103包括了发

射通道和接收通道,采用了多频段划分方式实现了全双工FDD/TDD,分别由2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段实现2MHz~8GHz频段的覆盖。中频数据采集与SDR处理平台104也包括了发射通道和接收通道,其中发射通道输出中频信号IF1到RF前端103,接收通道接收中频信号IF2到中频数据采集与SDR处理平台104。RF前端103、中频数据采集与SDR处理平台104、上位机主控制器105通过CPCI总线106实现数据通信。RF前端103部分通过2MHz~2GHz、2GHz~4GHz、4GHz~8GHz三个频段实现2MHz~8GHz频段的覆盖,其中三个频段中的任何一个频段都包括了三次混频、滤波,从而实现了发射通道中频IF1到射频RF的转换以及接收通道射频RF到中频IF2的转换。其中,在具体实施过程中,中频信号IF1和中频信号IF2选择为70MHz或220MHz,中频滤波器带宽可由上位机主控制器105可配置选择,包括了50KHz、5MHz、20MHz、40MHz和100MHz五种可选择带宽,可以满足不同系统、不同模式下的功能和技术指标的要求。该部分上位机主控制器105通过CPCI总线实现对RF前端103部分滤波器带宽选择控制。中频数据采集与SDR处理平台104接收中频信号IF2后,在该SDR处理平台完成实验教学环境下基带信号处理相关算法的实现,最终信号处理结果可通过CPCI总线上传到上位机主控制器105实现存储、显示等;同时,上位机主控制器105也可以通过CPCI总线下达控制命令到中频数据采集与SDR处理平台104,在该SDR处理平台完成实验教学环境下基带信号处理相关算法的实现后输出所需的中频信号IF1到RF前端103。

[0031] 图2为发明的系统射频前端控制部分组成框图,包括了FPGA201、频率配置202、衰减器203、增益控制204、逻辑开关控制205、PLL206、电源模块207、FLASH208、射频滤波器209、中频滤波器210、CPCI211组成;RF前端103采用了CPCI标准总线结构,CPCI协议由FPGA201进行实现,主设备通过FPGA201中的CPCI控制器对FPGA201中的SRAM进行访问,通过事先约定的控制协议实现对从设备的射频等各种功能的控制。其中,频率配置202可配置的频率范围为2MHz~8GHz;衰减器203可实现0~60dB的衰减控制,步进值为1dB;增益控制204的控制范围大于等于60dB;逻辑开关控制205包括了多频段模式切换控制、全双工FDD/TDD模式切换控制等;射频滤波器209根据多频段切换控制配置射频滤波器选择模式;中频滤波器210根据中频70MHz或220MHz,分别对应了五种滤波器带宽选择,包括70MHz中频对应50KHz、5MHz、20MHz带宽以及220MHz中频对应的40MHz和100MHz带宽。

[0032] 图3为本发明的系统中频数据采集与SDR处理平台结构框图,其组成包括了晶振301、DPLL302、高速D/A转换器303、高速A/D转换器304、FPGA305、DSP306、CPCI307组成。其中,晶振301为参考时钟输入,为DPLL提供一个20MHz的参考时钟;DPLL302在FPGA305的串行数据配置下,输出一个系统所需采样时钟给高速A/D转换器304,实现中频IF2模拟数字转换,得到采样后的数字信号送到FPGA305中;DPLL302在FPGA305的串行数据配置下,也同样可以输出一个系统所需采样时钟给高速D/A转换器303,把FPGA305输出的数字量经过高速D/A转换器303进行数字模拟转换,得到所需的中频IF1输出。其中,发射通道中频IF1和接收通道中频IF2为70MHz或220MHz,带宽为50KHz、5MHz、20MHz、40MHz和100MHz五种可选择带宽,根据上述参数选择的高速D/A转换器303、高速A/D转换器304需要适应全部中频和带宽参数。具体实施过程中高速D/A转换器303采用的是一款最高采样率1000MSPS,分辨率16bit的DAC,高速A/D转换器304采用的是一款最高采样率1000MSPS,分辨率12bit的ADC,DPLL采用的是一款同时可提供12路、最高输出时钟1600MHz的时钟芯片。高速D/A转换器303、高速A/D转换器304与FPGA305之间的数据传输采用LVDS接口实现数据传输。FPGA305与DSP306之

间采用了EMIF接口和SRIO接口两种方式,其中EMIF接口可以使DSP306和FPGA305之间的数据访问更加快捷方便;设计中的DSP306的SRIO和FPGA305的GTX相连,实现4X的SRIO,最大带宽能达到40Gbps,可以满足高速数据传输系统应用。FPGA305、DSP306分别通过CPCI总线与上位机主控制器105相连,可以实现上位机主控制器105下达命令控制给FPGA305、DSP306,也可以实现FPGA305、DSP306数据处理结果上报给上位机主控制器105进行存储、显示等。

[0033] 结合图4,一种多频段多模式软件无线电实验教学系统,其实验教学项目采用模块化开发,全部在中频数据采集与SDR处理平台上实现,其模块化开发的对象是FPGA和DSP。其中,FPGA部分可进行的模块化实验教学包括数字上下变频模块化实验、数字滤波器模块化实验、通信信号调制解调模块化实验等;DSP部分可进行的模块化实验教学包括快速傅立叶变换模块化实验、雷达信号处理算法模块化实验、通信信号加密解密模块化实验等。多频段多模式软件无线电实验教学系统可通过上位机主控制器发送控制命令实现多频段、多模式的设置,在确定具体频段、模式的情况下,可在中频数据采集与SDR处理平台上利用FPGA和DSP完成各类软件无线电实验教学的模块化开发。

[0034] 本发明能够进行多频段多模式软件无线电实验教学系统的构建。实施例中所描述的FPGA也可以用其它可编程逻辑装置来设计完成所述功能,DSP也可以用其它通用处理器或微处理器来实现或以组合方式实现。

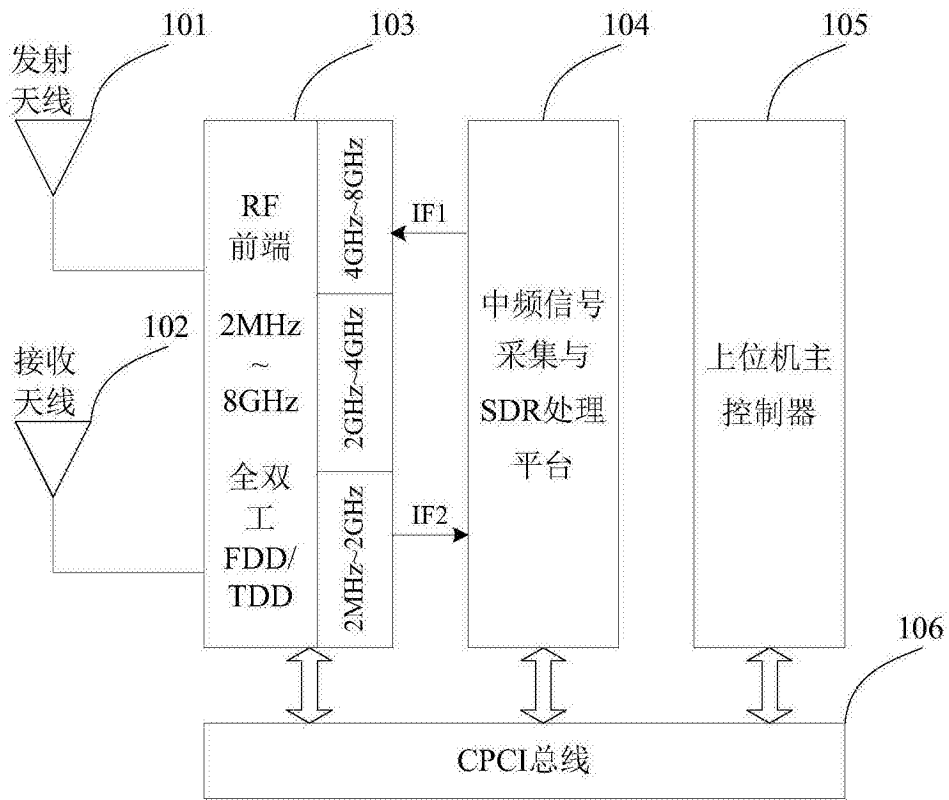


图1

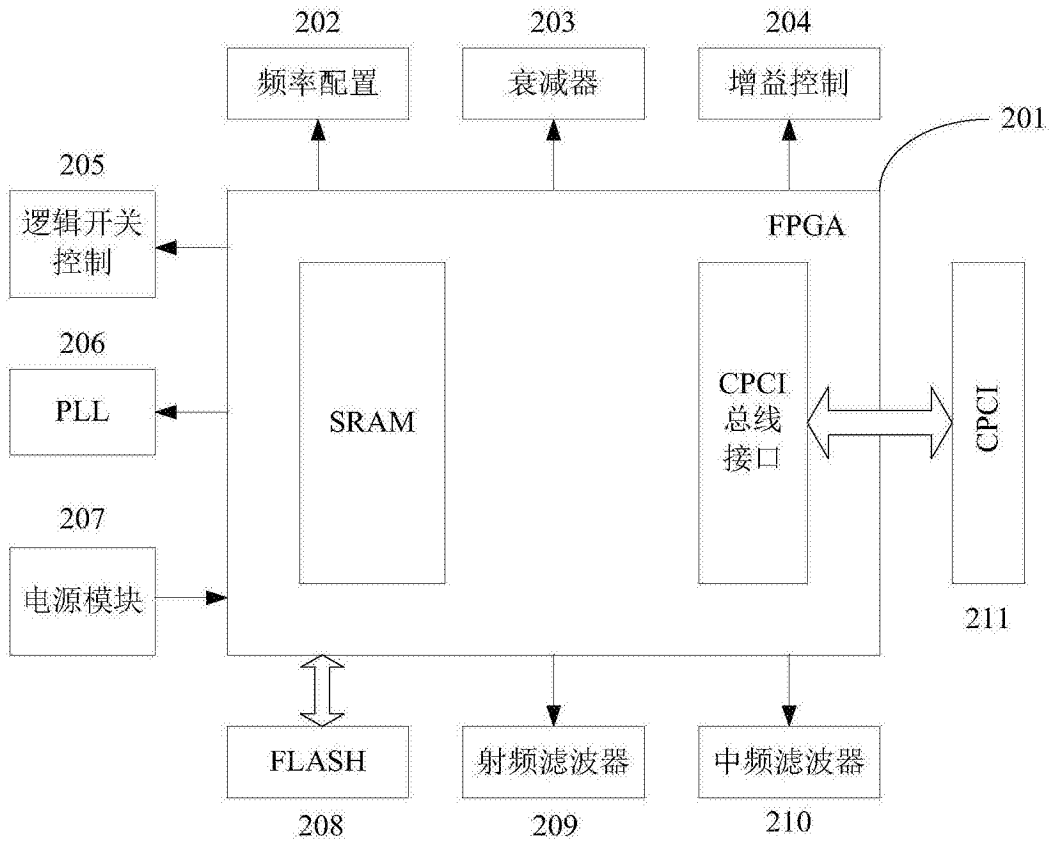


图2

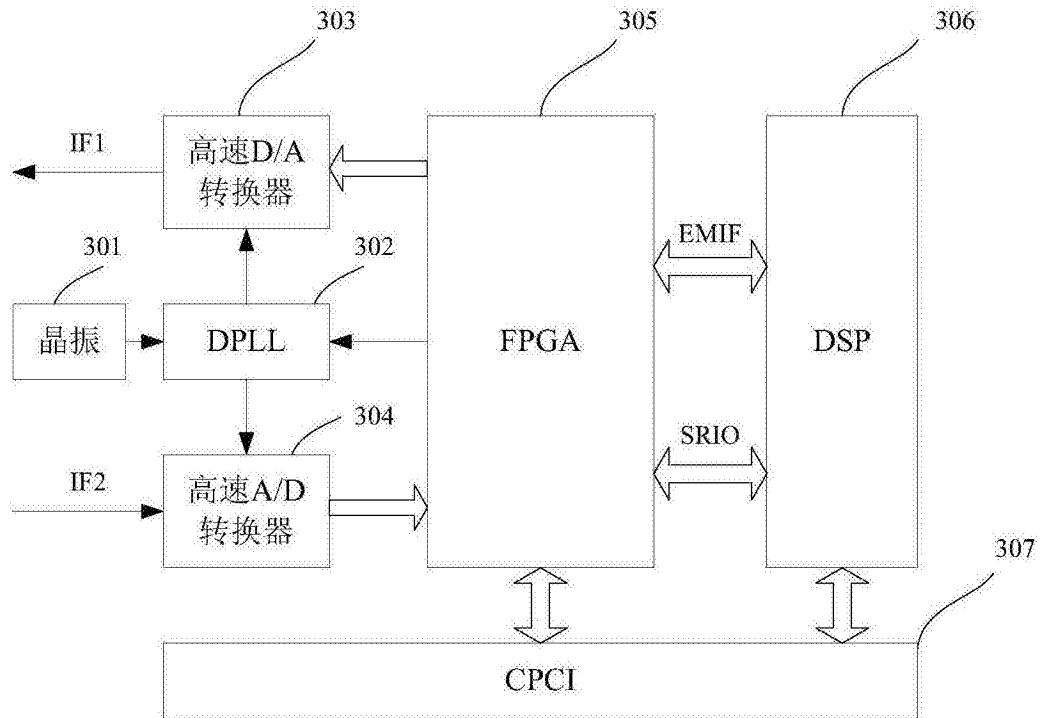


图3

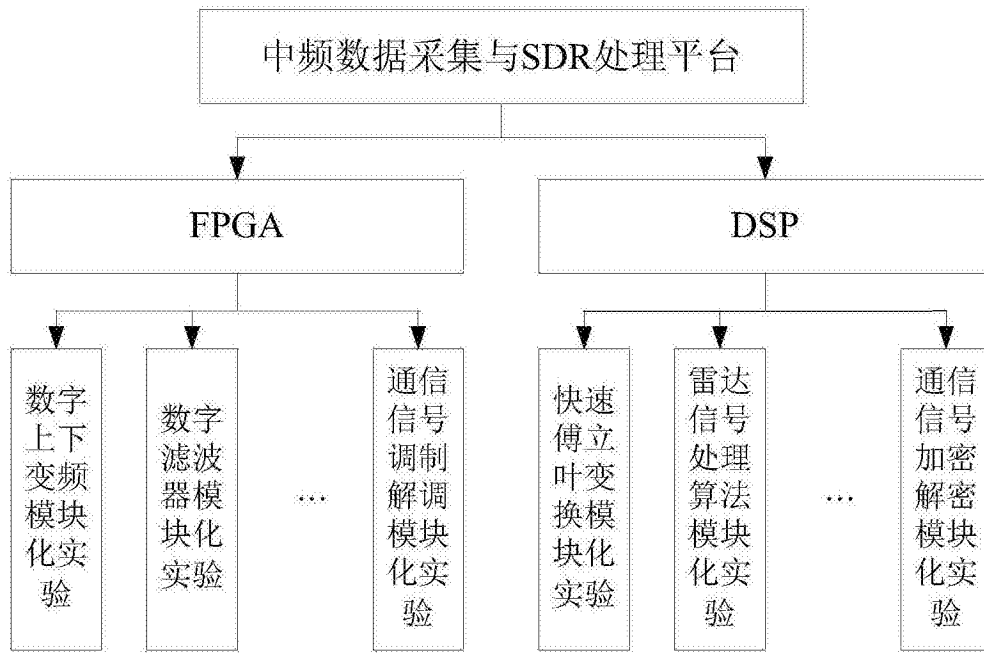


图4