



(12) 发明专利申请

(10) 申请公布号 CN 105009274 A

(43) 申请公布日 2015. 10. 28

(21) 申请号 201480013124. 1

H01L 21/768(2006. 01)

(22) 申请日 2014. 03. 11

H01L 27/02(2006. 01)

(30) 优先权数据

H01L 27/088(2006. 01)

13/829, 864 2013. 03. 14 US

(85) PCT国际申请进入国家阶段日

2015. 09. 08

(86) PCT国际申请的申请数据

PCT/US2014/023657 2014. 03. 11

(87) PCT国际申请的公布数据

W02014/178949 EN 2014. 11. 06

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 J·J·朱 G·纳拉帕蒂

P·齐达姆巴兰姆

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 唐杰敏

(51) Int. Cl.

H01L 21/8234(2006. 01)

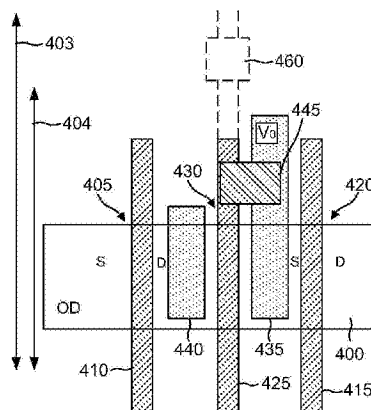
权利要求书2页 说明书7页 附图9页

(54) 发明名称

用于高密度的局部互连结构

(57) 摘要

提供了包括通过扩散定向局部互连 (445) 耦合至毗邻的栅极层 (425) 的栅极定向局部互连 (435) 的局部互连结构。



1. 一种电路,包括:

根据第二栅极层与第三栅极层之间的栅极层间距来安排的第一栅极层;  
安排在所述第一栅极层与所述第二栅极层之间的第一栅极定向局部互连;  
安排在所述第一栅极层与所述第三栅极层之间的第二栅极定向局部互连;以及  
配置成将所述第一栅极层耦合至所述第一栅极定向局部互连和所述第二栅极定向局部互连中的一者的扩散定向局部互连层。

2. 如权利要求 1 所述的电路,其特征在于,进一步包括连续扩散区,其中所述第一栅极层包括在所述连续扩散区中形成的阻挡晶体管的栅极,并且其中所述第一栅极定向局部互连被配置成耦合至毗邻的第一晶体管的第一源极/漏极端子,并且其中所述第二栅极定向局部互连被配置成耦合至毗邻的第二晶体管的第二漏极/源极端子。

3. 如权利要求 2 所述的电路,其特征在于,所述扩散定向局部互连层被置于所述连续扩散区的版图之外。

4. 如权利要求 1 所述的电路,其特征在于,所述扩散定向局部互连层被置于所述连续扩散区的版图内。

5. 如权利要求 2 所述的电路,其特征在于,所述扩散定向局部互连层被配置成将所述第一栅极定向局部互连耦合至所述第一栅极层,所述电路进一步包括耦合在第一金属层与所述第一栅极定向互连层之间的通孔以将所述第二晶体管的所述第一栅极层耦合至电源节点。

6. 如权利要求 2 所述的电路,其特征在于,所述第一栅极定向局部互连、所述第二栅极定向局部互连、和所述扩散定向局部互连各自是级 2 互连,所述电路进一步包括安排在所述第一级 2 栅极定向局部互连与所述第一源极/漏极端子之间的第一级 1 栅极定向局部互连以将所述第一级 2 栅极定向局部互连耦合至所述第一源极/漏极端子。

7. 如权利要求 1 所述的电路,其特征在于,所述第一栅极定向局部互连、所述第二栅极定向局部互连、和所述扩散定向局部互连都包括钨。

8. 如权利要求 1 所述的电路,其特征在于,所述第一栅极层是二极管式连接的晶体管的栅极层。

9. 如权利要求 8 所述的电路,其特征在于,进一步包括包含所述二极管式连接的晶体管的漏极/源极端子的连续扩散区,并且其中所述扩散定向局部互连位于所述连续扩散区的版图之外。

10. 如权利要求 1 所述的电路,其特征在于,所述第一栅极层是第一反相器的栅极层,并且其中所述第一栅极定向局部互连和所述第二栅极定向局部互连中的所述一者是第二反相器的输出节点的栅极定向局部互连。

11. 如权利要求 1 所述的电路,其特征在于,进一步包括:

通过栅极切割层与所述第一栅极层分开的第四栅极层,其中所述第一栅极定向局部互连和所述第二栅极定向局部互连中的所述一者被配置成跨所述栅极切割层延伸;以及  
配置成将所述第一栅极定向局部互连和所述第二栅极定向局部互连中的所述一者耦合至所述第四栅极层的第二扩散定向局部互连。

12. 一种方法,包括:

根据毗邻的第二栅极层与第三栅极层之间的栅极层间距来形成第一栅极层;

在所述第一栅极层与所述第二栅极层之间形成第一栅极定向局部互连；  
在所述第一栅极层与所述第三栅极层之间形成第二栅极定向局部互连；以及  
形成扩散定向局部互连以将所述第一连接栅极的局部互连和所述第二连接栅极的局部互连中的一者耦合至所述第一栅极层。

13. 如权利要求 12 所述的方法,其特征在於,形成所述第一栅极层形成阻挡晶体管的栅极。

14. 如权利要求 13 所述的方法,其特征在於,进一步包括形成连续扩散区,其中形成所述第一栅极层形成在所述连续扩散区中具有漏极 / 源极端子对的晶体管的栅极,并且其中形成所述扩散定向局部互连包括在所述连续扩散区的版图之外形成所述扩散定向局部互连。

15. 如权利要求 13 所述的方法,其特征在於,进一步包括形成连续扩散区,其中形成所述第一栅极层形成在所述连续扩散区中具有漏极 / 源极端子对的晶体管的栅极,并且其中形成所述扩散定向局部互连包括在所述连续扩散区的版图内形成所述扩散定向局部互连。

16. 如权利要求 12 所述的方法,其特征在於,进一步包括形成耦合在所述第一栅极定向局部互连和所述第二栅极定向局部互连中的所述一者与第一金属层之间的通孔。

17. 一种电路,包括:

连续扩散区;

配置成形成在所述连续扩散区中具有源极 / 漏极端子的一对晶体管的栅极的一对栅极层;

安排在所述一对栅极层之间的用于形成阻挡晶体管的栅极的第三栅极层;

配置成耦合至所述一对晶体管中的一晶体管的漏极 / 源极端子的栅极定向局部互连;  
以及

用于将所述栅极定向局部互连耦合至所述第三栅极层的装置。

18. 如权利要求 17 所述的电路,其特征在於,所述连续扩散区是 p 型扩散区,并且其中所述用于将所述栅极定向局部互连耦合至所述第三栅极层的装置被配置成将所述第三栅极层耦合至供电电压 VDD。

19. 如权利要求 17 所述的电路,其特征在於,所述连续扩散区是 n 型扩散区,并且其中所述用于将所述栅极定向局部互连耦合至所述第三栅极层的装置被配置成将所述第三栅极层耦合至接地。

20. 如权利要求 17 所述的电路,其特征在於,所述装置是在所述连续扩散区的版图内形成的。

## 用于高密度的局部互连结构

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2013 年 3 月 14 日提交的美国非临时申请号 13/829,864 的优先权,其全部内容通过援引纳入于此。

### 技术领域

[0003] 本申请涉及改进的高密度电路架构,尤其涉及高密度局部互连结构。

[0004] 背景

[0005] 随着半导体技术前进到深亚微米工艺节点中,短沟道效应可能会使性能严重降级。载流子速度在此类短沟道中饱和,这会减慢开关速度并且减小晶体管强度。为了达成高密度而仍具有足够的晶体管强度,已开发了应变工程技术以使得半导体基板的晶格在用于形成晶体管源极和漏极的扩散区中应变。参照晶体管布局术语,扩散区通常被称为氧化物扩散或“OD”。换言之,OD 不仅被适当地 n 型或 p 型掺杂以达成期望的晶体管类型 (NMOS 或 PMOS),而且还应变以增加载流子速度和晶体管强度。

[0006] 与跨整个基板使用全局应变相比,仅对扩散区应用局部应变已证明是更优的。局部应变的类型取决于晶体管类型。PMOS 晶体管的扩散区被压缩应变,而 NMOS 晶体管的扩散区具有拉伸应变。例如, SiGe 膜可被应用于 p 型扩散区以引入压缩应变,而 SiN 膜可被应用于 n 型扩散区以引入拉伸应变。对于在深亚微米工艺节点中达成令人满意的晶体管强度而言,结果得到的硅应变工程已证明是相当成功的。

[0007] 扩散区上的应变工程将数个约束引入了布局工艺。图 1 解说了示例晶体管对的布局。第一晶体管 100 的源极 (S) 和漏极 (D) 由第一扩散区 105 定义。多晶硅栅极 110 将源极区域与漏极区域分开。扩散区 105 在多晶硅栅极 110 下面横跨在源极区域与漏极区域之间以形成第一晶体管 100 的沟道。另一扩散区 115 和多晶硅 120 的类似安排定义了第二晶体管 101。在高级工艺节点处,图 1 的布局将是效率低下的,因为扩散区 105 和 115 相对较短。尽管使用了局部应变工程,扩散区的这种短长度仍允许其晶格过分放松。晶体管 100 和 101 将因此太弱。相反,如果扩散区 105 和 115 可以如虚线 125 所示的那样延伸以形成连续的扩散区,则将增加的局部应变并且因此有较佳的性能。但是扩散区 105 和 115 的这种延伸将使第一晶体管 100 的漏极与第二晶体管 101 的源极短接。

[0008] 为了在深亚微米工艺节点中达成令人满意的晶体管性能,已开发了“连续 OD”布局。图 2 解说了扩散区 200 的示例连续扩散区布局。晶体管 100 和 101 仍分别关于多晶硅栅极 110 和 120 来定义。但是扩散区 200 对于这两个晶体管而言是连续的,以使得扩散区 200 能够为令人满意的晶体管强度而形成足够的晶格应变。关于多晶硅栅极 205 定义的阻挡晶体管 201 通过被配置成始终截止而使晶体管 100 和 101 电隔离。例如,如果扩散区 200 是 p 型掺杂的,则阻挡晶体管 201 是 PMOS 晶体管,以使得多晶硅栅极 205 将被绑定至电源电压 VDD 以将晶体管 100 和 101 彼此隔离。替换地,如果扩散区 200 是 n 型掺杂的,则阻挡晶体管 201 是 NMOS 晶体管,以使得多晶硅栅极 205 将被绑定至接地以隔离晶体管 100 和 101。

[0009] 尽管连续 OD 的使用使得能够达成充分的晶格应变,但是阻挡晶体管的栅极的充

电会使布局复杂。为了执行此充电,局部互连被用于从电源(或接地)金属层耦合至阻挡晶体管的栅极层。阻挡晶体管的局部互连的布局已证明是不方便的并且减小了密度。

[0010] 因此,在本领域中需要改进的本地互连布局。

[0011] 概述

[0012] 深亚微米技术已导致开发出安排在集成电路的第一金属层与集成电路的下面的半导体基板之间的多级局部互连。半导体基板与第一金属层之间的分隔可被认为细分成三级。第一级最接近半导体基板,而第三级最接近第一金属层。第二级位于第一级与第二级之间。第一级局部互连和栅极层安排在第一级内。如半导体领域中已知的,栅极层是根据栅极层间距来安排的,以使得所有栅极层都在栅极定向方向上延伸。第一级局部互连因此是第一级栅极定向局部互连,以使得栅极定向的第一级局部互连也全部被安排成在栅极定向方向上延伸。与栅极层形成对比,半导体基板中的连续扩散区被安排成在与栅极定向方向一般正交的扩散定向方向上延伸。

[0013] 第二级包括形成两种类型的级 2 互连:级 2 栅极定向局部互连和级 2 扩散定向局部互连。级 2 栅极定向局部互连全部在栅极定向方向上延伸。相反,级 2 扩散定向局部互连可以在扩散定向方向上延伸。替换地,级 2 扩散定向局部互连可以具有正方形版图,以使得它们既不是栅极定向的、也不是扩散定向的。第三级包括耦合在第一金属层(或较高金属层)与下面各级中的结构之间的通孔。

[0014] 以下讨论关注级 2 局部互连的有利安排。因此,如本文中所使用的,“局部互连”(不具有任何级 1 或级 2 限定词)将被理解成指代级 2 局部互连。换言之,出于简洁的目的,级 2 局部互连可仅被表示为“局部互连”。在本文公开的有利安排中,在栅极层的任一侧安排一对栅极定向局部互连。扩散定向局部互连耦合在栅极定向局部互连之一与栅极层之间。如以下将进一步解释的,此类耦合为各种设备(诸如晶体管)实现了减小的单元高度。

[0015] 附图简述

[0016] 图 1 解说了具有非连续扩散区的一对晶体管的布局。

[0017] 图 2 解说了连续扩散区中的一对晶体管的布局。

[0018] 图 3 是多级局部互连和相关联的结构横截面图。

[0019] 图 4A 解说了包括阻挡晶体管的连续扩散区中的一对晶体管的布局,其中栅极定向局部互连通过不与扩散区交叠的扩散定向局部互连耦合至阻挡晶体管的栅极层。

[0020] 图 4B 解说了包括阻挡晶体管的连续扩散区中的一对晶体管的布局,其中栅极定向局部互连通过与扩散区交叠的扩散定向局部互连耦合至阻挡晶体管的栅极层。

[0021] 图 5A 解说了二极管式连接的晶体管的布局,其中扩散定向局部互连耦合在栅极定向局部互连与该二极管式连接的局部晶体管的栅极层之间,而不与该二极管式连接的晶体管的连续扩散区交叠。

[0022] 图 5B 解说了二极管式连接的晶体管的布局,其中扩散定向局部互连耦合在栅极定向局部互连与该二极管式连接的局部晶体管的栅极层之间,其中扩散定向局部互连与该二极管式连接的晶体管的连续扩散区交叠。

[0023] 图 5C 是图 5A 和 5C 的二极管式连接的晶体管的示意性表示。

[0024] 图 6A 解说了反相器到反相器串联耦合的布局,其中扩散定向局部互连耦合在第

一反相器的栅极定向局部互连与第二反相器的栅极层之间。

[0025] 图 6B 是图 6A 的反相器到反相器串联耦合的示意性表示。

[0026] 图 7A 解说了用于晶体管的栅极定向局部互连的通孔放置的布局,该晶体管包括耦合至其栅极的扩散定向局部互连。

[0027] 图 7B 解说了使用扩散定向局部互连来移位图 7A 的通孔放置。

[0028] 图 8 解说了由栅极切割层隔离的多个栅极层的布局,其中栅极层之一通过局部互连的扩散定向和栅极定向安排而跨栅极切割层耦合至另一栅极层。

[0029] 图 9 是用于形成耦合在栅极层与栅极定向局部互连之间的扩散定向局部互连的流程图。

[0030] 详细描述

[0031] 公开了用于在栅极与非栅极区域之间进行耦合的各种局部互连布局或结构。这些结构是参照两层局部互连拓扑来公开的。尽管金属层中的导线有时也被表示为“局部互连”,但是此类导线被排除在本文使用的“局部互连”的定义之外。在较老的工艺节点中,第一金属层(以及较高金属层)中的互连将通过通孔耦合至晶体管栅极和漏极/源极端子。但是随着半导体工艺技术前进到深亚微米区域中,来自第一金属层(或较高层)的通孔通过两层局部互连耦合至这些晶体管结构。通孔由此在上方的第三层(级 3)中、在局部互连的两个较低层(级 1 和级 2)之间。

[0032] 图 3 中示出了一些示例两级局部互连。级 1 局部互连 310 包括标示为 LIc 的局部互连(LI)类型。局部互连的第二级包括两种类型的局部互连。LIa 315 和 LIb 320。因此,在级 1 中有一种类型(类型 Lic),而在级 2 中有两种类型(类型 LIb 和 LIa)。级 1 互连(诸如 LIc 310)直接耦合至连续扩散区 305。此类级 1 互连将由此在级 2 互连的形成之前通过恰适的半导体工艺掩膜被应用到连续扩散区 305。级 1 还是栅极层 300(诸如多晶硅层或高 K 金属层)的级。栅极层 300 不是局部互连的形式,因为它形成在连续扩散区 305 中具有源极、漏极和沟道的晶体管的栅极。级 2 互连(诸如 LIa 315 和 LIb 320)通过通孔(诸如通孔 V0)耦合至第一金属层 M1(或较高金属层)。这些通孔安排在级 3 中、在级 2 与第一金属层 M1 之间。

[0033] 回头参考图 2,栅极层 110、120 和 205 的版图形成相对较窄的多边形,这些多边形所具有的纵轴与连续扩散区 200 的多边形版图的纵轴正交。局部互连遵循此类组织:给定类型的局部互连一般将被安排成要么与栅极层要么与连续扩散区平行(即,所具有的多边形版图的纵轴与栅极层或连续扩散区的多边形版图的纵轴平行)。由于重复地指代用于布局目的的多边形形状的纵轴会是麻烦的,因而如果局部互连的多边形版图所具有的纵轴与栅极层的多边形版图的纵轴平行,则该局部互连在本文中被定义为“栅极定向局部互连”。相反,如果局部互连的多边形版图所具有的纵轴与扩散区的多边形版图的纵轴平行,则该局部互连在本文中被定义为“扩散定向局部互连”。

[0034] 级 1 局部互连(诸如 LIc 310)形成在扩散区 305 上。LIc 310 因此相对于较高层互连充当至扩散区 305 的直接电耦合。因此可以立即领会,级 1 局部互连必然是栅极定向局部互连,否则它将干扰栅极层 300 的布局:LIc 310 不可能是扩散定向局部互连,否则它将与栅极层 300 短接并且相交。相反,级 2 局部互连可以是栅极定向局部互连或者扩散定向局部互连。用于耦合至 LIc 310(诸如 LIa 315)的一种级 2 类型的局部互连是必需的。

因此, LIa 315 是栅极定向局部互连并且耦合在级 3 中的相应通孔 (未解说) 与 M1 (或较高金属层) 之间。级 2LIb 320 耦合至栅极层 300 并且被安排成是正方形 (既非栅极定向又非扩散定向) 的或者是扩散定向的。耦合在级 2LIb 320 与金属层 M1 中的互连之间的通孔 V0 表示 M1 与级 1 和级 2 局部互连之间的级 3 互连。第一金属层 M1 位于级 3 上方。LIa 315、LIb 320 和 LIC 310 通常包括钨, 而通孔 V0 和 M1 通常包括铜。如局部互连领域中已知的, 可以使用其他材料。

#### [0035] 总览

[0036] 提供了增强密度的局部互连结构。例如, 根据常规间距来布置栅极层是已知的。关于以恒定间距布置或安排栅极层以结合连续扩散区形成相应的晶体管, 如果每隔一个栅极层是阻挡或隔离晶体管的栅极, 则将有利地为密集的。例如, 如参照图 2 所讨论的, 尽管形成在连续扩散区 200 上, 阻挡晶体管 201 仍使毗邻的晶体管 100 和 101 电隔离。如本文中使用的, 诸如晶体管 100 和 101 之类的晶体管仅被称为“晶体管”以将它们与相应的阻挡晶体管区分开来。连续扩散区 200 可以被延伸以允许附加晶体管的形成。但是不能够简单地重复图 2 中所示的布局。例如, 假定由阻挡晶体管隔离的另一对晶体管位于晶体管 101 的右边。将需要另一阻挡晶体管以将此额外晶体管对中的第一晶体管与晶体管 101 隔离。因此可以领会, 在单个连续扩散区上形成的一系列晶体管中存在与晶体管一样多的阻挡晶体管。为了在连续扩散区上达成相对密集的晶体管集合, 将在给定阻挡晶体管的栅极层的任一侧上需要栅极定向局部互连 (例如, 图 3 的 LIa 315)。否则, 将不存在至晶体管 101 的源极或晶体管 100 的漏极的电耦合。但是如将在本文中进一步解释的, 现有技术的局部互连拓扑在面积效率方面不及本文中公开的拓扑。

[0037] 例如, 假定连续扩散区 200 是 p 型掺杂的, 以使得晶体管 100、101 和阻挡晶体管 210 是 PMOS 晶体管。如果栅极定向局部互连被绑定至电源电压 VDD 以向晶体管 101 的源极供电, 则使扩散定向局部互连 (未解说) 耦合在此类栅极定向局部互连与栅极层 205 之间将是高效的。但是在常规设计规则下, 如果这些栅极定向局部互连之一通过扩散定向局部互连耦合至栅极层 205, 则在栅极层 205 的任一侧上不可能有栅极定向局部互连。此外, 常规设计规则不允许扩散定向局部互连与连续扩散区 200 交叠。因此, 常规的局部互连拓扑防止了阻挡晶体管 205 的密集局部互连耦合。

[0038] 本文中公开的新的布局拓扑为阻挡晶体管 (诸如阻挡晶体管 205) 提供了有利地密集的局部互连耦合。但是, 所公开的局部互连结构的概念和原理也广泛地适用于本文中进一步讨论的其他类型的局部互连耦合。在此拓扑中, 栅极层被 (例如, 水平地) 安排在毗邻的栅极层之间并且根据栅极层间距与这些毗邻的栅极层分开。栅极定向局部互连被包括在该栅极层与毗邻的栅极层中的每一个栅极层之间。栅极层由此具有至该栅极层的任一侧的栅极定向局部互连。扩散定向局部互连耦合在栅极定向局部互连之一与栅极层之间。扩散定向局部互连由此充当用于将栅极定向局部互连之一耦合至栅极层的装置。

#### [0039] 示例实施例

[0040] 以下局部互连结构有利地实现了连续扩散区布局 (连续 OD) 的较大密度。此增强的密度是通过栅极定向和扩散定向局部互连的安排来达成的。如稍早提及的, 本文中使用的不具有其他限定词的术语“局部互连”是“级 2 局部互连”的简略表达。

[0041] 图 4A 中示出了在连续扩散区 400 中形成的第一晶体管 405 和第二晶体管 420 的

示例布局。如本文中所使用的,解说“布局”的附图是各种组件的版图的平面图,因为这些组件是关于下面的半导体基板来布置的。由于晶体管 405 和 420 在连续扩散区 400 上的连续性,晶体管 405 和 420 被阻挡晶体管 430 电隔离,如类似地参照图 2 的阻挡晶体管 201 所讨论的。栅极层 410、栅极层 425 和栅极层 415 分别形成晶体管 405、阻挡晶体管 430 和晶体管 420 的栅极。栅极定向局部互连 440(通过未解说的相应的级 1 栅极定向互连)耦合至晶体管 405 的漏极(D)。类似地,栅极定向局部互连 435 耦合至晶体管 420 的源极。耦合至栅极定向局部互连 435 的通孔 V0 为晶体管 420 提供恰当的源极电压。例如,如果连续扩散区是 n 型掺杂的,则恰当的源极电压将是接地,因为晶体管 405、阻挡晶体管 430 和晶体管 420 将是 NMOS 晶体管。替换地,如果连续扩散区是 p 型掺杂的,则恰当的源极电压将是 VDD,因为这些器件将都是 PMOS 晶体管。

[0042] 施加于栅极定向局部互连 435 的相同偏置因此也是栅极层 425 的恰当偏置。例如,假定晶体管 420 是 PMOS 晶体管,以使得栅极定向局部互连 435 通过至第一金属层(未解说)或较高层金属层中的恰当导线的通孔 V0 被偏置到电源电压 VDD。扩散定向局部互连 445 由此耦合在栅极层 425 与栅极定向局部互连 435 之间以将偏置提供给栅极层 425,从而使阻挡晶体管 430 完全截止。这是相当有利的,因为对于耦合至栅极层 425 以提供其偏置而言不需要任何通孔。此外,扩散定向局部互连 445 不在栅极层 430 上朝晶体管 405 跨越。换言之,扩散定向局部互连 445 不越过栅极层 425 朝栅极定向局部互连 440 延伸。因此,尽管存在扩散定向局部互连 445,栅极定向局部互连 440 仍可以提供至晶体管 405 的漏极端子的必要耦合。相反,现有技术布局将不允许栅极定向局部互连 440 的形成,因为关于栅极层 425 通过扩散定向局部互连 445 至栅极定向局部互连 435 的耦合,它将在栅极层 425 的另一侧上。但是在现有技术布局中,为了使阻挡晶体管起作用,必须正确地偏置阻挡晶体管的栅极。因此,常规使用诸如由栅极层 425 的延伸上的虚线 460 所示的正方形局部互连。在现有技术设计中,通孔将随后耦合至此类正方形局部互连以将偏置提供给栅极层 425。此类现有技术耦合是有问题的,因为栅极定向局部互连 435 也必须通过通孔 V0 来被偏置。通孔在它们之间需要特定的间隔(取决于给定的半导体制造厂的工艺规则)。因此,现有技术的正方形局部互连 460 必须与通孔 V0 垂直地放置以容适通孔间距。截然不同地,扩散定向局部互连 445 消除了对此类垂直放置的至栅极层 425 的耦合的需要。因此,与常规的单元高度 403 相比,图 4A 的布局使晶体管 405 和 420 具有有利地减小的单元高度 404,这增强了密度。

[0043] 尽管图 4A 的布局与现有技术办法相比增加了密度,但是扩散定向局部互连 445 的版图不与连续扩散区 400 的版图交叠。图 4B 中示出密度的进一步增强。在此布局实施例中,与由图 4A 的扩散定向局部互连 445 提供的耦合类似地,扩散定向局部互连 450 耦合在栅极定向局部互连 435 与栅极层 425 之间。然而,扩散定向局部互连 450 的版图被放置在连续扩散区 400 的版图内。图 4B 中示出的其余组件参照图 4A 来描述。扩散定向局部互连 450 的此类交叠是有利的,因为与通过使用扩散定向局部互连 445 所达成的单元高度 404 相比,晶体管 405 和 420 的单元高度 402 被减小。因为图 4A 的扩散定向局部互连 445 不与扩散区 400 交叠,所以它增加了晶体管 405 和 420 的单元高度。

[0044] 除了阻挡晶体管的栅极偏置之外,图 4A 和 4B 的局部互连结构还具有众多应用。例如,考虑图 5C 的二极管式连接的晶体管 500。如同其他晶体管一样,如图 5A 中所示,二极管



式连接的晶体管 500 是使用栅极层 505 和下面的连续扩散区 510 来形成的。在此实施例中，二极管式连接的晶体管 500 是 PMOS 晶体管，但是以下概念也适用于 NMOS 晶体管。二极管式连接的晶体管 500 的漏极 (D) 端子和源极 (S) 端子在扩散区 500 的至栅极层 505 的任一侧的相应部分中。漏极或源极端子不能简单地浮置，而是取而代之需要通过级 1 栅极定向局部互连、级 2 栅极定向局部互连、以及通孔至覆盖的金属层中的相应电源或接地互连的耦合。为了使解说清楚，图 5A 和 B 中未示出级 1 局部互连。栅极定向局部互连 515 (通过相应的级 1 栅极定向局部互连) 耦合至二极管式连接的晶体管 500 的源极端子。类似于以上讨论的扩散定向局部互连 445，扩散定向局部互连 525 耦合在栅极定向局部互连 515 与栅极层 505 之间以提供二极管式连接的晶体管 500 的栅极到源极连接。出于与参照图 4A 的晶体管 405 和 420 所讨论的相同原因，二极管式连接的晶体管 500 的单元高度由此与现有技术办法相比被减小。为了甚至进一步减小单元高度，可以使用如图 5B 中所示的与连续扩散区 510 交叠的扩散定向局部互连 530 (即，互连 530 的版图在扩散区 510 的版图内)。此类交叠缩短了二极管式连接的晶体管 500 的结果得到的单元高度，如稍早参照图 4B 的晶体管 405 和 420 所讨论的。

[0045] 在图 6A 的布局中针对图 6B 的反相器到反相器串联耦合 600 示出了此类“栅极层通过扩散定向局部互连耦合至栅极定向互连”拓扑的又一应用。如电路领域中已知的，每个反相器是使用 PMOS 晶体管和 NMOS 晶体管的串联堆叠来形成的。反相器 605 由此是使用 p 型扩散区 615 和 n 型扩散区 620 来形成的。为了解说清楚，仅示出了反相器 610 的 p 型扩散区 625。对于反相器 605，单个栅极层 630 形成其 PMOS/NMOS 晶体管堆叠的栅极。为了形成反相器 605 的输出端，栅极定向局部互连 635 耦合至反相器 605 的 PMOS 晶体管漏极 (D) 和 NMOS 晶体管源极 (S)。如反相器领域中已知的，反相器 605 的此类输出端耦合至反相器 610 的 PMOS 晶体管和 NMOS 晶体管的栅极。栅极层 640 形成反相器 610 中的 PMOS 和 NMOS 晶体管的此栅极。扩散定向局部互连 645 将栅极定向局部互连 635 与栅极层 640 耦合以形成耦合 600。注意，不存在重定位扩散定向局部互连 645 以与扩散区之一交叠的优点，因为扩散区 625 通过由相应的制造厂实现的扩散区间距而与扩散区 620 分开。因此，将扩散定向局部互连 645 定位在扩散区 620 与扩散区 625 之间的此基于间距的间隔内不会有助于反相器 605 和 610 的结果得到的单元高度。

[0046] 本文中公开的局部互连结构还可被用于使通孔连接地点移位。再次参照图 4A 的晶体管 420，通孔 V0 提供了晶体管 420 的源极以及阻挡晶体管 430 的栅极的偏置。图 7A 解说了由栅极层 705 和连续扩散区 700 形成的晶体管 701 的相同的通孔耦合地点位置。通孔 V01 耦合至栅极定向局部互连 710 以通过扩散定向局部互连 715 来偏置栅极 705。如果特定设计需要使此通孔耦合地点移位，则可以使用扩散定向局部互连 720，如图 7B 中所示。通孔 V02 耦合至扩散定向局部互连 720 以偏置栅极定向局部互连 710。以此方式，通过恰适的扩散定向局部互连到栅极定向局部互连的布局来使通孔耦合地点移位。

[0047] 图 8 中示出了本文公开的局部互连结构的另一替换应用。多个栅极层 (诸如栅极层 810) 通过栅极切割层 815 相交以形成电隔离的栅极层。可能存在选择性地重新耦合结果得到的经隔离栅极层中的一些栅极层的需要。例如，扩散定向局部互连 825 可以将栅极层 810 耦合至栅极定向局部互连层 820，该栅极定向局部互连层 820 横跨栅极切割层 815 以耦合至另一扩散定向局部互连 830。进而，扩散定向局部互连 830 耦合至原本隔离的栅极层

805。以此方式,栅极层 810 和 805 耦合在一起,而不管由栅极切割层 815 导致的隔离。

[0048] 示例制造方法

[0049] 图 9 中提供了局部互连结构的示例制造方法的流程图。在初始步骤 900 中,根据毗邻的第二栅极层与第三栅极层之间的栅极层间距来形成第一栅极层。在步骤 905 中,在第一栅极层与第二栅极层之间形成第一栅极定向局部互连。类似地,在步骤 910 中,在第一栅极层与第三栅极层之间形成第二栅极定向局部互连。最后,在步骤 915 中,形成扩散定向局部互连以将第一和第二局部栅极定向局部互连中的一者耦合至第一栅极层。

[0050] 如本领域普通技术人员至此将会领会并取决于手头的具体应用的,可以在本公开的设备的材料、装置、配置和使用方法上做出许多修改、替换和变动而不会脱离本公开的精神和范围。有鉴于此,本公开的范围不应当被限定于本文中所解说和描述的特定实施例(因为其仅是藉其一些示例来解说和描述的),而应当与所附权利要求及其功能等同方案完全相当。

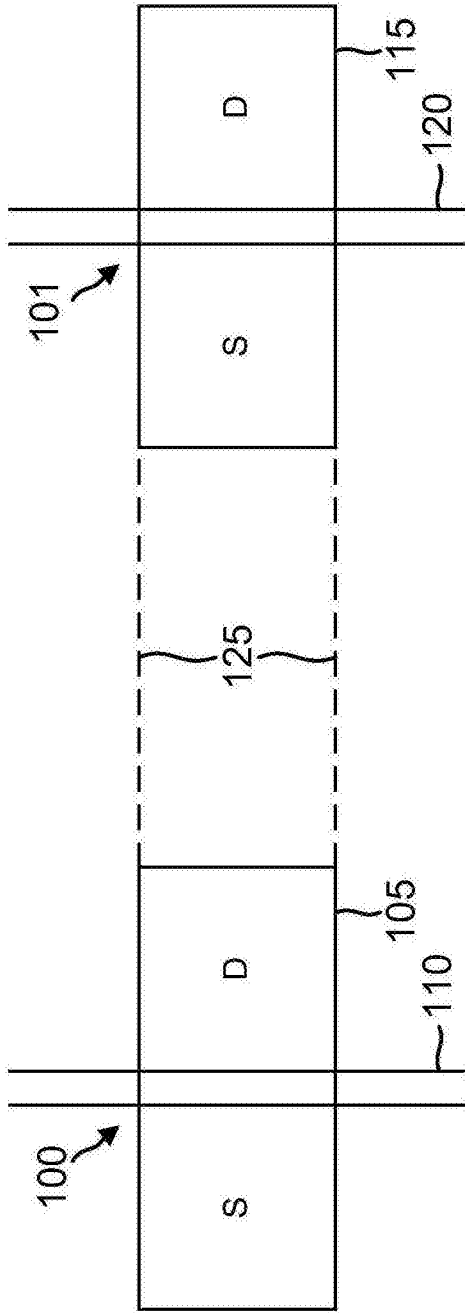


图 1 现有技术

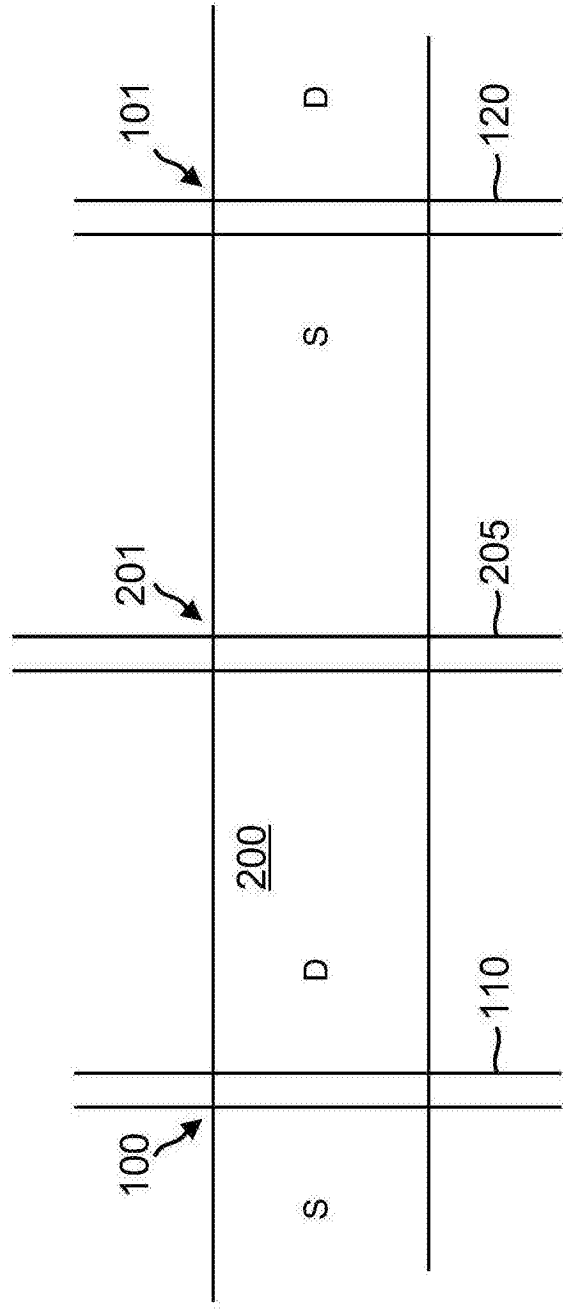


图 2 现有技术

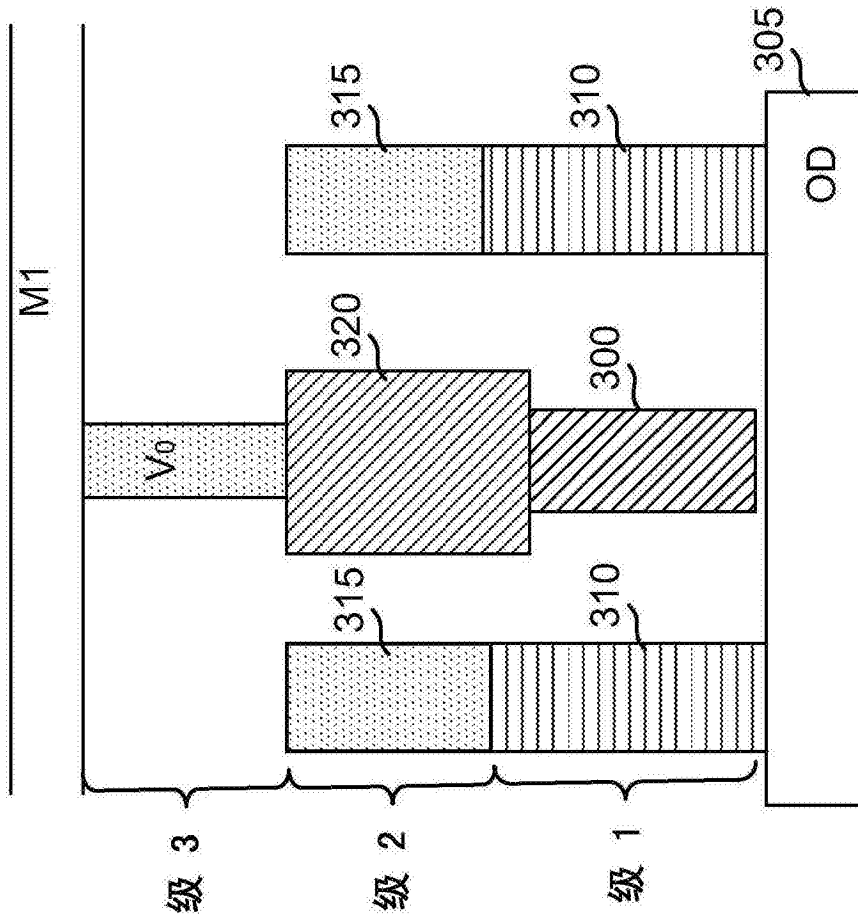


图 3

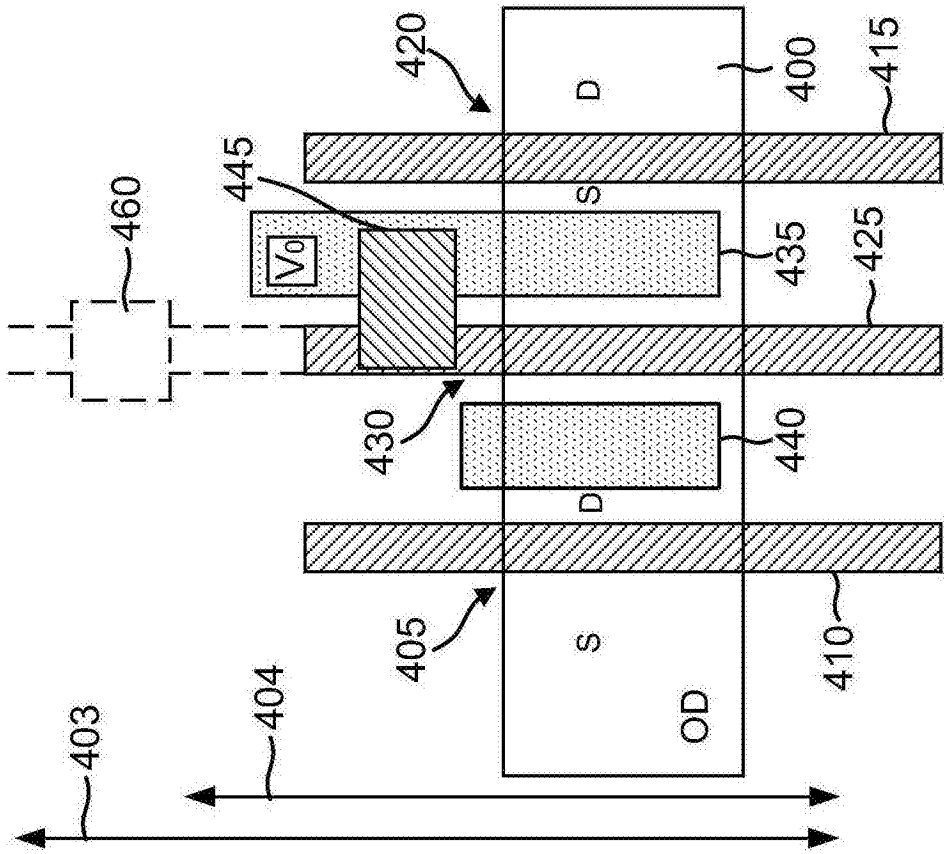


图 4A

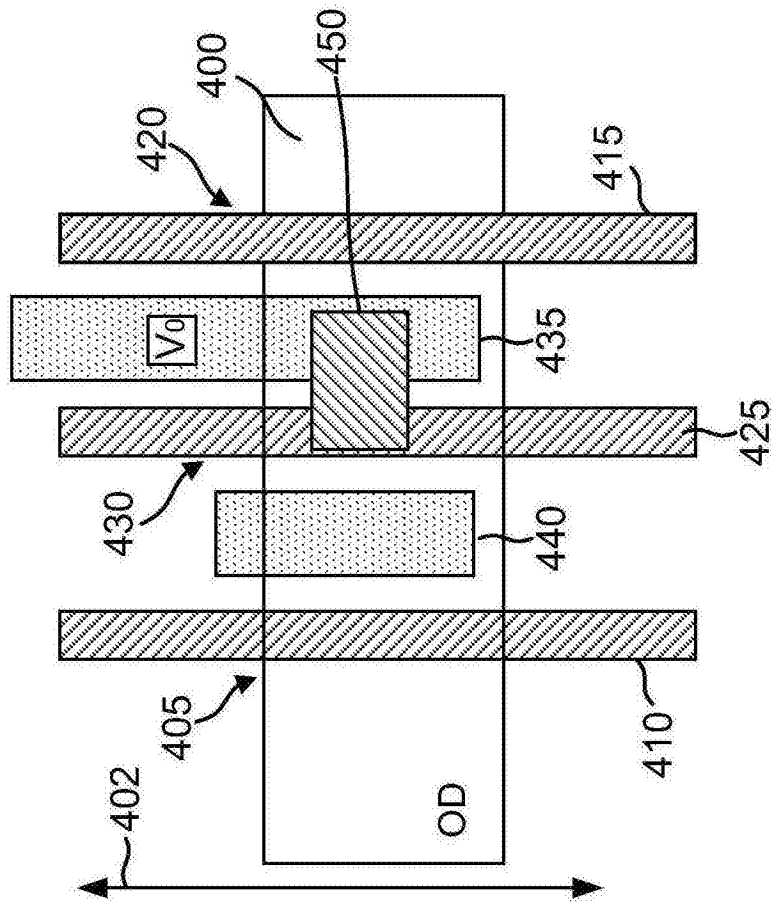


图 4B



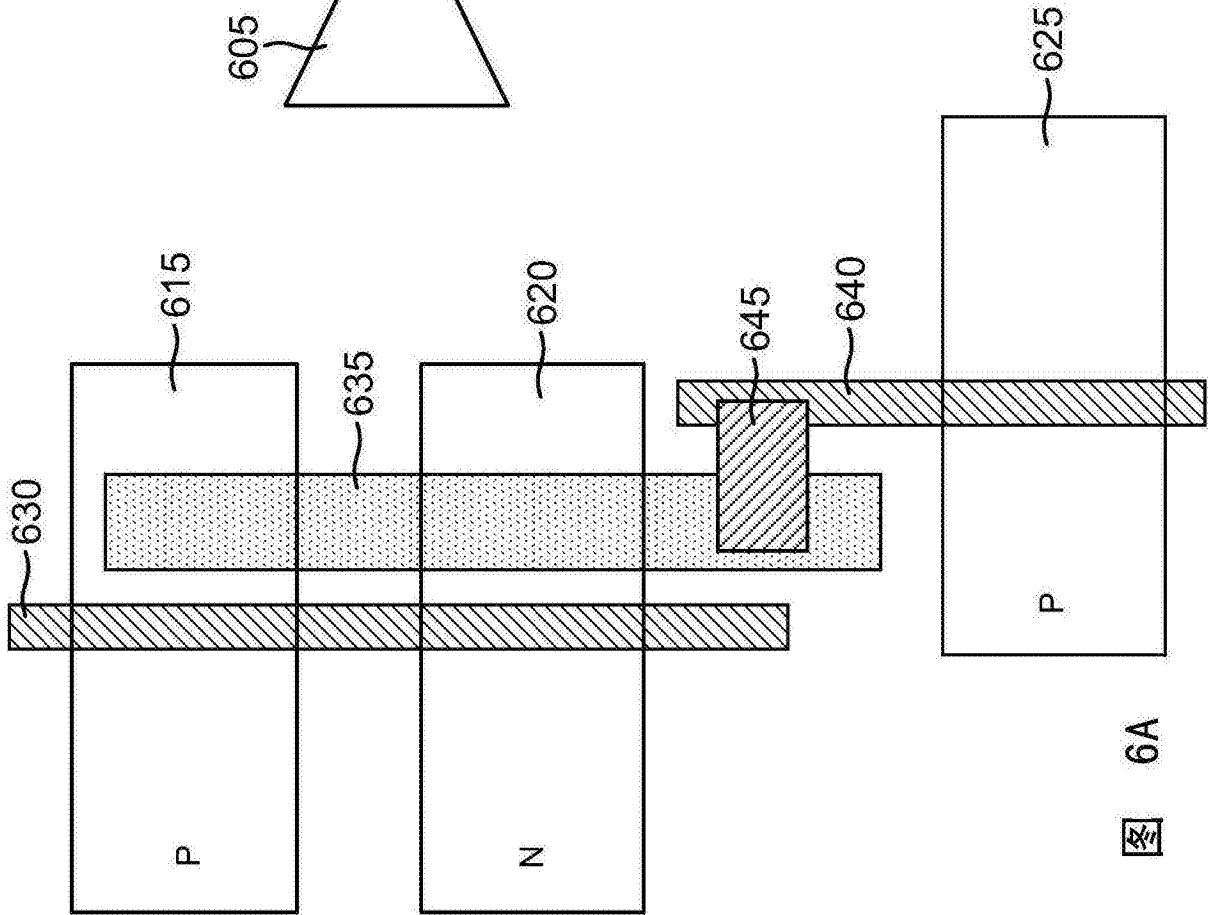


图 6A

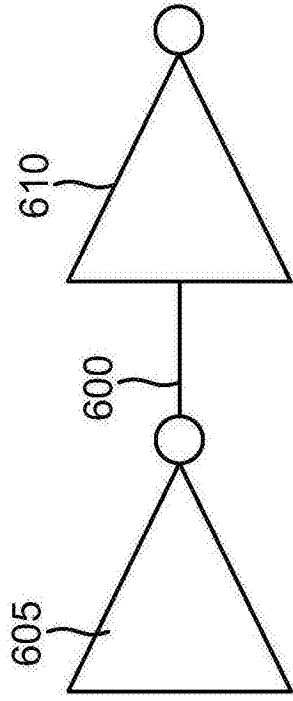


图 6B



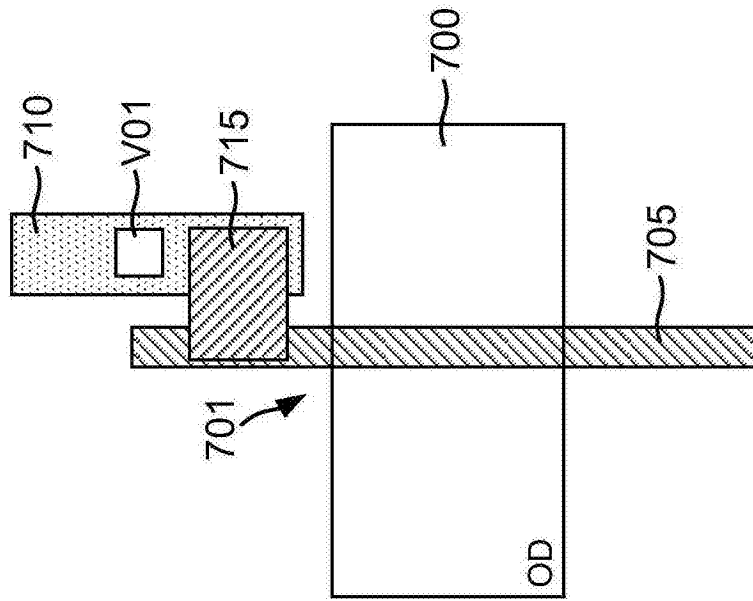


图 7A

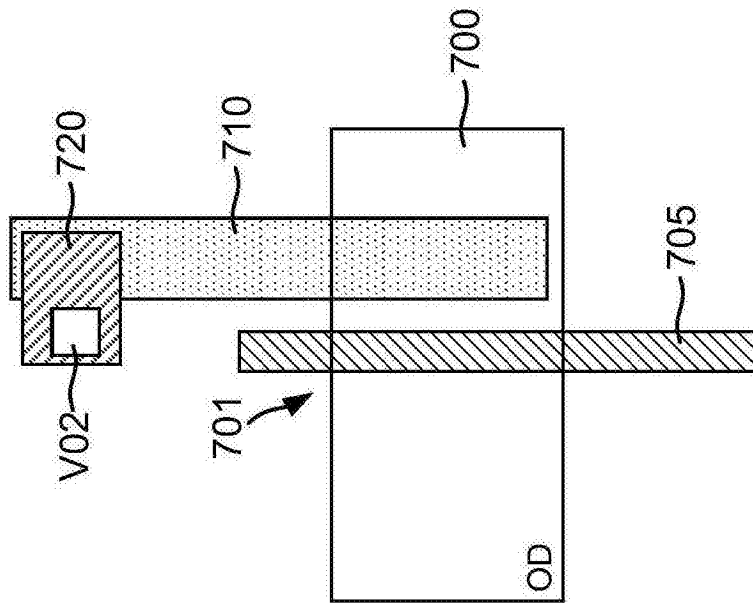


图 7B

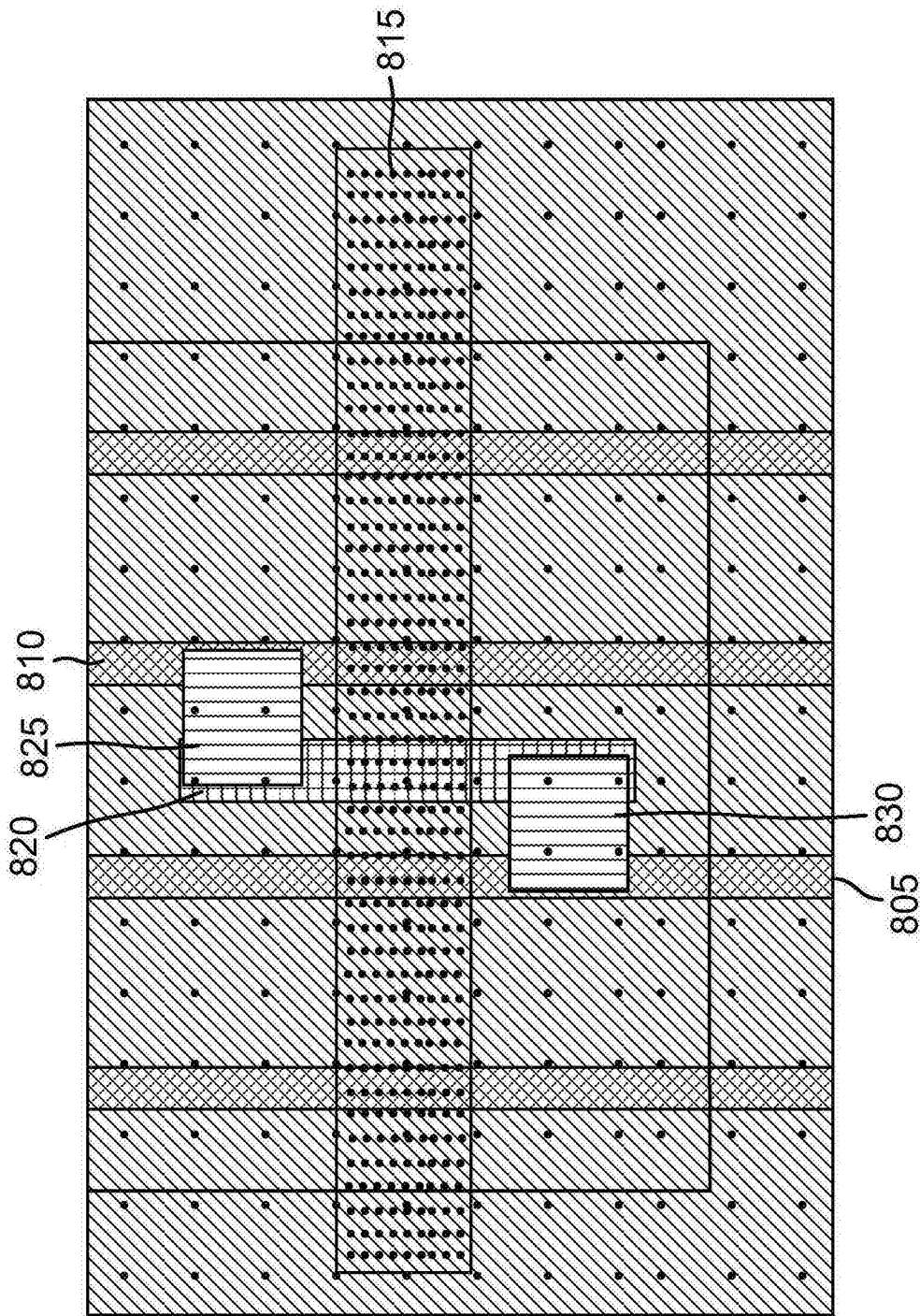


图 8

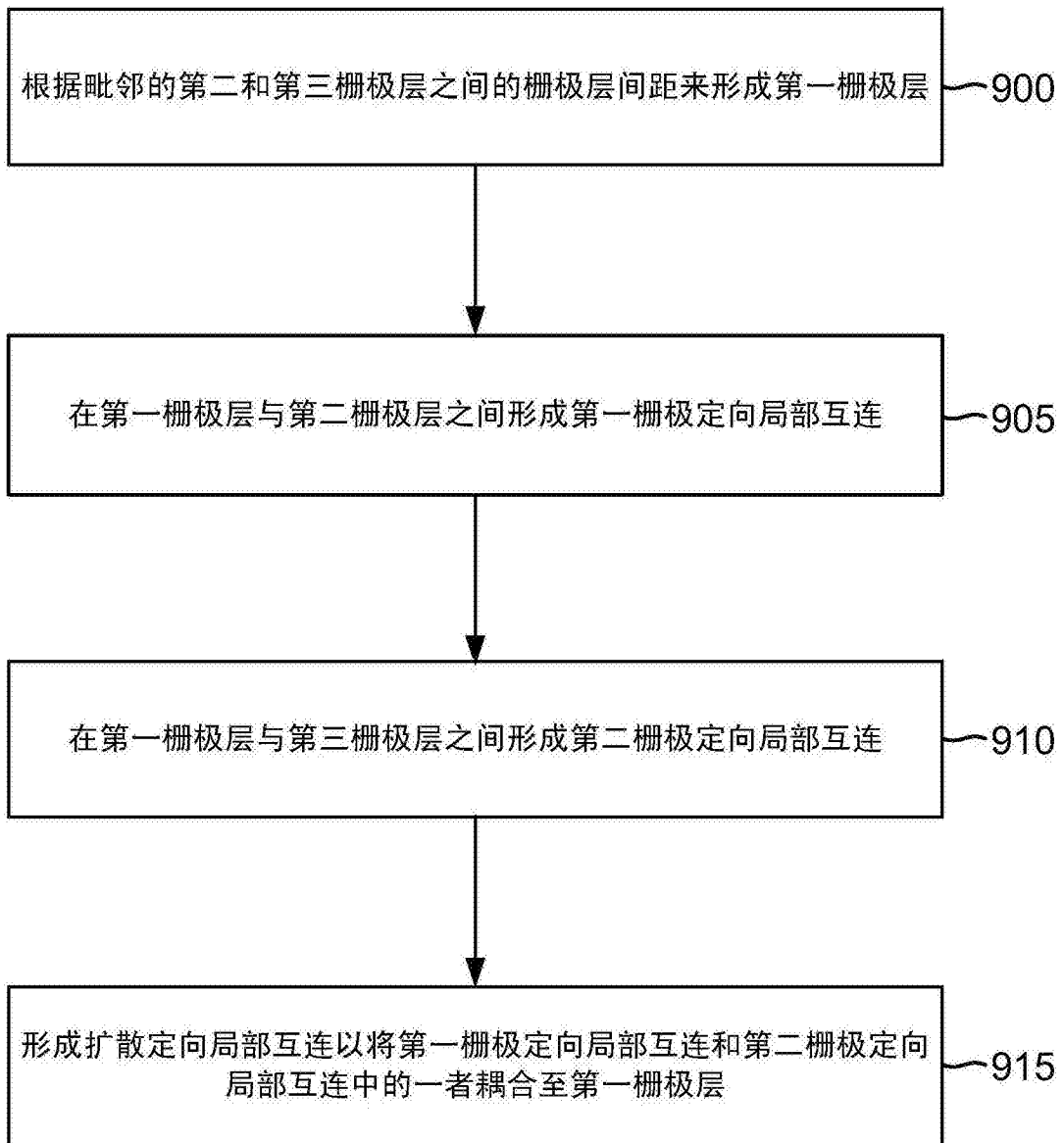


图 9