



**ФЕДЕРАЛЬНАЯ СЛУЖБА  
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ**

**(12) ОПИСАНИЕ ПОЛЕЗНОЙ МОДЕЛИ К ПАТЕНТУ**

(21)(22) Заявка: 2011154677/08, 30.12.2011

(24) Дата начала отсчета срока действия патента:  
30.12.2011

Приоритет(ы):

(22) Дата подачи заявки: 30.12.2011

(45) Опубликовано: 27.05.2012 Бюл. № 15

Адрес для переписки:

198206, Санкт-Петербург, ул. Чекистов, 13, лит.Б,  
генеральному директору "Механотроника РА"  
С.В. Езерскому

(72) Автор(ы):

**Потапенко Валерий Ильич (RU),  
Езерский Владимир Георгиевич (RU)**

(73) Патентообладатель(и):

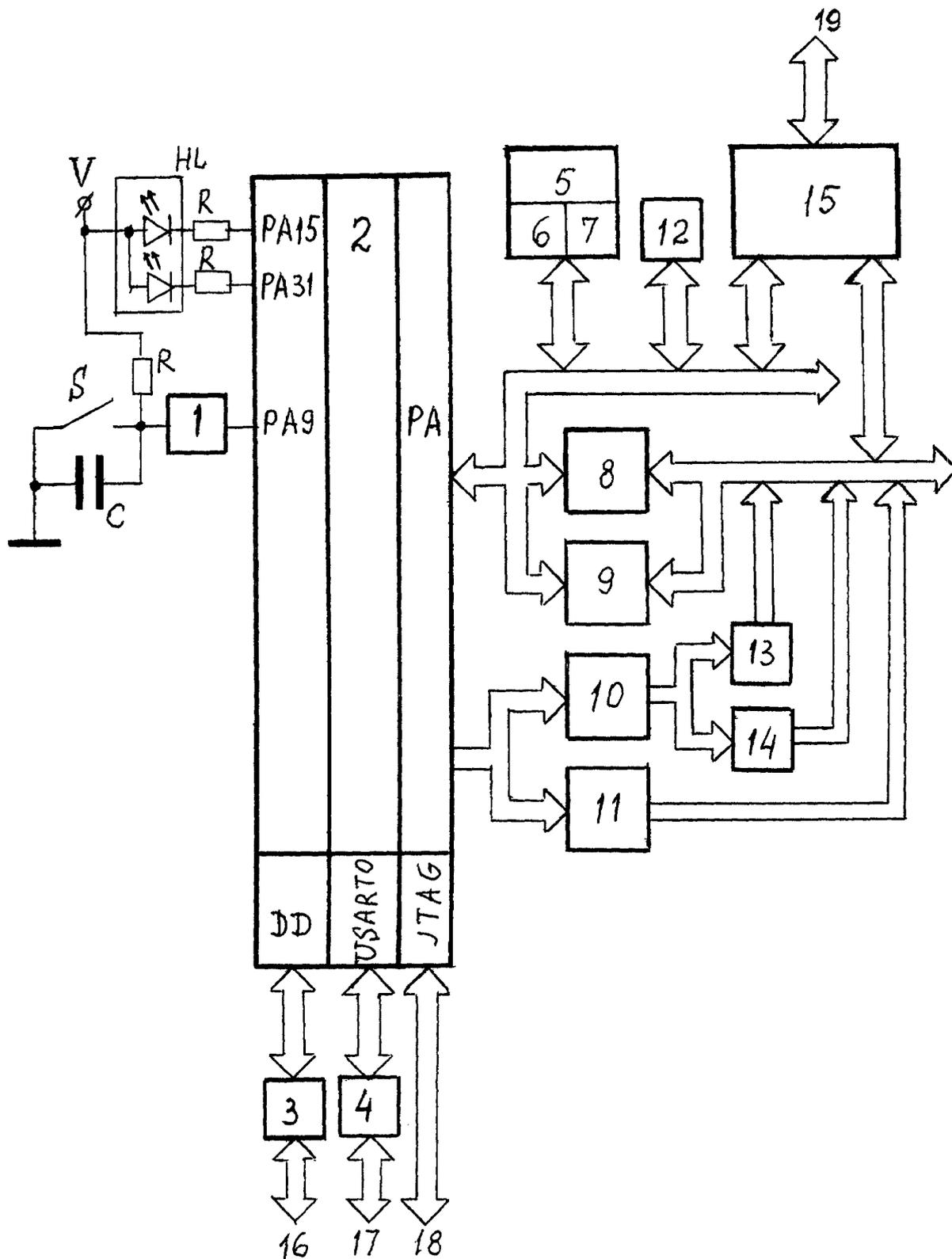
**Езерский Сергей Владимирович (RU)**

**(54) УСТРОЙСТВО ОБРАБОТКИ ИНФОРМАЦИИ ЭНЕРГООБЪЕКТА**

Формула полезной модели

Устройство обработки информации, содержащее процессор, блок памяти, триггер, шинный формирователь и два дешифратора, причем выход триггера соединен с первым входом процессора, первая группа входов-выходов которого соединена с первой группой входов-выходов первого шинного формирователя и с группой входов-выходов блока памяти, группа выходов процессора соединена с группами входов первого и второго дешифратора, отличающееся тем, что содержит шинный формирователь, два дешифратора, часы реального времени, узел ввода-вывода, драйверы для связи с ПЭВМ и АСУ, светодиод, три резистора, конденсатор и кнопку, первый вывод которой соединен с цепью «Корпус» и первым выводом конденсатора, второй вывод которого соединен со вторым выводом кнопки, с входом триггера и с первым выводом первого резистора, второй вывод которого соединен с цепью «Питание» и с первыми выводами светодиода, вторые и третьи выводы которого соединены с первыми выводами второго и третьего резисторов соответственно, вторые выводы которых соединены соответственно со вторым и третьим входом процессора, первая группа входов-выходов которого соединена с группой входов-выходов часов реального времени, с первой группой входов-выходов узла ввода-вывода и с первой группой входов-выходов второго шинного формирователя, вторая группа входов-выходов которого соединена со второй группой входов-выходов первого шинного формирователя, со второй группой входов-выходов узла ввода-вывода и группами выходов второго дешифратора, третьего и четвертого дешифратора, группы входов которых соединены с группой выходов первого дешифратора, вторая и третья группы входов-выходов процессора соединены соответственно с группой входов-выходов драйвера для связи с ПЭВМ и АСУ, группы входов-выходов которых являются соответственно первой и второй группой входов-выходов устройства, третья группа входов-выходов которого является четвертой

группой входов-выходов процессора для связи с Ethernet, третья группа входов-выходов узла ввода-вывода является четвертой группой входов-выходов устройства для связи с объектом.



RU 116660 U1

RU 116660 U1

Полезная модель относится к вычислительной технике и электротехнике.

Известное устройство - «Ячейка однородной вычислительной среды» [Патент SU №1386987 G06F 7/00, G06F 15/173 от 07.04.1988], содержащее регистры команд, RS-триггеры, D-триггер, арифметико-логический элемент, блоки программируемой задержки, две группы мультиплексоров, дешифратор, коммутатор, элементы ИЛИ, элемент ИЛИ - НЕ, элементы И, элемент НЕ, элементы задержки, реализует функции коммутации информационных входов и выходов ячейки при совмещении операционных функций и функций транзита, т.е. получает и обрабатывает поступающую информацию, но имеет ограниченные функциональные возможности - не имеет функций связи и управления процессом или объектом.

Известное устройство - «Ячейка однородной вычислительной среды» [Патент SU №1443000 G06F 7/00, от 07.12.1988], содержащее регистры команд, счетчик, элементы ИЛИ, элементы И, элемент НЕ, одновибраторы, мультиплексоры, демультимплексоры, дешифратор, первый выход дешифратора, арифметико-логический блок, коммутаторы, второй выход дешифратора, триггеры, входы управления вводом фоновой программы кода команд, тактовых импульсов, информационные входы, выход кода команды, информационные выходы ячейки, совмещает вычисления и фоновое программирование, т.е. получает и обрабатывает поступающую информацию, но имеет ограниченные функциональные возможности - не имеет функций связи и управления процессом или объектом.

Наиболее близким техническим решением является устройство - «Устройство обработки информации» [Патент SU №1631549 G06F 15/16, Б.И. №8 от 28.02.1991], содержащее процессор, мультиплексор, шинный формирователь, блок памяти, элемент И, два элемента ИЛИ, два дешифратора, три триггера, регистр, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ.

Прототип используется как самостоятельное устройство обработки поступающей информации, но также имеет ограниченные функциональные возможности - не имеет функций связи и управления процессом или объектом.

Технический результат - расширение функциональных возможностей устройства - введение функции связи и управления объектом достигается за счет введения в устройство шинного формирователя, двух дешифраторов, драйверов для связи с ПЭВМ и АСУ, часов реального времени, узла ввода-вывода, светодиода, трех резисторов, конденсатора и кнопки. Поставленная цель достигается тем, что в известное устройство, содержащее процессор, блок памяти, триггер, шинный формирователь и два дешифратора, причем выход триггера соединен с первым входом процессора, первая группа входов-выходов которого соединена с первой группой входов-выходов первого шинного формирователя и с группой входов-выходов блока памяти, группа выходов процессора соединена с группами входов первого и второго дешифратора, введены шинный формирователь, два дешифратора, часы реального времени, узел ввода-вывода, драйверы для связи с ПЭВМ и АСУ, светодиод, три резистора, конденсатор и кнопка, первый вывод которой соединен с цепью «Корпус» и первым выводом конденсатора, второй вывод которого соединен со вторым выводом кнопки, с входом триггера и с первым выводом первого резистора, второй вывод которого соединен с цепью «Питание» и с первыми выводами светодиода, вторые и третьи выводы которого соединены с первыми выводами второго и третьего резисторов, соответственно, вторые выводы которых соединены, соответственно, со вторым и третьим входом процессора, первая группа входов-выходов которого соединена с группой входов-выходов часов реального времени, с первой группой входов-выходов узла ввода-вывода и с первой

группой входов-выходов второго шинного формирователя, вторая группа входов-выходов которого соединена со второй группой входов-выходов первого шинного формирователя, со второй группой входов-выходов узла ввода-вывода и группами выходов второго дешифратора, третьего и четвертого дешифратора, группы входов которых соединены с группой выходов первого дешифратора, вторая и третья группы входов-выходов процессора соединены, соответственно, с группой входов-выходов драйвера для связи с ПЭВМ и АСУ, группы входов-выходов которых являются, соответственно, первой и второй группой входов-выходов устройства, третья группа входов-выходов которого является четвертой группой входов-выходов процессора для связи с Ethernet, третья группа входов-выходов узла ввода-вывода является четвертой группой входов-выходов устройства для связи с объектом.

На фиг.1 приведена структурная схема устройства обработки информации; на фиг.2 - внешний вид устройства обработки информации.

На фиг.1 обозначены:

- 1 - триггер типа 74VC2G14GW фирмы «NXP» или аналогичный;
- 2 - процессор типа AT91SAM7S256-AU-001 фирмы «Atmel» или аналогичный;
- 3 - драйвер для связи с ПЭВМ (диодная сборка типа NUP2201MR6 фирмы «On Semiconductor» с резисторами и конденсаторами для согласования с драйвером, реализованном в процессоре - канал USB);
- 4 - драйвер для связи с АСУ типа ADM2587EBRWZ фирмы «Analog Devices» или аналогичный (канал RS-485);
- 5 - блок памяти;
- 6 - ОЗУ типа FM25CL64-GA фирмы «Ramtron» или аналогичное;
- 7 - ПЗУ типа AT45DB642D-TU фирмы «Atmel» или аналогичное;
- 8 - шинный формирователь типа 74HC640DB фирмы «NXP» или аналогичный;
- 9 - шинный формирователь типа 74HC7541DB фирмы «NXP» или аналогичный;
- 10 - дешифратор типа 74LVC139DB фирмы «NXP» или аналогичный;
- 11 - дешифратор типа SN74LVC1G139DCT фирмы «Texas Instruments» или аналогичный;
- 12 - часы реального времени типа DS3231SN фирмы «Dallas» или аналогичные;
- 13, 14 - дешифратор типа 74LVC2G125DB фирмы «NXP» или аналогичный;
- 15 - узел ввода-вывода (типовое устройство дискретного ввода-вывода УДВВ);
- 16 - группа входов-выходов для связи с персональной электронной вычислительной машиной (ПЭВМ) - канал USB;
- 17 - группа входов-выходов для связи с АСУ - канал RS-485;
- 18 - группа входов-выходов для связи с АСУ - канал Ethernet;
- 19 - входы-выходы узла ввода-вывода;
- S - кнопка тактовая типа SWT-39 фирмы «Alfa Mag» или аналогичная;
- C - конденсатор типа CC0603KRX7R9BN102 фирмы «Yageo» или аналогичный;
- R - резисторы типа RC0603JR-07 620R фирмы «Yageo» или аналогичные;
- HL - индикатор единичный типа L59EGW-CA (красный и зеленый) фирмы «Kingbright» или аналогичный;
- V - напряжение 3,3 В.

Для упрощения схемы устройства обработки информации на фиг.1 не показаны: резонатор, блок питания, цепи согласующих элементов и т.д. (т.е. элементы не влияющие на описание работы устройства).

Узел ввода-вывода реализован как типовое устройство дискретного ввода-вывода УДВВ входящее в микропроцессорную систему, например, патенты №97875 и 87841.

Устройство обработки информации содержит триггер 1, процессор 2, драйверы для связи с ПЭВМ 3 и АСУ 4, блок памяти 5 с ОЗУ 6 и ПЗУ 7, два шинных формирователя 8 и 9, четыре дешифратора 10, 11, 13 и 14, часы реального времени 12, узел ввода-вывода 15, светодиод HL, три резистора R, конденсатор С и кнопку S.

5 Устройство обработки информации работает следующим образом: процессор 2, по программе, находящейся в блоке памяти 5, при помощи дешифраторов 10, 11, 13 и 14, через узел ввода-вывода 15, сканирует двухпозиционные датчики объекта. Информация с датчиков, по каналу 19, через узел ввода-вывода 15, шинные формирователи 8, 9 поступает на входы РА процессора 2, обрабатывается им и регистрируется.

10 Процессор 2, в соответствии с программой, формирует сигналы, поступающие на выходные реле узла ввода-вывода 15.

Устройство имеет двухцветный светодиод HL «РАБОТА», который определяет режим работы (зеленый) или программирования (красный).

15 Устройство содержит кнопку S «СБРОС», которая используется при программировании устройства и для квитирования алгоритмов автоматики и сигнализации.

Помимо выполнения функций обработки информации, автоматики и сигнализации процессор 2 обеспечивает обмен с персональной ЭВМ и АСУ по каналам 16 и 17, 18 через драйверы 3 и 4, JTAG, соответственно.

20 Таким образом, устройство обработки информации обеспечивает:

- возможность обработки дискретных входных сигналов и формирования выходных сигналов;

- возможность независимого обмена информацией с внешними устройствами по интерфейсам USB и каждым из портов RS-485 и Ethernet;

25 - возможность программирования через USB порт;

- в процессе эксплуатации возможность настройки и ввода уставок через интерфейсы RS-485, Ethernet и USB;

- регистрацию и хранение параметров аварийных событий, а также накопительной информации;

30 - осциллографирование дискретных сигналов;

- непрерывный оперативный контроль и индикацию работоспособности (самодиагностику) в течение всего времени работы;

- сигнализацию неисправности устройства с помощью реле узла ввода-вывода, а также по каналу АСУ;

35 - ведение календаря и часов с возможностью синхронизации по АСУ.

#### (57) Реферат

Изобретение относится к электротехнике и вычислительной технике и может быть использовано:

40 - в качестве подсистемы сбора информации для АСУ-ТП электрической подстанции;

- в контроллере устройств центральной сигнализации;

- в контроллере присоединения системы управления блокировкой разъединителей.

Основные функции устройства - регистрация дискретных сигналов от двухпозиционных датчиков и формирование релейных команд управления и

45 телесигнализации.

Цель изобретения - расширение функциональных возможностей за счет введения шинного формирователя, двух дешифраторов, драйверов для связи с ПЭВМ и АСУ, часов реального времени, узла ввода-вывода, светодиода, трех резисторов, конденсатора

и кнопки.

Устройство обработки информации содержит триггер, процессор, драйверы для связи с ПЭВМ и АСУ, блок памяти с ОЗУ и ПЗУ, два шинных формирователя, четыре дешифратора, часы реального времени, узел ввода-вывода, светодиод, три резистора, конденсатор и кнопку.

Устройство может быть установлено - в шкафах, входящих в комплект устройств телемеханики, на трансформаторных и распределительных подстанциях энергосетевого комплекса.

10

15

20

25

30

35

40

45

## **Реферат**

### **Устройство обработки информации объекта**

**Изобретение относится к электротехнике и вычислительной технике и может быть использовано:**

- в качестве подсистемы сбора информации для АСУ-ТП электрической подстанции; - в контроллере устройств центральной сигнализации;**
- в контроллере присоединения системы управления блокировкой разъединителей.**

**Основные функции устройства - регистрация дискретных сигналов от двухпозиционных датчиков и формирование релейных команд управления и телесигнализации.**

**Цель изобретения - расширение функциональных возможностей за счет введения шинного формирователя, двух дешифраторов, драйверов для связи с ПЭВМ и АСУ, часов реального времени, узла ввода-вывода, светодиода, трех резисторов, конденсатора и кнопки.**

**Устройство обработки информации содержит триггер, процессор, драйверы для связи с ПЭВМ и АСУ, блок памяти с ОЗУ и ПЗУ, два шинных формирователя, четыре дешифратора, часы реального времени, узел ввода-вывода, светодиод, три резистора, конденсатор и кнопку.**

**Устройство может быть установлено - в шкафах, входящих в комплект устройств телемеханики, на трансформаторных и распределительных подстанциях энергосетевого комплекса.**

**Референт: Потапенко В.И.**

2011154677



1

## УСТРОЙСТВО ОБРАБОТКИ ИНФОРМАЦИИ ЭНЕРГООБЪЕКТА

Полезная модель относится к вычислительной технике и электротехнике.

Известное устройство – «Ячейка однородной вычислительной среды» [Патент SU №1386987 G06F7/00, G06F15/173 от 07.04.1988], содержащее регистры команд, RS-триггеры, D-триггер, арифметико-логический элемент, блоки программируемой задержки, две группы мультиплексоров, дешифратор, коммутатор, элементы ИЛИ, элемент ИЛИ - НЕ, элементы И, элемент НЕ, элементы задержки, реализует функции коммутации информационных входов и выходов ячейки при совмещении операционных функций и функций транзита, т.е. получает и обрабатывает поступающую информацию, но имеет ограниченные функциональные возможности – не имеет функций связи и управления процессом или объектом.

Известное устройство – «Ячейка однородной вычислительной среды» [Патент SU №1443000 G06F7/00, от 07.12.1988], содержащее регистры команд, счетчик, элементы ИЛИ, элементы И, элемент НЕ, одновибраторы, мультиплексоры, демультимплексоры, дешифратор, первый выход дешифратора, арифметико-логический блок, коммутаторы, второй выход дешифратора, триггеры, входы управления вводом фоновой программы кода команд, тактовых импульсов, информационные входы, выход кода команды, информационные выходы ячейки, совмещает вычисления и фоновое программирование, т.е. получает и обрабатывает поступающую информацию, но имеет ограниченные

функциональные возможности – не имеет функции связи и управления процессом или объектом.

Наиболее близким техническим решением является устройство – «Устройство обработки информации» [Патент SU №1631549 G06 F15/16, Б.И.№8 от 28.02.1991], содержащее процессор, мультиплексор, шинный формирователь, блок памяти, элемент И, два элемента ИЛИ, два дешифратора, три триггера, регистр, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ.

Прототип используется как самостоятельное устройство обработки поступающей информации, но также имеет ограниченные функциональные возможности – не имеет функций связи и управления процессом или объектом.

Технический результат - расширение функциональных возможностей устройства – введение функции связи и управления объектом достигается за счет введения в устройство шинного формирователя, двух дешифраторов, драйверов для связи с ПЭВМ и АСУ, часов реального времени, узла ввода-вывода, светодиода, трех резисторов, конденсатора и кнопки. Поставленная цель достигается тем, что в известное устройство, содержащее процессор, блок памяти, триггер, шинный формирователь и два дешифратора, причем выход триггера соединен с первым входом процессора, первая группа входов-выходов которого соединена с первой группой входов-выходов первого шинного формирователя и с группой входов-выходов блока памяти, группа выходов процессора соединена с группами входов первого и второго дешифратора, *введены* шинный формирователь, два дешифратора, часы реального времени, узел ввода-вывода, драйверы для связи с ПЭВМ и АСУ, светодиод, три резистора, конденсатор и кнопка, первый вывод которой

соединен с цепью «Корпус» и первым выводом конденсатора, второй вывод которого соединен со вторым выводом кнопки, с входом триггера и с первым выводом первого резистора, второй вывод которого соединен с цепью «Питание» и с первыми выводом светодиода, вторые и третьи выводы которого соединены с первыми выводами второго и третьего резисторов, соответственно, вторые выводы которых соединены, соответственно, со вторым и третьим входом процессора, первая группа входов - выходов которого соединена с группой входов-выходов часов реального времени, с первой группой входов-выходов узла ввода-вывода и с первой группой входов-выходов второго шинного формирователя, вторая группа входов-выходов которого соединена со второй группой входов-выходов первого шинного формирователя, со второй группой входов-выходов узла ввода-вывода и группами выходов второго дешифратора, третьего и четвертого дешифратора, группы входов которых соединены с группой выходов первого дешифратора, вторая и третья группы входов-выходов процессора соединены, соответственно, с группой входов-выходов драйвера для связи с ПЭВМ и АСУ, группы входов-выходов которых являются, соответственно, первой и второй группой входов-выходов устройства, третья группа входов-выходов которого является четвертой группой входов-выходов процессора для связи с Ethernet, третья группа входов-выходов узла ввода-вывода является четвертой группой входов-выходов устройства для связи с объектом.

На фиг.1 приведена структурная схема устройства обработки информации;

на фиг.2 - внешний вид устройства обработки информации.

На фиг.1 обозначены:

1– триггер типа 74VC2G14GW фирмы «NXP» или аналогичный;

2 –процессор типа AT91SAM7S256-AU-001 фирмы «Atmel» или аналогичный;

3 – драйвер для связи с ПЭВМ (диодная сборка типа NUP2201MR6 фирмы «On Semiconductor» с резисторами и конденсаторами для согласования с драйвером, реализованном в процессоре - канал USB) ;

4 – драйвер для связи с АСУ типа ADM2587EBRWZ фирмы «Analog Devices» или аналогичный (канал RS-485);

5 – блок памяти;

6 – ОЗУ типа FM25CL64-GA фирмы «Ramtron»или аналогичное;

7 – ПЗУ типа AT45DB642D-TU фирмы «Atmel» или аналогичное;

8 – шинный формирователь типа 74HC640DB фирмы «NXP» или аналогичный;

9 – шинный формирователь типа 74HC7541DB фирмы «NXP» или аналогичный;

10 –дешифратор типа 74LVC139DB фирмы «NXP» или аналогичный;

11 –дешифратор типа SN74LVC1G139DCT фирмы «Texas Instruments» или аналогичный;

12 – часы реального времени типа DS3231SN фирмы «Dallas» или аналогичные;

13,14 – дешифратор типа 74LVC2G125DB фирмы «NXP» или аналогичный;

15 – узел ввода-вывода (типичное устройство дискретного ввода-вывода УДВВ);

16 - группа входов- выходов для связи с персональной электронной вычислительной машиной (ПЭВМ)- канал USB;

17 - группа входов- выходов для связи с АСУ- канал RS-485;

18 - группа входов- выходов для связи с АСУ- канал Ethernet;

19 - входы-выходы узла ввода-вывода;

S – кнопка тактовая типа SWT-39 фирмы «Alfa Mag» или аналогичная;

C – конденсатор типа CC0603KRX7R9BN102 фирмы «Yageo» или аналогичный;

R - резисторы типа RC0603JR-07 620R фирмы «Yageo» или аналогичные;

HL – индикатор единичный типа L59EGW-CA (красный и зеленый) фирмы «Kingbright» или аналогичный;

V– напряжение 3,3 В.

Для упрощения схемы устройства обработки информации на фиг. 1 не показаны: резонатор, блок питания, цепи согласующих элементов и т.д. (т.е. элементы не влияющие на описание работы устройства).

Узел ввода-вывода реализован как типовое устройство дискретного ввода-вывода УДВВ входящее в микропроцессорную систему, например, патенты № 97875 и 87841.

Устройство обработки информации содержит триггер 1, процессор 2, драйверы для связи с ПЭВМ 3 и АСУ 4, блок памяти 5 с ОЗУ 6 и ПЗУ 7, два шинных формирователя 8 и 9, четыре дешифратора 10, 11, 13 и 14, часы реального времени 12, узел ввода-вывода 15, светодиод HL, три резистора R, конденсатор C и кнопку S.

Устройство обработки информации работает следующим образом: процессор 2, по программе, находящейся в блоке памяти 5, при помощи дешифраторов 10, 11, 13 и 14, через узел ввода-вывода 15, сканирует двухпозиционные датчики объекта. Информация с датчиков, по каналу 19, через узел ввода-вывода 15, шинные формирователи 8, 9 поступает на входы RA процессора 2, обрабатывается им и регистрируется.

Процессор 2, в соответствии с программой, формирует сигналы, поступающие на выходные реле узла ввода-вывода 15.

Устройство имеет двухцветный светодиод HL «РАБОТА», который определяет режим работы (зеленый) или программирования (красный).

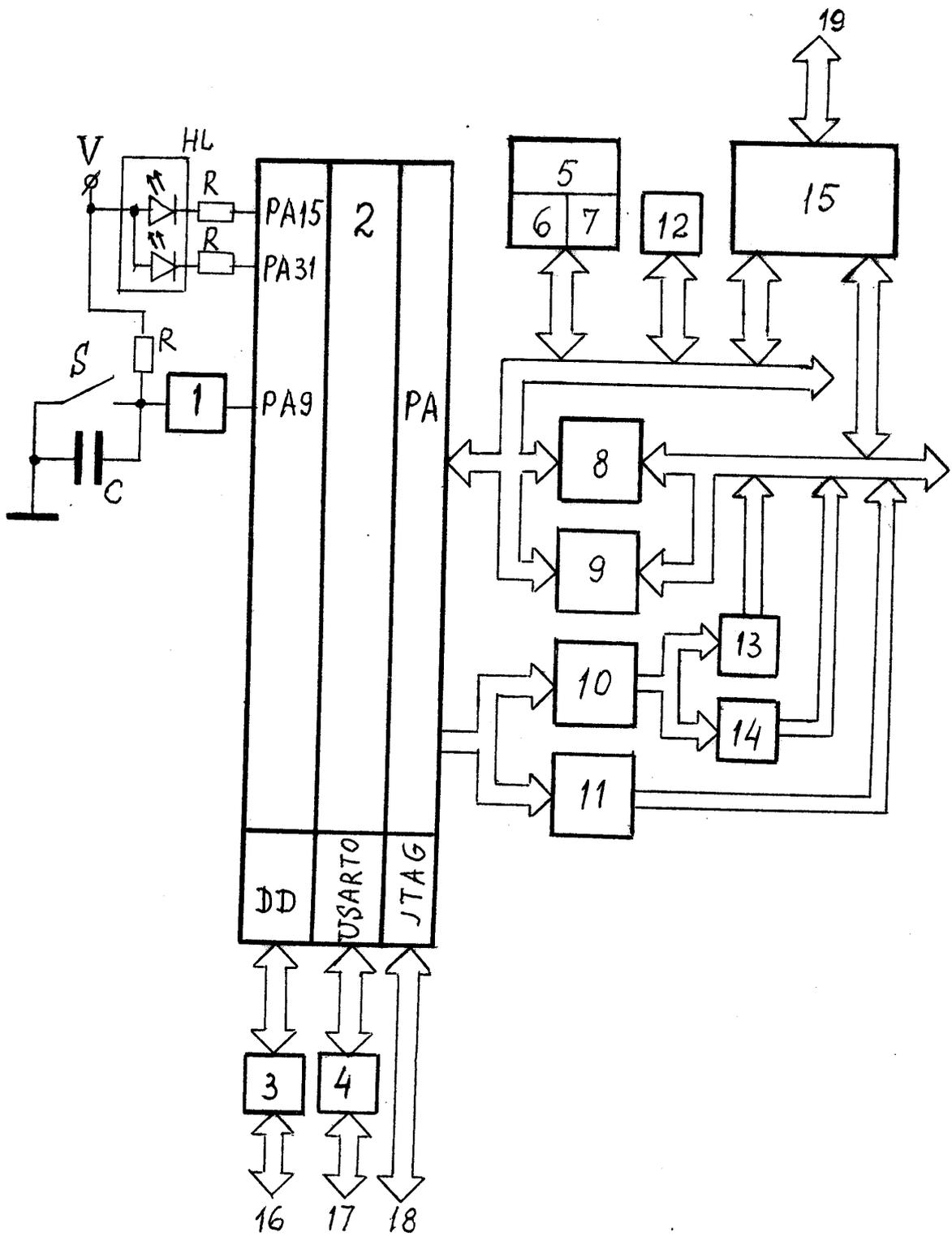
Устройство содержит кнопку S «СБРОС», которая используется при программировании устройства и для квитирования алгоритмов автоматики и сигнализации.

Помимо выполнения функций обработки информации, автоматики и сигнализации процессор 2 обеспечивает обмен с

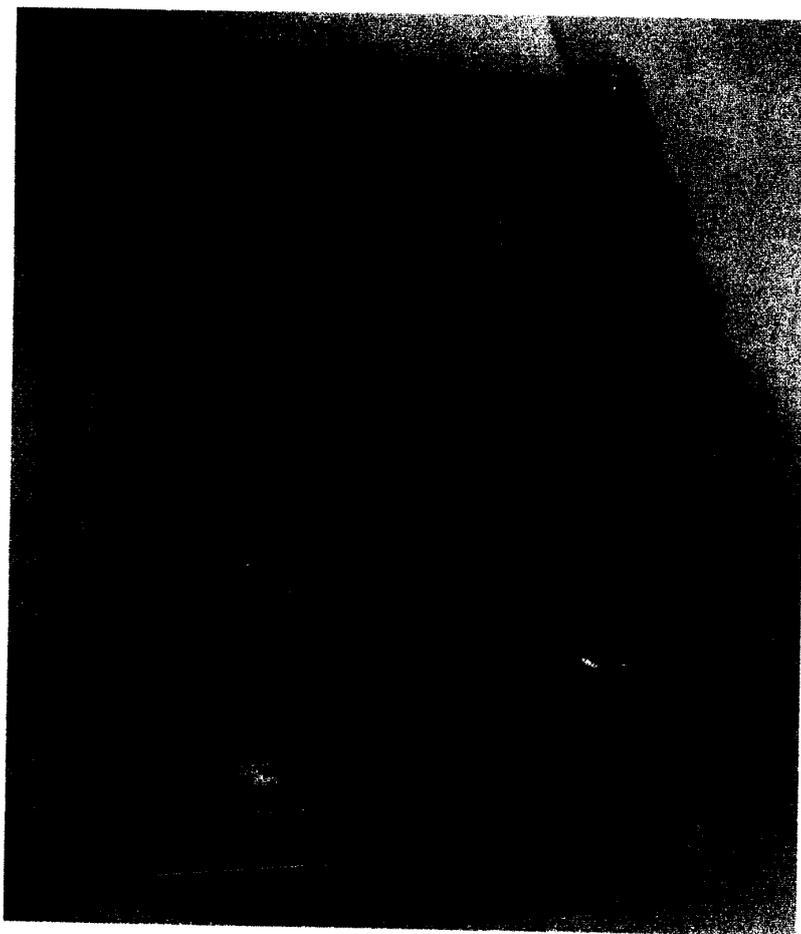
персональной ЭВМ и АСУ по каналам 16 и 17, 18 через драйверы 3 и 4, JTAG, соответственно.

Таким образом, устройство обработки информации обеспечивает:

- возможность обработки дискретных входных сигналов и формирования выходных сигналов;
- возможность независимого обмена информацией с внешними устройствами по интерфейсам USB и каждым из портов RS-485 и Ethernet;
- возможность программирования через USB порт;
- в процессе эксплуатации возможность настройки и ввода уставок через интерфейсы RS-485, Ethernet и USB;
- регистрацию и хранение параметров аварийных событий, а также накопительной информации;
- осциллографирование дискретных сигналов;
- непрерывный оперативный контроль и индикацию работоспособности (самодиагностику) в течение всего времени работы;
- сигнализацию неисправности устройства с помощью реле узла ввода-вывода, а также по каналу АСУ;
- ведение календаря и часов с возможностью синхронизации по АСУ.



Фиг. 1



**Фиг.2**