



(12) 发明专利

(10) 授权公告号 CN 101681913 B

(45) 授权公告日 2011.05.25

(21) 申请号 200880015449.8

(22) 申请日 2008.04.07

(30) 优先权数据

126016/2007 2007.05.10 JP

292763/2007 2007.11.12 JP

(85) PCT申请进入国家阶段日

2009.11.10

(86) PCT申请的申请数据

PCT/JP2008/056859 2008.04.07

(87) PCT申请的公布数据

W02008/142919 JA 2008.11.27

(73) 专利权人 夏普株式会社

地址 日本大阪府

专利权人 独立行政法人产业技术综合研究所

(72) 发明人 玉井幸夫 岛久 秋永广幸

高野史好 细井康成 粟屋信义

大西茂夫 石原数也

(74) 专利代理机构 中国专利代理(香港)有限公司 72001

代理人 闫小龙 王忠忠

(51) Int. Cl.

H01L 27/10(2006.01)

H01L 45/00(2006.01)

H01L 49/00(2006.01)

G11C 13/00(2006.01)

(56) 对比文件

JP 特开 2007-53125 A, 2007.03.01, 全文.

WO 2007/013174 A1, 2007.02.01, 全文.

JP 特开 2005-229015 A, 2005.08.25, 全文.

审查员 张思秘

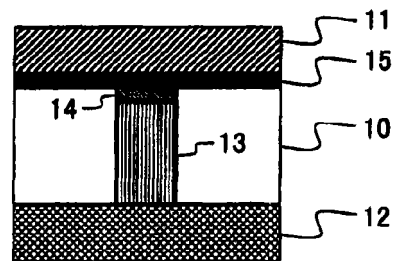
权利要求书 3 页 说明书 21 页 附图 18 页

(54) 发明名称

可变电阻元件及其制造方法和非易失性半导体存储装置

(57) 摘要

本发明提供一种能够高速且低功耗地工作的可变电阻元件。在第一电极(11)和第二电极(12)之间具有金属氧化物层(10),对应于向第一和第二电极间的电应力的施加,第一和第二电极间的电阻可逆地变化,其中,金属氧化物层(10)具有:作为在第一和第二电极间流过的电流的电流密度局部地变高的电流路径的细丝(13),在第一电极和第二电极内的至少任何的一方的特定电极(11)与金属氧化物层(10)的界面的、至少包含特定电极(11)和细丝(13)的界面附近的一部分,具备:界面氧化物(15),该界面氧化物作为包含在特定电极中的至少一个元素的氧化物,与金属氧化物层(10)的氧化物不同。



1. 一种可变电阻元件,在第一电极和第二电极之间具有金属氧化物层,对应于向所述第一和第二电极间的电应力的施加,所述第一和第二电极间的电阻可逆地变化,该可变电阻元件的特征在于,

所述金属氧化物层具有:作为在所述第一和第二电极间流过的电流的电流密度局部地变高的电流路径的细丝,

在所述第一电极和所述第二电极内的至少任一方的特定电极与所述金属氧化物层的界面的、至少包含所述特定电极和所述细丝的界面附近的一部分,具备:界面氧化物,该界面氧化物是作为包含在所述特定电极中的至少一个元素的特定元素的氧化物,与所述金属氧化物层的氧化物不同。

2. 根据权利要求1所述的可变电阻元件,其特征在于,具备:电流狭窄部,在所述细丝和所述界面氧化物的接点附近,通过所述界面氧化物缩窄所述细丝的电流路径。

3. 根据权利要求1或2所述的可变电阻元件,其特征在于,所述界面氧化物的导热率比所述特定电极的导热率小。

4. 根据权利要求1或2所述的可变电阻元件,其特征在于,所述特定元素的氧化物生成自由能,比构成所述金属氧化物层的金属元素的氧化物生成自由能小。

5. 根据权利要求1或2所述的可变电阻元件,其特征在于,所述金属氧化物层是包含过渡金属的金属氧化物。

6. 根据权利要求5所述的可变电阻元件,其特征在于,所述金属氧化物层是从Co、Ni、Ti、V、Cu、W、Nb、Mn中选择的至少一种过渡金属的氧化物。

7. 根据权利要求5所述的可变电阻元件,其特征在于,所述特定电极包含:作为从W、Cr、Ta、Al中选择的至少一种元素的、与所述金属氧化物层中包含的过渡金属不同的元素。

8. 根据权利要求1或2所述的可变电阻元件,其特征在于,通过氧在所述界面氧化物和所述金属氧化物之间移动,所述第一及第二电极间的电阻可逆地变化。

9. 根据权利要求1或2所述的可变电阻元件,其特征在于,通过将所述第一电极和所述第二电极的任一方向作为基准电极对另一方的施加电极施加正或负极性的第一电压脉冲,从而所述第一和第二电极间的电阻高电阻化,通过对所述施加电极施加与所述第一电压脉冲相反极性的第二电压脉冲,从而所述第一和第二电极间的电阻低电阻化。

10. 根据权利要求1或2所述的可变电阻元件,其特征在于,为了使所述第一和第二电极间的电阻高电阻化而对所述第一和第二电极间施加的第一电压脉冲,和为了使所述第一和第二电极间的电阻低电阻化而对所述第一和第二电极间施加的第二电压脉冲的各施加时间是100ns以下。

11. 一种权利要求1所述的可变电阻元件的制造方法,其特征在于,依次处理如下工序:

原形结构形成工序,形成在所述第一电极和所述第二电极之间具有所述金属氧化物层的可变电阻元件的原形结构;

第一成形工序,在所述原形结构的所述第一和第二电极间施加第一成形电压,形成所述金属氧化物层内的作为在所述第一和第二电极间流过的电流的电流密度局部地变高的电流路径的细丝;以及

第二成形工序,在所述第一电极和所述第二电极内的至少任一方的特定电极与所述金

属氧化物层的界面的、至少包含所述特定电极和所述细丝的界面附近的一部分,形成界面氧化物,该界面氧化物是作为所述特定电极中包含的至少一种元素的特定元素的氧化物,与所述金属氧化物层的氧化物不同,

在所述第二成形工序中,通过所述特定电极中的所述特定元素经由所述界面夺取所述金属氧化物层中的氧,从而生成所述界面氧化物。

12. 根据权利要求 11 所述的可变电阻元件的制造方法,其特征在于,在所述第二成形工序中,形成所述界面氧化物,并且在所述细丝和所述界面氧化物的界面,形成抑制所述细丝的电流导通的高电阻化了的细丝断开部。

13. 根据权利要求 12 所述的可变电阻元件的制造方法,其特征在于,在所述第二成形工序之后,通过在所述第一和第二电极间施加用于使所述第一和第二电极间的电阻低电阻化的电压,从而形成贯通所述细丝断开部和所述界面氧化物的电流路径,在所述细丝和所述界面氧化物的接点附近形成缩窄所述细丝的电流路径的电流狭窄部。

14. 根据权利要求 11 所述的可变电阻元件的制造方法,其特征在于,在所述原形结构形成工序中,以所述特定电极包含的所述特定元素的氧化物生成自由能变得比构成所述金属氧化物层的金属元素的氧化物生成自由能小的方式,形成所述特定电极和所述金属氧化物层。

15. 根据权利要求 11 ~ 14 的任一项所述的可变电阻元件的制造方法,其特征在于,在所述第二成形工序中,通过对所述第一和第二电极间施加第二成形电压,从而生成所述界面氧化物。

16. 根据权利要求 11 ~ 14 的任一项所述的可变电阻元件的制造方法,其特征在于,在所述第二成形工序中,通过对所述特定电极与所述金属氧化物层的界面进行热处理,从而形成所述界面氧化物。

17. 根据权利要求 11 所述的可变电阻元件的制造方法,其特征在于,利用在第一成形工序时流过的电流,与所述第一成形工序并行地进行所述第二成形工序。

18. 根据权利要求 17 所述的可变电阻元件的制造方法,其特征在于,在所述第一成形工序中,将流过的电流限制在 1mA 以下。

19. 根据权利要求 17 或 18 所述的可变电阻元件的制造方法,其特征在于,在所述第二成形工序中,在所述细丝和所述界面氧化物的接点附近,通过所述界面氧化物生成缩窄所述细丝的电流路径的电流狭窄部。

20. 根据权利要求 19 所述的可变电阻元件的制造方法,其特征在于,在所述第二成形工序之后,通过在所述第一和第二电极间施加用于使所述第一和第二电极间的电阻高电阻化的电压,从而在所述细丝和所述界面氧化物的界面,形成抑制所述细丝的电流导通的高电阻化了的细丝断开部。

21. 根据权利要求 17 或 18 所述的可变电阻元件的制造方法,其特征在于,在所述原形结构形成工序中,以所述特定电极包含的所述特定元素的氧化物生成自由能变得比构成所述金属氧化物层的金属元素的氧化物生成自由能小的方式,形成所述特定电极和所述金属氧化物层。

22. 一种非易失性半导体存储装置,其特征在于,具备:

存储器单元,其具有权利要求 1 记载的所述可变电阻元件;

信息改写单元,对所述可变电阻元件的两端施加电力,使电阻变化,进行信息的写入和擦除;以及

信息读出单元,对所述可变电阻元件的两端施加读出电压,根据流过所述可变电阻元件的电流感测电阻状态,读出存储的信息。

## 可变电阻元件及其制造方法和非易失性半导体存储装置

### 技术领域

[0001] 本发明涉及通过电阻对应于电应力 (electrical stress) 的施加而变化从而能够存储信息的可变电阻元件及其制造方法和非易失性半导体存储装置, 更具体地, 涉及通过金属氧化物的材质和电极的材质的组合, 从而能够不损害金属氧化物的可逆的可变电阻特性, 实现高速且低功耗的工作的可变电阻元件及其制造方法以及非易失性半导体存储装置。

### 背景技术

[0002] 近年来, 以闪速存储器为代表的非易失性半导体存储装置的大容量化显著, 在制品层次上 4G 字节左右的容量的制品以数万日元左右的价格销售。特别是作为 USB 存储器等的便携式或可移动式存储器, 其商品价值增加, 有抢夺迄今为止光磁盘等占据的市场的趋势。此外, 数 G 字节容量作为便携式音乐播放器用存储器也足够了, 作为与迅速普及的硬盘搭载型便携式音乐播放器用不同的、搭载有作为固体元件的非易失性半导体存储装置的便携式音乐播放器, 以其耐振动性和高可靠性、以及低功耗等固体元件特有的原理的优势, 成功地吸引了用户, 预计作为上述音乐和图像用的便携式或可移动式商品用存储器将成为主流。

[0003] 在今后实现了更大容量化和位成本 (bit cost) 的降低的情况下, 期待作为进行活动图像的录像再生的便携式或可移动式商品用存储器的可能性, 因此正在进行下一代非易失性半导体存储装置的研究。特别是, 在继承作为闪速存储器的长处的低成本、小单元面积 ( $\sim 4F^2$ : F 是制造工艺的最小加工尺寸) 的同时, 如果能够克服起因于闪速存储器的工作原理的以下的限制、即 (1) 较高的写入 / 擦除电压 (需要升压电路)、(2) 缓慢的写入 / 擦除工作 (特别是擦除时间超过 100  $\mu$  秒)、(3) 较少的改写次数 (不足  $10^6$  次) 的话, 就能够开拓如下用途, 即置换作为现在的信息设备的主存储器而使用的 DRAM 的用途。由此, 能够实现启动时瞬间启动, 在待机时使功耗无限为零的所谓“即时开机计算机”。

[0004] 作为这样的下一代非易失性半导体存储装置的候补, 进行了强电介质存储器 (FeRAM)、磁存储器 (MRAM) 等、分别基于独自的原理的非易失性存储器元件的研究开发, 但都难以超越作为闪速存储器的特长的低位成本、小单元面积。

[0005] 在这样的情况下, 由于相位变化存储器 (PRAM) 和电阻变化型存储器 (RRAM, RRAM 是夏普株式会社的注册商标) 等存在超越闪速存储器的位成本的可能性, 所以受到关注。在这里所说的电阻变化型存储器, 指的是通过对以电极夹持的可变电阻体施加阈值电压 (或阈值电流) 以上的电压 (或电流) 从而能够使电阻变化, 在一旦解除电压 (或电流) 的施加状态之后, 该电阻状态也被非易失性地维持, 能够对应于不同的电阻状态存储信息的非易失性存储装置。

[0006] 例如, 在下述专利文献 1 和非专利文献 1 中, 公开了“通过对由一对电极夹持的钙钛矿物质构成的薄膜施加不同极性的电压脉冲从而使电阻值变化的方法”。可是, 由于钙钛矿物质与通常的半导体工艺在亲和性上存在问题, 所以如下述的专利文献 2 公开的那样,

由与半导体工艺的亲和性高且由单纯的组成构成的二元类氧化物构成的电阻变化型存储器受到瞩目。在专利文献 2 中,公开了“一种非易失性存储器装置,其特征在于,数据贮存物质层作为在不同的电压下具有不同的电阻特性、在规定的电压范围中电阻急剧变高的过渡金属氧化膜,是 NiO、V<sub>2</sub>O<sub>5</sub>、ZnO、Nb<sub>2</sub>O<sub>5</sub>、TiO<sub>2</sub>、WO<sub>3</sub> 或 CoO”。实际上,在下述非专利文献 2 中,报告了在上部电极和下部电极之间夹持有作为 2 元类过渡金属氧化物的 NiO、TiO<sub>2</sub>、ZrO<sub>2</sub> 或 HfO<sub>2</sub> 的非易失性电阻变化存储器元件的例子。此外,在下述非专利文献 3 中,公开了 2 个电极经由埋入在贯通绝缘膜中的孔中的金属而电连接的形状的电阻变化存储器元件。

[0007] 专利文献 1:美国专利第 6204139 号说明书

[0008] 专利文献 2:日本专利申请特开 2004-363604 号公报

[0009] 非专利文献 1:Liu, S. Q 等,“Electric-pulse-induced reversible Resistance change effect in magnetoresistive films”, Applied Physics Letter, Vol. 76, pp. 2749-2751, 2000 年

[0010] 非专利文献 2:Baek, I. G 等,“Highly Scalable Non-volatile Resistive Memory using Simple Binary Oxide Driven by Asymmetric Unipolar Voltage Pulses”, IEDM Technical Digest, pp. 587-590, 2004 年

[0011] 非专利文献 3:Ogimoto, Y 等,“Resistance switching memory device with a nanoscale confined path”, Applied Physics Letter, Vol. 90, 143515, 2007 年

[0012] 可是,在专利文献 2 或非专利文献 2 中公开的那样的由二元类过渡金属氧化物构成的电阻变化型存储器中,如上述那样,具有与半导体工艺的亲和性高,并且由单纯的结构/组成构成,容易应用于高集成非易失性存储器的优点,但另一方面,具有:从低电阻状态向高电阻状态的转换 (switching) 速度缓慢 ( $\mu$  秒程度以上),进而,该转换所需要的电流大 (mA 程度以上),结果向高电阻状态的转换中需要的功率 (power) 大等与转换特性相关的问题。

[0013] 在非专利文献 3 中公开的电阻变化存储器元件中,具有 2 个电极通过以贯通被电极夹持的绝缘膜中的方式埋入的金属而连接的结构,具有与在非专利文献 2 为首的众多的文献中报告的以电极夹持金属氧化物的结构的元件不同结构。该元件虽然具有能够高速工作的结构,但特别是在元件尺寸成为接近埋入金属的微细孔的尺寸时,可以预想在元件间的微细结构的不均控制将成为实现高集成存储器的问题。

[0014] 根据以上现有技术的技术问题,本发明者们针对如下元件结构,即在确保读取余裕度的基础上,控制低电阻状态的电阻值,即使在向实用的高集成非易失性存储器应用的情况下,也将功耗抑制在适合于使用的范围内,并且能够高速工作的结构,进行了转换机理的研究,以及金属氧化物和电极的材质的组合等的具体的研究,从而到达了以下详细叙述的本发明。

## 发明内容

[0015] 本发明是为了解决上述技术问题而完成的,具体通过以下所述的技术特征而被特别规定。

[0016] 即,本发明的可变电阻元件,在第一电极和第二电极之间具有金属氧化物层,对应于向上述第一和第二电极间的电应力的施加,上述第一和第二电极间的电阻可逆地变化,

该可变电阻元件的第一特征在于,上述金属氧化物层具有:作为在上述第一和第二电极间流过的电流的电流密度局部地变高的电流路径的细丝(filament),在上述第一电极和上述第二电极内的至少任何的一方的特定电极与上述金属氧化物层的界面的、至少包含上述特定电极和上述细丝的界面附近的一部分,具备界面氧化物,该界面氧化物作为包含在上述特定电极中的至少一个元素的特定元素的氧化物,与上述金属氧化物层的氧化物不同。

[0017] 再有,向第一和第二电极间的电应力的施加,指的是向第一和第二电极间施加电压、电流或双方的电应力。

[0018] 根据上述第一特征的可变电阻元件,由于变成如下元件结构,即、在作为可变电阻元件的第一和第二电极间流过的电流的电流密度局部地变高的电流路径的细丝、和特定电极之间插入界面氧化物的元件结构,所以对可变电阻元件的电阻做出贡献的电流路径,成为在通过细丝形成处理而一次形成的细丝主体、和特定电极之间贯通该界面氧化物而形成的局部的细丝部分。在这里,由于界面氧化物比金属氧化物层的膜厚薄,所以用于局部的细丝部分贯通界面氧化物而形成的电压施加条件,与形成细丝主体时相比被大幅缓和,当然其电阻的不均也被抑制。也就是说,由于可变电阻元件的电阻状态的变化,即转换工作通过该局部的细丝部分的导通和切断来进行,所以能够低功耗且高速地执行转换工作,其电阻的不均也被抑制。

[0019] 此外,本发明的可变电阻元件在上述第一特征之外,其第二特征在于,具备:电流狭窄部,在上述细丝和上述界面氧化物的接点附近,通过上述界面氧化物缩窄上述细丝的电流路径。

[0020] 根据上述第二特征的可变电阻元件,通过作为电流狭窄部而形成贯通界面氧化物的局部细丝部分,能够抑制第一和第二电极间导通的低电阻状态的电阻的不均,并且防止电阻过度地变为低电阻,能够抑制从低电阻状态向高电阻状态的转换时的消耗电流。

[0021] 在金属氧化物可观察到的通过电压脉冲的施加而电阻状态变化的转换现象的机理到现在还不清楚的部分很多,但在金属氧化物中形成的细丝中,可以考虑如下转换模式,即通过施加电压脉冲导致在其整体或一部分中氧移动,由此细丝被导通或断开,电阻状态发生变化。例如,是如下转换模式,即通过设定(set)用电压脉冲的施加而氧进行移动,从而产生相对于金属氧化物的金属和氧的定比组成的氧过剩或氧缺乏并低电阻化,通过复位(reset)用电压脉冲的施加而可变电阻元件被加热,从而恢复氧过剩或氧缺乏而高电阻化。特别是,可以认为复位时焦耳热发挥较大的作用。

[0022] 因此,在电流狭窄部中,由于电流密度比其周围高,所以焦耳热导致的温度上升被有效率地加速,此外,电阻变化所需要的氧的移动距离较短即可,通过上述双重效果,认为能够实现低功率工作和高速工作。

[0023] 此外,本发明的可变电阻元件在上述任意一个的特征之外,其第三特征在于,上述界面氧化物的导热率比上述特定电极的导热率小。

[0024] 根据上述第三特征的可变电阻元件,在界面氧化物中形成的局部的细丝部分通过焦耳热被加热时,由于通过界面氧化物能够有效地抑制该焦耳热经由导热率高的特定电极进行扩散,所以在细丝部分中焦耳热导致的温度上升被有效率地加速,促进低功率工作和高速工作。

[0025] 此外,本发明的可变电阻元件在上述第一或第二特征之外,其第四特征在于,上述

特定元素的氧化物生成自由能,比构成上述金属氧化物层的金属元素的氧化物生成自由能小。

[0026] 根据上述第四特征的可变电阻元件,能够通过特定电极的材料和金属氧化物的氧的交换形成界面氧化物,能够使可变电阻元件的制造工艺简化。也就是说,构成特定电极的元素的氧化物生成自由能,比构成金属氧化物的金属元素的氧化物生成自由能小,因此在特定电极和金属氧化物层的界面中,特定电极的特定元素从金属氧化物层夺取氧进行氧化而形成界面氧化物。此外,由于通常与金属相比其氧化物的导热率小,所以能够自动地形成比上述的特定电极的导热率小的具有热封闭效果的界面氧化物。

[0027] 再有,氧化物生成自由能的大小是包含符号的值的大小,不是绝对值的大小。也就是说,如果举例说明的话,在氧化物生成自由能中, $(-1000\text{kJ/mol})$ 比 $(-500\text{kJ/mol})$ 小。此外,虽然氧化物生成自由能具有温度依赖性,但作为材料选择的指针,优选基于在从 $25^{\circ}\text{C}$ 到 $1000^{\circ}\text{C}$ 左右的温度范围中的大小关系。

[0028] 此外,本发明的可变电阻元件在上述任意一个的特征之外,其第五特征在于,上述金属氧化物层是包含过渡金属的金属氧化物。特别是,优选上述金属氧化物层是从Co、Ni、Ti、V、Cu、W、Nb、Mn中选择的至少一种过渡金属的氧化物。

[0029] 根据上述第五特征的可变电阻元件,在金属氧化物层是包含过渡金属的金属氧化物的情况下,根据上述专利文献1和非专利文献1的公开内容,可以认为起因于在第一和第二电极间形成的细丝的一部分或整体中的氧移动的电阻变化现象能够发生,因此,通过在特定电极和金属氧化物层的界面具备界面氧化物,从而发挥该转换工作能够更稳定地以高速且低功耗来实现的本发明的效果。

[0030] 此外,本发明的可变电阻元件在上述第五特征之外,其第六特征在于,上述特定电极包含作为从W、Cr、Ta、Al中选择的至少一种元素的、与上述金属氧化物层中包含的过渡金属不同的元素。

[0031] 根据上述第六特征的可变电阻元件,在金属氧化物层是包含过渡金属的金属氧化物的情况下,能够在与特定电极的界面,通过热处理或电压施加而容易地形成界面氧化物。

[0032] 此外,本发明的可变电阻元件在上述任何一种特征之外,其第七特征在于,通过氧在上述界面氧化物和上述金属氧化物之间移动,上述第一及第二电极间的电阻可逆地变化。

[0033] 根据上述第七特征的可变电阻元件,该氧的交换在贯通界面氧化物的局部的细丝部分进行就足够了,能够实现有效率的电阻状态的转换。也就是说,本发明的具备界面氧化物的元件结构,可以说是适合于如下转换模式的元件结构,即在金属氧化物中形成的细丝中,以通过电压脉冲的施加在其整体或一部分中氧的移动为原因,细丝导通或断开,电阻状态变化的切换模式。

[0034] 此外,本发明的可变电阻元件在上述任何一种特征之外,其第八特征在于,通过将上述第一电极和上述第二电极的任何的一方作为基准电极对另一方的施加电极施加正或负极性的第一电压脉冲,从而上述第一和第二电极间的电阻高电阻化,通过对上述施加电极施加与上述第一电压脉冲相反极性的第二电压脉冲,从而上述第一和第二电极间的电阻低电阻化。

[0035] 根据上述第八特征的可变电阻元件,在界面氧化物仅在第一电极和第二电极的任



何的一方侧形成的情况下,由于元件结构在第一和第二电极间成为非对称,所以呈现依赖于施加的电极脉冲的极性的电流电压特性,通过使高电阻化用的第一电压脉冲和低电阻化用的第二电压脉冲的极性不同,能够实现适合于元件结构的转换工作,能够确保稳定的转换工作。

[0036] 此外,本发明的可变电阻元件在上述任何一种特征之外,其第九特征在于,为了使上述第一和第二电极间的电阻高电阻化而对上述第一和第二电极间施加的第一电压脉冲,和为了使上述第一和第二电极间的电阻低电阻化而对上述第一和第二电极间施加的第二电压脉冲的各施加时间是 100ns 以下。

[0037] 根据上述第九特征的可变电阻元件,由于根据本发明特有的具备界面氧化物的元件结构,能够实现转换工作的低功耗化和高速工作,所以即使高电阻化用的第一电压脉冲和低电阻化用的第二电压脉冲的各施加时间在 100ns 以下,也能够实现转换工作。

[0038] 此外,本发明的可变电阻元件的制造方法是上述第一特征的可变电阻元件的制造方法,该制造方法的第一特征在于,依次处理如下工序,即原形结构形成工序,形成在上述第一电极和上述第二电极之间具有上述金属氧化物层的可变电阻元件的原形结构;第一成形(forming)工序,在上述原形结构的上述第一和第二电极间施加第一成形电压,形成上述金属氧化物层内的作为在上述第一和第二电极间流过的电流的电流密度局部地变高的电流路径的细丝;以及第二成形工序,在上述第一电极和上述第二电极内的至少任何的一方的特定电极和上述金属氧化物层的界面中的、至少包含上述特定电极和上述细丝的界面附近的一部分,形成界面氧化物,该界面氧化物是作为上述特定电极中包含的至少一种元素的特定元素的氧化物,与上述金属氧化物层的氧化物不同。

[0039] 根据上述第一特征的可变电阻元件的制造方法,通过 2 阶段的成形工序,在金属氧化物层内形成细丝,进而,在形成的细丝和特定电极的界面形成界面氧化物,因此通过界面氧化物的存在,在界面氧化物和细丝的界面的一部分中形成细丝导通/断开的电流狭窄部,由此促进此后的转换工作的高速化和低功耗化。

[0040] 进而,本发明的可变电阻元件的制造方法在上述第一特征之外,其第二特征在于,在上述第二成形工序中,通过上述特定电极中的上述特定元素经由上述界面夺取上述金属氧化物层中的氧,从而生成上述界面氧化物。

[0041] 根据上述第二特征的可变电阻元件的制造方法,不需要在金属氧化物层和特定电极的界面另外独立形成界面氧化物,能够使可变电阻元件的制造工艺简化。

[0042] 进而,本发明的可变电阻元件的制造方法在上述第二特征之外,其第三特征在于,在上述第二成形工序中,形成上述界面氧化物,并且在上述细丝和上述界面氧化物的界面,形成抑制上述细丝的电流导通的高电阻化了的细丝断开部。

[0043] 进而,本发明的可变电阻元件的制造方法,在上述第三特征之外,其第四特征在于,在上述第二成形工序之后,通过上述第一和第二电极间施加用于使上述第一和第二电极间的电阻低电阻化的电压,从而形成贯通上述细丝断开部和上述界面氧化物的电流路径,在上述细丝和上述界面氧化物的接点附近形成缩窄上述细丝的电流路径的电流狭窄部。

[0044] 根据上述第三或第四特征的可变电阻的制造方法,在第二成形工序稍后的第一和第二电极间的电阻被设定为高电阻状态。因此,如上述第四特征那样,在第二成形工序后,

通过对第一和第二电极间施加规定的电压,从而形成贯通细丝断开部和界面氧化物的电流路径,能够将第一和第二电极间的电阻设定为低电阻状态,具体地实现使第一和第二电极间的电阻可逆地变化的转换工作。

[0045] 进而,本发明的可变电阻元件的制造方法在上述第二至第四的任何一个特征之外,其第五特征在于,在上述原形结构形成工序中,以上述特定电极包含的上述特定元素的氧化物生成自由能变得比构成上述金属氧化物层的金属元素的氧化物生成自由能小的方式,形成上述特定电极和上述金属氧化物层。

[0046] 根据上述第五特征的可变电阻元件的制造方法,因为构成特定电极的元素的氧化物生成自由能比构成金属氧化物的金属元素的氧化物生成自由能小,所以在特定电极和金属氧化物层的界面中,特定电极的特定元素从金属氧化物层夺取氧进行氧化而形成界面氧化物。此外,由于通常与金属相比其氧化物的导热率小,所以能够自动地形成比上述那样的特定电极的导热率小的具有热封闭效果的界面氧化物。

[0047] 进而,本发明的可变电阻元件的制造方法在上述第一至第五的任何一个特征之外,其第六特征在于,在上述第二成形工序中,通过对上述第一和第二电极间施加第二成形电压,从而生成上述界面氧化物。

[0048] 进而,本发明的可变电阻元件的制造方法在上述第一至第五的任何一个特征之外,其第七特征在于,在上述第二成形工序中,通过对上述特定电极与上述金属氧化物层的界面进行热处理,从而形成上述界面氧化物。

[0049] 根据上述第六或第七特征的可变电阻元件的制造方法,由于在形成可变电阻元件的原形结构之后,以电压施加或热处理等的简单的处理,能够实现第二成形工序,因此能够谋求可变电阻元件的制造工艺的简略化。

[0050] 进而,本发明的可变电阻元件的制造方法在上述第一特征之外,其第八特征在于,利用在第一成形工序时流过的电流,与上述第一成形工序并行地进行上述第二成形工序。

[0051] 根据上述第八特征的可变电阻元件的制造方法,由于第一和第二成形工序能够作为1次的成形工序进行处理,所以向金属氧化物层内的细丝的形成、和向形成的细丝与特定电极的界面的界面氧化物的形成在同时或大致同时进行,通过界面氧化物的存在,在界面氧化物和细丝的界面的一部分中形成细丝导通/断开的电流狭窄部,因此促进此后的转换工作的高速化和低功耗化。

[0052] 进而,本发明的可变电阻元件的制造方法在上述第八特征之外,其第九特征在于,在上述第一成形工序中,将流过的电流限制在1mA以下。

[0053] 根据上述第九特征的可变电阻元件的制造方法,即使是一次的成形工序,也能够有效率地生成界面氧化物,谋求复位工作时的低电流化。

[0054] 进而,本发明的可变电阻元件的制造方法在上述第八或第九特征之外,其第十特征在于,在上述第二成形工序中,通过上述特定电极中的上述特定元素经由上述界面夺取上述金属氧化物层中的氧,从而生成上述界面氧化物。

[0055] 根据上述第十特征的可变电阻元件的制造方法,不需要在金属氧化物层和特定电极的界面另外独立形成界面氧化物,能够使可变电阻元件的制造工艺简化。

[0056] 进而,本发明的可变电阻元件的制造方法在上述第十特征之外,其第十一特征在于,在上述第二成形工序中,在上述细丝和上述界面氧化物的接点附近,通过上述界面氧化

物生成缩窄上述细丝的电流路径的电流狭窄部。

[0057] 进而,本发明的可变电阻元件的制造方法,在上述第十特征之外,其第十二特征在于,在上述第二成形工序之后,通过在上述第一和第二电极间施加用于使上述第一和第二电极间的电阻高电阻化的电压,从而在上述细丝和上述界面氧化物的界面,形成抑制上述细丝的电流导通的高电阻化了的细丝断开部。

[0058] 根据上述第十一或第十二特征的可变电阻元件的制造方法,在第二成形工序稍后的第一和第二电极间的电阻被设定为低电阻状态。因此,如上述第十二特征那样,在第二成形工序后,通过对第一和第二电极间施加规定的电压,从而在细丝和界面氧化物的界面形成抑制细丝的电流导通的高电阻化了的细丝断开部,能够将第一和第二电极间的电阻设定为高电阻状态,具体地实现使第一和第二电极间的电阻可逆地变化的转换工作。

[0059] 进而,本发明的可变电阻元件的制造方法在上述第十至第十二的任何一个的特征之外,其第十三特征在于,在上述原形结构形成工序中,以上述特定电极包含的上述特定元素的氧化物生成自由能变得比构成上述金属氧化物层的金属元素的氧化物生成自由能小的方式,形成上述特定电极和上述金属氧化物层。

[0060] 根据上述第十三特征的可变电阻元件的制造方法,因为构成特定电极的元素的氧化物生成自由能比构成金属氧化物的金属元素的氧化物生成自由能小,所以在特定电极和金属氧化物层的界面中,特定电极的特定元素从金属氧化物层夺取氧进行氧化而形成界面氧化物。此外,由于通常与金属相比其氧化物的导热率小,所以能够自动地形成比上述那样的特定电极的导热率小的具有热封闭效果的界面氧化物。

[0061] 本发明的非易失性半导体存储装置,其特征在于,具备:存储器单元,其具有上述任何一种特征的可变电阻元件;信息改写单元,对上述可变电阻元件的两端施加电力,使电阻变化,进行信息的写入和擦除;以及信息读出单元,对上述可变电阻元件的两端施加读出电压,根据流过上述可变电阻元件的电流感测电阻状态,读出存储的信息。

[0062] 根据上述特征的非易失性半导体存储装置,能够以低成本提供如下非易失性半导体存储装置,即存储器单元间的电阻不均少,读出工作余裕大,并且能够低功耗且高速地执行存储器单元的存储状态的改写。

[0063] 根据本发明的可变电阻元件,通过选择金属氧化物层的材质和特定电极的材质的组合,与使用铂电极等的贵金属电极的情况相比能够节约高价的材料,能够降低使第一和第二电极间的电阻高电阻化或低电阻化的转换工作时的功耗,并且能够使转换工作速度提高。由此,在向实用的非易失性半导体存储装置等应用本发明的可变电阻元件时,能够实现转换工作的低功耗化和高速化。进而由于可变电阻元件间的电阻的不均被抑制,所以读出工作的余裕也提高。

#### 附图说明

[0064] 图1是示意地表示本发明的可变电阻元件的第一和第二成形处理前的原形结构的剖面图。

[0065] 图2是示意地表示本发明的可变电阻元件的第一和第二成形处理后的元件结构的剖面图。

[0066] 图3是示意地表示本发明的可变电阻元件的制造方法的一个实施方式中的第一

和第二成形处理工序和转换工作中的元件结构的变化的工序剖面图。

[0067] 图 4 是示意地表示本发明的可变电阻元件的制造方法的另一个实施方式中的第一和第二成形处理工序和转换工作中的元件结构的变化的工序剖面图。

[0068] 图 5 是示意地表示在特定电极中使用由与构成金属氧化物层的金属元素的氧化物生成自由能相比氧化物生成自由能大的元素构成的材料的现有的可变电阻元件的第一和第二成形处理工序和转换工作中的元件结构的变化的工序剖面图。

[0069] 图 6 是通过元件结构的变化示意地表示本发明的可变电阻元件的制造方法的一个实施方式中的原型结构形成工序的处理顺序的工序剖面图。

[0070] 图 7 是示意地表示对于本发明的可变电阻元件进行第一和第二成形处理和转换工作以及电气特性测定的实验装置的结构例的图。

[0071] 图 8 是表示本发明的可变电阻元件的一个实施方式（实施例 1）的剖面结构的剖面 TEM 照片。

[0072] 图 9 是表示对本发明的可变电阻元件的一个实施方式（实施例 1）施加正负两极性的设定用和复位用电压脉冲使其转换工作时的在低电阻状态和高电阻状态下的电阻的转换特性图。

[0073] 图 10 是本发明的可变电阻元件的一个实施方式（实施例 2）的电流电压特性图。

[0074] 图 11 是表示对本发明的可变电阻元件的一个实施方式（实施例 2）施加正负两极性的设定用和复位用电压脉冲使其转换工作时的在低电阻状态和高电阻状态下的电阻的转换特性图。

[0075] 图 12 是本发明的可变电阻元件的一个实施方式中的 2 种样品（实施例 3）和一种比较样品（比较例）的转换工作时的电流电压特性图。

[0076] 图 13 是本发明的可变电阻元件的一个实施方式（实施例 4）的转换工作时的电流电压特性图。

[0077] 图 14 是表示对本发明的可变电阻元件的一个实施方式（实施例 4）施加正负两极性的设定用和复位用电压脉冲使其转换工作时的在低电阻状态和高电阻状态下的电阻（电流值换算）的转换特性图。

[0078] 图 15 是本发明的可变电阻元件的一个实施方式（实施例 5）的转换工作时的电流电压特性图。

[0079] 图 16 是表示对本发明的可变电阻元件的一个实施方式（实施例 5）施加正负两极性的设定用和复位用电压脉冲使其转换工作时的在低电阻状态和高电阻状态下的电阻（电流值换算）的转换特性图。

[0080] 图 17 是本发明的可变电阻元件的一个实施方式（实施例 6）的转换工作时的电流电压特性图。

[0081] 图 18 是本发明的可变电阻元件的一个实施方式（实施例 7）的转换工作时的电流电压特性图。

[0082] 图 19 是本发明的可变电阻元件的一个实施方式（实施例 8）的转换工作时的电流电压特性图。

[0083] 图 20 是本发明的可变电阻元件的一个实施方式（实施例 9）的转换工作时的电流电压特性图。

[0084] 图 21 是示意地表示本发明的可变电阻元件的制造方法的一个实施方式（实施例 10）中的第一和第二成形处理工序和转换工作中的元件结构的变化了的工序剖面图。

[0085] 图 22 是表示本发明的可变电阻元件的一个实施方式（实施例 10）的各样品的成形时电流限制值和复位电流的关系的图。

[0086] 图 23 是本发明的可变电阻元件的一个实施方式（实施例 10）的各样品的转换特性图。

[0087] 图 24 是表示各种金属氧化物的吉布斯自由能的埃林汉姆图。

[0088] 图 25 是表示本发明的非易失性半导体存储装置的一个实施方式中的概略的电路构成例的框图。

[0089] 图 26 是示意地表示本发明的非易失性半导体存储装置的一个实施方式中的交叉点型的存储器单元阵列的一个结构例的电路图。

[0090] 附图标记说明

[0091] 10 金属氧化物层

[0092] 11 第一电极（特定电极）

[0093] 12 第二电极

[0094] 13 细丝

[0095] 14 细丝断开部

[0096] 15 界面氧化物

[0097] 16 电流狭窄部

[0098] 17Si 基板

[0099] 18 热氧化膜

[0100] 19Ti 层（粘接层）

[0101] 20 光抗蚀剂

[0102] 21 光抗蚀剂

[0103] 22Pt 层（保护层）

[0104] 30 电压脉冲发生器

[0105] 31 直流电压源

[0106] 32 直流电流计

[0107] 33 开关

[0108] 40 存储器单元阵列

[0109] 41 位线译码器

[0110] 42 字线译码器

[0111] 43 控制电路

[0112] 44 电压切换电路

[0113] 45 读出电路

[0114] 46 电压产生电路

[0115] 47 地址线

[0116] 48 数据线

[0117] 49 控制信号线

- [0118] 50 存储器单元
- [0119] BL, BL1 ~ BLm 位线
- [0120] WL, WL1 ~ WLn 字线
- [0121] Vcc 电源电压
- [0122] Vss 接地电压
- [0123] Vpp 写入用电压
- [0124] Vee 擦除用电压
- [0125] Vrd 读出电压

### 具体实施方式

[0126] 以下,基于附图对本发明的可变电阻元件及其制造方法,和非易失性半导体存储装置(以下,适宜地略称为“本发明元件”、“本发明方法”、以及“本发明装置”。)的实施方式进行说明。

#### [0127] 第一实施方式

[0128] 在本发明的第一实施方式中,基于图1~图24对本发明元件和本发明方法进行说明。再有,成为本发明的对象的可变电阻元件如图1所示,作为元件结构具有在第一电极11和第二电极12间具备金属氧化物层10的原形结构,是对应于向第一和第二电极11、12的电应力的施加,第一和第二电极11、12间的电阻可逆地变化的可变电阻元件。此外,在该可变电阻元件中,设想通过后述的“成形”处理,在金属氧化物层10中形成作为在第一和第二电极11、12间流过的电流的电流密度局部地变高的电流路径的细丝13,通过后述的转换工作,如图2所示那样的细丝13的一部分或整体导通/断开,从而第一和第二电极11、12间的电阻进行变化。因此,本发明元件的上述原形结构意味着是“成形”处理前的元件结构。

[0129] 在以下的说明中,将使第一和第二电极间的电阻可逆地变化的工作、也就是说使可变电阻元件从高电阻状态过渡到低电阻状态的低电阻化和使可变电阻元件从低电阻状态过渡到高电阻状态的高电阻化的各工作称为转换工作。此外,为了说明的方便,将上述低电阻化工作称为“设定”或“设定工作”,将上述高电阻化工作称为“复位”或“复位工作”。

[0130] 进而,对于成为本发明的对象的可变电阻元件的“成形”处理,通常是进行转换工作之前需要的前处理,意味着在金属氧化物层10内形成在转换工作中需要的细丝13(参照图2)的处理。可是,在本发明方法中,将形成电流容易流动的细丝13的处理称为第一成形处理(或工序),将使形成的细丝13的一部分的电流路径狭窄化使电流难以流动的相反的处理称为第二成形处理(或工序),对该2个成形处理进行区别。因此,在仅称为“成形”处理的情况下,意味着一般意义下的细丝形成处理。此外,在图2中,相对于1个可变电阻元件表示有1根单纯形状的细丝,但这只是为了使说明容易。细丝是电流密度局部地变高的导电通路,可以设想采用在1元件中存在多个,或1个细丝分支为多个细丝的复杂的结构等。

[0131] 在成为本发明的对象的可变电阻元件的金属氧化物层中可观察到的通过电压脉冲的施加而电阻状态变化的转换现象的机理至今为止不清楚的部分还有很多。在以成形处理预先形成的金属氧化物中的细丝中,可以考虑如下转换模式,即通过电压脉冲施加导致在其整体或一部分中由于氧的移动而细丝导通/断开,从而电阻进行变化。该转换模式是通过设定用电压脉冲的施加而氧移动,从而产生相对于金属氧化物的金属和氧的定比组成

的氧过剩或氧欠缺而低电阻化,通过复位用电压脉冲的施加而可变电阻元件被加热,从而氧过剩或氧欠缺恢复而高电阻化。特别是,认为复位时焦耳热发挥较大的作用。

[0132] 所以,本发明者们考虑,第一,在复位时有效率地加热可变电阻元件,第二,尽量使承担细丝的电阻变化的区域变小从而缩短电阻变化所需要的氧的移动距离,通过以上 2 个途径能够实现低功率的高速的转换工作。

[0133] 通过电应力(例如,电压脉冲)的施加,由在细丝中流过的电流产生的焦耳热按照周围的物质的比热和导热率而蓄热和传播,决定可变电阻元件的温度。这时,在金属氧化物层产生的焦耳热的一部分向第一和第二电极扩散。因此,本发明者们发现,通过在第一和第二电极的至少一方的电极(相当于特定电极)和金属氧化物层的界面,自调整地形成导热率低的氧化物薄膜(相当于界面氧化物),从而作为热扩散防止膜进行工作,结果能够在低功率的复位工作。进而,已经清楚地知道,通过在细丝与电极相接的附近有选择地具备界面氧化物来限定电阻变化部,从而能够增大低功率化、高速化的效果。

[0134] 首先,关于在复位时有效率地对可变电阻元件进行加热的第一途径进行说明。在该第一途径中,承担电阻变化的处所,如果假设是电极和金属氧化物的界面附近的话,则在界面附近配置导热率低的材料即可。图 2 中示意地表示在第一电极 11(在本实施方式中,相当于特定电极)和金属氧化物层 10 之间具备界面氧化物 15 的基本结构。在图 2 中,表示有在界面氧化物 15 的形成时(第二成形处理时),在细丝 13 和界面氧化物 15 的界面形成有细丝断开部 14 的状态,即细丝 13 断开而高电阻化的状态。再有,如后述那样,通过设定用电压脉冲的施加,当形成贯通界面氧化物 15 和细丝断开部 14 的一部分的细丝 13 的电流狭窄部 16(参照图 3)时,细丝 13 导通,本发明元件低电阻化。

[0135] 界面氧化物 15 能够通过特定电极 11 的材料和金属氧化物层 10 的氧的交换而形成。通过特定电极 11 和金属氧化物 10 间的氧的交换来形成界面氧化物 15,从而能够使本发明元件的制造工艺简略化。具体地,如果使构成特定电极 11 的元素的氧化物生成自由能比构成金属氧化物层 10 的金属元素的氧化物生成自由能小的话,则特定电极 11 通过加热处理等被氧化,形成界面氧化物 15。通常,由于与金属相比其金属氧化物的导热率小,成为上述那样的具有热封闭效果的热扩散防止膜。进而,如后述那样,在对通过第一和第二成形处理后的设定工作形成的金属氧化物层 10 的细丝断开部 14 和界面氧化物 15 进行贯通的电流狭窄部 16 中,作为主要承担细丝 13 的电阻变化的部分,即,细丝 13 的断开/导通进行变化的处所是在界面氧化物 15 侧的细丝断开部 14 中形成,因此也利用从金属氧化物层 10 向界面氧化物 15 的氧移动是容易的情况,能够使复位工作高速化。

[0136] 接着,对缩短电阻变化所需要的氧的移动距离的第二途径进行说明。当考虑复位工作是通过氧的移动而对细丝 13 的一部分或整体进行断开并切断该电流路径从而高电阻化的工作时,可以认为通过使细丝 13 变细,能够缩短氧的需要移动距离,从而能够实现高速化。同时,由于考虑决定低电阻状态的电阻值的是细丝 13 的电阻值,可以认为通过使细丝 13 变细,能够提高低电阻状态的电阻值,能够降低复位工作时的消耗电流。

[0137] 可是,通常细丝 13 通过成形处理而形成,由于利用击穿(breakdown)现象,所以原理上难以控制粗细,低电阻状态的电阻值可能成为数  $10\ \Omega$  那样的非常低的低电阻值,引起复位电流(复位工作时的流过可变电阻元件的电力)的增大。因此,本发明者们考虑,使用界面氧化物 15 在之后使通过第一成形处理形成的细丝 13 变细来减少复位电流,同时使转

换工作进一步低电流化、高速化的方法。在本发明的方法中,采用良好地利用特定电极 11 的材料和金属氧化物层 10 之间的氧的交换而使细丝 13 变细的方法。

[0138] 以下,针对本发明方法的第一和第二成形处理(分别相当于第一和第二成形工序),参照图 3 和图 4 详细地进行说明。

[0139] 在图 3 中,示意地表示从本发明元件的原形结构起经过第一和第二成形处理,反复进行设定工作和复位工作,对电阻状态可逆地进行转换的过程。首先,对于金属氧化物层 10 被第一电极 11 和第二电极 12 夹持的原形结构(图 3(a)),为了第一成形处理而对第一和第二电极 11、12 间施加电压(第一成形电压),形成成为第一和第二电极 11、12 间的电流路径(在第一和第二电极 11、12 间流过的电流的电流密度局部地变高的部分)的细丝 13(图 3(b))。该细丝 13 的粗细的控制如上所述通常比较困难,有低电阻状态的电阻值变低的倾向。接着,为了第二成形处理在第一和第二电极 11、12 间施加电压(第二成形电压),形成用于使在第一成形处理中形成的粗的细丝 13 部分地狭窄的界面氧化物 15(图 3(c))。如图 3(c) 所示,在第二成形处理中,通过第二成形电压的施加而产生焦耳热,如果假设构成第一电极(特定电极)11 的材料的元素(特定元素)的氧化物生成自由能,比构成金属氧化物层 10 的氧以外的元素的氧化物生成自由能小的话,氧从金属氧化物层 10 向第一电极 11 供给,形成包括构成第一电极 11 的特定元素的界面氧化物 15。此外,可以考虑在细丝 13 和界面氧化物 15 的界面附近也通过来自周围的金属氧化物 10 的氧的移动而形成细丝断开部 14。由于第一成形处理稍后的细丝 13 的电阻率显著地低于金属氧化物层 10,所以与周围的金属氧化物层 10 相比,可以认为氧的组成较大地不同。因此,在从金属氧化物 10 侧供给氧而生成的界面氧化物 15 中,在细丝 13 和第一电极 11 相接的附近,一边生成膜厚和组成等的不均匀一边形成。通过该不均匀,在界面氧化物 15 中非常部分地生成电耐压弱的处所。因此,在接下来的设定工作时,如图 3(d) 所示,由于在界面氧化物 15 较弱的部分形成电流路径 16(相当于电流狭窄部),所以能够使该电流路径 16 比细丝 13 更细。虽然细丝 13 依然存在,但第一和第二电极间的电阻值被贯通界面氧化物 15 和细丝断开部 14 的细丝(电流路径)的电流狭窄部 16 的电阻值支配。作为结果,能够使设定工作后的低电阻状态的电阻值变高,能够降低接下来的复位工作时的复位电流。此外,由于贯通界面氧化物 15 的电流狭窄部 16 较细,所以复位工作所需要的氧的移动距离变短,能够实现复位工作的高速化。进而,可以认为从金属氧化物层 10 向在界面氧化物 15 形成的细电流狭窄部 16 的氧移动容易,通过在界面氧化物 15 形成电流狭窄部 16,可以想象能够谋求复位工作的高速化。进而,由于通常氧化物的导热率比构成氧化物的元素单体的导热率小,所以通过界面氧化物 15 的生成,在电流狭窄部 16 附近的热封闭效果提高,氧的移动被促进,能够期待复位工作的进一步高速化。

[0140] 代替如图 3 所示那样在第一和第二电极 11、12 间施加第二成形电压以电方式来进行,如图 4 所示那样通过热处理来进行形成界面氧化物 15 的第二成形处理也可。如图 4(a) 和 (b) 所示那样,利用第一成形电压的施加的第一成形处理,与图 3(a) 和 (b) 所示的第一成形处理相同。在第一成形处理后,作为第二成形处理代替对第一和第二电极 11、12 间施加第二成形电压,通过热处理来进行(图 4(c))。在该情况下,与图 3(c) 所示的情况不同,不仅是在细丝 13 和第一电极 11 的界面附近,在第一电极 11 和金属氧化物层 10 的界面整体形成界面氧化物 15。可是,如上所述,第一成形处理稍后的细丝 13 的电阻率显著地低于



金属氧化物层 10, 因此与周围的金属氧化物层 10 相比, 可以认为氧的组成较大地不同, 因此界面氧化物 15 在细丝 13 与第一电极 11 相接的附近, 不均匀地形成。因此, 在接下来的设定工作时, 如图 4(d) 所示, 由于在界面氧化物 15 较弱的部分形成电流路径 16 (相当于电流狭窄部), 所以能够使该电流路径 16 比细丝 13 更细。以下, 因为与图 3 所示的情况相同, 所以省略重复的说明。

[0141] 在形成图 3(a) 或图 4(a) 所示的金属氧化物层 10 被第一电极 (特定电极) 11 和第二电极 12 夹持的原形结构时 (相当于原形结构形成工序), 以特定电极 11 中包含的元素 (相当于特定元素) 的氧化物生成自由能变得比构成金属氧化物层 10 的金属元素的氧化物生成自由能小的方式, 形成第一电极 (特定电极) 11 和金属氧化物层 10。假设在对第一电极 (特定电极) 使用由与构成金属氧化物层的金属元素的氧化物生成自由能相比氧化物生成自由能大的元素构成的材料 (例如, 在现有的可变电阻元件中作为上部电极通常使用的白金 (Pt) 等) 的情况下, 难以形成图 3(c) 和图 4(c) 表示的利用电压施加和热处理的界面氧化物 15。结果, 对图 5(a) 所示的原形结构进行利用第一成形电压的施加的第一成形处理 (图 5(b)), 之后, 即使进行利用电压施加和热处理的第二成形处理, 如图 5(c) 所示, 与第一成形处理后同样地, 变成形成了粗的细丝 13 的低电阻状态。因此, 即使对第一和第二电极 11、12 间施加电压, 也在没有形成界面氧化物 15 的状态下, 即在粗的细丝 13 的状态下进行利用细丝 13 的断开 / 导通的转换工作, 所以低电阻状态的电阻值低, 复位电流大, 并且复位速度也变慢。

[0142] 再有, 在上述中, 对明确地区分第一成形和第二成形而进行的情况进行了说明, 但也能在第一成形中并行进行第二成形。在第一成形时, 当然, 伴随击穿而电流流动, 作为结果产生发热。通过该发热, 由于第一电极 (特定电极) 从金属氧化物层 10 夺取氧而能够形成界面氧化物 15。但是, 在该情况下, 由于作为第一成形的本来的作用的通过击穿形成细丝的过程、和第二成形的通过界面氧化物使电流狭窄的过程彼此竞争, 所以认为流动的控制等也重要。

[0143] 接着, 针对本发明方法的在第一和第二成形处理前, 形成图 3(a) 或图 4(a) 所示的金属氧化物层 10 被第一电极 (特定电极) 11 和第二电极 12 夹持的原形结构的原形结构形成工序, 参照图 6 进行详细地说明。首先, 如图 6(a) 所示, 在带有热氧化膜 18 的 Si 基板 17 上, 通过 RF 磁控溅射法, 依次堆积 Ti 层 19、作为下部电极的 Pt 层 12 (相当于第二电极)、金属氧化物层 10, 形成 Ti/Pt/ 金属氧化物层的层叠结构。这里, Ti 层 19 发挥使作为下部电极的 Pt 层 12 的向基板 17 的粘接性提高的粘接材料的作用, 对于 Ti 标靶, 在 RF 输出 200W、压力 0.5Pa 的 Ar100% 气体中, 将基板温度作为室温的条件下进行成膜。接着, 作为下部电极的 Pt 层 12 在 RF 输出 100W、压力 0.3Pa 的 Ar100% 气体中, 在将基板温度作为室温的条件下进行成膜。

[0144] 另一方面, 在金属氧化物层 10 的成膜中, 在 RF 输出 200W、气压 0.5Pa 的 Ar 气氛中, 将基板温度作为室温实施堆积处理。再有, 金属氧化物 10 的组成能够同适宜地添加 O<sub>2</sub> 气体来进行控制。

[0145] 金属氧化物 10 的膜厚例如是 50nm。金属氧化物层 10 的膜厚根据以下所示的电路工作上的要求, 设定为 2 ~ 100nm, 更优选设定在 5 ~ 50nm 的范围中。也就是说, 可变电阻元件的电阻状态, 由于需要通过在通常的半导体装置中构成的驱动电路施加设定用电压脉

冲和复位用电压脉冲进行转换工作,所以在成形处理后的夹着金属氧化物层 10 的第一和第二电极 11、12 间的电阻中,自然存在恰当的范围,在能够实现这样的恰当范围内的电阻值的金属氧化物层 10 的膜厚中,也自然存在适当的范围。作为具体的金属氧化物层 10 的膜厚,考虑周围电路的驱动电压与设定用电压脉冲和复位用电压脉冲的电压振幅相比成为低电压的情况,成为上述的 2 ~ 100nm 的范围。进而,按照电子元件设计上的理由,更优选是 5 ~ 50nm。

[0146] 接着,如图 6(b) 所示,通过利用了 i 线缩小投影型曝光装置的光刻和 Ar 离子铣削进行元件分离。Ar 离子铣削在施加电压 300V 进行。再有,作为本发明方法中使用的元件分离法,另外能够利用电子束光刻、接触掩膜对准器等的方法。然后,除去残留的光抗蚀剂 20,使金属氧化物层 10 露出,如图 6(c) 所示,实施其它的光抗蚀剂 21,通过 RF 磁控溅射法,依次堆积作为上部电极 11 的金属层和作为保护层的 Pt 层 22。这里,在作为上部电极 11 的金属层的成膜中,以 RF 磁控溅射法,在 Ar 气氛中,将基板温度作为室温,实施堆积处理。作为上部电极 11 的金属层的厚度例如是 50nm。进而,作为氧化防止用的保护层的 Pt 层 22 的成膜,与下部电极 12 的 Pt 层的成膜同样地进行即可。之后,如图 6(d) 所示,除去残留的光抗蚀剂 21,使作为下部电极 12 的 Pt 层露出。再有,图 6(d) 所示的本发明元件的原形结构的剖面形状,是为了元件制作的简便性、以及以下说明的实验的简便性的形状,预先说明与在应用于实用的非易失性半导体存储装置的情况下的剖面形状并不一定相同。再有,作为本发明方法中使用的成膜法,能够利用激光烧蚀、化学气相沉积 (CVD)、使金属(表面)氧化等周知的方法。此外,各膜厚的测定使用 KLA-Tencor 公司的触针式阶梯差计。

[0147] 在图 7 中表示用于对图 6(d) 所示的原形结构的本发明元件,实验地实施第一和第二成形处理,进行设定和复位工作,并且测定各处理后的本发明元件的电气特性的实验装置的结构。如图 7 所示,实验装置构成为具备:电压脉冲发生器 30、直流电压源 31、直流电流计 32、以及开关 33。

[0148] 电压脉冲发生器 30 在第一和第二成形处理时分别产生第一和第二成形电压,在设定和复位工作时分别以规定的电压振幅和脉冲宽度(施加时间)产生设定用电压脉冲和复位用电压脉冲。直流电压源 31 和直流电流计 32 在测定第一和第二电极 11、12 间的电流电压 (IV) 特性和电阻(电压脉冲响应)时使用。开关 33 是用于对将在电压脉冲发生器 30 产生的电压脉冲对第一和第二电极 11、12 间进行施加的电压施加电路、和测定电压施加工作后的第一和第二电极 11、12 间的电流电压特性的测定电路进行切换的开关。在图 6 所示的原型结构形成工序中形成的第一电极(上部电极)11 和露出的第二电极(下部电极)12 的表面,分别使探针装置的钨探针直接接触,构成上述电压施加电路和测定电路,对 IV 特性和电压脉冲响应(转换特性)进行测定。再有,作为 IV 特性的测定装置(直流电压源 31、直流电流计 32)使用安捷伦科技公司的半导体参数分析仪 4156C,作为电压脉冲发生器 30 使用安捷伦科技公司的 33250A,以适合的开关 33 进行切换来使用。

[0149] 以下,关于通过上述的本发明方法制作的本发明方法的实施例,与其电气特性一起进行说明。

[0150] [实施例 1]

[0151] 以上述形态,在带有热氧化膜的硅基板,从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Ta(第一电极)/Pt,试做了本发明元件的原形结构。此外,以第二

电极为基准对第一电极施加 +9.9V 的第一成形电压进行第一成形处理,以 200°C 的热处理进行用于生成界面氧化物的第二成形处理。在图 8 表示剖面 TEM 照片,该 TEM 照片表示第二成形处理后的本发明元件的剖面结构。可知在 Ta 电极(第一电极)和钴氧化物(金属氧化物层)的界面生成有厚度 5nm 左右的界面氧化物(钽氧化物)。在图 9 表示该本发明元件的电压脉冲响应(转换特性)。通过正负 1.5V100ns 的设定用和复位用的电压脉冲施加,电阻值可逆地变化,可知能够实现高速转换。

[0152] [实施例 2]

[0153] 以上述形态,在带有热氧化膜的硅基板,从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Ta(第一电极)/Pt,试做了本发明元件的原形结构。在图 10 表示在该本发明元件的第一和第二电极间施加了电压时的 IV 特性。如在图 10 中以箭头表示的那样,以 A、B、C、D 的顺序施加电压。A 表示的电压施加是第一成形处理,由于 +10V 的电压施加而金属氧化物层击穿,形成细丝,成为假的低电阻状态。B 表示的电压施加是第二成形处理,对应于低电阻状态的细丝的电阻值而流过大电流,通过焦耳热在细丝和 Ta 电极(第一电极)相接的界面附近,Ta 电极和钴氧化物中的细丝端被氧化,细丝断开成为高电阻状态。这时,可以认为界面的 Ta 氧化物如图 3(c) 所示那样不均匀地形成。C 表示的电压施加相当于设定工作,当增大电压振幅时,断开的细丝再次成为导通状态。在该情况下,仅有界面的 Ta 氧化物的极少一部分的弱的处所成为导通状态,电阻值不变成 A 表示的第一成形后那样的低电阻状态。由此,D 表示的电压施加的复位工作时的电流被抑制在 100  $\mu$  A 左右。在图 11 表示该本发明元件的电压脉冲响应(转换特性)。通过正负 1.0V40ns 的设定用和复位用的电压脉冲施加,电阻值可逆地变化,可知能够实现高速转换。在这里,成形电压成为 10V,但通过使金属氧化物层的膜厚变薄,也可以作为数 V 以下。

[0154] [实施例 3]

[0155] 以上述形态,准备 2 种本发明元件和 1 种比较用的可变电阻元件,针对各个可变电阻元件进行了与实施例 1 相同的转换工作实验,其中,该 2 种本发明元件是在带有热氧化膜的硅基板,从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Ta(第一电极)/Pt 的本发明的第一样品(第一电极是 Ta 电极),和从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/W(第一电极)/Pt 的本发明的第二样品(第一电极是 W 电极),该 1 种比较用的可变电阻元件是在带有热氧化膜的硅基板,从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Pt(第一电极)/Pt 的比较样品(第一电极是 Pt 电极)。再有,在第一成形处理中,对第一和第二样品、比较样品,分别施加 +10V、+8.7V、+7.9V 的第一成形电压,进行第一成形处理,分别施加 -0.79V、-0.60V、-0.47V 的第二成形电压,进行用于生成界面氧化物的第二成形处理。但是,在对比较样品的第二成形处理中,认为没有生成界面氧化物。

[0156] 图 12 在一个图中综合表示各样品的 IV 特性。根据图 12 表示的比较结果,与以向上的三角记号( $\Delta$ )表示的比较样品相比,在以圆圈( $\circ$ )表示的第一样品和以四方形( $\square$ )表示的第二样品中,可以确认进行设定和复位工作的电压均降低到一半以下,并且低电阻时的电流量分别被抑制到三十分之一、七十五分之一左右。在第一电极中使用与构成金属氧化物层的特定元素的钴(Co)相比氧化物生成自由能小的元素时,能够确认可以降低功耗。

## [0157] [实施例 4]

[0158] 以与上述实施例 1 同样的制作方法,试做了在带有热氧化膜的硅基板从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Al(第一电极)/Pt 的本发明元件的原形结构。此外,以第二电极为基准对第一电极施加 +8.3V 的第一成形电压进行第一成形处理,施加 -0.56V 的第二成形电压进行用于生成界面氧化物的第二成形处理。与实施例 1 的相异点是第一电极不是 Ta 而是 Al。在图 13 和图 14 分别表示该本发明元件的转换工作时的 IV 特性、和电压脉冲响应(转换特性)。再有,图 14 的转换特性的纵轴表示对第一和第二电极间施加了 +0.2V 时的电流值(绝对值)。如图 13 和图 14 所示,能够确认数 100  $\mu$ A 的低消耗电流、和正负 1.5V100ns 的设定用和复位用的电压脉冲施加导致的高速转换工作。

## [0159] [实施例 5]

[0160] 以与上述实施例 1 同样的制作方法,试做了在带有热氧化膜的硅基板从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Cr(第一电极)/Pt 的本发明元件的原形结构。此外,以第二电极为基准对第一电极施加 +8.0V 的第一成形电压进行第一成形处理,施加 -0.97V 的第二成形电压进行用于生成界面氧化物的第二成形处理。与实施例 1 的相异点是第一电极不是 Ta 而是 Cr。在图 15 和图 16 分别表示该本发明元件的转换工作时的 IV 特性、和电压脉冲响应(转换特性)。再有,图 16 的转换特性的纵轴表示对第一和第二电极间施加了 +0.2V 时的电流值(绝对值)。如图 15 和图 16 所示,能够确认数 100  $\mu$ A 的低消耗电流、和正负 3.0V50ns 的设定用和复位用的电压脉冲施加导致的高速转换工作。

## [0161] [实施例 6]

[0162] 以与上述实施例 1 同样的制作方法,试做了在带有热氧化膜的硅基板从下起依次成膜 Ti/Pt(第二电极)/镍氧化物(金属氧化物层)/Al(第一电极)/Pt 的本发明元件的原形结构。此外,以第二电极为基准对第一电极施加 +13.2V 的第一成形电压进行第一成形处理,施加 -0.91V 的第二成形电压进行用于生成界面氧化物的第二成形处理。与实施例 1 的相异点是金属氧化物层不是钴氧化物而是镍氧化物,第一电极不是 Ta 而是 Al。在图 17 表示该本发明元件的转换工作时的 IV 特性。如图 17 所示,能够确认在 1mA 以下的低消耗电流的转换工作。

## [0163] [实施例 7]

[0164] 以与上述实施例 1 同样的制作方法,试做了在带有热氧化膜的硅基板从下起依次成膜 Ti/Pt(第二电极)/镍氧化物(金属氧化物层)/Cr(第一电极)/Pt 的本发明元件的原形结构。此外,以第二电极为基准对第一电极施加 +10.95V 的第一成形电压进行第一成形处理,施加 -0.75V 的第二成形电压进行用于生成界面氧化物的第二成形处理。与实施例 1 的相异点是金属氧化物层不是钴氧化物而是镍氧化物,第一电极不是 Ta 而是 Cr。在图 18 表示该本发明元件的转换工作时的 IV 特性。如图 18 所示,能够确认在 1mA 以下的低消耗电流的转换工作。

## [0165] [实施例 8]

[0166] 以与上述实施例 1 同样的制作方法,试做了在带有热氧化膜的硅基板从下起依次成膜 Ti/Pt(第二电极)/镍氧化物(金属氧化物层)/Ta(第一电极)/Pt 的本发明元件的原形结构。此外,以第二电极为基准对第一电极施加 +6.2V 的第一成形电压进行第一成形处理,施加 -0.87V 的第二成形电压进行用于生成界面氧化物的第二成形处理。与实施例 1

的相异点是金属氧化物层不是钴氧化物而是镍氧化物。在图 19 表示该本发明元件的转换工作时的 IV 特性。如图 19 所示,能够确认在 1mA 以下的低消耗电流的转换工作。

[0167] [实施例 9]

[0168] 以与上述实施例 1 同样的制作方法,试做了在带有热氧化膜的硅基板从下起依次成膜 Ti/Ta(第二电极)/钴氧化物(金属氧化物层)/Ta(第一电极)/Pt 的本发明元件的原形结构。此外,以第二电极为基准对第一电极施加 +3.6V 的第一成形电压进行第一成形处理,施加 -0.77V 的第二成形电压进行用于生成界面氧化物的第二成形处理。与实施例 1 的相异点是第一电极和第二电极双方均是 Ta 电极。在图 20 表示该本发明元件的转换工作时的 IV 特性。如图 20 所示,即使在金属氧化物层(钴氧化物)的两侧具备氧化物生成自由能小的材料(Ta)的情况下,也能够确认在 1mA 以下的低消耗电流的转换工作。

[0169] [实施例 10]

[0170] 以与上述的实施例 1 同样的制作方法,准备 5 种本发明元件的样品,针对各个可变电阻元件,调查了在第一成形处理时是否也能够同时进行第二成形处理,其中,该 5 种本发明元件的样品是在带有热氧化膜的硅基板,从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Ta(第一电极)/Pt 的本发明元件的第一样品(第一电极是 Ta 电极),从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Al(第一电极)/Pt 的本发明元件的第二样品(第一电极是 Al 电极),从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Cr(第一电极)/Pt 的本发明元件的第三样品(第一电极是 Cr 电极),以及,从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/W(第一电极)的本发明元件的第四样品(第一电极是 W 电极),从下起依次成膜 Ti/Pt(第二电极)/钴氧化物(金属氧化物层)/Ti(第一电极)的本发明元件的第五样品(第一电极是 Ti 电极)。

[0171] 如上所述,当要利用第一成形处理时的电流进行第二成形处理时,预想细丝的形成过程和界面氧化物形成导致的电流狭窄过程的竞争,因此限制成形时的电流,调查该限制值和复位电流的关系。此外,针对上述 5 个样品,将成形时的电流限制为规定值,在同时进行第一成形处理和第二成形处理之后,确认到复位工作和设定工作,确认了正常进行转换工作。

[0172] 可是,在同时进行第一成形处理和第二成形处理的情况下,与依次进行第一成形处理和第二成形处理的情况不同,成形处理后的电阻状态成为低电阻状态。由于细丝的形成过程和界面氧化物形成导致的电流狭窄过程的竞争,抑制第二成形处理的进行,在细丝和特定电极的界面,界面氧化物不完全地形成,因此细丝断开部也不完全地形成,结果,可以认为变成与形成了贯通在依次进行第一成形处理和第二成形处理的情况下形成的界面氧化物和细丝断开部的电流狭窄部的状态等价或近似的状态。也就是说,在同时进行第一成形处理和第二成形处理后的状态,可以认为是接近于图 3(d) 所示的状态。因此,通过由成形处理后的复位工作产生的焦耳热,与第二成形处理同样的现象进一步进行,在细丝和特定电极的界面形成界面氧化物,在界面氧化物和细丝的界面形成细丝断开部,可以认为成为与电流狭窄部消失后的图 3(c) 表示的状态接近的状态。将其以图表示的话,可以认为是如图 21 所示那样的元件剖面结构变化后的状态。

[0173] 在图 22(a) ~ (e) 中,表示上述 5 个样品各自的限制值和复位电流的关系。在全部 5 个样品中,当减小限制电流值时,复位电流变小,但是在限制值为 1mA 左右以下的区域

中,分为行动不同的两组。在第一电极为 Ta、Al、Cr 的情况(图 22(a)~(c):第一~第三样品)下,即使在电流限制值为 1mA 以下的区域中,伴随着限制值的减少,复位电流也减少。可是,在第一电极为 W、Ti(图 22(d)、(e):第四、第五样品)的情况下,在电流限制值为 1mA 以下的区域中,可以观察到复位电流难以减少的倾向。在限制电流值为 1mA 以上的区域中,复位电流伴随着限制电流减少而减少,可以认为是细丝的粗细被在某种程度上被控制的结果。该区域可以认为是细丝形成工艺占支配地位,界面氧化物的影响少的区域。在限制电流值为 1mA 以下的区域中,在复位电流的降低程度上出现差,可以认为是生成的界面氧化物的性质的差导致的结果。如果是与细丝形成进行竞争而生成的界面氧化物的话,能够容易想象其组成难以被控制。已知 W 和 Ti 的氧化物根据其组成而电阻率变得比较小,可以认为在第一成形处理中同时形成的界面氧化物,电阻率不能高到使电流路径狭窄的程度。另一方面,在 Ta、Al、Cr 的氧化物的情况下,由于不依赖组成而显示出比较高的电阻率,所以可以认为容易发挥缩窄电流路径的效果。也就是说,在第一成形处理中同时进行第二成形处理的情况下,优选在电极中使用界面氧化物不依赖于组成而表现较高的电阻率的金属。在第一成形处理后进行第二成形处理的情况下,即使是 W 电极也形成所希望的界面氧化物,降低复位电流,这正如图 12 的实施例 3 所示那样。

[0174] 图 23 是表示上述 5 个样品的本发明元件的转换特性的数据。图 23(a)~(c) 表示对于第一~第三样品的每一个,将对于样品串联插入电流限制电阻(100k $\Omega$ )进行成形时的电流限制为 150 $\mu$ A 左右,同时进行第一和第二成形处理的情况下的电压脉冲响应(转换特性)。第一样品(第一电极为 Ta 电极)如图 23(a)所示,通过 +2.7V20ns/-2.5V20ns 的复位用和设定用的电压脉冲施加,电阻值可逆地变化,能够确认高速转换工作。第二样品(第一电极为 Al 电极)如图 23(b)所示,通过 +2.5V50ns/-2.5V50ns 的复位用和设定用的电压脉冲施加,电阻值可逆地变化,能够确认高速转换工作。第三样品(第一电极为 Cr 电极)如图 23(c)所示,通过 +2.8V20ns/-2.4V100ns 的复位用和设定用的电压脉冲施加,电阻值可逆地变化,能够确认高速转换工作。此外,图 23(d)~(e) 表示对于第四~第五样品,将对于样品串联插入电流限制电阻(100k $\Omega$ )进行成形时的电流限制为 150 $\mu$ A 左右,同时进行第一和第二成形处理后的 IV 特性。第四样品(第一电极为 W 电极)如图 23(d)所示,即使将成形时的电流限制在 150 $\mu$ A 左右,复位电流(图中箭头 1 的电流)也超过 3mA,在同时进行第一成形处理和第二成形处理的情况下,虽然进行转换工作,但还有难以控制复位电流的问题。第五样品(第一电极为 Ti 电极)如图 23(e)所示,即使将成形时的电流限制在 150 $\mu$ A 左右,复位电流(图中箭头 1 的电流)少于 1mA,并不充分低,与 W 电极同样地,在同时进行第一成形处理和第二成形处理的情况下,虽然进行转换工作,但还有难以控制复位电流的问题。

[0175] 在上述实施例 1~10 中,在使用由与构成金属氧化物层的金属元素相比氧化物生成自由能小的元素构成的电极时,能够确认可以降低功耗。此外,通过适合地选择金属氧化物层和特定电极的材料的组合,不仅能够格外降低分别执行设定和复位工作所需要的电力量,转换工作速度也飞跃性地提高。因此,如果在存储器单元中使用本发明元件构成非易失性半导体存储装置的话,就能够实现高速且以低功耗进行工作的高性能的非易失性半导体存储装置。

[0176] 构成特定电极的元素(特定元素)的氧化物生成能小于金属氧化物的生成能的材

料的组合,能够基于图 24 所示的埃林汉姆图来决定。图 24 的纵轴的吉布斯自由能,与氧化物生成能等价。如果金属氧化物被决定,则只要在图 24 中将包含构成与该金属氧化物对应的曲线相比位于下方的曲线的氧化物的元素的电极作为特定电极即可。在金属氧化物使用 CoO 的情况下,从图 24 很明显,能够将 Al、Ti、Ta、Cr、W 等作为特定电极进行使用。在金属氧化物中使用 NiO 的情况也是同样。在金属氧化物为  $\text{Cu}_2\text{O}$  的情况下,在图 24 中,如 Ni、Co、Fe、W、Cr、Ta、Ti、Al 那样,能够在特定电极中使用许多元素。在将氧化物生成能小的,例如由 Ta、Ti 构成的氧化物作为金属氧化物进行使用的情况下,只能将 Al 电极作为特定电极进行使用。图 24 中表示的金属氧化物仅是一个例子,关于在这里表示之外的金属氧化物也能够以同样的判定基准选择特定电极。因此,在上述实施例 1 ~ 10 中,虽然作为金属氧化物层将过渡金属氧化物 CoO 和 NiO 作为一个例子进行了说明,但根据与选择特定电极的情况相同的判断基准,能够选择 CoO 和 NiO 以外的金属氧化物。

[0177] 第二实施方式

[0178] 接着,关于将本发明元件作为存储器单元进行使用的非易失性半导体存储装置(本发明装置)的一个结构例,使用图 25 和图 26 进行说明。

[0179] 图 25 表示本发明装置的概略的结构。如图 25 所示,本发明装置构成为,将在第一实施方式说明的本发明元件作为存储器单元,将该存储器单元在行方向和列方向分别矩阵状地配置多个来构成存储器单元阵列 40,在该存储器单元阵列 40 周围具备:位线解码器 41、字线解码器 42、电压切换电路 44、读出电路 45、电压产生电路 46、以及控制电路 43。

[0180] 存储器单元阵列 40 如图 26 所示,成为如下结构,即在列方向延伸的  $m$  根的位线(列选择线)  $\text{BL}1 \sim \text{BL}m$  和在行方向延伸的  $n$  根的字线(行选择线)  $\text{WL}1 \sim \text{WL}n$  的各交点配置了  $m \times n$  个存储器单元 50 的交叉点型的阵列结构。具体地,例如将连接同一列的存储器单元 50 的下部电极(第二电极)彼此并在列方向上延伸的各位线作为  $\text{BL}1 \sim \text{BL}m$ ,将连接同一行的存储器单元 50 的上部电极(第一电极)彼此并在行方向上延伸的各字线作为  $\text{WL}1 \sim \text{WL}n$ 。

[0181] 位线解码器 41 和字线解码器 42,作为以行单位、列单位、或存储器单元单位对存储器单元进行选择的存储器单元选择电路发挥功能,从由地址线 47 输入到控制电路 43 的地址输入所对应的存储器单元阵列 40 中,选择读出对象或改写对象的存储器单元。字线解码器 42 对输入到地址线 47 的信号所对应的存储器单元阵列 40 的字线进行选择,位线解码器 41 对输入到地址线 47 的地址信号所对应的存储器单元阵列 40 的位线进行选择。

[0182] 控制电路 43 进行存储器单元阵列 40 的改写工作(写入工作和擦除工作)和读出工作中的各控制。再有,写入工作相当于在第一实施方式中说明的设定工作(从高电阻状态向低电阻状态的转换工作),擦除工作相当于在第一实施方式说明的复位工作(从低电阻状态向高电阻状态的转换工作)。控制电路 43 基于从地址线 47 输入的地址信号、从地址线 48 输入的数据输入(写入时)、从控制信号线 19 输入的控制输入信号,对字线解码器 42、位线解码器 41、电压切换电路 44、存储器单元阵列 40 的读出、写入、以及擦除工作进行控制。在图 25 所示的例子中,控制电路 43 虽然没有图示,但具备作为通常的地址缓冲电路、数据输入输出缓冲电路、控制输入缓冲电路的功能。

[0183] 电压切换电路 44 对应于工作模式对存储器单元阵列 40 的读出、写入、擦除时所需要的字线和位线的各电压进行切换,作为对存储器单元阵列 40 供给的电压供给电路而发

挥功能。图中,  $V_{cc}$  是本发明装置的电源电压,  $V_{ss}$  是接地电压,  $V_{pp}$  是写入用电压,  $V_{ee}$  是擦除用电压,  $V_{rd}$  是读出的电压。再有, 向电压开关电路 44 的电源电压  $V_{cc}$  和接地电压  $V_{ss}$  从本发明装置的外部供给, 读出、写入、擦除用的各电压在本发明装置的内部, 例如根据电源电压  $V_{cc}$  或其它的电源电压通过电压产生电路 46 生成, 但其具体的结构因为不是本发明的主旨, 所以省略说明。

[0184] 读出电路 45 对连接于选择存储器单元的位线中流过的读出电流内的、在以位线解码器 41 选择的选择位线中流过的读出电流进行电压变换, 对 1 行的选择存储器单元内的连接于选择位线连接的读出对象的存储器单元的存储数据的状态进行判定, 将其结果向控制电路 43 传输, 向数据线 48 输出。

[0185] 接着, 对写入和擦除工作时的向存储器单元阵列的电压施加的一个例子进行说明。在本实施方式中在存储器单元 50 中使用的在第一实施方式中说明的本发明元件, 由于作为一个例子具有图 11 ~ 图 20 所示的转换特性, 所以当将下部电极作为基准向上部电极侧施加正电压脉冲时, 电阻从高电阻状态向低电阻状态转换, 相反, 当将下部电极作为基准向上部电极侧施加负电压脉冲时, 电阻从低电阻状态向高电阻状态转换。再有, 在以下的说明中, 假设在各电压脉冲的一半电压振幅的电压脉冲的施加中, 不显现转换工作的情况。

[0186] 因此, 在写入工作时, 通过分别对连接于写入对象的选择存储器单元的选择位线施加接地电压  $V_{ss}$  (0V), 对连接于选择存储器单元的选择字线施加写入用电压  $V_{pp}$ , 将选择存储器单元的下部电极 (选择位线侧) 作为基准对上部电极 (选择字线侧) 施加正的写入用电压  $V_{pp}$ , 执行写入工作。这时, 通过对不连接于选择存储器单元的非选择位线和非选择字线分别施加写入用电压  $V_{pp}$  的二分之一的电压 ( $V_{pp}/2$ ), 在分别连接于非选择字线和非选择位线的第一非选择存储器单元的两端不产生电压施加, 在分别连接于选择位线和非选择字线的第二非选择存储器单元、和分别连接于非选择位线和选择字线的第三非选择存储器单元的两端, 将下部电极作为基准向上部电极侧施加正电压 ( $V_{pp}/2$ ), 在任一个非选择存储器单元中均不发生写入工作。

[0187] 此外, 在擦除工作时, 通过分别对连接于擦除对象的选择存储器单元的选择位线施加擦除用电压  $V_{ee}$ , 对连接于选择存储器单元的选择字线施加接地电压  $V_{ss}$  (0V), 从而将选择存储器单元的下部电极 (选择位线侧) 作为基准对上部电极 (选择字线侧) 施加负的擦除用电压 ( $-V_{ee}$ ) 执行擦除工作。这时, 通过对不连接于选择存储器单元的非选择位线和非选择字线分别施加擦除用电压  $V_{ee}$  的二分之一的电压 ( $V_{ee}/2$ ), 在分别连接于非选择位线和非选择字线的第一非选择存储器单元的两端不产生电压施加, 在分别连接于选择位线和非选择字线的第二非选择存储器单元、和分别连接于非选择位线和选择字线的第三非选择存储器单元的两端, 将下部电极作为基准向上部电极侧施加负电压 ( $-V_{ee}/2$ ), 在任一个非选择存储器单元中均不发生擦除工作。

[0188] 在这里, 在写入工作时, 向选择位线和非选择位线的接地电压  $V_{ss}$  和电压 ( $V_{pp}/2$ ) 的各施加经由位线解码器 41 进行, 向选择字线和非选择字线的写入用电压  $V_{pp}$  和电压 ( $V_{pp}/2$ ) 的各施加经由字线解码器 42 进行。此外, 在擦除工作时, 向选择位线和非选择位线的擦除用电压 ( $V_{ee}$ ) 和电压 ( $V_{pp}/2$ ) 的各施加经由位线解码器 41 进行, 向选择字线和非选择字线的接地电压  $V_{ss}$  和电压 ( $V_{pp}/2$ ) 的各施加经由字线解码器 42 进行。因此, 在本实施方式中, 位线解码器 41 和字线解码器 42、控制各解码器的控制电路 43、以及向各解码器供



给写入用电压  $V_{pp}$  和擦除用电压  $V_{ee}$  的电压切换电路 44, 作为向存储器单元阵列 40 的信息改写单元发挥功能。

[0189] 接着, 对读出工作时的向存储器单元阵列的电压施加的一个例子进行说明。通过分别对连接于读出对象的选择存储器单元的选择位线施加读出用电压  $V_{rd}$ , 对连接于选择存储器单元的选择字线施加接地电压  $V_{ss}$  (0V), 从而将选择存储器单元的上部电极 (选择字线侧) 作为基准对下部电极 (选择位线侧) 施加读出用电压 ( $V_{rd}$ ), 对选择存储器单元, 与电阻状态对应的读出电流, 从选择位线向选择字线流动。通过经由位线解码器 41 用读出电路 45 检测出该读出电流, 从而进行读出工作。

[0190] 再有, 在第二实施方式中, 将上部电极作为字线, 将下部电极作为位线, 但相反地, 将上部电极作为位线, 将下部电极作为字线也可。此外, 在读出工作中, 在位线侧设置了读出电路 45, 但在字线侧设置也可。

[0191] 进而, 在第二实施方式中, 作为使用了在第一实施方式中说明的本发明元件的存储器单元的结构, 假设仅以本发明元件构成的 1R 型的存储器单元, 但以串联连接本发明元件和二极管等的整流元件的 1D/1R 型的存储器单元结构, 或以本发明元件和选择晶体管 (MOSFET 或双极晶体管等) 的串联电路构成的 1T/1R 型的存储器单元结构来构成存储器单元阵列也可。

[0192] 产业上的利用可能性

[0193] 本发明能够在对应于电应力的施加而电阻变化, 从而能够存储信息的可变电阻元件及其制造方法和非易失性半导体存储装置中利用。

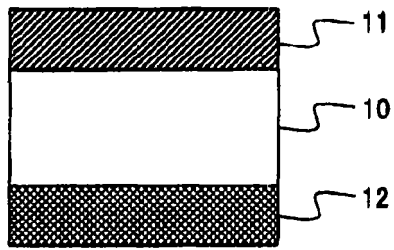


图 1

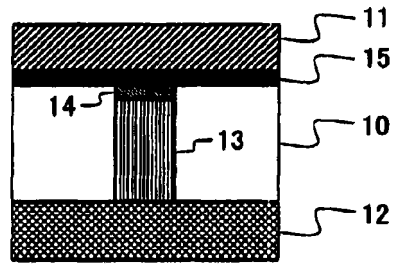


图 2

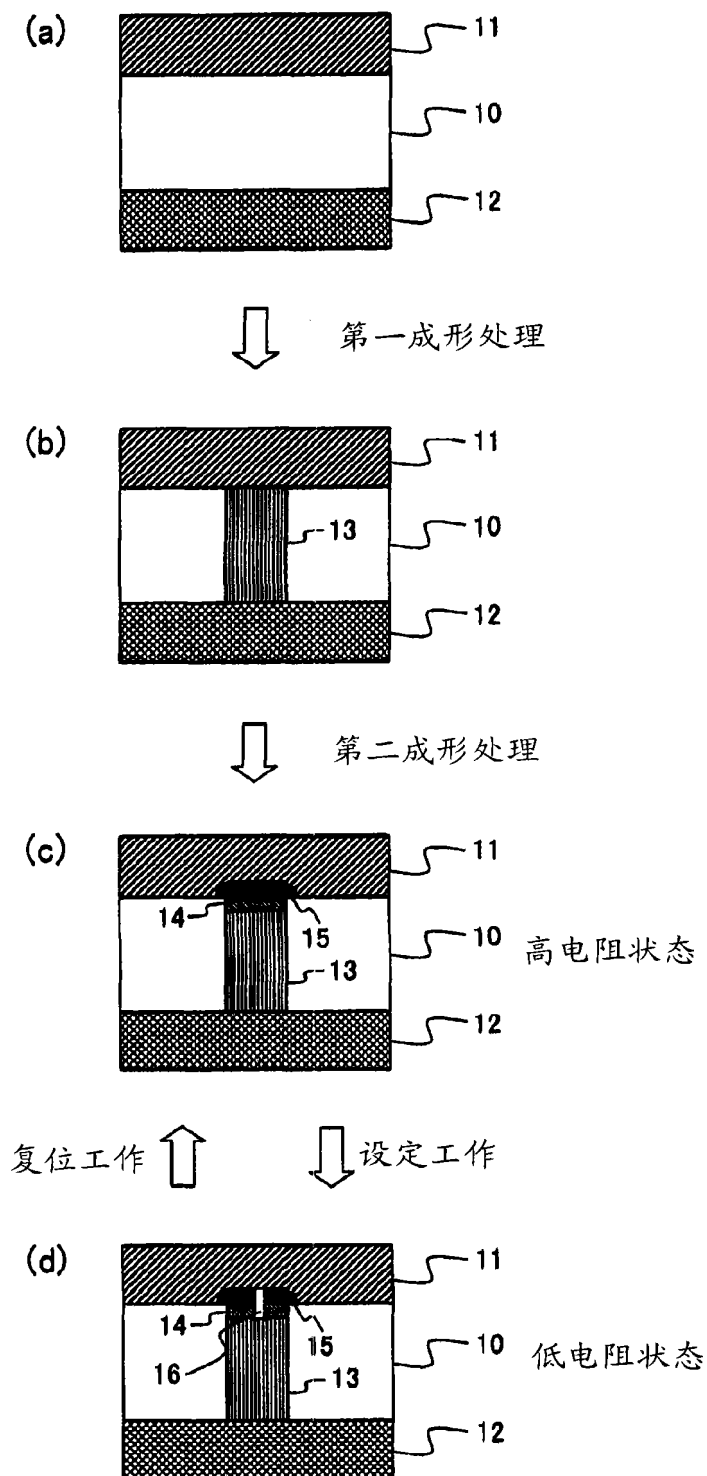


图 3

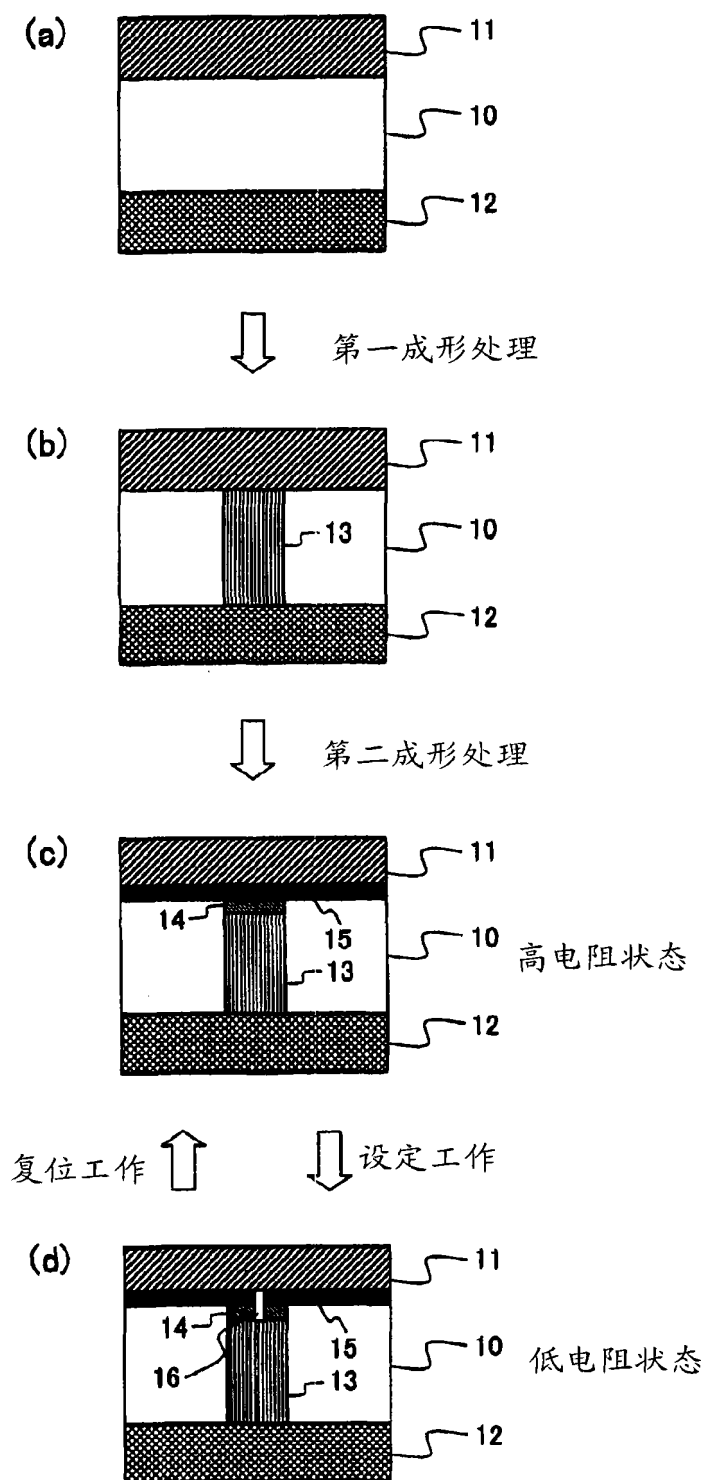


图 4

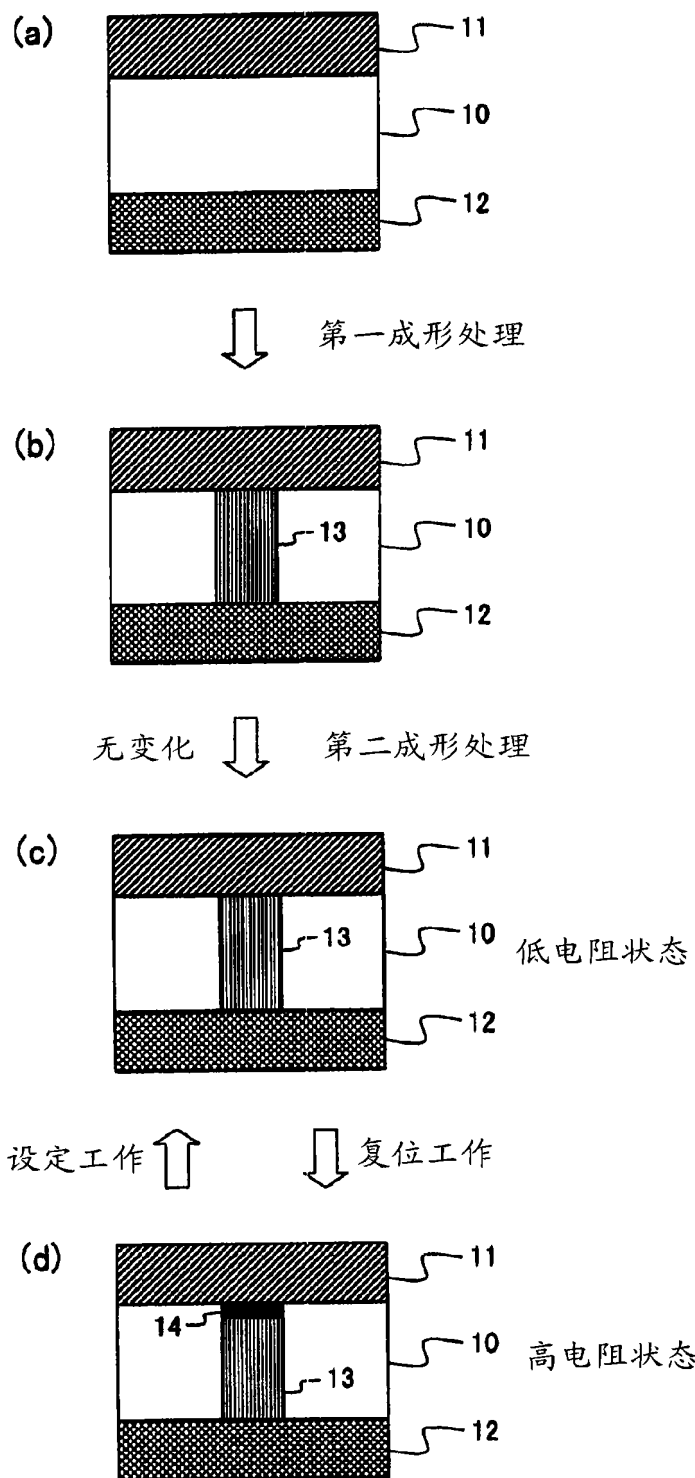


图 5

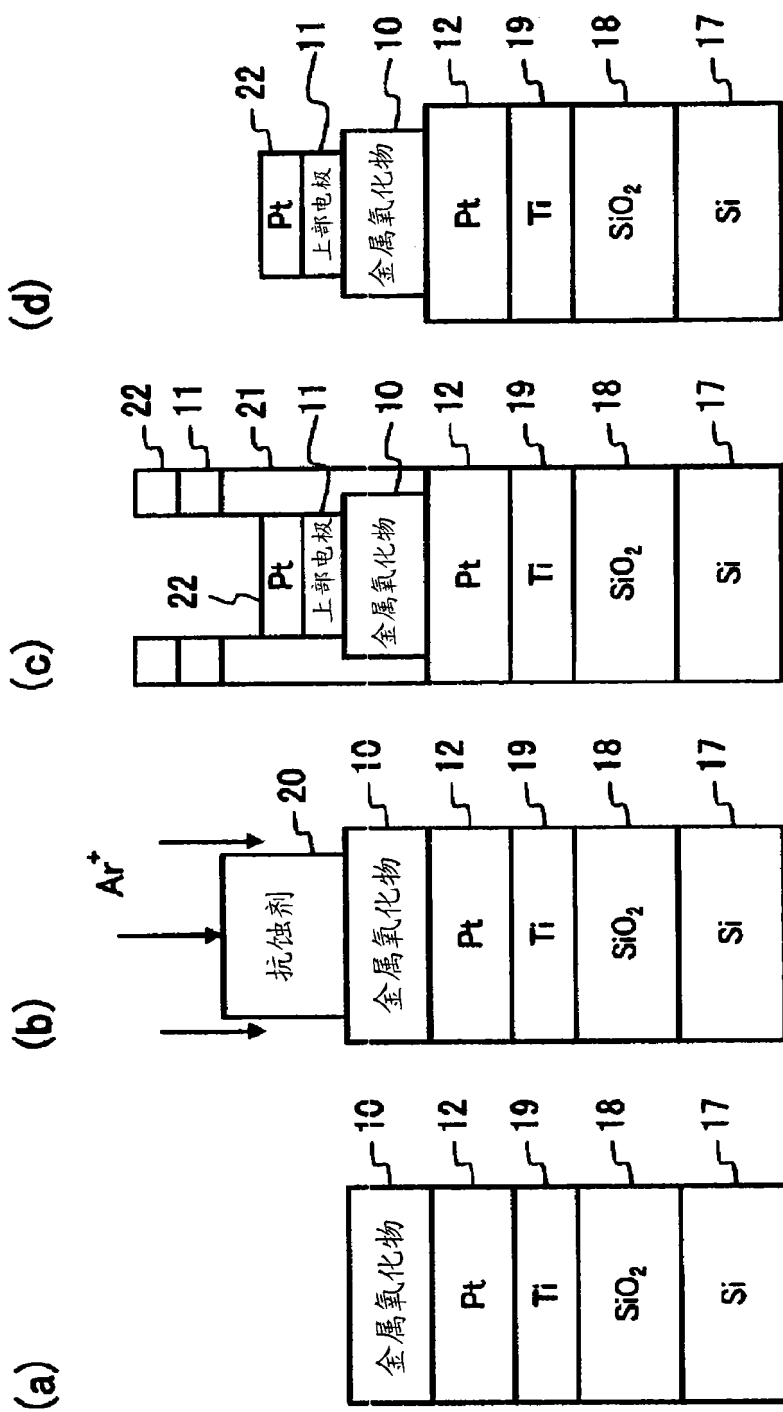


图 6

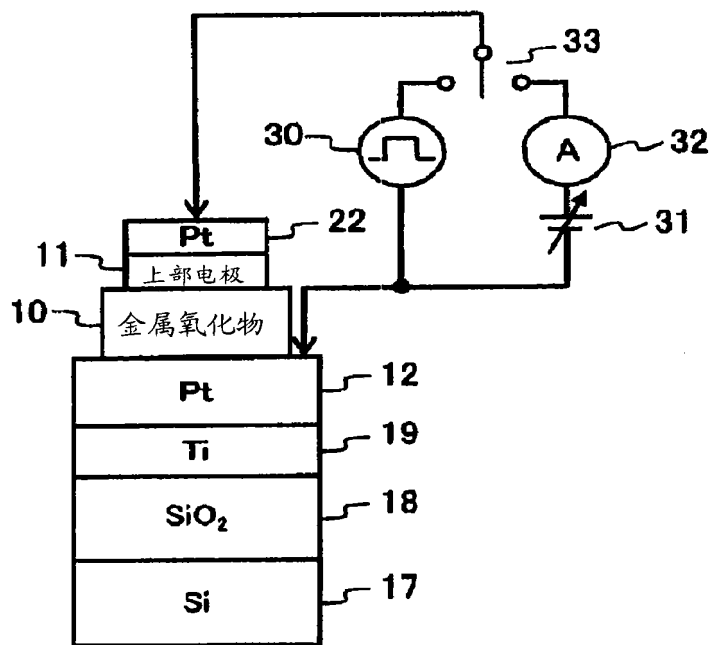


图7

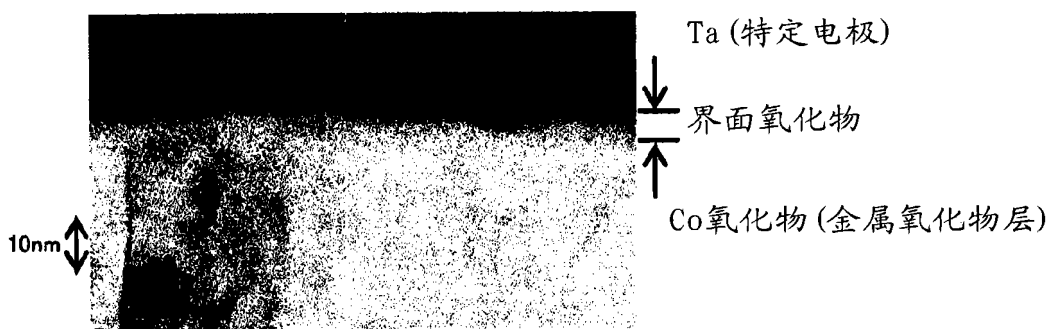


图8

实施例1 Pt/CoO/Ta/Pt

设定用电压脉冲 : +1.5V, 100ns  
 复位用电压脉冲 : -1.5V, 100ns

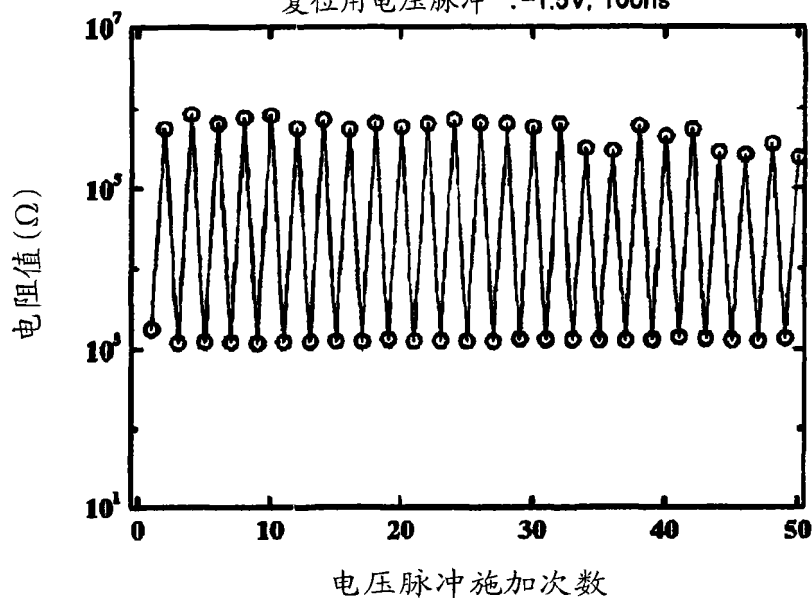


图9

实施例2 Pt/CoO/Ta

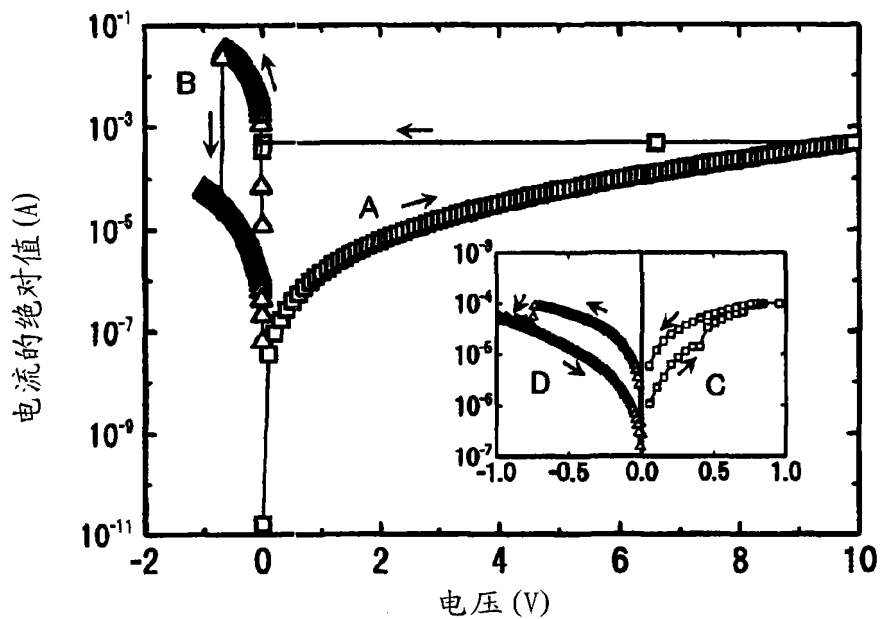


图10



## 实施例2 Pt/CoO/Ta

设定用电压脉冲 : +1.0V, 40ns  
 复位用电压脉冲 : -1.0V, 40ns

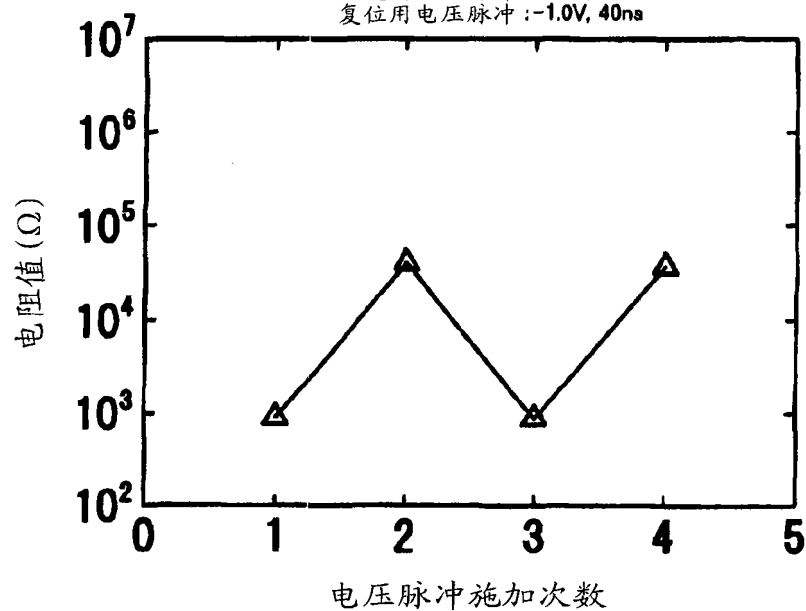


图 11

## 实施例3 Pt/CoO/TM

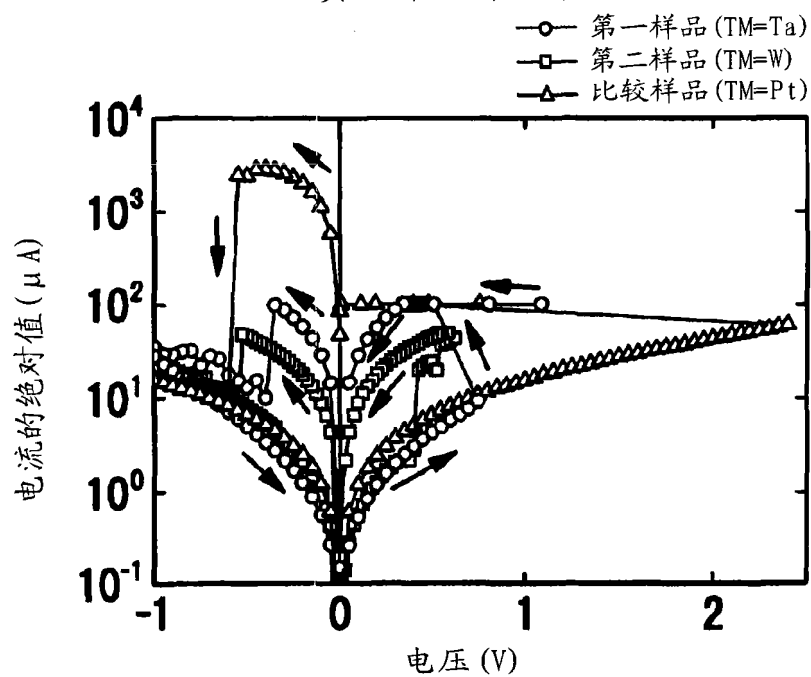


图 12

## 实施例4 Pt/CoO/Al

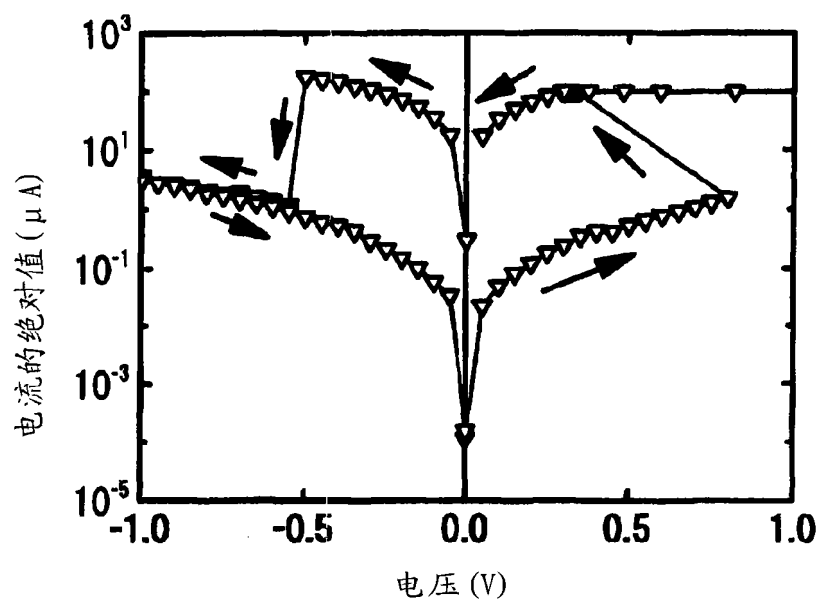


图 13

## 实施例4 Pt/CoO/Al

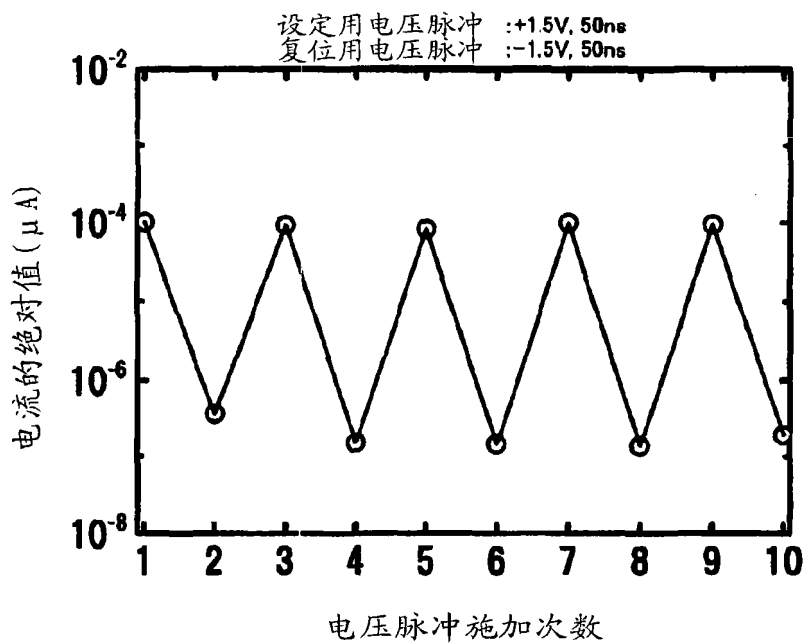


图 14

实施例5 Pt/CoO/Cr

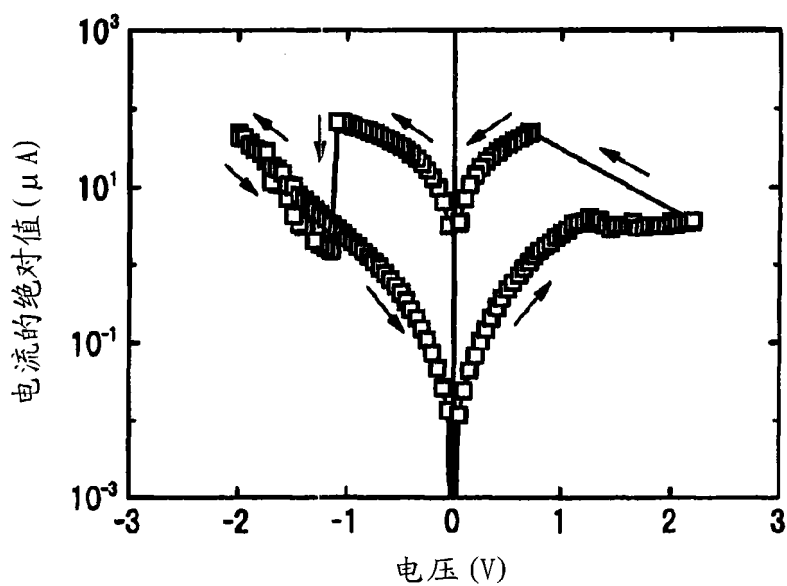


图 15

实施例5 Pt/CoO/Cr

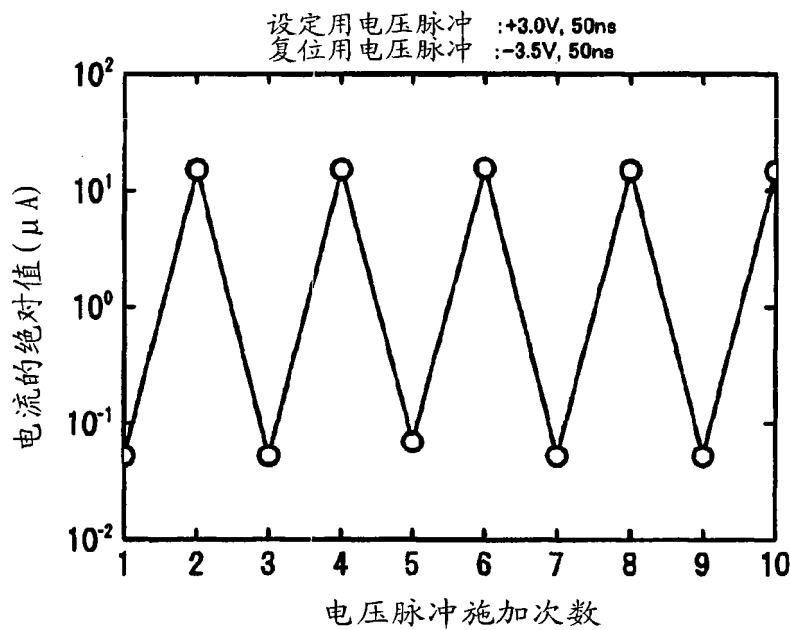


图 16

实施例6 Pt/NiO/Al

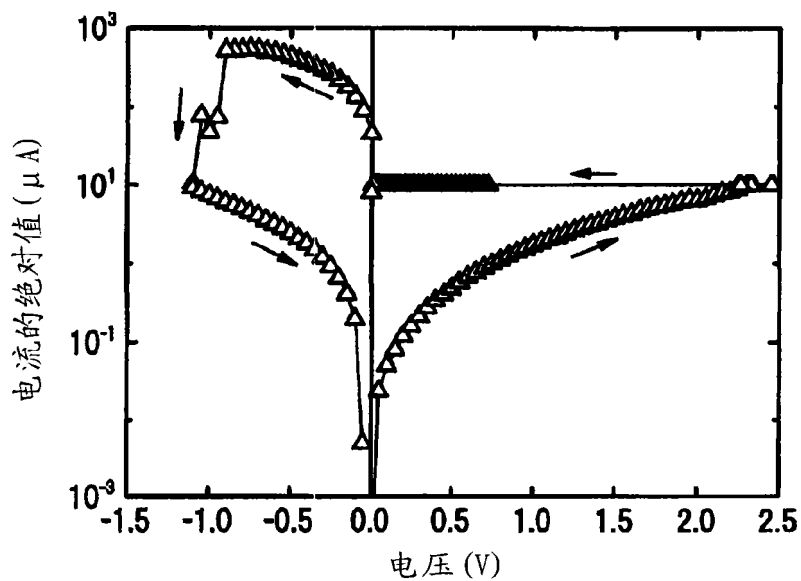


图 17

实施例7 Pt/NiO/Cr

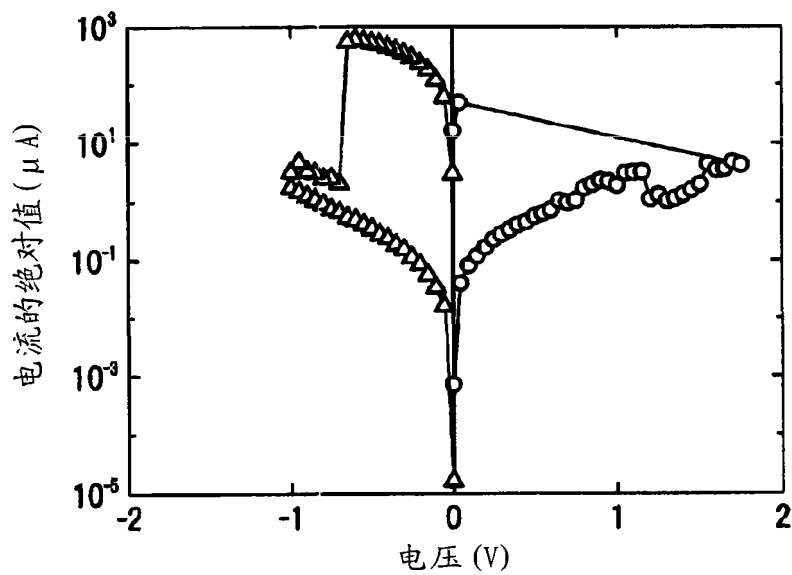


图 18

实施例8 Pt/NiO/Ta

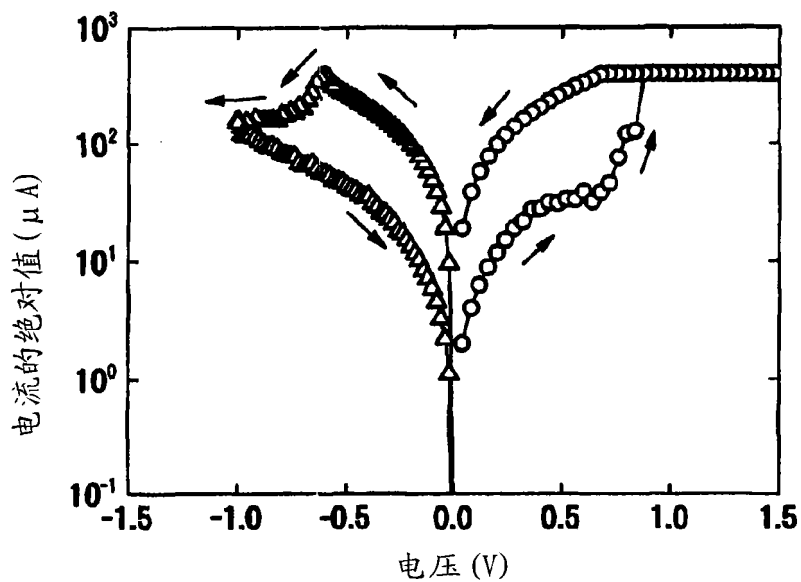


图 19

实施例9 Pt/Ta/CoO/Ta/Pt

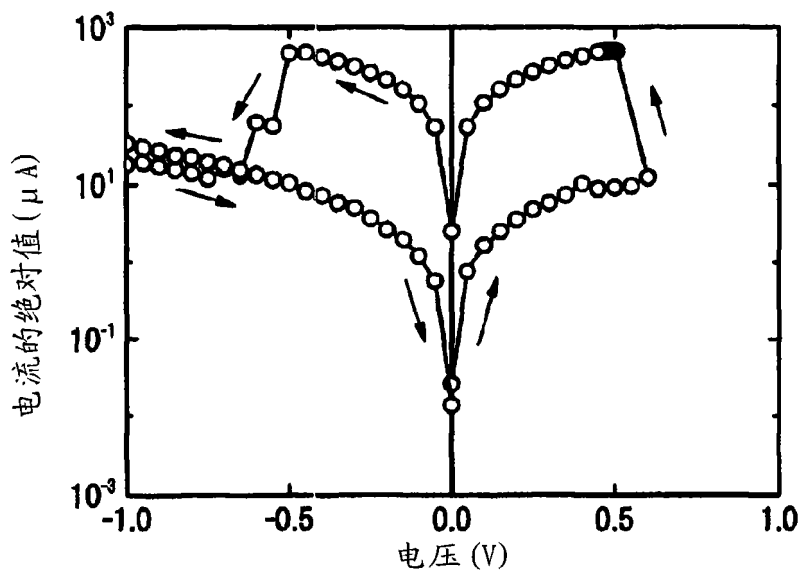


图 20

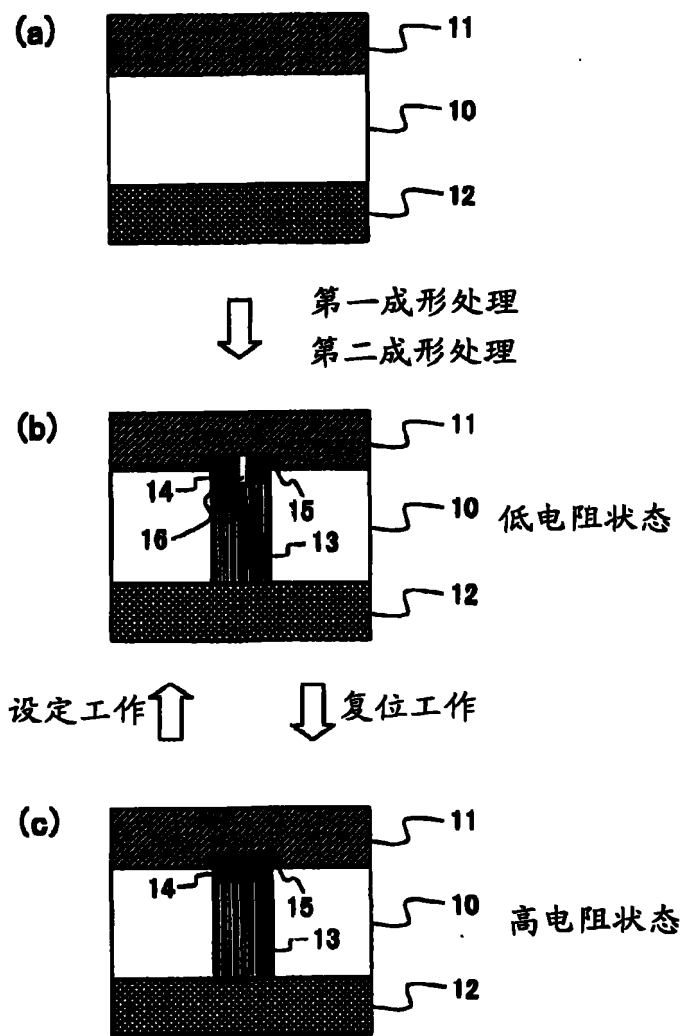
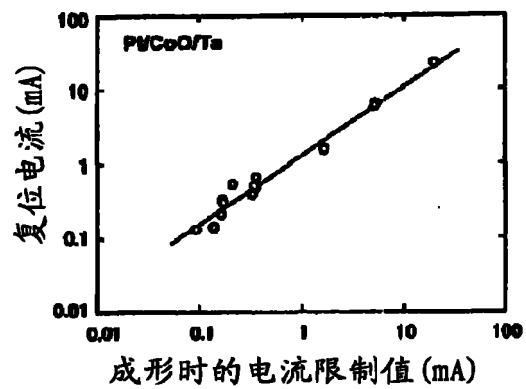
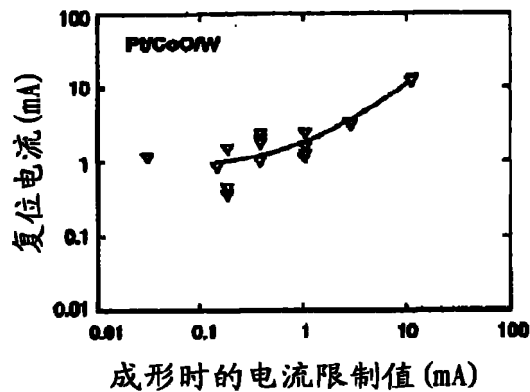


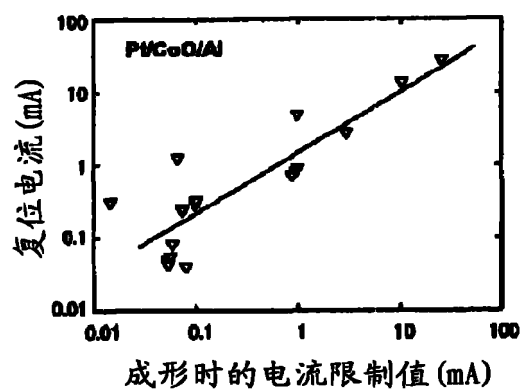
图 21



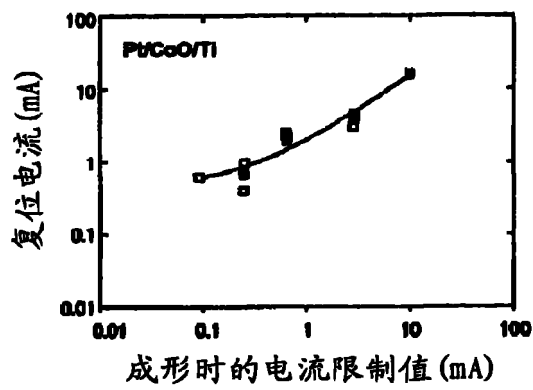
(a)



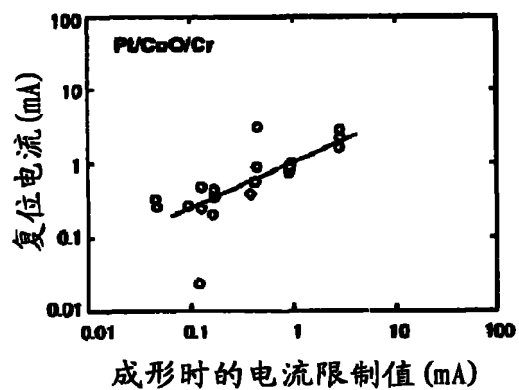
(d)



(b)



(e)



(c)

图 22

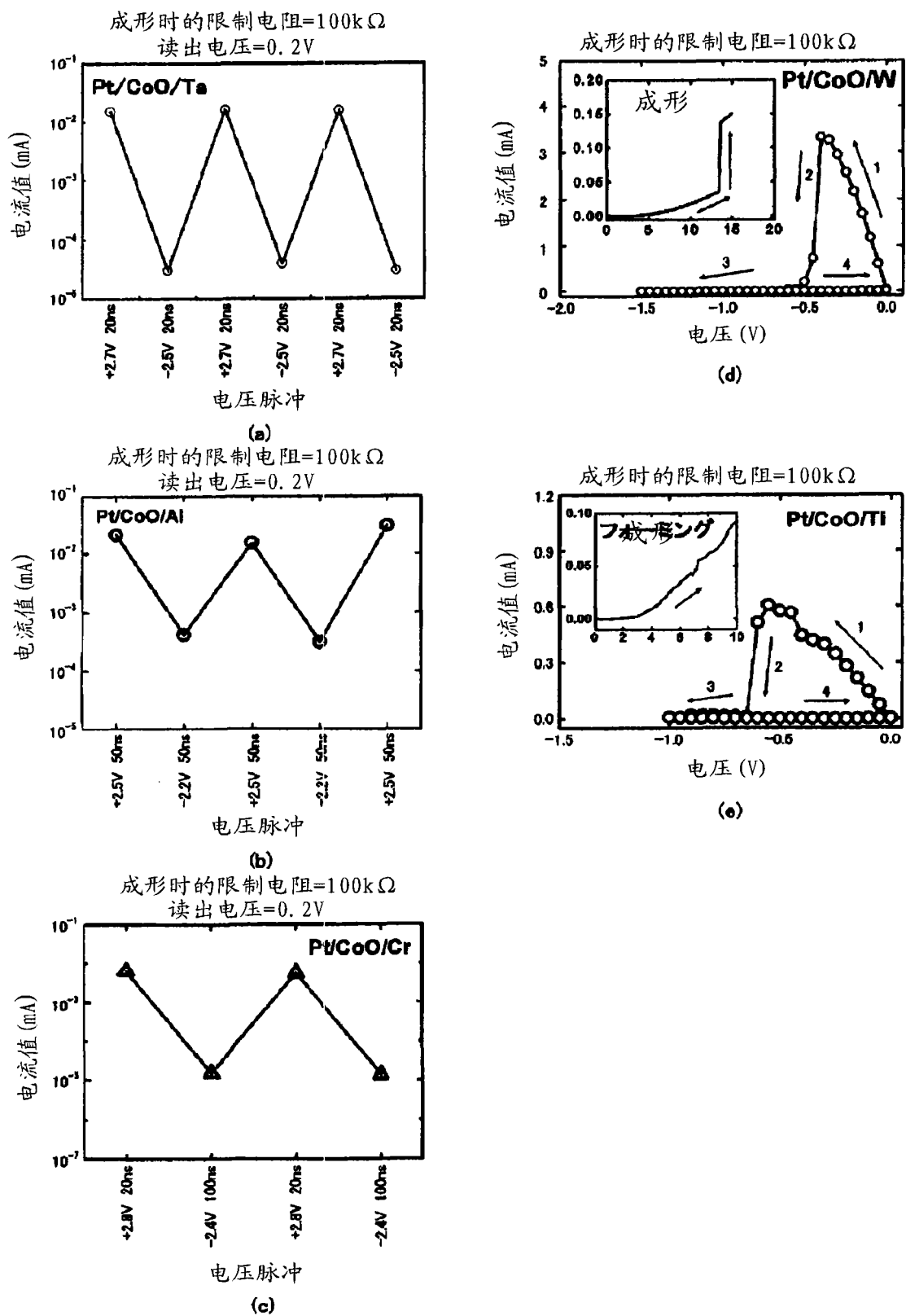


图 23



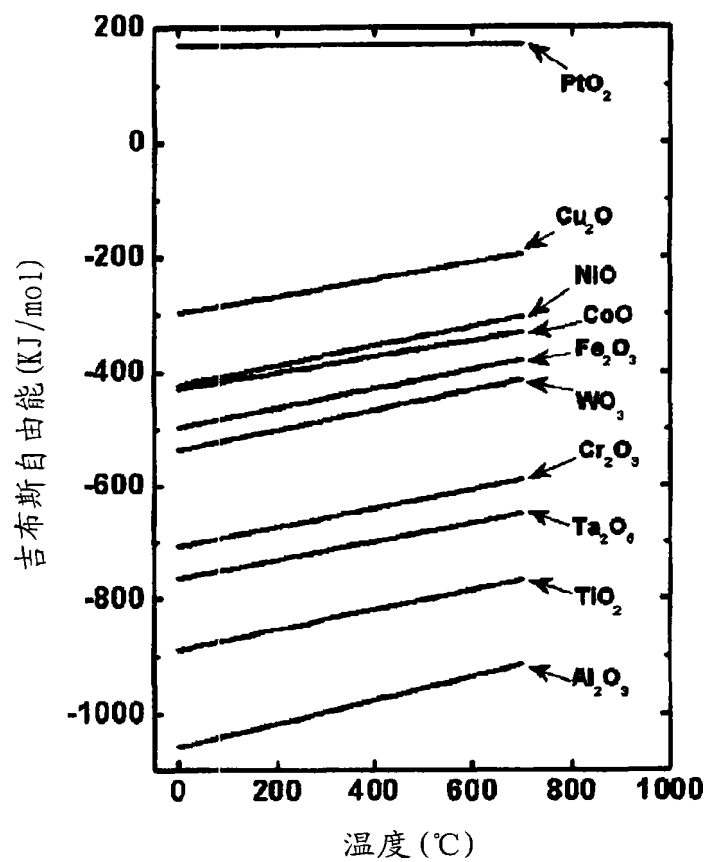


图 24

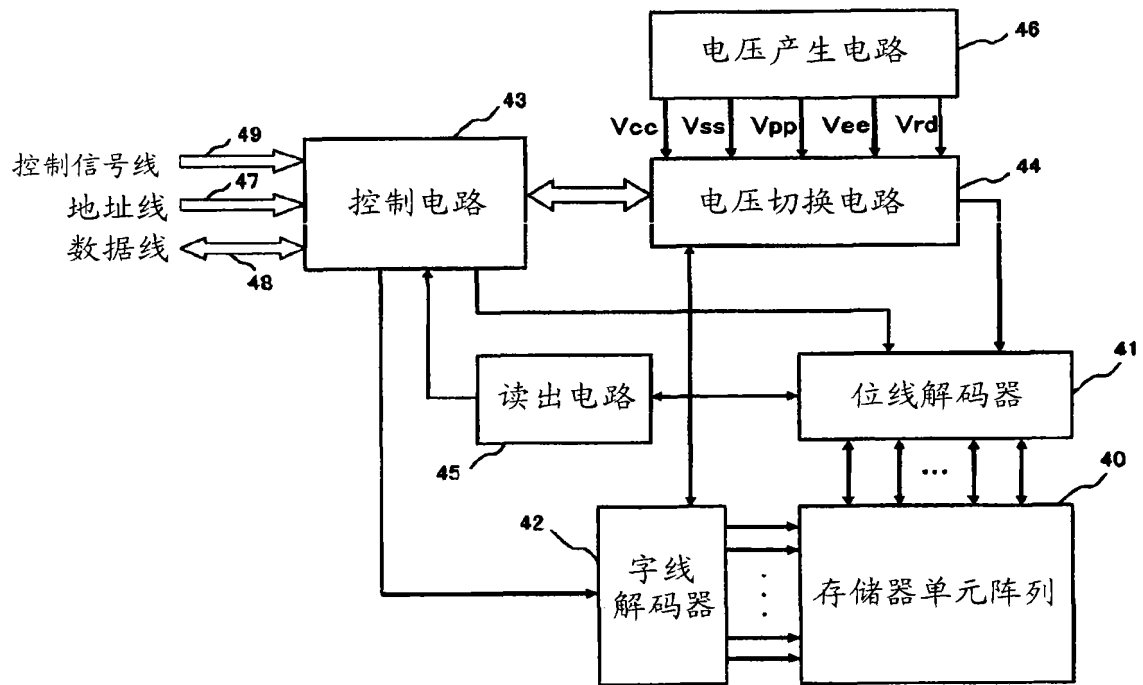


图 25

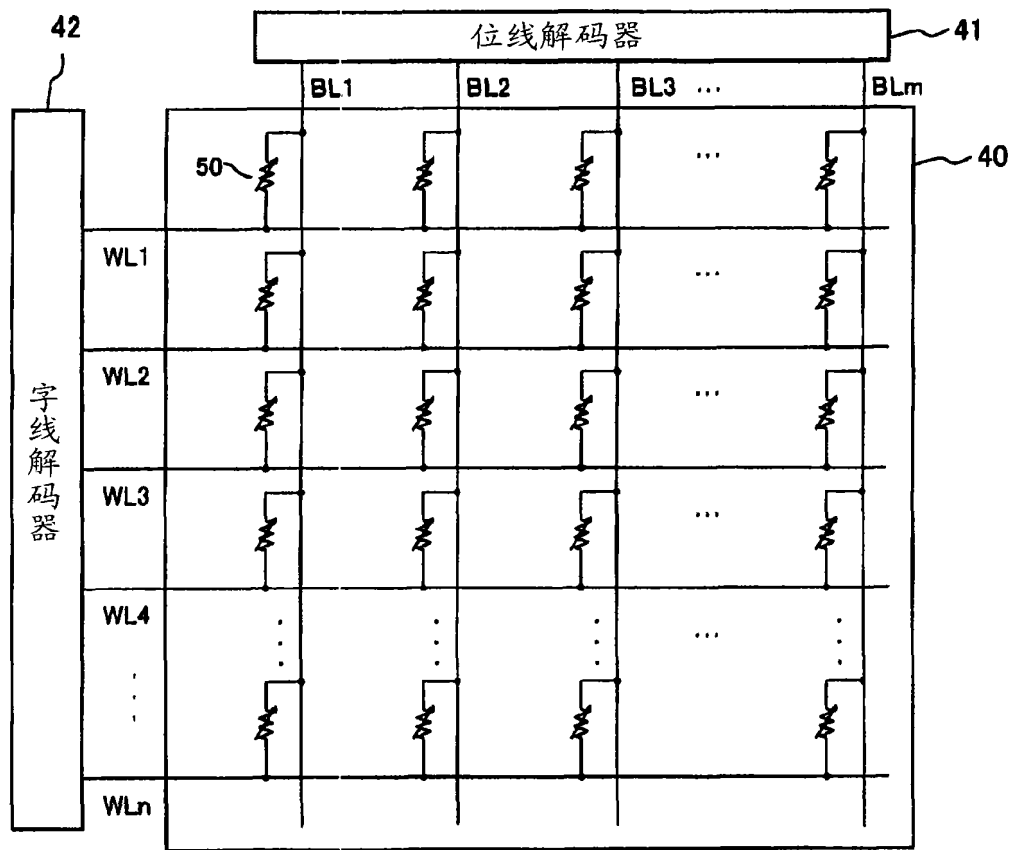


图 26