



(12) 发明专利申请

(10) 申请公布号 CN 105515364 A

(43) 申请公布日 2016. 04. 20

(21) 申请号 201610064990. 4

(22) 申请日 2016. 01. 29

(71) 申请人 西安电子科技大学

地址 710071 陕西省西安市太白南路二号

(72) 发明人 刘帘曦 沐俊超 张雪军 朱樟明
杨银堂

(74) 专利代理机构 北京世誉鑫诚专利代理事务
所（普通合伙） 11368

代理人 郭官厚

(51) Int. Cl.

H02M 1/36(2007. 01)

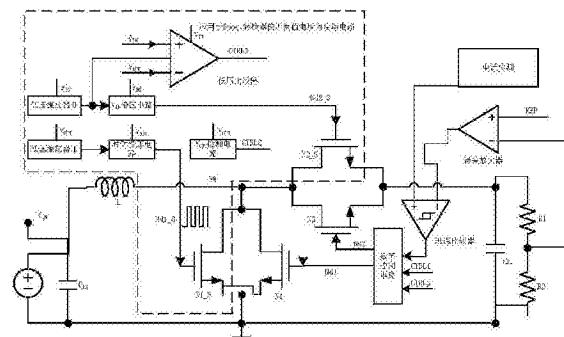
权利要求书1页 说明书5页 附图3页

(54) 发明名称

一种应用于 Boost 转换器的近阈值电压自启
动电路

(57) 摘要

本发明涉及一种应用于 Boost 转换器的近阈
值电压自启动电路，其包括低压振荡器 I、低压
振荡器 II、 V_{IN} 倍压电路、低压比较器、 V_{OUT} 检测电
路、时钟倍压电路、辅助启动管 N1_S 和辅助启动
管 N2_S，低压振荡器 I 的输出端与时钟倍压电路
的输入端相连；低压振荡器 II 的输出端分别与 V_{IN}
倍压电路的输入端、低压比较器的输入端相连；
时钟倍压电路的输入端和低压振荡器 I 的输出端
相连，时钟倍压电路的输出端连接到辅助启动管
N1_S 的栅极； V_{IN} 倍压电路的输入端连接到低压振
荡器 II 的输出端， V_{IN} 倍压电路的输出端连接到辅
助启动管 N2_S 的栅极。



1. 一种应用于Boost转换器的近阈值电压自启动电路，其特征在于，包括：

低压振荡器I，该低压振荡器I由输入电压V_{IN}供电，为低压比较器以及V_{IN}倍压电路提供时钟；

低压振荡器II，该低压振荡器II由输出电压V_{OUT}供电，为时钟倍压电路提供时钟信号；

V_{IN}倍压电路，该V_{IN}倍压电路由V_{IN}供电，用于产生一个比输入电压V_{IN}更高的直流电压，给辅助启动管N2_S供电；

低压比较器，该低压比较器由输入电压V_{IN}供电，用于比较输入电压V_{IN}和输出电压V_{OUT}的值，实现模式切换；

V_{OUT}检测电路，该V_{OUT}检测电路由输出电压V_{OUT}供电，用于检测输出电压，控制电路辅助启动管N1_S的工作状态；

时钟倍压电路，该时钟倍压电路由输出电压V_{OUT}供电，用于驱动辅助启动管N1_S；

辅助启动管N1_S，该辅助启动管在启动阶段通过开关操作给输出电容充电；

辅助启动管N2_S，该辅助启动管在启动阶段通过输入电压V_{IN}给输出电容充电；

所述低压振荡器I的电源电压连接到输出电压V_{OUT}，所述低压振荡器I的输出端与时钟倍压电路的输入端相连；

所述低压振荡器II的电源电压连接到输入电压V_{IN}，所述低压振荡器II的输出端分别与V_{IN}倍压电路的输入端、低压比较器的输入端相连；

所述时钟倍压电路的电源电压连接到输出电压V_{OUT}，所述时钟倍压电路的输入端和所述低压振荡器I的输出端相连，所述时钟倍压电路的输出端连接到辅助启动管N1_S的栅极；

所述V_{IN}倍压电路的电源电压连接到所述输入电压V_{IN}，所述V_{IN}倍压电路的输入端连接到所述低压振荡器II的输出端，所述V_{IN}倍压电路的输出端连接到所述辅助启动管N2_S的栅极；

所述低压比较器的正向输入端连接到所述输入电压V_{IN}，所述低压比较器的反向输入端连接到输出电压V_{OUT}，所述低压比较器的电源电压连接到所述输入电压V_{IN}，所述低压比较器的时钟输入端连接到所述低压振荡器II的输出端，所述低压比较器的输出端CTRL1连接到数字控制电路的输入端CTRL1；

所述V_{OUT}检测电路的电源电压由输出电压V_{OUT}提供，所述V_{OUT}检测电路的输出端CTRL2连接到数字控制电路的输入端CTRL2；

辅助启动管N1_S，所述辅助启动管N1_S的栅极连接到所述时钟倍压电路的输出端，所述辅助启动管N1_S的源极接地，所述辅助启动管N1_S的漏极和SW点相连，

辅助启动管N2_S，所述辅助启动管N2_S的栅极和所述V_{IN}倍压电路的输出端相连，所述辅助启动管N2_S的漏极和SW点相连，所述辅助启动管N2_S的源极和输出电压V_{OUT}相连。

2. 根据权利要求1所述的一种应用于Boost转换器的近阈值电压自启动电路，其特征在于，所述V_{OUT}检测电路包括NMOS管N1、反相器INV1、MOS管P1和PMOS管P2，

NMOS管N1的栅极接偏置电压VB，NMOS管N1的源极接地，NMOS管N1的漏极和反相器INV1的输入相连，PMOS管P1的源极和电源电压相连，MOS管P1的栅极接地，MOS管P1的漏极和反相器INV1的输入端相连，反相器INV1的输入端和NMOS管N1的漏极相连，反相器INV1的输出端和PMOS管P2的栅极相连，PMOS管P2的栅极和反相器INV2的输出端相连，PMOS管P2的源极和电源电压VDD相连，PMOS管P2的漏极和反相器INV1的输入相连。

一种应用于Boost转换器的近阈值电压自启动电路

技术领域

[0001] 本发明涉及集成电路领域,特别涉及一种应用于Boost转换器的近阈值电压自启动电路。

背景技术

[0002] 在能量获取电路中,Boost转换器一般对能量传感器的输出电压进行稳压,为后级电路提供稳定的直流电压。但是由于能量传感器的输出一般可以低达几百毫伏甚至几十毫伏,传统的Boost电路一般无法在如此低的电源电压下进行启动。为了降低Boost电路的启动电压,一般使用低阈值的MOS管对整个电路进行启动,但是这增加了成本。因此对于能量获取电路来说,设计一个低成本,近阈值自启动电路对于降低整个Boost转换器的启动电压具有重要意义。本发明提供了一种兼容标准CMOS工艺的近阈值自启动电路,该启动电路可以将整个Boost转换器的启动电压降到阈值电压以下。

发明内容

[0003] 发明目的:本发明针对上述现有技术存在的问题做出改进,即本发明公开了一种应用于Boost转换器的近阈值电压自启动电路。

[0004] 技术方案:一种应用于Boost转换器的近阈值电压自启动电路,包括:

[0005] 低压振荡器I,该低压振荡器I由输入电压V_{IN}供电,为低压比较器以及V_{IN}倍压电路提供时钟;

[0006] 低压振荡器II,该低压振荡器II由输出电压V_{OUT}供电,为时钟倍压电路提供时钟信号;

[0007] V_{IN}倍压电路,该V_{IN}倍压电路由V_{IN}供电,用于产生一个比输入电压V_{IN}更高的直流电压,给辅助启动管N2_S供电;

[0008] 低压比较器,该低压比较器由输入电压V_{IN}供电,用于比较输入电压V_{IN}和输出电压V_{OUT}的值,实现模式切换;

[0009] V_{OUT}检测电路,该V_{OUT}检测电路由输出电压V_{OUT}供电,用于检测输出电压,控制电路辅助启动管N1_S的工作状态;

[0010] 时钟倍压电路,该时钟倍压电路由输出电压V_{OUT}供电,用于驱动辅助启动管N1_S;

[0011] 辅助启动管N1_S,该辅助启动管在启动阶段通过开关操作给输出电容充电;

[0012] 辅助启动管N2_S,该辅助启动管在启动阶段通过输入电压V_{IN}给输出电容充电;

[0013] 所述低压振荡器I的电源电压连接到输出电压V_{OUT},所述低压振荡器I的输出端与时钟倍压电路的输入端相连;

[0014] 所述低压振荡器II的电源电压连接到输入电压V_{IN},所述低压振荡器II的输出端分别与V_{IN}倍压电路的输入端、低压比较器的输入端相连;

[0015] 所述时钟倍压电路的电源电压连接到输出电压V_{OUT},所述时钟倍压电路的输入端和所述低压振荡器I的输出端相连,所述时钟倍压电路的输出端连接到辅助启动管N1_S的

栅极；

[0016] 所述 V_{IN} 倍压电路的电源电压连接到所述输入电压 V_{IN} ,所述 V_{IN} 倍压电路的输入端连接到所述低压振荡器Ⅱ的输出端,所述 V_{IN} 倍压电路的输出端连接到所述辅助启动管N2_S的栅极；

[0017] 所述低压比较器的正向输入端连接到所述输入电压 V_{IN} ,所述低压比较器的反向输入端连接到输出电压 V_{OUT} ,所述低压比较器的电源电压连接到所述输入电压 V_{IN} ,所述低压比较器的时钟输入端连接到所述低压振荡器Ⅱ的输出端,所述低压比较器的输出端CTRL1连接到数字控制电路的输入端CTRL1；

[0018] 所述 V_{OUT} 检测电路的电源电压由输出电压 V_{OUT} 提供,所述 V_{OUT} 检测电路的输出端CTRL2连接到数字控制电路的输入端CTRL2；

[0019] 辅助启动管N1_S,所述辅助启动管N1_S的栅极连接到所述时钟倍压电路的输出端,所述辅助启动管N1_S的源极接地,所述辅助启动管N1_S的漏极和SW点相连,

[0020] 辅助启动管N2_S,所述辅助启动管N2_S的栅极和所述 V_{IN} 倍压电路的输出端相连,所述辅助启动管N2_S的漏极和SW点相连,所述辅助启动管N2_S的源极和输出电压 V_{OUT} 相连。

[0021] 进一步地,所述 V_{OUT} 检测电路包括NMOS管N1、反相器INV1、MOS管P1和PMOS管P2,

[0022] NMOS管N1的栅极接偏置电压VB,NMOS管N1的源极接地,NMOS管N1的漏极和反相器INV1的输入相连,PMOS管P1的源极和电源电压相连,MOS管P1的栅极接地,MOS管P1的漏极和反相器INV1的输入端相连,反相器INV1的输入端和NMOS管N1的漏极相连,反相器INV1的输出端和PMOS管P2的栅极相连,PMOS管P2的栅极和反相器INV2的输出端相连,PMOS管P2的源极和电源电压VDD相连,PMOS管P2的漏极和反相器INV1的输入相连。

[0023] 本发明公开的一种应用于Boost转换器的近阈值电压自启动电在低输入压下的启动过程分为三个阶段, V_{IN} 充电阶段, V_{OUT} 升压阶段,启动加速阶段。

[0024] 在 V_{IN} 充电阶段,只有低压振荡器Ⅱ,低压比较器, V_{IN} 倍压电路正常工作,其余电路都停止工作,低压振荡器Ⅱ产生一个时钟信号,该时钟信号驱动 V_{IN} 倍压电路产生一个高于 V_{IN} 的直流电压,该直流电压和辅助启动管N2_S的栅极相连,此时由于输出电压低于输入电压,因此电流便通过电感L和以及N2_S流向输出,由于辅助启动管N2_S的宽长比很小,因此该结构可以限制电感的峰值电流。当输出电压接近 V_{IN} 时,低压比较器输出低电平,实现模式切换,整个电路进入第二阶段;

[0025] 进入第二阶段以后,低压振荡器Ⅱ,低压比较器, V_{IN} 倍压电路停止工作,低压振荡器Ⅰ开始工作,该振荡器产生一个时钟信号,由于振荡器的输出电压很低,因此时钟倍压电路将时钟倍压,并且驱动辅助启动管N1_S,通过N1_S的操作,使得输出电压逐步上升。当输出电压上升到一定值以后, V_{OUT} 检测电路通过CTRL2控制电路进入第三阶段,

[0026] 进入第三阶段后,低压振荡器Ⅱ停止工作,时钟倍压电路停止工作,此时电路的主功率管N1正常开关,进行同步整流,加速启动过程。

[0027] 有益效果:本发明公开的一种应用于Boost转换器的近阈值电压自启动电路具有以下有益效果:

[0028] 1、可以使boost转换器在直流输入电压低于内部MOS器件阈值电压的条件下正常启动工作;

[0029] 2、有效缩短boost转换器在直流输入电压低于内部MOS器件阈值电压时的启动时

间。

附图说明

- [0030] 图1为本发明公开的一种应用于Boost转换器的近阈值电压自启动电路的结构示意图；
- [0031] 图2为低压振荡器I的电路图；
- [0032] 图3为时钟倍压电路的电路图；
- [0033] 图4为V_{IN}倍压电路的电路图；
- [0034] 图5为V_{OUT}检测电路的电路图；
- [0035] 图6为低压比较器的电路图；
- [0036] 图7为本发明公开的一种应用于Boost转换器的近阈值电压自启动电路的启动过程示意图。

具体实施方式：

- [0037] 下面对本发明的具体实施方式详细说明。
- [0038] 如图1所示，输入电压V_{IN}的一端接地，输入电压V_{IN}的另一端和电感L的一端相连，电容C_{IN}的一端接地，电容C_{IN}另一端和电感L的一端相连，电感L的一端和输入电压V_{IN}相连，电感L的另一端和辅助启动管N1_S的漏极相连，
- [0039] 低压振荡器I由输出供电，低压振荡器I的输出端和时钟倍压电路的输入端相连；
- [0040] 低压振荡器II由输出供电，低压振荡器II的输出和V_{IN}倍压电路的输入端、低压比较器的时钟输入端相连，
- [0041] 低压比较器的正向输入端和输入电压V_{IN}相连，反向输入端和输出电压V_{OUT}相连，低压比较器的输出端CTRL1和输入逻辑的输入端相连，
- [0042] 时钟倍压电路由V_{OUT}供电，时钟倍压电路的输入端和低压振荡器的输出端相连，时钟倍压电路输出和辅助启动管N1_S的栅极相连；
- [0043] V_{IN}倍压电路的电源由V_{IN}供电，V_{IN}倍压电路的输入端和低压振荡器II的输出端相连，V_{IN}倍压电路的输出和N2_S的栅极相连；
- [0044] 辅助启动管N1_S的栅极和时钟倍压的输出相连，源极接地，漏极和SW点相连；
- [0045] 辅助启动管N2_S的栅极和V_{IN}倍压的输出相连，源极和输出V_{OUT}相连，漏极和SW点相连。
- [0046] V_{OUT}检测电路的电源电压由V_{OUT}供电，输出端CTRL2和数字控制电路的输入端CTRL2相连。
- [0047] 主功率管N1的源极接地，漏极和SW点相连，栅极和数字控制电路的输出相连，
- [0048] 主续流管N2的源极和输出V_{OUT}相连，栅极和数字控制电路的输出Nd1相连，漏极和SW点相连。
- [0049] 电流检测的输出端和迟滞比较器的正向输入端相连，输出滤波电容CL的一端接地，另一端和主续流管的漏极相连，电阻R1的一端和输出端V_{OUT}相连，另一端和电阻R2的一端相连，电容R2的一端接地，电容R2的另一端和电阻R1的一端相连，
- [0050] 误差放大器的反向输入端和电阻R1、R2的公共端相连，正向输入端和基准电压REF

相连,输出和迟滞比较器的反向输入端相连。

[0051] 迟滞比较器的正向输入端和电流检测的输出相连,迟滞比较器的反向输入端和误差放大器的输出相连,输出和数字控制电路的输入相连。

[0052] 数字控制电路有三个输入端一个输出端,数字控制电路的一个输入端和迟滞比较器的输出端相连,一个输入端CTRL1和低压比较器的输出端相连,一个输入端CTRL2和Vout检测电路的输出端相连。数字控制电路的一个输出Nd1和主功率管的栅极相连,数字控制电路的另一个输出和主续流管的输出Nd1相连。

[0053] 为了更好地解释该电路的工作原理,图2给出了低压振荡器I的电路图,低压振荡器I和低压振荡器II的结构相同。

[0054] 如图2所示,反相器INV1的输出和电阻R1的一端相连,输入和电阻R3的一端相连,R1的一端和反相器INV1的输出相连,另一端和电容C1的一端相连,电容C1的另一端接地,反相器INV2和电容C1不接地的一端相连,输出和电阻R2的一端相连,电阻R2的另一端和电容C2的一端相连,电容C2的另一端接地,反相器INV3的输入和电容C2的一端相连,输出和电阻R3的一端相连,电阻R3的另一端和电容C3的一端相连,电容C3的另一端接地。

[0055] 图3给出了时钟倍压电路的电路图。

[0056] 如图3所示,CLK为振动器的输出信号,也就是时钟信号的输入信号,反相器INV1的输入端和振荡器的输出端相连,反相器INV1的输出和电容C1的下极板相连,反相器INV1的电源由电源电压供电,

[0057] 电容C1的下极板和反相器INV1的输出相连,电容C1的上极板和PMOS管P1的漏极相连,PMOS管P1的源极和电源电压相连,PMOS管P1的栅极和反相器INV2的输出端相连,PMOS管P1的衬底和其漏极相连,

[0058] 反相器INV2的电源电压由电容C1的上极板供电,输入信号是时钟信号CLK,反相器INV2的输出端和PMOS管P1的栅极相连,电容C2的下极板和反相器INV2的输出端相连,电容C2的上极板和PMOS管P2的漏极相连,PMOS管P2的源极和电源电压相连,PMOS管P2的栅极和反相器INV3的输出相连,PMOS管P2的衬底PMOS管P2的漏极相连,

[0059] 反相器INV3的电源电压由电容C2供电,输入信号是时钟信号CLK,反相器INV3的输出和电容C3的上极板相连,电容C3的下极板和地相连,在理想情况下,如果输入时钟信号的幅度是VDD,那么图3所示的时钟倍压电路的幅度是3倍VDD,所述时钟倍压电路可以串联更多的级数以实现更高的倍压功能。

[0060] 图4为V_{IN}倍压电路的电路图。

[0061] 如图4所示,在理想情况下,输出电压等于时钟倍压电路的输出振幅,时钟倍压电路的电源电压由VDD供电,时钟倍压电路的输出和二极管D1相连,二极管的正向输入端和时钟倍压电路的输出相连,反向端和所述电容C1的上极板相连,电容C1的一端和二极管D1的反向端相连,电容C1的另一端接地。

[0062] 图5为V_{OUT}检测电路的电路图。

[0063] 如图5所示,NMOS管N1的栅极接偏置电压VB,NMOS管N1的源极接地,NMOS管N1的漏极和反相器INV1的输入相连,PMOS管P1的源极和电源电压相连,MOS管P1的栅极接地,MOS管P1的漏极和反相器INV1的输入端相连,反相器INV1的输入端和NMOS管N1的漏极相连,反相器INV1的输出端和PMOS管P2的栅极相连,PMOS管P2的栅极和反相器INV2的输出端相连,

PMOS管P2的源极和电源电压VDD相连,PMOS管P2的漏极和反相器INV1的输入相连。

[0064] 当电源电压很低时,流过P1管的电流很小,因此反相器的输入端为低,输出为高电平,当电源电压逐渐上升时,流过P1的电流逐渐增大,当该电流大于N1管的电流时,反相器INV1的输入变高,输出变低,PMOS管P2不仅可以加快跳变速度,也形成了一个迟滞防止振荡。

[0065] 图6低压比较器电路图,

[0066] 如图6所示,NMOS管NM1的源极接地,栅极接时钟信号,漏极和NMOS管NM2的源极相连,NMOS管NM2的栅极和正向输入端相连,漏极和NMOS管NM4的源极相连,NMOS管NM3的源极和NM1的漏极相连,栅极和反向输入端相连,漏极和NMOS管NM5的源极相连,NMOS管NM4的源极和NMOS管NM2的漏极相连,栅极和PMOS管PM3的栅极相连,漏极和PMOS管PM2的漏极相连,NMOS管NM5的源极和NMOS管NM3的漏极相连,栅极和PMOS管PM4的栅极相连,漏极和PMOS管PM4的漏极相连。PMOS管PM1的源极和VDD相连,栅极接时钟信号,漏极和NMOS管NM4的源极相连,PMOS管PM2的源极和VDD相连,栅极和时钟信号相连,漏极和NMOS管NM4的漏极相连,PMOS管PM3的栅极和PMOS管PM4的漏极相连,源极和VDD相连,漏极和PMOS管PM2的漏极相连,PMOS管PM4的栅极和NMOS管NM5的栅极相连,源极和VDD相连,漏极和NMOS管NM5的漏极相连,PMOS管PM5的栅极接时钟信号CLK,源极和VDD相连,漏极和PMOS管PM4的漏极相连,PMOS管PM6的栅极和时钟信号CLK相连,源极和VDD相连,漏极和NMOS管NM5的源极相连,D触发器的电源由VDD供电,输入和PMOS管PM4的漏极相连,时钟信号是CLK的反向输入端,D触发器的输出是VOUT。

[0067] 图7给出了充电阶段的示意图,在第一阶段,输入电压V_{IN}通过辅助启动管N2_S给输出电容CL充电,此时N_{d2_S}逐渐升高,当输出电压V_{OUT}和输入电压V_{IN}很接近时,进入第二阶段,N_{d2_S}变为0。在第二阶段,由于输出电压很低,因此通过辅助启动管N1_S的开关给输出充电,为了使得N1_S充分导通,N1_S的栅极驱动是输出电压振幅的3倍,当输出电压上升到一定阶段以后,V_{OUT}检测电路检测到变化,进入第三阶段,在该阶段,通过主功率管N1的开关加速启动过程。

[0068] 上面对本发明的实施方式做了详细说明。但是本发明并不限于上述实施方式,在所属技术领域普通技术人员所具备的知识范围内,还可以在不脱离本发明宗旨的前提下做出各种变化。

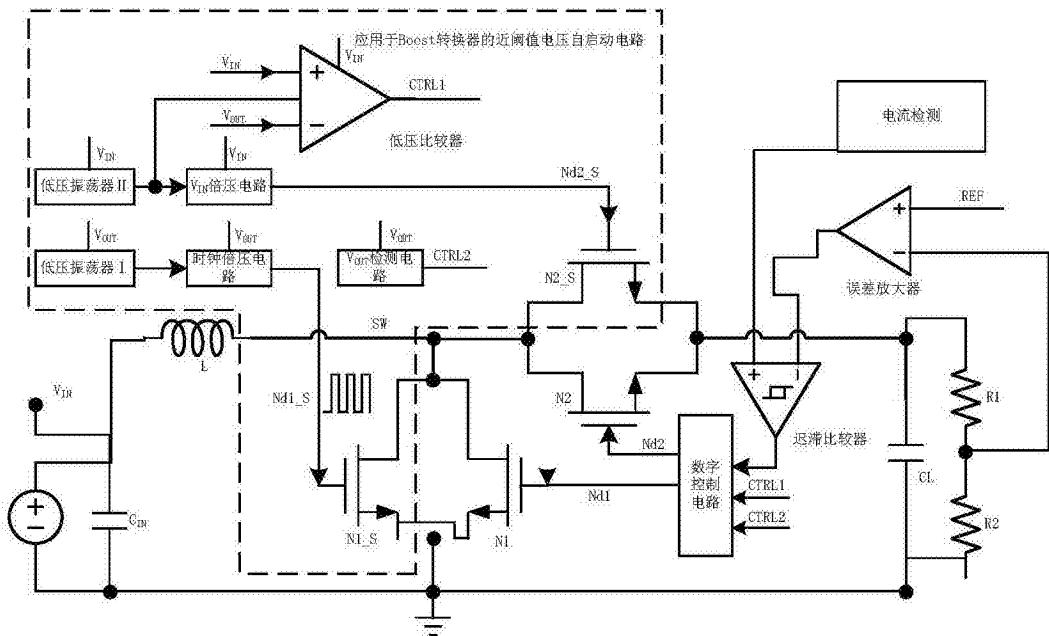


图1

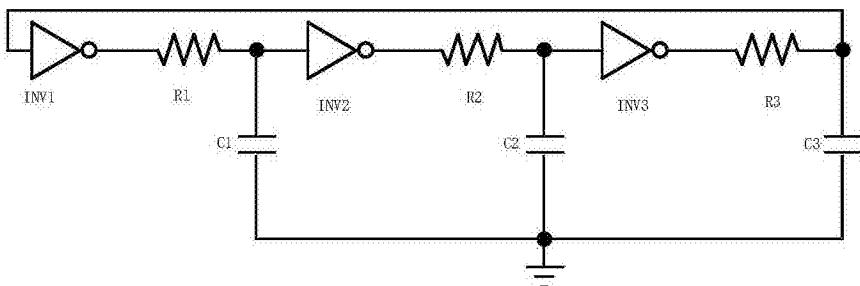


图2

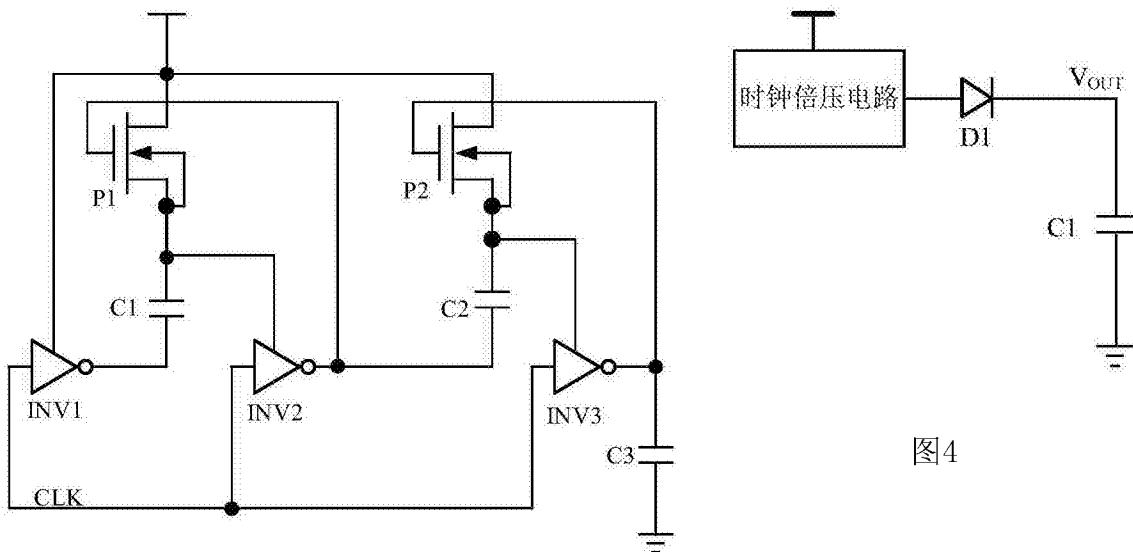
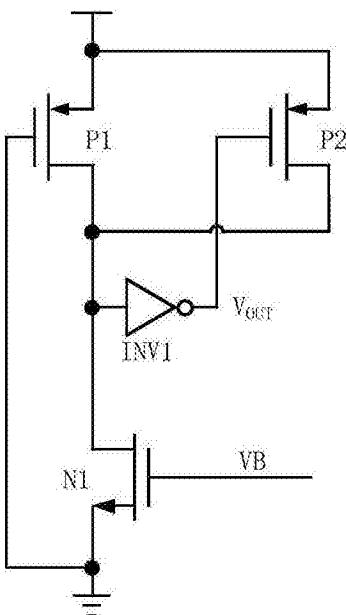


图4



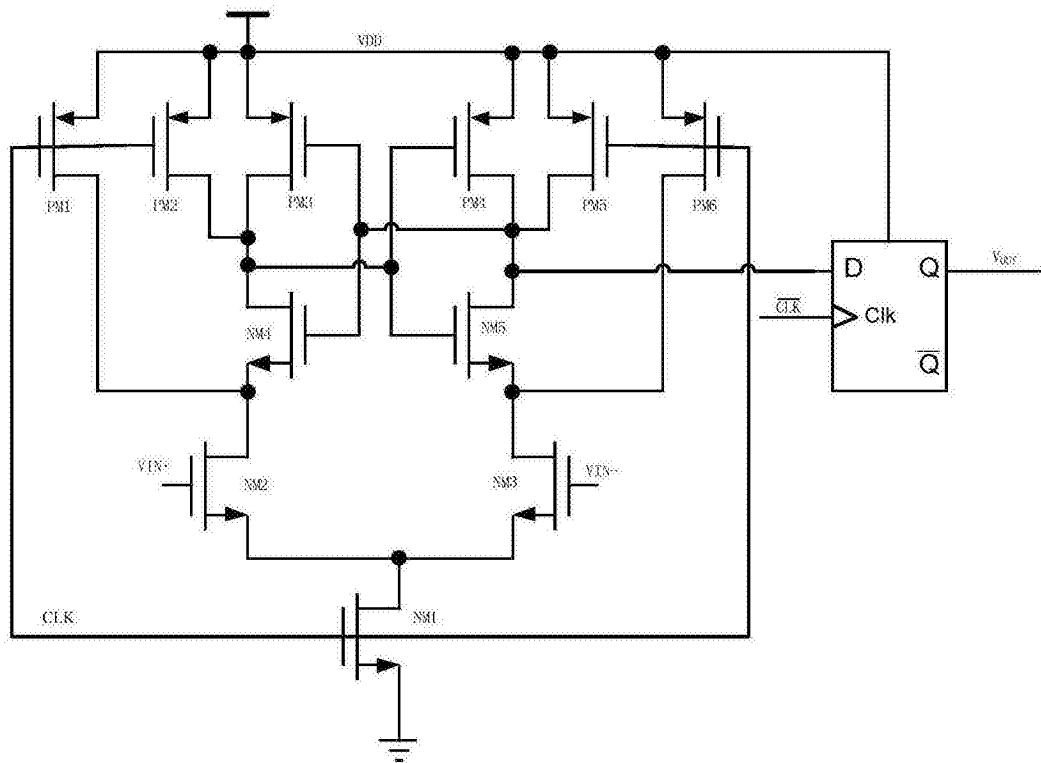


图6

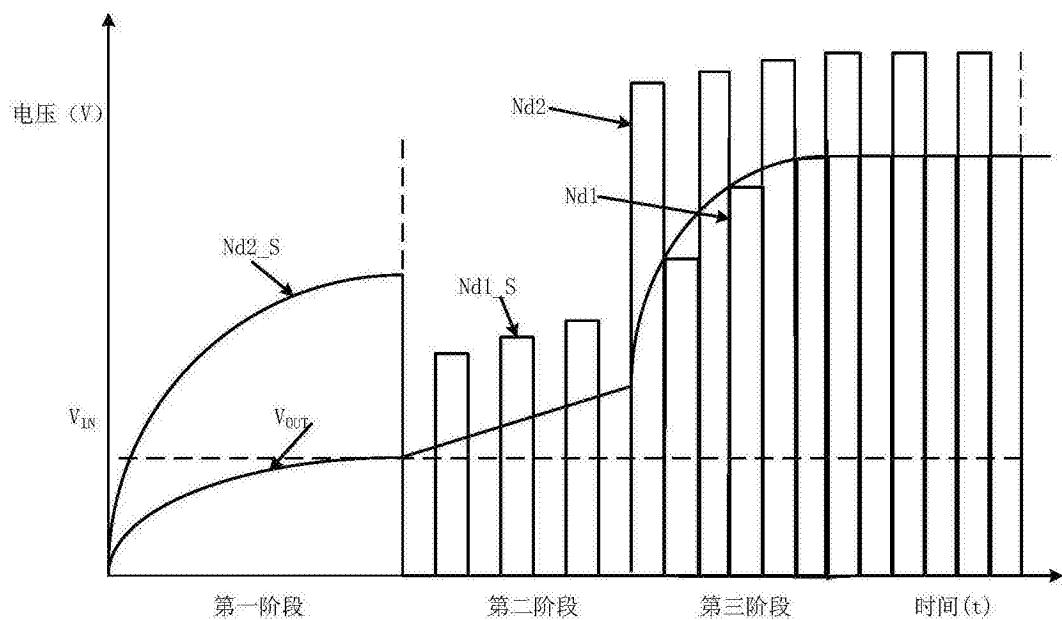


图7