



(12)

Patentschrift

(21) Deutsches Aktenzeichen: **11 2019 007 552.7**
(86) PCT-Aktenzeichen: **PCT/US2019/047911**
(87) PCT-Veröffentlichungs-Nr.: **WO 2021/011019**
(86) PCT-Anmeldetag: **23.08.2019**
(87) PCT-Veröffentlichungstag: **21.01.2021**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **31.03.2022**
(45) Veröffentlichungstag
der Patenterteilung: **04.05.2023**

(51) Int Cl.: **H01L 27/08** (2006.01)
H01L 21/768 (2006.01)
H01L 23/522 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:

62/875,917 **18.07.2019** **US**

(73) Patentinhaber:

**Microchip Technology Incorporated, Chandler,
AZ, US**

(74) Vertreter:

**Betten & Resch Patent- und Rechtsanwälte
PartGmbH, 80333 München, DE**

(72) Erfinder:

Leng, Yaojian, Vancouver, WA, US

(56) Ermittelte Stand der Technik:

US	8 344 479	B2
US	10 199 157	B2
US	2012 / 0 056 297	A1
US	2017 / 0 345 559	A1

(54) Bezeichnung: **TECHNIKEN ZUM HERSTELLEN INTEGRIERTER INDUKTOREN UND ZUGEHÖRIGE HALBLEITERVORRICHTUNGEN, ELEKTRONISCHE SYSTEME UND VERFAHREN**

(57) Hauptanspruch: Halbleitervorrichtung (100), umfassend:

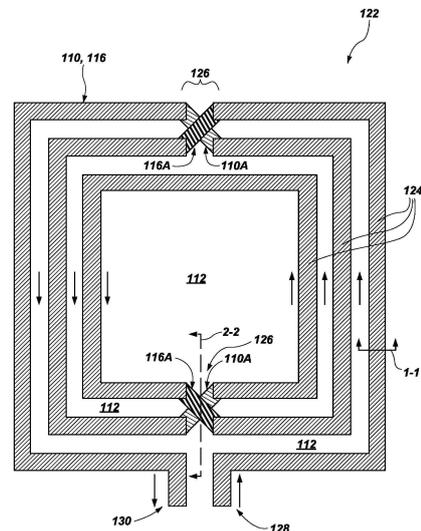
ein Substrat (101), umfassend ein Halbleitermaterial; und einen integrierten Induktor (122), umfassend Spulen (124), die durch das Substrat (101) getragen werden, die Spulen (124) umfassend:

ein erstes elektrisch leitfähiges Material (116) an einem obersten Abschnitt einer Verschaltung (111), die auf dem Substrat (101) gebildet ist;

ein zweites elektrisch leitfähiges Material (110) in direktem Kontakt mit Abschnitten des ersten elektrisch leitfähigen Materials (116), wobei das zweite elektrisch leitfähige Material (110) zu dem ersten elektrisch leitfähigen Material (116) unterschiedlich ist und, wobei das zweite elektrisch leitfähige Material (110) in einem dielektrischen Material (108) eingebettet ist und ein Barrierematerial (109) zwischen dem zweiten elektrisch leitfähigen Material (110) und dem dielektrischen Material (108) angeordnet ist; und einen Überführungs-/Unterführungsbereich (126), in dem sich ein elektrisch isolierter Abschnitt (116A) des ersten elektrisch leitfähigen Materials (116) über einem anderen elektrisch isolierten Abschnitt (110A) des zweiten elektrisch leitfähigen Materials (110) erstreckt und ein Passivierungsmaterial (112), das sich zwischen dem elektrisch isolierten Abschnitt (116A) des ersten elektrisch leitfähigen Materials (116) und dem anderen elektrisch isolierten

Abschnitt (110A) des zweiten elektrisch leitfähigen Materials (110) innerhalb des Überführungs-/Unterführungsbereichs (126) befindet;

wobei ein Abschnitt des Passivierungsmaterials (112) entsprechende Abschnitte des Barrierematerials (109) und des zweiten elektrisch leitfähigen Materials (110) bedeckt.



Beschreibung

PATENTBEREICH

[0001] Diese Offenbarung bezieht sich allgemein auf elektrische Komponenten für Halbleitervorrichtungen und zugehörige Systeme und Verfahren. Genauer beziehen sich offenbarte Ausführungsformen auf Techniken zum Konfigurieren und Herstellen integrierter Induktoren von Halbleitervorrichtungen, welche die Qualität der integrierten Induktoren erhöhen und die Menge von dedizierten Verarbeitungsaktionen zum Herstellen der integrierten Induktoren verringern können.

STAND DER TECHNIK

[0002] Jack Kilby und Robert Noyce haben die Halbleiterindustrie revolutioniert, indem sie integrierten Schaltungen (ICs) den Weg bereiteten. In herkömmlichen ICs wird eine vollständig funktionsfähige Vorrichtung mit mehreren verschalteten Transistoren unter Verwendung von üblicherweise Aluminium- oder Kupferdraht gebildet, und die Transistoren werden monolithisch auf einem Siliciumsubstrat hergestellt, anstatt einzelne Transistoren herzustellen. Zusätzlich zu den Transistoren können andere Komponenten, die herkömmlicherweise auf einer gedruckten Leiterplatte (PCB) bereitgestellt würden, monolithisch auf demselben Siliciumsubstrat hergestellt werden. Diese Konfiguration wird im Stand der Technik manchmal als „System-On-Chip“ (SoC) bezeichnet. Integrierte Induktoren, manchmal als On-Chip-Induktoren bezeichnet, oder Dünnschichtinduktoren gehören zu den Komponenten, die unter Verwendung einer SoC-Integration gebildet werden können.

[0003] Gemäß herkömmlichen Verfahren, die den Erfindern bekannt sind, können integrierte Induktoren am Ende des IC-Bildungsprozesses mit dedizierten Prozessschritten hergestellt werden. Zum Beispiel kann ein einschichtiger Induktor unter Verwendung von 4 µm dickem Aluminiumdraht hergestellt werden, was Aluminiumabscheidungs- und Metallätzprozesse beinhalten kann. Ein zweischichtiger Induktor kann mit zwei Schichten aus 2 µm dickem Aluminiumdraht hergestellt werden, wobei die untere Schicht durch chemisch-mechanisches Polieren (CMP) planarisiert wird. In solchen Situationen können eine Dicke (bis zu 4 oder 5 µm) dielektrische Abscheidung und langes Polieren (bis zu 5 Minuten) erforderlich sein. Alle diese dedizierten Prozessschritte fügen den Herstellungsprozessen zusätzliche Kosten hinzu.

[0004] Dokument US 8 344 479 B2 offenbart integrierte Schaltungsinduktoren, die gebildet werden, indem verschiedene Metallschichten in einer integ-

rierten Schaltung mit durchgehenden Durchgängen miteinander verbunden werden.

[0005] Dokument US 2017 / 0 345 559 A1 offenbart einen On-Chip-Hochleistungstransformator mit verschachtelten Primär- und Sekundärwicklungen.

[0006] Dokument US 2012 / 0 056 297 A1 offenbart eine magnetisch gekoppelte Struktur mit einer integrierten Schaltung, die in digitalen Back-End-of-Line-(BEOL)-CMOS-Fertigungsprozessen integriert wird.

[0007] Dokument US 10 199 157 B2 offenbart einen Induktor, der eine Leiterschicht aufweist, die durch mehrere konzentrische, koplanare Windungen aus ultradickem Metall (UTM) gebildet ist, die geeignet ist, Strom mit einer Frequenz von mindestens einem Gigahertz zu empfangen.

Figurenliste

[0008] Während diese Offenbarung mit Ansprüchen endet, die bestimmte Ausführungsformen besonders hervorheben und eindeutig beanspruchen, können verschiedene Merkmale und Vorteile von Ausführungsformen leichter aus der folgenden Beschreibung ermittelt werden, wenn sie in Verbindung mit den beigefügten Zeichnungen gelesen werden, in denen:

Fig. 1 eine Querschnittsansicht eines Abschnitts eines Substrats, die eine Bondkontaktstelle darstellt, die auf einer Verschaltung des Substrats getragen wird, ist;

Fig. 2 eine Draufsicht eines anderen Abschnitts des Substrats von **Fig. 1** ist, die einen integrierten Induktor gemäß dieser Offenbarung darstellt, der durch das Substrat getragen wird;

Fig. 3 eine Querschnittsansicht eines ersten Abschnitts des integrierten Induktors von **Fig. 2** ist;

Fig. 4 eine Querschnittsansicht eines anderen Abschnitts des integrierten Induktors von **Fig. 2** ist;

Fig. 5 ein schematisches Diagramm eines elektronischen Systems, einschließlich des Substrats von **Fig. 1** bis **Fig. 4**, ist; und

Fig. 6 ein Flussdiagramm eines Verfahrens zum Herstellen eines Substrats gemäß dieser Offenbarung ist.

ART(EN) ZUM AUSFÜHREN DER ERFINDUNG

[0009] Die in dieser Offenbarung dargestellten Veranschaulichungen sollen keine tatsächlichen Ansichten eines bestimmten elektronischen Systems, eines bestimmten Substrats, einer bestimmten Bondkontaktstelle, eines bestimmten integrierten Induktors

oder einer Komponente davon sein, sondern sind lediglich idealisierte Darstellungen, die zum Beschreiben von veranschaulichenden Ausführungsformen eingesetzt werden. Daher sind die Zeichnungen nicht unbedingt maßstabsgetreu. In dieser Beschreibung beziehen sich gleiche Bezugszeichen auf die gleichen oder ähnliche Elemente, unabhängig davon, ob diese Elemente ausdrücklich hervorgehoben oder in Verbindung mit einer gegebenen Figur erörtert werden.

[0010] Offenbarte Ausführungsformen beziehen sich allgemein auf Techniken zum Konfigurieren und Herstellen integrierter Induktoren von Halbleitervorrichtungen, welche die Qualität der integrierten Induktoren erhöhen und die Menge von dedizierten Verarbeitungsschritten zum Herstellen der integrierten Induktoren verringern können. Zum Beispiel können integrierte Induktoren gemäß bestimmten Ausführungsformen dieser Offenbarung zwei Mengen von elektrisch leitfähigem Material einschließen, die direkt miteinander nebengeschlossen sind, um die Verdrahtungsspulen der integrierten Induktoren zu bilden: Kupferverdrahtung in der obersten Schicht dieser Abschnitte (z. B. Schichten) einer Verschaltung, die unter Verwendung von Damascene-Prozessen gebildet werden, und Aluminiummaterial, das sich über der Kupferverdrahtung befindet. Dieser Ansatz eines direkten Nebenschließens kann es ermöglichen, integrierte Induktoren aus den gleichen Materialien zu bilden und die gleichen Prozesse zu nutzen, die verwendet werden, um Bondkontaktstellen der Verschaltung zu bilden. Außerdem können der Ansatz eines direkten Nebenschließens und die Verwendung eines Doppelschichtmaterials in bestimmten Ausführungsformen neue Techniken und Strukturen für Überführungs-/Unterführungsbereiche von spiralförmigen Induktoren ermöglichen. Infolge dieser und anderer Gesichtspunkte der folgenden Offenbarung können integrierte Induktoren gemäß dieser Offenbarung die Abhängigkeit von passiven elektronischen Komponenten, die separat von einem Halbleiterchip (z. B. auf einer gedruckten Leiterplatte) bereitgestellt sind, reduzieren (z. B. beseitigen), eine größere Flexibilität beim Gestalten vollständig integrierter Schaltungen (z. B. System-on-Chip) ermöglichen, die Anzahl von dedizierten Prozessschritten, die zum Bilden integrierter Induktoren erforderlich sind, reduzieren (z. B. können sie aus Prozesssicht frei sein) und integrierte Induktoren mit einer höheren Induktivität, einem niedrigeren Widerstand und einer niedrigeren Kapazität erzeugen.

[0011] Wie hierin verwendet, bedeuten die Begriffe „im Wesentlichen“ und „etwa“ in Bezug auf einen gegebenen Parameter, eine Eigenschaft oder eine Bedingung und schließen in einem Ausmaß ein, dass Fachleute verstehen würden, dass der gegebene Parameter, die gegebene Eigenschaft oder

die gegebene Bedingung mit einem gewissen Grad an Varianz erfüllt ist, wie innerhalb akzeptabler Fertigungstoleranzen. Beispielsweise kann ein Parameter, der im Wesentlichen oder etwa ein spezifizierter Wert ist, mindestens etwa 90 % des spezifizierten Werts, mindestens etwa 95 % des spezifizierten Werts, mindestens etwa 99 % des spezifizierten Werts oder sogar mindestens etwa 99,9 % des spezifizierten Werts sein.

[0012] Fig. 1 ist eine Querschnittsansicht eines Abschnitts einer Halbleitervorrichtung 100 einer Halbleitervorrichtung, die eine Bondkontaktstelle 102 darstellt, die durch ein Substrat 101 getragen wird, das eine Hauptoberfläche 106 aufweist. Das Substrat 101 kann ein Halbleitermaterial, wie zum Beispiel Silicium, Germanium oder Silicium-auf-Isolator (SOI), auf dem eine integrierte Schaltung gebildet werden kann, einschließen. Das Substrat 101 kann Transistorbereiche 104 einschließen, die eine integrierte Schaltlogik darin und/oder darauf aufweisen. Zum Beispiel können Transistoren über dem oder innerhalb des Halbleitermaterial(s) des Substrats 101 in den Transistorbereichen 104 hergestellt sein. Die Halbleitervorrichtung 100 kann eine Verschaltung 111 an oder auf den Transistorbereichen 104 einschließen, wobei die Verschaltung 111 neben anderen Strukturen ein elektrisch leitfähiges Material 110 einschließt, das teilweise von einem dielektrischen Material 108 umgeben oder darin eingebettet ist. Die Verschaltung 111 kann genutzt werden, um die Halbleitervorrichtungen der Transistorbereiche 104 elektrisch und betreibbar zu verbinden. Zum Beispiel kann das elektrisch leitfähige Material 110 in Form eines obersten Drahts vorliegen, der durch einen Damascene-Prozess auf dem Substrat 101 erzeugt wird, wobei das elektrisch leitfähige Material 110 teilweise von einem dünnen Barrierematerial 109 (z. B. Ta, TaN) umgeben sein kann, das zwischen dem elektrisch leitfähigen Material 110 und dem dielektrischen Material 108 angeordnet ist. Der Einfachheit halber ist in Fig. 1, Fig. 3 und Fig. 4 nur die oberste Schicht dieser Abschnitte (z. B. Schichten) einer Verschaltung 111, die vorzugsweise unter Nutzung eines Damascene-Prozesses gebildet wird, dargestellt, wobei jedoch die Verschaltungen 111 gemäß dieser Offenbarung zusätzliche Schichten, wie zum Beispiel zwischen diesen angeordnete Schichten, einschließen können. Das elektrisch leitfähige Material 110 kann zum Beispiel ein Metall- oder Metalllegierungsmaterial (z. B. Kupfer, Aluminium, Kupferlegierung, Aluminiumlegierung) einschließen. Das dielektrische Material 108 kann ein oder mehrere dielektrische Materialien, wie zum Beispiel ein Oxid (z. B. SiO₂, SiO₂), einschließen. Das dielektrische Material 108 kann zum Beispiel in Form einer Schicht auf oder über den Transistorbereichen 104 der Halbleitervorrichtung 100 vorliegen.

[0013] Ein Passivierungsmaterial 112 kann sich über dem dielektrischen Material 108, dem dünnen Barrierematerial 109 und dem elektrisch leitfähigen Material 110 befinden. Zum Beispiel kann das Passivierungsmaterial 112 in direktem Kontakt mit der obersten Schicht einer Verschaltung 111 sein, die unter Nutzung eines Damascene-Prozesses gebildet wird. Das Passivierungsmaterial 112 kann ein oder mehrere dielektrische Materialien, wie zum Beispiel Oxide, Nitride, Gläser, Polymere oder Kombinationen oder Unterkombinationen davon (z. B. SiON, SiO, SiN, siliciumreiches Nitrid, Phosphosilikatglas), einschließen. Genauer kann das Passivierungsmaterial 112 zum Beispiel eine Schicht aus SiN, die sich in der Nähe des dielektrischen Materials 108 befindet, eine Schicht aus siliciumreichem Oxid, die sich auf dem SiN befindet, eine Schicht aus Phosphosilikatglas, die sich auf dem siliciumreichen Oxid befindet, und eine Schicht aus SiON, die sich auf dem Phosphosilikatglas befindet, einschließen. Das Passivierungsmaterial 112 kann zum Beispiel zumindest einen Abschnitt des dielektrischen Materials 108, des Barrierematerials 109 und Abschnitte des elektrisch leitfähigen Materials 110 bedecken.

[0014] Öffnungen 114 in dem Passivierungsmaterial 112 können Zugang zum Rest des elektrisch leitfähigen Materials 110 gewähren. Zum Beispiel kann die Bondkontaktstelle 102 ein anderes unterschiedliches elektrisch leitfähiges Material 116 einschließen, das sich innerhalb einer zugehörigen Öffnung 114 befindet. Das andere elektrisch leitfähige Material 116 kann zum Beispiel ein Metall- oder Metalllegierungsmaterial (z. B. Kupfer, Aluminium, Kupferlegierung, Aluminiumlegierung) einschließen, jedoch kann sich der Materialbestandteil 116 des anderen elektrisch leitfähigen Materials vom Materialbestandteil des elektrisch leitfähigen Materials 110 unterscheiden. Als ein spezifisches nicht einschränkendes Beispiel kann das andere elektrisch leitfähige Material 116 Aluminium einschließen, das mit 0,5 Gew.-% Kupfer legiert ist. Die Öffnung 114 kann zum Beispiel in der Form eines rechteckigen Zylinders vorliegen. Das andere elektrisch leitfähige Material 116 kann in direktem Kontakt mit einem zugehörigen Abschnitt des elektrisch leitfähigen Materials 110 sein und elektrisch damit verbunden sein und kann sich vom zugehörigen Abschnitt des elektrisch leitfähigen Materials 110 durch das Passivierungsmaterial 112 zu mindestens einer freiliegenden Oberfläche 118 des Passivierungsmaterials 112 (z. B. mindestens bündig mit der freiliegenden Oberfläche 118 des Passivierungsmaterials 112) erstrecken. Genauer kann sich das andere elektrisch leitfähige Material 116 von einem direkten Kontakt mit dem elektrisch leitfähigen Material 110, durch das Passivierungsmaterial 112 und über das Passivierungsmaterial 112 hinaus erstrecken, wobei sich der vorstehende Abschnitt des anderen elektrisch leitfähigen Materials 116 seitlich über die Seitenwände 120 des Passivierungsma-

terials 112 hinaus erstreckt, das die Öffnung 114 definiert, um die Bondkontaktstelle 102 zu bilden.

[0015] Fig. 2 ist eine Draufsicht eines anderen Abschnitts der Halbleitervorrichtung 100 von Fig. 1, die einen integrierten Induktor 122 gemäß dieser Offenbarung darstellt, der durch das Substrat 101 getragen wird. Wenn gesagt wird, dass der Induktor 122 „integriert“ ist, ist gemeint, dass sich der Induktor 122 auf dem Substrat 101 der Halbleitervorrichtung 100 befindet, anstatt eine diskrete Komponente zu sein, die mit einer Stützstruktur, mit der das Substrat 101 verbunden sein kann, wie zum Beispiel einer gedruckten Leiterplatte, versehen und verbunden ist. Zum Beispiel kann der integrierte Induktor 122 eine Komponente einer System-on-a-Chip-Konfiguration für die Halbleitervorrichtungen 100 sein. Der integrierte Induktor 122 kann sich in den gleichen Schichten befinden, die in Bezug auf die Verschaltung 111 (siehe Fig. 1) beschrieben sind. Der integrierte Induktor 122 kann Spulen 124 einschließen, die sich von einer Eingangsstelle 128 zu einer Ausgangsstelle 130 erstrecken, wobei die Spulen 124 einen Wicklungspfad von einer radial äußersten Spule 124 zu einer radial innersten Spule 124 und wieder zurück (oder umgekehrt) bilden. Die Spulen 124 können zum Beispiel aus Drähten, Leitungen, Leiterbahnen und/oder anderen Strukturen gebildet sein, um elektrischen Strom durch den integrierten Induktor 122 zu leiten. Mengen des Passivierungsmaterials 112 können sich zum Beispiel an einer radialen Mitte des integrierten Induktors 122 (z. B. radial innerhalb der Spulen) und radial zwischen jeder radial benachbarten Spule 124 befinden. Die Spulen 124 können eine im Allgemeinen rechteckige (z. B. quadratische), polygonale (z. B. sechseckige, achteckige) oder kreisförmige Form aufweisen, wenn sie in einer Ebene parallel zu einer Hauptoberfläche 106 des Substrats 101 betrachtet werden (z. B. abhängig von magnetischem Fluss, Länge und Widerstandsspezifikationen für den integrierten Induktor 122). In einigen Ausführungsformen können die Spulen 124 symmetrisch sein (z. B. im Wesentlichen die gleiche gespiegelte Form um eine Symmetrielinie mit mehreren Überführungs-/Unterführungsbereichen 126 aufweisen). In anderen Ausführungsformen können die Spulen asymmetrisch sein (z. B. mindestens einen Unterschied aufweisen, wenn sie um eine Symmetrielinie gespiegelt sind, wie einen Überführungs-/Unterführungsbereich 126 auf einer seitlichen Seite ohne einen entsprechenden Überführungs-/Unterführungsbereich 126 auf der gegenüberliegenden seitlichen Seite aufweisen).

[0016] Um radial benachbarte Spulen 124 miteinander zu verbinden, wodurch eine Spirale des integrierten Induktors 122 gebildet wird, kann der integrierte Induktor 122 zum Beispiel einen oder mehrere Überführungs-/Unterführungsbereiche 126 einschließen. Der/die Überführungs-/Unterführungsbereich(e) 126

kann/können einen elektrisch isolierten Abschnitt 110A (z. B. einen Unterführungsabschnitt) einer Spule 124 unter einem anderen elektrisch isolierten Abschnitt 116A (z. B. einem Überführungsabschnitt) einer anderen Spule 124 einschließen, wobei sich das Passivierungsmaterial 112 zwischen dem elektrisch isolierten Abschnitt 110A der einen Spule und dem anderen elektrisch isolierten Abschnitt 116A der anderen Spule 124 befindet. Genauer kann jeder Überführungs-/Unterführungsbereich 126 einen elektrisch isolierten Abschnitt 110A oder 116A einer radial äußeren Spule 124 einschließen, der sich in Richtung einer radial inneren Spule 124 über oder unter einem elektrisch isolierten Abschnitt 110A oder 116A einer anderen radial inneren Spule 124 erstreckt, die sich in Richtung einer anderen radial äußeren Spule 124 erstreckt. Der integrierte Induktor 122 kann zum Beispiel einen Überführungs-/Unterführungsbereich 126 weniger als die Anzahl von Spulen 124 (z. B. Windungen) einschließen, die in dem integrierten Induktor 122 eingeschlossen sind. Zum Beispiel schließt der in **Fig. 2** gezeigte integrierte Induktor 122 drei Spulen 124 und zwei Überführungs-/Unterführungsbereiche 126 ein. Die elektrisch isolierten Abschnitte 110A und 116A der Spulen 124 innerhalb der Überführungs-/Unterführungsbereiche 126 sind derart dargestellt, dass sie in schrägen Winkeln relativ zu den anderen Abschnitten der Spulen 124 ausgerichtet sind. Elektrisch isolierte Abschnitte der Spulen 124 innerhalb der Überführungs-/Unterführungsbereiche 126 können jedoch jeden Weg nehmen, der zwischen den benachbarten Spulen 124 innerhalb der Ebene des jeweiligen isolierten Abschnitts 110A oder 116A führt, wie zum Beispiel ein Treppenschrittmuster mit Abschnitten der Treppe, die sich abwechselnd parallel, dann senkrecht, dann parallel und so weiter zu den Spulen 124 erstrecken. Außerdem können die integrierten Induktoren 122 gemäß dieser Offenbarung eine beliebige Anzahl von Spulen 124 (z. B. Windungen) einschließen.

[0017] **Fig. 3** ist eine Querschnittsansicht eines ersten Abschnitts des integrierten Induktors 122 von **Fig. 2**, vorgenommen entlang der Linie 1-1 in **Fig. 2**. Der in **Fig. 3** dargestellte Abschnitt kann den Abschnitten der Spulen 124 entsprechen, die nicht die Überführungs-/Unterführungsbereiche 126 bilden. In solchen Abschnitten können die Spulen 124 das elektrisch leitfähige Material 110, das teilweise von dem dielektrischen Material 108 umgeben ist, das andere elektrisch leitfähige Material 116 in direktem Kontakt mit dem elektrisch leitfähigen Material 110, wobei das Passivierungsmaterial 112 mindestens einen Abschnitt des anderen elektrisch leitfähigen Materials 116 auf zwei seitlichen Seiten flankiert ist, und optional einen anderen Abschnitt des anderen elektrisch leitfähigen Materials 116 über das Passivierungsmaterial hinaus in einer Richtung senkrecht zu der Hauptoberfläche 106 und

optional seitlich über die Seitenwände 120 hinaus, welche die Öffnung 114 definieren, einschließen. In Ausführungsformen, in denen ein Abschnitt einer Spule 124 aus dem elektrisch leitfähigen Material 110 und dem anderen elektrisch leitfähigen Material 116 gebildet ist, kann die Öffnung 114 zum Beispiel in der Form eines Grabens vorliegen.

[0018] In einigen Fällen kann der Qualitätsfaktor eines integrierten Induktors 122 unter Nutzung der folgenden Gleichung bewertet werden: $Q = \frac{\omega \times L}{R}$, wobei Q der Qualitätsfaktor ist, ω die

[0019] Winkelfrequenz eines Signals ist, das sich entlang des integrierten Induktors 122 ausbreitet, L die Induktivität des integrierten Induktors 122 ist und R der Serienwiderstand des integrierten Induktors 122 ist. Unter Nutzung einer solchen Gleichung können die höheren Werte für den Qualitätsfaktor Q einen integrierten Induktor 122 mit besserer Leistung als niedrigere Werte für den Qualitätsfaktor Q angeben. Die integrierten Induktoren 122, die gemäß dieser Offenbarung konfiguriert sind, einschließlich des elektrisch leitfähigen Materials 110 in direktem Kontakt mit dem anderen elektrisch leitfähigen Material 116, können einen höheren Qualitätsfaktor Q mindestens teilweise deshalb aufweisen, weil die Querschnittsfläche der Spulen 124, die aus dem direkten Verbinden von zwei Massen von elektrisch leitfähigen Materialien 110 und 116 resultieren, den Widerstand R der Spulen 124 reduzieren kann. Eine kombinierte Dicke T des elektrisch leitfähigen Materials 110 und des anderen elektrisch leitfähigen Materials 116, wie in einer Richtung senkrecht zu der Hauptoberfläche 106 gemessen, kann zum Beispiel mindestens etwa 1 μm sein. Genauer kann die kombinierte Dicke T des elektrisch leitfähigen Materials 110 und des anderen elektrisch leitfähigen Materials 116 zum Beispiel zwischen etwa 1 μm und etwa 6 μm sein. Als spezifisches nicht einschränkendes Beispiel kann die kombinierte Dicke T des elektrisch leitfähigen Materials 110 und des anderen elektrisch leitfähigen Materials 116 zum Beispiel zwischen etwa 2 μm und etwa 5 μm (z. B. etwa 4 μm) sein.

[0020] Im Gegensatz zu herkömmlichen gestapelten integrierten Induktoren, die dem Erfinder des Gegenstands dieser Offenbarung bekannt sind und die Verbindungen zwischen oberen und unteren Mengen elektrisch leitfähiger Materialien unter Nutzung resistiver Durchkontaktierungen (z. B. Wolframkontakte), die sich durch Passivierungsmaterialien erstrecken, bilden können, können die integrierten Induktoren 122 gemäß dieser Offenbarung Verbindungen zwischen oberen und unteren Mengen elektrisch leitfähiger Materialien 110 und 116 unter Nutzung eines direkten Kontakts bilden, um ein elektrisch leitfähiges Material 110 mit einem anderen elektrisch leitfähigen Material 116 elektrisch zu ver-

binden. Solche integrierte Induktoren 122 können frei von Durchkontaktierungen in direktem Kontakt mit den integrierten Induktoren 122 sein, obwohl Durchkontaktierungen in anderen Abschnitten der Halbleitervorrichtungen 100, welche die integrierten Induktoren 122 tragen, eingeschlossen sein können, wobei die Durchkontaktierungen indirekt mit den integrierten Induktoren 122 verbunden sein können. Zum Beispiel kann/können der/die Überführungs-/Unterführungsbereich(e) 126 frei von Durchkontaktierungen sein, die sich durch das Passivierungsmaterial 112 erstrecken. Zum Beispiel können die integrierten Induktoren 122 frei von Durchkontaktierungen sein, die sich zwischen dem elektrisch leitfähigen Material 110 und dem anderen elektrisch leitfähigen Material 116 des integrierten Induktors 122 erstrecken. Das Nutzen eines direkten Kontakts anstelle von Durchkontaktierungen kann es ermöglichen, dass die Spulen 124 die kombinierten Querschnittsflächen von beiden elektrisch leitfähigen Materialien 110 und 116 nutzen, um den Widerstand R und die Kapazität entlang größerer Längen der Spulen 124 als herkömmlicherweise mit Durchkontaktierungen möglich zu reduzieren, wodurch der Qualitätsfaktor Q weiter erhöht wird.

[0021] Die integrierten Induktoren 122 gemäß dieser Offenbarung können in einigen Ausführungsformen aus den gleichen Materialien wie die Bondkontaktstellen 102 (siehe **Fig. 1**) hergestellt sein. Außerdem können sich die jeweiligen Abschnitte der integrierten Induktoren 122 an den gleichen Positionen befinden, wie in einer Richtung senkrecht zu der inaktiven Hauptoberfläche 106 gemessen. Genauer kann das elektrisch leitfähige Material 110 des integrierten Induktors/der integrierten Induktoren 122 und der Bondkontaktstelle(n) 102 innerhalb der obersten Schicht der Kupferverdrahtung der Verschaltung 111 sein, die unter Nutzung von Damascene-Prozessen gebildet wird, und kann das andere elektrisch leitfähige Material 116 des integrierten Induktors/der integrierten Induktoren 122 und der Bondkontaktstelle(n) 102 mindestens Abschnitte des elektrisch leitfähigen Materials 110 überlagern und in direktem Kontakt damit sein.

[0022] **Fig. 4** ist eine Querschnittsansicht eines anderen Abschnitts des integrierten Induktors 122 von **Fig. 2**, vorgenommen entlang der Linie 2-2 in **Fig. 2**. Der in **Fig. 4** dargestellte Abschnitt kann den Abschnitten der Spulen 124 entsprechen, welche die Überführungs-/Unterführungsbereiche 126 bilden. In solchen Abschnitten kann das elektrisch leitfähige Material 110, das teilweise durch das dielektrische Material 108 einer Spule 124 umgeben ist, die einen ersten radialen Abstand von der radialen Mitte aufweist, durch das Passivierungsmaterial 112 bedeckt sein, und kann sich das andere elektrisch leitfähige Material 116 einer anderen Spule 124, die einen zweiten unterschiedlichen radialen Abstand

von der radialen Mitte aufweist, auf einer Seite des Passivierungsmaterials 112 gegenüber dem elektrisch leitfähigen Material 110 der einen Spule 124 befinden. Das andere elektrisch leitfähige Material 116 der einen Spule 124 kann innerhalb des Überführungs-/Unterführungsbereichs 126 weggelassen werden, wobei ein Abschnitt des Raums, der ansonsten durch das andere elektrisch leitfähige Material 116, welches das elektrisch leitfähige Material 110 überlagert, eingenommen würde, stattdessen durch das Passivierungsmaterial 112 eingenommen wird. Das elektrisch leitfähige Material 110 und ein Abschnitt des anderen elektrisch leitfähigen Materials 116 der anderen Spule 124 können innerhalb des Überführungs-/Unterführungsbereichs 126 weggelassen werden, wobei das Passivierungsmaterial 112 zwischen dem verbleibenden Abschnitt des anderen elektrisch leitfähigen Materials 116 der anderen Spule 124 und dem elektrisch leitfähigen Material 110 der einen Spule 124 angeordnet ist. Somit kann das Passivierungsmaterial 112 einen Abschnitt des anderen elektrisch leitfähigen Materials 116, das über dem Passivierungsmaterial 112 verläuft, von dem elektrisch leitfähigen Material 110, das unter dem Passivierungsmaterial 112 verläuft, elektrisch isolieren.

[0023] Mit anderen Worten kann sich das elektrisch leitfähige Material 110A der einen Spule 124, das unter der anderen Spule 124 verläuft, kontinuierlich von vor dem Überführungs-/Unterführungsbereich 126 durch den Überführungs-/Unterführungsbereich 126 und über den Überführungs-/Unterführungsbereich 126 hinaus erstrecken. Das andere elektrisch leitfähige Material 116 der einen Spule 124 kann diskontinuierlich sein, sich in Richtung des Überführungs-/Unterführungsbereichs 126 zu einer Stelle, die an einer seitlichen Seite des Überführungs-/Unterführungsbereichs an den Überführungs-/Unterführungsbereich 126 angrenzt, erstrecken, wobei sie innerhalb des Überführungs-/Unterführungsbereichs 126 vollständig weggelassen wird, und sich von einer Stelle, die an den Überführungs-/Unterführungsbereich 126 an einer anderen gegenüberliegenden seitlichen Seite des Überführungs-/Unterführungsbereichs 126 angrenzt, von dem Überführungs-/Unterführungsbereich 126 weg erstrecken. Ein Abschnitt des anderen elektrisch leitfähigen Materials 116A der anderen Spule 124, das über die eine Spule 124 verläuft, kann sich mindestens im Wesentlichen kontinuierlich von vor dem Überführungs-/Unterführungsbereich 126 durch den Überführungs-/Unterführungsbereich 126 und über den Überführungs-/Unterführungsbereich 126 hinaus erstrecken. Ein anderer Abschnitt des anderen elektrisch leitfähigen Materials 116 der anderen Spule 124, der einer Stelle entspricht, an der das Passivierungsmaterial 112 zwischen dem elektrisch leitfähigen Material 110A der einen Spule 124 und dem anderen elektrisch leitfähigen Material 116A

der anderen Spule 124 in dem Überführungs-/Unterführungsbereich 126 angeordnet ist, kann innerhalb des Überführungs-/Unterführungsbereichs 126 weggelassen werden. Der Abschnitt des anderen elektrisch leitfähigen Materials 116 der anderen Spule 124 kann diskontinuierlich sein, sich in Richtung des Überführungs-/Unterführungsbereichs 126 zu einer Stelle, die an einer seitlichen Seite des Überführungs-/Unterführungsbereichs an den Überführungs-/Unterführungsbereich 126 angrenzt, erstrecken, wobei sie innerhalb des Überführungs-/Unterführungsbereichs 126 weggelassen wird, und sich von einer Stelle, die an den Überführungs-/Unterführungsbereich 126 an einer anderen gegenüberliegenden seitlichen Seite des Überführungs-/Unterführungsbereichs 126 angrenzt, von dem Überführungs-/Unterführungsbereich 126 weg erstrecken. Das elektrisch leitfähige Material 110 der anderen Spule 124 kann ebenfalls diskontinuierlich sein, sich in Richtung des Überführungs-/Unterführungsbereichs 126 zu einer Stelle, die an einer seitlichen Seite des Überführungs-/Unterführungsbereichs an den Überführungs-/Unterführungsbereich 126 angrenzt, erstrecken, wobei sie innerhalb des Überführungs-/Unterführungsbereichs 126 vollständig weggelassen wird, und sich von einer Stelle, die an den Überführungs-/Unterführungsbereich 126 an einer anderen gegenüberliegenden seitlichen Seite des Überführungs-/Unterführungsbereichs 126 angrenzt, von dem Überführungs-/Unterführungsbereich 126 weg erstrecken. Eine Trennung eines elektrisch leitfähigen Materials 110A von dem anderen elektrisch leitfähigen Material 116A in einer Überführungs-/Unterführungsweise innerhalb des Überführungs-/Unterführungsbereichs 126 kann den Widerstand der Spulen 124 in dem Überführungs-/Unterführungsbereich 126 erhöhen. Die Erhöhung des Widerstands kann jedoch den Qualitätsfaktor des integrierten Induktors 122 nicht signifikant beeinflussen (kann z. B. eine vernachlässigbare Auswirkung auf den Qualitätsfaktor des integrierten Induktors 122 aufweisen), weil der Überführungs-/Unterführungsbereich 126 im Vergleich zu den gesamten Längen der Spulen 124 des integrierten Induktors 122 relativ klein ist.

[0024] Fig. 5 ist ein schematisches Diagramm eines elektronischen Systems 132, einschließlich der Halbleitervorrichtung 100 von Fig. 1 bis Fig. 4. Zum Beispiel kann das elektronische System 132 eine Steuereinheit 134 und eine Sondeneinheit 136 einschließen. Die Sondeneinheit 136 kann eine Sensorvorrichtung 138 einschließen, die konfiguriert ist, um ein elektrisches Signal repräsentativ für und als Reaktion auf ein erfasstes physikalisches Phänomen zu erzeugen. Die Sondeneinheit 136 kann eine tragbare Vorrichtung, wie zum Beispiel eine handgehaltene Vorrichtung, sein. In einigen Ausführungsformen kann die Sondeneinheit 136 eine Halbleitervorrichtung 100, einschließlich eines Sub-

strats 101 (siehe Fig. 1, Fig. 3, Fig. 4), gemäß dieser Offenbarung einschließen, die sich in der Sondeneinheit 136 befindet, wobei das Substrat 101 (siehe Fig. 1, Fig. 3, Fig. 4) der Halbleitervorrichtung 100 konfiguriert ist, um das elektrische Signal mindestens teilweise lokal in der Sondeneinheit 136 zu verarbeiten. Die Sondeneinheit 136 kann mit der Steuereinheit 134 wirkverbunden sein (z. B. über eine drahtgebundene oder drahtlose Verbindung) und kann das rohe, teilweise verarbeitete oder vollständig verarbeitete elektrische Signal an die Steuereinheit 134 senden. In einigen Ausführungsformen kann die Steuereinheit 134 eine andere Halbleitervorrichtung 100, die ein Substrat 100 aufweist, gemäß dieser Offenbarung oder einen Mikroprozessor 140, der das elektrische Signal verarbeiten oder weiterverarbeiten kann, einschließen. Die Steuereinheit 134 kann eine Speichervorrichtung 142 (d. h. eine physische Hardwarespeichervorrichtung, die kein transitives Signal ist) einschließen, die konfiguriert ist, um die Ergebnisse des vollständig verarbeiteten elektrischen Signals zu speichern. Die Steuereinheit 134 kann optional eine Ausgabevorrichtung 144 (z. B. eine elektronische Anzeige, einen Lautsprecher, einen Drucker usw.) einschließen, die konfiguriert ist, um die Ergebnisse des vollständig verarbeiteten elektrischen Signals auszugeben.

[0025] Halbleitervorrichtungen, die integrierte Induktoren gemäß dieser Offenbarung aufweisen, können besonders nützlich sein, wenn sie in Vorrichtungen implementiert werden, die Schaltungen für Funkfrequenz, Millimeterwellen, Stromversorgung (z. B. Stromversorgung auf einem Chip), wie zum Beispiel rauscharme Verstärker, Resonanzlasten, Anpassungsnetzwerke, Hochfrequenzfilter, integrierte Spannungsregler, Schaltmodusstromversorgungen und/oder Abwärts-/Aufwärtswandler, einsetzen. Die kostengünstigen qualitativ hochwertigen Konstruktionen für die integrierten Induktoren 122 gemäß dieser Offenbarung können bewirken, dass solche elektronische Systeme 132 kostengünstiger hergestellt und zuverlässiger betrieben werden können.

[0026] Fig. 6 ist ein Flussdiagramm eines Verfahrens 146 zum Herstellen einer Halbleitervorrichtung 100 gemäß dieser Offenbarung. Zusammen Bezug nehmend auf Fig. 1 bis Fig. 4 und Fig. 6 kann das Verfahren 146 ein Abscheiden des Passivierungsmaterials 112 über dem letzten Abschnitt oder der letzten Schicht der Verschaltung 111 beinhalten, die unter Nutzung von Damascene-Prozessen, zum Beispiel durch Nutzen einer plasmaunterstützten chemischen Gasphasenabscheidung (PEVCD) gebildet wird, wie bei Vorgang 148 gezeigt.

[0027] Genauer kann das Passivierungsmaterial 112 zum Beispiel durch Abscheiden des Passivierungsmaterials 112 über obersten Mengen des

dielektrischen Materials 108, des Barrierematerials 109 und des elektrisch leitfähigen Materials 110, das die letzte Verdrahtungsschicht der Verschaltung 111 bildet, die unter Nutzung von Damascene-Prozessen gebildet wird, platziert werden. In einigen Ausführungsformen können als Vorläufer zur Platzierung des Passivierungsmaterials 112 ein oder mehrere Abschnitte der Halbleitervorrichtung 100 gebildet werden, wie zum Beispiel durch Bilden der Verschaltung 111, einschließlich der obersten Schicht darstellt in **Fig. 1**, **Fig. 3** und **Fig. 4**, unter Verwendung von Damascene-Prozessen. In anderen Ausführungsformen kann die Halbleitervorrichtung 100, einschließlich des dielektrischen Materials 108 und des elektrisch leitfähigen Materials 110, als eine vorgeformte Vorläuferkomponente bereitgestellt sein.

[0028] Das Verfahren 146 kann ferner ein Bilden von Öffnungen 114 in dem Passivierungsmaterial 112 einschließen, wie bei Vorgang 150 gezeigt. Die Öffnungen 114 können unter Nutzung zum Beispiel von Maskierungs- und Ätzprozessen gebildet werden. In diesen Abschnitten des integrierten Induktors/der integrierten Induktoren 122, die nicht die Überführungs-/Unterführungsbereiche 126 bilden, und in den Stellen der Bondkontaktstelle(n) 102 können die Öffnungen 114 das elektrisch leitfähige Material 110 freilegen, wobei das zuvor in den Öffnungen befindliche Passivierungsmaterial 112 im Wesentlichen vollständig entfernt wird (z. B. außer Leiterbahnmengen, die aus Beschränkungen der Fertigungsfähigkeiten resultieren). In den Überführungs-/Unterführungsbereichen 126 können die Öffnungen 114 nicht in dem Passivierungsmaterial 112 gebildet sein, wodurch in einigen Ausführungsformen das Passivierungsmaterial 112 in den Überführungs-/Unterführungsbereichen 126 intakt bleibt. In einigen Ausführungsformen können die Öffnungen 114 für die Bondkontaktstelle(n) 102 gleichzeitig gebildet werden, während die Öffnungen 114 für die Spulen 124 des integrierten Induktors/der integrierten Induktoren 122 gebildet werden. Zum Beispiel können die Öffnungen 114 für die Bondkontaktstelle(n) 102 und die Öffnungen 114 für die Spulen 124 des integrierten Induktors/der integrierten Induktoren 122 unter Verwendung der Maskierungs- und Ätzprozesse gebildet werden, wobei keine separaten Prozesse erforderlich sind, um die Öffnungen 114 herzustellen.

[0029] Das Verfahren 146 kann auch ein Platzieren (z. B. Abscheiden) des anderen elektrisch leitfähigen Materials 116 mindestens teilweise innerhalb der Öffnungen 114 und in einigen Abschnitten in direktem Kontakt mit dem elektrisch leitfähigen Material 110, das innerhalb der Öffnungen 114 freiliegt, einschließen, wie bei Vorgang 152 angegeben. Das elektrisch leitfähige Material 116 kann zum Beispiel unter Nutzung einer physikalischen Gasphasenabscheidung (PVD) platziert werden. In einigen Ausführungsformen kann eine Maske auf dem Passivierungsmate-

rial 112 platziert werden oder bleiben, um dem anderen elektrisch leitfähigen Material 116, das sich über dem Passivierungsmaterial 112 erstreckt, eine gewünschte Größe und Form zu verleihen.

[0030] Im Vergleich zu herkömmlichen Konfigurationen von und Techniken für ein Bilden von integrierten Induktoren können Konfigurationen von und Techniken für ein Bilden von integrierten Induktoren gemäß dieser Offenbarung ein Durchführen von weniger Prozessaktionen beinhalten, eine größere Synergie mit Prozessaktionen, die zum Bilden von anderen Strukturen (z. B. Bondkontaktstellen) verwendet werden, aufweisen, die Abhängigkeit von dedizierten Prozessaktionen und Verschaltungsstrukturen (z. B. Durchkontaktierungen und den Aktionen zum Bilden von Durchkontaktierungen) reduzieren und integrierte Induktoren mit einer höheren Qualität erzeugen. Zum Beispiel können es Techniken zum Bilden von integrierten Induktoren gemäß dieser Offenbarung ermöglichen, dass integrierte Induktoren gleichzeitig mit und unter Verwendung der gleichen Materialien wie Bondkontaktstellen der gleichen Halbleitervorrichtung gebildet werden. Als weiteres Beispiel können integrierte Induktoren, die Konfigurationen gemäß dieser Offenbarung aufweisen, eine höhere Induktivität, einen niedrigeren Widerstand und eine niedrigere Kapazität aufweisen, wodurch integrierte Induktoren mit einer höheren Qualität erzeugt werden.

Patentansprüche

1. Halbleitervorrichtung (100), umfassend: ein Substrat (101), umfassend ein Halbleitermaterial; und einen integrierten Induktor (122), umfassend Spulen (124), die durch das Substrat (101) getragen werden, die Spulen (124) umfassend: ein erstes elektrisch leitfähiges Material (116) an einem obersten Abschnitt einer Verschaltung (111), die auf dem Substrat (101) gebildet ist; ein zweites elektrisch leitfähiges Material (110) in direktem Kontakt mit Abschnitten des ersten elektrisch leitfähigen Materials (116), wobei das zweite elektrisch leitfähige Material (110) zu dem ersten elektrisch leitfähigen Material (116) unterschiedlich ist und, wobei das zweite elektrisch leitfähige Material (110) in einem dielektrischen Material (108) eingebettet ist und ein Barrierematerial (109) zwischen dem zweiten elektrisch leitfähigen Material (110) und dem dielektrischen Material (108) angeordnet ist; und einen Überführungs-/Unterführungsbereich (126), in dem sich ein elektrisch isolierter Abschnitt (116A) des ersten elektrisch leitfähigen Materials (116) über einem anderen elektrisch isolierten Abschnitt (110A) des zweiten elektrisch leitfähigen Materials (110) erstreckt und ein Passivierungsmaterial (112), das sich zwischen dem elektrisch isolierten

Abschnitt (116A) des ersten elektrisch leitfähigen Materials (116) und dem anderen elektrisch isolierten Abschnitt (110A) des zweiten elektrisch leitfähigen Materials (110) innerhalb des Überführungs-/Unterführungsbereichs (126) befindet; wobei ein Abschnitt des Passivierungsmaterials (112) entsprechende Abschnitte des Barrierematerials (109) und des zweiten elektrisch leitfähigen Materials (110) bedeckt.

2. Halbleitervorrichtung (100) nach Anspruch 1, wobei der integrierte Induktor frei von Durchgangslottyp-Durchkontaktierungen zwischen dem ersten elektrisch leitfähigen Material (116) und dem zweiten elektrisch leitfähigen Material (110) des integrierten Induktors (122) ist.

3. Halbleitervorrichtung (100) nach Anspruch 1, wobei das erste elektrisch leitfähige Material (116) der Spulen (124) ein Kupfer- oder Kupferlegierungsmaterial umfasst und das zweite elektrisch leitfähige Material (110) Aluminium oder eine Aluminiumlegierung umfasst.

4. Halbleitervorrichtung (100) nach Anspruch 1, wobei der integrierte Induktor zumindest im Wesentlichen symmetrisch ist.

5. Halbleitervorrichtung (100) nach Anspruch 1, wobei sich das erste elektrisch leitfähige Material (116) an einer obersten Schicht der Schichten der Verschaltung (111) befindet, die unter Verwendung von Damascene-Prozessen gebildet werden.

6. Halbleitervorrichtung (100), umfassend: ein Substrat (101), umfassend ein Halbleitermaterial; und einen integrierten Induktor (122), umfassend Spulen (124), die durch das Substrat (101) getragen werden, die Spulen (124) umfassend: ein erstes elektrisch leitfähiges Material (116) in einer obersten Schicht einer Verschaltung (111), die auf dem Substrat (101) gebildet ist, wobei das erste elektrisch leitfähige Material (116) in einem Passivierungsmaterial (112) eingebettet ist; ein zweites elektrisch leitfähiges Material (110) unter dem ersten elektrisch leitfähigen Material (116) in der obersten Schicht, wobei das zweite elektrisch leitfähige Material (110) in direktem Kontakt mit Abschnitten des ersten elektrisch leitfähigen Materials (116) ist, wobei sich das zweite elektrisch leitfähige Material (110) vom ersten elektrisch leitfähigen Material (116) unterscheidet und wobei das zweite elektrisch leitfähige Material (110) in einem dielektrischen Material (108) mit einem Barrierematerial (109) eingebettet ist, das zwischen dem zweiten elektrisch leitfähigen Material (110) und dem dielektrischen Material (108) angeordnet ist, wobei ein Abschnitt des Passivierungsmaterials (112) entsprechende Abschnitte des Barrierematerials (109)

und des zweiten elektrisch leitfähigen Materials (110) bedeckt; und einen Überführungs-/Unterführungsbereich (126), in dem:

sich das erste elektrisch leitfähige Material (116) einer Spule kontinuierlich von vor dem Überführungs-/Unterführungsbereich (126), durch den Überführungs-/Unterführungsbereich (126) und über den Überführungs-/Unterführungsbereich (126) hinaus erstreckt;

sich ein Abschnitt des zweiten elektrisch leitfähigen Materials (110) einer anderen Spule kontinuierlich von vor dem Überführungs-/Unterführungsbereich (126) durch den Überführungs-/Unterführungsbereich (126) und unter dem elektrisch leitfähigen Material der Spule und über den Überführungs-/Unterführungsbereich (126) hinaus erstreckt;

das zweite elektrisch leitfähige Material (110) der Spule diskontinuierlich ist und sich in Richtung des Überführungs-/Unterführungsbereichs (126) erstreckt,

wobei es innerhalb des Überführungs-/Unterführungsbereichs (126) weggelassen wird, und sich vom Überführungs-/Unterführungsbereich (126) weg erstreckt; und

das erste elektrisch leitfähige Material (116) der anderen Spule diskontinuierlich ist, sich in Richtung des Überführungs-/Unterführungsbereichs (126) erstreckt,

wobei es innerhalb des Überführungs-/Unterführungsbereichs (126) weggelassen wird, und sich vom Überführungs-/Unterführungsbereich (126) weg erstreckt.

7. Halbleitervorrichtung (100) nach Anspruch 6, wobei der integrierte Induktor frei von Durchgangslottyp-Durchkontaktierungen ist, die sich zwischen dem ersten elektrisch leitfähigen Material (116) und dem zweiten elektrisch leitfähigen Material (110) des integrierten Induktors (122) erstrecken.

8. Halbleitervorrichtung (100) nach Anspruch 6, wobei sich das erste elektrisch leitfähige Material (116) an einer obersten Schicht der Schichten der Verschaltung (111) befindet, die unter Verwendung von Damascene-Prozessen gebildet werden.

9. Verfahren zur Herstellung einer Halbleitervorrichtung (100), umfassend:

Platzieren eines Passivierungsmaterials (112) über einer Verschaltung (111), die auf einem Halbleiter-substrat (101) gebildet ist;

Freilegen von Abschnitten von Spulen (124) eines integrierten Induktors (122), der auf dem Substrat (101) getragen wird, durch Entfernen von ersten Abschnitten des Passivierungsmaterials (112), wobei die freigelegten Abschnitte der Spulen (124) ein zweites elektrisch leitfähiges Material (110) der Verschaltung (111) umfassen, wobei die freigelegten Abschnitte der Spulen (124) in einem dielektrischen

Material (108) mit einem Barrierematerial (109) eingebettet sind, das zwischen dem zweiten elektrisch leitfähigen Material (110) und dem dielektrischen Material (108) angeordnet ist, wobei ein zweiter Abschnitt des Passivierungsmaterials (112) entsprechende Abschnitte des Barrierematerials (109) und einen Abschnitt des zweiten elektrisch leitfähigen Materials (110) bedeckt;

Platzieren eines ersten Abschnitts eines ersten elektrisch leitfähigen Materials (116) in direkten Kontakt mit dem zweiten elektrisch leitfähigen Material (110) der freigelegten Abschnitte der Spulen (124), um den integrierten Induktor (122) zu bilden, wobei sich das zweite elektrisch leitfähige Material (110) von dem ersten elektrisch leitfähigem Material unterscheidet;

Bedecktklassen eines anderen Abschnitts der Spulen (124) des integrierten Induktors (122) durch einen dritten Abschnitt des Passivierungsmaterials (112); und Platzieren eines zweiten Abschnitts des ersten elektrisch leitfähigen Materials (116) über einen anderen Abschnitt des Passivierungsmaterials (112), um einen Überführungs-/Unterführungsbereich (126) zu bilden, wobei der zweite Abschnitt des ersten elektrisch leitfähigen Materials (116) der Spulen (124) elektrisch von dem zweiten elektrisch leitfähigen Material (110) isoliert ist, das sich unter dem dritten Abschnitt des Passivierungsmaterials (112) innerhalb des Überführungs-/Unterführungsbereichs (126) befindet.

10. Verfahren nach Anspruch 9, wobei das Freilegen der Abschnitte der Spulen (124) des integrierten Induktors (122) durch Entfernen der ersten Abschnitte des Passivierungsmaterials (112) ein Freilegen von Kupfermaterial, das mindestens teilweise innerhalb eines Barrierematerials (109) des Substrats (101) getragen wird, umfasst.

11. Verfahren nach Anspruch 9, ferner umfassend ein gleichzeitiges Bilden einer Bondkontaktstelle (102), während der integrierte Induktor gebildet wird, durch Entfernen eines anderen Abschnitts des Passivierungsmaterials (112), wobei die Bondkontaktstelle das erste elektrisch leitfähige Material (116) umfasst, und Platzieren der Bondkontaktstelle in direktem Kontakt mit dem zweiten elektrisch leitfähigem Material (110).

12. Elektronisches System, umfassend: ein Substrat (101), umfassend ein Halbleitermaterial, wobei das Substrat (101) eine Hochfrequenz-, Millimeterwellen- oder Stromversorgungsschaltung trägt; wobei die Hochfrequenz-, Millimeterwellen- oder Stromversorgungsschaltung einen integrierten Induktor (122) umfasst, der Spulen (124) umfasst, die Spulen (124) umfassend: ein erstes elektrisch leitfähiges Material (116) in der Nähe einer Oberfläche des Substrats (101), wobei

das erste elektrisch leitfähige Material (116) in ein Passivierungsmaterial (112) eingebettet ist; ein zweites elektrisch leitfähiges Material (110) in direktem Kontakt mit Abschnitten des ersten elektrisch leitfähigen Materials (116), wobei sich das zweite elektrisch leitfähige Material (110) von dem ersten elektrisch leitfähigem Material unterscheidet und, wobei das zweite elektrisch leitfähige Material (110) in einem dielektrischen Material (108) mit einem Barrierematerial (109) eingebettet ist, das zwischen dem zweiten elektrisch leitfähigen Material (110) und dem dielektrischen Material (108) angeordnet ist, wobei ein Abschnitt des Passivierungsmaterials (112) entsprechende Abschnitte des Barrierematerials (109) und des zweiten elektrisch leitfähigen Materials (110) bedeckt; und einen Überführungs-/Unterführungsbereich (126), der einen elektrisch isolierten Abschnitt (116A) des ersten elektrisch leitfähigen Materials (116) über einem anderen elektrisch isolierten Abschnitt (110A) des zweiten elektrisch leitfähigen Materials (110) innerhalb des Überführungs-/Unterführungsbereichs (126) leitet und ein Passivierungsmaterial (112), das sich zwischen dem elektrisch isolierten Abschnitt (116A) des ersten elektrisch leitfähigen Materials (116) und dem anderen elektrisch isolierten Abschnitt (110A) des zweiten elektrisch leitfähigen Materials (110) befindet.

13. Elektronisches System nach Anspruch 12, wobei der integrierte Induktor frei von Durchgangslochtyp-Durchkontaktierungen zwischen dem ersten elektrisch leitfähigen Material (116) und dem zweiten elektrisch leitfähigen Material (110) des integrierten Induktors (122) ist.

14. Elektronisches System nach Anspruch 12, ferner umfassend eine Bondkontaktstelle (102), umfassend das erste elektrisch leitfähige Material (116) und das zweite elektrisch leitfähige Material (110) in direktem Kontakt mit dem ersten elektrisch leitfähigen Material (116), wobei das erste elektrisch leitfähige Material (116) der Bondkontaktstelle (102) in einem gleichen Abstand relativ zu einer inaktiven Oberfläche des Substrats (101) wie das erste elektrisch leitfähige Material (116) des integrierten Induktors (122) ist, wobei das zweite elektrisch leitfähige Material (110) der Bondkontaktstelle (102) in einem gleichen Abstand relativ zu einer inaktiven Oberfläche des Substrats (101) wie das zweite elektrisch leitfähige Material (110) des integrierten Induktors (122) ist.

15. Integrierter Induktor, umfassend: Spulen (124), die sich teilweise innerhalb einer Verschaltung (111) einer Halbleitervorrichtung (100) befinden, die Spulen (124) umfassend: ein erstes elektrisch leitfähiges Material (116), das sich innerhalb einer obersten Schicht einer Verschaltung (111) befindet, die auf der Halbleitervor-

richtung (100) gebildet ist, wobei das erste elektrisch leitfähige Material (116) in ein Passivierungsmaterial (112) eingebettet ist;

ein zweites elektrisch leitfähiges Material (110), das unter dem ersten elektrisch leitfähigen Material (116) liegt und in direktem Kontakt damit ist, wobei das zweite elektrisch leitfähige Material (110) in einem dielektrischen Material (108) mit einem Barrierematerial (109) eingebettet ist, das zwischen dem zweiten elektrisch leitfähigen Material (110) und dem dielektrischen Material (108) angeordnet ist,

wobei ein Abschnitt des Passivierungsmaterials (112) entsprechende Abschnitte des Barrierematerials (109) und des zweiten elektrisch leitfähigen Materials (110) bedeckt; und

einen Überführungs-/Unterführungsbereich (126), in dem das zweite elektrisch leitfähige Material (110) innerhalb des Überführungs-/Unterführungsbereich (126) elektrisch von dem ersten elektrisch leitfähigen Material (116) isoliert ist und nicht indirekt in Kontakt damit ist.

16. Integrierter Induktor nach Anspruch 15, wobei das erste elektrisch leitfähige Material (116) Aluminium umfasst, das mit 0,5 Gew.-% Kupfer legiert ist.

17. Integrierter Induktor nach Anspruch 16, wobei das zweite elektrisch leitfähige Material (110) ein Kupfer- oder Kupferlegierungsmaterial .

18. Integrierter Induktor nach Anspruch 15, wobei das erste elektrisch leitfähige Material (116) einer Spule, die über einer anderen Spule verläuft, im Überführungs-/Unterführungsbereich (126) diskontinuierlich ist und das zweite elektrisch leitfähige Material (110) der anderen Spule, das unter der einen Spule verläuft, im Überführungs-/Unterführungsbereich (126) diskontinuierlich ist.

19. Halbleitervorrichtung (100) nach Anspruch 15, wobei sich das erste elektrisch leitfähige Material (116) an einer obersten Schicht der Schichten der Verschaltung (111) befindet, die unter Verwendung von Damascene-Prozessen gebildet werden.

Es folgen 6 Seiten Zeichnungen

Anhängende Zeichnungen

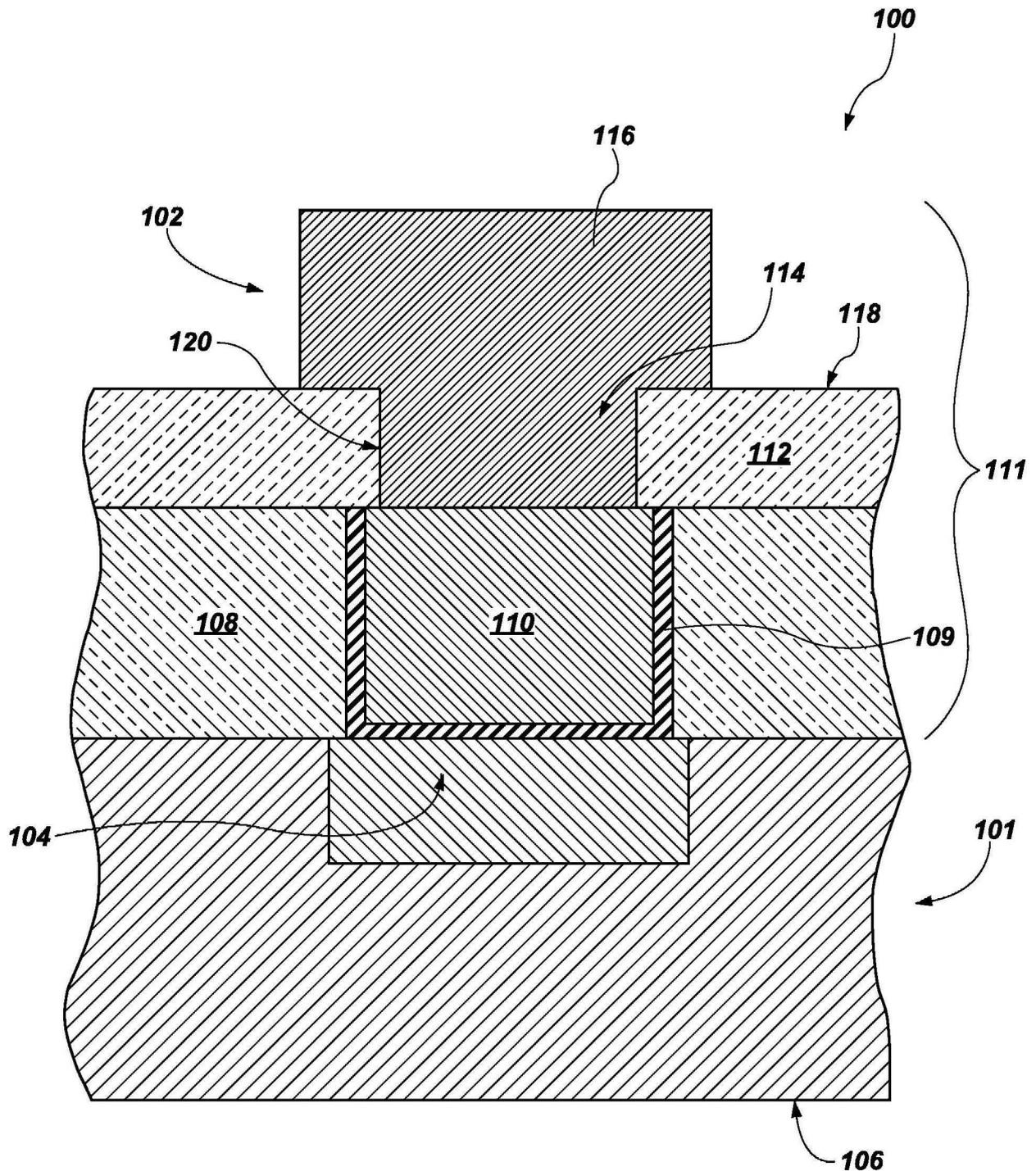


FIG. 1

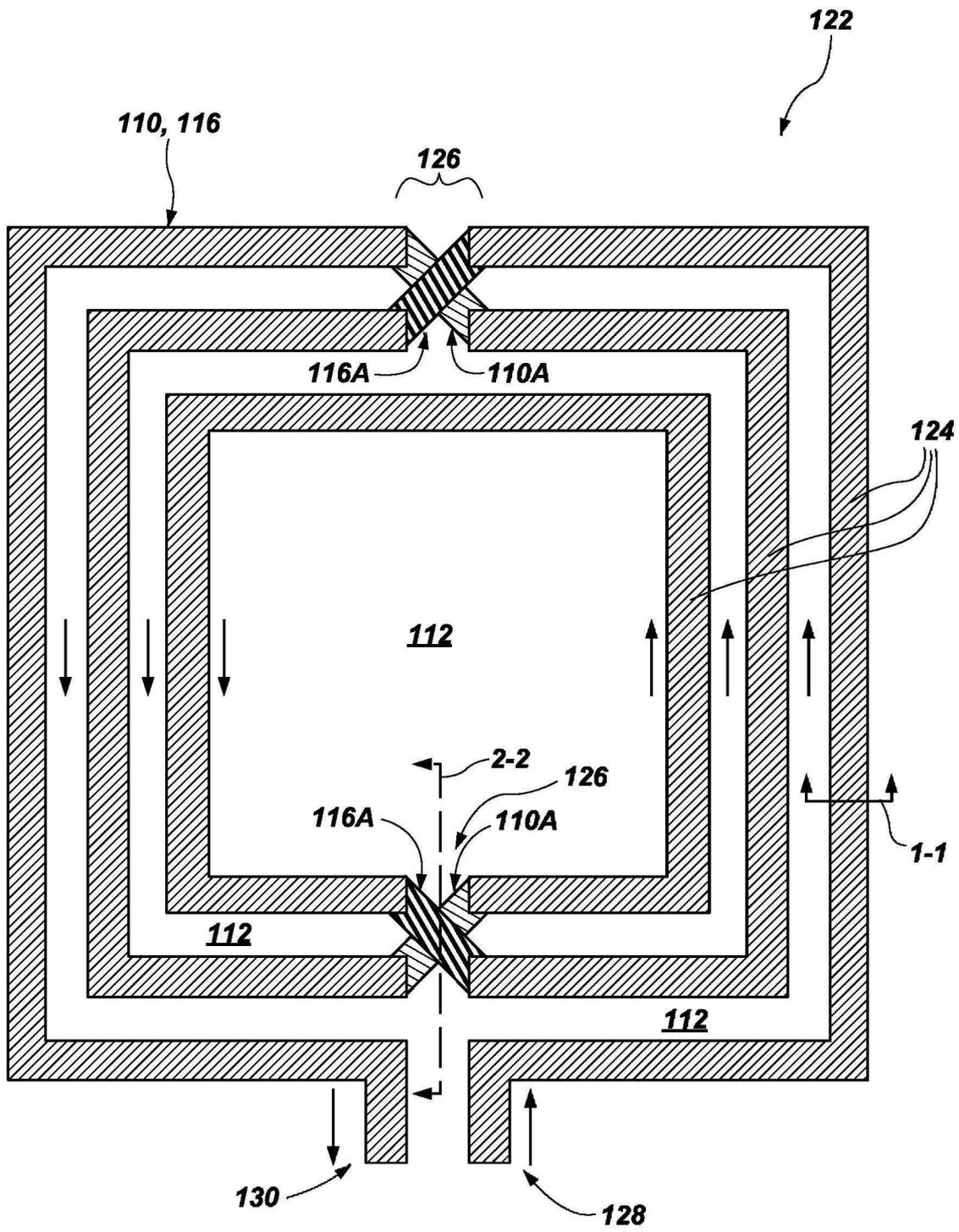


FIG. 2

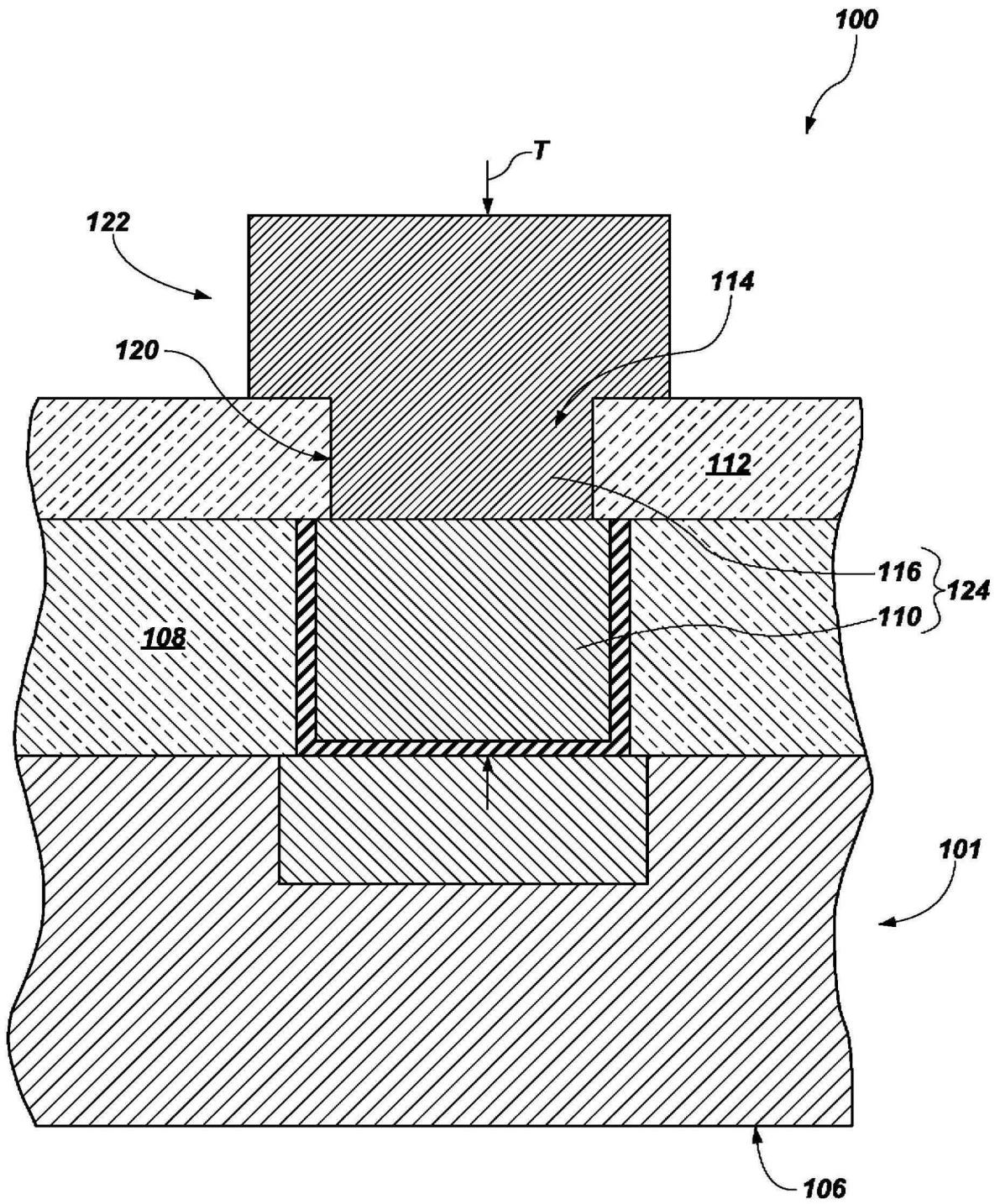


FIG. 3

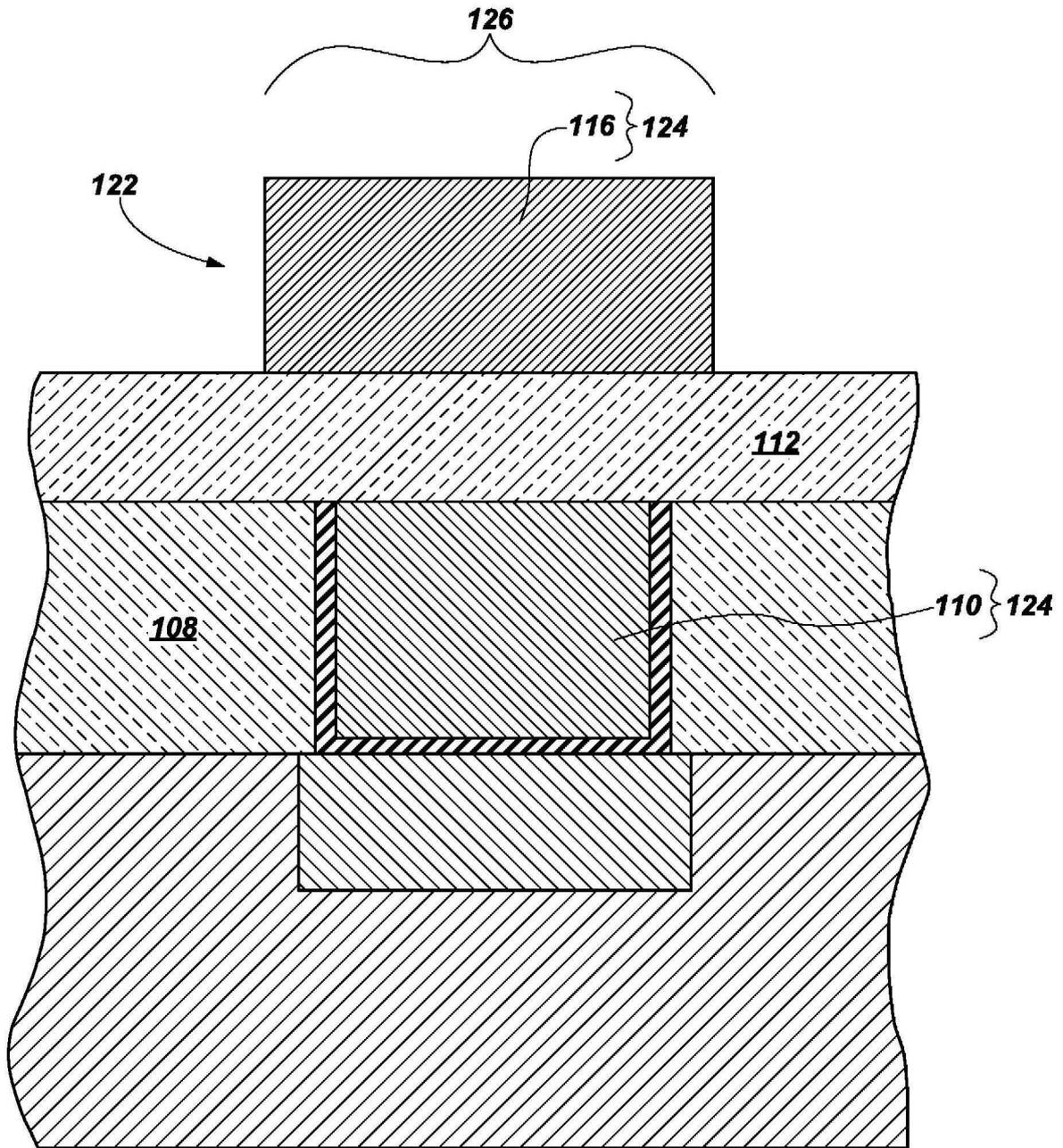


FIG. 4

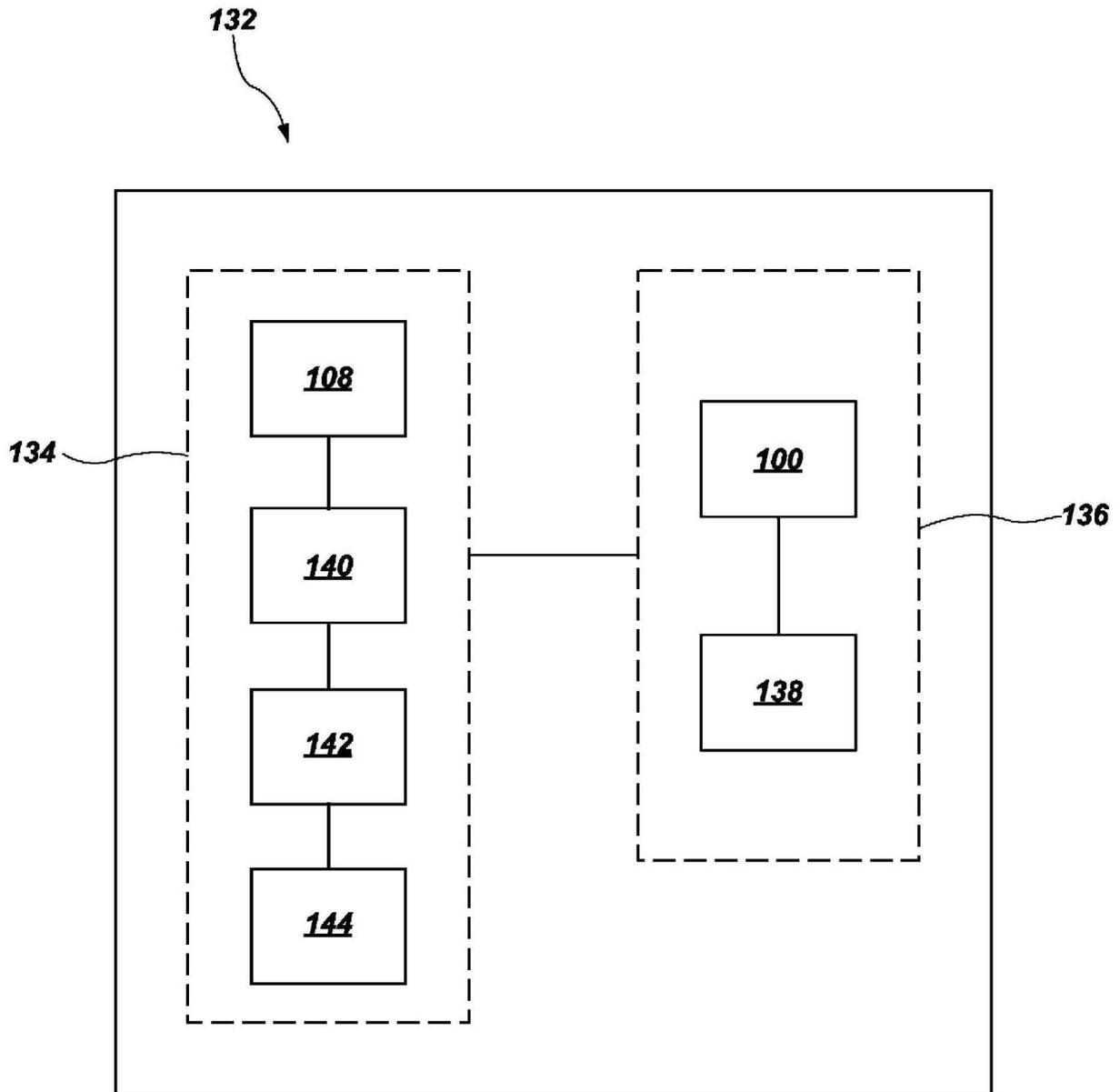


FIG. 5

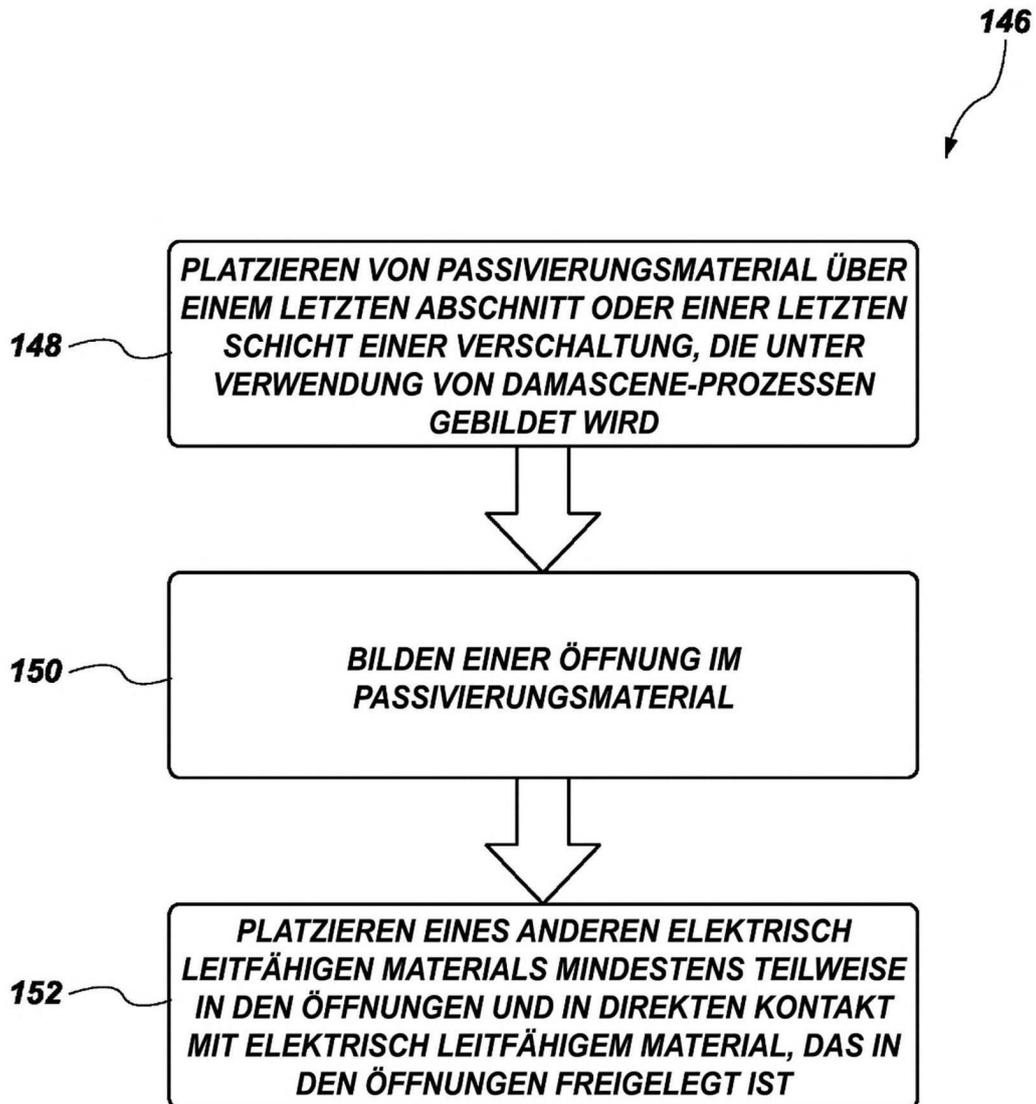


FIG. 6