



(12) 发明专利申请

(10) 申请公布号 CN 104980118 A

(43) 申请公布日 2015. 10. 14

(21) 申请号 201410133483. 2

(22) 申请日 2014. 04. 03

(71) 申请人 深圳振华富电子有限公司

地址 518109 广东省深圳市宝安区龙华镇和平路振华科技园 A 栋厂房 AC 段 4 楼

(72) 发明人 罗洪梁 刘季超 樊应县 李建辉
林亚梅 徐鹏飞 庞岩 王智会

(74) 专利代理机构 深圳中一专利商标事务所
44237

代理人 张全文

(51) Int. Cl.

H03H 7/01(2006. 01)

H03H 3/007(2006. 01)

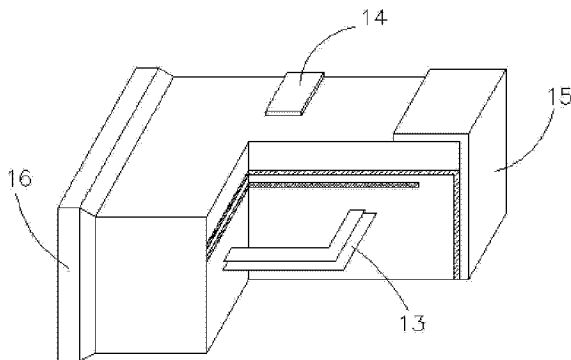
权利要求书2页 说明书15页 附图5页

(54) 发明名称

一种叠层片式陶瓷射频低通滤波器及其制备方法

(57) 摘要

本发明公开了一种叠层片式陶瓷射频低通滤波器及其制备方法,低通滤波器包括四个引出端电极和内部电路,电极依次为输入端正极、输出端正极和两个公共接地端,内部电路包括处于不同介质层的三维空间上多个内置电容与多个内置电感组成的内电极;电感为垂直三维螺旋结构;电感和电容的介质层采用高频低损耗的陶瓷材料。本发明中滤波器介质材料采用的是高频陶瓷材料,内部元件的容量、感量可实现微小调节,且较容易实现独石结构,制备工艺成熟,一致性良好适宜批量生产,因此,该滤波器具有截止频率高、工作频率范围宽、带外抑制高、矩形度好、可靠性高、射频段使用一致性好等优点。



1. 一种叠层片式陶瓷射频低通滤波器,具有四个引出端电极,包括输入端正极(16)、输出端正极(15)和两个公共接地端(14),其特征在于,所述叠层片式陶瓷射频低通滤波器的内部电路包括处于不同介质层的三维空间上多个内置电容(17)与多个内置电感(10)组成的内电极(13);所述电感(10)为垂直三维螺旋结构;所述电感(10)和所述电容(17)的介质层采用陶瓷材料。

2. 如权利要求1所述的叠层片式陶瓷射频低通滤波器,其特征在于,所述介质层包括依次层叠布置的上层叠部分、第一隔离层、中间叠层部分、第二隔离层以及下层叠部分,所述上层叠部分及下层叠部分分别包括有所述电容(17),所述电容(17)由同种陶瓷材料制成,所述中间层叠部分包括有多个串联连接的所述电感(10),所述电容(17)的一端连接于两所述电感(10)对接的连接点(11),或连接于所述输入端正极(16)或输出端正极(15),所述电容(17)的另一端接地。

3. 如权利要求1所述的叠层片式陶瓷射频低通滤波器,其特征在于,所述介质层包括依次层叠布置的上层叠部分、隔离层以及下层叠部分,

所述上层叠部分包括有多个串联连接的电感(10),所述下层叠部分分别包括有多个所述电容(17),各所述电容(17)的一端穿过所述隔离层,且连接于两所述电感(10)对接的连接点,各所述电容(17)的另一端接地。

4. 如权利要求1所述的叠层片式陶瓷射频低通滤波器,其特征在于,所述输出端正极(15)与所述输入端正极(16)中分别分布有多个串联布置的所述电感(10),所述公共接地端(14)中分布有多个所述电容(17),所述电容(17)的一端连接于两所述电感(10)对接的连接点,所述电容(17)的另一端接地。

5. 如权利要求1-4任一项所述的叠层片式陶瓷射频低通滤波器,其特征在于,所述高频低损耗的陶瓷材料的介质损耗角的正切值小于等于 6×10^{-4} ,烧结温度低于 900°C ,介电常数为 $3 \sim 100$ 。

6. 一种叠层片式陶瓷射频低通滤波器的制备方法,其特征在于,包括下述步骤:

(1)将陶瓷粉料、有机溶剂、增塑剂、粘结剂和分散剂混合后获得流延浆料;并将所述流延浆料进行球磨和流延处理后形成厚度为5微米~100微米的膜片;其中陶瓷粉料、有机溶剂、增塑剂、粘结剂和分散剂的质量百分比依次为 $(40 \sim 60)\text{wt}\%$ 、 $(40 \sim 60)\text{wt}\%$ 、 $(1.0 \sim 4.0)\text{wt}\%$ 、 $(4.5 \sim 8.5)\text{wt}\%$ 、 $(0.09 \sim 0.5)\text{wt}\%$;

(2)根据电感与电容之间连接的需要、电感之间连接的需要对所述膜片进行打孔、填孔,再依次进行导体印刷、叠片、压合、等静压处理;

(3)将等静压处理后片式滤波器生瓷片进行排胶和烧结处理;烧结温度为 $800^{\circ}\text{C} \sim 950^{\circ}\text{C}$;

(4)对烧结后的片式滤波器生瓷片依次进行涂银、封端、端头处理后形成叠层片式陶瓷射频低通滤波器。

7. 如权利要求5所述的制备方法,其特征在于,在步骤(1)中,所述陶瓷粉料材料的介质损耗角的正切值小于等于 6×10^{-4} ,烧结温度小于 900°C ,介电常数为 $3 \sim 100$ 。

8. 如权利要求5-7任一项所述的制备方法,其特征在于,所述叠层片式陶瓷射频低通滤波器的截止频率越低,所述陶瓷粉料的介电常数越高。

9. 如权利要求8所述的制备方法,其特征在于,在步骤(1)中,当需要制备截止频率

低于 460MHz 的叠层片式陶瓷射频低通滤波器时,采用介电常数为 20 ~ 50 的陶瓷粉料;当需要制备截止频率为 460 ~ 1300MHz 的叠层片式陶瓷射频低通滤波器时,采用介电常数为 10 ~ 20 的陶瓷粉料;当需要制备截止频率为 1300 ~ 3600MHz 的叠层片式陶瓷射频低通滤波器时,采用介电常数在 6 ~ 10 的陶瓷粉料;当需要制备截止频率大于 3600MHz 的叠层片式陶瓷射频低通滤波器时,采用介电常数在 6 以下的陶瓷粉料。

一种叠层片式陶瓷射频低通滤波器及其制备方法

技术领域

[0001] 本发明属于滤波器技术领域,更具体地,涉及一种叠层片式陶瓷射频低通滤波器及其制备方法。

背景技术

[0002] 滤波器是一种对频率具有选择性的二端口网络,其在通信行业中一直都扮演着非常重要的角色。

[0003] 叠层片式射频低通滤波器是一种新型滤波器,随着通讯技术的发展,其工作频率范围越来越宽,使用频率也越来越高,小型化、高频化发展的趋势非常明显(有些领域的产品使用频率已达到 40GHz,甚至更高)。新一代移动通讯技术的出现以及新型武器装备的需求,使工作频带范围宽、使用频率高(达几十 GHz)的小尺寸叠层片式射频滤波器的市场需求量迅猛增长。

[0004] 叠层片式陶瓷射频(微波)滤波器是由电子陶瓷材料流延成型工艺、高精度印刷叠层技术及低温烧结技术等多种工艺过程而制成的高频滤波器。它具有体积小、插损低等特性,被广泛的应用于微波通信、雷达导航、电子对抗、卫星通信、VHF/UHF 发射器 / 接收器、谐波抑制器、数模转化器和测试仪表等系统中,是微波系统中不可缺少的重要器件,其性能的优劣往往直接影响整个通信系统的性能指标。

[0005] 目前,研制和生产小尺寸叠层片式低通滤波器主要采用两种方式:纯电感或纯电容型的单元件形式和 LC 结构形式,而其技术成熟的是单元件形式,但该种小尺寸叠层片式滤波器均是以低截止频率为主的,且具有带外抑制性能不高,矩形度差等特点。

[0006] 传统的 LC 结构形式滤波器虽然利用面积小生产、且其带内平坦度很好,但是在射频段的使用的一致性较差,同时也难于批量生产。

[0007] 目前,较为成熟的叠层片式滤波器大部分采用“双电容 + 单电感”或者“单电容 + 双电感”等简单的 π 型、T 型结构,这样设计的滤波器带内平坦度及带外抑制特性均较好,但是截止频率较低,导致其使用频率受限,难以向高频化方向发展。

[0008] 此外,已公布的叠层多层陶瓷结构的低通滤波器总是存在某些不足,如现有技术 1 是公开号为 CN1578129,发明名称为“一种多层片式陶瓷低通滤波器”的专利申请文件,其中低通滤波器采用平面螺旋电感结构,在小体积微波段的滤波器中,该种结构的电感的引入寄生电容对频率特性影响非常大,且随着其体积越小,其影响程度越来越深。

[0009] 现有技术 2 是公开号为 CN101404485A,发明名称为“一种叠层片式滤波器及其制备方法”的专利申请文件,其中滤波器采用铁氧体与陶瓷共烧的方式制备,虽具有小尺寸、带外抑制大、矩形度大、工作频率宽等优点,但是截止频率相对较低,及滤波器的可靠性较差等问题。可靠性差的原因:铁氧体与陶瓷材料间异形材料不易匹配。尤其是使用环境较为苛刻时,异形材间的应力不可避免地产生,易导致产品内部出现裂痕,进而影响到其使用。

[0010] 现有技术 3 公开号为 CN10216396A,发明名称为“一种多层片式滤波器及其制备方法”的专利申请文件,其中通过在陶瓷介质材料中打孔注入铁氧体材料的方式制备滤波器,

虽在一定程度上缓解了专利公开号为 CN101404485A 中滤波器的异质材料匹配导致使用可靠性的问题,但仍然无法完全避免,仍存在试验可靠性的隐患。

发明内容

[0011] 针对现有技术的缺陷,本发明提供了一种叠层片式陶瓷射频低通滤波器,该滤波器的截止频率高、工作频率范围宽、带外抑制高、矩形度好、可靠性高、射频段使用一致性好。

[0012] 本发明提供了一种叠层片式陶瓷射频低通滤波器,具有四个引出端电极,包括输入端正极(16)、输出端正极(15)和两个公共接地端(14),所述叠层片式陶瓷射频低通滤波器的内部电路包括处于不同介质层的三维空间上多个内置电容(17)与多个内置电感(10)组成的内电极(13);所述电感(10)为垂直三维螺旋结构;所述电感(10)和所述电容(17)的介质层采用陶瓷材料。

[0013] 本发明还提供了一种叠层片式陶瓷射频低通滤波器的制备方法,包括下述步骤:

[0014] (1)将陶瓷粉料、有机溶剂、增塑剂、粘结剂和分散剂混合后获得流延浆料;并将所述流延浆料进行球磨和流延处理后形成厚度为 5 微米~100 微米的膜片;其中陶瓷粉料、有机溶剂、增塑剂、粘结剂和分散剂的质量百分比依次为(40~60)wt%、(40~60)wt%、(1.0~4.0)wt%、(4.5~8.5)wt%、(0.09~0.5)wt%;

[0015] (2)根据电感与电容之间连接的需要、电感之间连接的需要对所述膜片进行打孔、填孔,再依次进行导体印刷、叠片、压合、等静压处理;

[0016] (3)将等静压处理后片式滤波器生瓷片进行排胶和烧结处理;烧结温度为 800℃~950℃;

[0017] (4)对烧结后的片式滤波器生瓷片依次进行涂银、封端、端头处理后形成叠层片式陶瓷射频低通滤波器。

[0018] 本发明滤波器介质材料采用的是高频陶瓷材料,内部元件的容量、感量可实现微小调节,且较容易实现独石结构,制备工艺成熟,一致性良好适宜批量生产,因此,该滤波器具有截止频率高、工作频率范围宽、带外抑制高、矩形度好、可靠性高、射频段使用一致性好等优点。

附图说明

[0019] 图 1 是本发明实施例提供的叠层片式陶瓷射频低通滤波器的等效电路,其中图 1(a)为一种 LC 等效电路结构,图 1(b)为另一种 LC 等效电路结构;

[0020] 图 2(a)是本发明实施例提供的叠层片式陶瓷射频低通滤波器的组成结构示意图;

[0021] 图 2(b)是本发明实施例提供的叠层片式陶瓷射频低通滤波器的俯视图;

[0022] 图 3 是本发明实施例提供的叠层片式陶瓷射频低通滤波器的内部电极组成结构示意图;(正视图)

[0023] 图 4 是本发明实施例提供的叠层片式陶瓷射频低通滤波器中电感结构示意图;(正视图)

[0024] 图 5 是本发明实施例提供的叠层片式陶瓷射频低通滤波器中电容结构示意图;

(正视图)

[0025] 图 6 是本发明实施例提供的叠层片式陶瓷射频低通滤波器的制备方法中叠层片式滤波器侧边中部涂银结构示意图；

[0026] 图 7 是本发明实施例提供的叠层片式陶瓷射频低通滤波器的插入损耗特性曲线示意图；

[0027] 图 8 是本发明实施例提供的截止频率分别为 4850MHz、7600MHz 和 9100MHz 的叠层片式陶瓷射频低通滤波器的损耗曲线示意图；

[0028] 图 9 是本发明实施例提供的截止频率 30800MHz 的叠层片式陶瓷射频低通滤波器的损耗曲线示意图；

[0029] 其中, 13 为内电极, 14 为公共接地端, 15 为输出端正极, 16 为输入端正极, 10 为电感, 11 为电极连接点, 17 为电容, 21 为滤波器, 22 为端电极浆料, 23 为涂银滚轮。

具体实施方式

[0030] 为了使本发明的目的、技术方案及优点更加清楚明白, 以下结合附图及实施例, 对本发明进行进一步详细说明。应当理解, 此处所描述的具体实施例仅仅用以解释本发明, 并不用于限定本发明。

[0031] 本发明实施例提供的叠层片式陶瓷射频低通滤波器可以应用于谐波抑制器、VHF/UHF 发射器/接收器、直流电路板中的射频抑制或数模转化器等器件中; 还可以应用于微波通信、雷达导航、电子对抗、卫星通信等领域。

[0032] 针对以上问题, 本发明提供了一种新型叠层片式陶瓷射频低通滤波器及其制备方法。本发明滤波器介质材料采用的是高频陶瓷材料, 内部元件的容量、感量可实现微小调节, 且较容易实现独石结构, 制备工艺成熟, 一致性良好适宜批量生产, 因此, 该滤波器具有截止频率高(射频)、工作频率范围宽、带外抑制高、矩形度好、可靠性高、射频段使用一致性好等优点。同时, 本发明滤波器的制备工艺与常规片式元器件的工艺及低温共烧陶瓷(LTCC)工艺相兼容, 不需要再多添加其他设备。

[0033] 本发明的滤波器采用 LC 结构形式(等效电路见图 1), 内部组成电路主要由处于不同介质层的三维空间上的多个内置电容 17 与多个内置电感 10 组成(见图 2、图 3, 其中图 3 仅为本发明滤波器结构中的一种, 其滤波器的阶数为 7)。本发明通过调整各电感量与各电容量之间比例(当然还考虑寄生参数), 以及通过在三维立体空间上高密度、高集成化地将多个电容 17 与多个电感 10 进行巧妙布局, (通过电磁场仿真软件进行全真模拟仿真, 调整电感 10、电容 17 的电极形状, 两者之间的结构错位等, 降低寄生电感与寄生电容的“寄生效应”, 拟合各内部元件之间存在多种相关联耦合的影响), 可实现不同性能参数要求的射频滤波器设计。通过调整内部电容、电感的个数(及相应的配比), 实现不同滤波器阶数的设置, 结合三维立体电路连接结构的巧妙的布局, 本发明可实现截止频率的调节范围: 30MHz ~ 40000MHz。

[0034] 本发明滤波器内部电感 10 采用垂直三维螺旋结构(是本领域公知结构), 减少了寄生电容。在相同的有效电感值下, 垂直螺旋结构电感 10 元件比平面螺旋式结构具有更高的自谐振频率(SRF)和品质因数(Q), 而且有利于缩小器件的尺寸。由于射频滤波器一般容量较小, 内置电容 17 采用传统金属-介质-金属形式平板电容结构即可达到目的。

[0035] 此外,电感 10 与电容 17 的介质层均采用高频低损耗的陶瓷材料,完全避免由于异质材料不匹配而导致的可靠性问题,大大提高产品的可靠性。

[0036] 在本发明实施例中,根据滤波器技术指标的要求,以电磁兼容原理为基础,结合 LTCC 技术,采用电磁仿真软件 HFSS 对射频低通滤波器进行结构设计。

[0037] 射频滤波器设计的一般工程步骤:

[0038] 首先,利用逼近理论寻找可实现的逼近函数;

[0039] 其次,以逼近函数作为滤波器的幅度平方函数;

[0040] 然后,通过滤波器的幅度平方函数得出其衰减函数;

[0041] 再然后,结合技术指标(插入损耗法主要是通过标称频率及截止频率参数指标)确定滤波器的阶数,对低通原型滤波器进行去归一化处理,获得各个元件的 L、C 初始参数值;

[0042] 当以巴特沃思函数作为滤波器的传递函数(逼近函数)时,本发明的滤波器逼近函数,通过对其幅度平方函数的一系列计算、推导,得到其插入衰减函数如下:

$$[0043] \quad \alpha = -10 \lg \left[\frac{1}{1 + \left(\frac{\omega}{\omega_c} \right)^{2n}} \right] = 10 \lg \left[1 + \left(\frac{\omega}{\omega_c} \right)^{2n} \right]$$

[0044] 其中, ω_c 为截止频率。将滤波器参数技术指标参数“标称频率(1dB 点频率),截止频率(3dB 点频率)”代入以上推导公式,即可初步寻找滤波器的阶数。

[0045] 通过理论推算出滤波器的阶数、内置电感 10、电容 17 的参数值后,利用三维电磁场仿真软件 HFSS 射频滤波器进行仿真。结合理论计算结果与仿真的情况,进行反复优化设计,完成产品设计。

[0046] 最后,进行滤波器内电极结构以及产品三维结构(采用三维布线技术)设计,设计过程中把热设计与可靠性设计考虑在内。

[0047] 经过设计、优化及试验的反复验证,最终得到本发明滤波器的完美结构。

[0048] 本发明实施例提供的叠层片式陶瓷射频低通滤波器是二端网络,具有四个引出端电极,包括两个端电极(分别代表输入端正极 16、输出端正极 15)和两个中心电极(公共接地端 14),具体如图 2(b)所示。

[0049] 本发明的叠层片式陶瓷射频低通滤波器的内部电路,包括由处于不同介质层的三维空间上的多个内置电容 17 与多个内置电感 10 组成的内电极 13(见图 2、图 3,其中图 3 仅为本发明滤波器结构中的一种,其滤波器的阶数为 7),电感 10 与电容 17 的介质材料相同,均采用高频低损耗的陶瓷材料。

[0050] 电感 10 与电容 17 布局方式 1:介质层包括依次层叠布置的上层叠部分、第一隔离层、中间叠层部分、第二隔离层以及下层叠部分,中间叠层部分由若干圈(圈数根据需要可调)四个电感 10 串联组成,分别引出到输入端正极 16 和输出端正极 15。上层叠部分和下层叠部分包括由同种陶瓷材料制成的叠层片式电容 17,采用并联连接方式,每个电容 17 均是:一端接在两串联个电感 10 的连接点处(通过“打孔/填充电极”的方式穿透电感 10 与电容 17 之间的隔离层实现连接),或者连接于所述输入端正极 16 或输出端正极 15,另一端接地。电感 10 与电容 17 之间采用相对较厚的高频陶瓷介质层隔开,目的是减小电感 10 与

电容 17 之间的耦合、干扰。

[0051] 电感 10 与电容 17 布局方式 2:介质层包括依次层叠布置的上层叠部分、隔离层以及下层叠部分,上层叠部分包括有多个串联连接的电感 10,下层叠部分分别包括有多个所述电容 17,各所述电容 17 的一端穿过所述隔离层,且连接于两所述电感 10 对接的连接点,各所述电容 17 的另一端接地。电容 17 通过“打孔或填充电极”的方式穿透隔离层实现与电感 10 之间的连接。电感 10 与电容 17 之间的连接方式类似布局方式 1。

[0052] 电感 10 与电容 17 布局方式 3:输出端正极 15 与所述输入端正极 16 中分别分布有多个串联布置的电感 10,公共接地端 14 中分布有多个所述电容 17,电容 17 的一端连接于两所述电感 10 对接的连接点,所述电容 17 的另一端接地,电感 10 与电容 17 之间的连接方式类似布局方式 1。

[0053] 其中,内置电感 10 电极(见图 4,其中图 4 仅为本发明滤波器结构中的一种,其滤波器的阶数为 7)在三维空间上的布线,使其电极相对于横向、纵向的中心线的轴对称。

[0054] 内置电容 17 的电极也类似与电感 10(见图 5,其中图 5 仅为本发明滤波器结构中的一种,其滤波器的阶数为 7),采用使其电极相对于横向、纵向的中心线的轴对称的方式。

[0055] 这样,就可以保证在电感 10 与电容 17 在输入端正极 16、输出端正极 15 的电极走向的完全一致性,输入端正极 16、输出端正极 15 可以完全对调,安装使用方便。

[0056] 滤波器的结构设计及工艺设计完成后,在 LTCC 生产线上,经过浆料配制、流延、切割、打孔、导体层印刷、叠层、等静压、切割、排胶、烧结、涂银、烧银、电镀、测试等工艺步骤,进行射频低通滤波器产品研制。

[0057] 本发明实施例提供的叠层片式陶瓷射频低通滤波器的制备方法的具体实现流程包括以下步骤:

[0058] 步骤 1:高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。首先,高频陶瓷材料的介质损耗角的正切值必须小于或等于 6×10^{-4} 。其次,射频滤波器的内电极不宜采用银钯内电极浆料,因此,陶瓷材料的烧结温度要低于 900°C 以下。然后,介电常数的选择范围为:3 ~ 100。

[0059] 介电常数的优选条件:制备截止频率低于 460MHz 的滤波器,介电常数在 20 ~ 50 的材料为宜;截止频率 460 ~ 1300MHz 的,介电常数在 10 ~ 20 的材料为宜;截止频率 1300 ~ 3600MHz 的,介电常数在 6 ~ 10 的材料为宜;截止频率 3600MHz 以上的,选用介电常数在 6 以下的材料比较理想。

[0060] 当然,该陶瓷材料能否选用,还需要考察性能参数有:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0061] 步骤 2:配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计,目的是使制成的流延浆料分散均匀、不团聚、稳定性好,同时确保其在叠膜时无气泡、易脱膜、易粘结、延展性适中等。

[0062] 表 1 流延浆料配比

[0063]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例 (wt%)	40 ~ 60	40 ~ 60	1.0 ~ 4.0	4.5 ~ 8.5	0.09 ~ 0.5

[0064] 步骤3:球磨、流延。把步骤2配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在5~100微米可调。

[0065] 步骤4:打孔、填孔。将步骤3所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0066] 步骤5:导体印刷。用填孔的陶瓷生瓷膜片进行电感器印刷,用部分未打孔的陶瓷生瓷膜片进行内置电容的结正电极和接地电极的印刷,印刷银浆的厚度控制在5~12微米范围之内。

[0067] 步骤6:叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的陶瓷生瓷膜片按照本发明所设计的结构,进行叠片、压合。

[0068] 步骤7:等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压工艺参数条件:压力20~40MPa,温度50~90℃,保压5~30Min。

[0069] 步骤8:排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过程,其温度设在200℃~500℃。排胶过程对低温共烧型射频滤波器(LTCC射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0070] 步骤9:在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让LTCC产品在高温条件下致密化的过程,本产品的烧结温度800~950℃。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如LTCC滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0071] 步骤10:涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图2中三视图所示,黑色部分为电极。本发明的射频滤波器有4个引出端,中间端电极采用滚动涂银(见图6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0072] 步骤11:端头处理。

[0073] 本发明滤波器烧银后端头银层会附有杂质或烧银产生的玻璃相,会影响到电镀镀层效果,电镀前先将产品进行表面处理去除产品表面的残留物。然后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0074] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0075] 为了更进一步的说明本发明提供的滤波器及其制备方法,现结合具体实例详述如

下：

[0076] 实施例 1 ~ 3 :分别制备截止频率为 145MHz、350MHz、459MHz 射频低通滤波器

[0077] 步骤 1 :高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} ,陶瓷的材料烧结温度为 860°C 。

[0078] 三个实施例对应的介电常数选择情况如表 2 所示。

[0079] 表 2 介电常数选择方案表

[0080]

实施例	1	2	3
截止频率(MHz)	145	350	430
材料介电常数	50	36	20

[0081] 当然,还考察陶瓷材料性能参数:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0082] 步骤 2 :配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0083] 表 3 流延浆料配比

[0084]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	45.0	45.0	3.8	6.1	0.1

[0085] 步骤 3 :球磨、流延。把步骤 2 配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在 35 微米,误差控制在 ± 0.5 微米内。

[0086] 步骤 4 :打孔、填孔。将步骤 3 所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0087] 步骤 5 :导体印刷。用填孔的陶瓷生瓷膜片进行电感器印刷,用部分未打孔的陶瓷介质膜进行内置电容的正电极和接地电极的印刷,印刷银浆的厚度控制在 6 ± 0.5 微米范围之内。

[0088] 步骤 6 :叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构,进行叠片、压合。

[0089] 步骤 7 :等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压优选参数:压力 18MPa,温度 70°C ,保压 30Min。

[0090] 步骤 8 :排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过程,其温度设在 430°C 。排胶过程对低温共烧型射频滤波器(LTCC 射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0091] 步骤 9 :在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让 LTCC 产品在高温条件下致密化的过程,本产品的烧结温度 860℃左右。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如 LTCC 滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0092] 步骤 10 :涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图 2 中三视图所示,黑色部分为电极。本发明的射频滤波器有 4 个引出端,中间端电极采用滚动涂银(见图 6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0093] 步骤 11 :端头处理。

[0094] 将步骤 10 中产品烧银后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0095] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0096] 测试截止频率为 350MHz 的滤波器的插入损耗图见图 7。

[0097] 实施例 4 ~ 6 :制备截止频率分别为 460MHz、700MHz、1200MHz 射频低通滤波器

[0098] 步骤 1 :高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} ,陶瓷的材料烧结温度为 880℃。

[0099] 三个实施例对应的介电常数选择情况如表 4 所示。

[0100] 表 4 介电常数选择方案表

[0101]

实施例	4	5	6
截止频率(MHz)	460	700	1200
材料介电常数	18	16.7	13.3

[0102] 当然,还考察陶瓷材料性能参数:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0103] 步骤 2 :配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0104] 表 5 流延浆料配比

[0105]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	48.0	43.3	2.5	6.1	0.1

[0106] 步骤 3 :球磨、流延。把步骤 2 配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在 30 微米,

误差控制在 ± 0.5 微米内。

[0107] 步骤 4 : 打孔、填孔。将步骤 3 所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0108] 步骤 5 : 导体印刷。用填孔的陶瓷生瓷膜片进行电感器印刷, 用部分未打孔的陶瓷介质膜进行内置电容的正电极和接地电极的印刷, 印刷银浆的厚度控制在 7 ± 0.5 微米范围之内。

[0109] 步骤 6 : 叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构, 进行叠片、压合。

[0110] 步骤 7 : 等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压, 等静压优选参数 : 压力 20MPa, 温度 65°C , 保压 25Min。

[0111] 步骤 8 : 排胶。排胶过程是有机粘合剂气化和烧除的过程, 也是烧结前必经的过程, 其温度设在 500°C 。排胶过程对低温共烧型射频滤波器 (LTCC 射频滤波器) 的质量有着严重的影响, 排胶如果不充分, 烧结后多层体便会起泡、变形或分层等 ; 若是排胶过量, 又可能使金属化图形脱落等。因此对排胶过程中要严格控制, 尤其是对升温速率的把握。

[0112] 步骤 9 : 在完成排胶后, 就进入烧结过程, 烧结是在一定气氛条件下, 让 LTCC 产品在高温条件下致密化的过程, 本产品的烧结温度 880°C 左右。烧结工艺中烧结机理较为复杂, 如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键, 其工艺参数主要有加热速率、加热时间、保温时间、降温时间等, 这些都需要严格控制。例如 LTCC 滤波器样品中出现小孔往外“鼓起”的现象, 也是由金属化浆料和带料不同程度的收缩造成的。

[0113] 步骤 10 : 涂银、封端。涂银部位为侧边中部, 封端部位为产品的两端头, 如图 2 中三视图所示, 黑色部分为电极。本发明的射频滤波器有 4 个引出端, 中间端电极采用滚动涂银 (见图 6), 两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一, 必须根据产品形状和尺寸来设计涂银轮, 以便保证端电极的外形尺寸和厚度的精密度。

[0114] 步骤 11 : 端头处理。

[0115] 将步骤 10 中产品烧银后, 根据产品的镀层要求, 选择合适的电镀工艺条件在电镀线上进行电镀。

[0116] 电镀完成后, 就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0117] 测试截止频率为 700MHz 的滤波器的插入损耗图见图 7。

[0118] 实施例 3 : 制备截止频率为 1750MHz 射频低通滤波器

[0119] 步骤 1 : 高频陶瓷材料的选择。根据滤波器性能参数的需要, 选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} , 陶瓷的材料烧结温度为 880°C 。

[0120] 表 6 介电常数选择方案表

[0121]

实施例	7	8	9
截止频率 (MHz)	1300	1750	3500
材料介电常数	9.8	8.5	6.3

[0122] 当然,还考察陶瓷材料性能参数:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0123] 步骤2:配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0124] 表7 流延浆料配比

[0125]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	48.0	43.3	2.4	6.2	0.1

[0126] 步骤3:球磨、流延。把步骤2配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在30微米,误差控制在 ± 0.5 微米内。

[0127] 步骤4:打孔、填孔。将步骤3所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0128] 步骤5:导体印刷。用填孔的陶瓷生瓷膜片进行电感器印刷,用部分未打孔的陶瓷介质膜进行内置电容的正电极和接地电极的印刷,印刷银浆的厚度控制在 8 ± 0.5 微米范围之内。

[0129] 步骤6:叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构,进行叠片、压合。

[0130] 步骤7:等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压优选参数:压力28MPa,温度70℃,保压18Min。

[0131] 步骤8:排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过程,其温度设在450℃。排胶过程对低温共烧型射频滤波器(LTCC射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0132] 步骤9:在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让LTCC产品在高温条件下致密化的过程,本产品的烧结温度880℃左右。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如LTCC滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0133] 步骤10:涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图2中三视图所示,黑色部分为电极。本发明的射频滤波器有4个引出端,中间端电极采用滚动涂银(见图6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0134] 步骤11:端头处理。

[0135] 将步骤10中产品烧银后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0136] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0137] 测试截止频率为 1750MHz 的滤波器的插入损耗图见图 7。

[0138] 实施例 10 ~ 11 :分别制备截止频率为 3600MHz、4850MHz 射频低通滤波器

[0139] 步骤 1 :高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} ,陶瓷的材料的烧结温度为 900℃。

[0140] 在介电常数的选择方面,滤波器的截止频率分别为 3600MHz、4850MHz 的滤波器,选择的介质材料的介电常数分别为 5.7、4.3。

[0141] 当然,还考察陶瓷材料性能参数:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0142] 步骤 2 :配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0143] 表 8 流延浆料配比

[0144]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	48.3	43.1	2.3	6.2	0.1

[0145] 步骤 3 :球磨、流延。把步骤 2 配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在 25 微米,误差控制在 ± 0.5 微米内。

[0146] 步骤 4 :打孔、填孔。将步骤 3 所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0147] 步骤 5 :导体印刷。用填孔的陶瓷生瓷膜片进行电感器导体印刷,用部分未打孔的陶瓷介质膜进行内置电容的结正电极和接地电极的印刷,印刷银浆的厚度控制在 8 ± 0.5 微米范围之内。

[0148] 步骤 6 :叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构,进行叠片、压合。

[0149] 步骤 7 :等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压优选参数:压力 30MPa,温度 60℃,保压 10Min。

[0150] 步骤 8 :排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过程,其温度设在 460℃。排胶过程对低温共烧型射频滤波器(LTCC 射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0151] 步骤 9 :在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让 LTCC 产品在高温条件下致密化的过程,本产品的烧结温度 900℃左右。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如 LTCC 滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0152] 步骤 10 :涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图 2 中三视图所示,黑色部分为电极。本发明的射频滤波器有 4 个引出端,中间端电极采用滚动涂银(见图 6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0153] 步骤 11 :端头处理。

[0154] 将步骤 10 中产品烧银后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0155] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0156] 测试截止频率为 4850MHz 的滤波器的插入损耗图见图 8。

[0157] 实施例 12 :制备截止频率为 7600MHz 射频低通滤波器

[0158] 步骤 1 :高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} ,陶瓷的材料烧结温度为 900°C 。

[0159] 在介电常数的选择方面,滤波器的截止频率为 7600MHz 的滤波器,截止频率在 3600MHz 以上,本处选择的介质材料的介电常数为 4.0。

[0160] 当然,还考察陶瓷材料性能参数:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0161] 步骤 2 :配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0162] 表 9 流延浆料配比

[0163]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	47.9	43.2	2.6	6.2	0.1

[0164] 步骤 3 :球磨、流延。把步骤 2 配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在 35 微米,误差控制在 ± 0.5 微米内。

[0165] 步骤 4 :打孔、填孔。将步骤 3 所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0166] 步骤 5 :导体印刷。用填孔的陶瓷生瓷膜片进行电感器导体印刷,用部分未打孔的陶瓷介质膜进行内置电容的正电极和接地电极的印刷,印刷银浆的厚度控制在 8 ± 1 微米范围之内。

[0167] 步骤 6 :叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构,进行叠片、压合。

[0168] 步骤 7 :等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压优选参数:压力 25MPa,温度 60°C ,保压 18Min。

[0169] 步骤 8 :排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过

程,其温度设在 450℃。排胶过程对低温共烧型射频滤波器(LTCC 射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0170] 步骤 9:在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让 LTCC 产品在高温条件下致密化的过程,本产品的烧结温度 900℃左右。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如 LTCC 滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0171] 步骤 10:涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图 2 中三视图所示,黑色部分为电极。本发明的射频滤波器有 4 个引出端,中间端电极采用滚动涂银(见图 6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0172] 步骤 11:端头处理。

[0173] 将步骤 10 中产品烧银后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0174] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0175] 测试该滤波器的插入损耗图见图 8。

[0176] 实施例 13:制备截止频率为 9100MHz 射频低通滤波器

[0177] 步骤 1:高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} ,陶瓷的材料的烧结温度为 900℃。

[0178] 在介电常数的选择方面,滤波器的截止频率为 9100MHz 的滤波器,截止频率在 3600MHz 以上,本处选择的介质材料的介电常数为 3.7。

[0179] 当然,还考察陶瓷材料性能参数:材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0180] 步骤 2:配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0181] 表 10 流延浆料配比

[0182]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	47.9	43.2	2.5	6.3	0.1

[0183] 步骤 3:球磨、流延。把步骤 2 配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在 35 微米,误差控制在 ± 0.5 微米内。

[0184] 步骤 4:打孔、填孔。将步骤 3 所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0185] 步骤 5 :导体印刷。用填孔的陶瓷生瓷膜片进行电导体印刷,用部分未打孔的陶瓷介质膜进行内置电容的结正电极和接地电极的印刷,印刷银浆的厚度控制在 8 ± 1 微米范围之内。

[0186] 步骤 6 :叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构,进行叠片、压合。

[0187] 步骤 7 :等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压优选参数 :压力 20MPa,温度 60°C ,保压 20Min。

[0188] 步骤 8 :排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过程,其温度设在 450°C 。排胶过程对低温共烧型射频滤波器(LTCC 射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等 ;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0189] 步骤 9 :在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让 LTCC 产品在高温条件下致密化的过程,本产品的烧结温度 900°C 左右。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如 LTCC 滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0190] 步骤 10 :涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图 2 中三视图所示,黑色部分为电极。本发明的射频滤波器有 4 个引出端,中间端电极采用滚动涂银(见图 6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0191] 步骤 11 :端头处理。

[0192] 将步骤 10 中产品烧银后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0193] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0194] 测试该滤波器的插入损耗图见图 8。

[0195] 实施例 14 :制备截止频率为 30800MHz 射频低通滤波器

[0196] 步骤 1 :高频陶瓷材料的选择。根据滤波器性能参数的需要,选择合适的高频陶瓷材料。选择高频陶瓷材料的介质损耗角的正切值小于 6×10^{-4} ,陶瓷的材料的烧结温度为 890°C 。

[0197] 在介电常数的选择方面,滤波器的截止频率为 30800MHz 的滤波器,截止频率在 3600MHz 以上,本处选择的介质材料的介电常数为 3.5。

[0198] 当然,还考察陶瓷材料性能参数 :材料的绝缘强度、电容温度系数、其与银浆的匹配性,其使用频率等等方面。

[0199] 步骤 2 :配制流延浆料。根据所选陶瓷粉料颗粒的比表面及带电荷特性,选择合适的溶剂系统(包括有机溶剂、增塑剂、粘结剂和分散剂),然后进行各有机添加剂的比例优化设计。

[0200] 表 11 流延浆料配比

[0201]

原材料	陶瓷粉料	有机溶剂	增塑剂	粘结剂	分散剂
比例(wt%)	47.9	43.2	2.5	6.3	0.1

[0202] 步骤3:球磨、流延。把步骤2配制好的流延浆料,通过选择适当的球磨工艺制浆之后,根据设计膜片的需要,在流延机流延出所需厚度的陶瓷生瓷膜片,膜片厚度在45微米,误差控制在 ± 0.5 微米内。

[0203] 步骤4:打孔、填孔。将步骤3所得的部分陶瓷生瓷膜片进行根据电感与电容之间连接、电感之间连接的需要进行打孔。然后利用银浆进行填孔。

[0204] 步骤5:导体印刷。用填孔的陶瓷生瓷膜片进行电感器印刷,用部分未打孔的陶瓷介质膜进行内置电容的正电极和接地电极的印刷,印刷银浆的厚度控制在 8 ± 1 微米范围之内。

[0205] 步骤6:叠片、压合。将印刷好电极的陶瓷生瓷膜片及部分未印刷电极的膜片按照本发明所设计的结构,进行叠片、压合。

[0206] 步骤7:等静压。将完成叠片的片式滤波器生瓷片装在抽真空的密封袋中置于等静压机中进行等静压,等静压优选参数:压力20MPa,温度60°C,保压20Min。

[0207] 步骤8:排胶。排胶过程是有机粘合剂气化和烧除的过程,也是烧结前必经的过程,其温度设在450°C。排胶过程对低温共烧型射频滤波器(LTCC射频滤波器)的质量有着严重的影响,排胶如果不充分,烧结后多层体便会起泡、变形或分层等;若是排胶过量,又可能使金属化图形脱落等。因此对排胶过程中要严格控制,尤其是对升温速率的把握。

[0208] 步骤9:在完成排胶后,就进入烧结过程,烧结是在一定气氛条件下,让LTCC产品在高温条件下致密化的过程,本产品的烧结温度890°C。烧结工艺中烧结机理较为复杂,如何保证金属化浆料和带料同种程度的收缩是烧结工艺的关键,其工艺参数主要有加热速率、加热时间、保温时间、降温时间等,这些都需要严格控制。例如LTCC滤波器样品中出现小孔往外“鼓起”的现象,也是由金属化浆料和带料不同程度的收缩造成的。

[0209] 步骤10:涂银、封端。涂银部位为侧边中部,封端部位为产品的两端头,如图2中三视图所示,黑色部分为电极。本发明的射频滤波器有4个引出端,中间端电极采用滚动涂银(见图6),两边端电极采用粘银的封端方式进行。中间端电极的涂银是本发明滤波器制备实现的难点之一,必须根据产品形状和尺寸来设计涂银轮,以便保证端电极的外形尺寸和厚度的精密度。

[0210] 步骤11:端头处理。

[0211] 将步骤10中产品烧银后,根据产品的镀层要求,选择合适的电镀工艺条件在电镀线上进行电镀。

[0212] 电镀完成后,就可以得到本发明所述的叠层片式陶瓷射频低通滤波器。

[0213] 测试该滤波器的插入损耗图见图9。

[0214] 本领域的技术人员容易理解,以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

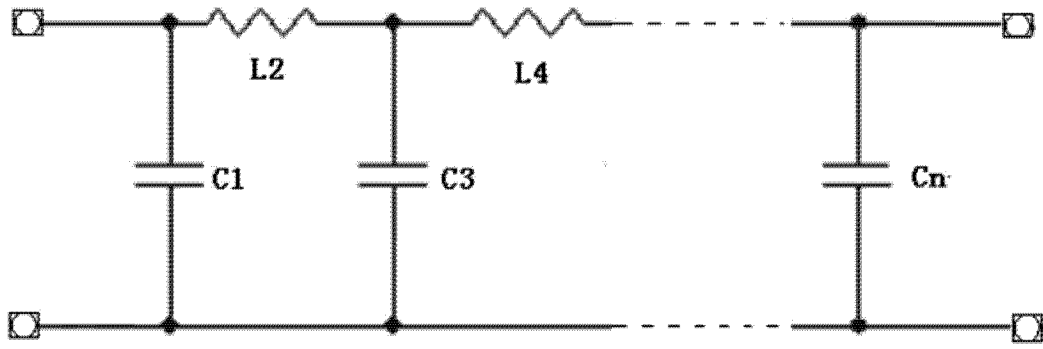


图 1 (a)

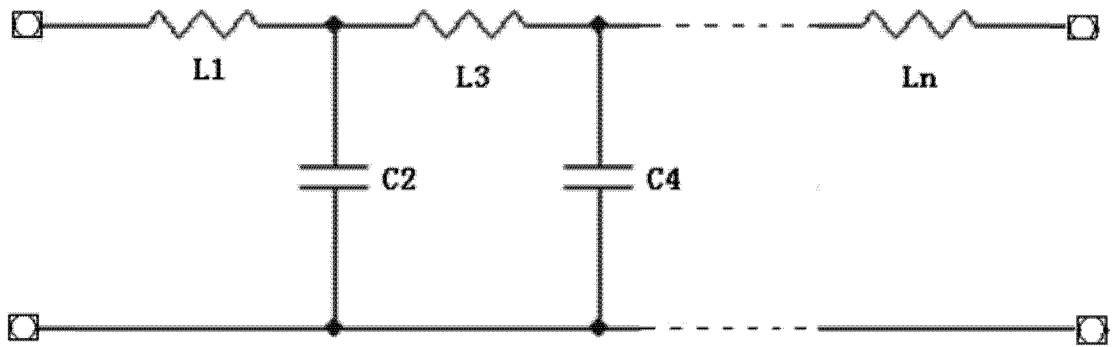


图 1 (b)

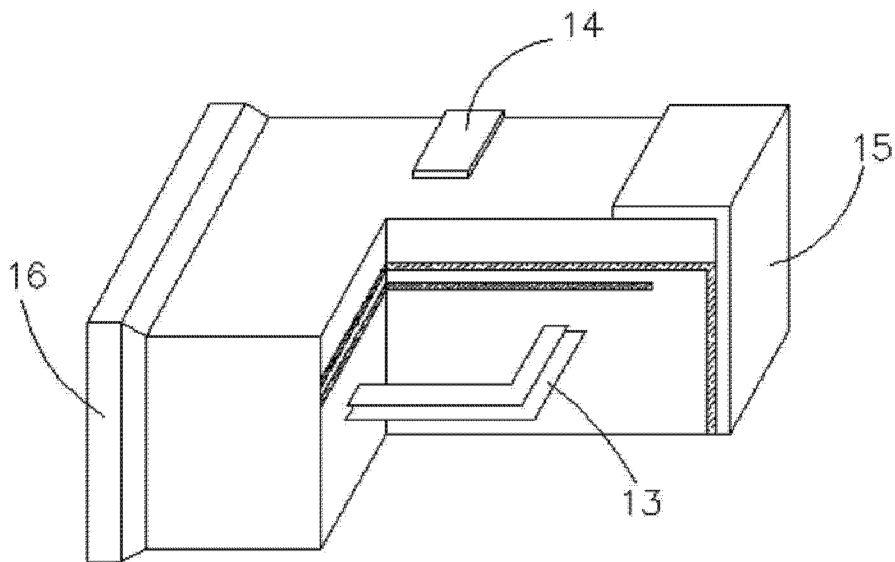


图 2 (a)

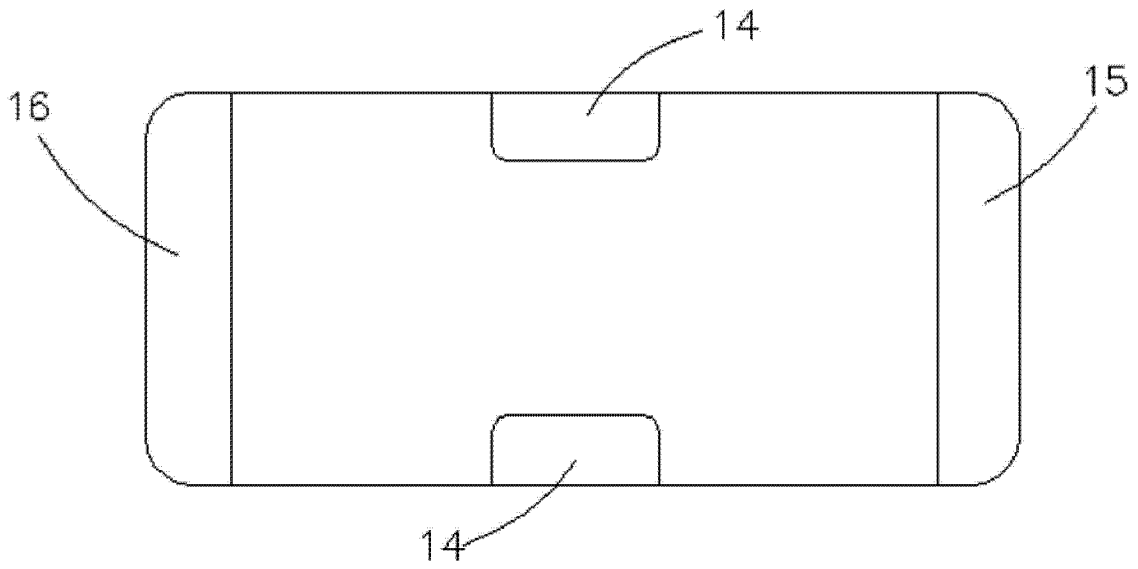


图 2 (b)

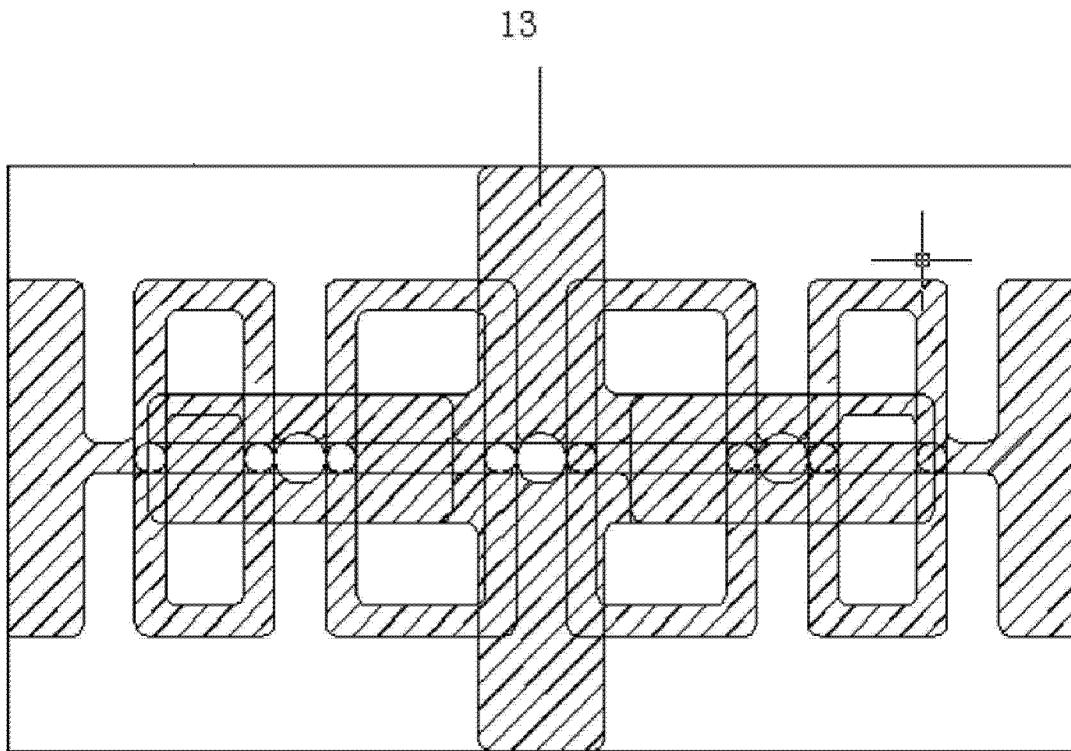


图 3

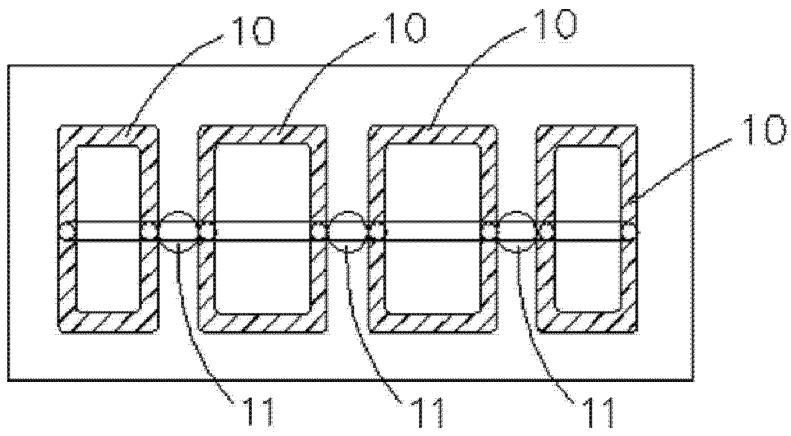


图 4

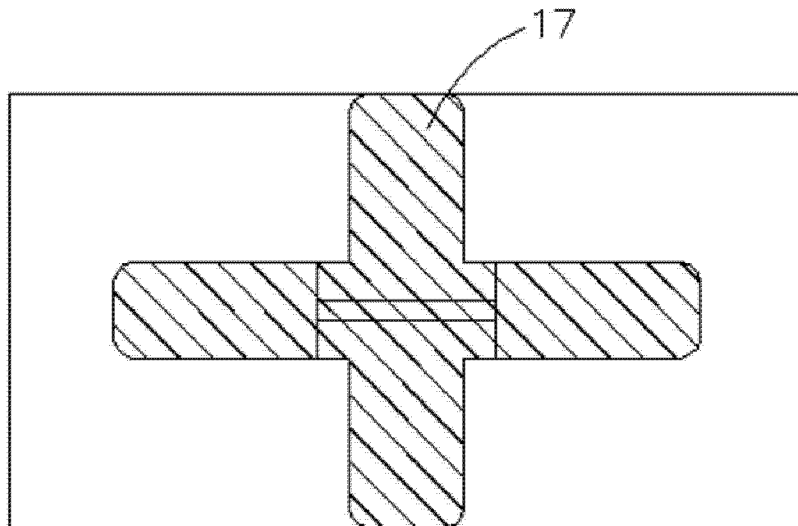


图 5

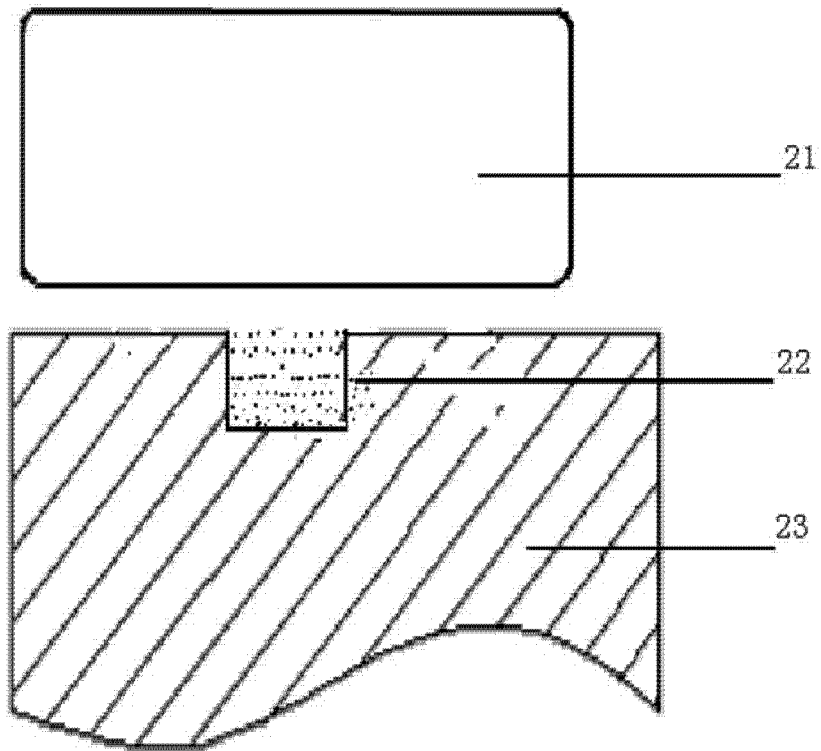


图 6

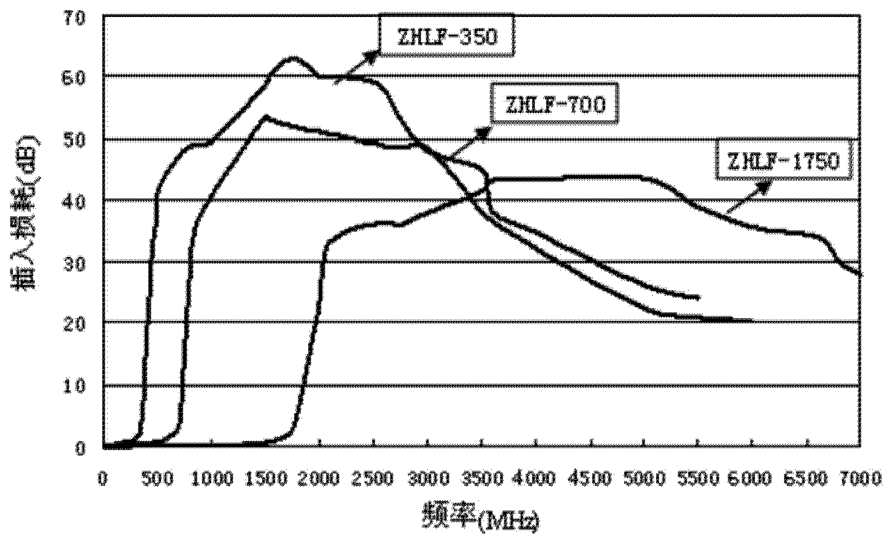


图 7

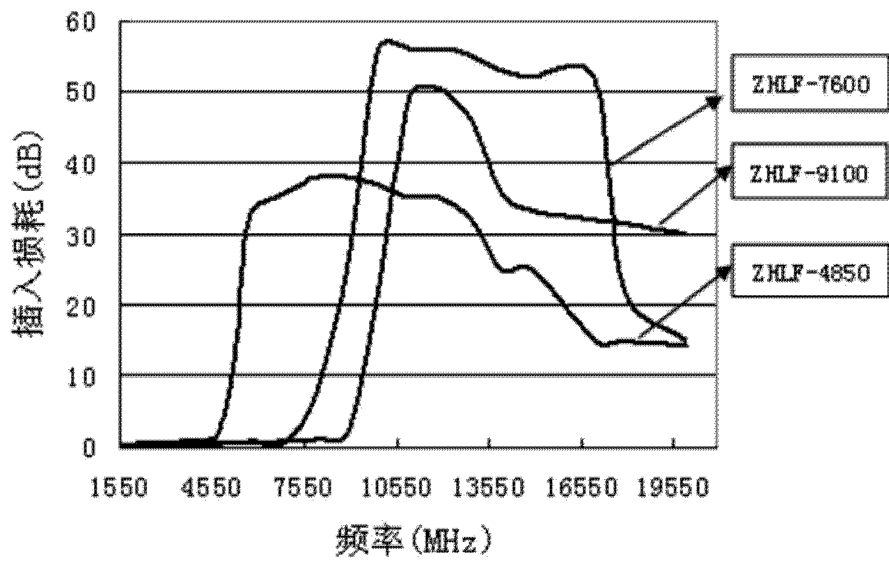


图 8

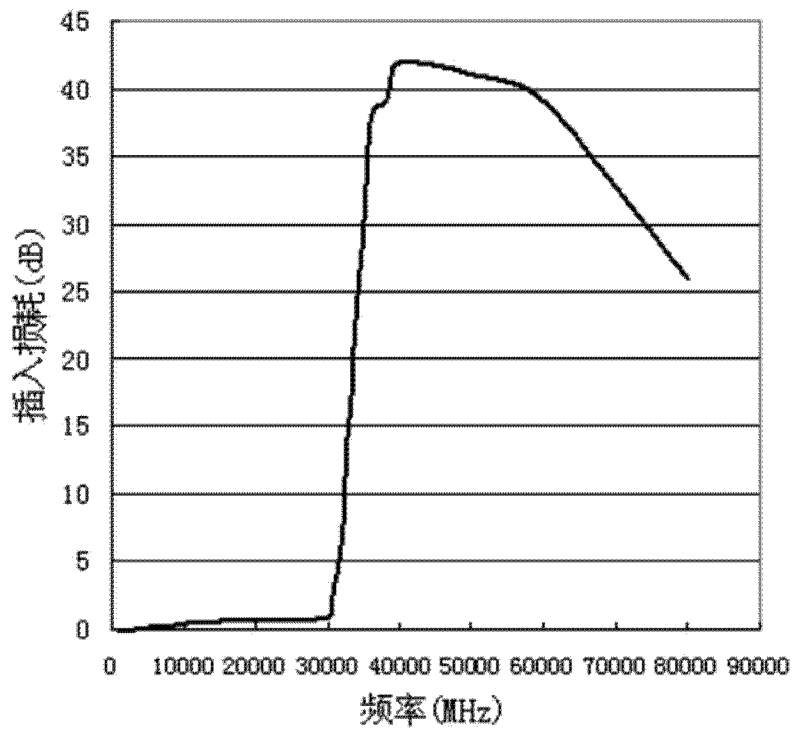


图 9