



(12) 发明专利

(10) 授权公告号 CN 102611853 B

(45) 授权公告日 2016.06.08

(21) 申请号 201110266773.0

US 2010/0134673 A1, 2010.06.03,

(22) 申请日 2011.09.09

CN 101883221 A, 2010.11.10,

(30) 优先权数据

US 2004/0212704 A1, 2004.10.28,

12/927961 2010.11.30 US

US 2005/0098747 A1, 2005.05.12,

(73) 专利权人 X-SCAN 映像股份有限公司

审查员 王姣

地址 美国加利福尼亚州

(72) 发明人 王勤立 李世祖

(74) 专利代理机构 北京科龙寰宇知识产权代理

有限责任公司 11139

代理人 孙皓晨

(51) Int. Cl.

H04N 5/374(2011.01)

H04N 5/378(2011.01)

(56) 对比文件

JP 特表 2010-504009 A, 2010.02.04,

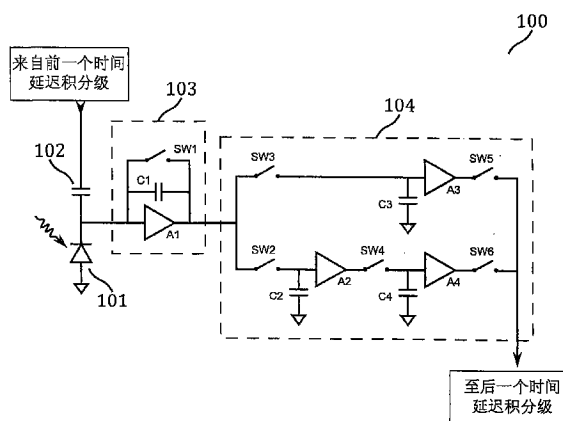
权利要求书3页 说明书5页 附图5页

(54) 发明名称

一种互补金属氧化物半导体时间延迟积分式感测器

(57) 摘要

本发明公开一种由 M 个像素所构成的互补金属氧化物半导体 (CMOS) 时间延迟与积分 (TDI) 式影像感测器, 各像素是由一行 N 个时间延迟与积分级所形成。各时间延迟与积分级包括: 一光二极管, 其收集光电荷; 以及一前置放大器, 其将光电荷依比例地转换成电压。各时间延迟与积分级亦包含一组电容器、放大器、以及开关用于储存积分信号电压, 而相关双取样与维持 (CDS) 技术 (真实或拟似) 同时维持光信号与重设电压。此互补金属氧化物半导体时间延迟与积分结构特别有利于执行 X 光扫描侦测器系统, 其须要大尺寸像素与信号处理电路, 并可使信号处理电路与光二极管阵列实体地分开, 以便屏蔽信号电路免受 X 光的辐射损害。



1. 一种互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,包括:

一积分与加总放大器,其具有一积分输入端子、可以与所述积分输入端子接合或分开的一加总输入端子、一输出端子、一积分电容器、以及一重设开关;

一光侦测器,连接至所述积分与加总放大器的所述积分输入端子;

一加总电容器,其第一电极连接至前一时间延迟与积分级的输出,且其第二电极连接至所述积分与加总放大器的所述加总输入端子;

一相关双取样与维持电路,其包括多个开关与多个储存电路,所述相关双取样与维持电路具有一输入端子连接至所述积分与加总放大器的所述输出端子,且所述相关双取样与维持电路具有一输出端子连接至其后时间延迟与积分级的所述加总电容器;以及

其中,首先通过将所述重设开关关闭,将所述积分与加总放大器重新设定,以及当所述重设开关随后开启时,将所述光侦测器的重设信号与储存在所述前一时间延迟与积分级的相关双取样与维持电路中的重设信号加总成一组合重设信号,且由所述相关双取样与维持电路立刻取样与保持;然后所述积分与加总放大器开始将所述光侦测器的光信号积分,且同时将所述光侦测器的积分光信号与储存于所述前一时间延迟与积分级的所述相关双取样与维持电路中的所述光信号加总成一组合光信号,而由所述相关双取样与维持电路取样与保持;以及所述组合光信号与所述组合重设信号保持在所述相关双取样与维持电路中,准备用于传送至以后的所述时间延迟与积分级。

2. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分与加总放大器包括一或多个级。

3. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分输入端子与所述加总输入端子接合成一输入端子,以及其中所述积分与加总放大器的所述积分电容器具有一第一电极连接至所述输入端子,以及一第二电极连接至所述输出端子。

4. 如权利要求3所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分与加总放大器为一模拟放大器,具有单一或差动输入。

5. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分与加总放大器具有一双级放大器,其第一级放大器实施所述光信号积分,以及第二级放大器实施加总功能,且所述第一级放大器的输入成为所述积分与加总放大器的积分输入端子,所述第二级放大器的输入连接至所述第一级放大器的输出,且成为所述积分与加总放大器的所述加总输入端子,以及所述第二级放大器的输出成为所述积分与加总放大器的所述输出端子。

6. 如权利要求5所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述第一级放大器为模拟放大器,具有单一或差动输入,以及所述积分电容器的一第一电极连接至所述积分输入端子,且所述积分电容器的一第二电极连接至所述第一级放大器的输出。

7. 如权利要求5所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述第二级放大器为一模拟放大器,具有单一或差动输入,且更具有一额外电容器,所述额外电容器的一第一电极连接至所述第二级放大器的输入,以及所述额外电容器的一第二电极连接至所述第二级放大器的输出。

8. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述光侦测器具有一光敏二极管,其能够将光线转换成电流。

9. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述相关双取样与维持电路的所述储存电路具有一储存电容器与一缓冲放大器。

10. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述组合重设信号与所述组合光信号是在所述相关双取样与维持电路的独立储存电路中平行地传送。

11. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述组合重设信号与所述组合光信号是在所述储存电路的单一链中传送;且所述组合重设信号与所述组合光信号通过各所述储存电路一次一个地传送。

12. 如权利要求1所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述光侦测器、所述积分与加总放大器以及所述相关双取样与维持电路集成于一单一芯片上,以及其中多个所述积分与加总放大器、所述相关双取样与维持电路与多个所述光侦测器实体地隔离,以致于多个所述积分与加总放大器、所述相关双取样与维持电路在接收光线过程中可以被屏蔽以避免有害幅射,而多个所述光侦测器曝露于有害幅射。

13. 一种互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,包括:

一积分与加总放大器,其具有一积分输入端子、可以与所述积分输入端子接合或分开的一加总输入端子、一输出端子、一积分电容器、以及一重设开关;

一光侦测器,连接至所述积分与加总放大器的所述积分输入端子;

一加总电容器,其第一电极连接至前一时间延迟与积分级的输出,且其第二电极连接至所述积分与加总放大器的所述加总输入端子;

一相关双取样与维持电路,其包括多个开关与多个储存电路,所述相关双取样与维持电路具有一输入端子连接至所述积分与加总放大器的所述输出端子,且所述相关双取样与维持电路具有一输出端子连接至其后时间延迟与积分级的所述加总电容器;以及

其中,首先通过将所述重设开关关闭,将所述积分与加总放大器重新设定,以及当所述重设开关随后开启时,由所述相关双取样与维持电路将所产生重设信号取样且维持;然后所述积分与加总放大器开始将所述光侦测器的光信号积分,以及产生一累积信号,其为所述光侦测器的积分光信号、及在所述前一时间延迟与积分级的所述相关双取样与维持电路中所保持先前累积信号与在所述前一时间延迟与积分级的所述相关双取样与维持电路中所保持重设信号的差异的总和,所述累积信号由所述相关双取样与维持电路取样且维持;以及所述累积信号与所述重设信号保持在所述相关双取样与维持电路中,准备用于传送至以后的所述时间延迟与积分级。

14. 如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分与加总放大器包括一或多个级。

15. 如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分输入端子与所述加总输入端子接合成一输入端子,以及其中所述积分与加总放大器的所述积分电容器具有一第一电极连接至所述输入端子,以及一第二电极连接至所述输出端子。

16. 如权利要求15所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在

于,所述积分与加总放大器为一模拟放大器,具有单一或差动输入。

17.如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述积分与加总放大器具有一双级放大器,其第一级放大器实施所述光信号积分,以及第二级放大器实施加总功能,且所述第一级放大器的输入成为所述积分与加总放大器的积分输入端子,所述第二级放大器的输入连接至所述第一级放大器的输出,且成为所述积分与加总放大器的所述加总输入端子,以及所述第二级放大器的输出成为所述积分与加总放大器的所述输出端子。

18.如权利要求17所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述第一级放大器为一模拟放大器,具有单一或差动输入,以及所述积分电容器的一第一电极连接至所述积分输入端子,且所述积分电容器的一第二电极连接至所述第一级放大器的输出。

19.如权利要求17所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述第二级放大器为模拟放大器,具有单一或差动输入,且更具有一个额外电容器,所述额外电容器的一第一电极连接至所述第二级放大器的输入,以及所述额外电容器的一第二电极连接至所述第二级放大器的输出。

20.如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述光侦测器具有一光敏二极管,其能够将光线转换成电流。

21.如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述相关双取样与维持电路的所述储存电路具有一储存电容器与一缓冲放大器。

22.如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述重设信号与所述累积信号是在所述相关双取样与维持电路的独立储存电路中平行地传送。

23.如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述重设信号与所述累积信号是在所述储存电路的单一链中传送;且所述重设信号与所述累积信号通过各所述储存电路一次一个地传送。

24.如权利要求13所述的互补金属氧化物半导体时间延迟与积分式感测器,其特征在于,所述光侦测器、所述积分与加总放大器以及所述相关双取样与维持电路集成于一单一芯片上,以及其中多个所述积分与加总放大器、所述相关双取样与维持电路与多个所述光侦测器实体地隔离,以致于多个所述积分与加总放大器、所述相关双取样与维持电路在接收光线过程中可以被屏蔽以避免有害幅射,而多个所述光侦测器曝露于有害幅射。

一种互补金属氧化物半导体时间延迟积分式感测器

技术领域

[0001] 本发明涉及固态影像感测器领域,更特别有关于一种用于X光影像扫瞄应用的互补金属氧化物半导体(CMOS)时间延迟与积分(TDI)式感测器。

背景技术

[0002] 本发明有关于时间延迟与积分(TDI)式互补金属氧化物半导体(CMOS)线性影像感测器,其适用于高速X光影像扫瞄应用。通常时间延迟与积分影像感测器使用于高速线扫瞄应用,其积分输入光线信号非常低。在正常线扫瞄应用中,增加积分输入光线信号的一种方式降低扫瞄速度,且亦因此增加积分时间。此时间延迟与积分感测器允许线扫瞄侦测器系统增加光线信号,且不会牺牲扫瞄速率。此时间延迟与积分感测器使用电荷移转装置,例如电荷耦合装置(CCD),且以正常方式执行。

[0003] 在电荷耦合装置时间延迟与积分阵列中,各侦测器像素包括N级时间延迟与积分位置。例如,对于一种M个像素的线性侦测器,其包含二次MxN级电荷耦合装置阵列,此用于各像素的N级电荷耦合装置是与扫瞄方向平行。此第一级电荷耦合装置在操作中,在等于一线时间的积分时间中将光线信号积分。此信号电荷将从电荷耦合装置的第一级移转至第二级,而在扫瞄下的物件亦与信号电荷的移动同步,从电荷耦合装置的第一级移至第二级。此第二级电荷耦合装置对于相同物件在第二积分时间期间,将信号电荷积分。因此,在积分时间结束时,此在第二级电荷耦合装置的信号电荷为其从第一级所接收信号电荷的两倍。接着,第二级电荷耦合装置的信号电荷与物件的移动同步移至第三级。此第三级电荷耦合装置除了由第二级所接收信号的外,再度将光线信号积分。此过程重复,且当其抵达最后N级电荷耦合装置时,光线信号增大N倍。然后,利用一输出电荷耦合装置暂存器依序读出M个像素信号。

[0004] 虽然,此电荷耦合装置时间延迟与积分影像系统广泛地使用于可视高速工业检视应用与医疗X光扫瞄应用,例如电脑断层(CT)扫瞄与牙齿全景扫瞄,其在X光工业检视应用中的确有缺点。在X光工业检视系统中,在正常情况下,此侦测器像素尺寸相较于正常电荷耦合装置感测器像素尺寸为相当大。在此种应用中,所需像素尺寸的范围从数毫米至数十毫米。当像素尺寸增加时,电荷耦合装置的扫瞄速率大幅降低,因此不适合用于此种应用。

[0005] 此电荷耦合装置时间延迟与积分影像系统的第二个缺点为,其非常容易遭受到X光幅射损害。医疗X光扫瞄应用中,所使用X光能量与剂量,在正常情况下低于工业检视应用许多。在医疗应用中,不仅X光剂量受到联邦药品管理局(FDA)管制,由于人类软组织,其能量在正常情况下低于100K电子伏特(eV)。对于工业应用,取决于所需检视材料种类,其所使用能量范围从50K电子伏特至15M电子伏特。由于在工业检视系统中,并无规定以限制X光剂量,其所使用剂量可以高于医疗扫瞄系统用剂量许多。此在X光下电荷耦合装置感测器的幅射曝露累积会增加其暗电流,移动其井电位,且因此会减少其可使用年限。

发明内容

[0006] 本发明的目的在于实施互补金属氧化物半导体(CMOS)侦测器系统,其可以减轻在X光工业检视系统中,电荷耦合装置侦测器的缺点。由于在电荷领域中信号电荷并不会从一个互补金属氧化物半导体电路移至另一个互补金属氧化物半导体电路,使得更难以使用互补金属氧化物半导体电路,以执行时间延迟与积分感测器。本发明的方法使用电荷积分与加总放大器,以执行在互补金属氧化物半导体电路中的时间延迟与积分感测器。

[0007] 因此,本发明的目的为提供一种时间延迟与积分(TDI)式影像感测结构,其可以使用标准互补金属氧化物半导体工艺实施。

[0008] 本发明的另一目的为提供一种时间延迟与积分影像感测侦测器系统,其适合之技术,例如使用于X光工业侦测系统中的较大像素-至-像素间距,而不会牺牲读取速度。

[0009] 本发明还有另一目的为提供一种X光时间延迟与积分侦测系统,其中互补金属氧化物半导体电路可以与光二极管侦测器分开,以致于可以容易地屏蔽互补金属氧化物半导体电路,以避免X光幅射损害。

[0010] 本发明的优点为,可以许多方式使用互补金属氧化物半导体电路以执行时间延迟与积分感测器。首先,可以使用标准商业互补金属氧化物半导体工艺,将所有周边装置例如放大器、计时产生器,以及驱动器与光二极管集成在一起。其次,其可使用大像素尺寸侦测器、例如0.8毫米至数毫米像素尺寸的大像素侦测器实施。此特别有益于须要大像素尺寸的X光扫描应用,例如货柜与油管检视。众所熟知,电荷耦合装置以较小像素尺寸运作较佳。当像素尺寸变大时,电荷耦合装置的速度大幅降低。因此,互补金属氧化物半导体时间延迟与积分感测器更适合用于X光工业扫描应用。第三,众所熟知,电荷耦合装置与互补金属氧化物半导体电路容易遭受X光幅射损害。在此互补金属氧化物半导体执行中,周边电路可与光二极管阵列集成于相同芯片上,但与光二极管侦测器却有足够间隔或间隙。因此,可以将周边电路以如铅的重金属轻易地覆盖,将其屏蔽以避免X光幅射损害。

[0011] 本发明使用光二极管作为侦测器以整合输入光线信号。各时间延迟与积分级包括:一光二极管侦测器、多个放大器、多个储存电容器、以及多个开关。各光二极管连接至积分放大器、加总电路、以及多个储存电路。此积分与加总功能可以在单一或多个放大器中实施。此储存电路使用储存电容器与缓冲放大器实施。使用相关双取样与维持(CDS)技术以同时维持光信号与重设电压。可以将相关双取样与维持光信号(信号与重设)电压传送至后一个时间延迟与积分级用于加总,而不会累积偏差杂讯。此在序列中后一个时间延迟与积分级不仅在一积分时间(线时间)期间将光信号积分,且亦从前一个时间延迟与积分级接收所储存相关双取样与维持电压。加总电路将电流与前一个时间延迟与积分级相关双取样与维持光信号组合,且将此新的相关双取样与维持电压输出至储存电路。将所储存相关双取样与维持电压传送至后一个时间延迟与积分级。此过程重复一直至抵达最后一个时间延迟与积分级,而以差动放大器读取相关双取样与维持信号。在正常情况下,使用类似于标准互补金属氧化物半导体线性光二极管阵列(PDA)的数字扫描位移暂存器,以实施读取。此时间延迟与积分功能的操作,包括电荷积分、加总与相关双取样与维持信号储存与移转,此操作是由多个控制开关与一组计时信号控制。

[0012] 此使用互补金属氧化物半导体电路以执行时间延迟与积分侦测器系统的优点为,其可以使用标准互补金属氧化物半导体工艺,与所有操作时脉产生器以及信号处理电路集成于一单一芯片上。因此,可以降低制造成本。

[0013] 此使用互补金属氧化物半导体电路以执行X光时间延迟与积分侦测器系统的另一优点为,其可以较大像素尺寸同时以非常高扫描速度执行。

[0014] 此在本发明中使用互补金属氧化物半导体电路以执行时间延迟与积分侦测器系统的另一优点为,可以将互补金属氧化物半导体电路与光二极管分开。因此,可以将互补金属氧化物半导体电路适当地屏蔽,以避免X光幅射损害。

[0015] 本发明此等以及其他目的与优点,将由于目前所知执行本发明之最佳模式之说明并参考所附图式,对于熟习此技术人士为明显。

附图说明

[0016] 图1为根据本发明互补金属氧化物半导体(CMOS)时间延迟与积分(TDI)级的电路图;

[0017] 图2为具有N个时间延迟与积分级的一行时间延迟与积分像素的电路图,与数字扫描位移寄存器的方块图;

[0018] 图3为输出差动放大器读取视讯信号的方块图;

[0019] 图4为操作时间延迟与积分感测器的时序图;

[0020] 图5为本发明另一较佳实施例的电路图;以及

[0021] 图6为操作时间延迟与积分感测器的另一时序图。

[0022] 附图标记说明:10-扫描位移暂存器;20-差动放大器;30-增益级;50-第一级;52-加总电容器;60-积分放大器;61-加总电容器;62-加总电容器;70-加总放大器;100-时间延迟与积分级;101-光二极管;102-加总电容器;103-积分与加总放大器;104-相关双取样与维持电路;200-后一个级;205-缓冲放大器;206-缓冲放大器;207-开关。

具体实施方式

[0023] 图1至图4说明本发明的一较佳实施例。图1显示时间延迟与积分(TDI)级100的电路图。图2显示具有N个时间延迟与积分级的线性侦测器的一像素的电路图。对于M像素阵列,其包括M行电路,如同于图2中显示。图3显示在最后时间延迟与积分级读取信号的相关双取样与维持差动放大器的方块图。图4显示用于操作时间延迟与积分感测器的时序图。

[0024] 如同于图1中显示,各时间延迟与积分级100包括:一光二极管101、一加总电容器102、一积分与加总放大器103、以及一相关双取样与维持电路104。此积分与加总放大器103包括:一放大器A1、一积分电容器C1、以及一重设开关SW1。积分电容器C1与重设开关SW1连接介于放大器A1的输入与输出端子之间。相关双取样与维持电路104包括:两个输入开关SW2与SW3;一第一储存电路,其包含电容器C2与缓冲放大器A2;一移转开关SW4;一第二储存电路,其包含电容器C3与缓冲放大器A3;一第三储存电路,其包含电容器C4与缓冲放大器A4;以及两个输出开关SW5与SW6。使用加总电容器102以接收来自前一时间延迟与积分级的重设与光信号电压。使用积分与加总放大器103以重新设定光二极管101,且将来自前一时间延迟与积分级与其本身光二极管101的重设与光信号电压积分且加总。使用相关双取样与维持电路104将来自积分与加总放大器103输出的经组合的重设与光信号电压进行取样与维持。

[0025] 图2显示一行像素,其具有串联N个级的个别时间延迟与积分电路。各个别时间延

迟与积分级为时间延迟与积分级100的复制,所不同者为第一级50与最后级200。在第一时间延迟与积分级50中由于并无前一级,加总电容器52的一端接地。在最后级200中,缓冲放大器A3与A4以缓冲放大器205与206取代,其具有较大驱动电力,以驱动输出差动放大器20的较重电容负载,如同于图3中所示。为了方便读取重设与光信号,此最后级200的输出开关SW5与SW6以一组开关207取代。开关207是由代表来自数字扫描位移暂存器10输出的SM驱动。扫描位移暂存器10依序地读取此类似标准光二极管阵列的M级阵列的各像素。在各时间延迟与积分级中所有开关SW1至SW6是由相同时脉脉冲所驱动,如同第图4中所显示。

[0026] 参考图1,在操作中,光二极管101与积分与加总放大器103是在其光信号积分过程开始之前通过将开关SW1关闭(close)而重新设定。同时亦将开关SW2与SW6关闭。此开关SW6的关闭允许将在电容器C4上所储存的重设电压移转至其后的时间延迟与积分级。因此,经由加总电容器102,将前一时间延迟与积分级的重设电压与放大器103的重设电压加总。将所组合的重设电压经由开关SW2储存于电容器C2上。为了开始各时间延迟与积分级的积分过程,将开关SW1开启(open),接着将开关SW2与SW6开启。在SW2与SW1开启之间有延迟(SW1较SW2为早开启),如同于图4时序图中所显示。此显示在电容器C2中取样此重设电压之前,将放大器A1先行设定。

[0027] 一旦积分过程开始,将开关SW5关闭,以允许储存在电容器C3上的光信号移转至其后的时间延迟与积分级。因此,经由加总电容器102,将之前时间延迟与积分级的光信号与来自光二极管101的目前时间延迟与积分级光信号加总。在此积分循环结束时,将开关SW3关闭,且将所组合光信号取样且储存于电容器C3中。在开关SW3开启后,将开关SW4关闭,且将储存于C2上的重设电压移转至电容器C4。将光二极管101与放大器A1再度重设,以开始下一个积分循环。此过程重复一直至其抵达最后时间延迟与积分级200为止,如同于图2中所显示。

[0028] 然后通过开始脉冲SI以启始扫描位移暂存器10,而由类似标准光二极管阵列的M像素线性阵列读取信号。当一像素由扫描暂存器10的输出SM定址时,将此像素的重设与光信号电压移转至用于处理视讯的相关双取样与维持输出差动放大器20。可以添加增益级30以增加信号位准。因此,获得单端视讯信号,如同于图4中所显示。

[0029] 图5示本发明另一较佳实施例的电路图,以说明一时间延迟与积分级。此图1与图5中电路的惟一差异为,此在图1中积分与加总放大器103的功能以图5的积分放大器60与加总放大器70取代。图1与图5的相关双取样与维持电路为相同。积分放大器60包括:放大器A1a、积分电容器C1a、以及重设开关SW1a。积分放大器60的功能为重设光二极管101,且将光信号积分于积分电容器C1a中。加总放大器70包括:放大器A1b、积分电容器C1b、以及重设开关SW1b。加总放大器70的功能为,将经由加总电容器61的光二极管101的重设与光电压与经由加总电容器62从前一个时间延迟与积分级所接收重设与光电压相加。

[0030] 相关双取样与维持电路104然后实施与以上说明相同的取样-与-维持功能。须要将图4中的时序图稍微修正,以方便将积分功能与加总功能分开。

[0031] 如同于图1与4中显示,相关双取样与维持电路104使用两个平行独立储存电路,以传送重设信号与光信号。以替代方式,可以使用一链(chain)储存电路,且此重设信号与光信号可以经由此链一次一个地传送。使用单一链储存电路的优点为,重设电压与光信号具有由缓冲放大器所导致的相同偏差。因此,可以通过以后的时间延迟与积分级完全去除此

偏差。

[0032] 在本发明还有另一较佳实施例中,此在图1中所显示时间延迟与积分级可以图6中所显示时序序列交替地操作。在此操作模式中,在储存相关双取样与维持电路104中重设信号与光信号与光二极管101的光信号相加之前,可以首先取得此重设信号与光信号间的差异。然后将累积光信号取样且保持于电容器C₃中,亦可以将光二极管101的重设信号取样且保持于电容器C₂中,而并不与前一时间延迟与积分级的重设信号组合。此由图4与6中时序图所代表两种操作模式可以保持本发明的优点。

[0033] 类似地,亦可将由图6所代表新操作模式,以稍微时序修正,而应用于图5中的时间延迟与积分电路,以方便将积分与加总功能分开。

[0034] 以上说明较佳实施例仅为本发明之例,其可以由本发明导出各种变化。

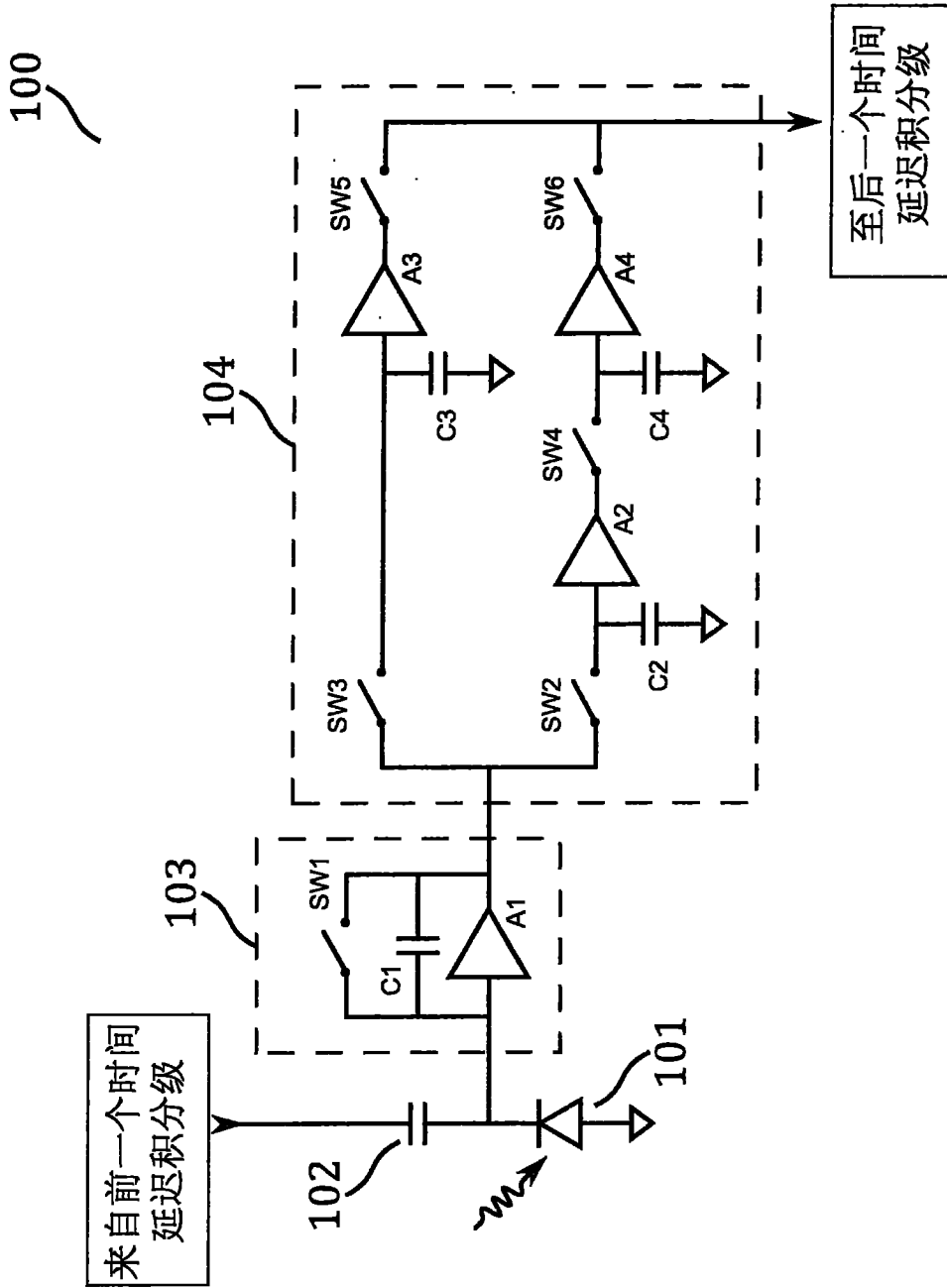


图1

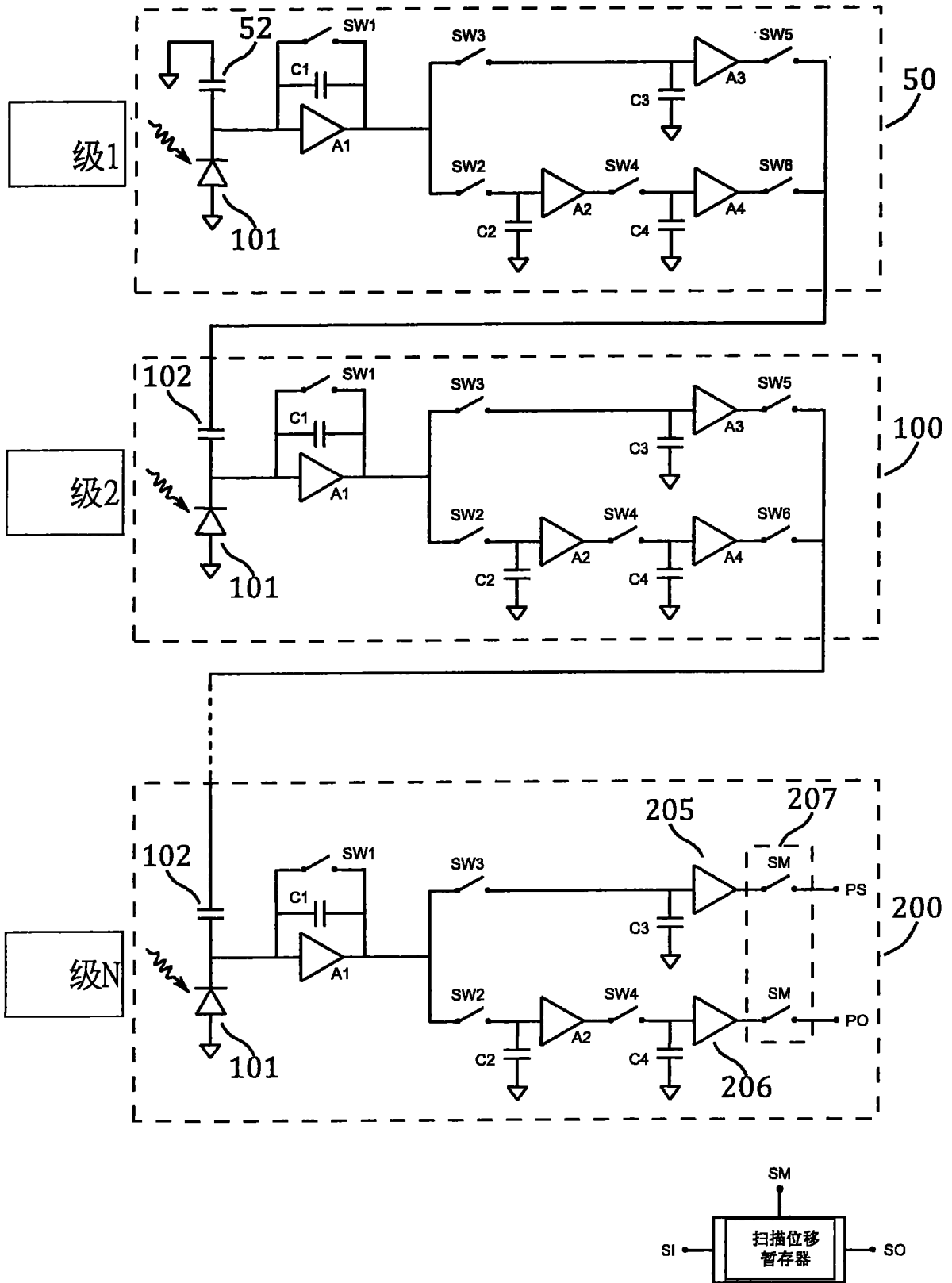
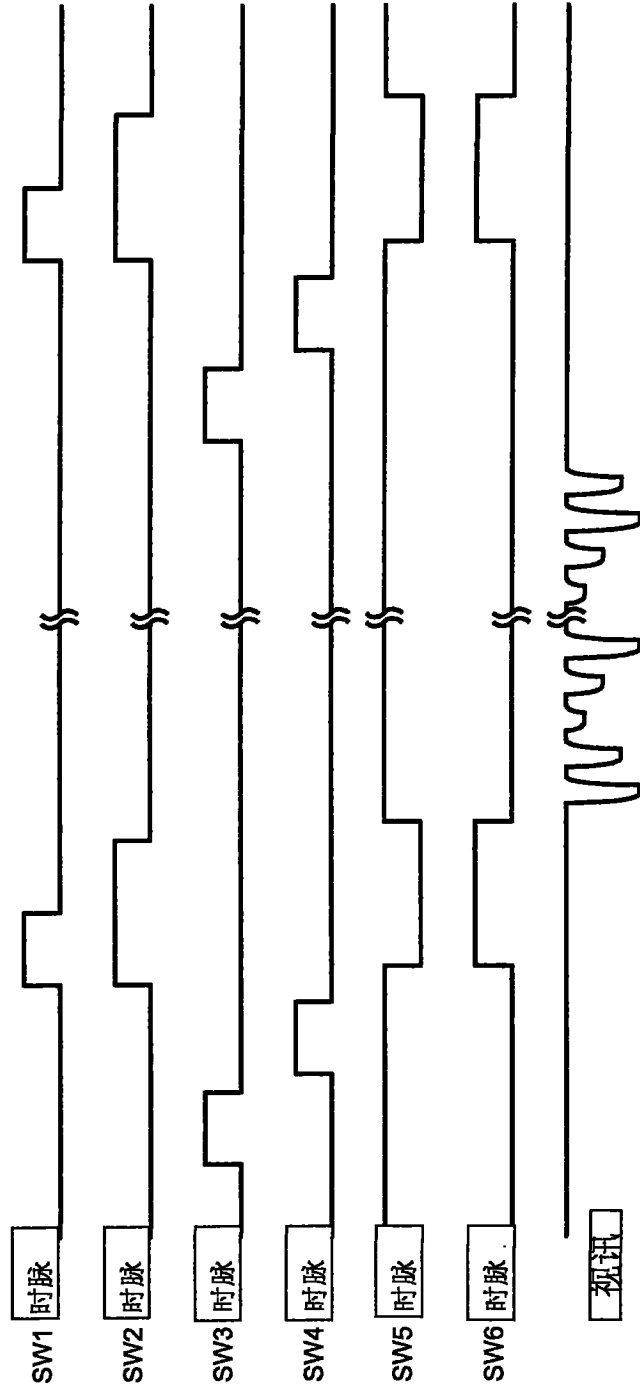
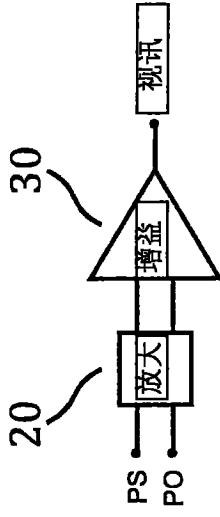


图2



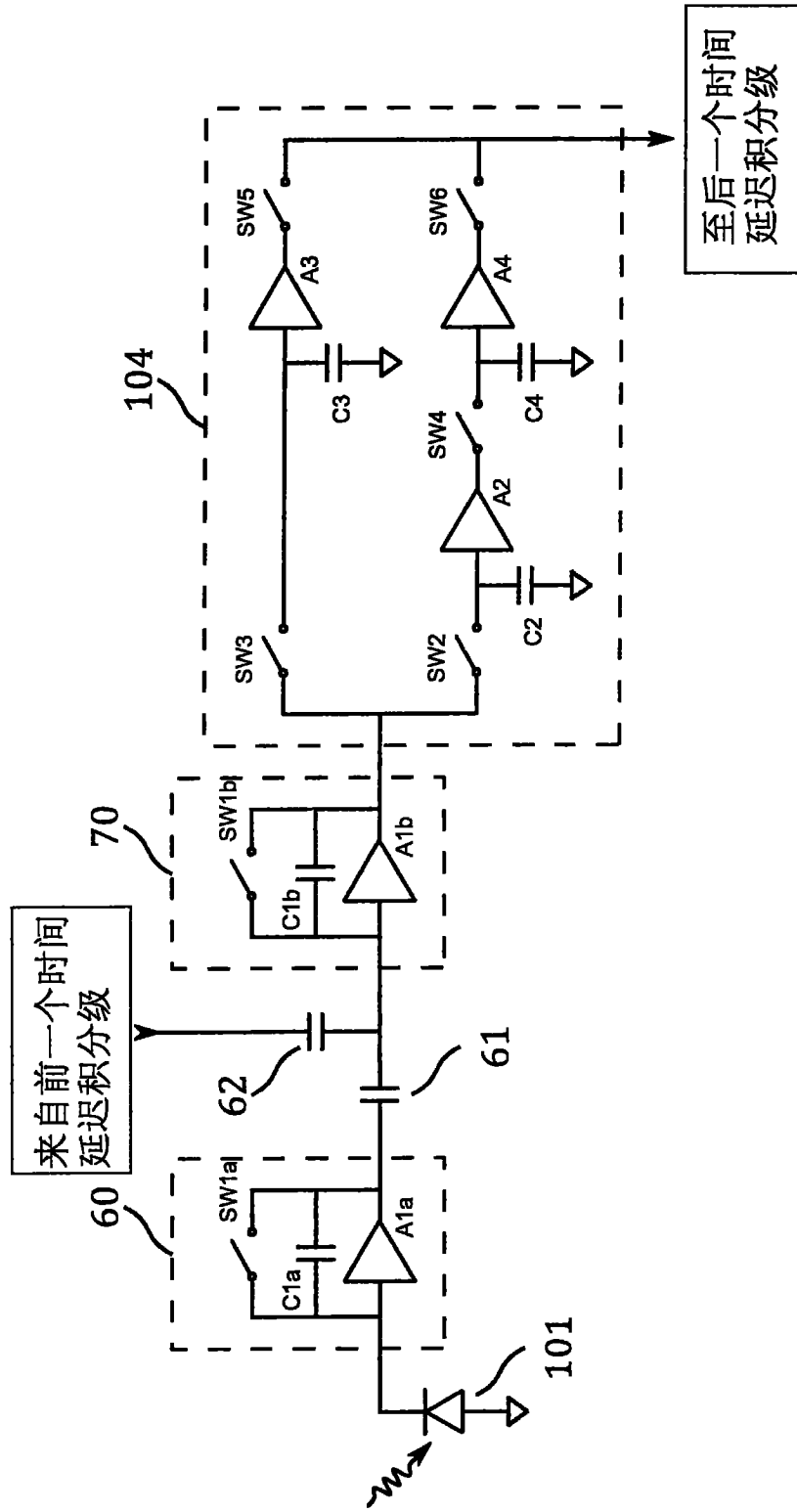


图5

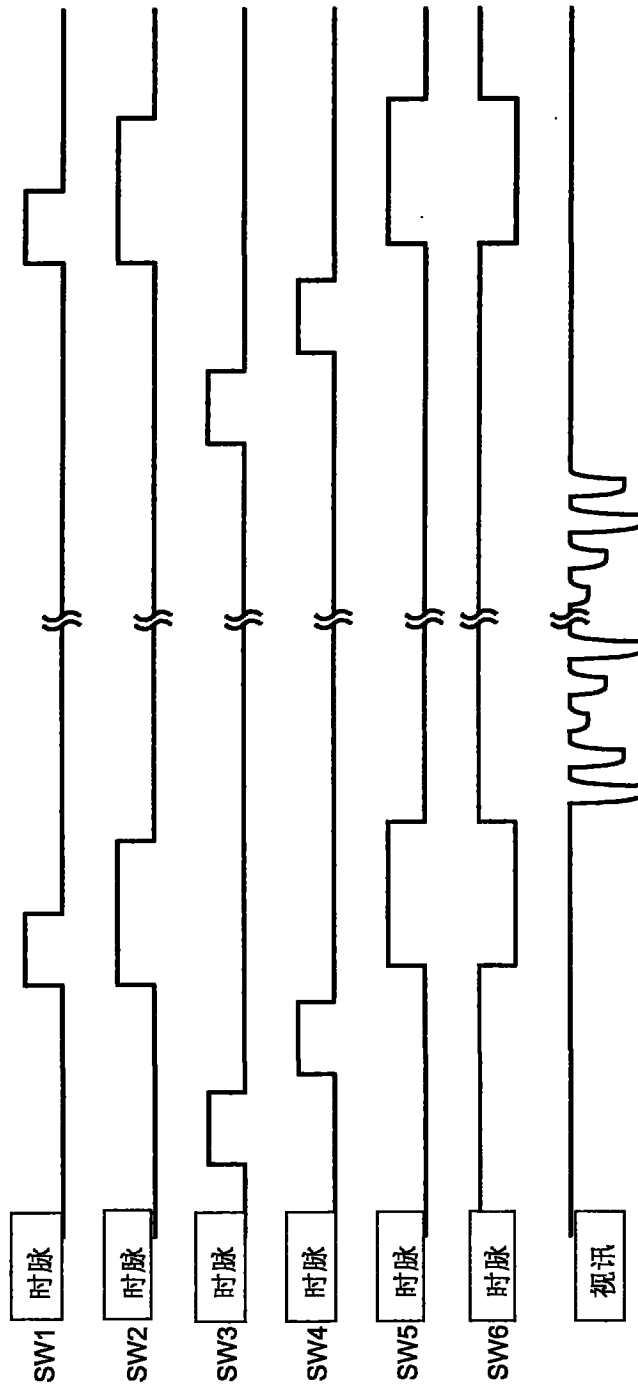


图6