



(12)发明专利申请

(10)申请公布号 CN 108233924 A

(43)申请公布日 2018.06.29

(21)申请号 201810134921.5

(22)申请日 2018.02.09

(71)申请人 龙营半导体股份有限公司

地址 中国香港湾仔皇后大道东43-59号东
美中心11楼1109室

(72)发明人 纳伦达尔·韦努戈帕尔

(74)专利代理机构 深圳市恒申知识产权事务所
(普通合伙) 44312

代理人 王利彬

(51) Int. Cl.

H03L 7/18(2006.01)

H03L 7/085(2006.01)

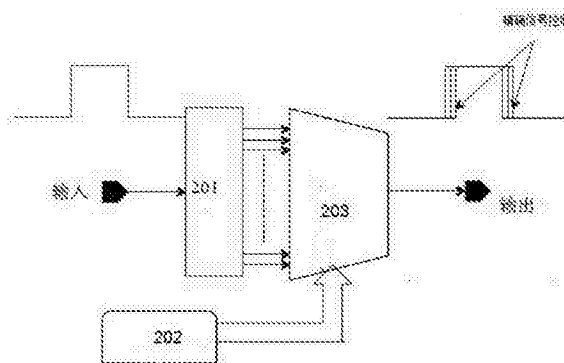
权利要求书2页 说明书6页 附图4页

(54)发明名称

基于相位调制的EMI减少装置及方法

(57)摘要

本发明涉及基于相位调制的EMI减少装置及方法,所述装置包括:相位偏移发生器,用于将可变的相位偏移量施加到输入信号的每一个调制循环;相位调制只读存储器,用于保存用于确定在特定时刻施加的相位偏移量的系数;以及相位控制器,用于输出具有由所述系数确定的相位偏移量的调制信号。本发明通过使用优化的延迟或相位偏移曲线来对时钟信号进行相位调制以使时钟信号的能量频谱扩展,从而减少EMI发射,其中利用最小的频率偏移来产生最大平坦的频谱响应。由于本发明不使用反馈回路并且具有最少的组件,从而增大了系统的总体可靠性。



1. 一种基于相位调制的EMI减少装置,其特征在于,包括:
相位偏移发生器,用于将可变的相位偏移量施加到输入信号的每一个调制循环;
相位调制只读存储器,用于保存在特定时刻施加相位偏移量时所确定的系数;以及
相位控制器,用于输出具有由所述系数确定的相位偏移量的调制信号。
2. 根据权利要求1所述的基于相位调制的EMI减少装置,其特征在于,所述调制信号具有最低低至 $\pm 0.05\%$ 以下的相位偏移并且具有大于1的调制比。
3. 根据权利要求1所述的基于相位调制的EMI减少装置,其特征在于,所述相位偏移发生器包括:由多个电流受限型缓冲器构成的延迟线,其中,通过改变馈送至各个电流受限型缓冲器的电流量来改变所述相位偏移量。
4. 根据权利要求1所述的基于相位调制的EMI减少装置,其特征在于,所述相位偏移发生器包括:
可变负载元件,其设置在所述输入信号的路径中,用于通过改变负载来改变所述输入信号的斜率;以及
缓冲器,用于恢复斜率改变的信号的陡沿率并相对于在先沿产生延迟,以改变所述相位偏移量。
5. 根据权利要求4所述的基于相位调制的EMI减少装置,其特征在于,所述可变负载元件包括:电容性元件、电阻性元件、电感性元件或它们的任意组合。
6. 根据权利要求1所述的基于相位调制的EMI减少装置,其特征在于,所述相位偏移发生器包括:由多个单独的延迟元件构成并且具有单独访问的多个级的抽头延迟线,其中通过在任意级控制延迟元件来改变所述相位偏移量。
7. 根据权利要求1所述的基于相位调制的EMI减少装置,其特征在于,所述相位调制只读存储器包括:查找表,所述查找表设置有控制字,用于确定在特定时刻施加的相位偏移量的系数。
8. 根据权利要求1所述的基于相位调制的EMI减少装置,其特征在于,所述相位调制只读存储器包括:具有各个元件由只读存储器的地址选择的行和列的只读存储器架构。
9. 根据权利要求7或8所述的基于相位调制的EMI减少装置,其特征在于,所述系数改变的速率通过计数器来改变,所述计数器将地址提供给所述相位调制只读存储器,所述调制信号的调制速率由下式得出:
$$F_m = F_{in} / (D \times N)$$
其中, F_m 为调制速率, F_{in} 为输入频率, D 为输入除数, N 为ROM计数器最大计数值,并且假定ROM计数器顺序地从1计数到 N 。
10. 根据权利要求2所述的基于相位调制的EMI减少装置,其特征在于,所述调制比的计算方式为:调制比 $\beta = \Delta f / F_m$,其中 Δf 为在输入频率 F_{in} 上形成的总频率偏差, F_m 为调制频率;所述调制比最大值为2。
11. 一种基于相位调制的EMI减少方法,其特征在于,包括:
通过相位偏移发生器,将可变的相位偏移量施加到输入信号的每一个调制循环;
通过相位调制只读存储器,保存用于在特定时刻施加相位偏移量所确定的系数;以及
通过相位控制器,输出具有由所述系数确定的相位偏移量的调制信号。
12. 根据权利要求11所述的基于相位调制的EMI减少方法,其中,所述调制信号具有最

低低至 $\pm 0.05\%$ 以下的相位偏移并且具有大于1的调制比。

13. 根据权利要求11所述的基于相位调制的EMI减少方法,其中,所述相位偏移发生器包括:由多个电流受限型缓冲器构成的延迟线,其中,通过改变馈送至各个电流受限型缓冲器的电流量来改变所述相位偏移量。

14. 根据权利要求11所述的基于相位调制的EMI减少方法,其中,所述相位偏移发生器包括:

可变负载元件,其设置在所述输入信号的路径中,用于通过改变负载来改变所述输入信号的斜率;以及

缓冲器,用于恢复斜率改变的信号的陡沿率并相对于在先沿产生延迟,以改变所述相位偏移量。

15. 根据权利要求14所述的基于相位调制的EMI减少方法,其特征在于,所述可变负载元件包括:电容性元件、电阻性元件、电感性元件或它们的任意组合。

16. 根据权利要求11所述的基于相位调制的EMI减少方法,其特征在于,所述相位偏移发生器包括:由多个单独的延迟元件构成并且具有单独访问的多个级的抽头延迟线,其中通过在任意级控制延迟元件来改变所述相位偏移量。

17. 根据权利要求11所述的基于相位调制的EMI减少方法,其特征在于,所述相位调制只读存储器包括:查找表,所述查找表设置有控制字,用于确定在特定时刻施加的相位偏移量的系数。

18. 根据权利要求11所述的基于相位调制的EMI减少方法,其特征在于,所述相位调制只读存储器包括:具有各个元件由只读存储器的地址选择的行和列的只读存储器架构。

19. 根据权利要求17或18所述的基于相位调制的EMI减少方法,其特征在于,所述系数改变的速率通过计数器来改变,所述计数器将地址提供给所述相位调制只读存储器,所述调制信号的调制速率由下式得出:

$$F_m = F_{in} / (D \times N)$$

其中, F_m 为调制速率, F_{in} 为输入频率, D 为输入除数, N 为ROM计数器最大计数值,并且假定ROM计数器顺序地从1计数到 N 。

20. 根据权利要求12所述的基于相位调制的EMI减少方法,其特征在于,所述调制比的计算方式为:调制比 $\beta = \Delta f / F_m$,其中, Δf 为在输入频率 F_{in} 上形成的总频率偏差, F_m 为调制频率;所述调制比最大值为2。

基于相位调制的EMI减少装置及方法

技术领域

[0001] 本发明涉及电磁兼容技术领域,具体涉及基于相位调制的EMI (electromagnetic interference,电磁干扰)减少装置及方法。

背景技术

[0002] 诸如电压或电流的任何电开关信号是许多数字电子装置的电磁干扰(EMI)的主要来源。由这些电子装置生成的EMI必须被抑制以避免与其他电子装置发生干扰并且满足FCC规定。减少EMI的传统方法包括使用“被动”元件,诸如金属屏蔽、扼流圈、铁氧体磁珠、电阻器和电容器等。新近的趋势已经利用“主动”方式,其中集中在窄带的峰值能量被分布在更宽的频带上。这一技术通常称为扩展频谱调制。

[0003] 扩展频谱的方法主要基于利用锁相环实施的频率调制。其他实施方式包括使用插入在信号路径中的开关延迟元件。这些方法的限制在于无法在引起问题的信号中物理地实现极端小的频率偏移以及提供实质性的EMI减少益处。

[0004] 图1示出一种基于锁相环(PLL)的主动EMI(扩展频谱)减少装置的方框图。如图1所示,基于PLL的架构使用包括计数器、电压或电流控制振荡器、相位比较器和滤波器的多个元件构成反馈回路网络来实施。在回路的任一元件出现故障时将造成灾难性故障。并且,来自PLL的抖动会造成较大的频率偏移。

发明内容

[0005] 鉴于以上问题,本发明不使用反馈回路而是通过使用优化的延迟或相位偏移曲线来对时钟信号进行相位调制以使时钟信号的能量频谱扩展,从而减少EMI发射,其中利用最小的频率偏移来产生最大平坦的频谱响应。由于本发明不使用反馈回路并且具有最少的组件,从而增大了系统的总体可靠性。

[0006] 根据本发明的一方面,提供了一种基于相位调制的EMI减少装置,包括:

[0007] 相位偏移发生器,用于将可变的相位偏移量施加到输入信号的每一个调制循环;

[0008] 相位调制只读存储器,用于保存在特定时刻施加相位偏移量时所确定的系数;以及

[0009] 相位控制器,用于输出具有由所述系数确定的相位偏移量的调制信号。

[0010] 所述的基于相位调制的EMI减少装置,所述调制信号具有最低低至 $\pm 0.05\%$ 以下的相位偏移并且具有大于1的调制比。

[0011] 所述的基于相位调制的EMI减少装置,所述相位偏移发生器包括:由多个电流受限型缓冲器构成的延迟线,其中,通过改变馈送至各个电流受限型缓冲器的电流量来改变所述相位偏移量。

[0012] 所述的基于相位调制的EMI减少装置,所述相位偏移发生器包括:

[0013] 可变负载元件,其设置在所述输入信号的路径中,用于通过改变负载来改变所述输入信号的斜率;以及

[0014] 缓冲器,用于恢复斜率改变的信号的陡沿率并相对于在先沿产生延迟,以改变所述相位偏移量。

[0015] 所述的基于相位调制的EMI减少装置,所述可变负载元件包括:电容性元件、电阻性元件、电感性元件或它们的任意组合。

[0016] 所述的基于相位调制的EMI减少装置,所述相位偏移发生器包括:由多个单独的延迟元件构成并且具有单独访问的多个级的抽头延迟线,其中通过在任意级控制延迟元件来改变所述相位偏移量。

[0017] 所述的基于相位调制的EMI减少装置,所述相位调制只读存储器包括:查找表,所述查找表设置有控制字,用于确定在特定时刻施加的相位偏移量的系数。

[0018] 所述的基于相位调制的EMI减少装置,所述相位调制只读存储器包括:具有各个元件由只读存储器的地址选择的行和列的只读存储器架构。

[0019] 所述的基于相位调制的EMI减少装置,所述系数改变的速率通过计数器来改变,所述计数器将地址提供给所述相位调制只读存储器,所述调制信号的调制速率由下式得出:

$$[0020] \quad F_m = F_{in} / (D \times N)$$

[0021] 其中, F_m 为调制速率, F_{in} 为输入频率, D 为输入除数, N 为ROM计数器最大计数值,并且假定ROM计数器顺序地从1计数到 N 。

[0022] 所述的基于相位调制的EMI减少装置,所述调制比的计算方式为:调制比 $\beta = \Delta f / F_m$,其中, Δf 为在输入频率 F_{in} 上形成的总频率偏差, F_m 为调制频率;所述调制比最大值为2。

[0023] 根据本发明的另一方面,提供了一种基于相位调制的EMI减少方法,包括:

[0024] 通过相位偏移发生器,将可变的相位偏移量施加到输入信号的每一个调制循环;

[0025] 通过相位调制只读存储器,保存用于在特定时刻施加相位偏移量所确定的系数;以及

[0026] 通过相位控制器,输出具有由所述系数确定的相位偏移量的调制信号。

[0027] 根据实施例,所述调制信号具有最低低至 $\pm 0.05\%$ 以下的相位偏移并且具有大于1的调制比。

[0028] 所述的基于相位调制的EMI减少方法,其中,所述相位偏移发生器包括:由多个电流受限型缓冲器构成的延迟线,其中,通过改变馈送至各个电流受限型缓冲器的电流量来改变所述相位偏移量。

[0029] 所述的基于相位调制的EMI减少方法,其中,所述相位偏移发生器包括:

[0030] 可变负载元件,其设置在所述输入信号的路径中,用于通过改变负载来改变所述输入信号的斜率;以及

[0031] 缓冲器,用于恢复斜率改变的信号的陡沿率并相对于在先沿产生延迟,以改变所述相位偏移量。

[0032] 所述的基于相位调制的EMI减少方法,其中,所述可变负载元件包括:电容性元件、电阻性元件、电感性元件或它们的任意组合。

[0033] 所述的基于相位调制的EMI减少方法,其中,所述相位偏移发生器包括:由多个单独的延迟元件构成并且具有单独访问的多个级的抽头延迟线,其中通过在任意级控制延迟元件来改变所述相位偏移量。

[0034] 所述的基于相位调制的EMI减少方法,其中,所述相位调制只读存储器包括:查找表,所述查找表设置有控制字,用于确定在特定时刻施加的相位偏移量的系数。

[0035] 所述的基于相位调制的EMI减少方法,其中,所述相位调制只读存储器包括:具有各个元件由只读存储器的地址选择的行和列的只读存储器架构。

[0036] 所述的基于相位调制的EMI减少方法,其中,所述系数改变的速率通过计数器来改变,所述计数器将地址提供给所述相位调制只读存储器,所述调制信号的调制速率由下式得出:

$$[0037] \quad F_m = F_{in} / (D \times N)$$

[0038] 其中, F_m 为调制速率, F_{in} 为输入频率, D 为输入除数, N 为ROM计数器最大计数值,并且假定ROM计数器顺序地从1计数到 N 。

[0039] 所述的基于相位调制的EMI减少方法,其中,所述调制比的计算方式为:调制比 $\beta = \Delta f / F_m$,其中 Δf 为在输入频率 F_{in} 上形成的总频率偏差, F_m 为调制频率;所述调制比最大值为2。

附图说明

[0040] 附图用来提供对本发明的进一步理解,并且构成说明书的一部分,与本发明的实施例共同用于解释本发明,并不构成对本发明的限制。

[0041] 图1是现有技术的基于锁相环(PLL)的主动EMI(利用扩展频谱方式)减少装置的方框图。

[0042] 图2是根据本发明实施例的基于相位调制的EMI减少装置的方框图。

[0043] 图3是示出输入信号经过本发明实施例的基于相位调制的EMI减少装置调制后的输出信号的示意图。

[0044] 图4是根据本发明实施例的基于相位调制的EMI减少装置的相位偏移发生器的一实施例的方框图。

[0045] 图5是根据本发明实施例的基于相位调制的EMI减少装置的相位偏移发生器的另一实施例的方框图。

[0046] 图6是根据本发明实施例的基于相位调制的EMI减少装置的相位调制只读存储器的方框图。

[0047] 图7是未调制的时钟信号的频谱图。

[0048] 图8是根据本发明实施例的基于相位调制的EMI减少装置调制的时钟信号的频谱图。

具体实施方式

[0049] 为使本发明的目的、技术方案和优点更加清楚,以下结合附图对本发明作进一步地详细说明。

[0050] 以下结合说明书附图对本发明的实施例进行说明,应当理解,此处所描述的优选实施例仅用于说明和解释本发明,并不用于限定本发明。并且在不相冲突的情况下,本发明的实施例中的特征可以相互结合,所形成的技术方案均在本发明的保护范围之内。

[0051] 图2示出根据本发明实施例的基于相位调制的EMI减少装置的方框图。如图2所示,

本实施例的基于相位调制的EMI减少装置包括：

[0052] 相位偏移发生器201,用于将可变的相位偏移量施加到输入信号的每一个调制循环；

[0053] 相位调制只读存储器202,用于保存用于确定在特定时刻施加的相位偏移量的系数；以及

[0054] 相位控制器203,用于输出具有由系数确定的相位偏移量的调制信号，

[0055] 其中,输出的调制信号具有非常小的相位偏移,例如低至 $\pm 0.05\%$,更有特定情况下,相位偏移能够低于 $\pm 0.05\%$,针对大于 $\pm 0.05\%$ 的情况,也同样能够达到实现相位调制控制,并且输出的调制信号具有大于1的调制比,从而提供优异的EMI减少。

[0056] 进一步地,图3示出输入信号经过本发明实施例的基于相位调制的EMI减少装置调制后的输出信号。如图3所示,输入信号的周期为 T ,经过本发明的EMI减少装置调制后,输出信号每隔若干循环增加小量变化 δt ,换言之,输出的调制信号具有非常小的相位偏移并且具有大于1的调制比,从而提供优异的EMI减少。

[0057] 以下具体描述调制比的计算。

[0058] 首先,通过相位偏移 $\phi(t)$ 和调制速率 F_m 来计算频率偏移 Δf 。其中, T 为信号的周期, δT 为周期偏移(在半调制循环上)。

[0059] 相位偏移 $\phi(t) = \delta T/T$

[0060] $T_m = \text{调制周期} = 1/F_m$

[0061] (半调制循环上的)频率偏移 $\Delta f = \phi(t) / (T_m/2)$

[0062] (完整调制循环上的)频率偏移 $\Delta f = (2 * \phi(t)) / T_m$

[0063] (完整调制循环上的)频率偏移 $\Delta f = (2 * \delta T/T) / T_m$

[0064] (完整调制循环上的)频率偏移 $\Delta f = (2 * \delta T) / (T * T_m)$

[0065] N 为调制速率除数,即ROM计数器最大计数值。

[0066] $T_m = N * T * R$,其中 R 为相位偏移ROM的长度,则

[0067] (完整调制循环上的)频率偏移 $\Delta f = (2 * \delta T) / (N * R * T^2)$

[0068] 其中,可控变量为: δT 、 N 和 R ,则

[0069] 调制比 $\beta = \Delta f / F_m$,其中 $F_m = 1/T_m$,其中, Δf 为在输入频率 F_{in} 上形成的总频率偏差,则

[0070] $\beta = \Delta f * T_m$,结合以上等式,则

[0071] $\beta = (2 * \delta T) / T$

[0072] 其中,对于宽带调制 $\beta \gg 1$,并且

[0073] 在完整循环延迟时, $\text{Max} \beta = 2 * T/T = 2$ 。

[0074] 图4示出根据本发明实施例的基于相位调制的EMI减少装置的相位偏移发生器的一实施例的方框图。如图4所示,在本实施例中,相位偏移发生器包括由一连串电流受限型缓冲器401-403构成的延迟线,输入信号馈送到延迟线中,各个缓冲器的传播时间由馈送至该缓冲器的电流量控制。通过改变电流,来改变延迟,从而产生延迟的调制。

[0075] 图5示出根据本发明实施例的基于相位调制的EMI减少装置的相位偏移发生器的另一实施例的方框图。如图5所示,在本实施例中,相位偏移发生器包括：

[0076] 可变负载元件501,设置在输入信号的路径中,用于通过改变负载来改变输入信号

的斜率;以及

[0077] 缓冲器502,用于恢复斜率改变的信号的陡沿率并相对于在先沿产生延迟,以改变相位偏移量。

[0078] 在本实施例中,可变负载元件为电容性元件,然而,本发明不限于此,可变负载元件也可以是电阻性元件、电感性元件,或全部三者或任意两者的组合。通过改变提供给输入信号的负载,连续沿之间的延迟或相位偏移也改变,从而产生延迟的调制。

[0079] 在上述两个实施例中,还可以分别结合模拟控制使用数字模拟转换器以数字地控制延迟或负载的模拟变化。

[0080] 在另一实施例中,相位偏移发生器还可以包括由多个单独的延迟元件构成并且具有单独访问的多个级的抽头延迟线,其中通过在任意级控制延迟元件来改变相位偏移量。例如,可以具有10级延迟线,其中每个延迟级等于例如1秒。可以选择任一级以获得1、2、3等直到10秒的延迟。如果我们在级3处抽头,则获得3秒延迟。

[0081] 以下,具体描述根据本发明实施例的基于相位调制的EMI减少装置的相位偏移只读存储器(ROM)。

[0082] 相位调制ROM保存系数以及所需的相位偏移或延迟施加给输入信号(待相位调制的信号)的序列。在一实施例中,相位调制ROM可以包括查找表,其中通过提供给查找表的控制字来选择延迟。这可以实施为组合逻辑块或通过任意其他方式。

[0083] 在另一实施例中,相位调制ROM可以包括各个元件由ROM地址选择的行和列的传统ROM架构。注意,对于任一这些方法的扩展将通过对接口编程或者在电路制造的任意阶段编程,而引入对这些ROM系数动态地编程的能力。这将允许进一步优化装置以适应要求。

[0084] 输入信号经受的总的最大相位偏移确定了最大相位偏离以及由此的调制信号的最大频率偏离。相位调制ROM提供相位偏移值的速率确定了调制信号的调制速率。ROM系数改变的速率可以通过许多方式来控制,其中之一是通过计数器,该计数器将“地址”提供给ROM。

[0085] 参照图6,其示出根据本发明实施例的基于相位调制的EMI减少装置的相位调制只读存储器(ROM)的方框图。如图6所示,计数器由输入信号计时并且调制速率计算如下:

$$[0086] \quad F_m = F_{in} / (D \times N)$$

[0087] 其中, F_m 为调制速率, F_{in} 为输入频率, D 为输入除数, N 为ROM计数器最大计数值,并且假定ROM计数器顺序地从1计数到 N 。

[0088] 图7示出未调制的时钟信号的频谱图。图8示出根据本发明实施例的基于相位调制的EMI减少装置调制的时钟信号的频谱图。如图7所示,未调制的时钟信号归一化到0dB,而在图8中,经过正弦波相位调制后的时钟信号的谐波的峰值幅度均被抑制,例如在频率 f_0 下,峰值幅度下降6dB。

[0089] 根据本发明的另一方面,还提供了一种基于相位调制的EMI减少方法,包括:

[0090] 通过相位偏移发生器,将可变的相位偏移量施加到输入信号的每一个调制循环;

[0091] 通过相位调制只读存储器,保存用于确定在特定时刻施加的相位偏移量的系数;

以及

[0092] 通过相位控制器,输出具有由所述系数确定的相位偏移量的调制信号。

[0093] 所述调制信号具有最低低至 $\pm 0.05\%$ 以下的相位偏移并且具有大于1的调制比,

从而提供优异的EMI减少。

[0094] 综上所述,本发明通过使用优化的延迟或相位偏移曲线来对时钟信号进行相位调制以使时钟信号的能量频谱扩展,从而减少EMI发射,其中利用最小的频率偏移来产生最大平坦的频谱响应。由于本发明不使用反馈回路并且具有最少的组件,从而增大了系统的总体可靠性。

[0095] 虽然本申请所公开的实施方式如上,但所述的内容只是为了便于理解本申请而采用的实施方式,并非用以限定本申请。任何本申请所属技术领域内的技术人员,在不脱离本申请所公开的精神和范围的前提下,可以在实施的形式上及细节上作任何的修改与变化,但本申请的保护范围,仍须以所附的权利要求书所界定的范围为准。

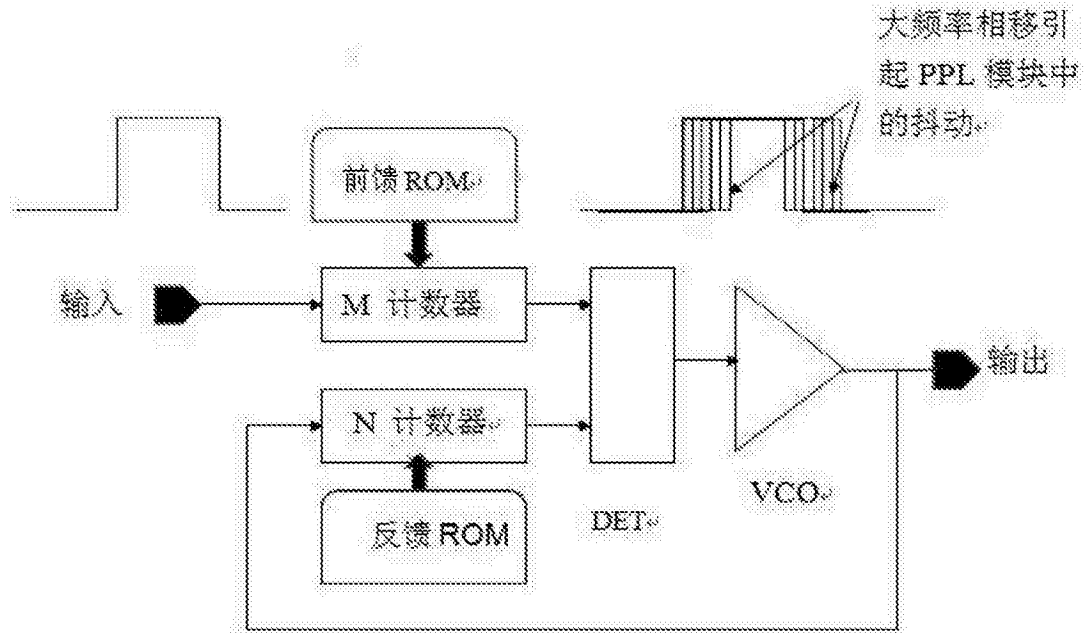


图1

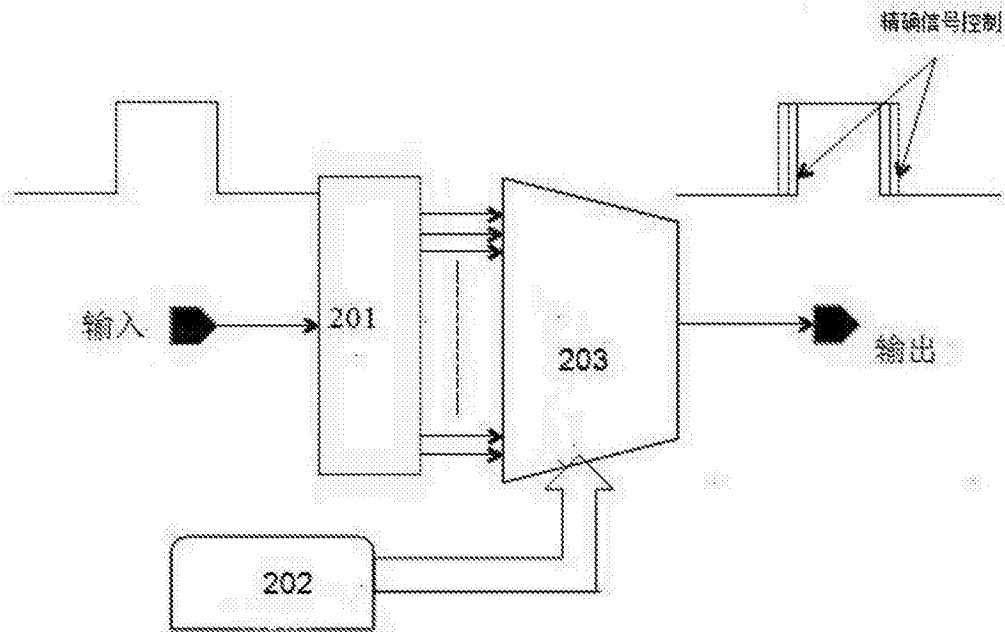


图2

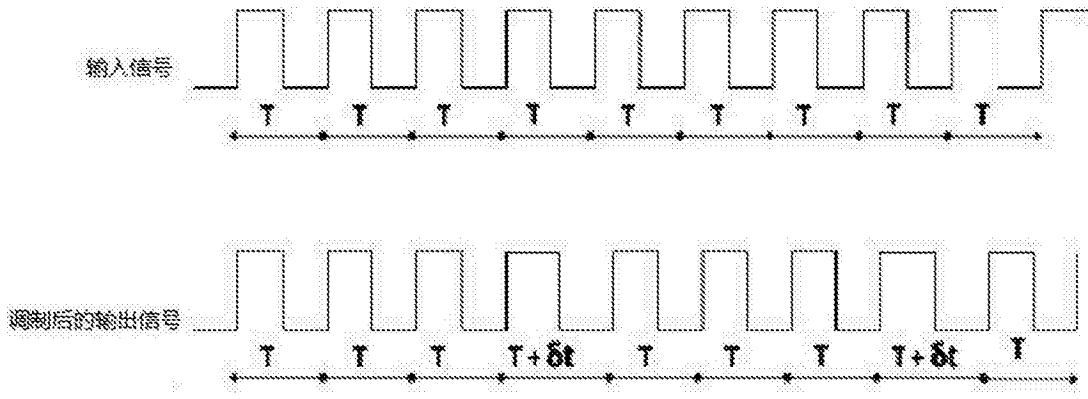


图3

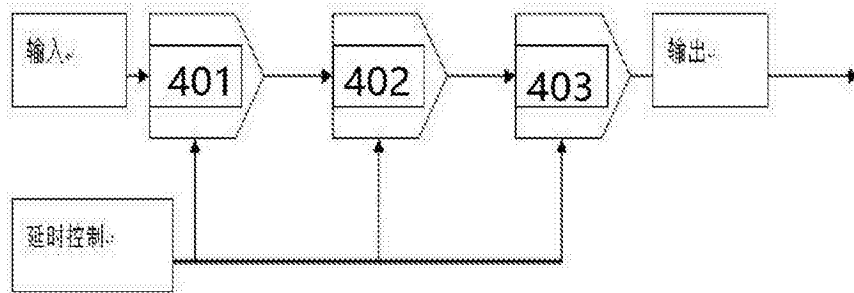


图4

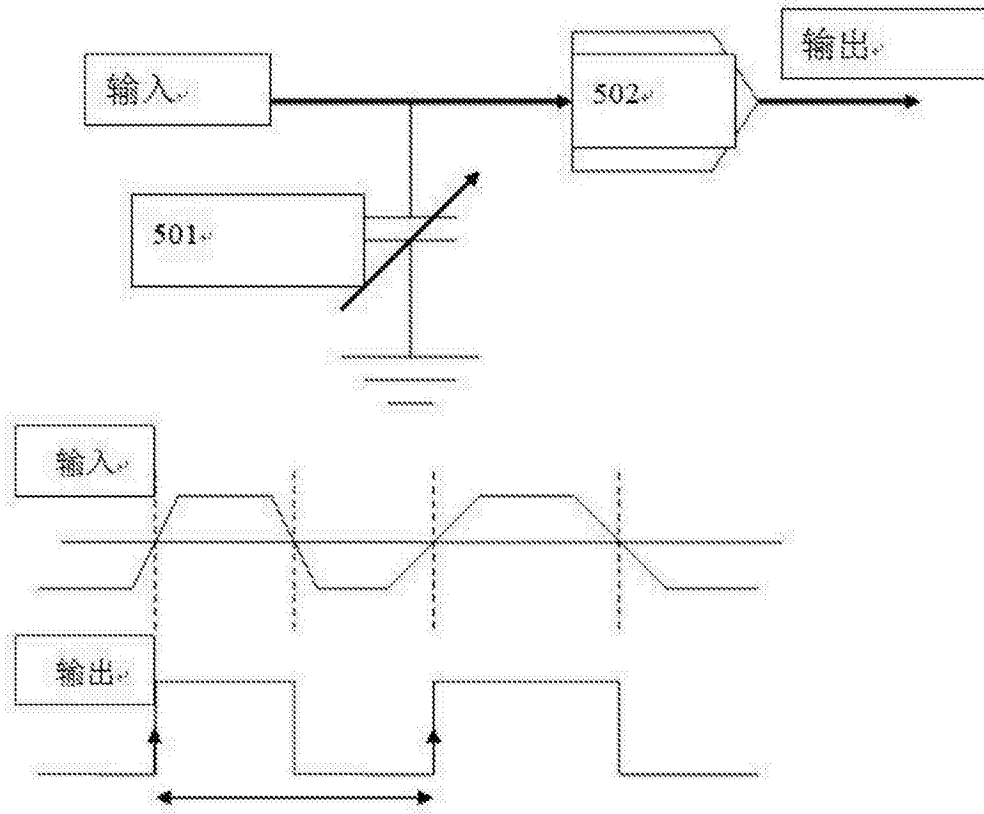


图5

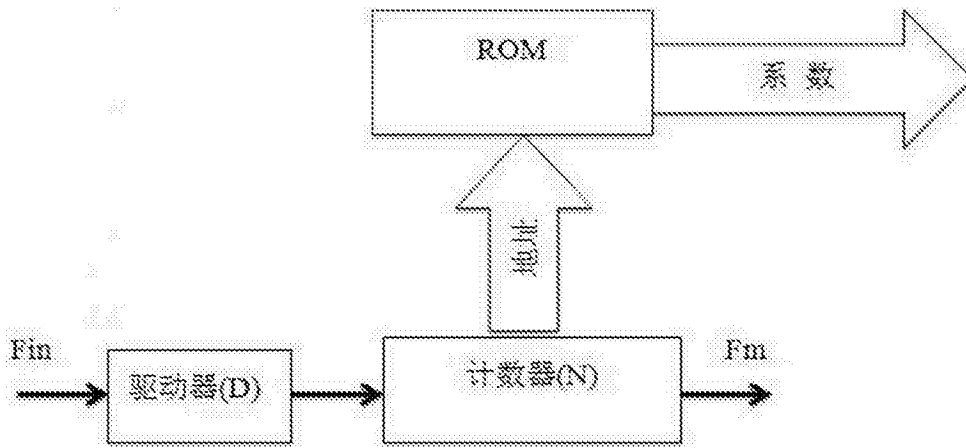


图6

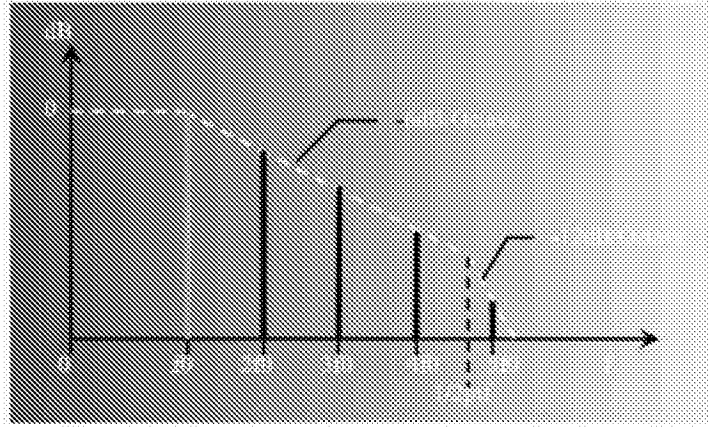


图7

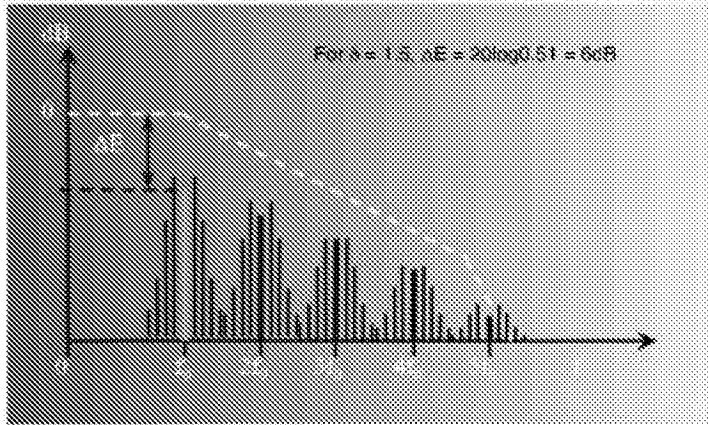


图8