

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01G 4/10



[12] 发明专利申请公开说明书

H01G 4/08 H01L 21/31

H01L 21/324 H01L 21/3205

H01L 21/283 H01L 21/336

[21] 申请号 02142608.2

[43] 公开日 2003 年 3 月 26 日

[11] 公开号 CN 1405805A

[22] 申请日 2002.9.12 [21] 申请号 02142608.2

[30] 优先权

[32] 2001. 9. 13 [33] JP [31] 278775/2001

[32] 2001. 9. 13 [33] JP [31] 278776/2001

[32] 2002. 6. 27 [33] JP [31] 188610/2002

[32] 2002. 6. 27 [33] JP [31] 188611/2002

[71] 申请人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 渡边吉祥

[74] 专利代理机构 中国专利代理(香港)有限公司

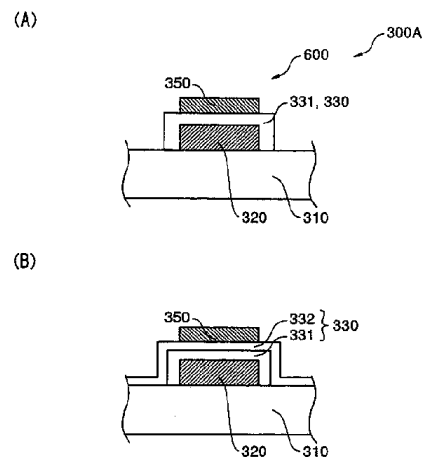
代理人 刘宗杰 叶恺东

权利要求书 5 页 说明书 39 页 附图 33 页

[54] 发明名称 电容器、半导体装置和其制造方法、电光装置及电子机器

[57] 摘要

在半导体装置中，TFT、二极管和电容器的绝缘层由在温度为 300℃ ~ 400℃、压力为 0.5MPa ~ 2MPa 的条件下将钽膜氧化而得到的氧化钽膜和利用 CVD 等方法形成的氧化硅膜构成。因此，绝缘层包含通过高压退火处理而生成的氧化钽膜。



ISSN 1008-4274

1. 一种按下电极、绝缘层和上电极顺序集层的电容器，其特征在于：在上述绝缘层上，包含通过在含有水蒸气的氛围中、在高压下进行退火的高压退火处理对绝缘层形成用金属膜进行氧化而成的氧化膜。
5
2. 按权利要求 1 所述的电容器，其特征在于：上述绝缘层仅由上述氧化膜构成。
3. 按权利要求 1 所述的电容器，其特征在于：上述绝缘层具有上述氧化膜和其他绝缘膜的多层结构。
- 10 4. 按权利要求 1~3 的任一权项所述的电容器，其特征在于：上述绝缘层形成用金属膜是钽膜或钽合金膜。
5. 按权利要求 1~4 的任一权项所述的电容器，其特征在于：上述下电极至少与上述绝缘层接触的一侧由与上述绝缘层形成用金属膜相同的金属构成。
- 15 6. 按权利要求 1~4 的任一权项所述的电容器，其特征在于：上述下电极由与上述绝缘层形成用金属膜不同的材料构成。
7. 一种半导体装置，其特征在于：具有权利要求 1~6 的任一权项所规定的电容器。
8. 一种作为有源矩阵基板而具有权利要求 7 所规定的半导体装置的电光装置，上述电容器在上述有源矩阵基板的各像素中作为存储电容使用。
20
9. 一种具有下电极、绝缘层和上电极的电容器的制造方法，其特征在于：在形成绝缘层形成用金属膜之后，通过进行在含有水蒸气的氛围中、在高压下退火的高压退火处理，将上述绝缘层形成用金属膜氧化，生成氧化膜，将该氧化膜作为上述绝缘层或该绝缘层的一部分使用。
25
10. 按权利要求 9 所述的电容器的制造方法，其特征在于：上述绝缘层形成用金属膜是钽膜或钽合金膜。
11. 按权利要求 9 或 10 所述的电容器的制造方法，其特征在于：通过上述高压退火处理，仅将上述绝缘层形成用金属膜的表面氧化，生成上述氧化膜，将该氧化膜作为上述绝缘层或该绝缘层的一部分使用，将其余的绝缘层形成用金属膜作为上述下电极或该下电极的一部
30

分使用。

12. 按权利要求 9 或 10 所述的电容器的制造方法，其特征在于：
预先在上述绝缘层形成用金属膜的下层侧形成上述下电极，通过上述
5 高压退火处理，将上述绝缘层形成用金属膜的全体氧化，生成上述氧化膜，将该氧化膜作为上述绝缘层或该绝缘层的一部分使用。

13. 按权利要求 9~12 的任一权项所述的电容器的制造方法，其特征
在于：上述高压退火处理在温度低于 600℃ 的条件下进行。

14. 按权利要求 9~12 的任一权项所述的电容器的制造方法，其特征
10 在于：上述高压退火处理在温度为 300℃~400℃、压力为 0.5 MPa~2 MPa 的条件下进行。

15. 按权利要求 9~14 的任一权项所述的电容器的制造方法，其特征
在于：在进行上述高压退火处理之后，进行在常压或减压下的退火处理。

16. 一种半导体装置的制造方法，其特征在于：利用权利要求 9~
15 的任一权项所述的制造方法在基板上制造电容器。

17. 一种在基板形成具有由金属层、绝缘层和半导体层构成的 MIS
部的 MIS 形半导体元件的半导体装置，其特征在于：在上述绝缘层
中，包含通过在含有水蒸气的氛围中、在高压下退火的高压退火处理
将绝缘层形成用金属膜氧化而得到的氧化膜。

18. 按权利要求 17 所述的半导体装置，其特征在于：上述绝缘层
20 形成用金属膜是钽膜或钽合金膜。

19. 按权利要求 17 或 18 所述的半导体装置，其特征在于：上述
绝缘层在上述金属层侧具有由绝缘层形成用金属膜形成的氧化膜，同
时在上述半导体层侧具有由与该半导体层相同的半导体材料形成的绝
25 缘膜。

20. 按权利要求 17~19 的任一权项所述的半导体装置，其特征在
于：上述金属层至少与上述绝缘层接触的一侧由与上述绝缘层形成用
金属膜相同的金属材料构成。

21. 按权利要求 17~19 的任一权项所述的半导体装置，其特征
30 在于：上述金属层由与上述绝缘层形成用金属膜不同的金属材料构
成。

22. 按权利要求 17~21 的任一权项所述的半导体装置，其特征在

于：在上述基板上，从下层侧向上层侧顺序形成上述金属层、上述绝缘层和上述半导体层。

23. 按权利要求 17~21 的任一权项所述的半导体装置，其特征在于：在上述基板上，从下层侧向上层侧顺序形成上述半导体层、上述绝缘层和上述金属层。

24. 按权利要求 17~23 的任一权项所述的半导体装置，其特征在于：上述 MIS 形半导体元件是薄膜晶体管。

25. 按权利要求 23 所述的半导体装置，其特征在于：上述 MIS 形半导体元件是 MIS 形晶体管。

26. 按权利要求 17~23 的任一权项所述的半导体装置，其特征在于：上述 MIS 形半导体元件是 MIS 形二极管。

27. 按权利要求 17~26 的任一权项所述的半导体装置，其特征在于：在上述基板上，形成至少将与上述绝缘层形成用金属膜的氧化膜同层的氧化膜作为电介质膜而将上述金属层作为一边的电极使用的电容器。

28. 一种将权利要求 24 所述的半导体装置作为有源矩阵基板使用的电光装置，其特征在于：上述薄膜晶体管在上述基板作为像素开关用的非线性元件使用。

29. 按权利要求 28 所述的电光装置，其特征在于：在上述有源矩阵基板上形成至少将与上述绝缘层形成用金属膜的氧化膜同层的氧化膜作为电介质膜而将上述金属层作为一边的电极使用的存储电容。

30. 一种在基板形成具有由金属层、绝缘层和半导体层构成的 MIS 部的 MIS 形半导体元件的半导体装置的制造方法，其特征在于：在形成绝缘层形成用金属膜之后，通过进行在含有水蒸气的氛围中、在高压下退火的高压退火处理，将上述绝缘层形成用金属膜氧化，生成氧化膜，将该氧化膜作为上述绝缘层的一部分使用。

31. 按权利要求 30 所述的半导体装置的制造方法，其特征在于：上述绝缘层形成用金属膜是钽膜或钽合金膜。

32. 按权利要求 30 或 31 所述的半导体装置的制造方法，其特征在于：通过上述高压退火处理，仅将上述绝缘层形成用金属膜的表面氧化，生成上述氧化膜，将该氧化膜作为上述绝缘层的一部分使用，将其余的绝缘层形成用金属膜作为上述金属层或上述金属层的一部分

使用。

33. 按权利要求 30 或 31 所述的半导体装置的制造方法，其特征在于：通过上述高压退火处理，将上述绝缘层形成用金属膜全体氧化，生成上述氧化膜，将该氧化膜作为上述绝缘层的一部分使用。

5 34. 按权利要求 33 所述的半导体装置的制造方法，其特征在于：预先在上述绝缘层形成用金属膜的下层侧形成上述金属层，在对上述绝缘层形成用金属膜进行上述高压退火处理之后，在上述绝缘层形成用金属膜的氧化膜的上层侧顺序形成由与上述半导体层相同的半导体材料构成的绝缘膜和上述半导体层。

10 35. 按权利要求 33 所述的半导体装置的制造方法，其特征在于：在上述绝缘层形成用金属膜的下层侧预先形成上述半导体层和由与该半导体层相同的半导体材料构成的绝缘膜，在对上述绝缘层形成用金属膜进行上述高压退火处理之后，在上述绝缘层形成用金属膜的氧化膜的上层侧形成上述金属层。

15 36. 按权利要求 35 所述的半导体装置的制造方法，其特征在于：作为上述基板使用半导体基板，在该半导体基板的上面形成由与该半导体基板相同的半导体材料构成的绝缘膜之后，形成上述绝缘层形成用金属膜，在对该绝缘层形成用金属膜进行上述高压退火处理之后，在上述绝缘层形成用金属膜的氧化膜的上层侧形成上述金属层。

20 37. 按权利要求 30~36 的任一权项所述的半导体装置的制造方法，其特征在于：作为具有上述 MIS 部的 MIS 形半导体元件，制造薄膜晶体管。

38. 按权利要求 36 所述的半导体装置的制造方法，其特征在于：作为具有上述 MIS 部的 MIS 形半导体元件，制造 MIS 形晶体管。

25 39. 按权利要求 30~36 的任一权项所述的半导体装置的制造方法，其特征在于：作为具有上述 MIS 部的 MIS 形半导体元件，制造 MIS 形二极管。

30 40. 按权利要求 30~39 的任一权项所述的半导体装置的制造方法，其特征在于：在上述基板上，至少将与上述绝缘层形成用金属膜的氧化膜同时形成的氧化膜作为绝缘层或绝缘层的一部分使用而将与上述金属层同时形成的金属层作为一边的电极使用而形成电容器。

41. 按权利要求 30 ~ 40 的任一权项所述的半导体装置的制造方法，其特征在于：上述高压退火处理在温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa 的条件下进行。

5 42. 按权利要求 30 ~ 41 的任一权项所述的半导体装置的制造方法，其特征在于：在进行上述高压退火处理之后，进行在常压或减压下的退火处理。

43. 一种电子机器，其特征在于：使用权利要求 8、28 或 29 所述的电光装置。

电容器、半导体装置
和其制造方法、电光装置及电子机器

5 技术领域

本发明涉及电容器、具有电容器或 MIS (Metal-Insulator-Semiconductor) 形半导体元件的半导体装置、将该半导体装置作为有源矩阵基板使用的电光装置、电容器的制造方法、半导体装置的制造方法和电子机器。此外,详细而言,就是涉及电气元件使用的绝缘层的形成技术。

10 背景技术

在各种半导体装置中,在基板上形成电容器时,通常,是按下电极、作为电介质层的绝缘层和上电极的顺序而集层。这里,绝缘层使用氧化硅膜或氧化钽膜。在这样的氧化膜中,为了形成耐高压的氧化硅膜,以往是使用在温度约 1000℃ ~ 约 1300℃ 的条件下对硅膜进行热氧化处理的方法。

另外,各种半导体元件中的 MIS 形二极管或薄膜晶体管(以下,称为 TFT)具有金属层、绝缘层和由半导体层构成的 MIS 部,作为绝缘层,以往在温度约 1000℃ ~ 约 1300℃ 的条件下对作为半导体层的硅膜的表面进行热氧化而得到的氧化硅膜的耐压高。

这里,氧化钽膜虽然有介电常数高的优点,但是,为了利用阳极氧化而形成氧化钽膜,需要形成进行阳极氧化时的馈电用配线,所以,在同一基板上形成 TFT 等的半导体装置中,其设计的自由度就被大幅度地剥夺了。另外,虽然在大气中、在常压下对钽膜进行热氧化处理也可以得到氧化钽膜,但是,这样的氧化钽膜的耐压低。

另外,在超过 1000℃ 的高温下形成绝缘膜的方法中,作为基板不能使用玻璃等这样的廉价的基板。

此外,在基板上形成铝配线等时,超过 1000℃ 的处理温度除了铝配线的耐热性,所以,在这样的高温下进行处理时,不能形成铝配线。

30 发明内容

本发明的目的旨在提供在比较低的温度下形成时也具有耐压高的

绝缘层的电容器、在基板上具有该电容器的半导体装置、将该半导体装置作为有源矩阵基板使用的电光装置、使用该电光装置的电子机器、电容器的制造方法和半导体装置的制造方法。

5 另外，本发明的目的在于提供在比较低的温度下可以形成耐压高的 MIS 部的半导体装置、将该半导体装置作为有源矩阵基板使用的电光装置、使用该电光装置的电子机器和半导体装置的制造方法。

为了达到上述目的，在本发明中，下电极、绝缘层和上电极顺序集层的电容器的特征在于：在上述绝缘层上，包含通过在含有水蒸气的氛围中、在高压下进行退火的高压退火处理对绝缘层形成用金属膜进行氧化而成的氧化膜。

10 在本发明中，上述绝缘层可以仅由上述氧化膜构成，也可以是具有上述氧化膜和其他绝缘膜的多层结构的情况。

另外，在本发明中，具有下电极、绝缘层和上电极的电容器的制造方法的特征在于：在形成绝缘层形成用金属膜后，通过在含有水蒸气的氛围中、在高压下进行退火的高压退火处理对绝缘层形成用金属膜进行氧化而生成氧化膜，将该氧化膜作为上述绝缘层或该绝缘层的一部分使用。

15 在本发明中，上述高压退火处理可以在例如温度低于 600℃ 的条件下进行。例如，上述高压退火处理可以在温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa 的条件下进行。

在本发明中，上述绝缘层形成用金属膜是钽 (Ta) 膜或钽合金膜。

20 在本发明中，在电容器的绝缘层中包含在高压退火处理中生成的氧化钽膜，所以，绝缘层的耐压高。另外，在本发明中，不是通过阳极氧化而是通过高压退火处理来形成氧化钽膜，所以，不需要形成用于进行阳极氧化的馈电用配线。因此，在同一基板上形成 TFT 等的半导体装置等中，设计的自由度就大。另外，由于加上压力进行处理，所以，可以得到均匀性高的氧化钽膜。另外，也可以对大量的基板统一进行处理。而且，高压退火处理的温度在 600℃ 以下甚至在 300℃ ~ 400℃ 就足够了，所以，作为基板使用玻璃基板时也毫无问题。另外，在进行高压退火处理时，即使已形成了铝配线，如果是这样的温度条件，只要铝配线在基板表面不露出，也不会使铝配线劣化。

在本发明中，上述下电极可以是至少与上述绝缘层接触的一侧由与上述绝缘层形成用金属膜相同的金属构成，或者也可以由与上述绝缘层形成用金属不同的材料构成。

5 这种结构的电容器，可以利用通过上述高压退火处理仅对上述绝缘层形成用金属膜的表面进行氧化处理而生成上述氧化膜、将该氧化膜作为上述绝缘层或该绝缘层的一部分使用而将其余的绝缘层形成用金属膜作为上述下电极或该下电极的一部分使用的方法进行制造，或者也可以利用在上述绝缘层形成用金属膜的下层侧形成上述下电极并通过上述高压退火处理对上述绝缘层形成用金属膜的全体进行氧化处
10 理而生成上述氧化膜、将该氧化膜作为上述绝缘层或该绝缘层的一部分使用的方法进行制造。

在本发明中，在进行上述高压退火处理之后，最好在常压下或减压下进行退火处理。进行这样的退火处理时，可以除去包含在氧化钽膜等中的水分，从而可以提高结晶性，所以，可以进一步提高
15 耐压。

本发明的电容器适合于构成在同一基板上形成其他半导体元件的半导体装置。作为这样的半导体装置，有例如有源矩阵型的液晶装置等这样的电光装置使用的有源矩阵基板。在该有源矩阵基板中，应用了本发明的电容器在例如各像素中作为存储电容使用。

20 另外，在本发明的其他形式中，在基板上形成具有金属层、绝缘层和具有由半导体层构成的 MIS 部的 MIS 形半导体元件的半导体装置的特征在于：在上述绝缘层中，包含通过在含有水蒸气的氛围中、在高压下进行退火的高压退火处理对绝缘层形成用金属膜进行氧化处理而形成的氧化膜。

25 另外，在本发明中，在基板上形成具有金属层、绝缘层和具有由半导体层构成的 MIS 部的 MIS 形半导体元件的半导体装置的制造方法的特征在于：在形成绝缘层形成用金属膜后，通过在含有水蒸气的氛围中、在高压下进行退火的高压退火处理对绝缘层形成用金属膜进行氧化处理而生成氧化膜，将该氧化膜作为上述绝缘层的一部分使
30 用。

这里，上述高压退火处理在例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa 的条件下进行。

在本发明中，在 MIS 部的绝缘层中，包含在高压退火处理中生成的氧化钽膜，所以，绝缘层的耐压高。而且，高压退火处理的温度在 300℃ ~ 400℃ 就足够了，所以，作为基板使用玻璃基板时也毫无问题。另外，在进行高压退火处理时，即使已形成了铝配线，如果是这样的温度条件，只要铝配线在基板表面不露出，就不会使铝配线劣化。

在本发明中，在进行上述高压退火处理之后，最好在常压下或减压下进行退火处理。

这里，上述绝缘层形成用金属膜是钽 (Ta) 或钽合金。

在本发明中，上述绝缘层在例如上述金属层侧具有由上述绝缘层形成用金属膜形成的氧化膜，同时，在上述半导体层侧具有由与该半导体相同组成的半导体材料形成的绝缘膜。即，半导体层由硅构成时，上述绝缘层在上述半导体层侧就具有氧化硅膜或氮化硅膜等这样的绝缘膜。

在本发明中，对于上述金属层，可以至少与上述绝缘层接触的一侧是由与上述绝缘层形成用金属膜相同的金属材料构成的结构，也可以是由与上述绝缘层形成用金属膜不同的金属材料构成的结构。

这种结构的半导体装置，可以利用通过上述高压退火处理仅对上述绝缘层形成用金属膜的表面进行氧化处理而生成上述氧化膜并将该氧化膜作为上述绝缘层的一部分使用而将其余的绝缘层形成用金属膜作为上述金属层或上述金属层的一部分使用的方法进行制造，或者，也可以利用通过上述高压退火处理对上述绝缘层形成用金属膜全体进行氧化处理而生成上述氧化膜并将该氧化膜作为上述绝缘层的一部分使用的方法进行制造。

在本发明中，在上述基板上，可以从下层侧向上层侧顺序形成上述金属层、上述绝缘层和上述半导体层的结构，或者，也可以是从下层侧向上层侧顺序形成上述半导体层、上述绝缘层和上述金属层的结构。

这种结构的半导体装置，可以利用例如预先在上述绝缘层形成用金属膜的下层侧形成上述金属层并对上述绝缘层形成用金属膜进行上述高压退火处理之后在上述绝缘层形成用金属膜的氧化膜的上层侧顺序形成由与上述半导体层相同的半导体材料形成的绝缘膜和上述半导

5 体层的方法进行制造。另外，本发明的半导体装置也可以利用预先在上述绝缘层形成用金属膜的下层侧形成上述半导体层和由与该半导体层相同的半导体材料形成的绝缘膜并在对上述绝缘层形成用金属膜进行上述高压退火处理之后在上述绝缘层形成用金属膜的氧化膜的上层侧形成上述金属层的方法进行制造。

在本发明中，上述 MIS 形半导体元件是例如薄膜晶体管。

10 这里，作为基板，如果使用半导体基板，对于上述 MIS 形半导体元件，就不限于薄膜晶体管，也可以构成体积型的 MIS 形晶体管。即，作为上述基板，使用半导体基板，在该半导体基板的上面形成由与该半导体基板相同的半导体材料形成的绝缘膜后，形成上述绝缘层形成用金属膜，对该绝缘层形成用金属膜进行上述高压退火处理之后，在上述绝缘层形成用金属膜的氧化膜的上层侧形成上述金属层。

15 另外，在本发明中，作为上述 MIS 形半导体元件，也可以使用 MIS 形二极管。

在本发明中，在上述基板上也可以形成至少将与上述绝缘层形成用金属膜的氧化膜同层的氧化膜作为电介质膜而将上述金属层作为一边的电极使用的电容器。

20 这样的半导体装置，可以作为例如有源矩阵型的液晶装置等这样的电光装置数的有源矩阵基板而构成。这时，上述薄膜晶体管在上述基板上可以作为像素开关用的非线性元件使用。另外，在本发明中，在上述有源矩阵基板上，最好形成将至少将与上述绝缘层形成用金属膜的氧化膜同层的氧化膜作为电介质膜而将上述金属层作为一边的电极使用的存储电容。

25 本发明的电光装置可以作为便携电话、掌上电脑等这样的电子机器的显示部使用。另外，本发明的电光装置也可以作为投射型显示装置（电子机器）的光阀使用。

附图说明：

30 图 1 (A)、(B) 分别是模式地表示本发明实施例 1 及其变形例的半导体装置的结构剖面图。

图 2 (A)、(B) 分别是模式地表示本发明实施例 2 及其变形例的半导体装置的结构剖面图。

图 3 (A)、(B)、(C) 分别是模式地表示本发明实施例 3 及其变形例的半导体装置的结构剖面图。

图 4 (A) ~ (D) 分别是模式地表示本发明实施例 4~7 的半导体装置的结构剖面图。

5 图 5 是在应用本发明的液晶装置的图像显示区域中在配置成矩阵状的多个像素上形成的各种元件、配线等的等效电路图。

图 6 是表示在图 5 所示的液晶装置中在本发明实施例 8 的有源矩阵基板上形成的各像素的结构平面图。

10 图 7 是在与图 6 的 A—A' 线相当的位置将图 6 所示的液晶装置切断时的剖面图。

图 8 (A) ~ (D) 分别是表示图 6 和图 7 所示的有源矩阵基板的制造方法的工序剖面图。

图 9 (A) ~ (D) 分别是图 6 和图 7 所示的有源矩阵基板的制造工序中在图 8 所示的工序之后进行的工序的工序剖面图。

15 图 10 是在与图 6 的 A—A' 线相当的位置将本发明实施例 9 的液晶装置切断时的剖面图。

图 11 (A) ~ (E) 分别是表示图 10 所示的有源矩阵基板的制造方法的工序剖面图。

20 图 12 (A) ~ (D) 分别是图 10 所示的有源矩阵基板的制造工序中在图 11 所示的工序之后进行的工序的工序剖面图。

图 13 是在与图 6 的 A—A' 线相当的位置将本发明实施例 10 的液晶装置切断时的剖面图。

图 14 (A) ~ (D) 分别是表示图 13 所示的有源矩阵基板的制造方法的工序剖面图。

25 图 15 (A) ~ (D) 分别是图 13 所示的有源矩阵基板的制造工序中在图 14 所示的工序之后进行的工序的工序剖面图。

图 16 是在与图 6 的 A—A' 线相当的位置将本发明实施例 11 的液晶装置切断时的剖面图。

30 图 17 (A) ~ (E) 分别是表示图 16 所示的有源矩阵基板的制造方法的工序剖面图。

图 18 (A) ~ (D) 分别是图 16 所示的有源矩阵基板的制造工序中在图 17 所示的工序之后进行的工序的工序剖面图。

图 19 是表示在本发明实施例 12 的液晶装置使用的有源矩阵基板上形成的各像素的结构平面图。

图 20 是在与图 19 的 B—B' 线相当的位置将本发明实施例 12 的液晶装置切断时的剖面图。

5 图 21 (A) ~ (D) 分别是表示图 19 和图 20 所示的有源矩阵基板的制造方法的工序剖面图。

图 22 (A) ~ (D) 分别是图 19 和图 20 所示的有源矩阵基板的制造工序中在图 21 所示的工序之后进行的工序的工序剖面图。

10 图 23 (A)、(B) 分别是图 19 和图 20 所示的有源矩阵基板的制造工序中在图 22 所示的工序之后进行的工序的工序剖面图。

图 24 是在图 19 的 B—B' 线相当的位置将本发明实施例 13 的液晶装置切断时的剖面图。

图 25 (A) ~ (E) 分别是表示图 24 所示的有源矩阵基板的制造方法的工序剖面图。

15 图 26 (A) ~ (D) 分别是图 24 所示的有源矩阵基板的制造工序中在图 25 所示的工序之后进行的工序的工序剖面图。

图 27 (A)、(B) 分别是图 24 所示的有源矩阵基板的制造工序中在图 26 所示的工序之后进行的工序的工序剖面图。

图 28 是从对向基板侧看液晶装置时的平面图。

20 图 29 是沿图 28 的 H—H' 线的剖面图。

图 30 是表示将本发明的液晶装置作为显示部使用的电子机器的电路结构的框图。

图 31 是表示作为使用本发明的液晶装置的电子机器的一例的投射型电光装置的光学系统的结构的剖面图。

25 图 32 是表示作为使用本发明的液晶装置的电子机器的一个实施例的掌上型的电脑的说明图。

图 33 是作为使用本发明的液晶装置的电子机器的一个实施例的便携电话的说明图。

发明的具体实施方式

30 下面, 参照附图说明本发明的实施例。在以下的说明中, 首先, 将具有应用本发明的电容器的半导体装置及其制造方法作为实施例 1、2、3 进行说明。另外, 作为具有应用本发明的 MIS 形半导体元件

的半导体装置，将 TFT 和 MIS 形二极管的结构及其制造方法作为实施例 4、5、6、7 进行说明。最后，说明将本发明应用于液晶装置的有源矩阵基板的例子。

5 实施例 1.

图 1 (A)、(B) 分别是模式地表示本发明实施例 1 及其变形例的半导体装置的结构剖面图。

在图 1 (A) 中，在本实施例的半导体装置 300A 中，在基板 310 上形成了电容器 600 和其他半导体元件（图中未示出），该电容器 600 具有由钽膜构成的下电极 320、作为电介质层的绝缘层 330 和由掺杂了杂质的硅膜或金属膜构成的上电极 350。

这里，下电极 320 全体由钽膜构成，绝缘层 330 由将该钽膜的表面进行氧化处理而成的氧化钽膜 331 构成。

在制造这种结构的半导体装置 300A 时，在本实施例中，在基板 310 上形成钽膜（绝缘层形成用金属膜）之后，对该钽膜的表面进行在含有水蒸气的氛围中、在高压下进行退火的高压退火处理。这里，高压退火处理的条件是温度在 600℃ 以下例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，仅对钽膜的表面进行氧化处理，形成氧化钽膜 331，所以，将该氧化钽膜 331 作为绝缘层 330 使用，将其余的钽膜作为下电极 320 使用。

在这样构成的半导体装置 300A 的电容器 600 中，绝缘层 330 使用通过高压退火处理而生成的氧化钽膜 331，所以，绝缘层 330 的耐压高。另外，在形成钽膜 331 时不进行阳极氧化处理，所以，不需要形成用于进行阳极氧化处理的馈电用配线。因此，在同一基板上也形成 TFT 等的半导体装置 300A 中，设计的自由度大。另外，可以对大量的基板 310 统一进行处理。此外，高压退火处理的温度在 600℃ 以下甚至用 300℃ ~ 400℃ 就足够了，所以，作为基板使用玻璃基板时也毫无问题。另外，在进行高压退火处理时，即使已形成了铝配线，如果是这样的温度条件，只要铝配线在基板表面不露出，就不会使铝配线劣化。

这里，如果绝缘层 330 中包含氧化钽膜 331，耐压就提高了，所以，例如图 1 (B) 所示的那样，绝缘层 330 可以是在下层侧具有对

钽膜进行高压退火处理而得到的氧化钽膜 331 的结构,也可以是在其上层侧具有通过溅射法等形成的氧化硅膜 332 的结构。

在进行高压退火处理之后,如果在常压下或减压下进行温度为 200℃~500℃的退火处理,可以从氧化钽膜 331 中除去水分,提高结晶性,所以,可以进一步提高氧化钽膜 331 的耐压。

实施例 2.

图 2(A)、(B)分别是模式地表示本发明实施例 2 及其变形例的半导体装置的结构剖面图。

10 在图 2(A)中,在本实施例的半导体装置 300B 中,在基板 310 上形成了电容器 600 和其他半导体元件(图中未示出),该电容器 600 具有下电极 320、作为电介质层的绝缘层 330 和由掺杂了杂质的硅膜或金属膜构成的上电极 350。

这里,下电极 320 由下层侧电极层 321 和上层侧电极层 322 构成,15 下层侧电极层 321 由铝膜、铬膜等这样的金属膜或掺杂了杂质的硅膜构成,上层侧电极层 322 由在该下层侧电极层 321 的上层侧集层的钽膜构成。

在制造这种结构的半导体装置 300B 时,在本实施例中,在基板 310 上形成下层侧电极层 321 之后,形成钽膜(绝缘层形成用金属膜),20 用以将该下层侧电极层 321 覆盖。其次,对该钽膜的表面进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里,高压退火处理的条件是,温度低于 600℃,例如温度为 300℃~400℃、压力为 0.5 MPa~2 MPa。结果,仅对钽膜的表面进行氧化处理,形成氧化钽膜 331,所以,将该氧化钽膜 331 作为绝缘层 330 使用,将其余的钽膜25 作为下电极 320 的上层侧电极层 322 使用。

在这样构成的半导体装置 300B 的电容器 600 中,绝缘层 330 使用通过高压退火处理而生成的氧化钽膜 331,所以,可以获得绝缘层 330 的耐压高等与实施例 1 相同的效果。另外,在本实施例中,下电极 320 是下层侧电极层 321 和上层侧电极层 322 的 2 层结构。因此,30 只要上层侧电极层 322 使用钽膜,下层侧电极层 321 就可以使用任意的导电膜。因此,如下层侧电极层 321 使用例如电阻小的铝膜,就可以降低下电极 320 的电阻。

另外，在本实施例中，如果绝缘层 330 中包含氧化钽膜 331，就可以提高耐压，所以，例如图 2 (B) 所示的那样，绝缘层 330 可以是在下层侧具有对钽膜进行高压退火处理而得到的氧化钽膜 331 的结构，也可以是在其上层侧具有通过溅射法等形成的氧化硅膜 332 的结构。

在进行高压退火处理之后，如果在常压下或减压下进行温度为 200℃ ~ 500℃ 的退火处理，可以从氧化钽膜 331 中除去水分，提高结晶性，所以，可以进一步提高氧化钽膜 331 的耐压。

10 实施例 3.

图 3 (A)、(B) 分别是模式地表示本发明实施例 3 及其变形例的半导体装置的结构剖面图。

在图 3 (A) 中，在本实施例的半导体 300C 中，在基板 310 上形成了电容器 600 和其他半导体元件 (图中未示出)，该电容器 600 具有下电极 320、作为电介质层的绝缘层 330 和由掺杂了杂质的硅膜或金属膜构成的上电极 350。

这里，下电极 320 掺杂了杂质的硅膜或金属膜，绝缘层 330 由对钽膜进行氧化处理而得到的氧化钽膜 331 构成。

在制造这种结构的半导体装置 300C 时，在本实施例中，在基板 310 上形成下电极 320 之后，形成钽膜 (绝缘层形成用金属膜)，用以将下电极 320 覆盖。其次，对钽膜全体进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里，高压退火处理的条件是，温度低于 600℃，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，钽膜全体被氧化而形成氧化钽膜 331，所以，将该氧化钽膜 331 作为绝缘层 330 使用。

在这样构成的半导体装置 300C 的电容器 600 中，绝缘层 330 使用通过高压退火处理而生成的氧化钽膜 331，所以，获得绝缘层 330 的耐压高等与实施例 1 相同的效果。另外，在本实施例中，对形成的钽膜全体进行管乐器退火处理形成氧化钽膜 331，用以将下电极 320 覆盖，所以，对下电极 320 就没有材质的限制。因此，如果下电极 320 使用电阻小的铝膜，就可以降低下电极 320 的电阻。

另外，在本实施例中，如果绝缘层 330 中包含氧化钽膜 331，就

可以提高耐压，所以，例如图 3 (B) 所示的那样，绝缘层 330 可以是在下层侧具有对钽膜进行高压退火处理而得到的氧化钽膜 331 的结构，也可以是在其上层侧具有通过溅射法等形成的氧化硅膜 332 的结构。另外，也可以如图 3 (C) 所示的那样，在下层侧具有通过溅射法等形成的氧化硅膜 332 的结构，而在其上层侧具有对钽膜进行高压退火处理而得到的氧化钽膜 331 的结构。

在进行高压退火处理之后，如果在常压下或减压下进行温度为 200℃ ~ 500℃ 的退火处理，可以从氧化钽膜 331 中除去水分，提高结晶性，所以，可以进一步提高氧化钽膜 331 的耐压。

10

实施例 4.

图 4 (A) 是模式地表示构成本发明实施例 4 的 MIS 形半导体元件的结构剖面图。

在图 4 (A) 中，在实施例 4 的半导体装置 300D 中，在基板 310 上形成了 TFT400 和 MIS 形二极管 500，TFT 具有顺序形成了由金属层 326 构成的栅极、作为栅极绝缘层的绝缘层 330 和作为有源层的由本征的硅膜构成的半导体层 340 的 MIS 部；MIS 形二极管 500 具有顺序形成了金属层 326、绝缘层 330 和由掺杂了 N 型的杂质的硅膜 351 构成的半导体层的 MIS 部。另外，在本实施例的半导体装置 300D 中，在基板 310 上，还形成了顺序形成由金属层 326 构成的下电极、绝缘层 330 和由掺杂了 N 型的杂质的硅膜 351 构成的上电极的电容器 600。

这里，金属层 326 全体都由钽膜构成，绝缘层 330 都由对该钽膜的表面进行氧化处理而得到的氧化钽膜 331 和通过 CVD 等方法形成的氧化硅膜 322 构成。因此，绝缘层 330 在金属层 326 侧具有氧化钽膜 331，在硅膜 351 侧具有氧化硅膜 332。

在制造这种结构的半导体装置 300D 时，在基板 310 上形成钽膜（绝缘层形成用金属膜）之后，对该钽膜的表面进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里，高压退火处理的条件是，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，仅对钽膜的表面进行氧化处理，形成氧化钽膜 331，所以，将该氧化钽膜 331 作为绝缘层 330 的一部分使用，将其余的钽膜作为

金属层 326 使用。

其次,在氧化钽膜 331 的表面侧通过 CVD 法等形成氧化硅膜 332,从而形成由氧化钽膜 331 和氧化硅膜 332 构成的绝缘层 330。

其次,在 TFT400 侧,在绝缘层 330 的表面形成本征的硅膜 360。
5 这时,在 MIS 形二极管 500 和电容器 600 侧不形成本征的硅膜。

然后,如果对 TFT400、MIS 形二极管 500 和电容器 600 侧分别形成掺杂了 N 型的杂质的硅膜 351,就完成了 MIS 形二极管 500 和电容器 600。

在 MIS 形二极管 500 和电容器 600 中,也可以不形成氧化硅膜
10 332。

另一方面,在 TFT400 侧,如果形成分别与掺杂了杂质的硅膜 351 连接的源极 360 和漏极 370,就完成了 TFT400。

在这种结构的半导体装置 300 中,在绝缘层 330 中包含通过高压退火处理而生成的氧化钽膜 331,所以,绝缘层 330 的耐压高。而且,
15 高压退火处理的温度为 300℃ ~ 400℃,所以,例如作为基板 310 使用玻璃基板时也毫无问题。另外,在进行高压退火处理时,即使已形成了铝配线,如果是这样的温度条件,只要铝配线在基板表面不露出,就不会使铝配线劣化。

在进行高压退火处理之后,如果在常压下或减压下进行温度为 200
20 ℃ ~ 500℃ 的退火处理,可以从氧化钽膜 331 中除去水分,所以,可以进一步提高氧化钽膜 331 的耐压。

实施例 5.

图 4 (B) 是模式地表示构成本发明实施例 5 的半导体装置的 MIS
25 形半导体元件的结构的面视图。

在图 4 (B) 中,在实施例 5 的半导体装置 300E 中,和实施例 4 一样,在基板 310 上形成了 TFT400 和 MIS 形二极管 500, TFT 具有顺序形成了由金属层 326 构成的栅极、作为栅极绝缘层的绝缘层 330 和作为有源层的由本征的硅膜构成的半导体层 340 的 MIS 部; MIS
30 形二极管 500 具有顺序形成了金属层 326、绝缘层 330 和由掺杂了 N 型的杂质的硅膜 351 构成的半导体层的 MIS 部。另外,在本实施例的半导体装置 300D 中,在基板 310 上,还形成了顺序形成由金属层 326

构成的下电极、绝缘层 330 和由掺杂了 N 型的杂质的硅膜 351 构成的上电极的电容器 600。

在本实施例中，金属层 326 由下层侧为钽以外的金属膜例如铝膜 321 和用以覆盖该铝膜 321 而形成的钽膜 322 构成。

5 另外，绝缘层 330 都由对钽膜 322 的表面进行氧化处理而得到的氧化钽膜 331 和通过 CVD 等分发形成的氧化硅膜 332 构成。

在制造这种结构的半导体装置 300E 时，在基板 310 上顺序形成铝膜 321 和钽膜（绝缘层形成用金属膜）之后，对该钽膜的表面进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里，高压退火处理的条件是，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，仅对钽膜的表面进行氧化处理，形成氧化钽膜 331，所以，将该氧化钽膜 331 作为绝缘层 330 的一部分使用，而将其余的钽膜 322 用于金属层 326 的上层侧。

此后的工序和实施例 4 相同，所以，省略其详细的说明，但是，在氧化钽膜 331 的表面侧形成氧化硅膜 332，从而形成由氧化钽膜 331 和氧化硅膜 332 构成的绝缘层 330。其次，在 TFT400 侧，在绝缘层 330 的表面形成本征的硅膜 360 之后，对 TFT400、MIS 形二极管 500 和电容器 600 侧，如果分别形成例如掺杂了 N 型的杂质的硅膜 351，就完成了 MIS 形二极管 500 和电容器 600。另外，在 TFT400 侧，如果形成分别与硅膜 351 连接的源极 360 和漏极 370，就完成了 TFT400。

在这样构成的半导体装置 300E 中，绝缘层 330 中包含通过高压退火处理而生成的氧化钽膜 331，所以，可以获得绝缘层的耐压高等与实施例 4 相同的效果。另外，在本实施例中，金属层 326 是电阻小的铝膜 321 和钽膜 322 的 2 层结构，所以，金属层 326 的电阻小。而且，由于形成耐压高的绝缘层 330 的高压退火处理的温度为 300℃ ~ 400℃，所以，例如作为基板 310 使用玻璃基板时也毫无问题。另外，在进行高压退火处理时，即使已形成了铝膜 321，如果是这样的温度条件，只要铝膜 321 在基板表面不露出，就不会使铝膜 321 劣化。

在本实施例中，在进行高压退火处理之后，如果在常压或减压下进行温度为 200℃ ~ 500℃ 的退火处理，就可以从氧化钽膜 331 中除去

水分，所以，可以进一步提高氧化钽膜 331 的耐压。

实施例 6.

图 4 (C) 是模式地表示构成本发明实施例 6 的半导体装置 5 的 MIS 形半导体元件的结构剖面图。

在图 4 (C) 中，在实施例 6 的半导体装置 300F 中也和实施例 4 一样，在基板 310 上形成 TFT400 和 MIS 形二极管 500，TFT400 具有顺序形成由金属层 326 构成的栅极、作为栅极绝缘层的绝缘层 330 和作为有源层的由本征的硅膜构成的半导体层 340 的 MIS 部，MIS 形二极管 500 具有顺序形成金属层 326、绝缘层 330 和由掺杂了 N 型的杂质的硅膜 351 构成的半导体层的 MIS 部。另外，在本实施例的半导体装置 300F 中，在基板 310 上还形成了顺序形成由金属层 326 构成的下电极、绝缘层 330 和由掺杂了 N 型的杂质的硅膜 351 构成的上电极的电容器 600。

15 在本实施例中，绝缘层 330 都由对钽膜 332 的表面进行氧化处理而得到的氧化钽膜 331 和通过 CVD 等方法形成的氧化硅膜 332 构成。

这里，金属层 326 与实施例 4 不同，都由铝膜构成。

20 在制造这种结构的半导体装置 300F 时，在基板 310 上形成由铝膜构成的金属层 326 后，形成钽膜（绝缘层形成用金属膜）。

其次，对钽膜全体进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里，高压退火处理的条件是，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，就对钽膜全体进行了氧化处理，形成氧化钽膜 331，所以，将该氧化钽膜 331 作为绝缘层 330 的一部分使用。

25 此后的工序与实施例 4 相同，所以，省略其详细的说明，但是，在氧化钽膜 331 的表面侧形成氧化硅膜 332，从而形成由氧化钽膜 331 和氧化硅膜 332 构成的绝缘层 330。其次，在 TFT400 侧，在绝缘层 330 的表面形成本征的硅膜 360 之后，对 TFT400、MIS 形二极管 500 和电容器 600 侧，分别形成了例如掺杂了 N 型的杂质的硅膜 351，就完成了 MIS 形二极管 500 和电容器 600。另外，在 TFT400 侧，如果形成了分别与硅膜 351 连接的源极 360 和漏极 370，就完成了

TFT400.

在这样构成的半导体装置 300F 中，在绝缘层 330 中包含通过高压退火处理而生成的氧化钽膜 331，所以，可以获得绝缘层 330 的耐压高等与实施例 4 相同的效果。另外，在本实施例中，金属层 326 由电阻小的铝膜构成，所以，金属层 326 的电阻小。而且，由于形成耐压高的绝缘层 330 的高压退火处理的温度为 300℃~400℃，所以，例如作为基板 310 使用玻璃基板时也毫无问题。另外，在进行高压退火处理时，即使已形成了由铝膜乖的金属层 326，由于是这样的温度条件并且由铝膜构成的金属层 326 被钽膜覆盖，在基板表面不露出，所以，金属层 326 不会由于水蒸气而发生劣化。

在本实施例中，在进行高压退火处理之后，如果在常压下或减压下进行温度为 200℃~500℃的退火处理，可以从氧化钽膜 331 中除去水分，所以，可以进一步提高氧化钽膜 331 的耐压。

实施例 7.

图 4(D) 是模式地表示构成本发明实施例 7 的半导体装置的 MIS 形半导体元件的结构剖面图。

上述实施例 4、5、6 所示的 TFT 是栅极位于有源层的下层侧的逆参差型的，但是，如以下说明的那样，也可以将本发明应用于具有栅极位于有源层的上层侧的正参差型的 TFT 的半导体装置。

在图 4(D) 中，在实施例 7 的半导体装置 300G 中，在基板 310 上形成 TFT400 和 MIS 形二极管 500，TFT400 具有顺序形成作为有源层的由本征的硅膜构成的半导体层 340、作为栅极绝缘层的绝缘层 330 和作为栅极的金属层 326 的 MIS 部；MIS 形二极管 500 具有顺序形成由掺杂了 N 型的杂质的硅膜构成的半导体层 380、绝缘层 330 和金属层 326 的 MIS 部。另外，在本实施例的半导体装置 300G 中，在基板 310 上，还形成顺序形成了由掺杂了 N 型的杂质的硅膜构成的下电极（半导体层 380）、绝缘层 330 和由金属层 326 构成的上电极的电容

容器 600。

这里，金属层 326 都是全体由钽膜、铬膜、铝膜等各种金属乖，绝缘层 330 如后面所述，都由对钽膜进行氧化处理而得到的氧化钽膜 331 和通过 CVD 等方法形成的氧化硅膜 332 构成。

在本实施例的半导体装置 300G 中，在半导体层 340 中，作为栅极的金属层 326 中通过绝缘层而对峙的部分是由本征的硅膜构成的沟道形成区域 343，在其两侧是相对于金属层 326（栅极）自调节式的掺杂了 N 型的杂质的源极区域 341 和漏极区域 342。另外，源极 360 和漏极 370 通过层间绝缘膜 390 的接触孔分别与源极区域 341 和漏极区域 342 电气连接。

在制造这种结构的半导体装置 300G 时，在基板 310 上形成岛状的由本征的硅膜构成的半导体膜 340 和硅膜 380 之后，在其表面侧形成钽膜（绝缘层形成用金属膜）。

其次，对钽膜进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里，高压退火处理的条件是，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，就对钽膜全体进行氧化处理，形成氧化钽膜 331。其次，通过 CVD 等方法在氧化钽膜 331 的表面侧形成氧化硅膜 332，从而形成由氧化钽膜 331 和氧化硅膜 332 构成的绝缘层 330。

其次，通过绝缘层 330 向硅膜 380 中掺杂入 N 型的杂质。但是，不向 TFT400 侧的半导体层 340 导入杂质。

其次，如果在绝缘层 330 的表面形成了金属层 326，就完成了 MIS 形二极管 500 和电容器 600。

另一方面，在 TFT400 侧，将作为栅极的金属层 326 作为掩模，向半导体层 340 中掺杂 N 型的杂质。结果，导入杂质的区域成为源极区域 341 和漏极区域 342，而未导入杂质的区域成为沟道形成区域 343。

其次，在栅极（金属层 326）的上层侧形成由氧化硅膜构成的层间绝缘膜 390 之后，在该层间绝缘膜 390 上形成接触孔，最后，如果形成了源极 360 和漏极 370，将完成了 TFT400。

在这样构成的半导体装置 300G 中，在绝缘层 330 中包含通过高压退火处理而生成的氧化钽膜 331，所以，绝缘层 330 的耐压高。而且，由于高压退火处理的温度为 300℃ ~ 400℃，所以，例如作为基板 310 使用玻璃基板时也毫无问题。另外，在进行高压退火处理时，即使已形成了铝配线，如果是这样的温度条件，只要铝配线在基板表面不露出，就不会使铝配线劣化。

在进行高压退火处理之后，如果在常压下或减压下进行温度为 $200^{\circ}\text{C} \sim 500^{\circ}\text{C}$ 的退火处理，可以从氧化钽膜 331 中除去水分，所以，可以进一步提高氧化钽膜 331 的耐压。

5 实施例 8.

下面，作为半导体装置和电光装置的一例，说明对有源矩阵型的液晶装置使用的有源矩阵基板应用本发明的例子。

(液晶装置的全体结构)

10 首先，参照图 5、图 6 和图 7 说明有源矩阵型的液晶装置（电光装置）的结构和动作。图 5 是为了构成液晶装置的图像显示区域而形成成为矩阵状的多个像素的各种元件和配线等的等效电路图。图 6 是在形成了数据线、扫描线和像素电极等的有源矩阵基板中相邻的像素的平面图。图 7 是表示在与图 6 的 A—A' 线相当的位置的剖面和在有源矩阵基板与对向基板间封入作为电光物质的液晶的状态的剖面的说明图。在这些图中，将各层及各部件在图面上表示为可以识别的大小，所以，各层及各部件的尺寸比例不同。

在图 5 中，在液晶装置的图像显示区域形成成为矩阵状的多个像素中形成像素电极 9a 和用于控制像素电极 9a 的像素开关用的 TFT30，供给像素信号的数据线 6a 与该 TFT30 的源极电气连接。20 写入数据线 6a 的像素信号 S1、S2、 \dots 、Sn 按该顺序供给。另外，扫描线 3a 与 TFT30 的栅极电气连接，在指定的时刻将扫描信号 G1、G2、 \dots 、Gm 按该顺序脉冲式地供给扫描线 3a。像素电极 9a 与 TFT30 的漏极电气连接，通过使作为开关元件的 TFT30 在一定期间成为导通状态，25 将从数据线 6a 供给的像素信号 S1、S2、 \dots 、Sn 在指定的时刻写入各像素。这样，通过像素电极 9a 写入液晶的指定电平的像素信号 S1、S2、 \dots 、Sn 就在与后面所述的对向基板上形成的对向电极之间保持一定期间。

这里，为了防止保持的像素信号泄漏，有时附加与在像素电极 9a 和对向电极之间形成的液晶电容并联的存储电容 70（电容器）。利用该存储电容 70，像素电极 9a 的电压保持比加源极电压的时间长 3 位的时间。这样，就改善了电荷的保持特性，从而可以实现可以进行对

比度高的显示的液晶装置。作为形成存储电容 70 的方法，可以是在与用于形成电容的配线即电容线 3b 之间形成，或者，也可以在与前级的扫描线 3a 之间形成。

5 在图 6 中，在液晶装置的有源矩阵基板 10 上，对各像素形成矩阵状的多个透明的像素电极 9a（用双点划线包围的区域），沿像素电极 9a 的纵横的边界区域形成数据线 6a（用点划线表示）、扫描线 3a（用实线表示）和电容线 3b（用实线表示）。这里，涉及 3c 从半导体层 1a 中与后面所述的沟道形成用区域相对的扫描线 3a 突出。

10 如图 7 所示，液晶装置 100 具有有源矩阵基板 10 和与其对向配置的对向基板 20。有源矩阵基板 10 的基体由石英基板或耐热性比例板等透明基板 10b 构成，对向基板 20 的基体也由石英基板或耐热性比例板等透明基板 20b 构成。在有源矩阵基板 10 上形成像素电极 9a，在其上侧形成进行了摩擦处理等指定的取向处理的取向膜 64。像素电极 9a 由例如 ITO（Indium Tin Oxide）膜等透明的导电性薄膜构成。
15 另外，取向膜 64 由例如聚酰亚胺薄膜等有机薄膜构成。

在有源矩阵基板 10 上，在与各像素电极 9a 相邻的位置，形成开关控制各像素电极 9a 的像素开关用的 TFT30（MIS 形半导体元件）。这里所示的 TFT30 是逆参差型的，具有从下层侧向上层侧顺序形成栅极 3c（金属层）、栅极绝缘层 2（绝缘层）和本征的硅膜 1a
20 （半导体层）的 MIS 部。在硅膜 1a 的上层侧，形成由氧化硅膜等构成的沟道抑制环 8，在该沟道抑制环 8 上形成端部重叠的由掺杂了 N 型的杂质的硅膜构成的源极区域 1g 和漏极区域 1h。另外，在源极区域 1g 的上层侧形成数据线 6a，在漏极区域 1h 的上层侧形成像素电极 9a。此外，在像素电极 9a 的上层侧，顺序形成保护膜 66
25 和取向膜 64。

另外，在本实施例中，形成了将与 TFT30 的栅极绝缘层 2 同层的绝缘层 71 作为电介质层使用的存储电容 70（电容器）。在该存储电容 70 中，从下层侧向上层侧顺序形成电容线 3b（下电极）、绝缘层 71 和漏极 6b（上电极）。

30 另一方面，在对向基板 20 上，遍及其全面形成对向电极 21，在其表面形成进行了摩擦处理等指定的取向处理的取向膜 65。对向电极 21 也由例如 ITO 膜等透明导电性薄膜构成。另外，对向基板 20 的取

向膜 65 也由聚酰亚胺薄膜等有机薄膜构成。在对向基板 20 上，在各像素的开口区域以外的区域形成矩阵状的对向基板侧遮光膜 23。因此，对向基板 20 侧的入射光到达不了 TFT30 的半导体层 1a 的沟道形成区域 1a'。此外，对向基板 20 侧的遮光膜 23 具有提高对比度的功能。

这样构成的有源矩阵基板 10 和对向基板 20 使像素电极 9a 与对向电极 21 面对面地配置，并且，在这些基板之间，在由后面所述的密封部件包围的空间内，封入作为电光物质的液晶 50。液晶 50 在未加像素电极 9a 的电场的状态下，由取向膜成为指定的取向状态。液晶 50 由例如一种或将多种向列液晶混合而构成。密封部件是由用于将有源矩阵基板 10 和对向基板 20 在它们的周边相互粘贴的光硬化树脂或热硬化性树脂等构成的粘接剂，与用于使两基板间的距离成为指定值的玻璃纤维或玻璃珠等间隙部件配合。

(栅极绝缘层 2 和绝缘层 71 的结构)

在这样构成的液晶装置 100 中，在有源矩阵基板 10 中，TFT30 的 MOS 部和存储电容 7 如以下说明的那样构成。

首先，在本实施例中，扫描线 3a 和栅极 3c 都由钽膜构成，对该钽膜的表面进行氧化处理而得到的氧化钽膜 201 作为栅极绝缘层 2 的一部分使用。即，栅极绝缘层 2 由对扫描线 3a 和栅极 3c 使用的钽膜的表面进行氧化处理而得到的氧化钽膜 201 和对该氧化钽膜 201 的表面通过 CVD 方法等形成的氧化硅膜 202 构成。

另外，在本实施例中，构成存储电容 70 的电容线 3b 用由钽膜构成，对该钽膜的表面进行氧化处理而得到的氧化钽膜 201 构成绝缘层 71 的一部分。即，构成存储电容 70 的绝缘层 71 和栅极绝缘层 2 一样，也由对电容线 3b 使用的钽膜的表面进行氧化处理而得到的氧化钽膜 201 和对该氧化钽膜 201 的表面通过 CVD 方法等形成的氧化硅膜 202 构成。

这里，在对钽膜进行氧化处理形成氧化钽膜 201 时，如后面所述，在将钽膜作为绝缘层形成用金属膜形成之后，对该钽膜的表面进行在含有水蒸气的氛围中在高压下退火的高压退火处理。这里，高压退火处理的条件是，温度低于 600℃，例如温度为 300℃~400℃、压力为

0.5 MPa ~ 2 MPa.

结果, 就仅对钽膜的表面进行了氧化处理, 形成氧化钽膜 201, 所以, 将该氧化钽膜 201 作为栅极绝缘层 2 和绝缘层 71 的一部分使用, 将其余的钽膜作为扫描线 3a、栅极 3c 和电容线 3b 使用。

5 这样, 在本实施例的有源矩阵基板 10 中, 在构成 TFT30 的栅极绝缘层 2 中, 包含通过高压退火处理而生成的氧化钽膜 201, 所以, 栅极绝缘层 2 的耐压高。另外, 在构成存储电容 70 的绝缘层 71 中, 也包含通过高压退火处理而生成的氧化钽膜 201, 所以, 绝缘层 71 的耐压高。另外, 在形成氧化钽膜 201 时不进行阳极氧化处理, 所以, 不需要形成用于进行有机氧化处理的馈电用配线。因此, 对于在同一基板上形成 TFT30 等的有源矩阵基板 10 的设计方案, 不必将先有的方案作大幅度的变更。另外, 如果是高压退火处理, 就可以对大量的有源矩阵基板 10 统一进行处理。而且, 高压退火处理的温度低于 600 °C, 甚至 300 °C ~ 400 °C 就足够了, 所以, 作为基板使用玻璃基板时也毫无问题。另外, 由于是加压进行处理, 所以, 可以生成均匀的氧化钽膜 201。另外, 在进行高压退火处理时, 即使已形成了铝配线, 如果是这样的温度条件, 只要铝配线在基板表面不露出, 就不会使铝配线劣化。

15 如图 4 (B) 所示, 在栅极 3c 中, 在钽膜下也可以存在铝电极等这样的其他电极层。

(有源矩阵基板 10 的制造方法)

下面, 参照图 8 和图 9 说明这样构成的液晶显示装置用的有源矩阵基板 10 的制造方法。

25 图 8 和图 9 都是表示本实施例的有源矩阵基板 10 的制造方法的工序剖面图, 相当于在图 8 的 A—A' 线将有源矩阵基板 10 切断的剖面。

30 如图 8 (A) 所示, 首先, 在准备了作为有源矩阵基板 10 的基体的透明基板 10b 之后, 用溅射法等透明基板 10b 的整个面上形成钽膜 3 (绝缘层形成用金属膜), 将该钽膜 3 使用光刻技术沿扫描线 3a、栅极 3c 和电容线 3b 的形成图形制作图案。

其次, 对钽膜的表面进行在含有水蒸气的氛围中在高压下退火的

高压退火处理。这里，高压退火处理的条件是，例如温度低于 600℃，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，如图 8 (B) 所示，仅对钽膜的表面进行了氧化处理，形成氧化钽膜 201，所以，将该氧化钽膜 201 作为栅极绝缘层 2 和绝缘层 71 的一部分使用，将其余的钽膜作为扫描线 3a、栅极 3c 和电容线 3b 使用。

在进行高压退火处理之后，如果如果在常压下或减压下进行温度为 200℃ ~ 500℃ 的退火处理，可以从氧化钽膜 201 中除去水分，所以，可以进一步提高氧化钽膜 201 的耐压。

其次，如图 8 (C) 所示，使用 TEOS (テトラ・エチル・オルソ・シリケート) 气体、TEB (テトラ・エチル・ボートレート) 气体、TMOP (テトラ・メチル・オキシ・フオスレート) 气体等，通过常压或减压 CVD 方法等在透明基板 10b 的整个表面上形成氧化硅膜 202。结果，就形成了具有氧化钽膜 201 和氧化硅膜 202 的栅极绝缘层 2 和绝缘层 71。

其次，在约 450℃ ~ 约 550℃ 最好约 500℃ 的比较低温的环境中，通过使用流量约 400cc / min ~ 约 600cc / min 的甲硅烷气体、乙硅烷气体等的减压 CVD 方法在透明基板 10b 的整个表面上形成非晶形的硅膜之后，使用光刻技术制作图案，如图 8 (D) 所示，在栅极绝缘层 2 的上层侧形成岛状的硅膜 1a。这时，通过在例如约 600℃ 下、在氮气氛围中进行约 1 小时 ~ 约 10 小时的热火处理，可以使非晶形的硅膜 1 固相成长为多晶硅。

其次，在透明基板 10b 的整个表面上形成氧化硅膜等之后，对硅膜 1 的上层侧使用光刻技术制作图案，如图 9 (A) 所示，在半导体层 1a 的上层侧形成蚀刻阻挡层 8。

其次，利用 CVD 方法等在透明基板 10b 的整个表面上形成掺杂了 N 型的杂质的硅膜之后，使用光刻级制作图案，如图 9 (B) 所示，在沟道抑制层 8 上形成端部重叠的源极区域 1g 和漏极区域 1h。

其次，在对源极区域 1g 和漏极区域 1h 的上层侧利用溅射法等透明基板 10b 的整个表面上形成铝膜等导电膜之后，使用光刻技术制作图案，如图 9 (C) 所示，形成与源极区域 1g 和漏极区域 1h 重叠的数据线 6a 和漏极 6b。这时，对于漏极 6b，形成其一部分作为上电极与电容线 3b (下电极) 重叠。结果，就形成了 TFT30 和存储电容

70.

其次，利用溅射法等透明基板 10b 的整个表面上形成 ITO 膜之后，使用光刻技术制作图案，如图 9 (D) 所示，形成像素电极 9a。

最后，如图 7 所示，如果在像素电极 9a 的上层侧形成保护膜 66 和取向膜 64，就完成了有源矩阵基板 10。

如图 4 (B) 所示，在涉及 3c 中，在钽膜的下面，也可以存在铝电极等这样的其他电极层。

实施例 9.

下面，参照图 10、图 11 和图 12 说明作为本发明实施例 9 的半导体装置的液晶装置用的有源矩阵基板。本实施例及后面所述的各实施例 10、11、12、13 的有源矩阵基板和使用该有源矩阵基板的液晶装置的基本结构与实施例 8 相同，所以，对具有贯通的功能的部分标以相同的符号，并省略其详细的说明。

图 10 是在与图 6 的 A—A' 线相当的位置将本发明实施例 9 的液晶装置切断时的剖面图。图 11 (A) ~ (E) 和图 12 (A) ~ (D) 分别是表示图 10 所示的有源矩阵基板的制造方法的工序剖面图。

在上述实施例 8 中，TFT30 的栅极绝缘膜 2 和存储电容 70 的绝缘层 71 都由氧化钽膜 201 和氧化硅膜 202 构成，但是，在本实施例中，如图 10 所示，栅极绝缘膜由氧化钽膜 201 和氧化硅膜 202 构成，而绝缘层 71 仅由氧化钽膜 201 构成。

即，在本实施例中，栅极绝缘层 2 和实施例 8 一样，由对扫描线 3a 和栅极 3c 使用的钽膜的表面进行氧化处理而得到的氧化钽膜 201 和对该氧化钽膜 201 的表面利用 CVD 方法等形成的氧化硅膜 202 构成。

与此相反，构成存储电容 70 的电容线 3b (下电极) 也由钽膜构成，在电容线 3b 的上层侧形成通过对构成该电容线 3b 的钽膜的表面进行氧化处理而得到的氧化钽膜 201，但是，在形成电容线 3b 的区域中，除去一部分氧化硅膜 202，形成开口部 208。因此，在电容线 3b 与漏极 6b (上电极) 之间，作为绝缘层 71，仅存在氧化钽膜 201。因此，在本实施例中，由于绝缘层 71 的介电常数高，所以，可以形成容量大的存储电容 70。在电容线 3b 的上层侧，对于电容

和漏极区域 1h。

其次，利用溅射法等透明基板 10b 的真表面上形成铝膜等导电膜之后，使用光刻技术制作图案，如图 12 (C) 所示，形成数据线 6a 和漏极 6b。这时，将漏极 6b 形成为其一部分与电容线 3b 重叠。结果，就形成了 TFT30 和存储电容 70。其次，利用溅射法等透明基板 10b 的整个表面上形成 ITO 膜之后，使用光刻技术制作图案，如图 12 (D) 所示，形成像素电极 9a。最后，如图 10 所示，如果在像素电极 9a 的上层侧形成了保护膜 66 和取向膜 64，就完成了有源矩阵基板 10。

10

实施例 10.

下面，参照图 13、图 14 和图 15 说明作为本发明实施例 10 的半导体装置的液晶装置用的有源矩阵基板。

图 13 是在与图 6 的 A—A' 线相当的位置将本发明实施例 10 的液晶装置切断时的剖面图。图 14 (A) ~ (D) 和图 15 (A) ~ (D) 分别是表示图 13 所示的有源矩阵基板的制造方法的工序剖面图。

如图 13 所示，本实施例的液晶装置 100 也具有有源矩阵基板 10 和与其对向配置的对向基板 20。在有源矩阵基板 10 上，在与各像素电极 9a 相邻的位置形成像素开关用的 TFT30，该 TFT30 具有从下层侧向上层侧顺序形成栅极 3c、栅极绝缘层 2 和本征的硅膜 1a 的 MOS 部。另外，在本实施例的有源矩阵基板 10 上，形成将与 TFT30 的栅极绝缘层 2 同层的绝缘层作为绝缘层 71 使用的存储电容 70。在该存储电容 70 中，从下层侧向上层侧顺序形成电容线 3b、栅极绝缘层 2 和漏极 6b。在对向基板 20 上，遍及其整个面形成对向电极 21，在其表面上形成进行了摩擦处理等指定的取向处理的取向膜 65。

在这样构成的液晶装置 100 中，在本实施例中扫描线 3a、栅极 3c 和电容线 3b 都不限于钽膜，可以由各种金属膜例如铝膜构成。另外，在扫描线 3a、栅极 3c 和电容线 3b 的上层侧，在透明基板 10b 的整个面上形成氧化钽膜 201，该氧化钽膜 201 作为 TFT30 的栅极绝缘层 2 和存储电容 70 的绝缘层 71 的一部分使用。即，栅极绝缘层 2 和绝缘层 71 都由氧化钽膜 201 和对该氧化钽膜 201 的表面利用 CVD 等方法

30

线 3b 与数据线 6a 的交叉部分, 考虑到该部分的耐压, 最好保留氧化硅膜 202。

其他结构与实施例 8 相同, 所以, 对于具有共同的功能的部分标以相同的符号示于图 10, 并省略其说明。

5 在制造正中结构的有源矩阵基板 10 时, 首先, 如图 11 (A) 所示, 在准备了成为有源矩阵基板 10 的基体的透明基板 10b 之后, 在透明基板 10b 的整个面上通过溅射法等形成钽膜 (绝缘层形成用金属膜), 并对该钽膜使用光刻技术沿扫描线 3a、栅极 3c 和电容线 3b 的形成图形制作图案。

10 其次, 对钽膜 3 的表面进行在含有水蒸气的氛围中、在高压下退火的高压退火处理。这里, 高压退火处理的条件是例如温度低于 600℃, 例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果, 如图 11 (B) 所示, 仅对钽膜 3 的表面进行氧化处理而形成氧化钽膜 201, 所以, 将其余的钽膜作为扫描线 3a、栅极 3c 和电容线 3b
15 使用。

在进行高压退火处理之后, 如果在常压或减压下进行温度为 200℃ ~ 500℃ 的退火处理, 可以从氧化钽膜 201 中除去水分, 所以, 可以进一步提高氧化钽膜 201 的耐压。

其次, 如图 11 (C) 所示, 利用常压或减压 CVD 法等透明基板 10b 的整个表面上形成氧化硅膜 202。结果, 就形成了具有氧化钽膜 201 和氧化硅膜 202 的栅极绝缘层 2。
20

其次, 如图 11 (D) 所示, 使用光刻技术, 除去氧化硅膜 202 中在电容线 3b 的上层形成的硅膜 202, 形成开口部 208。并且, 仅将在电容线 3b 的上层侧保留的氧化钽膜 201 作为存储电容 70 的绝缘层 71
25 使用。

此后的工序与实施例 8 相同, 在透明基板 10b 的整个表面上形成非晶形的硅膜之后, 使用光刻技术制作图案, 如图 11 (E) 所示, 在栅极绝缘层 2 的上层侧形成岛状的硅膜 1a。其次, 在透明基板 10b 的整个表面上形成氧化硅膜等之后, 使用个刻技术制作图案, 如图 12 (A)
30 所示, 在半导体膜 1a 的上层侧形成蚀刻阻挡层 8。然后, 利用 CVD 等方法在透明基板 10b 的整个表面上形成掺杂了 N 型的杂质的硅膜之后, 使用光刻技术制作图案, 如图 12 (B) 所示, 形成源极区域 1g

形成的氧化硅膜 202 构成。

在形成这样的氧化钽膜 201 时，在本实施例中，如后面所述，在透明基板 10b 的整个表面上形成作为绝缘层形成用金属膜的钽膜之后，对该钽膜全体进行在含有水蒸气的氛围中、在高压下退火的高压退火处理，使钽膜氧化。这里进行的高压退火处理的条件是，温度低于 600℃，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。

因此，在本实施例的有源矩阵基板 10 中，在栅极绝缘层 2 和绝缘层 71 中，包含通过高压退火处理而生成的氧化钽膜 201，所以，可以获得栅极绝缘层 2 和绝缘层 71 的耐压高等和实施例 8 相同的效果。

另外，在形成氧化钽膜 201 时，对在透明基板 10b 的整个表面上形成的钽膜全体通过高压退火处理，形成氧化钽膜，并将其作为栅极绝缘层 2 和绝缘层 71 的一部分使用。因此，与实施例 8、9 不同，可以用钽膜以外的金属构成栅极 3c。于是，扫描线 3a 等可以使用铝配线，所以，可以降低扫描线 3a 的电阻。

在制造这样构成的液晶显示装置用的有源矩阵基板 10 时，首先，如图 14 (A) 所示，在准备了成为有源矩阵基板 10 的基体的透明基板 10b 之后，在透明基板 10b 的真面上利用溅射法等形成铝膜，使用光刻技术在该铝膜上制作图案，形成扫描线 3a、栅极 3c 和电容线 3b。

其次，在扫描线 3a、栅极 3c 和电容线 3b 的上层侧，利用溅射法等透明基板 10b 的整个表面上形成钽膜 205 (绝缘层形成用金属膜)。

其次，对钽膜 205 全体进行在含有水蒸气的氛围中、在高压下退火的高压退火处理。这里，高压退火处理的条件是，温度低于 600℃，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，将钽膜 205 全体氧化，如图 14 (B) 所示，形成氧化钽膜 201。

在进行高压退火处理之后，如果在常压或减压下进行温度为 200℃ ~ 500℃ 的退火处理，可以从氧化钽膜 201 中除去水分，所以，可以进一步提高氧化钽膜 201 的耐压。

其次，如图 14 (C) 所示，利用 CVD 等方法在透明基板 19b 的整个表面上形成氧化硅膜 202。结果，就形成了由氧化钽膜 201 和氧

化硅膜 202 构成的栅极绝缘层 2 和绝缘层 71。

此后的工序和实施例 8 一样，在透明基板 10b 的整个表面上形成非晶形的硅膜之后，使用光刻技术制作图案，如图 14 (D) 所示，在栅极绝缘层 2 的上层侧形成岛状的硅膜 1a。其次，在透明基板 10b 的整个表面上形成氧化硅膜等之后，使用光刻技术制作图案，如图 15(A) 所示，在半导体膜 1a 的上层侧形成蚀刻阻挡层 8。其次，利用 CVD 等方法在透明基板 10b 的整个表面上形成掺杂了 N 型的杂质的硅膜之后，使用光刻技术制作图案，如图 15 (B) 所示，形成源极区域 1g 和漏极 1h。

其次，利用溅射法等透明基板 10b 的整个表面上形成铝膜等导电膜之后，使用光刻技术制作图案，如图 15 (C) 所示，形成数据线 6a 和漏极 6b。这时，将漏极 6b 形成为其一部分与电容线 3b 重叠。结果，就形成了 TFT30 和存储电容 70。其次，利用溅射法等透明基板 10b 的整个表面上形成 ITO 膜之后，使用光刻技术制作图案，如图 15 (D) 所示，形成像素电极 9a。最后，如图 13 所示，如果在像素电极 9a 的上层侧形成了保护膜 66 和取向膜 64，就完成了有源矩阵基板 10。

实施例 11.

下面，参照图 16、图 17 和图 18 说明作为本发明实施例 11 的半导体装置的液晶装置用的有源矩阵基板。

图 16 是在与图 6 的 A—A' " 材料相当的位置将本发明实施例 11 的液晶装置切断时的剖面图。图 17 (A) ~ (E) 和图 18 (A) ~ (D) 分别是表示图 16 所示的有源矩阵基板的制造方法的工序剖面图。

在上述实施例 10 中，TFT30 的栅极绝缘膜 2 和存储电容 70 的绝缘层 71 都由氧化钽膜 201 和氧化硅膜 202 构成，但是，在本实施例中，如图 16 所示，栅极绝缘膜 2 由氧化钽膜 201 和氧化硅膜 202 构成，而绝缘层 71 仅由氧化钽膜 201 构成。

即，在本实施例中，栅极绝缘层 2 和实施例 10 一样，由对在扫描线 3a 和栅极 3c 的上层形成的钽膜全体进行高压退火处理而得到的氧化钽膜 201 和对该氧化钽膜 201 的表面利用 CVD 等方法而形成的氧化硅膜 202 构成。

与此相反，在存储电容 70 中，在电容线 3b（下电极）的上层，通过对在该电容线 3b 的上层侧形成的钽膜全体进行高压退火处理而形成氧化钽膜 201，但是，在形成电容线 3b 的区域中，除去一部分氧化硅膜 202，形成开口部 208。因此，在电容线 3b 与漏极 6b（上电极）之间，作为绝缘层 71，仅存在氧化钽膜 201。因此，在本实施例中，由于绝缘层 71 的介电常数高，所以，可以形成电容大的存储电容 70。在电容线 3b 的上层侧，在电容线 3b 与数据线 6a 的交叉部分，考虑到该处的耐压，最好保留氧化硅膜 202。其他结构和实施例 10 相同，所以，对具有共同的功能的部分标以相同的符号示于图 13，并省略其说明。

在制造这种结构的有源矩阵基板 10 时，首先，如图 17（A）所示，在准备了成为有源矩阵基板 10 的基体的透明基板 10b 之后，在透明基板 10b 的真面上利用溅射法等形成铝膜，使用光刻技术在该铝膜上制作图案，形成扫描线 3a、栅极 3c 和电容线 3b。

其次，在扫描线 3a、栅极 3c 和电容线 3b 的上层侧，利用溅射法等在整个表面上形成钽膜 205（绝缘层形成用金属膜）。

其次，对钽膜 205 全体进行在含有水蒸气的氛围中、在高压下退火的高压退火处理。这里，高压退火处理的条件是，温度低于 600℃，例如温度为 300℃~400℃、压力为 0.5 MPa~2 MPa。结果，将钽膜 205 全体氧化，如图 17（B）所示，形成氧化钽膜 201

在进行高压退火处理之后，如果如果在常压或减压下进行温度为 200℃~500℃的退火处理，可以从氧化钽膜 201 中除去水分，所以，可以进一步提高氧化钽膜 201 的耐压。

其次，如图 17（C）所示，利用常压或减压 CVD 法等在整个表面上形成氧化硅膜 202。结果，就形成了由氧化钽膜 201 和氧化硅膜 202 构成的栅极绝缘层 2。

其次，如图 17（D）所示，使用光刻技术，除去氧化硅膜 202 中在电容线 3b 的上层形成的氧化硅膜 202，形成开口部 208。并且，仅将在电容线 3b 的上层侧保留的氧化钽膜 201 作为存储电容 70 的绝缘层 71 使用。

此后的工序和实施例 8 一样，在透明基板 10b 的整个表面上形成

非晶形的硅膜之后，使用光刻技术制作图案，如图 17 (E) 所示，在栅极绝缘层 2 的上层侧形成岛状的硅膜 1a。其次，在透明基板 10b 的整个表面上形成氧化硅膜等之后，使用光刻技术制作图案，如图 18(A) 所示，在半导体膜 1a 的上层侧形成蚀刻阻挡层 8。其次，利用 CVD 等方法在透明基板 10b 的整个表面上形成掺杂了 N 型的杂质的硅膜之后，使用光刻技术制作图案，如图 18 (B) 所示，形成源极区域 1g 和漏极区域 1h。

其次，利用溅射法等透明基板 10b 的整个表面上形成铝膜等之后，使用光刻技术制作图案，如图 18 (C) 所示，形成数据线 6a 和漏极 6b。这时，将漏极 6b 形成为其一部分与电容线 3b 重叠。结果，就形成了 TFT30 和存储电容 70。其次，利用溅射法等透明基板 10b 的整个表面上形成 ITO 膜之后，使用光刻技术制作图案，如图 18 (D) 所示，形成像素电极 9a。最后，如图 16 所示，如果在像素电极 9a 的上层侧形成了保护膜 66 和取向膜 64，就完成了有源矩阵基板 10。

在实施例 8、9、10、11 中，也可以如实施例 2 那样，在钽膜的下面形成铝等下层侧电极层。

实施例 12.

在实施例 8、9、10、11 中，作为像素开关用的非线性元件，形成逆参差型的 TFT，但是，也可以如本实施例那样，将本发明应用于把正参差型的 TFT 作为像素开关用的非线性元件使用的有源矩阵基板。在本实施例的有源矩阵基板和数该有源矩阵基板的液晶装置中，基本的结构与实施例 8 相同，所以，对具有共同的功能的部分标以相同的符号，并省略其详细的说明。

(有源矩阵基板的结构)

图 19 是在形成了数据线、扫描线和像素电极等的有源矩阵基板中相邻的像素的平面图。图 20 是表示在与图 19 的 B—B' 线相当的位置的剖面和在有源矩阵基板与对向基板之间封入作为电光物质的液晶的状态的剖面的说明图。在这些图中，将各层及各部件在图面上表示为可以识别的大小，所以，各层及各部件的比例不同。

在图 19 中，在液晶装置 100 的有源矩阵基板 10 上，在各像素中形成矩阵状的多个透明的像素电极 9a（用双点划线包围的区域），沿像素电极 9a 的纵横的边界区域形成数据线 6a（用点划线表示）、扫描线 3a（金属层/用实线表示）和电容线 3b（金属层/用实线表示）。
5 数据线 6a 通过接触孔 56 与由硅膜构成的半导体层 1a 中的后面所述的源极区域电气连接，像素电极 9a 通过接触孔 57 与半导体层 1a 中后面所述的漏极区域电气连接。另外，扫描线 3a 与半导体层 1a 中后面所述的沟道形成用区域相对。

如图 20 所示，液晶装置 100 具有有源矩阵基板 10 和与其对向配置的对向基板 20。有源矩阵基板 10 的基体由石英基板或耐热性比例板等透明基板 10b 构成，对向基板 20 的基体也由石英基板或耐热性比例板等透明基板 20b 构成。在有源矩阵基板 10 上形成像素电极 9a，在其上侧形成进行了摩擦处理等指定的取向处理的取向膜 64。像素电极 9a 由例如 ITO 膜等透明的导电性薄膜构成。另外，取向膜 64 由例如聚酰亚胺薄膜等有机薄膜构成。
10
15

在有源矩阵基板 10 上，在与各像素电极 9a 相邻的位置，形成开关控制各像素电极 9a 的像素开关用的 TFT30。这里所示的 TFT30 具有 LDD (Lightly Doped Drain) 结构，具有扫描线 3a、利用从扫描线 3a 供给的扫描信号的电场形成沟道的半导体膜 1a 的沟道形成用区域 1a'（半导体层）、将扫描线 3a 与半导体层 1a 绝缘的栅极绝缘层 2、数据线 6a、半导体层 1a 的低浓度源极区域 1b 和低浓度漏极区域 1c、半导体层 1a 的高浓度源极区域 1d 和高浓度漏极区域 1e。
20

在扫描线 3a 的上层侧形成层间绝缘膜 4，在该层间绝缘膜 4 的上层形成数据线 6a。因此，数据线 6a 通过在层间绝缘膜 4 上形成的接触孔 56 与高浓度源极区域 1d 电气连接。另外，在数据线 6a 的上层侧形成层间绝缘膜 7，在该层间绝缘膜 7 的上层侧形成像素电极 9a。因此，像素电极 9a 通过在层间绝缘膜 4、7 和栅极绝缘层 2 上形成的接触孔 57 与 ŠŠ 高浓度漏极区域 1e 连接。
25

这里，TFT30 最好如上述那样具有 LDD 结构，但是，也可以具有对与低浓度源极区域 1b 和低浓度漏极区域 1c 相当的区域不进行杂质离子注入的偏置结构。另外，TFT30 也可以是将栅极 3a 作为掩模以高浓度注入杂质离子从而形成自整合的高浓度源极区域和漏极区域
30

的自调节型的 TFT。

另外，在本实施例中，通过使 TFT30 的栅极绝缘层 2 从与栅极 3a 相对的位置延伸作为绝缘层 71 使用，同时将半导体膜 1a 延伸作为下电极 1f，此外，将与其相对的电容线 3b 作为上电极，构成存储电容 70。即，半导体膜 1a 的高浓度漏极区域 1e 通过栅极绝缘层 2 与电容线 3b 相对配置，作为存储电容 70 的下电极 1f。

另一方面，在对向基板 20 上，遍及其整个面形成对向电极 21，在其表面形成进行了摩擦处理等指定的取向处理的取向膜 65。对向电极 21 也由例如 ITO 膜等透明的导电性薄膜构成。另外，对向基板 20 的取向膜 65 也由聚酰亚胺薄膜等有机薄膜构成。在对向基板 20 上，在各像素的开口区域以外的区域形成矩阵状的对向基板侧遮光膜 23。

在这样构成的液晶装置 100 中，栅极绝缘层 2 由在半导体膜 1a 的上层侧利用 CVD 等方法形成的氧化硅膜 202 和对在该氧化硅膜 202 的上层侧形成的钽膜进行氧化处理而得到的氧化钽膜 201 构成。另外，绝缘层 71 也由在半导体膜 1a 的上层侧利用 CVD 等方法形成的氧化硅膜 202 和对在该氧化硅膜 202 的上层侧形成的钽膜进行氧化处理而得到的氧化钽膜 201 构成。

在形成这样的氧化钽膜 201 时，在本实施例中，如后面所述，对氧化硅膜 202 的上层侧，在透明基板 10b 的整个表面上形成作为绝缘层形成用金属膜的钽膜之后，对该钽膜全体进行在含有水蒸气的氛围中、在高压下退火的高压退火处理，将钽膜氧化。这里进行的高压退火处理的条件是，温度低于 600℃，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。

因此，在本实施例的有源矩阵基板 10 中，在栅极绝缘层 2 和绝缘层 71 中，包含通过高压退火处理而生成的氧化钽膜 201，所以，可以获得栅极绝缘层 2 和绝缘层 71 的耐压高等和实施例 8 相同的效果。

另外，在形成氧化钽膜 201 时，对在透明基板 10b 的整个表面上形成的钽膜全体进行高压退火处理，形成氧化钽膜，并将其作为栅极绝缘层 2 和绝缘层 71 的一部分使用。即，氧化钽膜 201 不是仅将钽膜的表面氧化。

因此，在形成氧化钽膜 201 之后，不保留钽膜，所以，在正参差型的 TFT30 中，也可以使栅极绝缘层 2 和绝缘层 71 中包含氧化钽膜 201。另外，扫描线 3a 不限于钽膜，可以使用任意的金属膜，所以，可以使用铝膜等电阻小的金属膜。

5

(有源矩阵基板的制造方法)

下面，参照图 21、图 22 和图 23 说明这样构成的液晶显示装置用的有源矩阵基板 10 的制造方法。

图 21 ~ 图 23 都表示本实施例的有源矩阵基板 10 的制造方法的工
10 序剖面图，与在图 19 的 B—B' 线切断时的剖面相当。

如图 21 (A) 所示，首先，在成为有源矩阵基板 10 的基体的透明基板 10b 的整个表面上形成基底保护膜 (图中未示出) 之后，在该基底保护膜的上层侧在约 450℃ ~ 约 550℃ 的温度条件下，通过使用甲硅烷气体、乙硅烷气体等的减压 CVD 等方法形成非晶型硅膜。其次，通过在约 600℃ 下、在氮气氛围中进行约 1 小时 ~ 约 10 小时的退火处理，固相成长成多晶硅膜之后，使用光刻技术制作图案，形成岛状的硅膜 1a。
15

其次，如图 21 (B) 所示，利用 CVD 方法等在透明基板 10b 的整个表面上形成氧化硅膜 202。其次，向硅膜 1a 中成为存储电容 70 的下电极 1f 的延伸部分以剂量约 $3 \times 10^{12} / \text{cm}^2$ 掺杂例如 P 离子，实现低电阻化。
20

其次，如图 21 (C) 所示，对氧化硅膜 202 的上层侧，利用溅射法等透明基板 10b 的整个表面上形成钽膜 205 (绝缘膜形成用金属膜)。
25

其次，对钽膜 205 全体进行在含有水蒸气的氛围中、在高压下退火的高压退火处理。这里，高压退火处理的条件是，温度低于 600℃，例如温度为 300℃ ~ 400℃、压力为 0.5 MPa ~ 2 MPa。结果，就将钽膜 205 的全体进行了氧化处理，如图 21 (D) 所示，形成了氧化钽膜 201，从而就形成了具有氧化硅膜 202 和氧化钽膜 201 的栅极绝缘层 2 和绝缘层 71。
30

在进行高压退火处理之后，如果如果在常压或减压下进行温度为 200℃ ~ 500℃ 的退火处理，可以从氧化钽膜 201 中除去水分，所以，

可以进一步提高氧化钽膜 201 的耐压。

其次，对栅极绝缘层 2 的上层侧，利用溅射法等透明基板 10b 的整个表面上形成铝膜之后，使用光刻技术制作图案，如图 22 (A) 所示，形成扫描线 3a 和电容线 3b。

5 其次，使 TFT30 成为具有 LDD 结构的 N 沟道型的 TFT 时，在半导体层 1a 上，首先，为了形成低浓度源极区域 1b 和低浓度漏极区域 1c，将扫描线 3a 作为扩散掩模，以低浓度（例如使 P 离子为 $1 \times 10^{13} / \text{cm}^2 \sim 3 \times 10^{13} / \text{cm}^2$ 的剂量）掺杂 P 等 V 族元素的掺杂剂 200。这样，扫描线 3a 下的半导体层 1a 就成了沟道形成区域 1a'。

10 其次，如图 22 (B) 所示，为了形成 TFT30 的高浓度源极区域 1d 和高浓度漏极区域 1e，用比扫描线 3a 宽的掩模在扫描线 3a 上形成阻挡层掩模 202 之后，以高浓度掺杂相同的 P 等 V 族元素的掺杂剂 201。另外，可以采用不进行低浓度的掺杂的偏置结构的 TFT，也可以采用将扫描线 3a（栅极）作为掩模通过使用 P 离子、B 离子等的离子注入技术而得到的自调节型的 TFT。

15 其次，如图 22 (C) 所示，形成由氧化硅膜构成的层间绝缘膜 4，用以覆盖扫描线 3a 和电容线 3b。然后，利用反应性离子腐蚀、反应性离子束腐蚀等的干腐蚀或者湿腐蚀，在层间绝缘膜 4 上形成接触孔 56。

20 其次，对层间绝缘膜 4 的上层侧，在透明基板 10b 的整个表面上形成铝膜之后，使用光刻技术制作图案，如图 22 (D) 所示，形成数据线 6a。

25 其次，如图 23 (A) 所示，形成由氧化硅膜构成的层间绝缘膜 7，用以覆盖数据线 6a。然后，利用反应性离子腐蚀、反应性离子束腐蚀等的干腐蚀或者湿腐蚀，在层间绝缘膜 7、4 和栅极绝缘层 2 上形成接触孔。

其次，对层间绝缘膜 7 的上层侧，利用架设法等在透明基板 10b 的整个表面上形成 ITO 膜之后，使用光刻技术制作图案，如图 23 (B) 所示，形成像素电极 9a。

30 最后，如图 20 所示，将聚酰亚胺系的取向膜的涂布液涂布到像素电极 9a 的上层侧之后，通过以指定的倾角并且在指定方向进行摩擦处理，形成取向膜 64，完成有源矩阵基板 10。

整个表面上形成氧化硅膜 202。然后，以约 $3 \times 10^{12} / \text{cm}^2$ 的剂量将 P 离子掺杂到硅膜 1a 中成为存储电容 70 的下电极 1f 的延伸部分，实现低电阻化。

其次，如图 25 (C) 所示，使用光刻技术，除去氧化硅膜 202 中在下电极 1f 的上层形成的氧化硅膜 202，形成开口部 208。

其次，如图 25 (D) 所示，对氧化硅膜 202 的上层侧，利用溅射法等透明基板 10b 的整个表面上形成钽膜 205 (绝缘膜形成用金属膜)。

其次，对钽膜 205 全体进行在含有水蒸气的氛围中、在高压下退火的高压退火处理。这里，高压退火处理的条件是，温度低于 600°C ，例如温度为 $300^\circ\text{C} \sim 400^\circ\text{C}$ 、压力为 $0.5 \text{ MPa} \sim 2 \text{ MPa}$ 。结果，就将钽膜 205 的全体进行了氧化处理，如图 25 (E) 所示，形成氧化钽膜 201。因此，就形成了由氧化硅膜 202 和氧化钽膜 201 构成的栅极绝缘层 2，同时，形成了仅由氧化钽膜 201 构成的绝缘层 71。

在进行高压退火处理之后，如果如果如果在常压或减压下进行温度为 $200^\circ\text{C} \sim 500^\circ\text{C}$ 的退火处理，可以从氧化钽膜 201 中除去水分，所以，可以进一步提高氧化钽膜 201 的耐压。

此后的工序与实施例 12 相同，对栅极绝缘层 2 的上层侧，利用溅射法等透明基板 10b 的整个表面上形成铝膜之后，利用光刻技术制作图案，如图 26 (A) 所示，形成扫描线 3a 和电容线 3b。其次，在将扫描线 3a 作为扩散掩模掺杂了 N 型的杂质之后，如图 26 (B) 所示，用比扫描线 3a 宽的掩模在扫描线 3a 上形成阻挡层掩模 202，掺杂进相同的 N 型杂质。其次，如图 26 (C) 所示，形成由氧化硅膜构成的层间绝缘膜 4 用以覆盖扫描线 3a 和电容线 3b 之后，在层间绝缘膜 4 上形成接触孔 56。其次，对层间绝缘膜 4 的上层侧，在透明基板 10b 的整个表面上形成铝膜之后，利用光刻技术制作图案，如图 26 (D) 所示，形成数据线 6a。其次，如图 27 (A) 所示，在形成由氧化硅膜构成的层间绝缘膜 7 用以覆盖数据线 6a 之后，在层间绝缘膜 7、4 和栅极绝缘层 2 上形成接触孔 57。其次，对层间绝缘膜 7 的上层侧，利用溅射法等透明基板 10b 的整个表面上形成 ITO 膜之后，利用光刻技术制作图案，如图 27 (B) 所示，形成像素电极 9a。最后，如图 24 所示，将聚酰亚胺系的取向膜的涂布液涂布到像素电极 9a 的上层

侧之后，通过以指定的倾角并且在指定方向进行摩擦处理，形成取向膜 64，完成有源矩阵基板 10。

其他实施例。

5 在上述实施例中，作为绝缘层形成用金属膜，使用了钽 (Ta)，但是，也可以使用钽合金。另外，只要通过高压退火处理可以形成氧化膜，作为绝缘层形成用金属膜也可以使用镍 (Nb)、钼 (Mo)、钛 (Ti) 或者它们的合金等其他金属。

10 另外，在上述实施例中，作为与氧化钽膜集层的绝缘膜，使用了氧化硅膜，但是，也可以使用氮化硅膜。

此外，作为基板，如果使用半导体基板，则作为 MIS 形半导体元件，就不限于薄膜晶体管，也可以使用体积形的 MIS 形晶体管。即，作为基板，使用半导体基板，在该半导体基板上形成由与半导体基板相同的半导体材料构成的绝缘膜之后，形成绝缘层形成用金属膜，15 在该绝缘层形成用金属膜进行高压退火处理之后，如果在绝缘层形成用金属膜的氧化膜的上层侧形成金属层，就可以形成体积形的 MIS 形晶体管。

此外，在上述实施例中，以作为像素开关用的非线性元件使用 TFT 元件的有源矩阵方式的液晶装置为例进行了说明，但是，不限于此种20 情况，在其他半导体装置中，形成构成各种电路的电容器时，也可以应用本发明，在权利要求所述的发明的范围内，可以进行各种变更。本发明的范围，当然也包括作为开关用的非线性元件使用 TFD 元件的有源矩阵方式的液晶装置。此外，本发明对使用场致发光 (EL)、数字微反射镜设备 (DMD) 或者应用了等离子体发光或电子发射引起的25 荧光等的电光元件的电光装置也可以应用。

(液晶装置的结构)

下面，参照图 28 和图 29 说明使用根据实施例 8~13 制造的有源矩阵基板 10 的液晶装置 100 的全体结构。图 28 是从对向基板 20 侧30 与在其上形成的各结构要素一起看液晶装置 100 的平面图，图 29 是包含对向基板 20 所示的图 28 的 H—H' 剖面图。

在图 28 中，在液晶装置 100 的有源矩阵基板 10 上，沿其边缘

实施例 13.

下面, 参照图 24、图 25、图 26 和图 27 说明作为本发明实施例 13 的半导体装置的液晶装置用的有源矩阵基板。

5 图 24 是在与图 19 的 B—B' 材料相当的位置将本发明实施例 13 的液晶装置切断时的剖面图。图 25 (A) ~ (E)、图 26 (A) ~ (D) 和图 27 (A)、(B) 分别是表示图 24 所示的有源矩阵基板的制造方法的工序剖面图。

在上述实施例 12 中, TFT30 的栅极绝缘膜 2 和存储电容 70 的绝缘层 71 都由氧化钽膜 201 和氧化硅膜 202 构成, 但是, 在本实施例中, 如图 24 所示, 栅极绝缘膜 2 由氧化钽膜 201 和氧化硅膜 202 构成, 而绝缘层 71 仅由氧化钽膜 201 构成。

即, 在本实施例中, 栅极绝缘层 2 和实施例 12 一样, 由对半导体膜 1a 的表面利用 CVD 等方法形成的氧化硅膜 202 和对在该氧化硅膜 202 的上层形成的钽膜全体进行高压退火处理而形成的氧化钽膜 201 构成。

与此相反, 在存储电容 70 中, 对在氧化硅膜 202 的上层形成的钽膜全体进行高压退火处理, 形成氧化钽膜 201, 但是, 在形成了下电极 1f 的区域, 除去一部分氧化硅膜 202, 形成开口部 208。因此, 在下电极 1f 与电容线 3b (上电极) 之间, 作为绝缘层 71, 仅存在氧化钽膜 201。因此, 在本实施例中, 由于绝缘层 71 的介电常数高, 所以, 可以形成电容大的存储电容 70。在电容线 3b 的下层侧, 在电容线 3b 与数据线 6a 的交叉部分, 考虑到该处的耐压, 最好保留氧化硅膜 202。其他结构与实施例 12 相同, 所以, 对具有共同的功能的部分标以相同的符号示于图 24, 并省略其说明。

在制造这种结构的有源矩阵基板 10 时, 如图 25 (A) 所示, 首先, 在成为有源矩阵基板 10 的基体的透明基板 10b 的整个表面上形成基底保护膜 (图中未示出) 之后, 在该基底保护膜的上层侧形成非晶型硅膜。其次, 通过在约 600℃下、在氮气氛围中进行约 1 小时 ~ 约 10 小时的退火处理, 固相成长出多晶硅之后, 使用光刻技术制作图案, 形成岛状的硅膜 1a。

其次, 如图 25 (B) 所示, 利用 CVD 等方法在透明基板 10b 的

5 设置了密封部件 52，在其内侧区域，形成由遮光性材料构成的框缘 53。在密封部件 52 的外侧的区域，沿有源矩阵基板 10 的一边设置了数据线驱动电路 101 和装配端子 102，沿与该一边相邻的 2 边形成扫描线驱动电路 104。如果供给扫描线的扫描信号的延迟不成其
10 为问题，扫描线驱动电路 104 就可以仅设置在一边。另外，也可以沿图像显示区域 10a 的边将数据线驱动电路 101 配置在两侧。例如，奇数列的数据线可以从沿图像显示区域 10a 的一边配置的数据线驱动电路供给图像信号，而偶数列的数据线从沿图像显示区域 10a 的相反侧的一边配置的数据线驱动电路供给图像信号。这样，如果以
15 梳齿状地驱动数据线，就可以扩展数据线驱动电路 101 的形成面积，所以，可以构成复杂的电路。此外，在有源矩阵基板 10 的其余的一边，设置了用于将设置在图像显示区域 10a 的两侧的扫描线驱动电路 104 之间连接的多条配线 105，有时也利用框缘 53 的下面等设置预充电电路及检查电路。另外，在对向基板 20 的角部的至少 1 个地
20 方形成用于使有源矩阵基板 10 与对向基板 20 之间电气导通的上下导通部件 106。

并且，如图 29 所示，对向基板 20 以与图 28 所示的密封部件 52 基本上相同的轮廓利用该密封部件 52 与有源矩阵基板 10 固定在一起。在该对向基板 20 上，在与有源矩阵基板 10 上形成的像素电极 9a
25 的纵横的边界区域相对的区域形成称为黑 或黑色条纹等的遮光膜 23，在其上层侧形成由 ITO 膜构成的对向电极 21。另外，在对向电极 21 的上层侧形成由聚酰亚胺膜构成的取向膜（图中未示出），该取向膜是对聚酰亚胺膜进行了摩擦处理的膜。

另外，也可以通过各向异性导电膜将例如装配了驱动用 LSI 的
30 TAB（磁带自动传送焊接）基板与在有源矩阵基板 10 的周边部形成的端子群电气和机械连接，取代在有源矩阵基板 10 上形成数据线驱动电路 101 和扫描线驱动电路 104。另外，在对向基板 20 和有源矩阵基板 10 的光入射侧的面或光出射侧，根据使用的液晶 50 的种类即 TN（扭转向列）模式、STN（超级 TN）模式等动作模式或正常
白模式 / 正常黑模式在指定方向配置偏振光薄膜、相位差薄膜和偏振片等。

这样形成的电光装置，可以在例如后面所述的投射式液晶显示装

置（液晶投影仪）中使用。这时，3个液晶装置100分别作为RGB用的光阀使用，通过RGB色分解用的分色镜而分解的各色的光作为投射光分别投射到各液晶装置100上。因此，在上述各实施例的液晶装置100中不形成彩色滤光器。

5 但是，在对向基板20中，在与各像素电极9a相对的区域，通过与其保护膜一起形成RGB的彩色滤光器，也可以在投射型液晶显示装置以外作为后面所述的掌上电脑、栅极、液晶电视等这样的电子机器的彩色液晶显示装置使用。

此外，对于对向基板20，通过形成与各像素对应的微透镜，可以
10 提高入射光对像素电极9a的集光效率，所以，可以进行明亮的显示。此外，通过对向基板20上集层多层折射率不同的干涉层，可以利用光的干涉作用形成产生出RGB色的分色镜滤光器。按照该带分色镜滤光器的对向基板，可以进行更明亮的彩色显示。

15 （向电子机器上的应用）

下面，参照图30、图31、图32和图33说明具有电光装置的电子机器的一例。

首先，图30是表示具有结构与上述各实施例的电光装置相同的液晶装置100的电子机器的结构的框图。

20 在图30中，电子机器具有显示信息输出源1000、显示信息处理电路1002、驱动电路1004、液晶装置100、时钟发生电路1008和电源电路1010。显示信息输出源1000包括ROM、RAM、光盘等存储器、将电视信号的图像信号统调输出的统调电路等，根据时钟发生电路1008的时钟将指定格式的图像信号进行处理，并向显示
25 信息处理电路1002输出。该显示信息处理电路1002包括例如放大极性反相电路、相展开电路、旋转电路、伽马修正电路或者籍位电路等众所周知的各种处理电路，根据时钟信号，由输入的显示信息顺序生成数字信号，并与时钟信号CLK一起向驱动电路1004输出。驱动电路1004驱动液晶装置100。电源电路1010向上述各电路供
30 给指定的电源。在构成液晶装置100的有源矩阵基板上可以形成驱动电路1004，除此之外，也可以在有源矩阵基板上形成显示信息处理电路1002。

作为这种结构的电子机器，有参照图 31 后面所述的投射式液晶显示装置（液晶投影仪）、多媒体对应的电脑（PC）、工作站（EWS）、呼机或便携电话、文字处理器、电视、取景器型或监视器直视型的录像机、电子记事簿、电子计算器、汽车驾驶导向装置、POS 终端和触摸屏等。另外，本发明也可以应用于具有使用场致发光（EL）、数字微反射镜设备（DMD）或者应用了等离子体发光或电子发射一起的荧光等的各种电光元件的电光装置的电子机器。

图 31 所示的投射型液晶显示装置 1100 构成投影仪，上述驱动电路 1004 具有 3 个包含搭载在有源矩阵基板上的液晶装置 100 的液晶模块，分别作为 RGB 用的光阀 100R、100G、100B 使用。在该液晶投影仪 1100 中，从金属卤化物灯等白色光源的灯单元 1102 发射出光时，由 3 块反射镜 1106 和 2 块分色镜 1108 分离为与 R、G、B 等 3 原色对应的光成分 R、G、B（光分离单元），分别导入对应的光阀 100R、100G、100B（液晶装置 100 / 液晶光阀）。这时，光成分 B 的光路长，所以，为了防止光损失，通过由入射透镜 1122、中继透镜 1123 和出射透镜 114 构成的中继透镜组 1121 而导入。并且，与由光阀 100R、100G、100B 分别调制的 3 原色对应的光成分 R、G、B 从 3 个方向入射到分色棱镜 1112（光合成单元）中，在再次合成之后，通过投射透镜 1114 作为彩色图像投射到屏幕 1120 等上。

图 32 是表示作为本发明的电子机器的一个实施例的掌上型电脑。这里所示的电脑包括具有键盘 81 的机体部 82 和液晶显示单元 83。液晶显示单元 83 包括上述液晶装置 100。

图 33 是表示作为本发明的电子机器的其他实施例的便携电话。这里所示的便携电话 90 具有多个操作按钮 91 和液晶装置 100。

如上所述，在本发明中，在电容器的绝缘层中，包含通过高压退火处理而生成的氧化钽膜，所以，绝缘层的耐压高。另外，在本发明中，由于通过高压退火处理形成氧化钽膜，所以，不必形成用于进行阳极氧化处理的馈电用配线。因此，在同一基板上形成 TFT 等的半导体装置等中，设计的自由度大。另外，可以将大量的基板统一进行处理。而且，高压退火处理的温度低于 600℃，甚至在 300℃ ~ 400℃ 就足够了，所以，作为基板使用玻璃基板时也毫无问题。另外，进行高压退火处理时，即使已形成了铝配线，如果是这样的温度条件，只

要铝配线不露出，就不会使铝配线劣化。

另外，在本发明的半导体装置中，绝缘层中包含通过高压退火处理而生成的氧化钽膜，所以，绝缘层的耐压高。而且，高压退火处理的温度为 $300^{\circ}\text{C} \sim 400^{\circ}\text{C}$ ，所以，作为基板使用玻璃基板时也毫无问题。另外，进行高压退火处理时，即使已形成了铝配线，如果是这样的温度条件，只要铝配线在基板表面不露出，就不会使铝配线劣化。

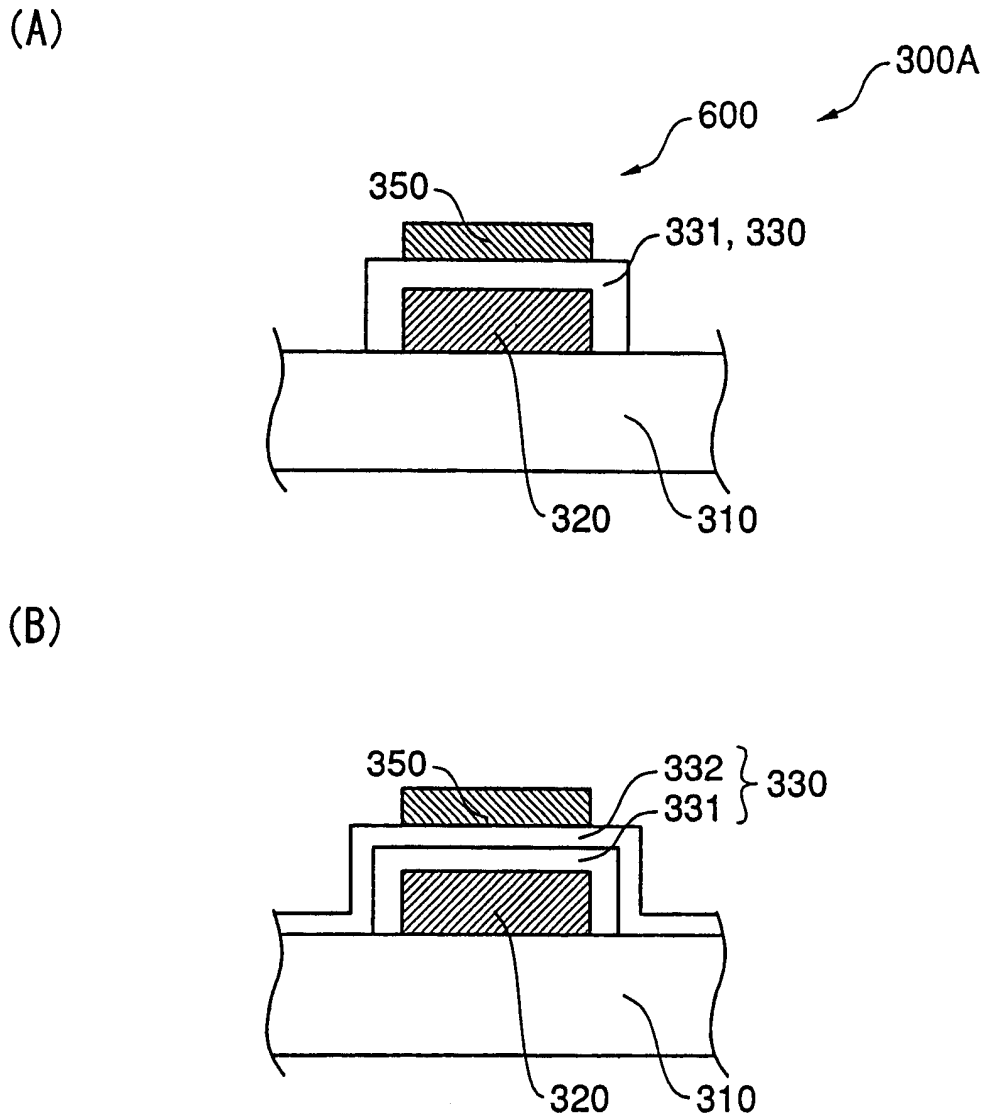


图 1

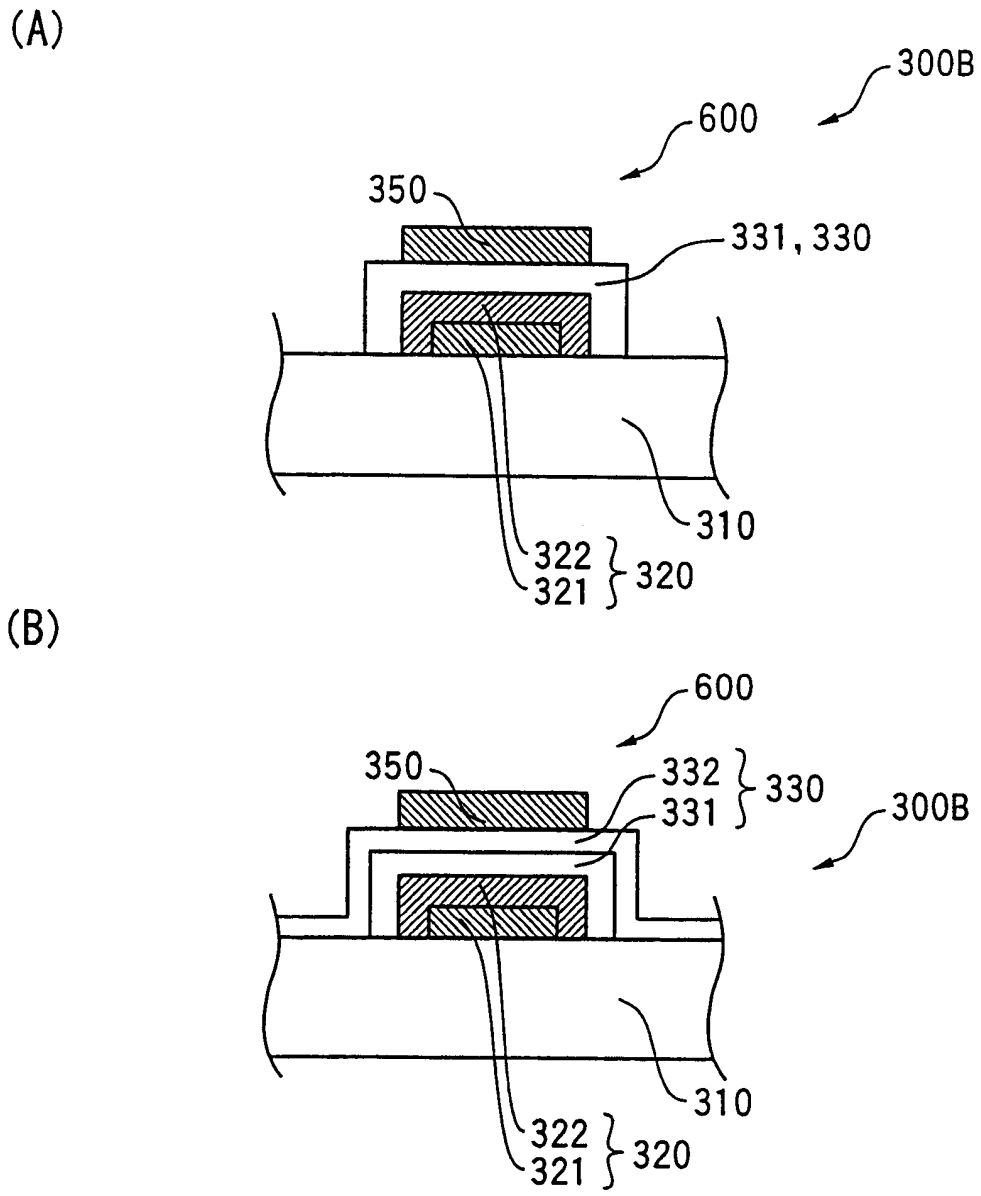
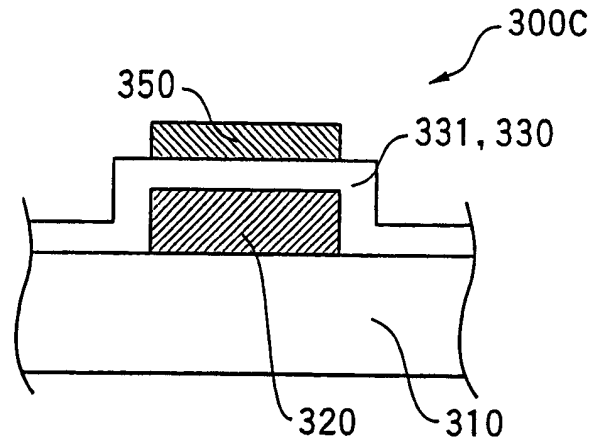
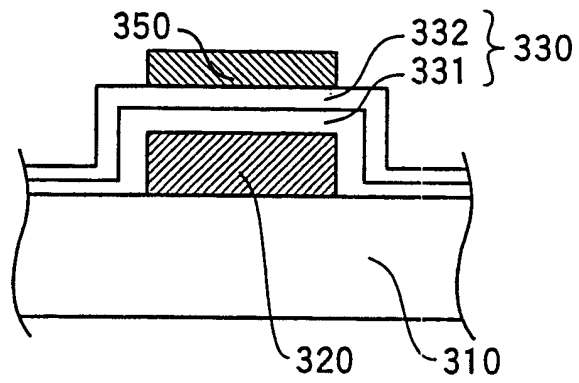


图 2

(A)



(B)



(C)

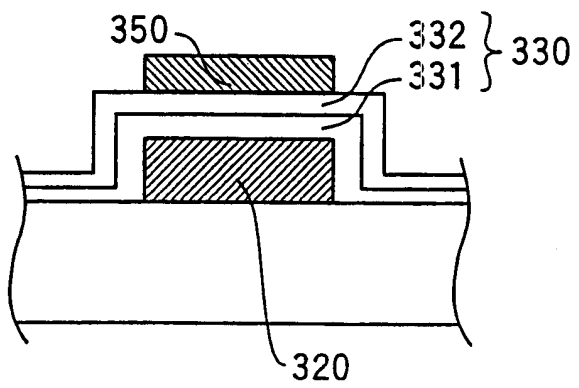


图 3

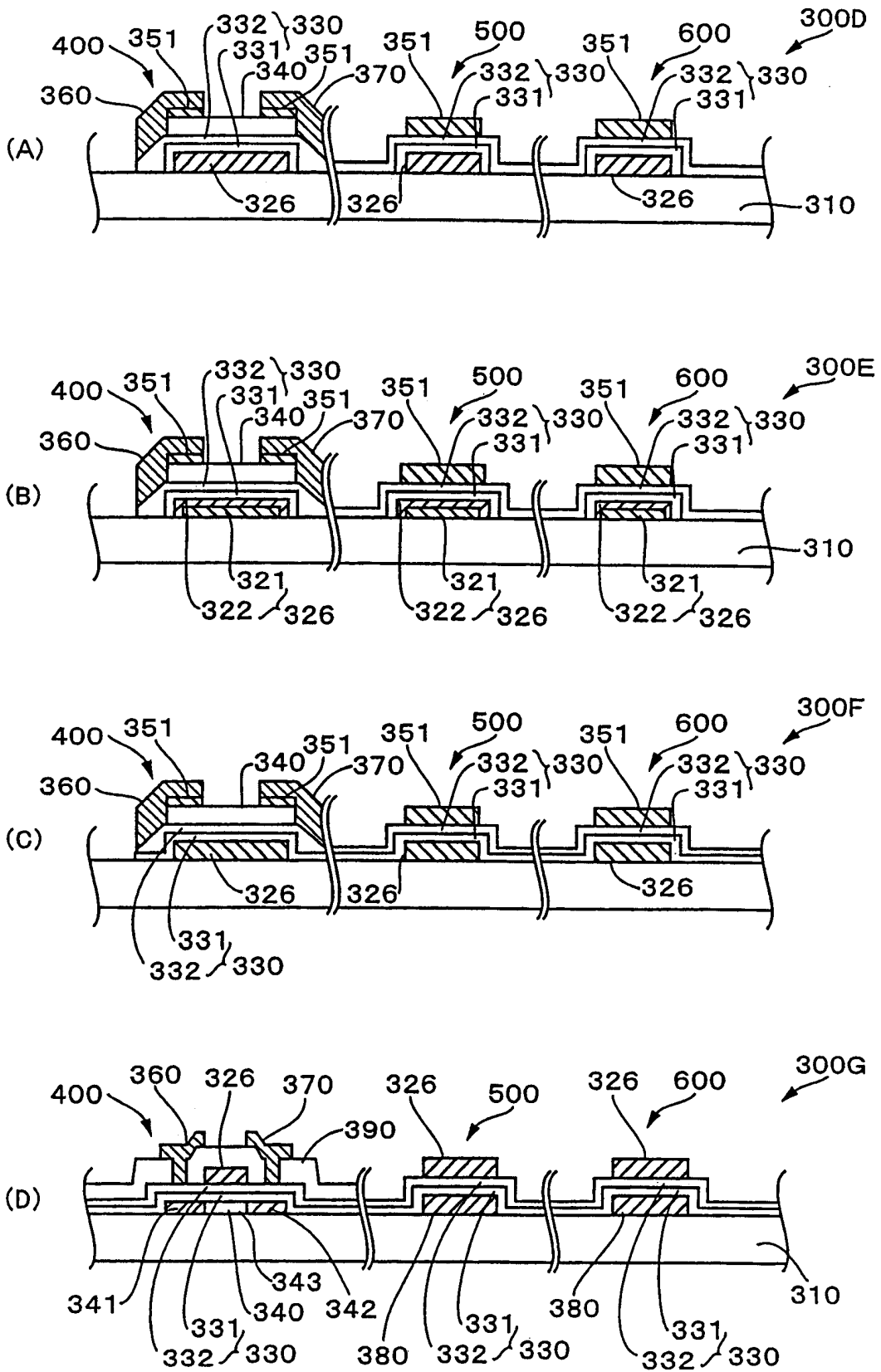


图 4

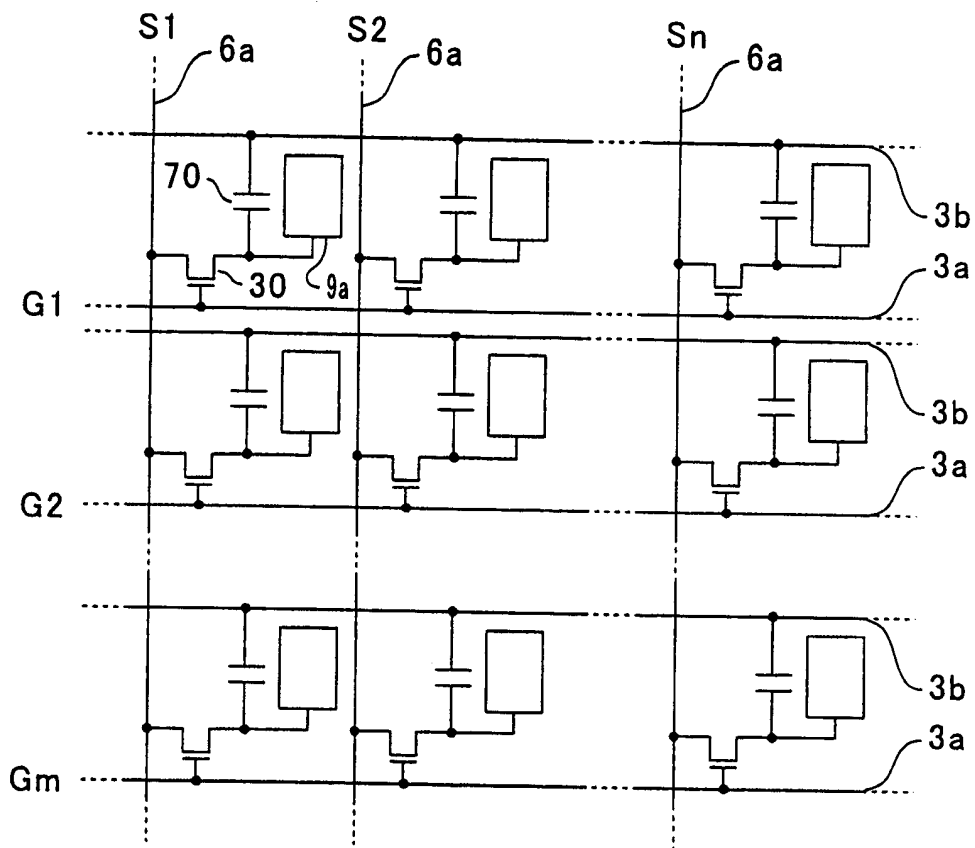


图 5

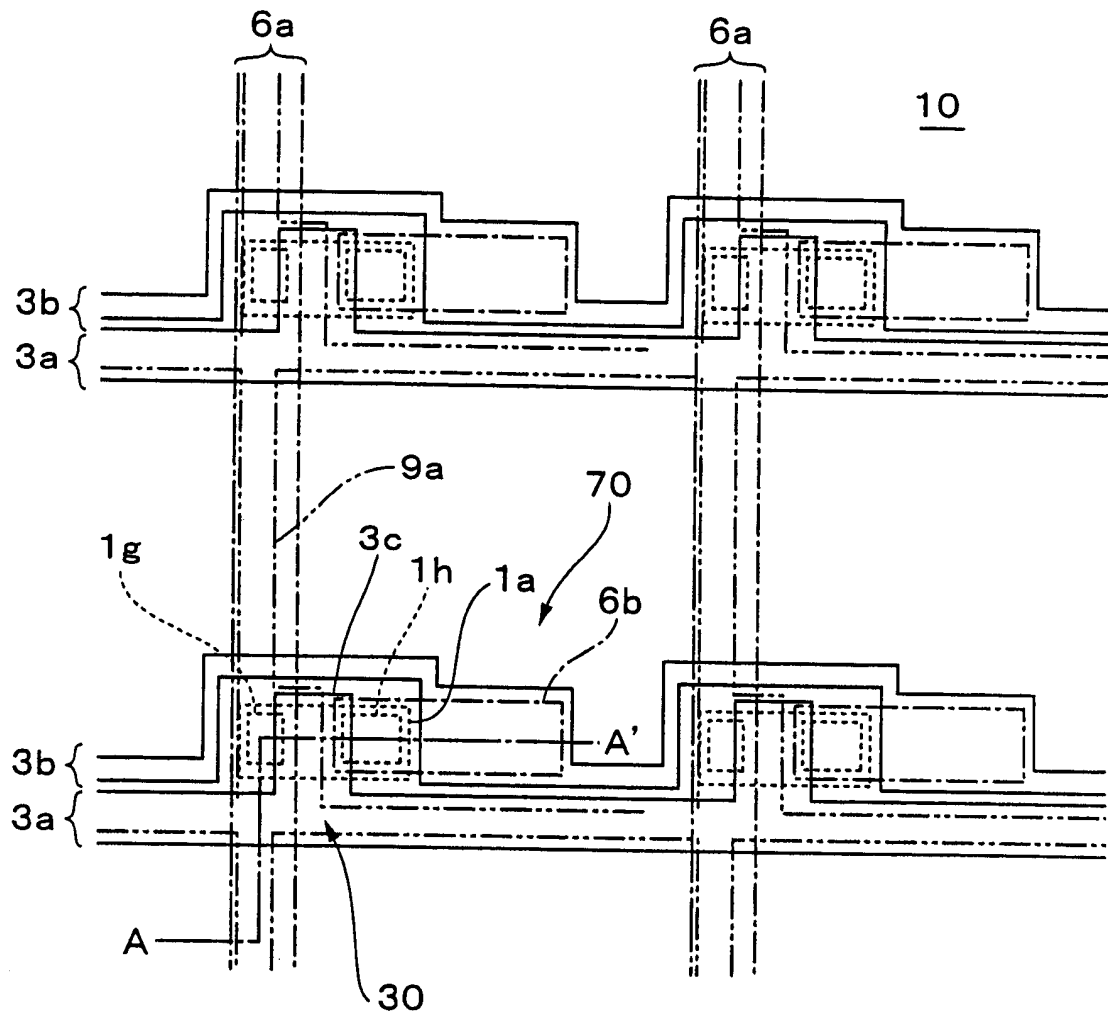


图 6

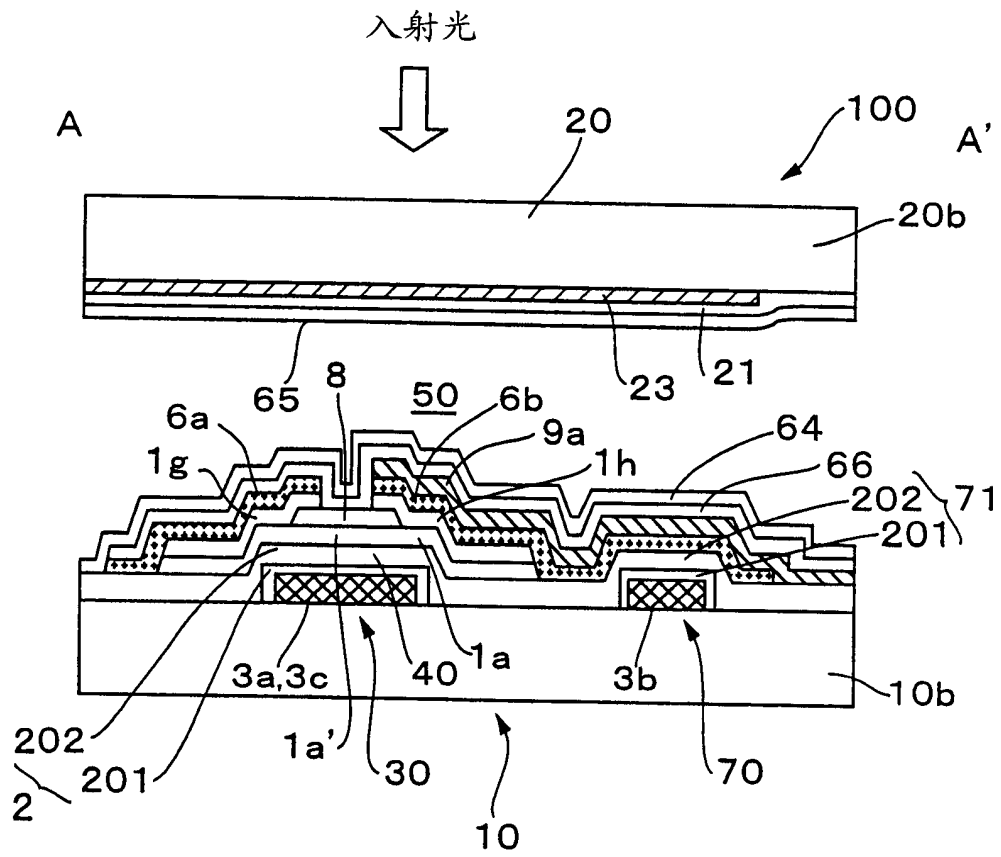


图 7

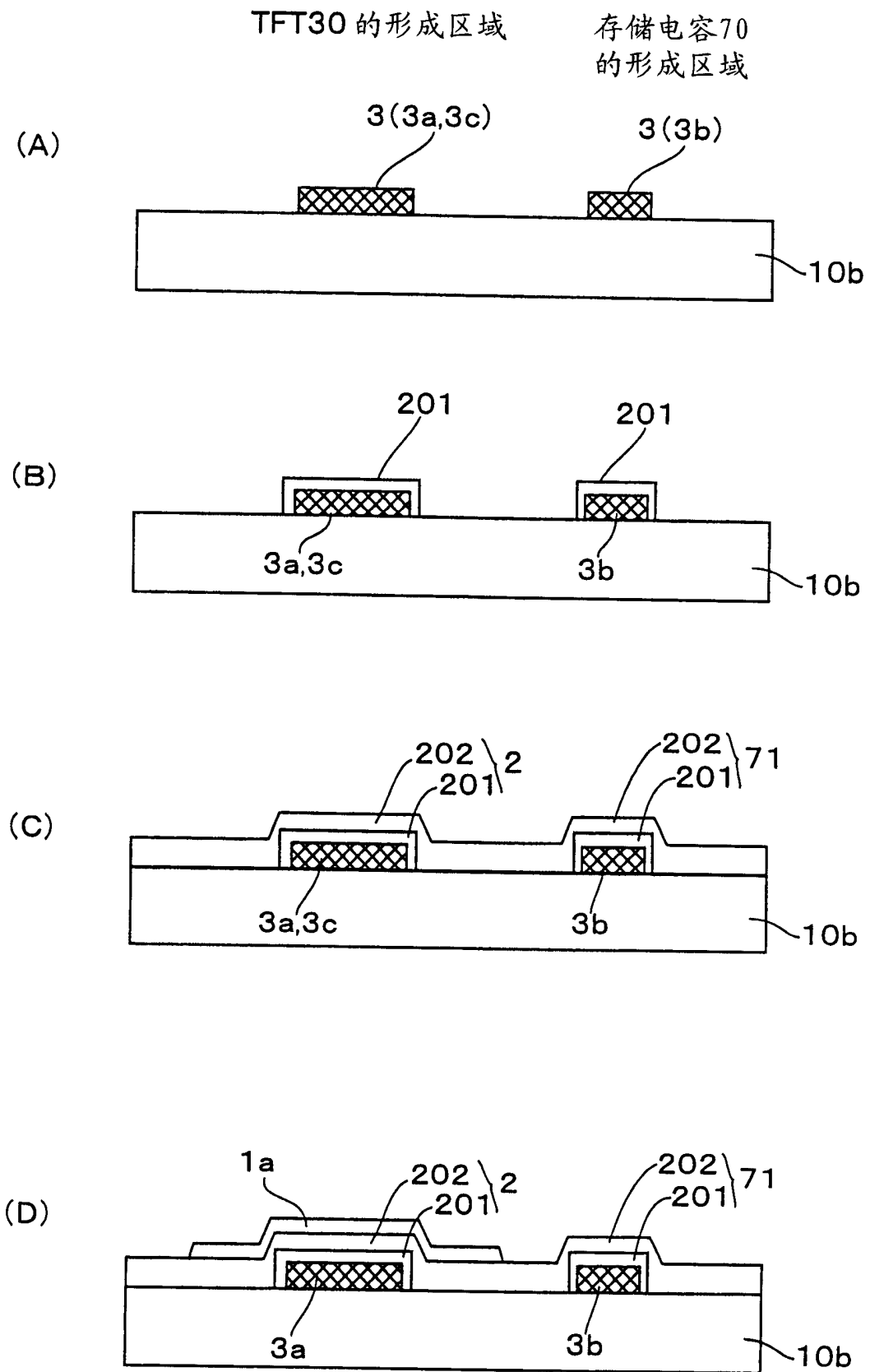


图 8

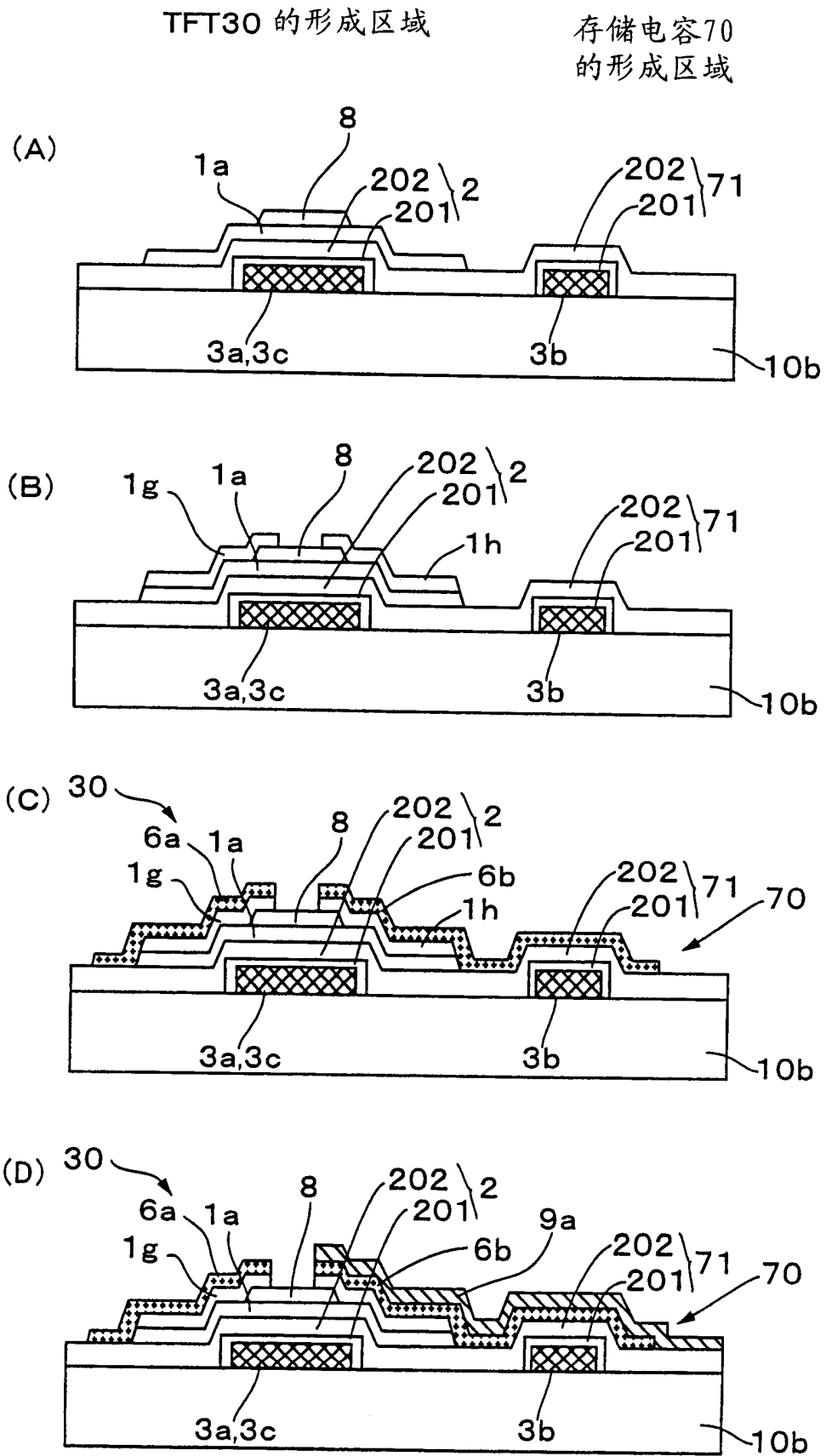


图 9

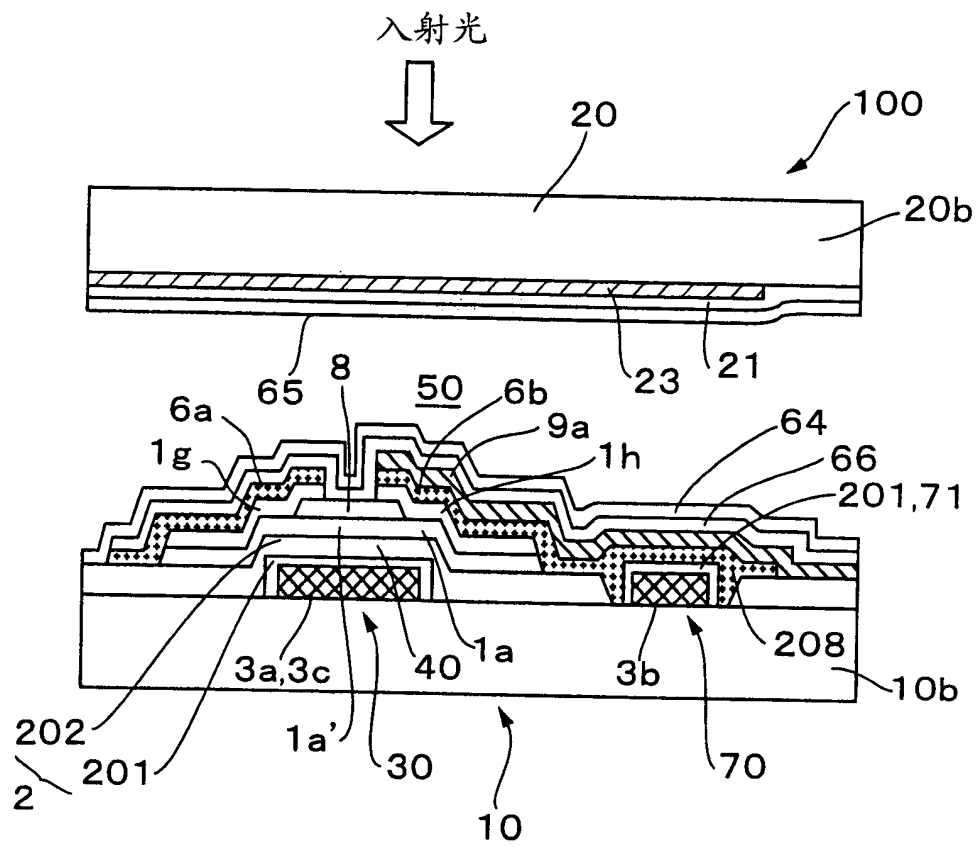


图 10

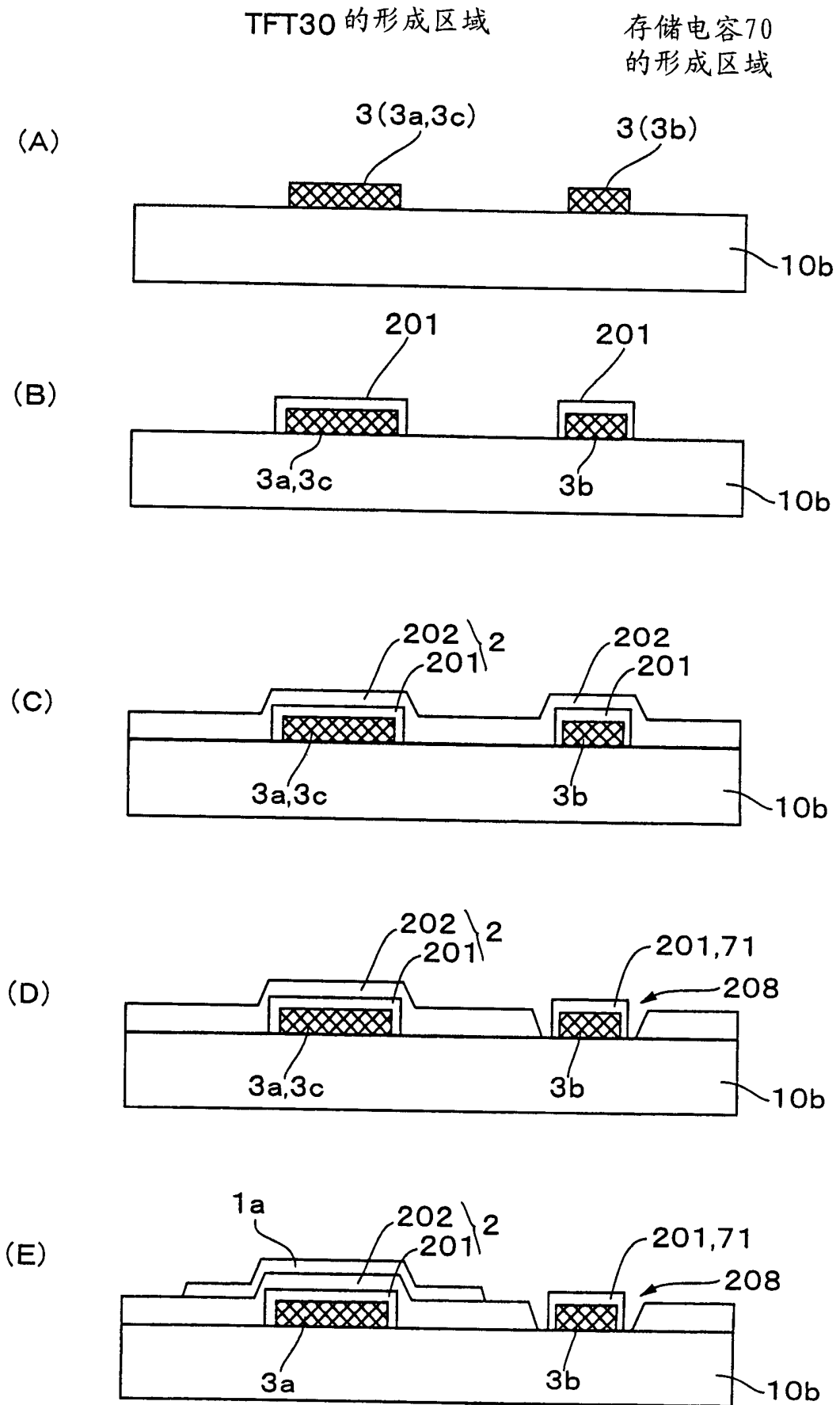


图 11

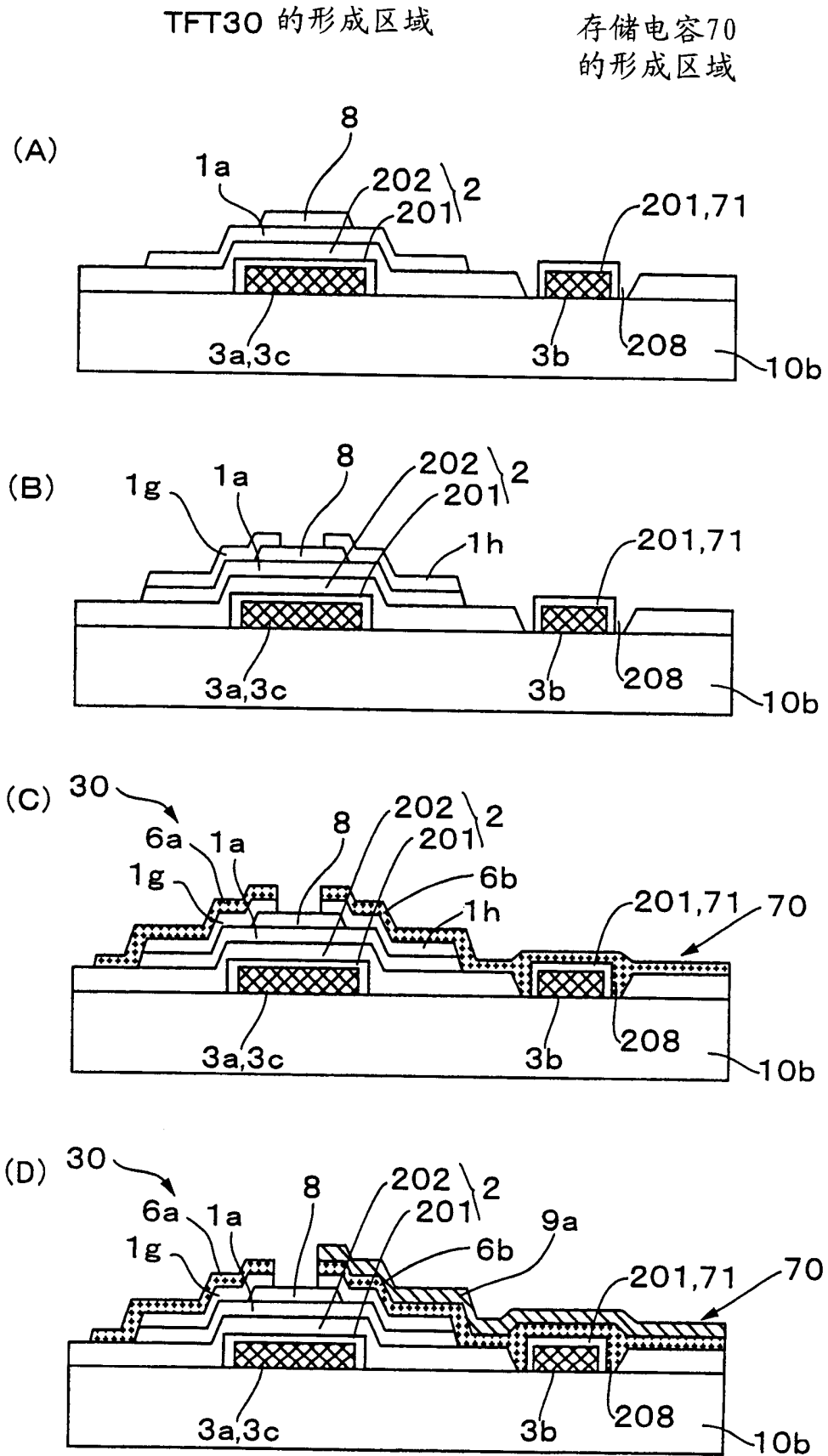


图 12

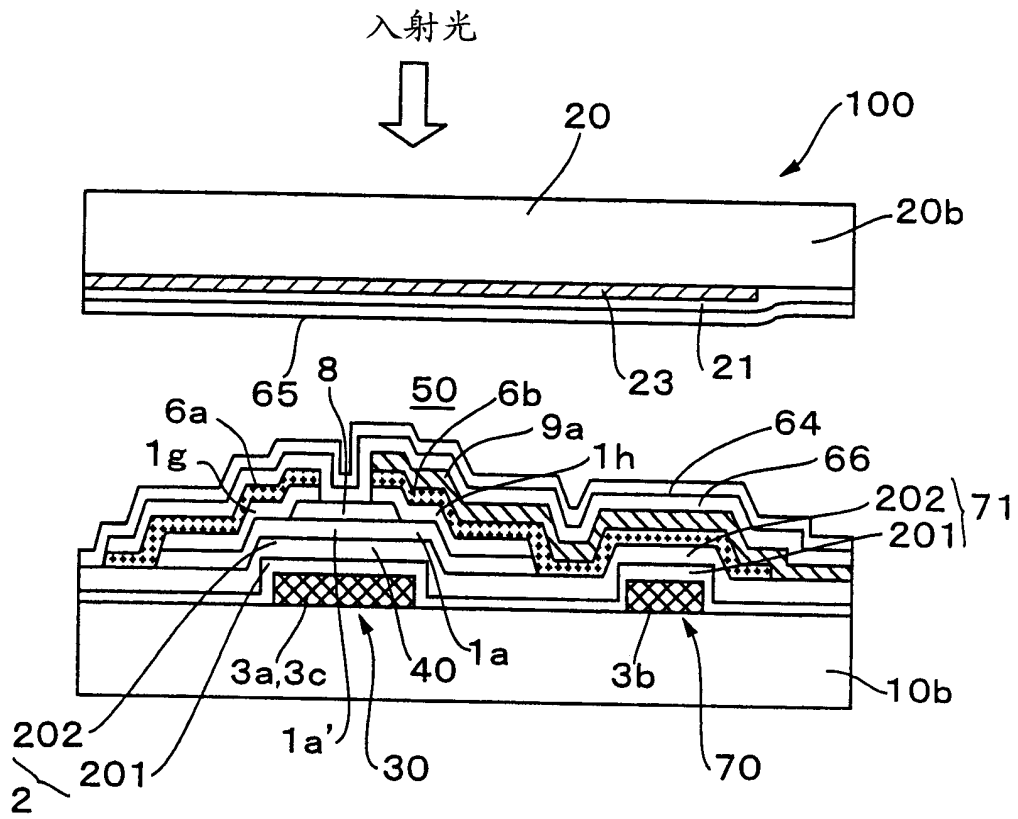


图 13

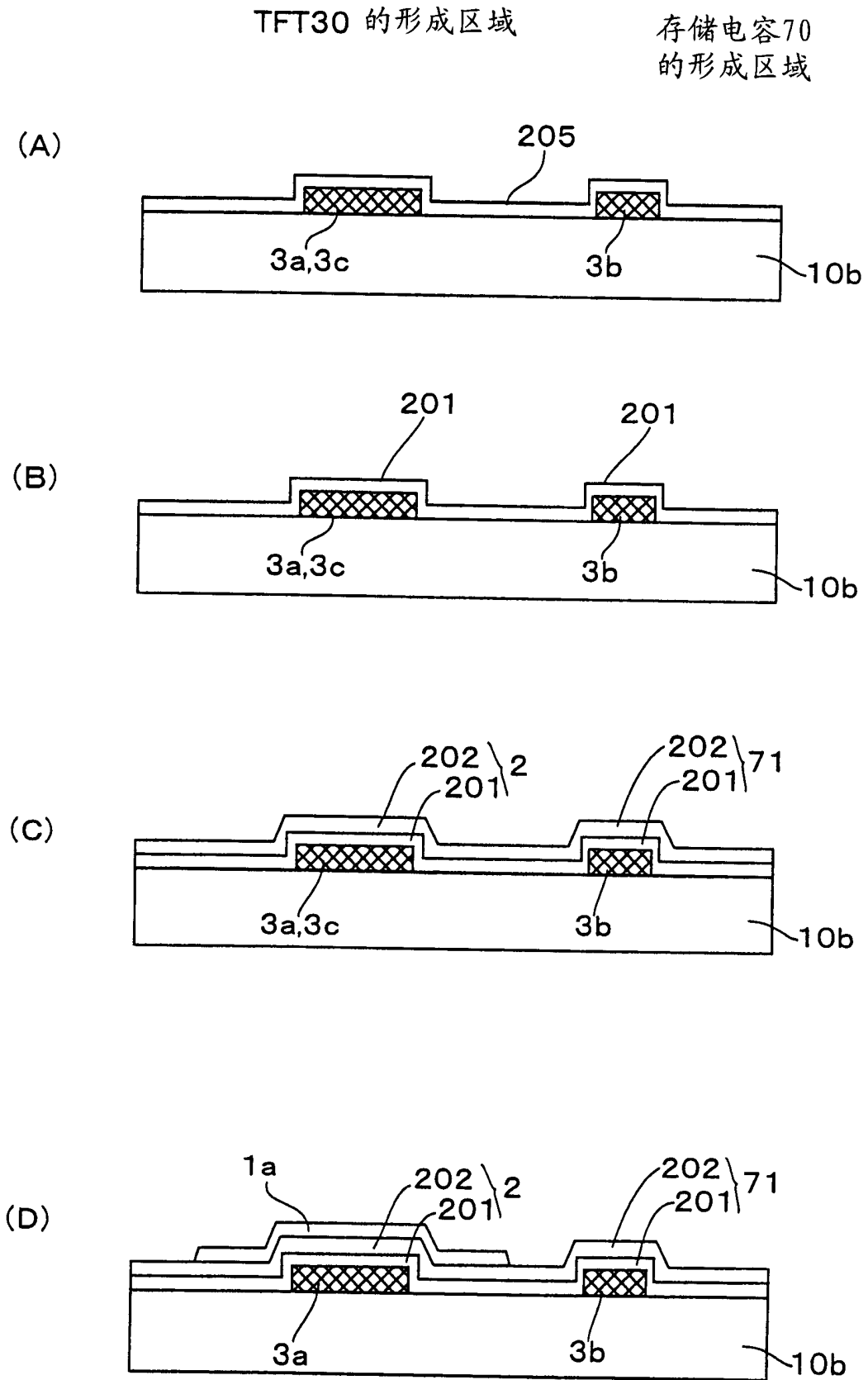


图 14

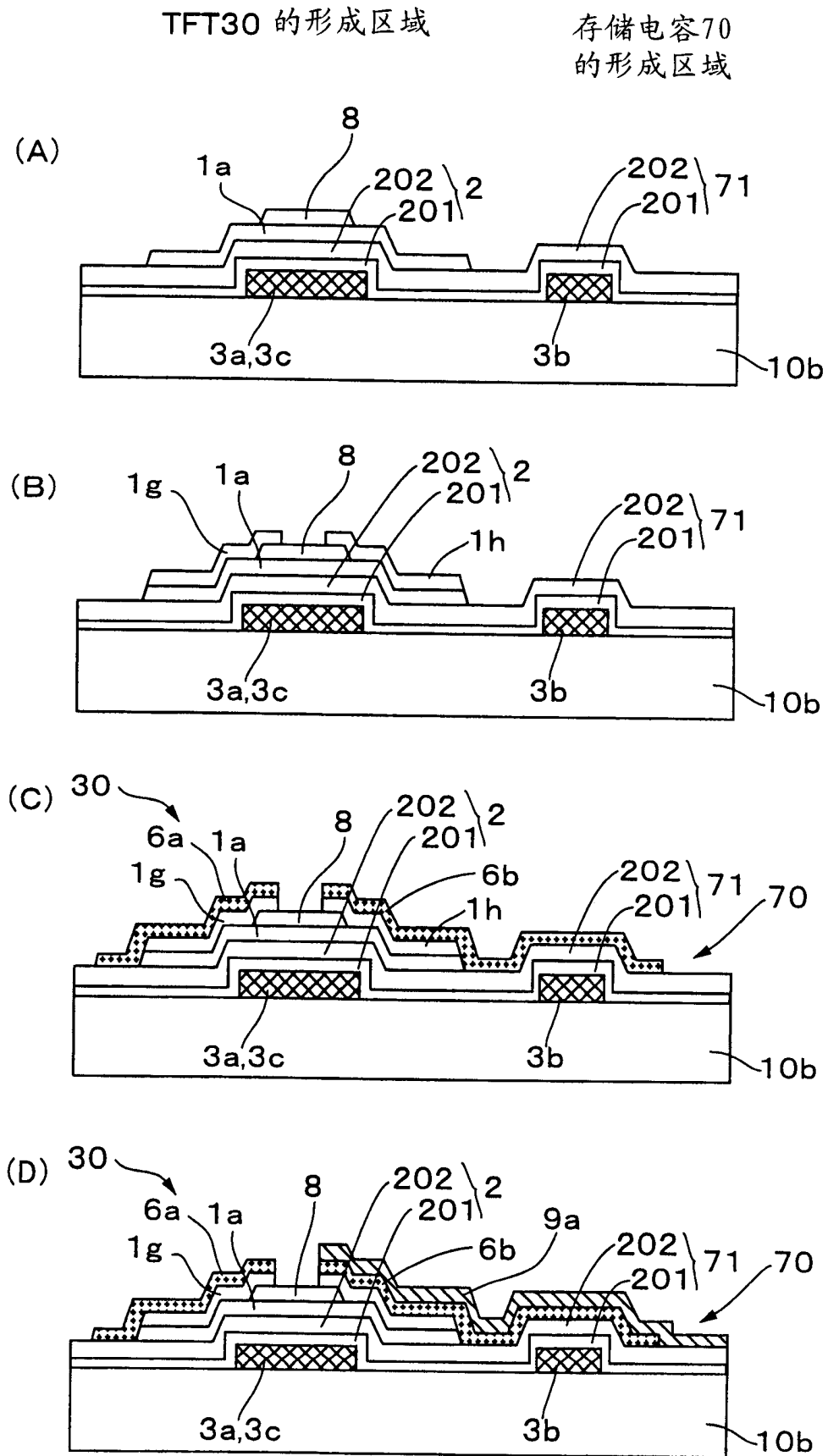


图 15

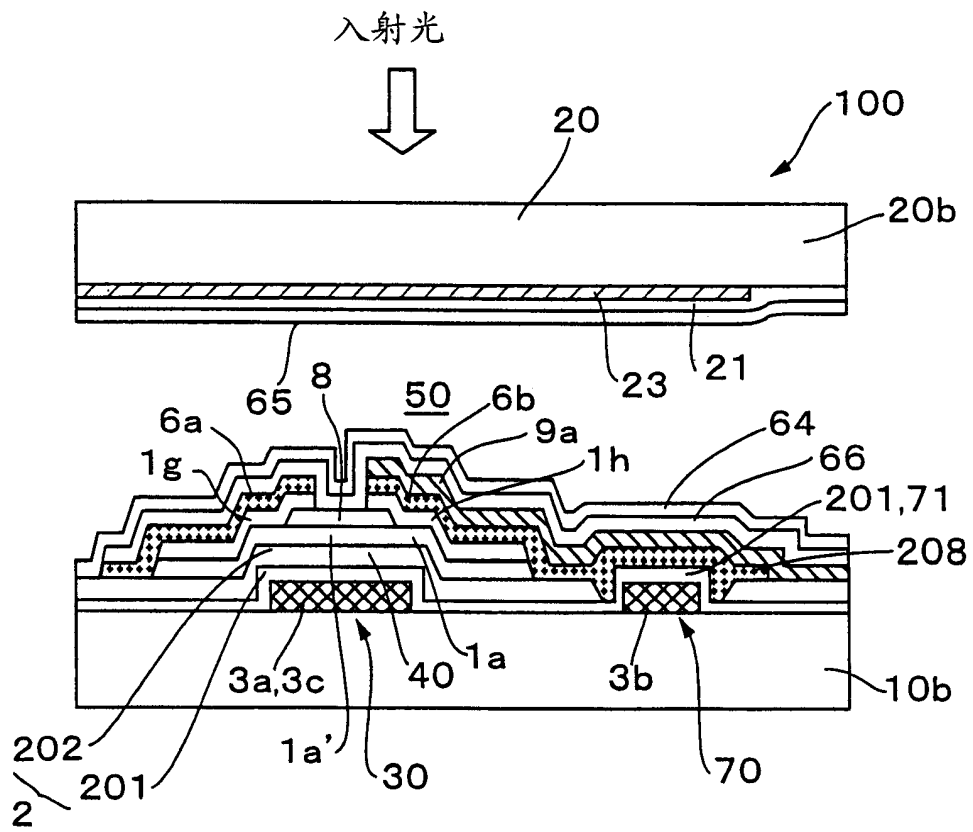


图 16

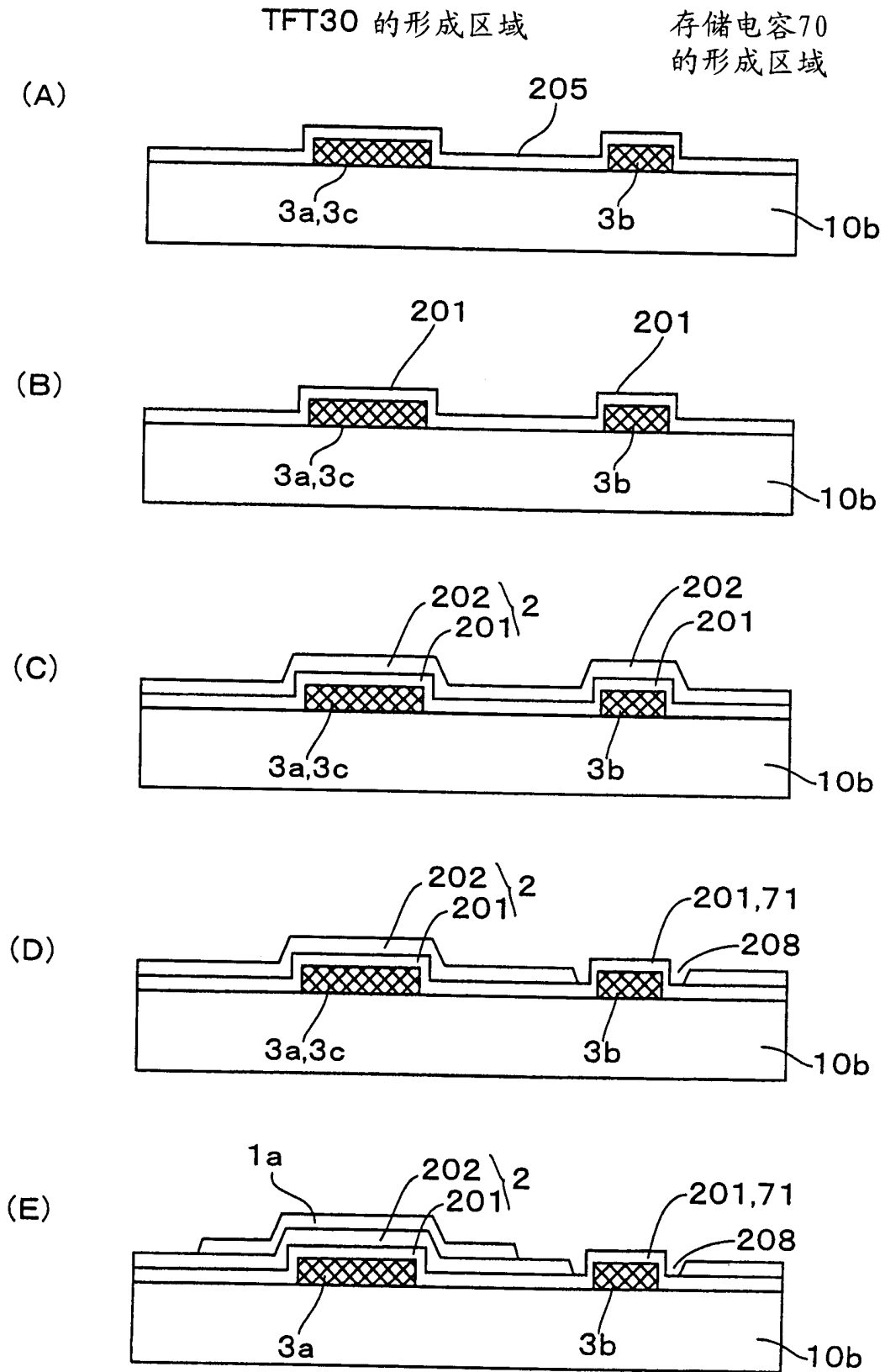


图 17

TFT30 的形成区域

存储电容70
的形成区域

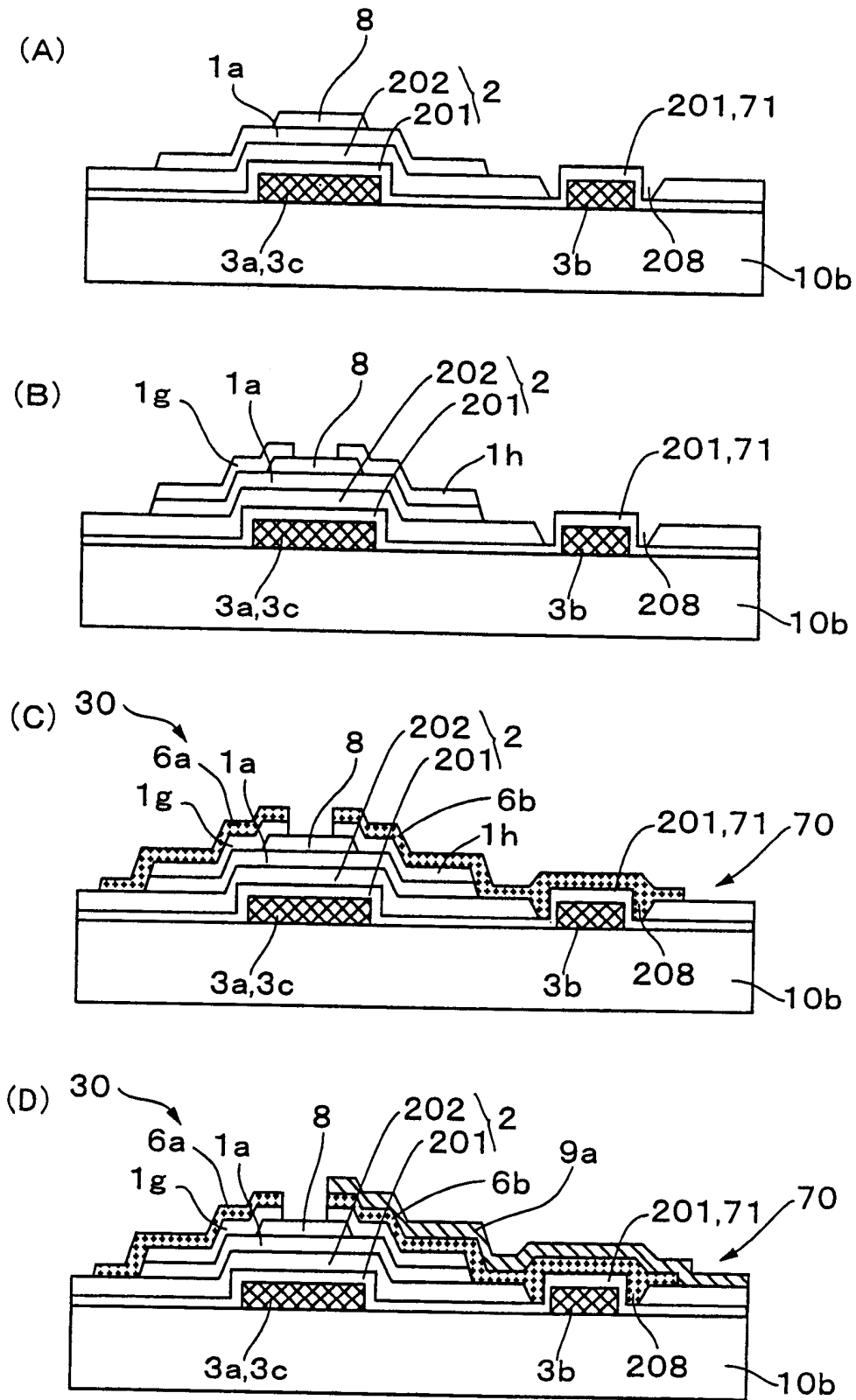


图 18

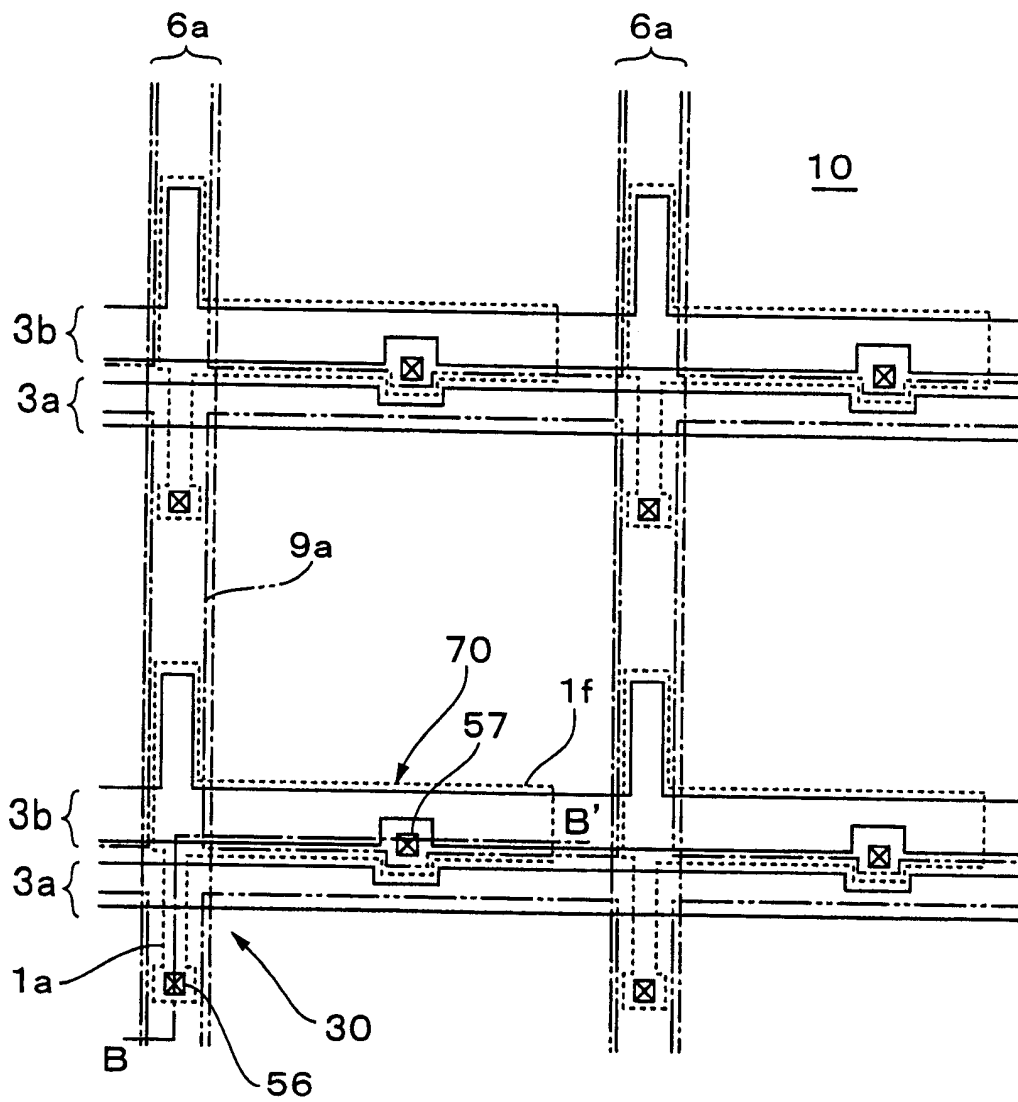


图 19

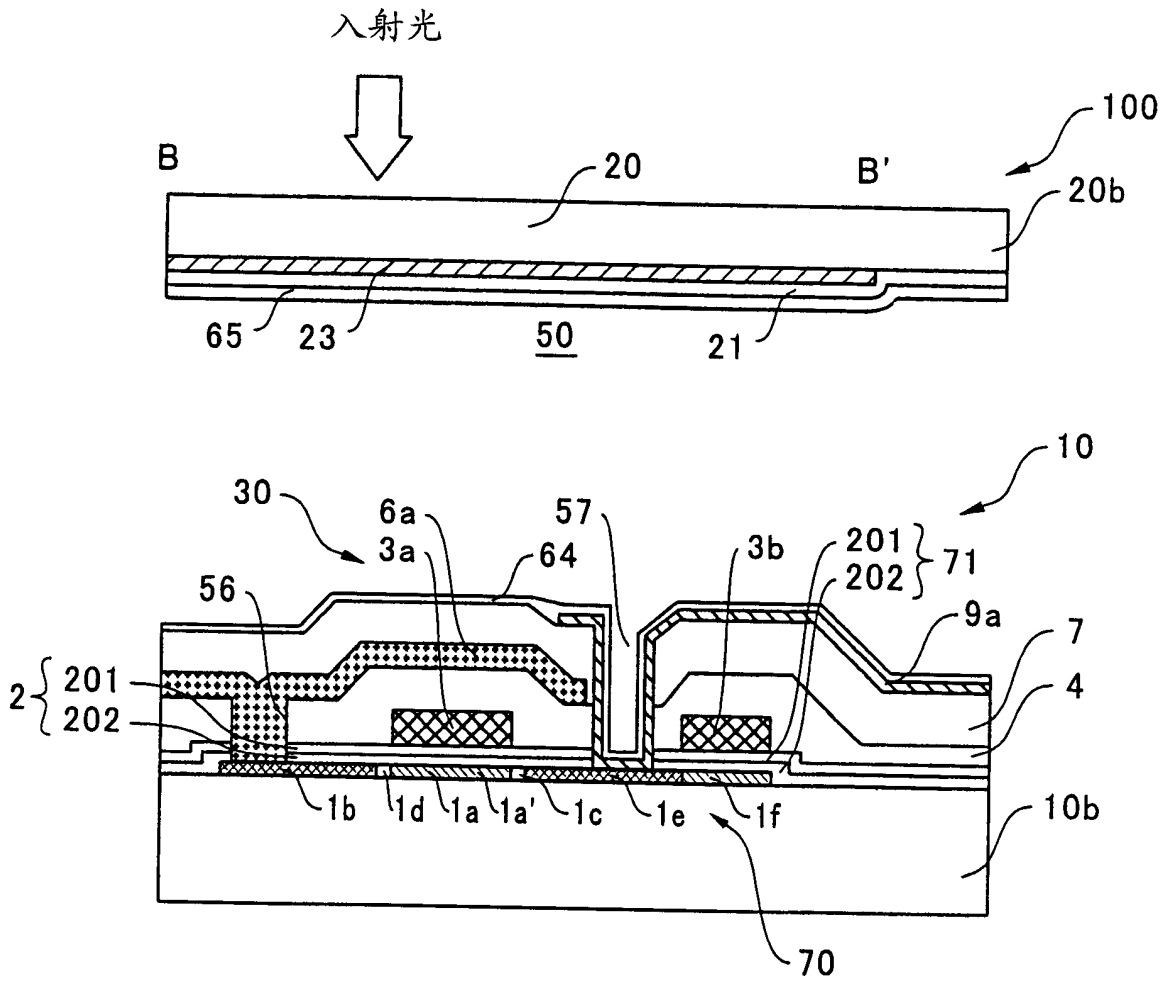
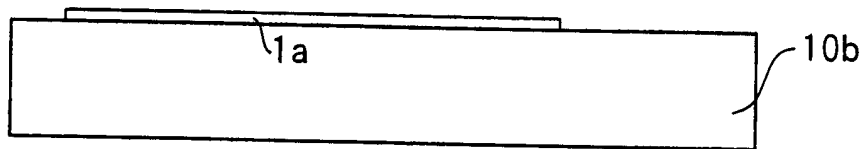


图 20

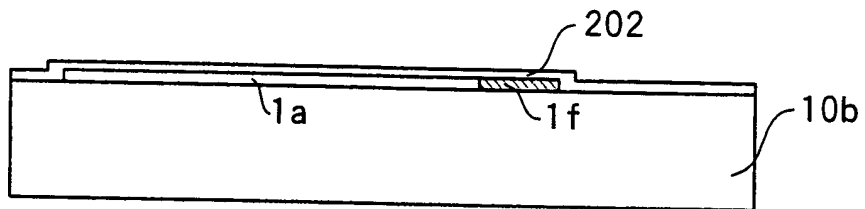
TFT30 的形成区域

存储电容70
的形成区域

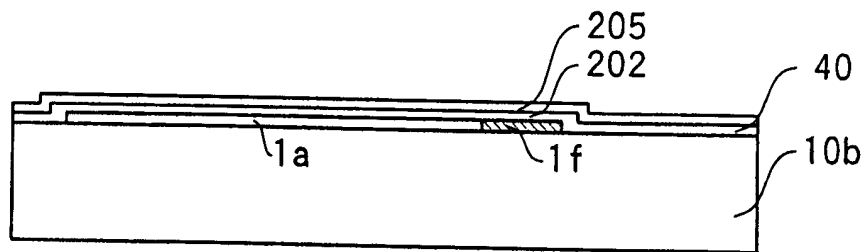
(A)



(B)



(C)



(D)

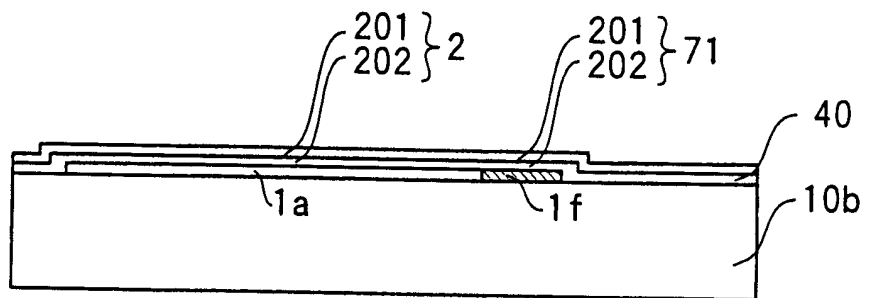
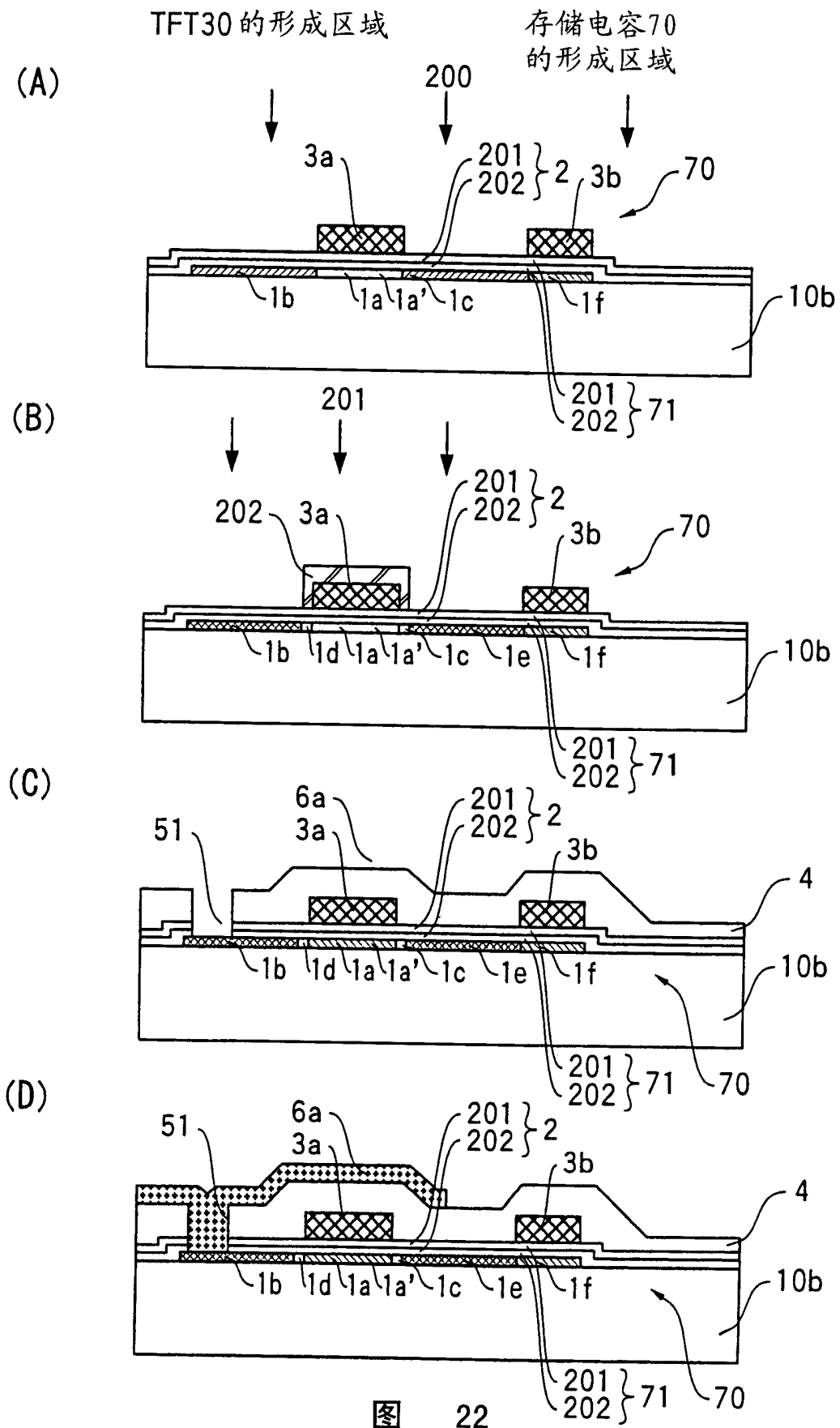
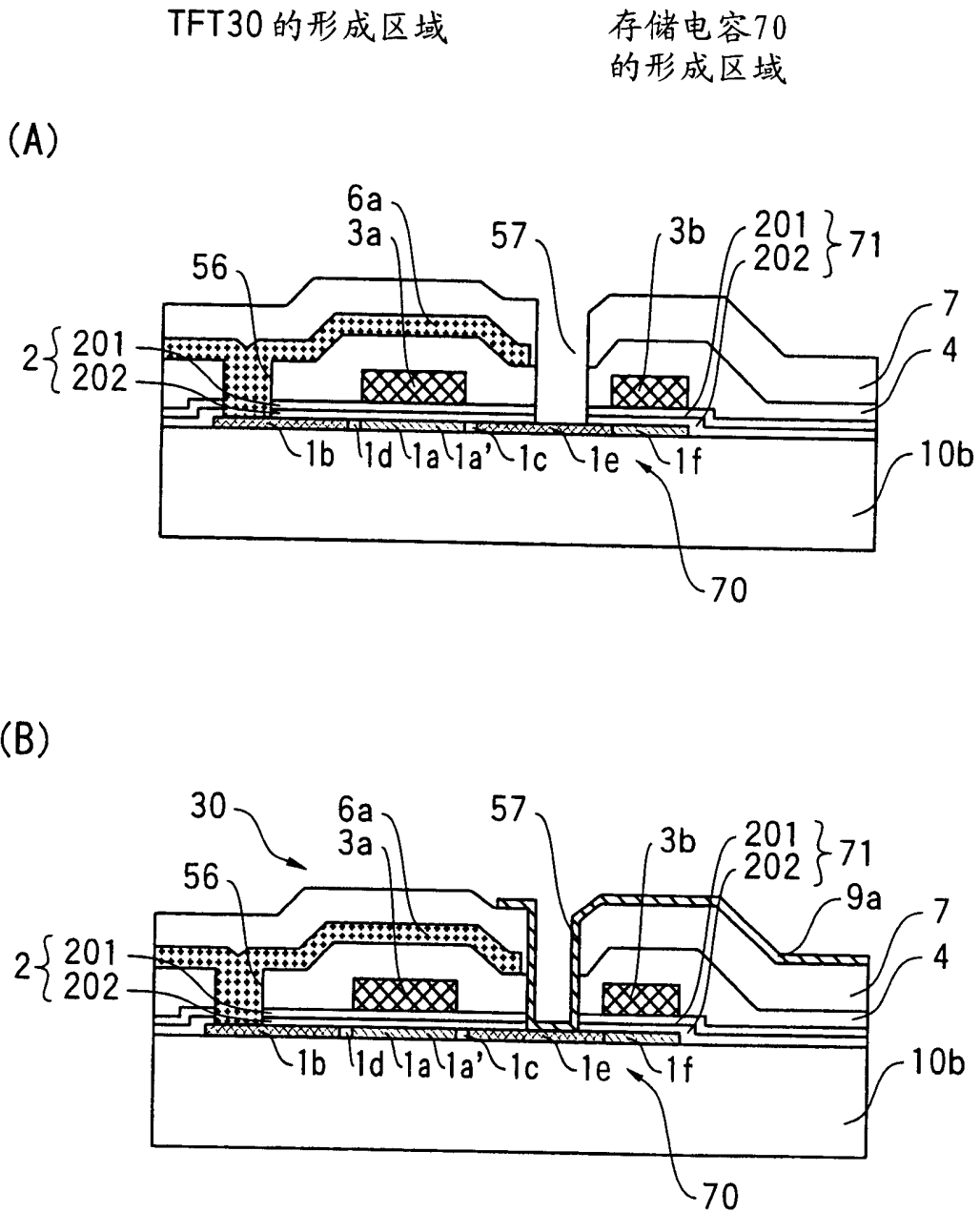


图 21





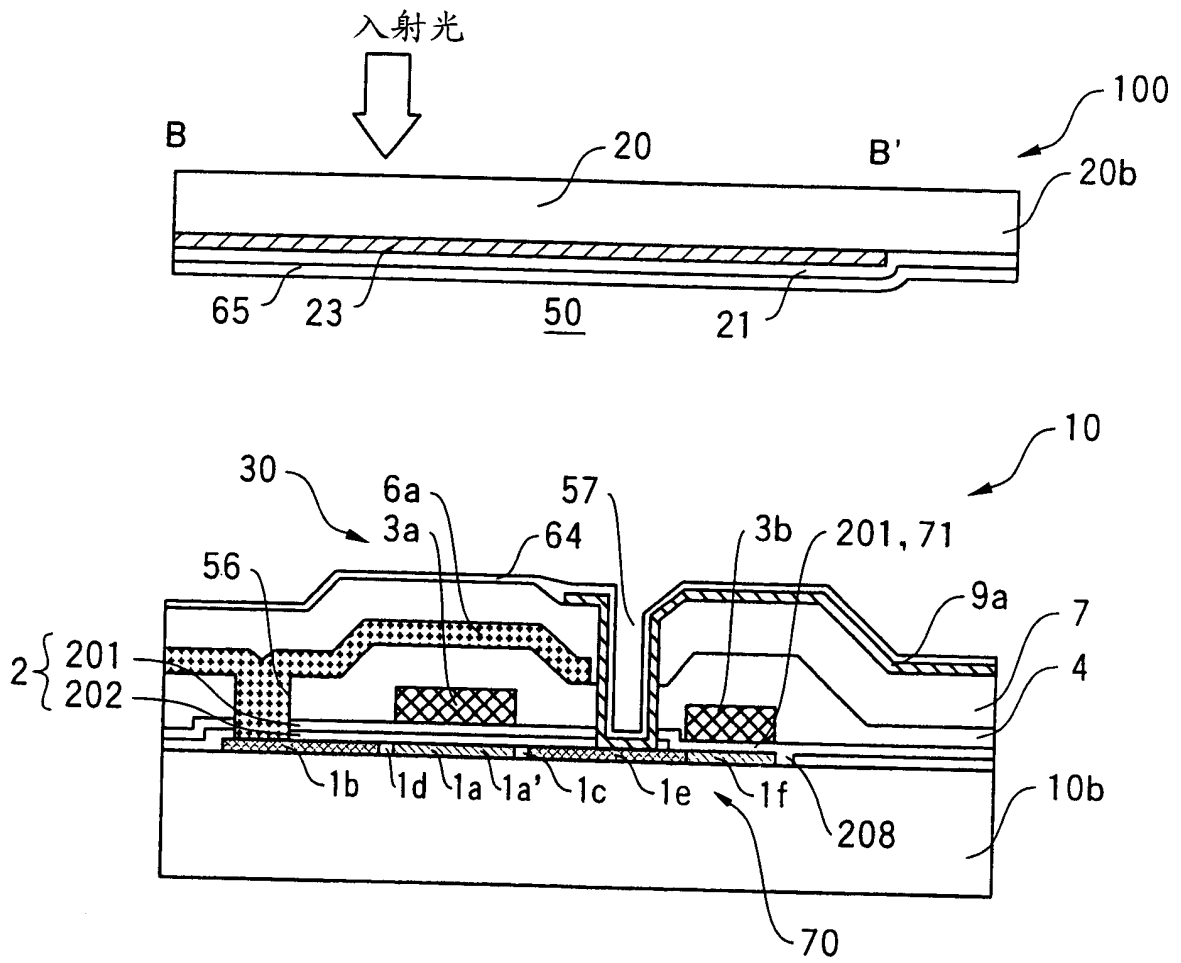


图 24

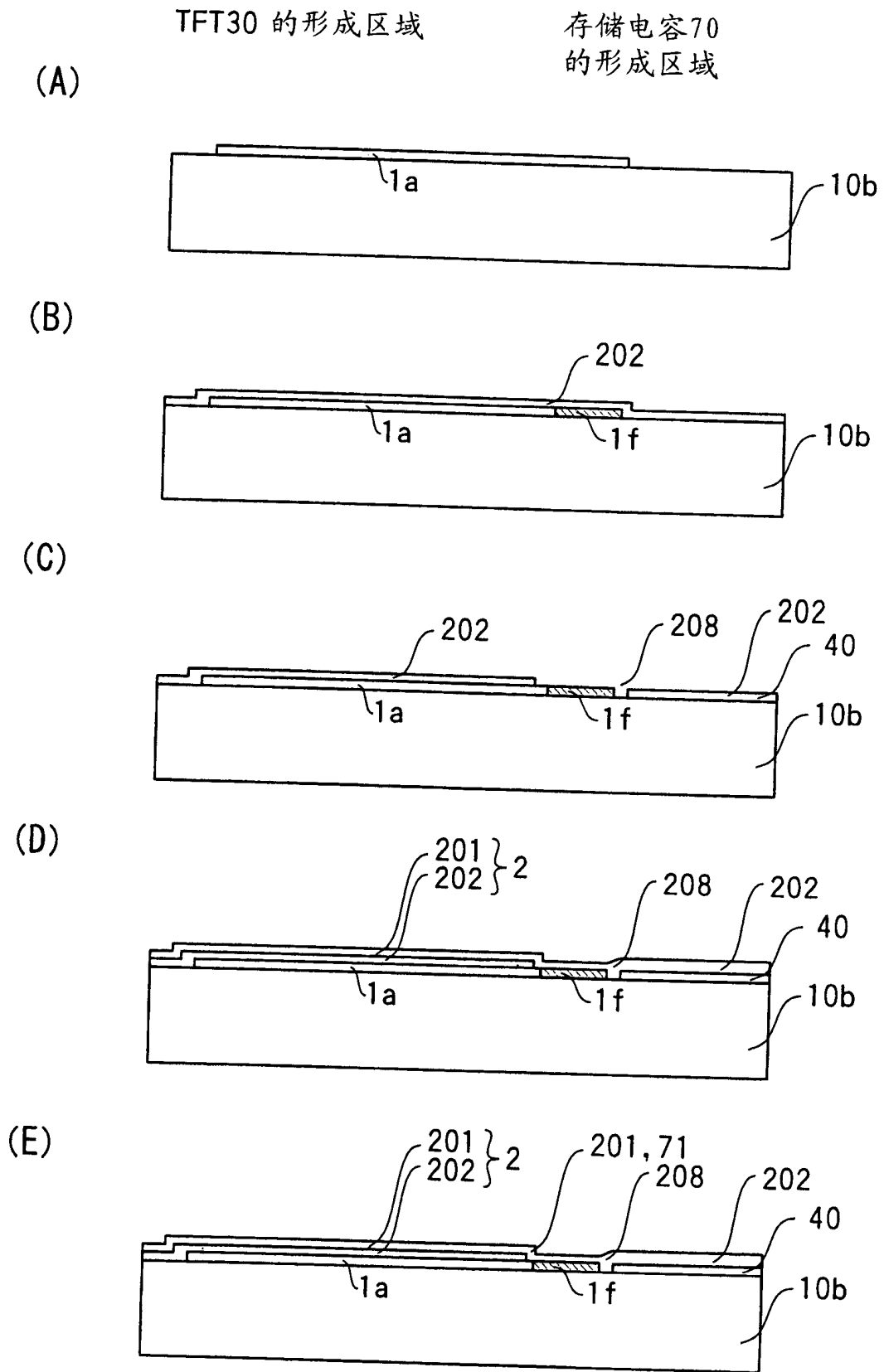
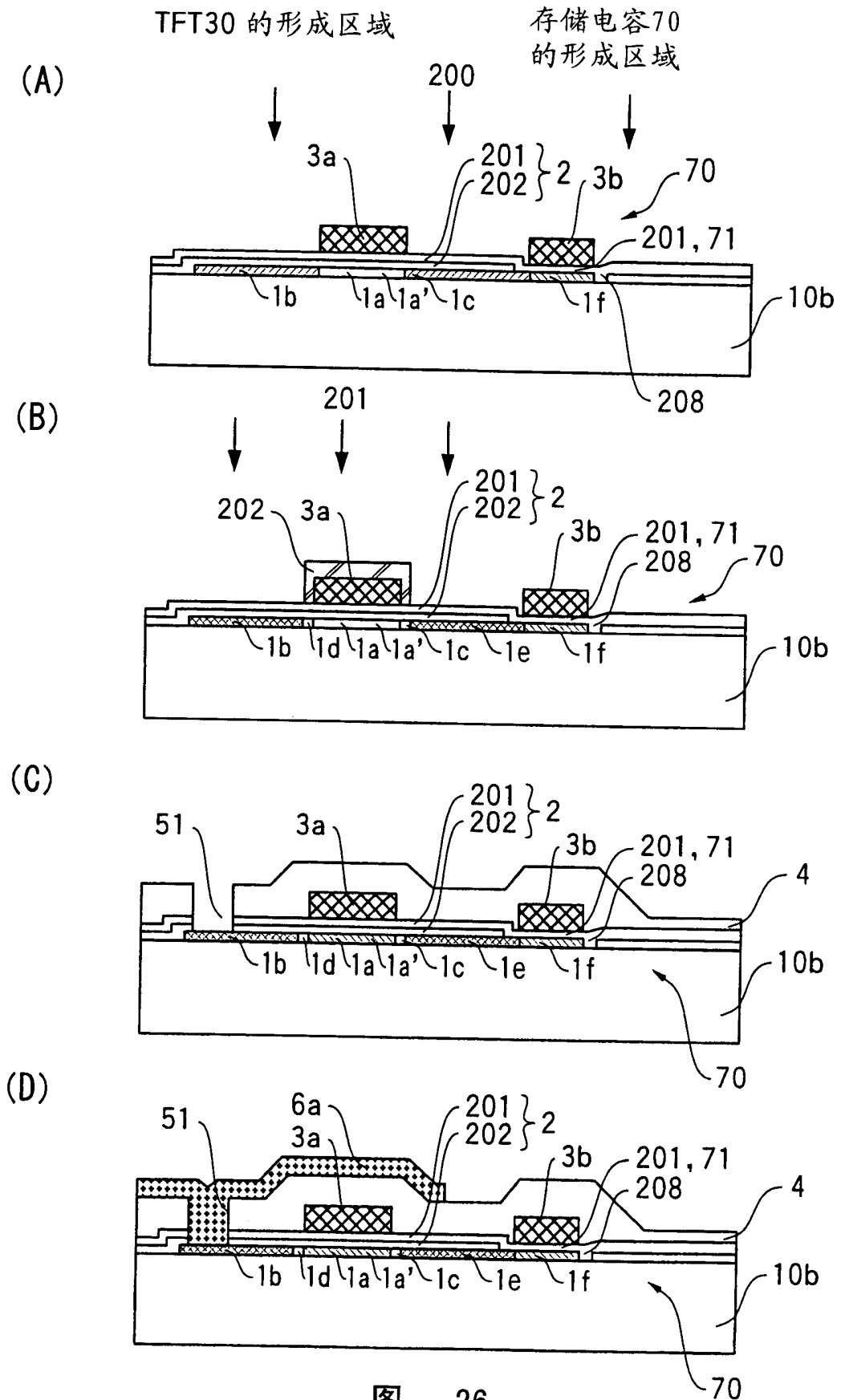


图 25



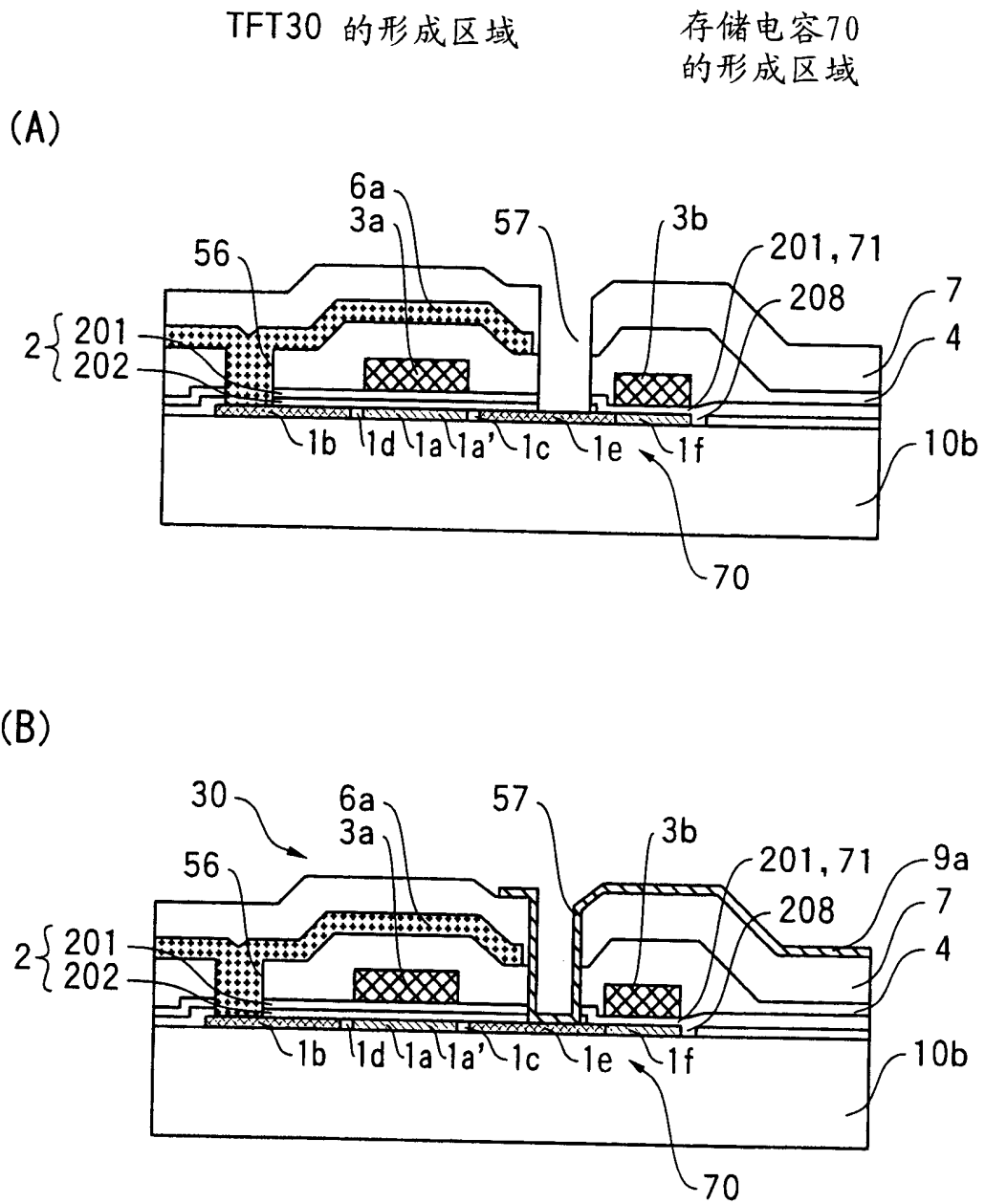


图 27

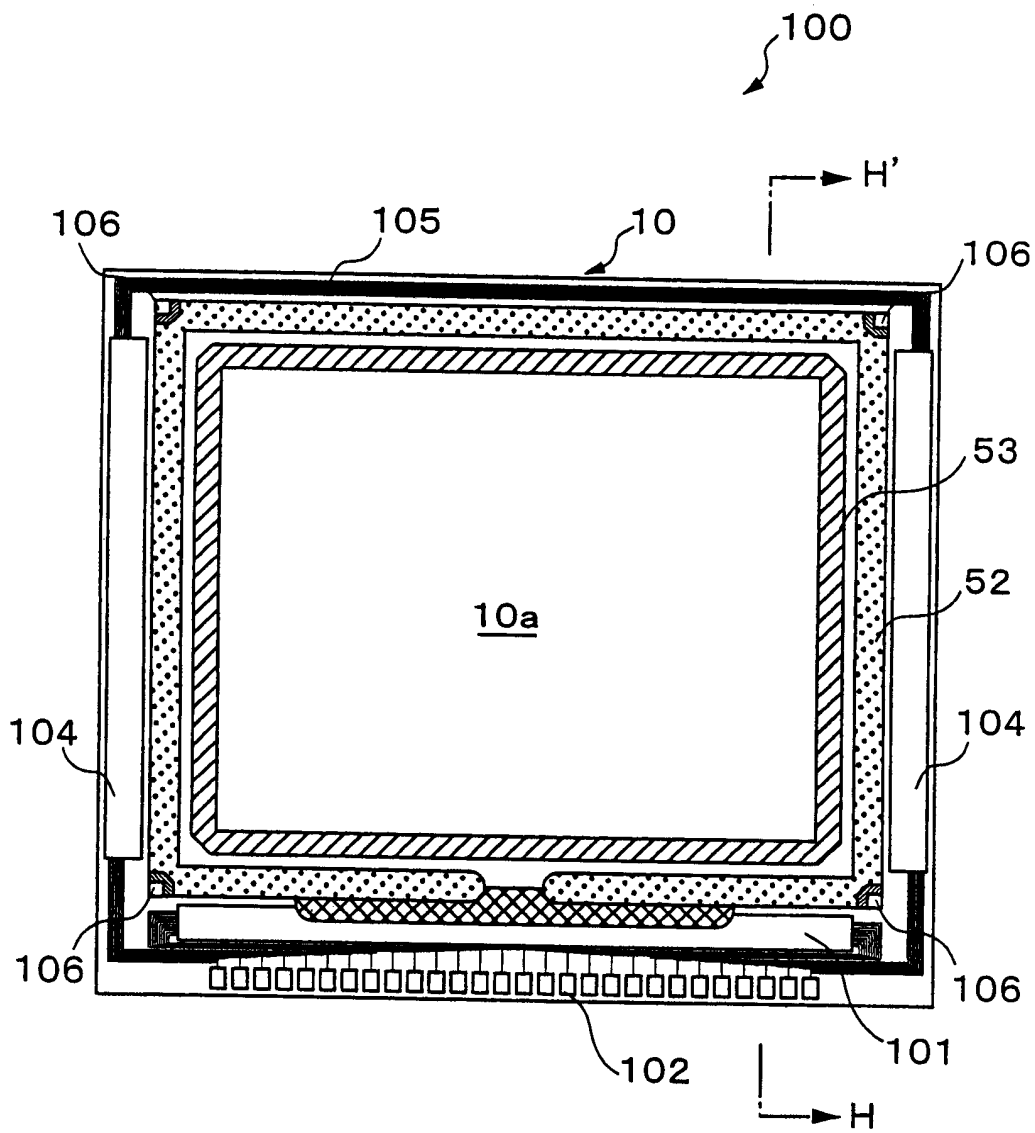


图 28

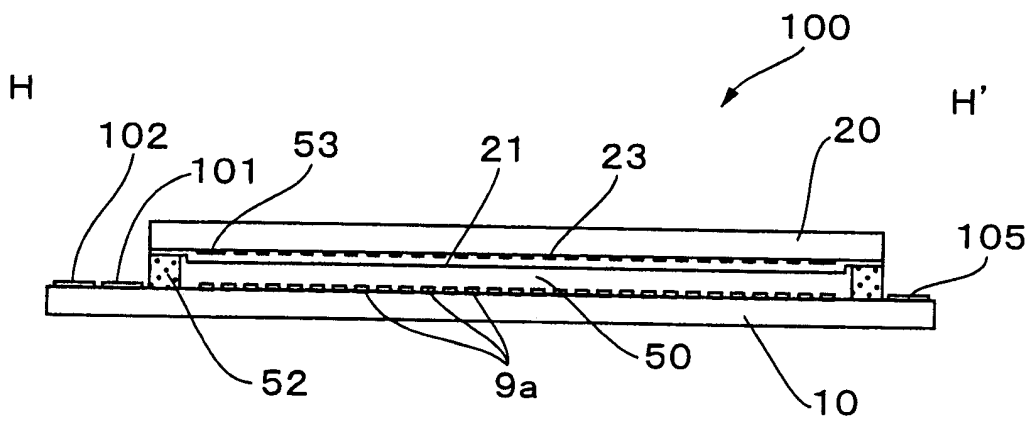


图 29

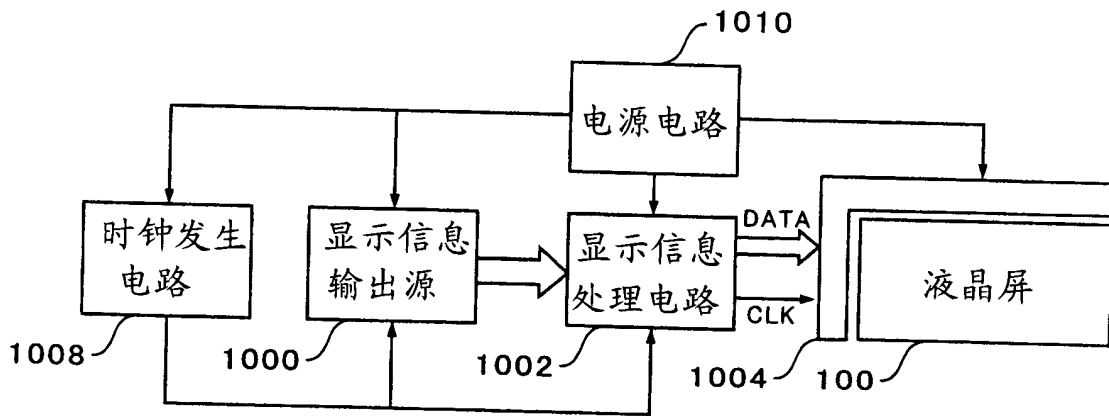


图 30

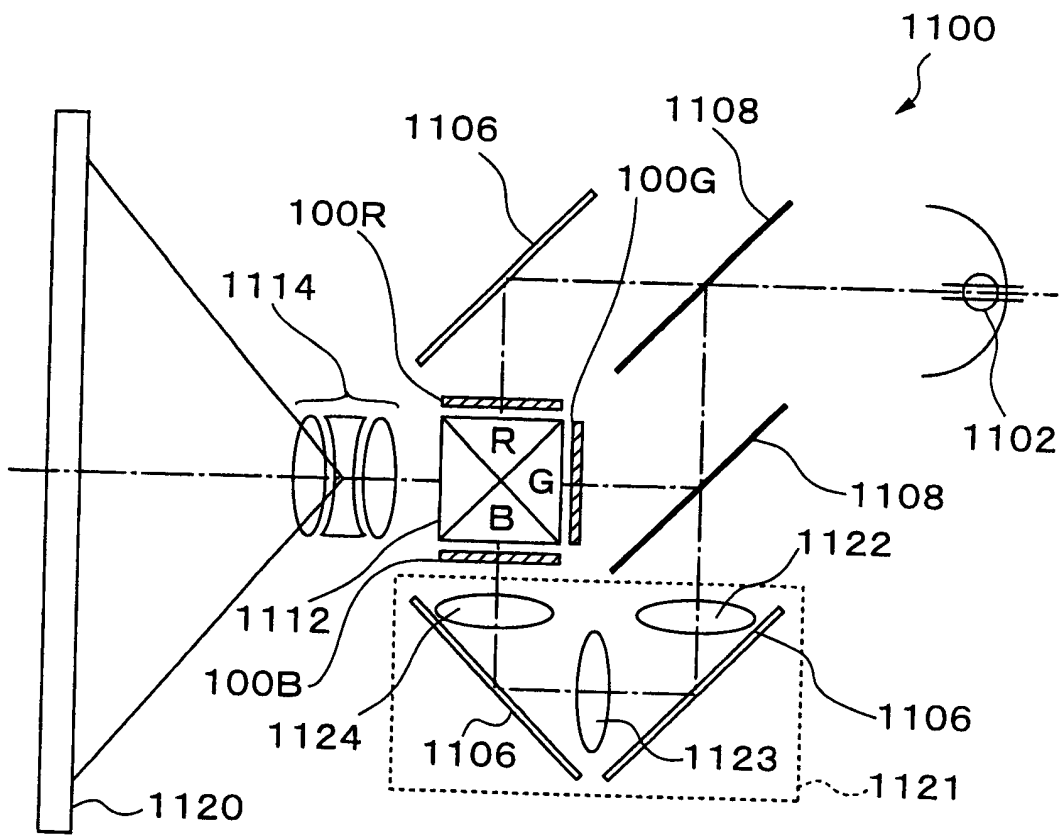


图 31

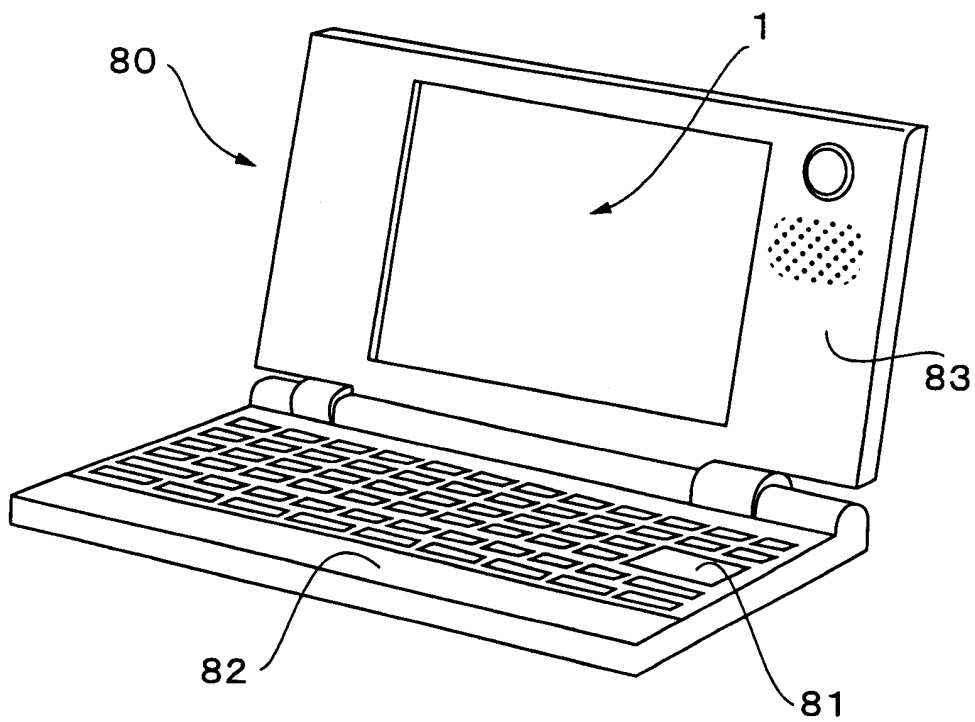


图 32

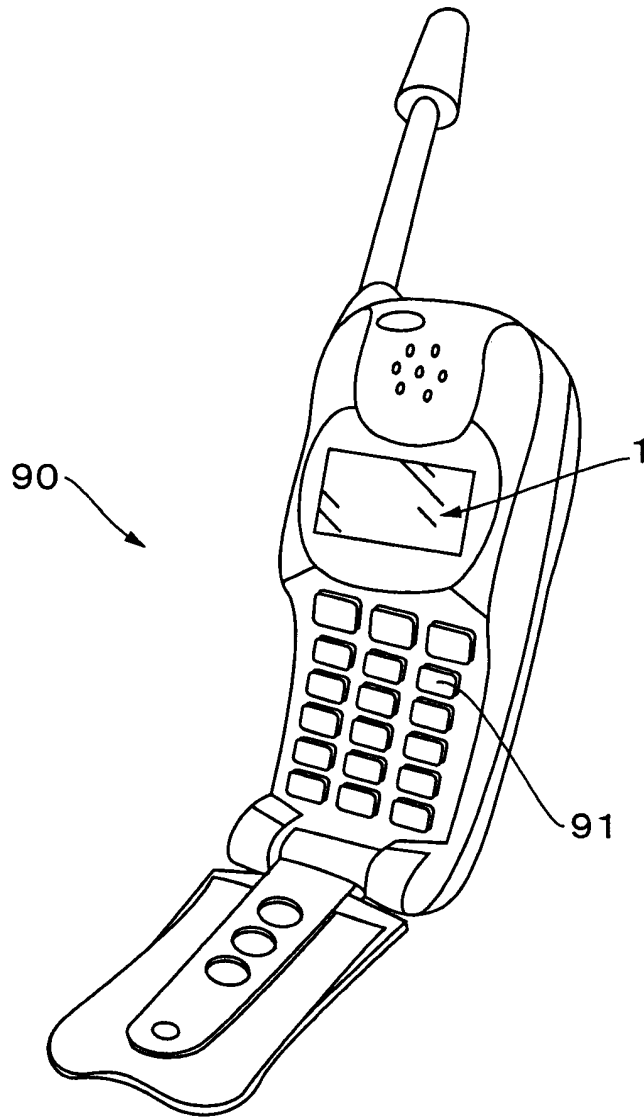


图 33