

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 764 121**

51 Int. Cl.:

H03K 5/08 (2006.01)

H01L 27/02 (2006.01)

H02H 9/04 (2006.01)

H03K 17/12 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **28.01.2016 PCT/EP2016/051811**

87 Fecha y número de publicación internacional: **18.08.2016 WO16128225**

96 Fecha de presentación y número de la solicitud europea: **28.01.2016 E 16701937 (1)**

97 Fecha y número de publicación de la concesión europea: **06.11.2019 EP 3257157**

54 Título: **Disposición del circuito para la protección de una unidad que debe operarse desde una red de suministro contra sobretensiones**

30 Prioridad:

10.02.2015 DE 102015001680
08.04.2015 DE 102015004523

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

02.06.2020

73 Titular/es:

DEHN SE + CO KG (100.0%)
Hans-Dehn-Strasse 1
92318 Neumarkt / Opf., DE

72 Inventor/es:

SCHORK, FRANZ;
BROCKE, RALPH;
BÖHM, THOMAS y
DONAUER, DOMINIK

74 Agente/Representante:

MANRESA VAL, Manuel

Observaciones:

Véase nota informativa (Remarks, Remarques o Bemerkungen) en el folleto original publicado por la Oficina Europea de Patentes

ES 2 764 121 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Disposición del circuito para la protección de una unidad que debe operarse desde una red de suministro contra sobretensiones.

5

La invención se refiere a una disposición del circuito para la protección de una unidad -que debe operarse desde una red de suministro- contra sobretensiones con una entrada que tiene una primera y una segunda conexión de entrada, que están conectadas a la red de suministro y una salida con una primera y una segunda conexión de salida a la que se puede conectar la unidad a proteger, así como con un circuito de protección que está previsto entre la primera y la segunda conexión de entrada, a fin de limitar el voltaje aplicado a ella, comprendiendo el circuito de protección un semiconductor de potencia, de acuerdo con el concepto general de la reivindicación 1.

10

Del documento EP 0 431 215 A1 se conoce previamente un procedimiento y una disposición para proteger un tiristor desconectable contra sobretensiones no autorizadas. De acuerdo con los principios allí expuestos, se controla la tensión del ánodo del tiristor desconectable con respecto a la tensión catódica, generando una señal de mando en caso de exceder un valor límite predeterminado, por lo que se desconecta la fuente de voltaje negativo conectada a la compuerta del tiristor desconectable y se conecta el tiristor mediante un circuito de conexión. De esta manera, pueden protegerse los tiristores desconectables frente a una sobretensión no permitida.

15

20

En los documentos DE 103 38 921 A1 y US 2011/0058299 se revela una disposición del circuito de protección contra sobretensiones momentáneas. La tarea prevista en esos documentos radica en el problema de proteger a dispositivos contra sobretensiones momentáneas que se producen, p. ej. por rayos en una red eléctrica.

25

La conexión de protección prevista al respecto comprende, además de un dispositivo limitador, una disposición de conmutación. La disposición de conmutación incluye un elemento de conmutación y un circuito de accionamiento para el elemento de conmutación, donde a fin de asegurar un dimensionamiento suficientemente preciso, el elemento de conmutación está conformado como un elemento semiconductor.

30

El dispositivo de conmutación y los dispositivos de delimitación están dispuestos en serie y diseñados de modo que, en un primer criterio de activación especificable, el dispositivo de conmutación se vuelva conductivo y en un segundo criterio de activación se produzca el bloqueo del mismo.

35

Como elemento limitante de sobretensión se usa un varistor y/o una resistencia óhmica y/o un diodo Zener. El elemento de conmutación se realizó, por ejemplo, como triac (*diodo tridireccional*) y/o diac (*diodo bidireccional*) o como tiristor o sino como un IGBT (*tiristor bipolar de compuerta aislada*).

40

Todas las realizaciones conforme los documentos DE 103 38 921 A1 y US 2011/0058299 tienen en común que el elemento limitante debe implementarse como varistor, resistencia o como diodo Zener.

45

Por lo anteriormente citado, es por lo tanto objeto de la invención, indicar una disposición del circuito desarrollada ulteriormente para la protección contra sobretensiones de una unidad a operar desde una red de suministro, la que presenta un comportamiento de reacción muy rápido, seguro y reproducible y la que en forma sencilla pueda implementarse a un costo previsible, así como en grupos de componentes electrónicos.

50

La solución del objeto de la invención se lleva a cabo en cada caso por medio de la disposición del circuito de acuerdo con las características de la reivindicación 1, mientras las reivindicaciones dependientes constituyen al menos conformaciones y desarrollos ulteriores convenientes.

55

La solución según la invención parte de la idea base de usar directamente un semiconductor de potencia como elemento limitante de sobretensión, operando en ese caso el semiconductor de potencia en el modo de fijación de nivel (*clamping*). Según la invención el semiconductor de potencia empleado es direccionado a través de una conexión en serie consistente, p. ej., de un diac o un diodo tiristor y un TVS (*supresor de voltaje transiente*) o bien un diodo Zener.

60

El semiconductor propiamente dicho se ha previsto en ese caso en la rama transversal, por lo que el circuito de control en relación con el semiconductor de potencia sirve sólo para detectar sobretensiones y activar el semiconductor. El semiconductor de potencia empleado, por lo tanto, tanto como elemento de conmutación, así como elemento limitador real y en este sentido cumple una doble función.

65

En una conformación preferente de la invención, el circuito protector se alimenta a través de un puente de diodos conectado a la entrada, de manera que los pulsos de sobretensión tanto negativos como positivos o las correspondientes corrientes de sobretensión pueden ser detectados y desviados.

En otra realización, un tiristor se conecta en paralelo con el semiconductor de potencia con el propósito de distribuir la corriente.

5 También se puede haber previsto un capacitor de extinción de chispas entre el cátodo del tiristor y el emisor del semiconductor de potencia.

10 Con el propósito de limitar la tensión, el semiconductor de potencia es controlado de manera pasiva y operado exclusivamente en modo fijación de nivel. El elemento de sujeción consiste en una conexión en serie de un diac y un elemento zener, dando la suma de la tensión zener y diac como resultado la tensión de fijación de nivel. Esta tensión está justo por encima de la tensión máxima de frecuencia de la red que se puede aplicar durante unos segundos, es decir, la llamada tensión TOV. De este modo, el nivel de protección puede ajustarse a su valor mínimo posible. No es necesario cumplir con la concepción que es habitual en general de un 90 % por debajo de la tensión máxima del semiconductor de potencia.

15 En el caso de que ocurra una sobretensión, resulta una tensión de fijación de nivel (clamping) de $U_{\text{clamp}} = U_G + U_{\text{diac}} + U_{\text{zener}}$

20 Si se sobrepasa la tensión de parada, p. ej. después de aprox. 1 μs , el diac se vuelve conductor y se interrumpe la tensión de fijación de nivel. Esto resulta en $U_{\text{clamp}} = U_G + U_{\text{zener}}$.

Si la tensión Zener se aplica exactamente a la tensión de la red, resulta una conversión de energía significativamente reducida durante el proceso de descarga en el semiconductor de potencia.

25 Con la antes mencionada conexión en paralelo del tiristor es posible un incremento adicional en la capacidad de transporte de corriente de sobrecarga momentánea.

En este caso, el semiconductor de potencia, en particular un IGBT, toma la corriente de sobrecarga en el modo de fijación de nivel hasta que el tiristor se enciende.

30 Después, el tiristor adopta toda la corriente de sobrecarga debido a su menor voltaje de avance.

El condensador mencionado anteriormente conectado en serie con el tiristor se carga hasta alcanzar la tensión de la red. Esto produce que no se alcance el valor de la corriente de mantenimiento del tiristor, bloqueándose este.

35 Además, el condensador puede utilizarse para la evaluación de pulsos. Dependiendo de cuánta carga tenga el condensador después del pulso de sobretensión, se puede llegar a una conclusión sobre la cantidad de energía del impulso.

40 Por lo tanto, la invención se basa en una disposición del circuito para proteger una unidad a ser operada desde una red de suministro contra sobretensiones con una entrada con una primera y una segunda conexión de entrada conectadas a la red de suministro. Además, la disposición del circuito también tiene una salida con una primera y una segunda conexión de salida a la cual puede conectarse la unidad que debe protegerse. Por lo demás, se ha previsto un circuito de protección que se encuentra entre las primeras y segundas conexiones de entrada para limitar el voltaje aplicado a él.

50 De acuerdo con la invención, el circuito protector comprende un semiconductor de potencia, en particular un IGBT, en el que se conectó un circuito en serie que consiste en un diac, es decir, un diodo bidireccional, y un elemento zener entre el colector y la compuerta del semiconductor de potencia, siendo que la suma de la tensión del zener y del diac resulta en una tensión de fijación de nivel (voltaje clamping) para el semiconductor de potencia que está por encima de la tensión de la red de suministro y define el nivel de protección.

55 En una realización preferida de la invención, el circuito protector se alimenta a través de un puente de diodos. Esto permite ahorrar un elemento componente del semiconductor de potencia, debido a que se rectifica la sobretensión relevante o una corriente de sobrecarga que se produzca y se usa para direccionar el (único) semiconductor de potencia.

60 En la realización de la invención, según la cual un tiristor está conectado en paralelo con el semiconductor de potencia para distribuir o transferir corriente, se conecta el ánodo del tiristor al colector y el cátodo del tiristor se conecta al emisor del semiconductor de potencia, estando la compuerta del tiristor conectada a la compuerta del semiconductor de potencia.

El capacitor de extinción de chispas se conmuta de manera adecuada entre el cátodo del tiristor y el emisor del semiconductor de potencia.

La invención se explicará más detalladamente a continuación por medio de un ejemplo de realización y con la ayuda de ilustraciones.

Se muestra:

- 5
- Fig. 1 un circuito principal para proteger una unidad contra las sobretensiones con un IGBT como semiconductor de potencia;
- 10
- Fig. 2 una forma de realización del circuito de protección que es alimentado por un puente de diodos conectado a la entrada; y
- Fig. 3 otra forma de realización del circuito de protección con un tiristor conectado en paralelo al semiconductor de potencia.

15

Como se puede ver en la Fig. 1, la disposición del circuito de acuerdo con la invención para la protección de una unidad a ser operada desde una red de suministro contra sobretensiones consiste en un semiconductor de potencia, por ejemplo, o preferentemente un IGBT.

20

El semiconductor de potencia presenta una conexión en serie consistente de un diac (diodo bidireccional) y un elemento zener ZE entre su colector y su compuerta, por lo que la suma de la tensión del Zener y del diac resulta en una tensión de fijación de nivel para el semiconductor de potencia IGBT que está por encima de la tensión de la red de alimentación y define el nivel de protección.

25

En la disposición del circuito según la Fig. 2, un diac D2 se conecta de nuevo en serie con un elemento zener D1, estando ubicada esta conexión en serie entre la compuerta y el colector de un interruptor semiconductor HS. En esta realización, el circuito de control también incluye una resistencia R1 entre la compuerta y el emisor del interruptor del semiconductor HS. La resistencia R1 se utiliza para suprimir las interferencias de la compuerta, pero también para descargar y así desconectar el transistor después de un evento de sobretensión.

30

Adicionalmente, se proporciona un puente de diodos DB para que se puedan procesar los pulsos de sobretensión negativos y positivos. La red de alimentación está marcada en las Figs. 2 y 3 con el signo de referencia 1 y el equipo a proteger contra sobretensiones con el signo de referencia 2 (consumidor).

35

En la representación según la Fig. 3, hay un circuito de control análogo al de la Fig. 2, tal como un Diac D2, así como una unidad de control D1 y un interruptor semiconductor HS.

Un tiristor TH se conecta en paralelo con el semiconductor de potencia HS.

40

Específicamente, el ánodo del tiristor TH está conectado al colector y el cátodo del tiristor TH está conectado al emisor del semiconductor de potencia HS, estando la compuerta del tiristor TH conectada a la compuerta del semiconductor de potencia HS.

45

En la realización que se muestra en la Fig. 3, también se proporciona un condensador de extinción de chispas C1 entre el cátodo del tiristor TH y el emisor del semiconductor de potencia HS.

En esta realización, el interruptor de semiconductor con abrazadera, en particular diseñado como un IGBT, sirve como una unidad de activación para el tiristor, por lo que el condensador C1 hace que el tiristor se apague.

50

Al mismo tiempo, el condensador C1 puede utilizarse como unidad de evaluación de impulsos.

A este respecto, existe la posibilidad de llevar a cabo la detección del valor pico del impulso o la integración de la carga para determinar el contenido de energía del impulso de interferencia.

REIVINDICACIONES

- 5 1. Disposición del circuito para proteger una unidad (2) que debe operarse desde una red de suministro (1) contra sobretensiones con una entrada que tiene una primera y una segunda conexión de entrada conectados a la red de suministro (1), y una salida con una primera conexión de salida y una segunda conexión de salida, a la que se puede conectar la unidad (2) a proteger, así como con un circuito de protección, previsto entre la primera y la segunda conexión de entrada para limitar la tensión puesta en la misma, presentando el circuito de protección una conexión en serie consistente de un diodo bidireccional (D2) o un diodo tiristor y un elemento Zener (D1)
- 10 **caracterizada porque**
el circuito de protección presenta un semiconductor de potencia (HS), en el que entre el colector y la compuerta del semiconductor de potencia se conectó la conmutación en serie consistente del diodo bidireccional (D2) o el diodo tiristor y el elemento Zener, siendo que la tensión de la conexión en serie resulta en una tensión de fijación de nivel para el semiconductor de potencia (HS) que está por encima de la tensión de la red de suministro (1) y define el nivel de protección, porque el semiconductor de potencia (HS) es un IGBT que se conmutó en paralelo con un tiristor (TH), estando conectado el ánodo del tiristor (TH) en el colector y el cátodo del tiristor (TH) al emisor del IGBT (HS) y estando la compuerta del tiristor (TH) conectada con la compuerta del IGBT (HS).
- 15
- 20 2. Disposición del circuito de acuerdo con la reivindicación 1,
caracterizada porque
el circuito de protección es alimentado por un puente de diodos (DB) conectado a la entrada, de modo que pueden desviarse impulsos de sobretensión negativos y positivos.
- 25 3. Disposición del circuito de acuerdo con la reivindicación 1,
caracterizada porque
entre el cátodo del tiristor (TH) y el emisor del IGBT (HS) se ha previsto un condensador de extinción de chispas (C1).

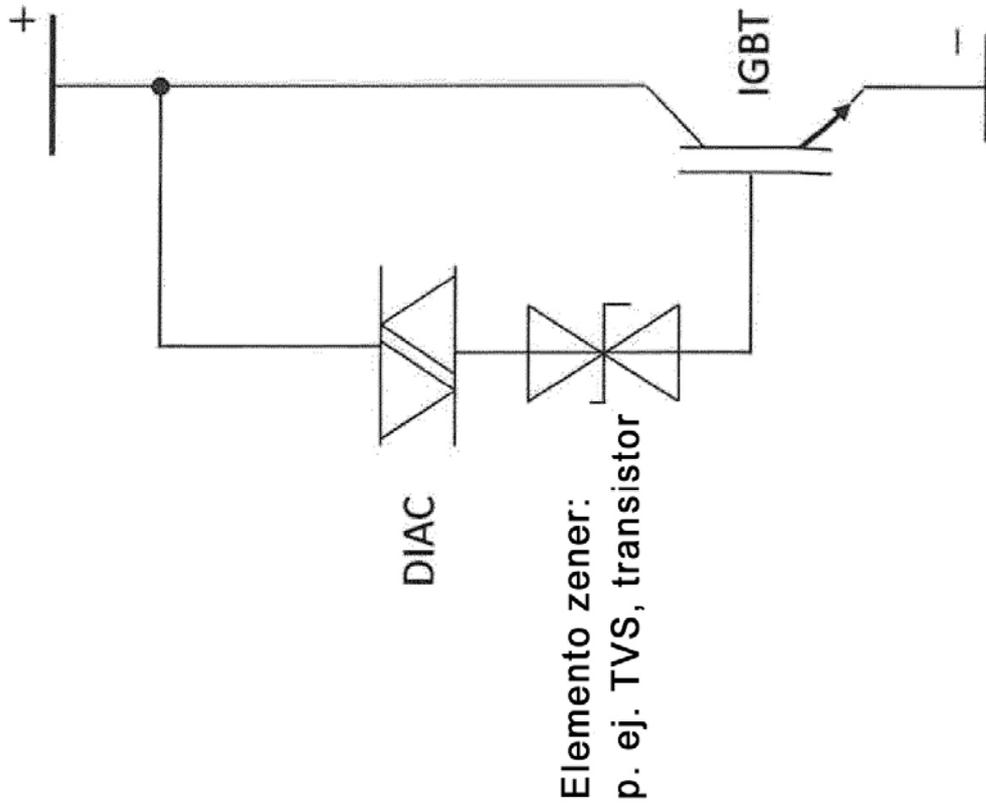


Fig. 1

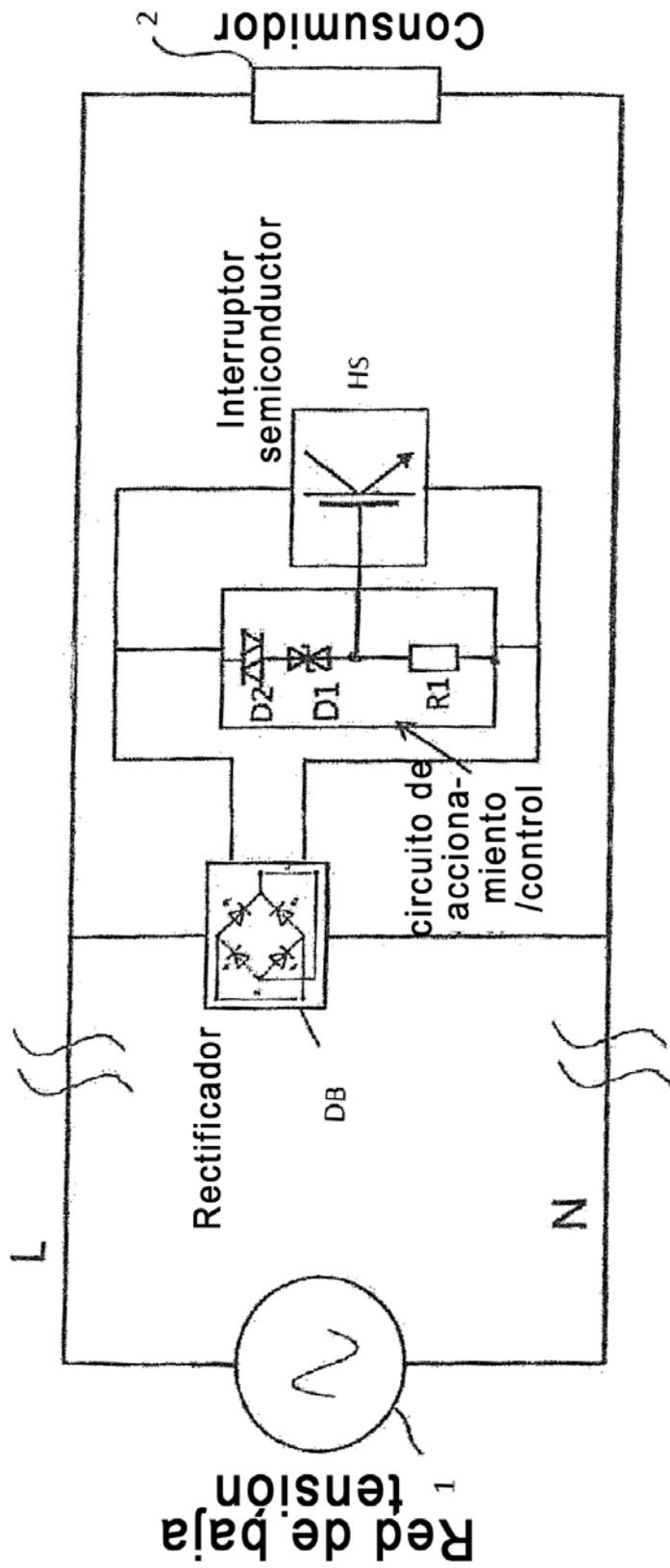


Fig.2

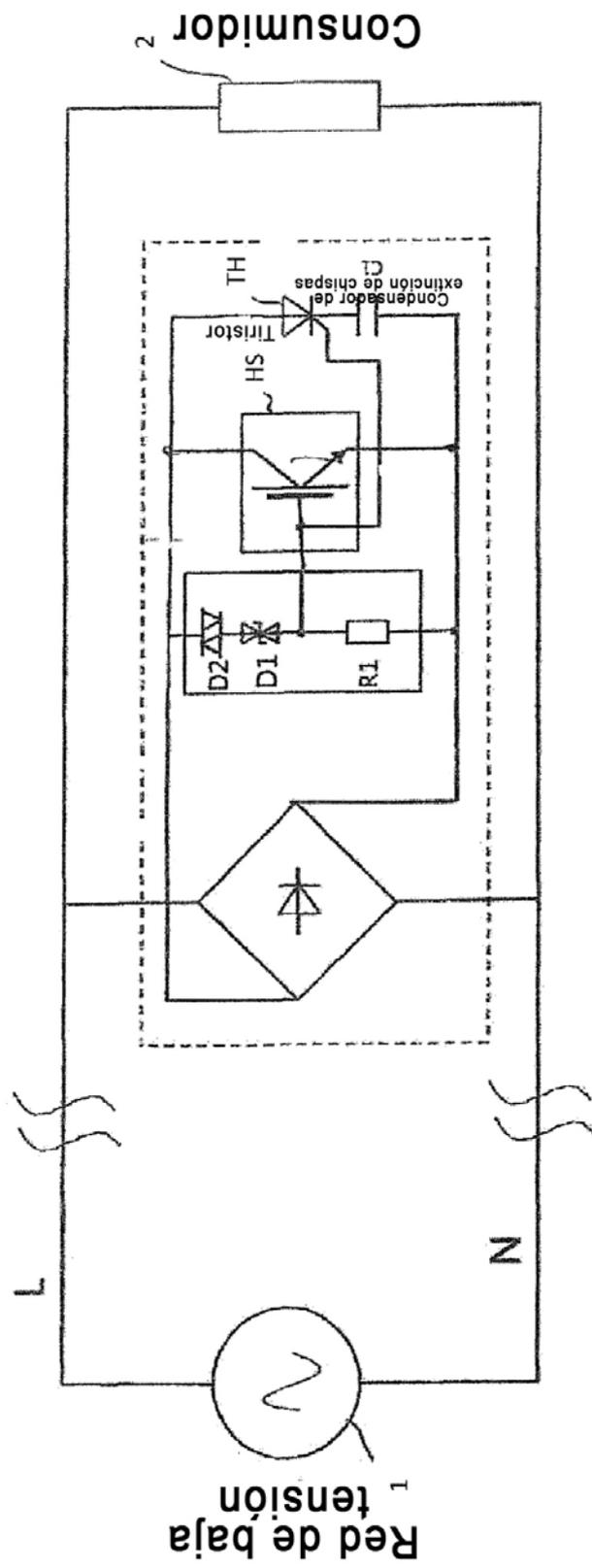


Fig.3