## (19) **日本国特許庁(JP)**

# (12) 特 許 公 報(B2)

(11)特許番号

特許第4855315号 (P4855315)

(45) 発行日 平成24年1月18日(2012.1.18)

(24) 登録日 平成23年11月4日(2011.11.4)

(51) Int.Cl.	FΙ	
HO1L 29/786	<b>(2006.01)</b> HO1L	29/78 6 1 7 J
GO2F 1/136	<b>8 (2006.01)</b> GO2F	1/1368
HO1L 21/28	<b>(2006.01)</b> HO1L	21/28 3 O 1 R
HO1L 21/283	· · ·	21/283 C
HO1L 29/423	<b>(2006.01)</b> HO1L	,
		請求項の数 3 (全 10 頁) 最終頁に続く 
(21) 出願番号	特願2007-90846 (P2007-90846)	(73) 特許権者 000231464
(22) 出願日	平成19年3月30日 (2007.3.30)	株式会社アルバック
(65) 公開番号	特開2008-251809 (P2008-251809A)	神奈川県茅ヶ崎市萩園2500番地
(43) 公開日	平成20年10月16日 (2008.10.16)	(74) 代理人 100102875
審査請求日	平成21年9月3日(2009.9.3)	弁理士 石島 茂男
		(74) 代理人 100106666
		弁理士 阿部 英樹
		(72) 発明者 高澤 悟
		千葉県山武市横田523 株式会社アルバ
		ック 千葉超材料研究所内
		(72) 発明者 小林 大士
		千葉県山武市横田523 株式会社アルバ
		ック 千葉超材料研究所内
		最終頁に続く

(54) 【発明の名称】薄膜トランジスタ製造方法、液晶表示装置製造方法

# (57)【特許請求の範囲】

# 【請求項1】

ガラス基板に密着して配置されたゲート電極と、

前記ゲート電極の表面に配置され、窒化ケイ素薄膜から成るゲート絶縁膜と、

前記ゲート絶縁膜上に配置されたチャネル半導体層と、前記チャネル半導体層とそれぞれ接触するドレイン半導体層とソース半導体層とを有する薄膜トランジスタを製造する薄膜トランジスタ製造方法であって、

前記ガラス基板表面に銅を主成分とする配線膜を形成した後、パターニングし、パターニングされた前記銅を主成分とする配線膜の一部を前記ゲート電極とし、

前記ゲート電極の表面が露出する前記ガラス基板を成膜装置内に搬入し、前記成膜装置内で窒素ガスのプラズマを形成し、前記ゲート電極の表面を前記窒素ガスのプラズマに曝して表面処理を行なった後、

前記成膜装置内に、シリコンと水素の化合物ガスを含む窒化ケイ素膜用原料ガスのプラズマを形成し、前記ゲート電極の表面に前記窒化ケイ素薄膜を成長させ、

前記銅を主成分とする配線膜を形成する際には、少なくとも前記ガラス基板と密着する 部分に酸素を含有させる薄膜トランジスタ製造方法。

### 【請求項2】

前記銅を主成分とする配線膜<u>の</u>前記ガラス基板と密着する部分<u>に酸</u>素を含有<u>させる際には、スパッタリングガスと酸素ガスのプラズマを生成し、銅を主成分とするターゲットを</u>スパッタリングする請求項 1 記載の薄膜トランジスタ製造方法。

### 【請求項3】

ガラス基板と、

前記ガラス基板上に配置された薄膜トランジスタと、

前記薄膜トランジスタのソース半導体層又はドレイン半導体層のいずれか一方に接続された透明電極と、

前記透明電極上に配置された対向電極と、

前記透明電極と前記対向電極の間に位置する液晶とを有する液晶表示素子を製造する液晶表示装置製造方法であって、

前記薄膜トランジスタを、請求項1又は請求項2のいずれか1項記載の薄膜トランジスタ製造方法で製造する液晶表示装置製造方法。

【発明の詳細な説明】

#### 【技術分野】

#### [00001]

本発明は、薄膜トランジスタを製造する技術分野に係り、特に、ガラス基板と密着する銅配線膜表面に、窒化ケイ素薄膜を形成する技術に関する。

### 【背景技術】

# [0002]

近年では、トランジスタの高速化のために、現状のアルミ系ゲート電極を、低抵抗の金属のゲート電極に変更したいという要望があり、低抵抗の金属としては銅が有望視されている。

液晶表示装置の薄膜トランジスタでは、ゲート電極はガラス基板表面に密着して配置されるが、純銅の薄膜はガラス基板に対する接着力が弱く、剥離してしまうという問題がある。

#### [00003]

他方、酸素を含有する銅薄膜は、ガラス基板に対して接着力は強いものの、抵抗値が大きいため、酸素含有銅薄膜をゲート電極に採用するメリットが少ない。

そこで、銅配線膜を、ガラス基板と密着する下層部分は酸素を含有する銅薄膜で構成させ、その上には、酸素を含有しない銅薄膜を形成し、この二層構造の銅配線膜によってゲート電極や蓄積容量電極を構成させる試みがなされている。

【特許文献 1 】特開平 2 0 0 1 - 1 9 6 3 7 1 号公報

# 【発明の開示】

【発明が解決しようとする課題】

# [0004]

しかし、銅を主成分とする配線膜の形成直後の状態では、銅を主成分とする配線膜はガラス電極から剥離しないのに、薄膜トランジスタを構成させると、ゲート電極や蓄積容量電極が剥離するという問題が生じており、解決が望まれている。

# 【課題を解決するための手段】

### [0005]

本発明の発明者等が、ゲート電極や蓄積容量電極の剥離状況を調査したところ、二層構造の銅を主成分とする配線膜を形成した直後の状態では、銅を主成分とする配線膜はガラス電極から剥離しないが、その後、銅を主成分とする配線膜をパターニングしてゲート電極や蓄積容量電極を形成し、それらの表面に窒化ケイ素薄膜を形成すると、ゲート電極や蓄積容量電極は、ガラス基板との界面で剥離するという事実が確認された。

# [0006]

室化ケイ素薄膜は、CVD室内に窒素ガスとアンモニアガスとシランガスとが混合された窒化ケイ素膜用原料ガスの雰囲気を形成し、窒化ケイ素膜用原料ガスのプラズマを発生させるプラズマCVD法によって形成しており、窒化ケイ素膜用原料ガス中の成分ガスがプラズマで分解され、成膜対象物表面上で反応し、窒化ケイ素薄膜が形成される。このような工程から、原料ガス中の成分ガスが剥離に影響していることが考えられる。

### [0007]

10

20

30

40

そこで、ガラス基板上に形成された二層構造の銅を主成分とする配線膜を真空雰囲気中に配置し、窒素ガスを導入し、120Paの圧力雰囲気中で加熱し、銅を主成分とする配線膜を昇温させた後、

- (1) そのまま剥離試験を行った。
- (2) 室素ガスとアンモニアガスの混合ガス(1 2 0 P a 、  $N_2$ : 5 0 0 sccm、 $NH_3$ : 3 0 0 sccm)に曝した後、剥離試験を行った。
- (3) 窒素ガスとシランガスの混合ガス(1 2 0 P a 、  $N_2$ : 5 0 0 sccm、 S i  $H_4$ : 2 0 sccm) に曝した後、剥離試験を行った。
- (4) 窒素ガスとアンモニアガスとシランガスの混合ガス(120Pa、 $N_2$ :500sccm、 $NH_3$ :300sccm、 $SiH_4$ :20sccm)に曝した後剥離試験を行なった。

### [0008]

上記剥離試験の結果、シランガスを含有する(3)と(4)の場合に、剥離が発生することが判明した。その原因は、シランガスに含まれる水素が、銅を主成分とする配線膜のガラス基板と接触する部分から酸素を脱離させている点にあると推測される。

そうだとすると、シランガスの影響が、ゲート電極や蓄積容量電極のガラス基板と密着 した部分にまで及ばないようにすればよいと考えられる。

### [0009]

上記課題を解決するため、本発明は、ガラス基板に密着して配置されたゲート電極と、前記ゲート電極の表面に配置され、窒化ケイ素薄膜から成るゲート絶縁膜と、前記ゲート絶縁膜上に配置されたチャネル半導体層と、前記チャネル半導体層とそれぞれ接触するドレイン半導体層とソース半導体層とを有する薄膜トランジスタを製造する薄膜トランジスタを製造する薄膜トランジスタを製造する薄膜トランジスタ製造方法であって、前記ガラス基板表面に銅を主成分とする配線膜を形成した後、パターニングし、パターニングされた前記銅を主成分とする配線膜の一部を前記ゲート電極し、前記ゲート電極の表面が露出する前記ガラス基板を成膜装置内に搬入し、前記成関で窒素ガスのプラズマを形成し、前記ゲート電極の表面に前記窒化ケイ素膜のして表面処理を行なった後、前記成膜装置内に、シリコンと水素の化合物ガスを含む、してイ素膜用原料ガスのプラズマを形成し、前記ゲート電極の表面に前記窒化ケイ素薄膜を成長させ、前記銅を主成分とする配線膜を形成する際には、少なくとも前記ガラス基板と密着する部分に酸素を含有させる薄膜トランジスタ製造方法である。

また、本発明は、前記銅を主成分とする配線膜<u>の</u>前記ガラス基板と密着する部分<u>に酸</u>素を含有<u>させる際には、スパッタリングガスと酸素ガスのプラズマを生成し、銅を主成分と</u>するターゲットをスパッタリングする薄膜トランジスタ製造方法である。

また、本発明は、ガラス基板と、前記ガラス基板上に配置された薄膜トランジスタと、前記薄膜トランジスタのソース半導体層又はドレイン半導体層のいずれか一方に接続された透明電極と、前記透明電極上に配置された対向電極と、前記透明電極と前記対向電極の間に位置する液晶とを有する液晶表示素子を製造する液晶表示装置製造方法であって、前記薄膜トランジスタを、上記のいずれかの薄膜トランジスタ製造方法で製造する液晶表示装置製造方法である。

# [0010]

本発明の薄膜トランジスタ製造方法では、窒素ガスプラズマによる表面処理でゲート電極や蓄積容量電極の表面を改質し、シランガスの影響をガラス基板との界面に及ぼさないようにしており、それにより、ゲート電極等の銅を主成分とする配線膜の剥離が防止されている。

### 【発明の効果】

# [0011]

銅を主成分とする配線膜が基板もしくは下地膜から剥離しない薄膜トランジスタが得られる。

【発明を実施するための最良の形態】

# [0012]

20

10

30

本発明方法を図面を用いて説明する。

図3の符号1はスパッタリング装置であり、スパッタ室2の内部に銅を主成分とするターゲット5が配置されている。

スパッタ室 2 には真空排気系 9 とガス導入系 8 が接続されており、真空排気系 9 によってスパッタ室 2 内部を真空排気し、真空雰囲気を形成しておき、成膜対象のガラス基板をスパッタ室 2 内部に搬入する。

同図符号11は、スパッタ室2の内部に搬入されたガラス基板を示している。

# [0013]

次に、ガス導入系 8 からスパッタリングガス(ここではアルゴン等の希ガス)と酸素ガスを導入し、スパッタ電源 6 より銅を主成分とするターゲット 5 に電圧を印加し、スパッタリングガスと酸素ガスのプラズマを生成し、銅を主成分とするターゲット 5 をスパッタリングし、ガラス基板 1 1 の表面に酸素を含有し、銅を主成分とする薄膜から成る第一の層を形成する。

# [0014]

次いで、酸素ガスの導入を停止し、スパッタリングガスのプラズマによって銅を主成分とするターゲット5をスパッタリングし、酸素ガスを含有しない銅を主成分とする第二の層を形成すると、二層構造の配線膜が得られる。

ー層目と二層目は、同じ銅を主成分としたターゲット 5 をスパッタして形成してもよい し、異なる銅を主成分としたターゲットをスパッタして形成してもよい。

# [0015]

図 1 (a)は、ガラス基板 1 1 上に、ゲート電極となる銅を主成分とする配線膜 1 3 が形成された状態を示している。

前記の配線膜13は、図5に示すように、ガラス基板11と第二の層33の間に、酸素を含有し、ガラス基板11に対する附着力が大きい第一の層32が配置されているので、第一の銅を主成分とする配線膜13の抵抗値は小さく、ガラス基板11に対する付着力は大きい。

なお、銅を主成分とするターゲット5は純銅のターゲットの他、純銅に、MgやNiやZrやTi等の添加金属が含有されたターゲットを用いることができる。

# [0016]

次に、第一の銅を主成分とする配線膜13を写真工程、エッチング工程によってパターニングすると、図1(b)に示すように、パターニングされた第一の銅を主成分とする配線膜13によって、ガラス基板11上に、ゲート電極15と蓄積容量電極12が形成される

同図符号10は、ガラス基板11上にゲート電極15と蓄積容量電極12が露出する処理対象物を示している。

### [0017]

次に、図4に示したプラズマCVD装置30を用い、下記に記載するように、処理対象物10表面にゲート絶縁膜とチャネル半導体層とドレイン半導体層及びソース半導体層を 形成する。

このプラズマCVD装置30を説明すると、該プラズマCVD装置30はCVD室31 を有しており、CVD室31の内部の天井にはシャワーヘッド34が配置され、底壁には、シャワーヘッド34と対向する位置に、基板電極35が配置されている。

# [0018]

CVD室31には真空排気系39が接続されており、CVD室31内部を真空排気し、真空雰囲気を形成しておき、ゲート電極15と蓄積容量電極12の表面が露出する処理対象物10をCVD31室の内部に搬入し、処理対象物10の表面のうち、ゲート電極15と蓄積容量電極12が形成された面をシャワーヘッド34に向けて基板電極35上に配置する。

## [0019]

シャワーヘッド34は原料ガス導入系38に接続されており、基板電極35又はシャワ

20

10

30

40

ーヘッド34の一方は高周波電源37に接続され、他方は接地電位に接続されている。ここでは基板電極35が高周波電源37に接続され、シャワーヘッド34が接地電位に接続されている。

## [0020]

シャワーヘッド 3 4 は、基板電極 3 5 に面する位置に、多数の噴出口(ここでは不図示)が形成されており、原料ガス導入系 3 8 からシャワーヘッド 3 4 内部に窒素ガスを導入すると、噴出口から C V D 室 3 1 の内部に窒素ガスが噴出される。

# [0021]

CVD室31の内部が所定圧力で安定した後、シャワーヘッド34と基板電極35の間に高周波電圧を印加し、処理対象物10の表面上に窒素ガスプラズマを形成すると、処理対象物10の表面に露出するゲート電極15と蓄積容量電極12(及び他の第一の銅を主成分とする配線膜13)が窒素ガスプラズマに曝され、表面処理が行なわれる。

# [0022]

次いで、シャワーヘッド 3 4 に、窒素ガスとシランガス (S i H  $_4$ )とアンモニアガスとを含有する窒化ケイ素膜用原料ガスを導入し、シャワーヘッド 3 4 の噴出口から C V D 室 3 1 内に窒化ケイ素膜用原料ガスを導入し、シャワーヘッド 3 4 と基板電極 3 5 の間に高周波電圧を印加し、処理対象物 1 0 の表面上に窒化ケイ素膜用原料ガスのプラズマを形成すると、図 1 (c)に示すように、表面処理がされたゲート電極 1 5 と蓄積容量電極 1 2 (及び他の第一の銅を主成分とする配線膜 1 3)の表面に窒化ケイ素薄膜(S i N  $_x$ )から成るゲート絶縁膜 1 4 が形成される。

### [0023]

第一の銅を主成分とする配線膜13はシランガスに曝されるが、第一の銅を主成分とする配線膜13は、窒素ガスプラズマによる表面処理が行われているので、シランガスの影響は、第一の銅を主成分とする配線膜13とガラス基板11との界面まで到達せず、第一の銅を主成分とする配線膜13で構成されたゲート電極15や蓄積容量電極12等の電極や配線はガラス基板11から剥離しない。

### [0024]

なお、表面処理を行った後、窒化ケイ素膜用原料ガスのプラズマを形成する際、一旦電圧印加を停止し、窒素プラズマを消滅させ、次いで、窒素ガスとシランガスとアンモニアガスから成る窒化ケイ素膜用原料ガスを導入し、圧力が安定するごく短時間だけ待った後、電圧を印加して窒化ケイ素膜用原料ガスのプラズマを形成してもよいし、表面処理の電圧印加を停止せず、プラズマを維持しながら導入している窒素ガスにシランガスとアンモニアガスを加え、窒素ガスプラズマを窒化ケイ素膜用原料ガスのプラズマに変え、プラズマを消滅させずに表面処理からゲート絶縁膜14の成膜工程に移行してもよい。

上記のようにゲート絶縁膜14が形成された後、電圧印加と窒化ケイ素膜用原料ガスの 導入を停止し、プラズマを消滅させ、窒化ケイ素膜用原料ガスを真空排気する。

# [0025]

CVD室31内から窒化ケイ素膜用原料ガスが真空排気された後、シャワーヘッド34にチャネル用原料ガスを導入し、噴出口からCVD室31内に噴出させる。

CVD室31が所定圧力で安定したところで、シャワーヘッド34と基板電極35の間に高周波電圧を印加し、処理対象物10上にチャネル用原料ガスのプラズマを形成すると、図1(d)に示すように、ゲート絶縁膜14の表面に、アモルファスシリコンから成るチャネル半導体層16が形成される。

# [0026]

所定膜厚のチャネル半導体層16が形成された後、一旦電圧印加とチャネル用原料ガスの導入を停止し、チャネル用原料ガスのプラズマを消滅させ、CVD室31内部のチャネル用原料ガスを真空排気によって除去する。

### [0027]

次いで、オーミック層を形成するために必要な不純物ガスとシランガスとから成るオーミック層用原料ガスをシャワーヘッド34に導入し、噴出口からCVD室31内に噴出さ

10

20

30

40

せる。

## [0028]

CVD室31が所定圧力で安定したところで、シャワーヘッド34と基板電極35の間に高周波電圧を印加し、オーミック層用原料ガスのプラズマを形成すると、図1(e)に示すように、チャネル半導体層16の表面に、オーミック層17が形成される。

所定膜厚のオーミック層17が形成された後、電圧印加とオーミック層用原料ガスの導入を停止し、プラズマを消滅させ、オーミック層用原料ガスを真空排気する。

# [0029]

次いで、オーミック層17が形成された処理対象物10をCVD装置30から搬出し、図3に示したようなスパッタ室2内に搬入し、上記と同じ構造の銅を主成分とする配線膜を形成し、図2(f)に示すように、オーミック層17上に、ソース又はドレイン電極となる第二の銅を主成分とする配線膜23を形成する。この第二の銅を主成分とする配線膜23も、第一の銅を主成分とする配線膜13と同じ二層構造である。

# [0030]

次に、第二の銅を主成分とする配線膜23と、オーミック層17と、チャネル半導体層16を写真工程とエッチング工程によってパターニングし、図2(g)に示すように、ゲート電極15の真上と両側位置ではチャネル半導体層16を残す。

#### [0031]

チャネル半導体層16上のオーミック層17と第二の銅を主成分とする配線膜23は、ゲート電極15の中央の真上位置ではオーミック層17と第二の銅を主成分とする配線膜23の両方を除去し、ゲート電極15の両側位置ではオーミック層17とその表面上の第二の銅を主成分とする配線膜23の両方を残すと、オーミック層17のゲート電極15の両側の位置の部分がドレイン半導体層26とソース半導体層25となり、第二の銅を主成分とする配線膜23のドレイン半導体層26とソース半導体層25上の部分が、それぞれドレイン電極22とソース電極21となり、薄膜トランジスタ20が形成される。

### [0032]

この薄膜トランジスタ20では、ソース半導体層25とドレイン半導体層26の間と、ソース電極21とドレイン電極22の間は、ゲート電極15中央の真上に位置する開口18によって互いに分離されており、ソース電極21とドレイン電極22の間にバイアス電圧を印加した状態で、ゲート電極15にゲート電圧を印加し、チャネル半導体層16のゲート絶縁膜14と接触する部分に、チャネルを形成させると、ソース半導体層25とドレイン半導体層26の間に電流が流れる。

# [0033]

なお、ドレイン電極 2 2 とソース電極 2 1 を形成した工程の後工程では、薄膜トランジスタ 2 0 が形成された処理対象物 1 0 表面に、図 2 (h)に示すように窒化ケイ素薄膜からなる層間絶縁膜 2 4 のドレイン電極 2 2 又はソース電極 2 1 (ここではドレイン電極 2 2 ) や、蓄積容量電極 1 2 上を窓開けした後、パターニングした透明導電膜を窒化ケイ素薄膜からなる層間絶縁膜 2 4 上に配置し、図 2 (i)に示すように、透明導電膜の薄膜トランジスタ 2 0 の側方に形成された部分で画素電極 2 7 を構成する。

画素電極27はドレイン電極22に接続されている。ここでは、画素電極27は、透明 導電膜の一部で構成された接続部28でドレイン電極22に接続されている。

# [0034]

図6に示すように、画素電極27上に液晶41を配置し、ガラス基板42の表面に対向電極45が形成されたパネル40を、対向電極45が画素電極27の真上に位置するように配置すると、画素電極27と対向電極45に印加する電圧を制御し、液晶41の光透過率を制御することができる。

図6の符号4は画素電極27上に液晶41が配置され、対向電極45が画素電極27上に位置するようにパネル40が配置された状態の液晶表示装置を示している。

10

20

30

40

#### [0035]

なお、上記第二の銅を主成分とする配線膜23は、ソース半導体層25やドレイン半導体層26等のシリコン半導体層と密着しており、酸素を含有しない純銅(及び銅合金)から成る第二の層33はシリコン半導体層に接着しないため、酸素を含有する第一の層32が、第二の層33をシリコン半導体層に接着させている。

### [0036]

従って、ソース電極 2 1 やドレイン電極 2 2 を、シランガスを含有する窒化ケイ素膜用原料ガスに接触させ、窒化ケイ素膜用原料ガスのプラズマによって、ソース電極 2 1 やドレイン電極 2 2 表面に窒化ケイ素薄膜からなる層間絶縁膜 2 4 を形成した場合、剥離が生じる虞がある。

# [0037]

よって、ソース電極 2 1 やドレイン電極 2 2 も、本発明の窒素ガスプラズマによる表面処理を適用し、シランガスの影響が、シリコン半導体層との接触部分に及ばないようにすると剥離の発生を防止することができる。

### [0038]

上記実施例では、窒化ケイ素薄膜を、シランガス(SiH₄)と、アンモニアガスと、窒素ガスから成る窒化ケイ素膜用原料ガスの雰囲気をCVD室内に形成し、窒化ケイ素膜用原料ガスプラズマを形成したが、ジシランガス(Si₂H₆)と、アンモニアガスと、窒素ガスから成る窒化ケイ素膜用原料ガスのプラズマで窒化ケイ素薄膜を形成する場合にも本発明は有効である。

### 【実施例】

### [0039]

ガラス基板11上に、第一の層32と第二の層33の二層構造の銅を主成分とする配線膜13を形成し、アンモニアガスプラズマ、水素ガスプラズマ、又は窒素ガスプラズマのいずれかのプラズマに曝し、プラズマ処理を行った後、シランガス(SiH₄)と、アンモニアガスと、窒素ガスから成る窒化ケイ素膜用原料ガスのプラズマを形成し、プラズマ処理を行った銅を主成分とする配線膜13の表面に、窒化ケイ素薄膜を形成し、剥離試験を行った。

# [0040]

剥離試験は、窒化ケイ素薄膜と銅を主成分とする配線膜13の積層膜に、ナイフで碁盤の目状に切れ目を入れて積層膜の小片を行列状に形成し、その表面に接着テープを貼付し、引き剥がしたときに、接着テープに張り付いてガラス基板11から剥離しなかった小片の数を数えた。

測定結果を下記表1に示す。25個の小片全部がガラス基板11上に残った場合を、 それ以外を×にした。

# [0041]

10

20

20

30

40

### 【表1】

表 1 剥離試験結果

	第一の層形成時の 酸素ガス割合(%)	第二の層の組成	プラズマ処理ガス	結果
試料1	33.3	純Cu	アンモニアガス 水素 窒素ガス	×
試料 2	33.3	C u — M g	アンモニアガス 水素 窒素ガス	× ×
試料3	60.0	C u — M g	アンモニアガス 水素 窒素ガス	× × -

# [0042]

表中、試料1は、銅ターゲットをスパッタし、第一の層32を形成したときの、全体の雰囲気に対する酸素ガス濃度(体積%)が33.3%の場合の銅を主成分とする配線膜13であり、試料2は、Mgが添加された銅ターゲットをスパッタし、第一の層32を形成したときの全体の雰囲気に対する酸素ガス濃度が33.3%の場合の銅を主成分とする配線膜13である。

### [0043]

試料1は第二の層33が純銅の銅を主成分とする配線膜13であり、試料2は第二の層33がMgが添加された銅を主成分とする配線膜13である。

試料1,2では、窒素ガスプラズマによる表面処理だけが剥離を防止していた。

# [0044]

試料3は全体の雰囲気に対する酸素ガス濃度が60.0%の場合の銅を主成分とする配線膜13であり、試料3では、アンモニアガスと水素ガスでプラズマ処理したいずれの場合も剥離が起こった。このことから、酸素ガス濃度を高くしても、窒素ガスでプラズマ処理しないと剥離が起こることが分かる。

【図面の簡単な説明】

# [0045]

- 【図1】(a)~(e):薄膜トランジスタを製造する工程の前半を説明する断面図
- 【図2】(f)~(i):薄膜トランジスタする工程の後半と、その後工程を説明する断面図
- 【図3】スパッタリング装置の断面図
- 【図4】プラズマCVD装置の断面図

【図5】銅を主成分とする配線膜の構造を説明するための断面図

【図6】液晶表示装置を説明する断面図

【符号の説明】

# [0046]

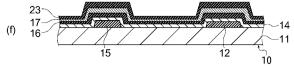
4 ……液晶表示装置 1 1 ……ガラス基板 1 3 ……第一の銅を主成分とする配線膜 1 5 ……ゲート電極 1 4 ……ゲート絶縁膜 1 6 ……チャネル半導体層 2 0 ……薄膜トランジスタ 2 1 ……ソース電極 2 2 ……ドレイン電極 2 5 … …ソース半導体層 2 6 ……ドレイン半導体層

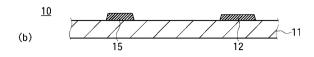
【図2】

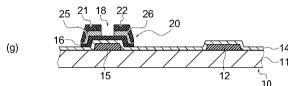
(h)

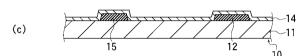
# 【図1】

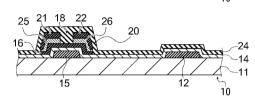


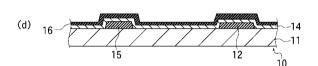


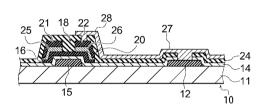


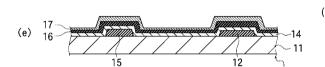






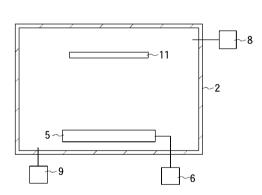




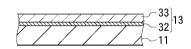


# 【図3】

1

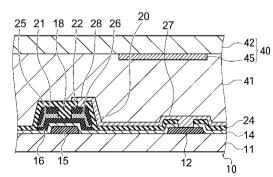


# 【図5】



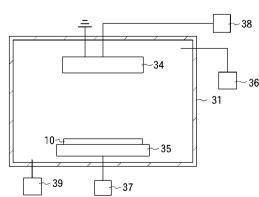
# 【図6】

<u>4</u>



# 【図4】

<u>30</u>



### フロントページの続き

(51) Int.CI. F I

 H 0 1 L
 29/49
 (2006.01)
 H 0 1 L
 29/78
 6 1 7 M

 H 0 1 L
 21/336
 (2006.01)
 H 0 1 L
 29/78
 6 1 7 V

 H 0 1 L
 29/78
 6 1 7 U

(72)発明者 清水 美穂

千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内

(72)発明者 倉田 敬臣

千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内

(72)発明者 清田 淳也

千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内

(72)発明者 石橋 暁

千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内

# 審査官 綿引 隆

(56)参考文献 特開2000-165002(JP,A)

特開2001-176878(JP,A)

特開2002-091338(JP,A)

特開2008-028395(JP,A)

(58)調査した分野(Int.CI., DB名)

G 0 2 F 1 / 1 3 6 8 H 0 1 L 2 1 / 2 8 H 0 1 L 2 1 / 2 8 3 H 0 1 L 2 1 / 3 3 6 H 0 1 L 2 9 / 4 2 3 H 0 1 L 2 9 / 4 9 H 0 1 L 2 9 / 7 8 6