



(12)发明专利申请

(10)申请公布号 CN 110850656 A

(43)申请公布日 2020.02.28

(21)申请号 201911203965.X

(22)申请日 2019.11.29

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号
申请人 北京京东方显示技术有限公司

(72)发明人 贾宜詠 丁向前 张小祥 韩皓
杨连捷 宋勇志 庞妍

(74)专利代理机构 北京银龙知识产权代理有限公司 11243
代理人 许静 张博

(51)Int.Cl.
G02F 1/1362(2006.01)

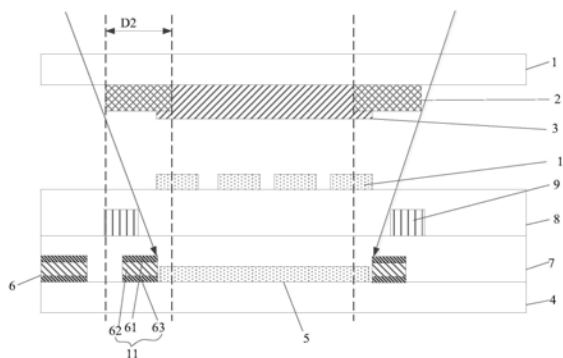
权利要求书2页 说明书9页 附图2页

(54)发明名称

阵列基板及其制作方法、显示面板、显示装置

(57)摘要

本发明提供了一种阵列基板及其制作方法、显示面板、显示装置,属于显示技术领域。其中,阵列基板,包括:衬底基板;位于所述衬底基板上的数据线和像素电极,所述数据线在所述衬底基板上的第一正投影与所述像素电极的外轮廓在所述衬底基板上的第二正投影之间存在间隙,所述阵列基板还包括:位于所述数据线靠近所述衬底基板一侧的遮光结构,所述间隙在所述衬底基板上的正投影位于所述遮光结构在所述衬底基板上的正投影内,所述遮光结构包括金属图形和位于所述金属图形远离所述衬底基板一侧、与所述金属图形层叠设置的第一减反图形。本发明实施例能够提高液晶显示面板的开口率。



1. 一种阵列基板,包括:衬底基板;位于所述衬底基板上的数据线和像素电极,所述数据线在所述衬底基板上的第一正投影与所述像素电极的外轮廓在所述衬底基板上的第二正投影之间存在间隙,其特征在于,所述阵列基板还包括:

位于所述数据线靠近所述衬底基板一侧的遮光结构,所述间隙在所述衬底基板上的正投影位于所述遮光结构在所述衬底基板上的正投影内,所述遮光结构包括金属图形和位于所述金属图形远离所述衬底基板一侧、与所述金属图形层叠设置的第一减反图形。

2. 根据权利要求1所述的阵列基板,其特征在于,所述遮光结构与所述阵列基板的栅金属图形同层且采用相同的膜层结构。

3. 根据权利要求2所述的阵列基板,其特征在于,所述遮光结构还包括:

位于所述金属图形靠近所述衬底基板一侧、与所述金属图形紧邻的第二减反图形。

4. 根据权利要求3所述的阵列基板,其特征在于,

所述金属图形采用铜;

所述第一减反图形和/或所述第二减反图形采用氧化钼。

5. 根据权利要求2-4中任一项所述的阵列基板,其特征在于,所述第一减反图形的膜厚满足:

$$2*n1*h1 = (2k-1) * (\lambda1/2);$$

其中,n1为所述第一减反图形的折射率,h1为所述第一减反图形的膜厚,k为正整数, $\lambda1$ 为从所述第一减反图形远离所述衬底基板一侧入射的光的波长。

6. 根据权利要求5所述的阵列基板,其特征在于,n1的取值为2.2~2.3,所述第一减反图形的膜厚为50nm-60nm。

7. 根据权利要求3或4所述的阵列基板,其特征在于,所述第二减反图形的膜厚满足:

$$2*n2*h2 = (2k-1) * (\lambda2/2);$$

其中,n2为所述第二减反图形的折射率,h2为所述第二减反图形的膜厚,k为正整数, $\lambda2$ 为从所述第二减反图形靠近所述衬底基板一侧入射的光的波长。

8. 根据权利要求7所述的阵列基板,其特征在于,n2的取值为2.2~2.3,所述第二减反图形的膜厚为50nm-60nm。

9. 一种显示装置,其特征在于,包括如权利要求1-8中任一项所述的阵列基板和与所述阵列基板对盒设置的彩膜基板,所述阵列基板位于所述彩膜基板的出光侧。

10. 一种阵列基板的制作方法,包括:

提供一衬底基板;

在所述衬底基板上形成数据线和像素电极,所述数据线在所述衬底基板上的第一正投影与所述像素电极的外轮廓在所述衬底基板上的第二正投影之间存在间隙,其特征在于,所述阵列基板的制作方法还包括:

在所述数据线靠近所述衬底基板一侧形成遮光结构,所述间隙在所述衬底基板上的正投影位于所述遮光结构在所述衬底基板上的正投影内,所述遮光结构包括金属图形和位于所述金属图形远离所述衬底基板一侧、与所述金属图形层叠设置的第一减反图形。

11. 根据权利要求10所述的阵列基板的制作方法,其特征在于,形成所述遮光结构具体包括:

通过一次构图工艺形成所述遮光结构和所述阵列基板的栅金属图形。

12. 根据权利要求11所述的阵列基板的制作方法,其特征在于,形成所述遮光结构还包括:

在所述金属图形靠近所述衬底基板的一侧形成与所述金属图形紧邻的第二减反图形。

13. 根据权利要求12所述的阵列基板的制作方法,其特征在于,所述阵列基板的制作方法具体包括:

在所述衬底基板上形成包括氧化钼层、铜层和氧化钼层的三层结构;

在所述三层结构上涂覆光刻胶,对所述光刻胶进行曝光显影后形成光刻胶图形;

以所述光刻胶图形为掩模,利用刻蚀液对所述三层结构进行刻蚀,形成阵列基板的所述遮光结构和所述栅金属图形。

14. 根据权利要求13所述的阵列基板的制作方法,其特征在于,在所述衬底基板上形成氧化钼层包括:

利用等离子体轰击氧化钼靶材,在所述衬底基板上形成氧化钼层,形成等离子体的溅射气体的气流量为600-800sccm,沉积气压为0.25-0.35pa,溅射功率为7.5-8.5kw,氧化钼层的成膜速率为1.3-1.4nm/s。

阵列基板及其制作方法、显示面板、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是指一种阵列基板及其制作方法、显示面板、显示装置。

背景技术

[0002] 现有液晶显示面板中,数据线传输的信号会对像素电极造成影响,导致数据线和像素电极之间出现电场异常,在数据线和像素电极之间的区域,液晶出现紊乱导致出现漏光,为了遮挡漏光,需要设置较宽的黑矩阵来遮挡漏光,这样会影响液晶显示面板的开口率。

发明内容

[0003] 本发明要解决的技术问题是提供一种阵列基板及其制作方法、显示面板、显示装置,能够提高液晶显示面板的开口率。

[0004] 为解决上述技术问题,本发明的实施例提供技术方案如下:

[0005] 一方面,提供一种阵列基板,包括:衬底基板;位于所述衬底基板上的数据线和像素电极,所述数据线在所述衬底基板上的第一正投影与所述像素电极的外轮廓在所述衬底基板上的第二正投影之间存在间隙,所述阵列基板还包括:

[0006] 位于所述数据线靠近所述衬底基板一侧的遮光结构,所述间隙在所述衬底基板上的正投影位于所述遮光结构在所述衬底基板上的正投影内,所述遮光结构包括金属图形和位于所述金属图形远离所述衬底基板一侧、与所述金属图形层叠设置的第一减反图形。

[0007] 可选地,所述遮光结构与所述阵列基板的栅金属图形同层且采用相同的膜层结构。

[0008] 可选地,所述遮光结构还包括:

[0009] 位于所述金属图形靠近所述衬底基板一侧、与所述金属图形紧邻的第二减反图形。

[0010] 可选地,所述金属图形采用铜;

[0011] 所述第一减反图形和/或所述第二减反图形采用氧化钼。

[0012] 可选地,所述第一减反图形的膜厚满足:

[0013] $2*n_1*h_1 = (2k-1)*(\lambda_1/2)$;

[0014] 其中, n_1 为所述第一减反图形的折射率, h_1 为所述第一减反图形的膜厚, k 为正整数, λ_1 为从所述第一减反图形远离所述衬底基板一侧入射的光的波长。

[0015] 可选地, n_1 的取值为2.2~2.3,所述第一减反图形的膜厚为50nm~60nm。

[0016] 可选地,所述第二减反图形的膜厚满足:

[0017] $2*n_2*h_2 = (2k-1)*(\lambda_2/2)$;

[0018] 其中, n_2 为所述第二减反图形的折射率, h_2 为所述第二减反图形的膜厚, k 为正整数, λ_2 为从所述第二减反图形靠近所述衬底基板一侧入射的光的波长。

- [0019] 可选地, n_2 的取值为 2.2~2.3, 所述第二减反图形的膜厚为 50nm~60nm。
- [0020] 本发明实施例还提供了一种显示装置, 包括如上所述的阵列基板和与所述阵列基板对盒设置的彩膜基板, 所述阵列基板位于所述彩膜基板的出光侧。
- [0021] 本发明实施例还提供了一种阵列基板的制作方法, 包括:
- [0022] 提供一衬底基板;
- [0023] 在所述衬底基板上形成数据线和像素电极, 所述数据线在所述衬底基板上的第一正投影与所述像素电极的外轮廓在所述衬底基板上的第二正投影之间存在间隙, 所述阵列基板的制作方法还包括:
- [0024] 在所述数据线靠近所述衬底基板一侧形成遮光结构, 所述间隙在所述衬底基板上的正投影位于所述遮光结构在所述衬底基板上的正投影内, 所述遮光结构包括金属图形和位于所述金属图形远离所述衬底基板一侧、与所述金属图形层叠设置的第一减反图形。
- [0025] 可选地, 形成所述遮光结构具体包括:
- [0026] 通过一次构图工艺形成所述遮光结构和所述阵列基板的栅金属图形。
- [0027] 可选地, 形成所述遮光结构还包括:
- [0028] 在所述金属图形靠近所述衬底基板的一侧形成与所述金属图形紧邻的第二减反图形。
- [0029] 可选地, 所述阵列基板的制作方法具体包括:
- [0030] 在所述衬底基板上形成包括氧化钼层、铜层和氧化钼层的三层结构;
- [0031] 在所述三层结构上涂覆光刻胶, 对所述光刻胶进行曝光显影后形成光刻胶图形;
- [0032] 以所述光刻胶图形为掩模, 利用刻蚀液对所述三层结构进行刻蚀, 形成阵列基板的所述遮光结构和所述栅金属图形。
- [0033] 可选地, 在所述衬底基板上形成氧化钼层包括:
- [0034] 利用等离子体轰击氧化钼靶材, 在所述衬底基板上形成氧化钼层, 形成等离子体的溅射气体的气流量为 600~800sccm, 沉积气压为 0.25~0.35pa, 溅射功率为 7.5~8.5kw, 氧化钼层的成膜速率为 1.3~1.4nm/s。
- [0035] 本发明的实施例具有以下有益效果:
- [0036] 上述方案中, 数据线在衬底基板上的第一正投影与像素电极的外轮廓在衬底基板上的第二正投影之间存在间隙, 间隙在衬底基板上的正投影位于遮光结构在衬底基板上的正投影内, 遮光结构包括金属图形和位于金属图形远离衬底基板一侧、与金属图形紧邻的第一减反图形, 这样在数据线传输的信号对像素电极造成影响, 导致数据线和像素电极之间出现电场异常时, 透过数据线和像素电极之间区域的背光照射到金属图形和第一减反图形的表面后, 两个表面反射的光线的相位相同, 光波在空间相遇发生相消干涉, 可以消除透过数据线和像素电极之间区的背光, 避免出现漏光, 这样无需设置较宽的黑矩阵来遮挡漏光, 能够提高液晶显示面板的开口率。

附图说明

- [0037] 图1为现有液晶显示面板的示意图;
- [0038] 图2为本发明实施例液晶显示面板的示意图;
- [0039] 图3为本发明实施例遮光结构的组成示意图;

- [0040] 图4为本发明实施例减少漏光的示意图
- [0041] 图5为本发明实施例减少环境光的反射的示意图。
- [0042] 附图标记
- [0043] 1、4 衬底基板
- [0044] 2 黑矩阵
- [0045] 3 彩色滤光单元
- [0046] 5 公共电极
- [0047] 6 栅线
- [0048] 7 栅绝缘层
- [0049] 8 钝化层
- [0050] 9 数据线
- [0051] 10 像素电极
- [0052] 11 遮光结构
- [0053] 62 金属图形
- [0054] 61 第一减反图形
- [0055] 63 第一减反图形

具体实施方式

[0056] 为使本发明的实施例要解决的技术问题、技术方案和优点更加清楚，下面将结合附图及具体实施例进行详细描述。

[0057] 现有的窄边框显示产品中，阵列基板位于显示侧，彩膜基板位于非显示侧。如图1所示，阵列基板包括衬底基板4，位于衬底基板4上的公共电极5和栅线6，覆盖公共电极5和栅线6的栅绝缘层7，位于栅绝缘层7上的数据线9，覆盖数据线9的钝化层8，位于钝化层8上的像素电极10；彩膜基板包括衬底基板1，位于衬底基板1上的彩色滤光单元3和黑矩阵2。如图1所示，在显示产品工作时，数据线9上传输电信号，会干扰像素电极10上的电信号，这样在数据线9和像素电极10之间的区域，会出现电场异常，导致液晶出现紊乱进而导致出现漏光，需要在彩膜基板上设置较宽的黑矩阵2来遮挡漏光，从而影响液晶显示面板的开口率。

[0058] 为了解决上述问题，本发明实施例提供一种阵列基板及其制作方法、显示面板、显示装置，能够提高液晶显示面板的开口率。

[0059] 本发明实施例提供一种阵列基板，如图2和图3所示，包括：衬底基板4；位于所述衬底基板4上的数据线9和像素电极10，所述数据线10在所述衬底基板4上的第一正投影与所述像素电极10的外轮廓在所述衬底基板4上的第二正投影之间存在间隙，所述阵列基板还包括：

[0060] 位于所述数据线9靠近所述衬底基板4一侧的遮光结构11，所述间隙在所述衬底基板4上的正投影位于所述遮光结构11在所述衬底基板4上的正投影内，所述遮光结构11包括金属图形62和位于所述金属图形62远离所述衬底基板4一侧、与所述金属图形62层叠设置的第一减反图形61。

[0061] 本实施例中，数据线在衬底基板上的第一正投影与像素电极的外轮廓在衬底基板上的第二正投影之间存在间隙，间隙在衬底基板上的正投影位于遮光结构在衬底基板上的

正投影内,遮光结构包括金属图形和位于金属图形远离衬底基板一侧、与金属图形紧邻的第一减反图形,这样在数据线传输的信号对像素电极造成影响,导致数据线和像素电极之间出现电场异常时,如图4所示,透过数据线和像素电极之间区域的背光照射到金属图形62和第一减反图形61的表面后,两个表面分别反射的光线L1和L2的相位相同,光波在空间相遇发生相消干涉,可以消除透过数据线和像素电极之间区的背光,避免出现漏光,这样无需设置较宽的黑矩阵来遮挡漏光,能够提高液晶显示面板的开口率。

[0062] 其中,遮光结构11可以与所述阵列基板的栅金属图形比如栅线6同层且采用相同的膜层结构,这样可以在制作栅线6的同时,通过同样的制作工艺形成遮光结构11,无需通过专门的构图工艺来制作遮光结构11,能够简化阵列基板的制程,降低阵列基板的生产成本。

[0063] 在遮光结构11包括层叠设置的金属图形62和第一减反图形61时,栅金属图形比如栅线6也由层叠设置的金属图形62和第一减反图形61组成。

[0064] 由于铜具有良好的导电性,因此,金属图形62可以采用铜制作,当然金属图形62并不局限于采用铜,还可以采用其他具有良好导电性能的金属或者合金,比如金属图形62还可以采用MoNb和Cu的合金、Al、Mo和Al的合金;第一减反图形61可以采用氧化钼制作,具体地,氧化钼包括二氧化钼和/或三氧化钼,二氧化钼和三氧化钼具有高电导率,采用二氧化钼和/或三氧化钼制作第一减反图形61,第一减反图形61具有导电性,与金属图形62并联,还能够降低栅金属图形的电阻,进一步提高阵列基板的性能。

[0065] 值得注意的是,在遮光结构11具有导电性时,遮光结构11与阵列基板其他导电图形之间是绝缘的,避免对阵列基板的性能造成影响。

[0066] 第一减反图形61的厚度被设置为使得在第一减反图形61的上下表面反射光的光程差为反射光的半波长的奇数倍,第一减反图形61的厚度满足:

$$[0067] \quad 2 \cdot n_1 \cdot h_1 = (2k-1) \cdot (\lambda_1/2); (1)$$

[0068] 其中, n_1 为第一减反图形61的折射率, h_1 为第一减反图形61的膜厚, k 为正整数, λ_1 为从第一减反图形61远离所述衬底基板一侧入射的光的波长。 n_1 的取值可以为2.2~2.3。

[0069] 这样在透过数据线和像素电极之间区域的背光照射到金属图形62和第一减反图形61的表面后,第一减反图形61上下表面反射的光线会干涉相消,从而吸收透过数据线和像素电极之间区域的背光。具体地,第一减反图形61的厚度可以根据入射的光线的波长进行调整,只要能够确保第一减反图形61的上下表面反射光的光程差为反射光的半波长的奇数倍即可,由于可见光的波长大多在550nm附近,且大部分的透过数据线和像素电极之间区域的背光是接近垂直入射第一减反图形61,因此上述公式(1)中的 λ_1 可以为550nm,在 λ_1 等于550nm, $k=1$ 时,阵列基板对波长为450~600nm的光线的反射率可以降到10%以下,能够极大地降低阵列基板的漏光现象。

[0070] 具体地,第一减反图形61的厚度可以为50nm~60nm。

[0071] 另外,如图1所示,栅线6位于阵列基板的出光侧,环境光经由衬底基板4入射后会照射到栅线6上,并被栅线6反射,这样在黑态下阵列基板仍会出射光线,影响观看体验。本实施例中,如果在阵列基板上设置遮光结构11,那么经由衬底基板4入射的环境光也会照射到遮光结构11上,并被遮光结构11反射,也会影响观看体验。

[0072] 为了降低阵列基板对光线的反射,如图2和图3所示,遮光结构11还包括:位于所述

金属图形62靠近所述衬底基板4一侧、与所述金属图形62紧邻的第二减反图形63。

[0073] 如图5所示,经由衬底基板4入射的环境光照射到金属图形62和第二减反图形63的表面后,两个表面反射的光线L3和L4的相位相同,光波在空间相遇发生相消干涉,可以消除经由衬底基板4入射的环境光,可以大大降低阵列基板对环境光的反射率。

[0074] 其中,遮光结构11可以与阵列基板的栅金属图形比如栅线6同层且采用相同的膜层结构,这样可以在制作栅线6的同时,通过同样的制作工艺形成遮光结构11,无需通过专门的构图工艺来制作遮光结构11,能够简化阵列基板的制程,降低阵列基板的生产成本。

[0075] 在遮光结构11包括层叠设置的金属图形62、第二减反图形63和第一减反图形61时,栅金属图形比如栅线6也由层叠设置的金属图形62、第二减反图形63和第一减反图形61组成。

[0076] 由于铜具有良好的导电性,因此,金属图形62可以采用铜制作,当然金属图形62并不局限于采用铜,还可以采用其他具有良好导电性能的金属或者合金,比如金属图形62还可以采用MoNb和Cu的合金、Al、Mo和Al的合金;第一减反图形61和/或第二减反图形63可以采用氧化钼制作,具体地,氧化钼包括二氧化钼和/或三氧化钼,二氧化钼和三氧化钼具有高电导率,采用二氧化钼和/或三氧化钼制作第一减反图形61和第二减反图形63,第一减反图形61和第二减反图形63,与金属图形62并联,还能够降低栅金属图形的电阻,进一步提高阵列基板的性能。

[0077] 值得注意的是,在遮光结构11具有导电性时,遮光结构11与阵列基板其他导电图形之间是绝缘的,避免对阵列基板的性能造成影响。

[0078] 第二减反图形63的厚度被设置为使得在第二减反图形63的上下表面反射光的光程差为反射光的半波长的奇数倍,第二减反图形63的厚度满足:

$$[0079] \quad 2 * n_2 * h_2 = (2k - 1) * (\lambda_2 / 2); \quad (2)$$

[0080] 其中, n_2 为第二减反图形63的折射率, h_2 为所述第二减反图形63的膜厚, k 为正整数, λ_2 为从第二减反图形63靠近所述衬底基板一侧入射的光的波长。 n_2 的取值可以为2.2~2.3。

[0081] 这样在环境光照射到金属图形62和第二减反图形63的表面后,第二减反图形63上下表面反射的光线会干涉相消,从而实现减反射。具体地,第二减反图形63的厚度可以根据入射的光线的波长进行调整,只要能够确保第二减反图形63的上下表面反射光的光程差为反射光的半波长的奇数倍即可,由于可见光的波长大多在550nm附近,且大部分的光线是垂直入射第二减反图形63,因此上述公式(2)中的 λ_2 可以为550nm,在 λ_2 等于550nm, $k=1$ 时,阵列基板对波长为450~600nm的光线的反射率可以降到10%以下,能够极大地降低阵列基板对环境光的反射。

[0082] 具体地,第二减反图形63的厚度可以为50nm~60nm。

[0083] 本发明实施例还提供了一种显示装置,如图2所示,包括如上所述的阵列基板与和所述阵列基板对盒设置的彩膜基板,所述阵列基板位于所述彩膜基板的出光侧。阵列基板包括衬底基板4,位于衬底基板4上的公共电极5、遮光结构11和栅线6,覆盖公共电极5、遮光结构11和栅线6的栅绝缘层7,位于栅绝缘层7上的数据线9,覆盖数据线9的钝化层8,位于钝化层8上的像素电极10;彩膜基板包括衬底基板1,位于衬底基板1上的彩色滤光单元3和黑矩阵2。

[0084] 本实施例中,数据线在衬底基板上的第一正投影与像素电极的外轮廓在衬底基板上的第二正投影之间存在间隙,间隙在衬底基板上的正投影位于遮光结构在衬底基板上的正投影内,遮光结构包括金属图形和位于金属图形远离衬底基板一侧、与金属图形紧邻的第一减反图形,这样在数据线传输的信号对像素电极造成影响,导致数据线和像素电极之间出现电场异常时,透过数据线和像素电极之间区域的背光照射到金属图形和第一减反图形的表面后,两个表面反射的光线的相位相同,光波在空间相遇发生相消干涉,可以消除透过数据线和像素电极之间区的背光,避免出现漏光,这样彩膜基板无需设置较宽的黑矩阵来遮挡漏光,能够提高显示装置的开口率。

[0085] 该显示装置包括但不限于:射频单元、网络模块、音频输出单元、输入单元、传感器、显示单元、用户输入单元、接口单元、存储器、处理器、以及电源等部件。本领域技术人员可以理解,上述显示装置的结构并不构成对显示装置的限定,显示装置可以包括上述更多或更少的部件,或者组合某些部件,或者不同的部件布置。在本发明实施例中,显示装置包括但不限于显示器、手机、平板电脑、电视机、可穿戴电子设备、导航显示设备等。

[0086] 所述显示装置可以为:电视、显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件,其中,所述显示装置还包括柔性电路板、印刷电路板和背板。

[0087] 本发明实施例还提供了一种阵列基板的制作方法,包括:

[0088] 提供一衬底基板;

[0089] 在所述衬底基板上形成数据线和像素电极,所述数据线在所述衬底基板上的第一正投影与所述像素电极的外轮廓在所述衬底基板上的第二正投影之间存在间隙,所述阵列基板的制作方法还包括:

[0090] 在所述数据线靠近所述衬底基板一侧形成遮光结构,所述间隙在所述衬底基板上的正投影位于所述遮光结构在所述衬底基板上的正投影内,所述遮光结构包括金属图形和位于所述金属图形远离所述衬底基板一侧、与所述金属图形层叠设置的第一减反图形。

[0091] 本实施例中,数据线在衬底基板上的第一正投影与像素电极的外轮廓在衬底基板上的第二正投影之间存在间隙,间隙在衬底基板上的正投影位于遮光结构在衬底基板上的正投影内,遮光结构包括金属图形和位于金属图形远离衬底基板一侧、与金属图形紧邻的第一减反图形,这样在数据线传输的信号对像素电极造成影响,导致数据线和像素电极之间出现电场异常时,透过数据线和像素电极之间区域的背光照射到金属图形和第一减反图形的表面后,两个表面反射的光线的相位相同,光波在空间相遇发生相消干涉,可以消除透过数据线和像素电极之间区的背光,避免出现漏光,这样无需设置较宽的黑矩阵来遮挡漏光,能够提高液晶显示面板的开口率。

[0092] 可选地,形成所述遮光结构具体包括:

[0093] 通过一次构图工艺形成所述遮光结构和所述阵列基板的栅金属图形。

[0094] 这样可以在制作栅金属图形的同时,通过同样的制作工艺形成遮光结构,无需通过专门的构图工艺来制作遮光结构,能够简化阵列基板的制程,降低阵列基板的生产成本。

[0095] 可选地,形成所述遮光结构还包括:

[0096] 在所述金属图形靠近所述衬底基板的一侧形成与所述金属图形紧邻的第二减反图形。

[0097] 经由衬底基板入射的环境光照射到金属图形和第二减反图形的表面后,两个表面

反射的光线的相位相同,光波在空间相遇发生相消干涉,可以消除经由衬底基板入射的环境光,可以大大降低阵列基板对环境光的反射率。

[0098] 一具体实施例中,阵列基板的制作方法包括以下步骤:

[0099] 步骤1、提供一衬底基板4,在衬底基板4上形成公共电极5的图形;

[0100] 其中,衬底基板4可为玻璃基板或石英基板。具体地,在衬底基板4上通过溅射或热蒸发的方法沉积厚度约为 $300 \sim 1500 \text{ \AA}$ 的透明导电层,透明导电层可以是ITO、IZO或者其他的透明金属氧化物,在透明导电层上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于公共电极5的图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的透明导电层薄膜,剥离剩余的光刻胶,形成公共电极5的图形。

[0101] 步骤2、在经过步骤1的衬底基板4上包括氧化钼层、铜层和氧化钼层的三层结构,对三层结构进行构图形成栅金属层图形和遮光结构11;

[0102] 可以利用PVD (Physical Vapor Deposition,物理气相沉积) 设备形成氧化钼层,具体地,在真空环境下,通过电压和磁场的共同作用,以被离化的惰性气体离子比如Ar粒子对氧化钼靶材进行轰击,致使氧化钼靶材以离子、原子或分子的形式被弹出并沉积在衬底基板上形成氧化钼层,溅射气体的气流量可以为 $600\sim 800\text{ sccm}$,沉积气压可以为 $0.25\sim 0.35\text{ pa}$,溅射功率可以为 $7.5\sim 8.5\text{ kw}$,成膜速率可以为 $13\sim 14\text{ \AA/s}$ 速率,这样可以保证沉积膜的均一性;

[0103] 在所述三层结构上涂覆光刻胶,对所述光刻胶进行曝光显影后形成光刻胶图形,以所述光刻胶图形为掩膜,利用刻蚀液对所述三层结构进行刻蚀,形成阵列基板的所述遮光结构11和所述栅金属图形,其中,栅金属层图形包括栅线6。如图3所示,形成的遮光结构11包括层叠设置的金属图形62、第二减反图形63和第一减反图形61,由于铜具有良好的导电性,因此,金属图形62可以采用铜制作,当然金属图形62并不局限于采用铜,还可以采用其他具有良好导电性能的金属或者合金,比如金属图形62还可以采用MoNb和Cu的合金、Al、Mo和Al的合金。

[0104] 步骤3、在完成步骤2的衬底基板4上形成栅绝缘层7;

[0105] 具体地,可以采用等离子体增强化学气相沉积 (PECVD) 方法在完成步骤2的衬底基板4上沉积厚度为 $500 \sim 5000 \text{ \AA}$ 的栅绝缘层7,栅绝缘层7可以选用氧化物、氮化物或者氧氮化合物,对应的反应气体是 SiH_4 、 NH_3 、 N_2 或 SiH_2Cl_2 、 NH_3 、 N_2 。

[0106] 步骤4、在完成步骤3的衬底基板4上形成源漏金属层图形;

[0107] 具体地,可以在完成步骤3的衬底基板4上采用磁控溅射、热蒸发或其它成膜方法沉积一层厚度约为 $2000 \sim 4000 \text{ \AA}$ 的源漏金属层,源漏金属层可以是Cu, Al, Ag, Mo, Cr, Nd, Ni, Mn, Ti, Ta, W等金属以及这些金属的合金。源漏金属层可以是单层结构或者多层结构,多层结构比如Cu\Mo, Ti\Cu\Ti, Mo\Al\Mo等。在源漏金属层上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于源漏金属层图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度

保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的源漏金属层,剥离剩余的光刻胶,形成源漏金属层图形,源漏金属层图形包括数据线9。

[0108] 步骤5、形成钝化层8;

[0109] 具体地,可以在完成步骤4的衬底基板4上采用磁控溅射、热蒸发、PECVD或其它成膜方法沉积厚度为2000 ~ 1000 Å 的钝化层8,钝化层8可以选用氧化物、氮化物或者氧氮化合物,具体地,钝化层材料可以是SiN_x, SiO_x或Si (ON)_x,钝化层还可以使用Al₂O₃。钝化层8可以是单层结构,也可以是采用氮化硅和氧化硅构成的两层结构。其中,硅的氧化物对应的反应气体可以为SiH₄, N₂O;氮化物或者氧氮化合物对应气体可以是SiH₄, NH₃, N₂或SiH₂Cl₂, NH₃, N₂。

[0110] 步骤6、在完成步骤5的衬底基板4上形成像素电极10的图形。

[0111] 具体地,在完成步骤5的衬底基板4上通过溅射或热蒸发的方法沉积厚度约为300 ~ 1500 Å 的透明导电层,透明导电层可以是ITO、IZO或者其他透明金属氧化物,在透明导电层上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于像素电极10的图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的透明导电层薄膜,剥离剩余的光刻胶,形成像素电极10的图形。

[0112] 如图4所示,透过数据线和像素电极之间区域的背光照射到金属图形62和第一减反图形61的表面后,两个表面分别反射的光线L1和L2的相位相同,光波在空间相遇发生相消干涉,可以消除透过数据线和像素电极之间区的背光,避免出现漏光,这样无需设置较宽的黑矩阵来遮挡漏光,能够提高液晶显示面板的开口率。

[0113] 如图5所示,经由衬底基板4入射的环境光照射到金属图形62和第二减反图形63的表面后,两个表面反射的光线L3和L4的相位相同,光波在空间相遇发生相消干涉,可以消除经由衬底基板4入射的环境光,可以大大降低阵列基板对环境光的反射率。

[0114] 在本发明各方法实施例中,所述各步骤的序号并不能用于限定各步骤的先后顺序,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,对各步骤的先后变化也在本发明的保护范围之内。

[0115] 需要说明,本说明书中的各个实施例均采用递进的方式描述,各个实施例之间相同相似的部分互相参见即可,每个实施例重点说明的都是与其他实施例的不同之处。尤其,对于实施例而言,由于其基本相似于产品实施例,所以描述得比较简单,相关之处参见产品实施例的部分说明即可。

[0116] 除非另外定义,本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0117] 可以理解,当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时,该元件可以“直接”位于另一元件“上”或“下”,或者可以存在中间元件。

[0118] 在上述实施方式的描述中,具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0119] 以上所述,仅为本公开的具体实施方式,但本公开的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本公开揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本公开的保护范围之内。因此,本公开的保护范围应以所述权利要求的保护范围为准。

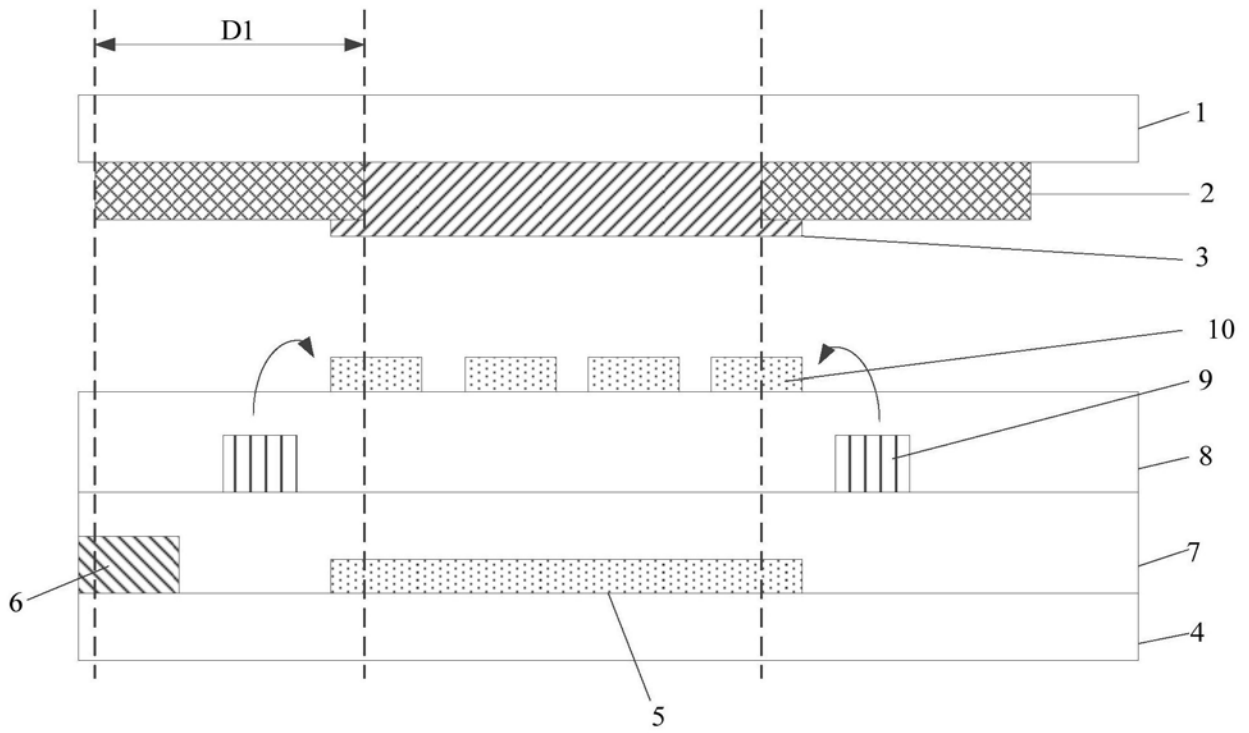


图1

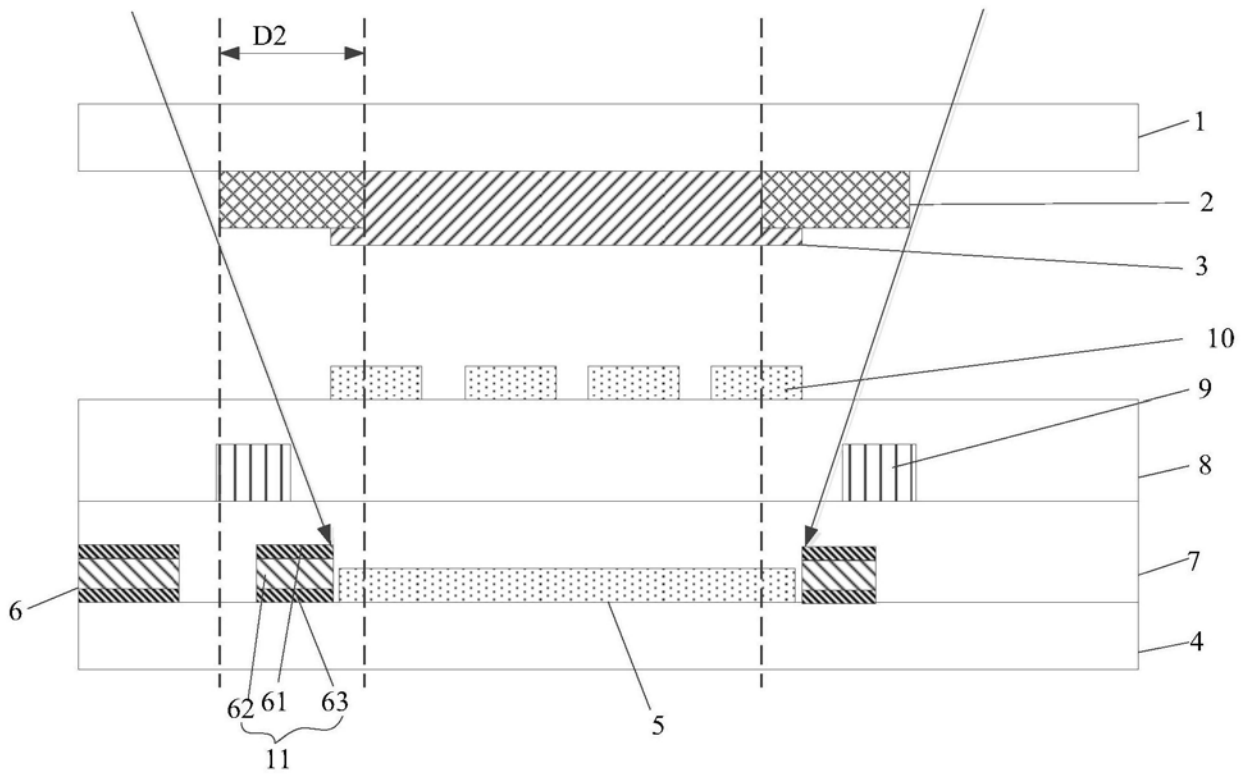


图2

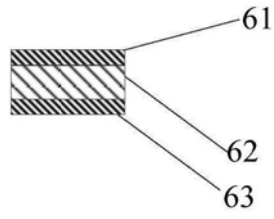


图3

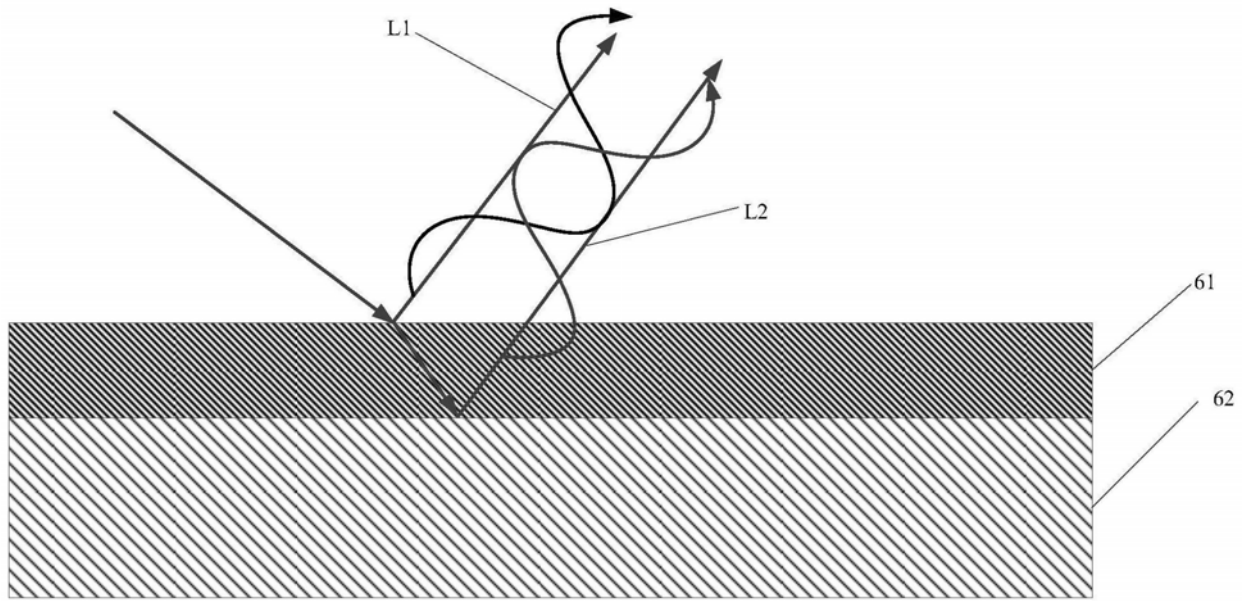


图4

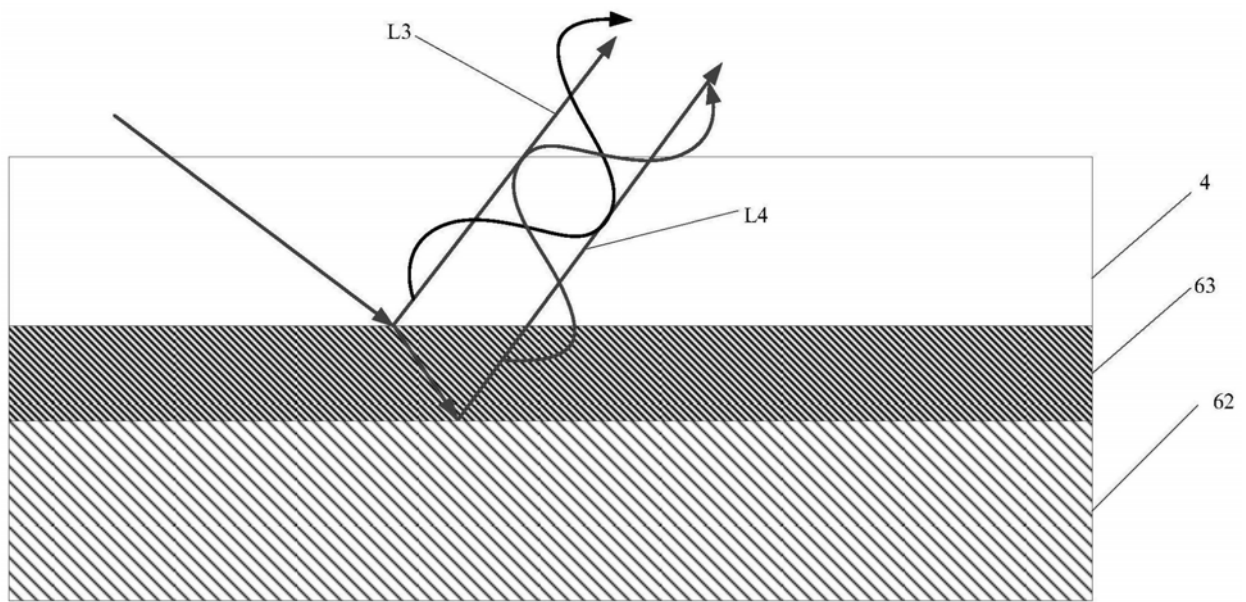


图5