

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>5</sup> H03M 1/12	(11) 공개번호 특1991-0015126	(43) 공개일자 1991년08월31일
(21) 출원번호 특1990-0000889		
(22) 출원일자 1990년01월25일		
(71) 출원인 삼성전자 주식회사 김광호		
(72) 발명자 방상룡	경기도 수원시 권선구 매탄동 416번지	
(74) 대리인 조용식	경기도 부천시 중구 원종동 374-10 장미아트빌라 가동 302호	

심사청구 : 있음

(54) 적분형 아날로그/디지털 변환기의 기준전압 자동 제어회로

요약

내용 없음

대표도

도3

명세서

[발명의 명칭]

적분형 아날로그/디지털 변환기의 기준전압 자동 제어회로

[도면의 간단한 설명]

제3도는 본 발명의 적분형 아날로그/디지털 변환기의 기준전압 자동제어회로를 나타낸 상세회로도, 제4도는 제3도의 (9)의 상세 회로도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

기준전압(Vc)과 기준전압(VREF)을 절환시키는 기준전압 절환부(1)와, 상기 입력전압(VIN), 기준전압(Vc) 설정된 기준전압(VREF)을 절환시키는 입력전압 절환부(2)와, 밀러 적분부(3), 비교부(4), 논리회로부(5)에 의하여 입력전압과 기준전압을 비교하여 디지털신호로 출력시키는 적분형 아날로그/디지털변환기(100)에 있어서, 상기 기준전압 절환부(1)의 기준전원(VREF)을 자동으로 제어하여 밀러 적분부(3)의 증폭기의 한계오차로 인한 출력신호의 오차를 최소로 줄이기 위한 기준전원 자동제어 수단(200)과로 구성된 적분형 아날로그/디지털변환기의 기준전원 자동제어회로.

청구항 2

제1항에 있어서, 기준전원 자동 제어수단(200)은, 상기 적분형 아날로그/디지털변환기(400)에서 출력되는 디지털신호를 아날로그신호로 변환시키는 디지털/아날로그 변환회로(7)와, 상기 디지털/아날로그 변환회로(7)의 출력되는 신호(VREF')와 상기 적분형 아날로그/디지털변환기(100)기준전압 절환부(10)에 인가되는 기준전원(VREF)과 비교하기 위한 비교회로(8)과, 상기 비교회로(8)의 출력신호(Vstat)에 의하여 후단에 연결된 기준전원 설정회로(10)에서 출력되는 기준전원(VREF)을 자동제어하는 제어회로(9)와, 상기 제어회로(9)의 출력 신호에 의하여 다수개의 설정기준전원(VREF)을 선택하여 출력시키는 기준전원 설정회로(10)와, 기준전원(VREF)의 자동제어 동안에 적분형 아날로그/디지털변환기(100)에 입력전압(VIN)이 인가되는 것을 차단시키기 위한 스위치(SW1)와, 기준전원(VREF)의 자동제어가 끝난후 적분형 아날로그/디지털변환기(100)에 입력전압(VIN)을 인가적분형 아날로그/디지털변환기(100)가 정상 동작되도록 하는 스위치(SW3)와로 구성된 적분형 아날로그/디지털변환기의 기준전원 자동제어회로.

청구항 3

제2항에 있어서, 비교회로(8)는, 상기 스위치(SW1)의 턴온됨과 동시에 턴온되는 스위치(SW2)와, 상기 스위치(SW2)가 턴온됨에 따라 적분형 아날로그/디지털변환기(100)에 인가되는 기준전원(VREF)을 분할시키

는 전압분할부(8-1)와, 상기 디지털/아날로그 변환회로(7)의 출력신호(VREF')와 전압분할부(8-1)의 출력신호(VREF'')와 비교하여 출력된 디지털신호와 인가된 기준전원(VREF)의 오차를 검출하는 비교부(8-2)와의 구성된 적분형 아날로그/디지털변환기(100)의 기준전원 자동제어회로.

**청구항 4**

제2항에 있어서, 제어회로(9)는, 기준전원 자동제어 선택시 인가되는 자동제어 구동신호(Vs) 및 적분형 아날로그/디지털변환기(100)의 논리회로부(5)에서 출력되는 신호(T1)에 의하여 구동되는 부정곱 게이트(RAND)와, 상기 비교회로(8)의 출력신호에 의하여 상기 기준전원 설정회로(10)의 제어신호를 출력시키는 업다운 카운터(9-1)와, 상기 부정곱 게이트(NAND)의 출력신호에 의하여 이진 카운팅하는 이진수 카운터부(9-2)와, 상기 기준전원(VREF)의 자동제어 구동시 고신호로, 정상 적분형 아날로그 / 디지털변환기(100)의 구동시 저신호로 출력되는 에지검출부 및 래치부(9-3)와, 상기 에지 검출부 및 래치부(9-3)의 출력신호 및 자동제어 구동신호(Vs)에 앤드시키기 위한 앤드게이트(AND)와로 구성된 적분형 아날로그/디지털 변환기의 기준전원 자동제어회로.

**청구항 5**

제2항에 있어서, 기준전원 설정회로(10)는, 다수개의 기준전원(VREF)를 만드는 정전압부(10-1)와, 상기 제어회로(9)의 출력신호에 의하여 정전압부(10-1)의 기준전원(VREF)을 선택하는 멀티플렉서부(10-2)와로 구성된 적분형 아날로그/디지털변환기의 기준전원 자동제어회로.

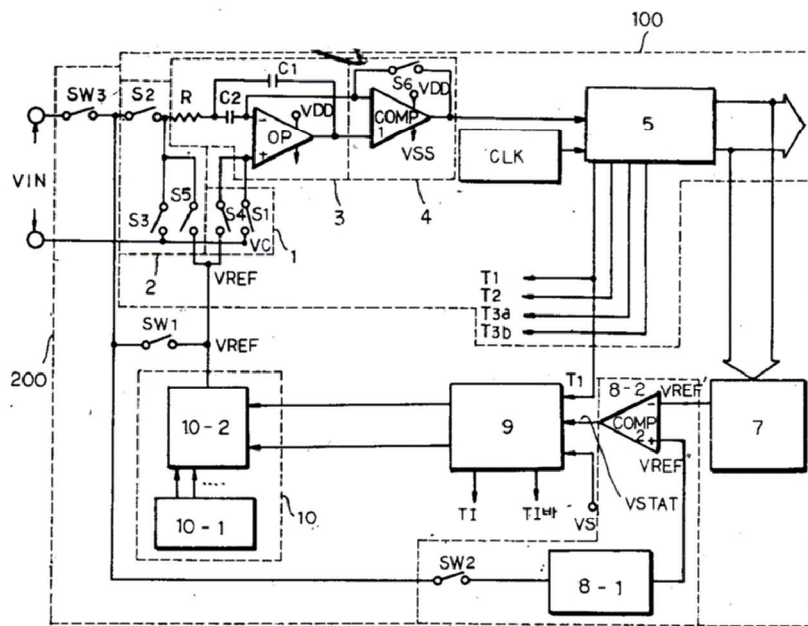
**청구항 6**

제2항에 있어서, 디지털/아날로그 변환회로(7), 비교회로(8) 및 제어회로(9)를 마이크로로 설계하여 상기 기준전원 설정회로(10)를 제어할 수 있도록 한 적분형 아날로그/디지털변환기의 기준전원 자동제어회로.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

**도면**

**도면3**



도면4

