



(12) 发明专利申请

(10) 申请公布号 CN 102959680 A

(43) 申请公布日 2013. 03. 06

(21) 申请号 201180028979. 8

(51) Int. Cl.

(22) 申请日 2011. 06. 15

H01L 21/205(2006. 01)

(30) 优先权数据

12/824, 095 2010. 06. 25 US

(85) PCT申请进入国家阶段日

2012. 12. 12

(86) PCT申请的申请数据

PCT/US2011/040587 2011. 06. 15

(87) PCT申请的公布数据

W02011/163037 EN 2011. 12. 29

(71) 申请人 应用材料公司

地址 美国加利福尼亚州

(72) 发明人 V·T·恩古耶 夏立群

M·巴尔塞努 D·R·威蒂

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 陆勃 邢德杰

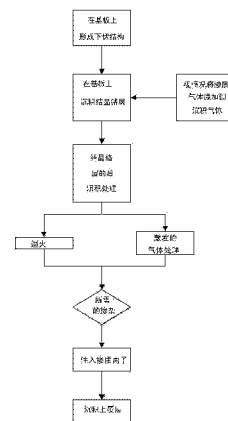
权利要求书 2 页 说明书 10 页 附图 5 页

(54) 发明名称

结晶锗的等离子体增强化学气相沉积

(57) 摘要

在沉积结晶锗层于基板上的方法中, 基板放置在处理区中, 所述处理区包含一对处理电极。在沉积阶段, 将结晶锗层沉积在所述基板上是通过以下步骤: 将包含含锗气体的沉积气体导入所述处理区, 以及, 藉由将能量耦合所述处理电极而形成所述沉积气体的电容式耦合等离子体。在后续处理阶段, 通过将所述结晶锗层暴露到经激发的处理气体或通过退火所述层, 而处理所述沉积的结晶锗层。



1. 一种沉积结晶锆层于基板上的方法,所述方法包含以下步骤:
 - (a) 将基板放置在处理区中,所述处理区包含处理电极对;
 - (b) 在沉积阶段,将结晶锆层沉积在所述基板上,这是通过以下步骤达成:
 - (i) 将包含含锆气体的沉积气体导入所述处理区;以及
 - (ii) 藉由将能量耦合所述处理区中的所述处理电极而形成所述沉积气体的电容式耦合等离子体,以沉积所述结晶锆层于所述基板上;以及
 - (c) 在处理阶段,通过将所述结晶锆层暴露到经激发(energized)的处理气体,而处理所述结晶锆层。
2. 根据权利要求1所述的方法,其中(a)包含以下步骤:将包含介电层的基板放置在所述处理区中;以及(b)包含以下步骤:将所述结晶锆层直接沉积在所述介电层上,而不需要在所述结晶锆层与所述介电层之间的种晶层。
3. 根据权利要求2所述的方法,其中在(a)中,所述介电层包含二氧化硅层。
4. 根据权利要求3所述的方法,其中在(a)中,所述二氧化硅层包含CMOS结构的一部分。
5. 根据权利要求1所述的方法,其中在(b)(i)中,所述含锆气体包含锆烷。
6. 根据权利要求1所述的方法,其中(b)(ii)包含以下步骤:将所述基板维持在低于约650°C的温度。
7. 根据权利要求1所述的方法,其中在(b)(i)中,所述沉积气体包含稀释气体,所述稀释气体包含氩气、氦气、氢气、或氙气中的至少一种。
8. 根据权利要求1所述的方法,其中(b)(ii)包含以下步骤:在从约5瓦到约1500瓦的功率层级,将RF能量耦合所述处理电极。
9. 根据权利要求1所述的方法,其中(c)包含以下步骤:

形成所述经激发的处理气体,其中藉由将微波能量耦合远端区中的所述处理气体而形成所述经激发的处理气体;以及

将所述经激发的处理气体导入所述处理区。
10. 根据权利要求1所述的方法,其中(c)包含以下步骤:以处理气体处理所述结晶锆层,所述处理气体包含氩气、氦气、氢气、氮气、或氙气中的至少一种。
11. 根据权利要求1所述的方法,其中(b)包含以下步骤:沉积含有碳的结晶锆层。
12. 根据权利要求1所述的方法,其中(b)包含以下步骤:沉积含有氮的结晶锆层。
13. 一种沉积结晶锆层于基板上的方法,所述方法包含以下步骤:
 - (a) 将基板放置在处理区中,所述处理区包含处理电极对;
 - (b) 在沉积阶段,将结晶锆层沉积在所述基板上,这是通过以下步骤达成:
 - (i) 将包含含锆气体的沉积气体导入所述处理区;以及
 - (ii) 藉由将能量耦合所述处理区中的所述处理电极而形成所述沉积气体的电容式耦合等离子体,以沉积结晶锆层于所述基板上;以及
 - (c) 在处理阶段,通过在低于约650°C的温度下退火所述结晶锆层,而处理所述结晶锆层。
14. 一种电子器件,所述电子器件包含:
 - (a) 基板,所述基板包含CMOS结构,所述CMOS结构包含二氧化硅层;以及

(b) 结晶锗层,所述结晶锗层位在所述二氧化硅层上,所述结晶锗层包含从约 20nm 至约 200nm 的晶粒尺寸。

15. 根据权利要求 14 所述的器件,其中所述结晶锗层包含多晶锗层。

结晶锗的等离子体增强化学气相沉积

背景技术

[0001] 本发明的实施例关于电子、光电、与光伏电路的制造中的结晶锗的沉积。

[0002] 结晶锗(Ge)用于许多电子器件的应用上,所述电子器件包括半导体、光电与光伏器件,例如存储器器件、光检测器、与光伏电池等。举例而言,单层或多层的结晶锗膜用于制作高效率多结光伏电池,所述光伏电池具有半导体的多重薄膜,诸如砷化镓、磷化镓、与锗 p-n 结。每一类的半导体具有特征带隙能量,所述带隙能量引发半导体在呈现一部分电磁光谱的某波长下最有效地吸收光。结晶锗层亦用作光学互连(optical interconnect)中的光检测器,以将光学信号转换成电信号。光学互连用于连接光学路径、波导件、以及光纤,以供传输包含信息、代码或数据的光学信号。举例而言,光学互连用在集成电路芯片中,以取代互补金属氧化物半导体(CMOS)结构中的金属互连,这是因为相较于金属互连而言,光学互连相对上尺寸较小、速度较快、且具有较高的数据携带容量。因常规硅光检测器无法侦测经常用在光学通信上的近红外光,所以结晶锗在光检测器的制造上特别实用。这些高性能光检测器是通过形成结晶锗层于介电基板上而制成,所述介电基板诸如二氧化硅、氮化硅或其他介电材料。

[0003] 常规结晶锗层在外延生长工艺中生长,在所述工艺中,锗层外延式生长在种晶层上,所述种晶层亦为结晶式,一般是结晶硅。外延生长工艺是在高达 650°C 的高温下执行,而这些膜在相对低的外延生长的生长速率下生长。外延生长工艺期间所使用的高温亦能引发原子扩散及下伏层的劣化。例如,当锗层以外延式生长覆于含有二氧化硅层或金属特征结构的 CMOS 结构上时,高于 550°C 的处理温度可能通过引发下伏的 CMOS 结构与金属特征结构(诸如铜特征结构)材料的原子扩散进入其他相邻的特征结构,而不利地影响下伏的 CMOS 结构与金属特征结构的性质。金属原子扩散进入相邻的介电层(诸如二氧化硅层)可引发此类层的介电性质劣化。此外,外延工艺的低生长速率使它们难以与更快速的 CMOS 生产工艺整合。

[0004] 结晶锗与硅锗层亦已通过使用与薄多晶硅种晶层结合的化学气相沉积(CVD)工艺沉积至二氧化硅或金属基板上。这些方法中,包含多晶硅的种晶层沉积成足够低的厚度,以减少对后续沉积的锗或硅锗层电子性质的冲击。在沉积多晶硅种晶层后,随后在升高的温度下通过化学气相沉积(CVD)使用含锗前驱物气体沉积锗层。然而,种晶层—CVD 沉积方法提供相对缓慢的产率,这是因为锗层可能具有较大的培养时间(或时间诱始(time-to-initiate)的沉积)。同样,所得的沉积膜可能具有异质组成,可能难以起始,且在一些情况中,锗层可能不会沉积在某些基板上。

[0005] 由于各种包括这些与其他缺陷的原因,且纵使已开发结晶锗层与所述结晶锗层的沉积方法,世人仍持续寻求在锗层的沉积上更进一步的改善。

发明内容

[0006] 在沉积结晶锗层于基板上的方法中,所述基板是放置在处理区中,所述处理区包含一对处理电极。在沉积阶段,将结晶锗层沉积在所述基板上是通过以下步骤:将包含含锗

气体的沉积气体导入所述处理区,以及,藉由将能量耦合所述处理区中的所述处理电极而形成所述沉积气体的电容式耦合等离子体,以沉积所述结晶锗层于所述基板上。在后续处理阶段,通过将所述结晶锗层暴露到经激发(energized)的处理气体,而处理所述沉积的结晶锗层。

[0007] 另一方法中,通过将基板放置于处理区中,而将结晶锗层沉积在基板上,所述处理区包含一对处理电极。在沉积阶段,将结晶锗层沉积在所述基板上是通过以下步骤:将包含含锗气体的沉积气体导入所述处理区,以及,藉由将能量耦合所述处理区中的所述处理电极而形成所述沉积气体的电容式耦合等离子体,以沉积所述结晶锗层于所述基板上。在后续的处理阶段,通过在低于 650°C 的温度下退火所述结晶锗层,而处理所述沉积的结晶锗层。

[0008] 一种电子器件包含:基板,所述基板包含 CMOS 结构,所述 CMOS 结构包含二氧化硅层;以及在所述二氧化硅层上的结晶锗层,所述结晶锗层包含晶粒尺寸,所述晶粒尺寸是从约 20nm 至约 200nm。

附图说明

[0009] 参考说明本发明范例的发明说明、所附权利要求书及附图,将更好地了解本发明的这些特征、方面与优点。然而,应了解每一特征大体上可用于本发明中,而并非仅只用在特定附图的上下文中,而本发明包括这些特征的任何组合,其中:

[0010] 第 1 图是基板的概略剖面视图,所述概略剖面视图显示沉积覆于介电层上的结晶锗层;

[0011] 第 2A 图是基板的概略剖面视图,所述概略剖面视图显示沉积覆于介电层上的结晶锗层,所述介电层覆盖基板上的多个 CMOS 结构;

[0012] 第 2B 图是第 2A 图的基板的概略剖面视图,第 2B 图显示光电二极管,所述光电二极管包含基板上的多重结晶锗层;

[0013] 第 3 图是示范性工艺的流程圖,所述示范性工艺用于沉积及处理基板上的结晶锗层;

[0014] 第 4 图是基板处理腔室的一实施例的剖面视图,所述基板处理腔室包含等离子体增强化学气相沉积(PECVD)腔室;

[0015] 第 5 图是结晶锗层的扫描式电子显微照片,所述结晶锗层沉积在硅基板上的 100nm 氧化硅层上;

[0016] 第 6 图是结晶锗层广角度 X 光衍射扫描图表;

[0017] 第 7 图是结晶锗层的低掠角 X 光衍射扫描图表;以及

[0018] 第 8 图是结晶锗层的 Raman 平移扫描图表。

具体实施方式

[0019] 在低温与相对快速的生长速率下通过等离子体增强化学气相沉积法将结晶锗层 22 沉积在基板 20 上,如第 1 图所示。所述基板 20 可为例如硅基板、诸如砷化镓之类的 III-V 族化合物、锗或硅锗(SiGe)基板、外延基板(epi-substrate)、绝缘体上硅(SOI)基板、诸如液晶显示器(LCD)之类的显示器、等离子体显示器、电致发光(EL)灯显示器、或发光二极管

(LED) 基板。一些实施例中,基板 20 可为半导体晶圆(诸如硅晶圆),所述半导体晶圆具有 200mm、300mm、或甚至 400mm 的直径。在其他情况中,基板 20 可为介电板,诸如聚合物或玻璃平板,例如丙烯酸酯、聚酰亚胺、以及硼硅酸盐与磷硅酸盐玻璃平板。

[0020] 在所示的方案中,结晶锗层 22 直接沉积在基板 20 上的介电层 24 上。举例而言,介电层 24 可具有超过 2.2 的介电常数,或所述介电常数甚至超过 3.9。介电层 24 可为例如二氧化硅层、氮化硅层、氮氧化硅层、低 K 介电层(诸如购自美国加州 SantaClara 的应用材料公司的 Black Diamond™ 层),或此类层的组合。介电层 24 亦可为例如下伏结构(诸如 CMOS 结构)的一部分,或可用于覆盖诸如互连线或接触孔洞 46 之类的互连结构。虽然,“层”一词用于描述结晶锗沉积物或下伏的介电材料,但是应了解“层”所意味的是连续层、不连续层、特征结构的选择性沉积、或甚至是先一层沉积而后从所述层蚀刻特征结构。

[0021] 第 2A 图与第 2B 图中显示多个电子器件 28 的示范性实施例,电子器件 28 中的每一个包含一层或多层结晶锗层 22,结晶锗层 22 可受掺杂或不受掺杂。在此范例中,电子器件 28 包含光电二极管 30,所述光电二极管 30 包括结晶锗层 22,所述结晶锗层 22 沉积在基板 20(所述基板是硅晶圆)上的多个互补金属氧化物半导体(CMOS)结构 34 上。所述基板 20 具有介电层 24,所述介电层 24 包含间隔开的二氧化硅特征结构 38,二氧化硅特征结构 38 覆于在基板 20 中形成的 CMOS 结构 34 上。每一 CMOS 结构 34 包括 N⁺ 特征结构 50, N⁺ 特征结构 50 包含以 N⁺ 离子(诸如硼或磷)所注入的硅, N⁺ 特征结构形成光电二极管 30 的底电极。通过沉积一层且经化学机械研磨平整化,以及随后以常规光刻技术蚀刻二氧化硅特征结构 38,而将所述二氧化硅特征结构 38 形成于 CMOS 结构 34 上。在蚀刻工艺中,接触孔洞 46 形成于二氧化硅特征结构 38 之间,之后沉积 N⁺ 掺杂的锗结晶层 22 以填充所述接触孔洞 46 至超过所述孔洞的厚度,如第 2A 图中所示。结晶锗层 22 随后经蚀刻以形成本征锗过度生长特征结构 47,所述结构 47 覆盖 N⁺ 特征结构 50 的一部分,如第 2B 图所示。随后沉积 P⁺ 锗层于基板 20 上,且接着蚀刻所述 P⁺ 锗层以形成 P⁺ 特征结构 51。随后沉积多晶硅或铟锡氧化物(In₂O₃-SnO₃-ITO)层,并且再度蚀刻所述多晶硅或铟锡氧化物层以形成光电二极管 30 的上电极 53。对于身为锗类红外线检测器(即对于比 1000nm 长的波长敏感)的光电二极管 30 而言是使用 P⁺ 多晶硅,这是因为 P⁺ 多晶硅对红外线可通透,而所述 P⁺ 多晶硅是通过原位掺杂多晶硅层形成,或所述 P⁺ 多晶硅通过离子注入本征多晶硅而形成。具有 ITO 层的光电二极管 30 用于短于 1000nm 的波长的光检测。如所述的制造方法适合用于 P-I-N 锗光电二极管;然而,通过简单地分别将 n 型掺杂层与 p 型掺杂层改变成 p 型掺杂层与 n 型掺杂层,即可使用相同的方法于制造 N-I-P 锗光电二极管。

[0022] 在上文所述的示范性制造工艺中,或用于制造其他结构(例如光伏电池或存储器件)的其他工艺中,结晶锗层 22 是通过等离子体增强化学气相沉积(PECVD)工艺沉积在基板 20 上,并且之后所述结晶锗层 22 经受后沉积处理工艺,如第 3 图的流程图的示范性实施例所示。可重复所述沉积及/或处理阶段数次,以渐进式建立沉积的锗层的期望厚度,而此时每一沉积的层是最终结晶锗层 22 的厚度分量。

[0023] 一个实施例中,结晶锗层 22 直接沉积于介电层 24 上,例如,所述结晶锗层 22 直接沉积在二氧化硅特征结构 38 上(或氮化硅或氮氧化硅特征结构上)。本沉积工艺容许直接在介电层 24 上形成结晶锗层 22 而无需在所述介电层与所述结晶锗层间有晶层。相较于常规外延生长工艺,所述结晶锗层 22 是通过化学气相沉积工艺沉积,而因此所述结晶锗层

不会受限于常规外延生长工艺的缓慢结晶生长速率。再者,本工艺可用于沉积结晶锆层 22 于许多不同种类的材料上,这些材料包括不需具有结晶对准的材料而有利于结晶锆的外延生长。

[0024] 更进一步,本沉积工艺不会不利地影响包含介电特征结构的介电层 24 或其他下伏层的性质,其中所述结晶锆层 22 沉积于所述包含介电特征结构的介电层 24 或其他下伏层上。这是由于此化学气相沉积工艺可在低于约 600°C 或甚至在 400°C 的温度下执行的缘故。相反地,常规外延生长工艺使用超过 600°C 的温度而造成下伏层—诸如上覆于 CMOS 结构 34 的介电层 24 或下伏的金属层—劣化,这是因为高温外延生长工艺期间原子从下伏层扩散的缘故。因此,根据本工艺沉积的结晶锆层 22 可直接形成在介电层 24 上,并且甚至形成于覆盖含金属的特征结构(诸如互连件或接触孔洞 46)的介电层 24 上。特别地,此结晶锆层 22 可直接沉积在由二氧化硅特征结构 38 构成的介电层 24 上,而所述二氧化硅特征结构可形成于由铜及铜的合金构成的含金属特征结构(图中未示)上。举例而言,当此沉积处理温度低于 450°C 时,铜从这些特征结构 38 到基板 20 的其他部分的扩散或迁移减少。

[0025] 在当前工艺的沉积阶段,包含介电层 24 的基板 20 放置在适合的 PECVD 处理腔室的处理区 42 中。适合的处理腔室 40 的示范性实施例包含由美国加州 Santa Clara 的应用材料公司所制造的 **Producer®** SE 腔室(如显示于第 4 图)。在所述工艺中,基板 20 (诸如硅晶圆或甚至是包含上覆、暴露的介电层 24 的硅晶圆)放置在处理腔室 40 的处理区 42 中。

[0026] 包含含锆气体的沉积气体导入处理区 42。适合的含锆气体是锆烷(GeH_4)。含锆气体亦可为其他锆类气体,这些锆类气体可做为锆源以用于结晶锆层 22 的沉积。用于含锆气体(诸如锆烷)的适合流率从约 5slm 至约 1slm。

[0027] 沉积气体亦可包括稀释气体,以控制由沉积气体生成的等离子体的性质。例如,所述稀释气体可通过分布处理腔室 40 中锆原子的浓度,改善锆层 22 的沉积均匀度。所述稀释气体亦可作用为激发与解离含锆气体中的锆原子,以用于通过在处理区 42 中的分子碰撞而反应。适合的稀释气体可包括例如氩气(Ar)、氦气(He)、氢气(H_2)、或氙气(Xe)。一般是以比含锆气体更大的体积提供稀释气体,以作为处理区 42 中的稀释剂。例如,可以从约 50sccm 到约 10slm 的流率添加包含氩气、氦气、氢气、或氙气中的至少一种的稀释气体或由氩气、氦气、氢气、或氙气中的至少一种构成的稀释气体。

[0028] 所述沉积气体可进一步包含掺质气体,所述掺质气体作用为掺杂由沉积气体所沉积的锆层 22。例如,所述掺质气体可包含含掺质的材料,所述材料诸如氮或碳原子。所述掺质原子结合进入锆层 22,以提供半导体性质或改变锆层的光学性质。例如,包含氮原子的掺质原子可通过包含含氮气体的掺质气体提供,所述含氮气体诸如 NH_3 或 N_2 。含氮气体结合锆物种而形成氮化锆膜,所述氮化锆膜可作用为光致发光层。当锆层 22 含有氮时,适合的氮含量以重量百分比计是从约 1% 到约 60%。

[0029] 替代性的掺质包含碳,所述碳由诸如碳氢化合物气体之类的掺质气体所提供,所述碳氢化合物气体为例如 C_xH_y 或有机金属前驱物化合物。当碳原子结合至锆层 22 时,所得的碳原子使膜适用于太阳能电池、晶体管与光检测器。当锆层 22 含碳时,适合的碳含量以原子组成计为从约 1% 到约 50%。

[0030] 一般是以比锆流还小的原子体积提供掺质前驱物气体。例如,可以从约 5sccm 至约 1slm 的流率添加包含氮或由氮构成的掺质气体。其他掺质气体包括二硼烷(B_2H_6),以提

供硼原子的掺杂;或者,其他掺杂气体包括磷(PH_3) 以提供磷原子的掺杂。

[0031] 在所选择的沉积气体组成物导入处理腔室 40 的处理区 42 后,沉积气体维持在恒压。例如,对于包含锗烷的沉积气体而言,适合的压力是从约 1Torr 至约 20Torr。所述沉积气体压力是通过控制气体排放器 90 而受控制,所述气体排放器 90 是通过设定节流阀 96 的开口尺寸而受控制,所述节流阀 96 连接排放通口 94 以及从处理腔室 40 到排放泵 98 的管路。所述节流阀 96 与各质量或体积流量计亦可在沉积工艺期间受到调整,以使气体压力与流率维持稳定。

[0032] 通过将能量耦合沉积气体而由所述沉积气体形成等离子体。例如,可通过电容式耦合能量至在含沉积气体的处理区 42 附近的处理电极 44a、44b 而形成所述等离子体。耦合到电极 44a、44b 的能量具有从约 1KHz 至约 20MHz 的射电频率(射频, RF)。在一个方案中,适合的 RF 能量频率是从约 10MHz 到约 15MHz (例如约 13.6MHz)。在一个实施例中,如第 4 图的示范性实施例所示,通过偏压第一电极 44a 与第二电极 44b 而将 RF 能量以电容式耦合沉积气体,所述第一电极 44a 包含在处理区 42 附近的顶壁 52,而所述第二电极 44b 位在基板支撑件 58 中。处理电极 44a、44b 受偏压而将 RF 能量于一功率层级耦合电极 44a、44b,所述功率层级是从约 100 瓦至约 1000 瓦,例如从约 200 瓦至约 400 瓦。在示范性腔室 40 中,处理电极 44a、44b 维持于一电极间隔距离,所述间隔距离为约 5mm (200 密耳)至约 15mm (600 密耳)。

[0033] 沉积期间,基板 20 维持在比常规外延生长工艺还低的温度。例如,基板 20 可维持在低于 650°C 或甚至低于 600°C 的温度。低于 500°C 的温度(诸如从约 300°C 到约 500°C,或甚至低于 450°C)特别有利,因为它们不会热解其他处理结果或基板 20 的特征结构。在这些工艺中,例如通过供应热传流体给基板支撑件 58 中的热交换器(图中未示)而冷却或加热在基板 20 下方的基板 20,而使基板温度受到控制。或者,当等离子体温度不够高到足以诱导沉积气体沉积时,基板支撑件 58 中的加热器 68 (如图所示)可用于加热基板 20。

[0034] 在所述沉积工艺中,诸如在等离子体中的离子与自由基之类的锗物种将结晶锗层 22 直接沉积在基板 20 上而不需先沉积种晶层或成核层(由多晶硅构成)于基板 20 上。有利的是,此沉积工艺不需要多晶硅种晶层,而锗层 22 可直接沉积覆于包含介电层 24 的介电层 24 (诸如二氧化硅层)上。更进一步,低于 450°C 的较低基板处理温度相容于后段 CMOS 处理。进一步,沉积的锗层 22 的本征性质包括所述锗层的结晶比例、晶粒尺寸与分布、载子密度以及应力,可通过控制腔室温度、压力、等离子体体积、等离子体功率、沉积气体中不同气体成份的流率比例及其他可得的工艺参数而修饰(tailor)前述所述锗层的本征性质。沉积具有受控性质的锗层 22 的能力一直无法由常规外延或 CVD 工艺获得,常规工艺是依赖种晶层(锗层 22 生长在所述种晶层上)的晶体结构的配合。

[0035] 有利的是,结晶锗层 22 是包含从约 20nm 至约 200nm 的晶粒尺寸的多晶锗。一个方案中,多晶锗可拥有具良好晶向的晶粒,所述晶向具有 (111)、(220)、与 (311) 中的任一者或多者的米勒指数(Miller index)定向。再者,所获得用于结晶锗的沉积速率亦良好,且所获得用于结晶锗的沉积速率可从约 10nm/min (纳米/分钟)至约 50nm/min 变化。这些沉积速率比常规外延锗沉积工艺在使用 600°C 至 680°C 的较高温度与高压时所生成的沉积速率快约 5 倍至约 10 倍。此呈现胜过常规沉积速率的令人惊讶且无法预期的优点。

[0036] 此沉积工艺的另一具新颖性的特征包含后沉积处理阶段,所述后沉积处理阶段是

在沉积结晶锆层 22 于基板 20 上之后执行。所述处理阶段进一步控制沉积的结晶锆层 22 的结晶性质。所述处理阶段的各种实施例是可能的。在一个实施例中,沉积的结晶锆层 22 是以经激发的处理气体处理,所述经激发的处理气体包含氩气(Ar)、氦气(He)、氢气(H₂)、氮气(N₂)、氙气(Xe)、或这些气体的组合中的至少一种。经激发的处理气体可在处理腔室 40 中形成,这是通过以下步骤来形成的:将功率电感式或电容式耦合至导进处理区 42 的处理气体,或是将能量耦合至在远端腔室 55 中的处理气体。在第一范例中,经激发的处理气体包含处理电极 44a、44b 之间所形成的等离子体,所述处理电极位在含处理气体的处理区 42 中。耦合到电极 44a、44b 的能量具有从约 100kHz 到约 100MHz 的射频(RF)。一方案中,适合的 RF 能量频率是从约 10MHz 到约 20MHz(例如约 13.5MHz)。例如,RF 能量可施加到处理区 42 附近的第一电极 44a 以及基板支撑件 58 中的第二电极 44b。在此方案中,以从约 5 瓦到约 1500 瓦的功率层级将 RF 能量施加到处理电极 44a、44b 达从约 3 秒到约 10 分钟的时段。在示范性腔室 40 中,处理电极 44a、44b 维持在从约 5mm(200 密耳)到约 25mm(1000 密耳)的电极间距。在处理工艺中,基板 20 亦维持在低于 650°C 的温度,或甚至低于 600°C 的温度。低于 500°C 的温度(诸如从约 300°C 到约 500°C,或甚至低于 450°C)特别有利,这是因为这些温度不会热解处理结果或先前形成于基板 20 上的特征结构。

[0037] 另一方案中,包含等离子体的经激发的处理气体是通过以下步骤由处理气体形成:藉由将电流通过在腔室 40 外侧的天线(图中未示)而将能量以电感式耦合至处理腔室 40 中的处理气体。举例而言,天线可位在腔室 40 的顶壁 52 上方于腔室 40 的侧壁 54 周围。在此步骤,以从约 10 瓦到约 5000 瓦(例如从约 100 瓦到约 3000 瓦)的功率层级将 RF 能量施加到天线达从约 3 秒到约 10 分钟的时段。

[0038] 又一方案中,包含被活化的物种的经激发的处理气体是通过以下步骤形成:将能量(诸如微波能量)耦合到远端腔室 55 中的处理气体而形成所述经激发的处理气体,且之后将所述经激发的处理气体导入处理腔室 40 的处理区 42。举例而言,耦合至处理气体的能量可为微波能量,在远端腔室 55 中是以从约 50kHz 到约 100MHz(例如约 100kHz)的频率施加所述微波能量。所述远端式激发的处理气体亦能通过将 RF 能量施加到感应线圈(图中未示)而形成,所述感应线圈缠绕在远端腔室 55 的周围。耦合处理气体的 RF 能量的适合频率可以从约 100kHz 到约 100MHz(例如约 13.6MHz)。基板 20 上的结晶锆层 22 暴露到远端激发的处理气体达从约 3 秒到约 10 分钟的时段。

[0039] 另一实施例中,后沉积处理工艺包含在退火步骤中以低于 600°C 的温度热处理基板 20 上沉积的结晶锆层 22。适合的退火步骤包含将沉积锆层 22 的基板 20 维持在低于 600°C 的温度(诸如从约 300°C 到约 450°C,例如约 400°C)达从约 1 分钟到约 1 小时的时段。另一实施例中,具有沉积锆层 22 的基板 20 于后沉积激发气体处理(诸如等离子体或微波激发气体处理)之前或之后在退火步骤中热处理。亦可通过加热基板 20 同时将基板 20 上的结晶锆层 22 暴露至处理气体而实施退火处理步骤,所述处理气体包含氩气(Ar)、氦气(He)、氢气(H₂)、氮气(N₂)、氙气(Xe)、或上述气体的组合中的至少一种。所述退火处理步骤进一步精制沉积的锆层 22 的结晶性质。举例而言,所述退火步骤可造成膜应力调整、较高的结晶比例、较大的晶粒、以及更佳的晶粒尺寸分布。

[0040] 结晶锆层 22 可包括其他物种,所述其他物种诸如为掺质物种,例如氮、碳、硼与磷。通过添加掺质气体到沉积气体,而可将掺质物种在沉积处理期间结合到结晶锆层 22

中。例如,包含氮的掺质气体可添加到包含锗烷的沉积气体,以沉积氮掺杂结晶锗层 22 于基板 20 上。或者,个别的掺杂处理可用于将掺质离子注入进入所述沉积的及 / 或受处理的结晶锗层 22。所述掺杂处理可在沉积结晶锗层 22 于基板 20 之后或在处理结晶锗层 22 之后立刻执行(如图所示)。在常规注入工艺中,掺质离子的等离子体是形成在处理腔室 40 的处理区 42 中,以将掺质离子注入进入结晶锗层 22。例如,为了注入氮离子进入结晶锗层 22,将包含氮的掺质气体导入处理区 42 中,并且通过电容式耦合 RF 能量至处理电极 44a、44b (如前文所述) 或通过其他常规离子注入工艺而激发所述掺质气体。

[0041] 在任选的掺杂步骤之后,可使用后续工艺以沉积上覆层于结晶锗层 22 上,所述上覆层可包括更进一步的结晶锗层或以不同材料掺杂的结晶锗层。因此,包含第一掺质的第一结晶锗层可被包含第二掺质的第二结晶锗层覆盖。例如,后续的结晶锗层 22 可沉积覆于第一结晶锗层 22 上,并且被磷掺杂而形成 n 型锗层或被硼掺杂而形成 p 型锗层,或被碳或其他掺质所掺杂。诸如磷或硼之类的掺质可分别以 PH_3 或 B_2H_6 气体的形式在沉积工艺期间添加,或者是后续使用常规离子注入工艺将诸如磷或硼之类的掺质注入进入沉积的结晶锗层 22 中。

[0042] 在一个方案中,重复沉积与处理阶段数次,以获得期望厚度的沉积的结晶锗层 22。例如,可施行第一沉积阶段达从约 5 秒至约 60 秒的时间以沉积厚度为从约 10 埃至约 500 埃的第一层。所述沉积的第一层随后于处理阶段例如通过暴露所述沉积层至等离子体或通过退火(如先前所述) 而受处理。所述处理阶段作用为重新布置沉积的第一层中的键结结构,使得能够调整膜密度、晶体比例、与电子电洞重组位置密度。随后,施行第二沉积阶段达从约 5 秒至约 60 秒的时间,以沉积厚度从约 10 埃至约 500 埃的第二层。所述沉积的第二层随后在处理阶段例如通过暴露所述沉积的第二层至等离子体或通过退火而受处理。此工艺可重复数次,以达成结晶锗层 22 在特殊应用上的期望厚度。经沉积以形成最终结晶锗层 22 的累积层的适合的厚度可从约 100 埃至约 5 微米。

[0043] 沉积阶段与处理阶段二者(或依序施行的多个沉积与处理阶段)可在相同处理腔室 40 中执行,或者沉积与处理步骤可在分开的腔室(图中未示) 中执行,所述分开的腔室中的每一个能够用于沉积或处理工艺。基板处理腔室 40 的实施例说明于第 4 图,基板处理腔室 40 可用于执行上文所述的锗沉积与后沉积处理工艺。提供腔室 40 以说明示范性腔室;然而,亦可使用对本领域普通技术人员而言明显易懂的其他腔室。因此,本发明的范畴不应限制在此述的示范性腔室。大体而言,腔室 40 是等离子体增强化学气相沉积(PECVD)腔室,所述腔室适合用于处理诸如硅晶圆之类的基板 20,适合的腔室是可购自美国加州 Santa Clara 的应用材料公司的 **Producer**® SE 类型腔室。所述腔室 40 包含包壳壁 48,所述包壳壁包括包围处理区 42 的顶壁 52、侧壁 54 与底壁 56。所述腔室 40 亦可包含衬垫(图中未示),所述衬垫裱衬处理区 42 周围至少一部分包壳壁 48。对于处理包含 300mm 硅晶圆的基板 20 而言,腔室 40 一般具有约 20000 至约 30000 cm^3 的体积,并且一般是约 24000 cm^3 。

[0044] 在工艺循环期间,基板支撑件 58 降下,而基板 20 穿过端口 62 并且由基板传输件(诸如自动机械臂) 64 放置在支撑件 58 上。基板支撑件 58 可在用于装载与卸载的下方位置与用于处理基板 20 的可调整的上方位置之间移动。基板支撑件 58 可包括被包围的电极 44a,所述电极用于从导进腔室 40 的沉积或处理气体生成等离子体。基板支撑件 58 亦可由加热器 68 加热,所述加热器可为电阻式加热元件(如图所示)、加热灯(图中未示)、或等离子

体本身。基板支撑件 58 一般包含陶瓷结构,所述陶瓷结构具有接收表面以接收基板 20,且所述陶瓷结构保护电极 44a 与加热器 68 以隔绝腔室 40 的环境。在使用上,射频(RF)电压施加到电极 44a 而直流电(DC)电压施加到加热器 68。基板支撑件 58 中的电极 44a 亦可用于以静电式夹箝基板 20 至支撑件 58。基板支撑件 58 亦可包含一个或多个环,所述环诸如为沉积环与覆盖环(图中未示)且至少部分环绕支撑件 58 上的基板 20 的周边。

[0045] 在基板 20 加载于基板支撑件 58 之后,支撑件 58 抬升至处理位置,所述处理位置较靠近气体分配器 72,以提供气体分配器 72 与所述处理位置之间期望的间隔间隙距离 d_s , d_s 是例如从约 2mm 到约 12mm。气体分配器 72 位在处理区 42 上方,以用于配送沉积气体或处理气体均匀地横越基板 20。气体分配器 72 可个别递送两独立的第一气体与第二气体流到处理区 42 使所述二气体流在导入处理区 42 之前不会混合,或者,所述气体分配器 72 可预先混合气体,然后提供预混合的气体到处理区 42。气体分配器 72 包含具有孔洞 76 的面板 74,孔洞 76 使得沉积或处理气体得以通过所述孔洞而传递。面板 74 一般是由金属制成,以容许施加电压或电位至所述面板 74,并且因此所述面板 74 作为腔室 40 中的电极 44a。适合的面板 74 可由具有阳极处理的涂层的铝所制成。

[0046] 基板处理腔室 40 亦包含第一气体供应器 80a 与第二气体供应器 80b,以递送不同的气体到气体分配器 72。气体供应器 80a、80b 各包含气体源 82a、82b、一个或多个气体导管 84a、84b、与一个或多个气体阀 86a、86b。例如,一个方案中,第一气体供应器 80a 包含第一气体导管 84a 与第一气体阀 86a 以从第一气体源 82a 递送第一处理气体(诸如沉积气体、处理气体或这些气体中的任一种的组分)到气体分配器 72 的第一入口 78a,而第二气体供应器 80b 包含第二气体导管 84b 与第二气体阀 86b 以从第二气体源 82b 递送第二处理气体(诸如沉积气体、处理气体或这些气体中的任一种的组分)到气体分配器 72 的第二入口 78b。

[0047] 可通过将电磁能量(例如高频率电压能量)耦合处理腔室 40 中或远端腔室 55 中的气体,而激发沉积气体与处理气体,以从所述沉积气体或处理气体形成经激发的气体(诸如等离子体)。为了激发在腔室 40 中的所供应的气体,电压施加在 (i) 第一电极 44a 与 (ii) 电极 44b 之间,所述第一电极 44a 可为气体分配器 72、顶壁 52、或腔室侧壁 54,而所述电极 44b 位在支撑件 58 中。横跨一对电极 44a、44b 施加的电压将能量以电容式耦合在处理区 42 中的沉积气体或处理气体。一般而言,施加到电极 44a、44b 的电压是在射频(RF)震荡的交流电压。通过使用微波生成器(图中未示)供应的微波能量或使用供应到感应线圈(图中未示)的 RF 能量而激发传递到远端腔室 55 的气体,所述感应线圈是缠绕在远端腔室 55 周围。

[0048] 腔室 40 亦包含气体排放器 90,以从腔室 40 移除消耗的气体与副产物,并且维持处理区 42 中沉积气体或处理气体的预定压力。在一个方案中,气体排放器 90 包括泵抽通道 92,所述泵抽通道 92 接收来自处理区 42 的消耗气体,所述气体排放器 90 还包括排放通口 94、节流阀 96 与一个或多个排放泵 98,以控制腔室 40 中的气体压力。排放泵 98 可包括涡轮分子泵、极冷泵、粗抽泵、与具有超过一种功能的结合功能泵中的一种或多种。腔室 40 亦可包含穿过腔室 40 的底壁 56 的进入通口或管,以递送冲净气体进入腔室 40。冲净气体一般从进入通口向上流动经过基板支撑件 58 而到达环形泵抽通道。所述冲净气体用于保护基板支撑件 58 与其他腔室部件的表面以防处理期间有非期望的沉积。冲净气体亦可用于以期望的方式影响气体流动。

[0049] 亦可提供控制器 102 以控制腔室 40 的操作与操作参数。所述控制器 102 可包含例如处理器及存储器。处理器执行腔室控制软件,所述软件为诸如存储器中所储存的计算机程序。所述存储器可为硬盘驱动器、只读存储器、闪存、或其他类型的存储器。控制器 102 亦可包含其他部件,诸如软盘驱动器与插卡框架(card rack)。插卡框架可含有单板计算机(SBC)、模拟和数字输入/输出板、接口板、与步进马达控制板。所述腔室控制软件包括指令集,所述指令集指示时序、气体混合、腔室压力、腔室温度、微波功率层级、高频功率层级、支撑件位置、与其他特殊工艺的参数。

[0050] 腔室 40 亦包含电源 104,所述电源 104 用于递送功率给各种腔室部件,所述腔室部件例如为腔室 40 中的第一电极 44a 与基板支撑件 58 中的第二电极 44b。为了递送功率到腔室电极 44a、44b,所述电源 104 包含射频电压源,所述射频电压源提供具有选定的射频与期望中可选的功率层级的电压。所述电源 104 可包括单一射频电压源或多重电压源,所述多重电压源提供高射频与低射频二者。所述电源 104 亦可包括 RF 匹配电路。电源 104 可进一步包含静电充电源以提供静电电荷给一电极,所述电极经常是基板支撑件 58 的静电夹盘。当在基板支撑件 58 内使用加热器 68 时,电源 104 亦包括加热器功率源,所述加热器功率源提供适当的可控制电压给加热器 68。当 DC 偏压施加到气体分配器 72 或基板支撑件 58 时,电源 104 亦包括 DC 偏压电压源,所述 DC 偏压电压源连接到气体分配器 72 的面板 74 的传导的金属部分。电源 104 亦可包括用于其他腔室部件的功率源,所述腔室部件例如为腔室 40 的马达与自动机械装置(robot)。

[0051] 基板 20 处理腔室 40 亦可包括一个或多个温度传感器(图中未示),所述温度传感器为诸如热偶、RTD 传感器、或干涉仪,以检测表面(诸如腔室 40 内的部件表面或基板表面)的温度。温度传感器能够将本身的数据转发给腔室控制器 102,所述腔室控制器 102 随后能够使用这些温度数据,例如通过控制基板支撑件 58 中的电阻式加热元件而控制处理腔室 40 的温度。

[0052] 范例

[0053] 随后的说明性范例显现结晶锆沉积与处理工艺的效能与优点。参考这些说明性范例,将可更加了解此述的锆沉积工艺与结晶锆层和结构。然而,应了解此述的每一特征可通过所述特征本身使用或彼此结合使用,且并非仅如特定范例中所述。因此,在此提供的说明性范例不应用于限制本发明的范围。

[0054] 在这些范例中,结晶锆层 22 是在 PECVD **Producer**®腔室中以下列的工艺条件沉积,所述工艺条件为:体积流率在 5sccm 至 100sccm 的包含锆烷的沉积气体;5Torr 至 15Torr 的沉积气体压力;400°C 的基板温度;频率在 13.6MHz 的 RF 能量,所述能量是以 30 瓦至 300 瓦的功率层级供应到处理电极 44a、44b;以及维持在间距为 300 密耳至 800 密耳的处理电极 44a、44b。测量到沉积速率是约 15nm/min。

[0055] 沉积工艺后,以下列工艺条件执行处理工艺,所述工艺条件为:体积流率从 1slm 至 10slm 的包含 H₂ 的处理气体;5Torr 至 15Torr 的处理气体压力;400°C 的基板温度;频率在 13.6MHz 的 RF 能量,所述能量是以 100 瓦至 500 瓦的功率层级供应到处理电极 44a、44b;以及维持在间距为 300 密耳至 800 密耳的处理电极 44a、44b。

[0056] 结晶锆层在 100nm 的层间介电(interlayer dielectric, ILD)氧化物层上的扫描式电子图像显示于第 5 图,所述 ILD 氧化物层位在包含硅晶圆的基板上。结晶锆层具有约

110nm 的厚度并且沉积在厚度约 100nm 的 ILD 氧化物膜上。结晶锗膜亦提供横越基板上基本上均匀的厚度,所述厚度变化少于 5%。

[0057] 以 X 光衍射 (XRD) 确认沉积层中结晶锗相庞大存在,如第 6 图与第 7 图所示。参考第 6 图,庞大的 XRD 峰的存在指出大量结晶锗相的存在。第 6 图是结晶锗层 22 的广角度 X 光衍射扫描图表,所述图表显示结晶锗 (111)、(220) 与 (311) 峰与结晶硅基板 (400) 峰的存在。三个不同晶向的存在显示沉积的结晶锗本质上是多晶形,并且缺乏单一定向。第 8 图是锗层 22 的低掠角 X 光衍射扫描,所述图显示更明显存在米勒指数定向为 (111) 的结晶锗,而 (220) 与 (311) 定向较不明显。第 8 图显示 Raman 平移,第 8 图进一步确认结晶锗层以多晶形式存在,所述结晶锗具有多重晶向,而不像常规外延生长结晶膜一般呈现主要晶向。

[0058] 根据前文所述的沉积工艺与处理工艺所生产的结晶锗层 22 提供了绝佳结晶性质,良好的组成均匀度、以及横越基板 20 上的均匀厚度。再者,结晶锗层 22 可在低于 450°C 或甚至 400°C 的温度沉积。再者,等离子体增强化学气相沉积法使结晶锗层 22 (诸如多晶层) 得以沉积在包含介电层 24 (诸如二氧化硅,例如二氧化硅夹层介电 (ILD) 层) 的暴露表面上,而无需首先沉积种晶层于此表面上。再者,由 CVD 工艺提供的沉积速率高于常规外延生长工艺,所述 CVD 工艺提供的沉积速率比常规外延生长工艺快五到十倍。此外,可通过针对晶体比例、晶粒尺寸、晶粒尺寸分布、与应力调整所述工艺,而设定沉积的结晶锗的结晶性质。

[0059] 虽然已显示及描述本发明的示范性实施例,本领域普通技术人员可设计结合本发明的其他实施例,且这些其他实施例亦在本发明的范围内。再者,“下方”、“上方”、“底”、“顶”、“上”、“下”、“第一”、与“第二”等用语以及其他相对性或位置上的用语是针对图式中示范性实施例而显示,且可彼此交换。因此,不应将所附权利要求限制到较佳方案、材料、或空间配置的描述中。

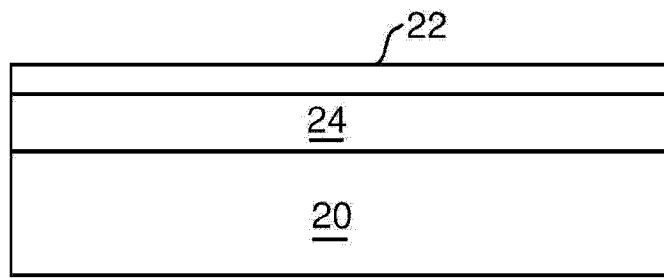


图 1

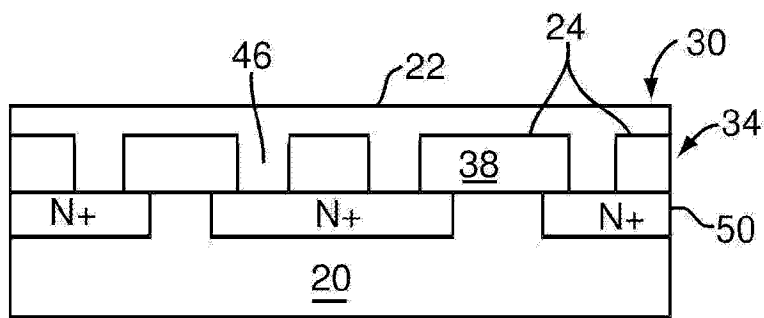


图 2A

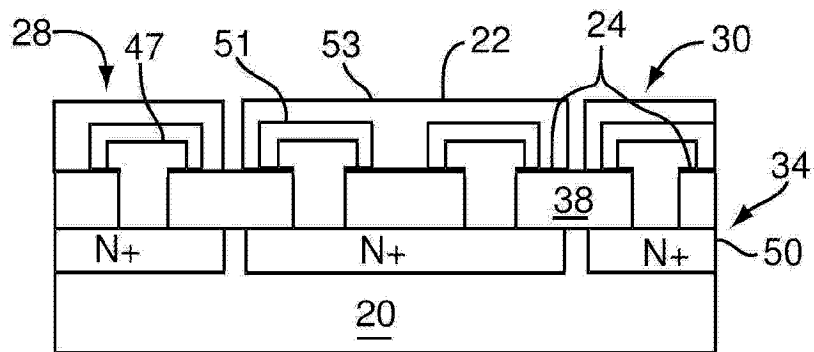


图 2B

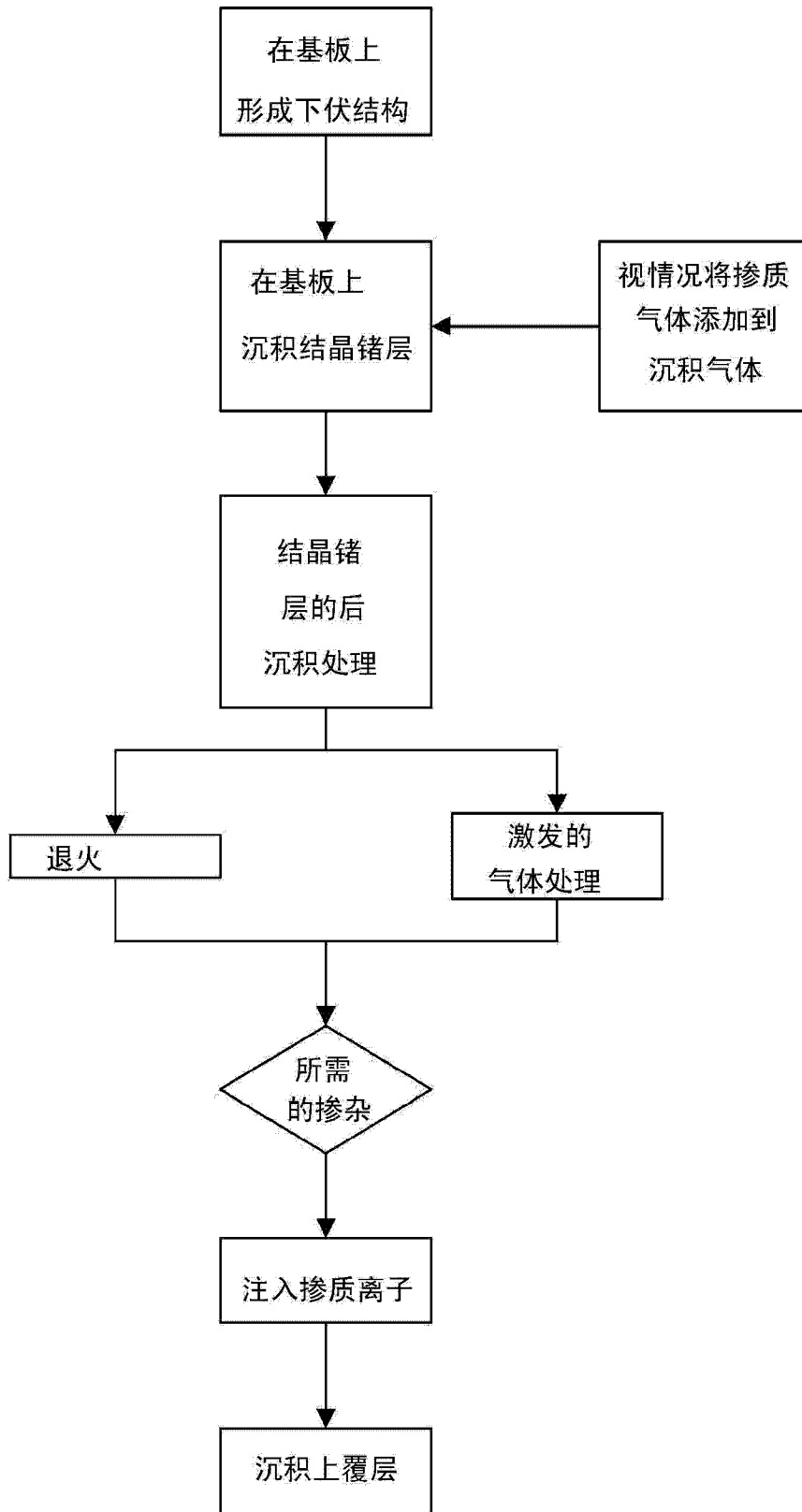


图 3

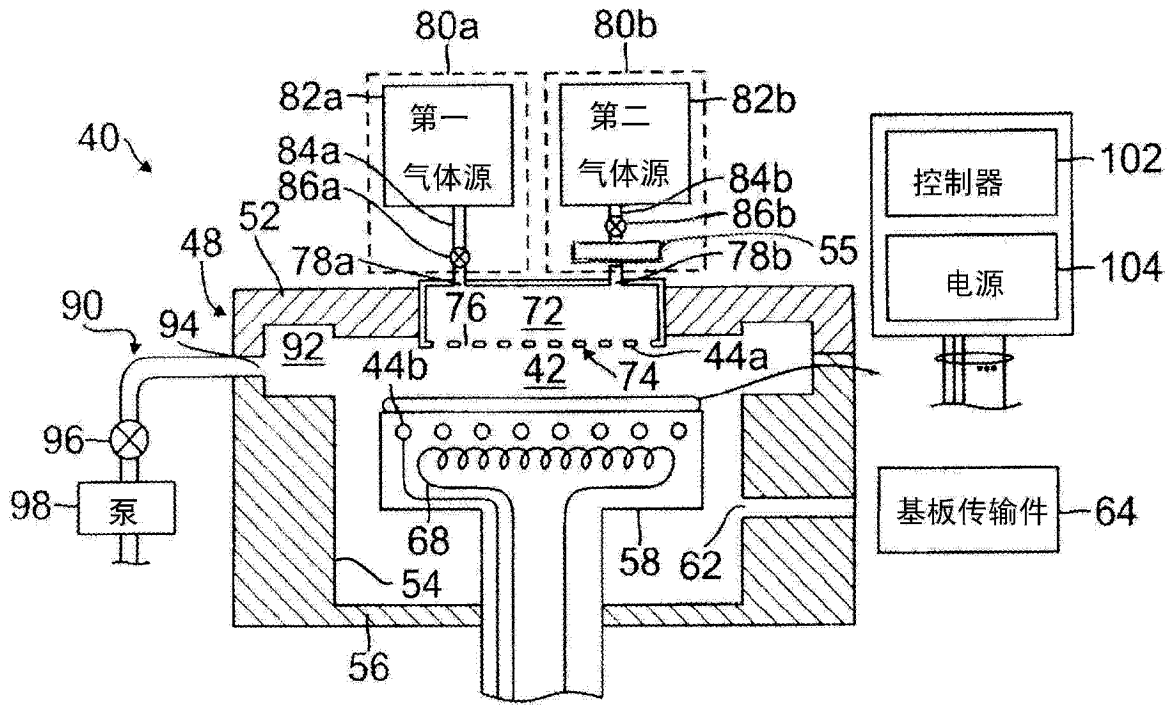


图 4

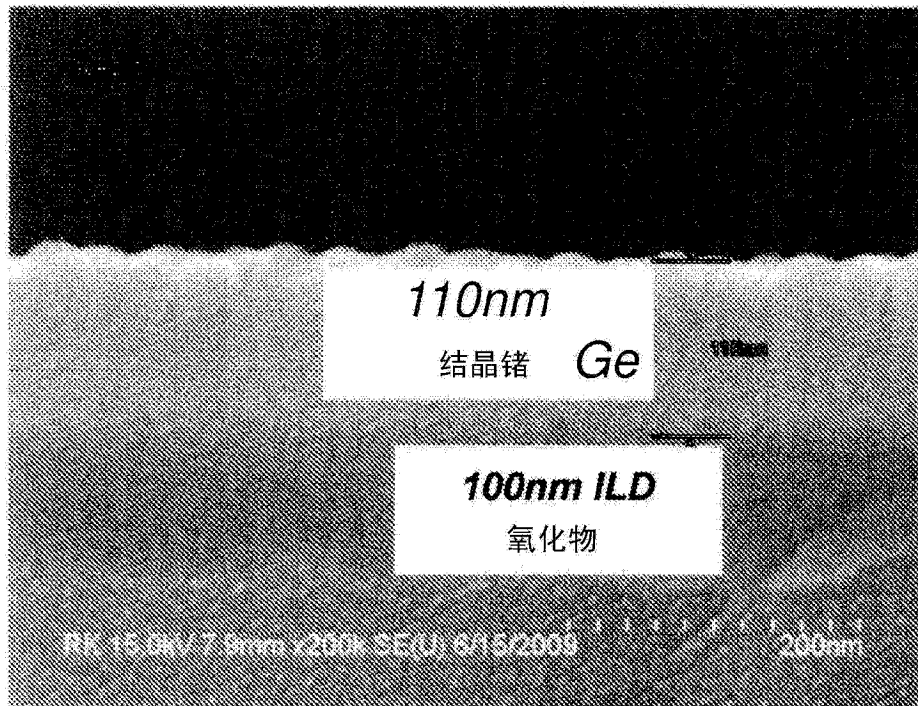


图 5

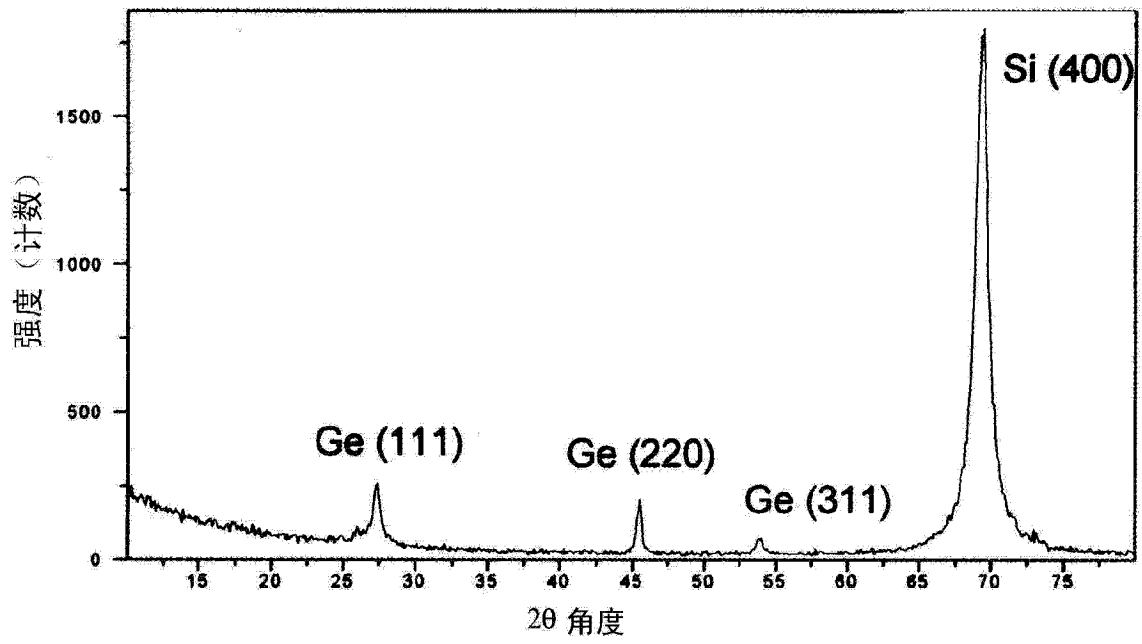


图 6

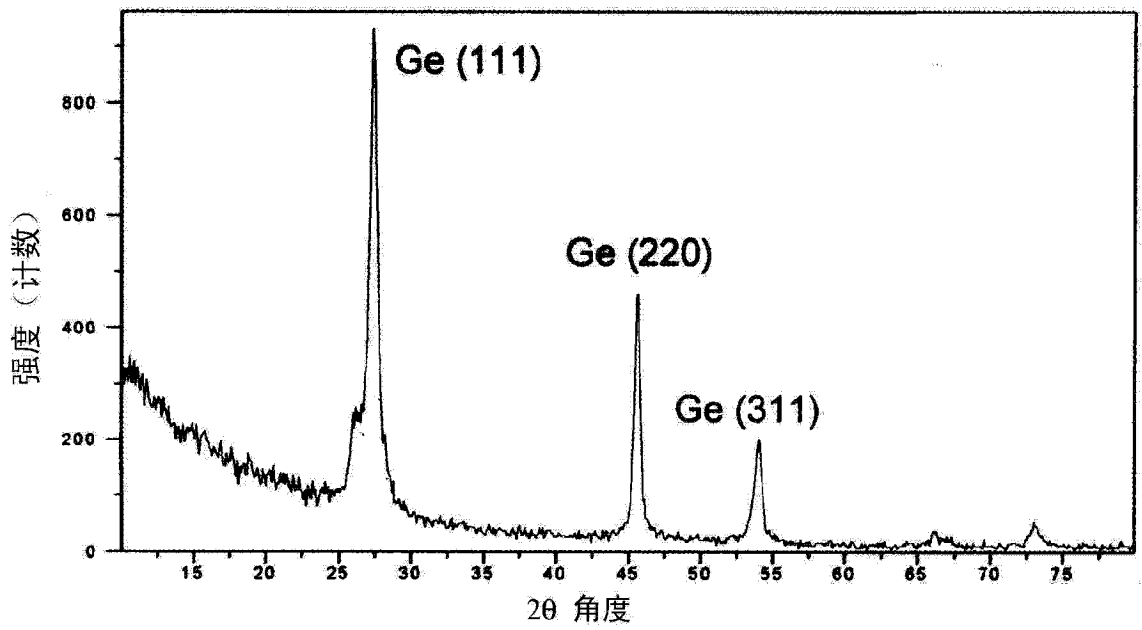


图 7

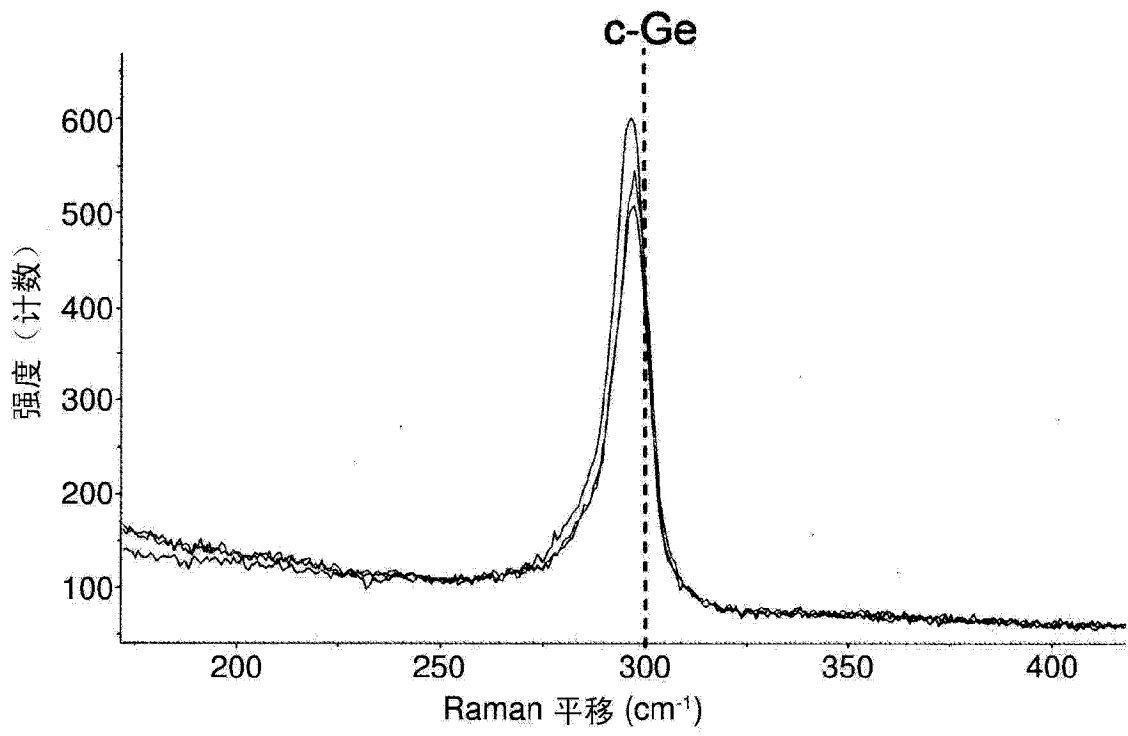


图 8