



(12) 发明专利申请

(10) 申请公布号 CN 113421899 A

(43) 申请公布日 2021.09.21

(21) 申请号 202110653373.9

(22) 申请日 2021.06.11

(71) 申请人 武汉华星光电技术有限公司

地址 430079 湖北省武汉市东湖开发区高新大道666号生物城C5栋

申请人 武汉华星光电半导体显示技术有限公司

(72) 发明人 王傲

(74) 专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 黄舒悦

(51) Int. Cl.

H01L 27/32 (2006.01)

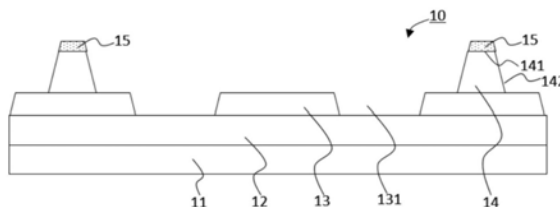
权利要求书1页 说明书6页 附图3页

(54) 发明名称

阵列基板、阵列基板制造方法及显示面板

(57) 摘要

本申请实施例公开了一种阵列基板、阵列基板制造方法及显示面板。阵列基板，包括：基底；阵列复合层，设于所述基底上，所述阵列复合层包括像素定义层，所述像素定义层包括多个像素定义部以及相邻的所述像素定义部之间的开口；支撑柱，设置于所述像素定义部上；保护层，至少设置于所述支撑柱上，且避开所述开口设置；其中，所述保护层的材料为无机材料。本申请实施例的阵列基板采用无机材料制作支撑柱的保护层，保护层具高硬度特性，可以避免在蒸镀工艺中光罩划伤支撑柱产生碎屑和异物，从而改善现有显示面板中的显示不良和寿命下降的问题。



1. 一种阵列基板,其特征在于,包括:
基底;
阵列复合层,设于所述基底上,所述阵列复合层包括像素定义层,所述像素定义层包括多个像素定义部以及相邻的所述像素定义部之间的开口;
支撑柱,设置于所述像素定义部上;
保护层,至少设置于所述支撑柱上,且避开所述开口设置;
其中,所述保护层的材料为无机材料。
2. 如权利要求1所述的阵列基板,其特征在于,所述支撑柱包括远离所述像素定义层的顶表面和侧表面,所述保护层设置于所述支撑柱的所述顶表面。
3. 如权利要求2所述的阵列基板,其特征在于,所述保护层还设置于所述支撑柱的所述侧表面。
4. 如权利要求3所述的阵列基板,其特征在于,所述保护层还设置于所述像素定义部的表面。
5. 如权利要求2所述的阵列基板,其特征在于,所述顶表面的长度大于所述顶表面上的所述保护层的长度,所述保护层位于所述顶表面的中心位置。
6. 如权利要求1至5任一项所述的阵列基板,其特征在于,所述保护层的厚度小于所述支撑柱的高度。
7. 如权利要求6所述的阵列基板,其特征在于,所述保护层的材料为氮化硅、氧化硅中的任一种。
8. 一种阵列基板制造方法,其特征在于,包括如下步骤:
步骤S100:提供一待处理阵列基板,所述待处理阵列基板包括:基底、阵列复合层和支撑柱,所述阵列复合层设于所述基底上,所述阵列复合层包括像素定义层,所述像素定义层包括多个像素定义部以及相邻的所述像素定义部之间的开口,所述支撑柱设置于所述像素定义部上;
步骤S200:形成保护层,在所述像素定义部、所述支撑柱和所述开口上形成所述保护层,其中,所述保护层的材料为无机材料;
步骤S300:形成图案化的光阻,所述图案化的光阻包括开孔,所述开孔露出所述开口;
步骤S400:对所述保护层进行图案化处理,通过刻蚀工艺对所述保护层进行图案化处理,去除所述开口部位的所述保护层;
步骤S500:去除所述光阻。
9. 如权利要求8所述的阵列基板制造方法,其特征在于,所述保护层的材料为氮化硅、氧化硅中的任一种。
10. 一种显示面板,其特征在于,包括如权利要求1至7任一项所述的阵列基板,所述显示面板还包括设置于所述开口的发光器件,以及设置于所述发光器件上的封装层。

阵列基板、阵列基板制造方法及显示面板

技术领域

[0001] 本申请涉及显示领域,具体涉及一种阵列基板、阵列基板制造方法及显示面板。

背景技术

[0002] 有机发光显示面板(OLED)已经广泛应用于手机、笔记本等电子产品。有机发光显示面板需要通过蒸镀有机发光材料形成发光器件,图1示意了有机发光材料的蒸镀过程,阵列基板10包括基底11和阵列复合层12,支撑柱14设于阵列复合层12上,蒸镀工艺时,阵列基板10倒置放置,光罩1000位于阵列基板10下方,支撑柱14与光罩1000接触,以防止光罩接触并破坏阵列复合层12,然而,蒸镀工艺时,光罩1000需要相对于阵列基板10进行移动,以完成对位动作,此时,如图1中虚线框A所示,光罩会划伤支撑柱14,产生碎屑和异物1411,异物1411依附在阵列基板10上就会导致像素失效等显示不良,甚至影响后续封装层的封装性能,导致有机发光显示面板的寿命下降。

发明内容

[0003] 本申请实施例提供了一种阵列基板、阵列基板制造方法及显示面板,阵列基板包括:基底;阵列复合层,设于所述基底上,所述阵列复合层包括像素定义层,所述像素定义层包括多个像素定义部以及相邻的所述像素定义部之间的开口;支撑柱,设置于所述像素定义部上;保护层,至少设置于所述支撑柱上,且避开所述开口设置;其中,所述保护层的材料为无机材料。本申请实施例通过在支撑柱表面形成无机材料制作的保护层,以解决在蒸镀工艺中,光罩划伤支撑柱产生碎屑和异物的问题,从而解决碎屑和异物导致的显示不良和寿命下降的问题。

[0004] 本申请实施例提供了一种阵列基板,包括:

[0005] 基底;

[0006] 阵列复合层,设于所述基底上,所述阵列复合层包括像素定义层,所述像素定义层包括多个像素定义部以及相邻的所述像素定义部之间的开口;

[0007] 支撑柱,设置于所述像素定义部上;

[0008] 保护层,至少设置于所述支撑柱上,且避开所述开口设置;

[0009] 其中,所述保护层的材料为无机材料。

[0010] 可选的,在本申请的一些实施例中,所述支撑柱包括远离所述像素定义层的顶表面和侧表面,所述保护层设置于所述支撑柱的所述顶表面。

[0011] 可选的,在本申请的一些实施例中,所述保护层还设置于所述支撑柱的所述侧表面。

[0012] 可选的,在本申请的一些实施例中,所述保护层还设置于所述像素定义部的表面。

[0013] 可选的,在本申请的一些实施例中,所述顶表面的长度大于所述顶表面上的所述保护层的长度,所述保护层位于所述顶表面的中心位置。

[0014] 可选的,在本申请的一些实施例中,所述保护层的厚度小于所述支撑柱的高度。

[0015] 可选的,在本申请的一些实施例中,所述保护层材料为氮化硅、氧化硅中的任一种。

[0016] 本申请实施例提供了一种阵列基板制造方法,包括如下步骤:

[0017] 步骤S100:提供一待处理阵列基板,所述待处理阵列基板包括:基底、阵列复合层和支撑柱,所述阵列复合层设于所述基底上,所述阵列复合层包括像素定义层,所述像素定义层包括多个像素定义部以及相邻的所述像素定义部之间的开口,所述支撑柱设置于所述像素定义部上;

[0018] 步骤S200:形成保护层,在所述像素定义部、所述支撑柱和所述开口上形成所述保护层,其中,所述保护层材料为无机材料;

[0019] 步骤S300:形成图案化的光阻,所述图案化的光阻包括开孔,所述开孔露出所述开口;

[0020] 步骤S400:对所述保护层进行图案化处理,通过刻蚀工艺对所述保护层进行图案化处理,去除所述开口部位的所述保护层;

[0021] 步骤S500:去除所述光阻。

[0022] 可选的,在本申请的一些实施例中,所述保护层材料为氮化硅、氧化硅中的任一种。

[0023] 相应的,本申请实施例还提供了一种显示面板,包括如上述任一项所述的阵列基板,所述显示面板还包括设置于所述开口的发光器件,以及设置于所述发光器件上的封装层。

[0024] 本申请实施例中,提供了一种阵列基板、阵列基板制造方法及显示面板,通过在支撑柱表面形成无机材料制作的保护层,无机材料制作的保护层具高硬度特性,可以避免在蒸镀工艺中光罩划伤支撑柱产生碎屑和异物,从而改善现有显示面板中的显示不良和寿命下降的问题。

附图说明

[0025] 为了更清楚地说明本申请实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0026] 图1是蒸镀工艺的过程示意图;

[0027] 图2是本申请一实施例提供的阵列基板的第一种示意图;

[0028] 图3是本申请一实施例提供的阵列基板的第二种示意图;

[0029] 图4是本申请一实施例提供的阵列基板的第三种示意图;

[0030] 图5是本申请一实施例提供的阵列基板的第四种示意图;

[0031] 图6是本申请一实施例提供的阵列基板制造方法的流程步骤示意图;

[0032] 图7至11是本申请一实施例提供的阵列基板制造方法的制造过程的示意图。

具体实施方式

[0033] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完

整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。此外,应当理解的是,此处所描述的具体实施方式仅用于说明和解释本申请,并不用于限制本申请。在本申请中,在未作相反说明的情况下,使用的方位词如“上”和“下”通常是指装置实际使用或工作状态下的上和下,具体为附图中的图面方向;而“内”和“外”则是针对装置的轮廓而言的。

[0034] 本申请实施例提供了一种阵列基板,包括:基底;阵列复合层,设于基底上,阵列复合层包括像素定义层,像素定义层包括多个像素定义部以及相邻的像素定义部之间的开口;支撑柱,设置于像素定义部上;保护层,至少设置于支撑柱上,且避开开口设置;其中,保护层的材料为无机材料。

[0035] 本申请实施例提供了一种阵列基板、阵列基板制造方法及显示面板。以下分别进行详细说明。需说明的是,以下实施例的描述顺序不作为对实施例优选顺序的限定。

[0036] 实施例一、

[0037] 请参阅图2,图2为本申请实施例提供的阵列基板的第一种截面图,阵列基板10包括基底11、阵列复合层12、支撑柱14、保护层15,阵列复合层12设于基底11上,阵列复合层12包括像素定义层,像素定义层包括多个像素定义部13以及相邻的像素定义部13之间的开口131;支撑柱14设置于像素定义部13上;保护层15至少设置于支撑柱14上,且避开开口131设置;其中,保护层15的材料为无机材料。

[0038] 具体的,基底11可以为刚性基底或柔性基底,基底11为刚性基底时,可以为玻璃(Glass)等,基底11为柔性基底时,可以为聚酰亚胺(Polyimide,简称为PI)、PMMA(聚甲基丙烯酸甲酯,poly methyl methacrylate)、PC(聚碳酸酯,Polycarbonate)等材料等,在此不做限定。

[0039] 具体的,阵列复合层12可以包括设于基底11上的缓冲层、设于缓冲层上的半导体层、设于半导体层上的栅极绝缘层、设于栅极绝缘层上的栅极层、设于栅极层上的层间绝缘层、设于层间绝缘层上的源极/漏极层、设于源漏极层上的第一绝缘层、设于第一绝缘层上的第一电极,像素定义层设于第一电极上,第一电极可以为阳极,且第一电极可以电性连接薄膜晶体管的漏极。

[0040] 具体的,阵列复合层12包括薄膜晶体管,薄膜晶体管的结构在此不做限定,薄膜晶体管可以为顶栅型薄膜晶体管,也可以为底栅型薄膜晶体管,薄膜晶体管的半导体层的材料可以为非晶硅、多晶硅、金属氧化物等。

[0041] 具体的,像素定义层可以采用有机材料,支撑柱14可以采用有机材料。

[0042] 本一些实施例中,支撑柱14包括远离像素定义层的顶表面141和侧表面142,保护层15设置于支撑柱14的顶表面。

[0043] 具体的,在本实施例中,保护层15只设置在支撑柱14的顶表面141上。

[0044] 在一些实施例中,保护层15的厚度小于支撑柱14的高度。

[0045] 具体的,支撑柱14为有机材料,具有一定弹性,保护层15为无机材料,在蒸镀工艺中,光罩和阵列基板10相对移动而对位时,具有弹性的支撑柱14可以发生变形,从而使得阵列基板10与光罩之间有一个缓冲作用,减小阵列基板10与光罩之间的摩擦力。同时保护层15具有高的硬度,保护层15不容易被划伤,保护层15从而保护了支撑柱14,避免支撑柱14被

划伤产生碎屑和异物,从而改善现有显示面板中的显示不良和寿命下降的问题。

[0046] 在一些实施例中,保护层15的材料为氮化硅、氧化硅中的任一种。

[0047] 具体的,在后续封装中,当采用薄膜封装时,薄膜封装层可以为无机层和有机层的堆叠结构,无机层包括氮化硅、氧化硅中的任一种,氮化硅、氧化硅具有很好的防止水汽、氧气进入的性能,保护层15也采用氮化硅、氧化硅中的任一种,可以避免引入其他材料,防止产生新的不良。

[0048] 实施例二、

[0049] 请参阅图3,图3为本申请实施例提供的阵列基板的第二种截面图,本实施例与实施例一相同之处不再赘述,不同之处在于保护层15设置的位置不同。

[0050] 在本实施例中,保护层15还设置于支撑柱14的侧表面142。

[0051] 具体的,支撑柱14包括远离像素定义层的顶表面141和侧表面142,保护层15设置在支撑柱14的顶表面141和侧表面142上。

[0052] 阵列基板10的尺寸非常大,在蒸镀工艺中,当阵列基板10翘曲或弯曲时,支撑柱14的侧表面也会与光罩接触,光罩会划伤支撑柱14的顶表面141和侧表面142,保护层15设置在支撑柱14的顶表面141和侧表面142上,可以更好的保护支撑柱14,保护层15从而保护了支撑柱14,避免支撑柱14被划伤产生碎屑和异物,从而改善现有显示面板中的显示不良和寿命下降的问题。

[0053] 实施例三、

[0054] 请参阅图4,图4为本申请实施例提供的阵列基板的第三种截面图,本实施例与实施例一相同之处不再赘述,不同之处在于保护层15设置的位置不同。

[0055] 在本实施例中,保护层15还设置于像素定义部13的表面。

[0056] 具体的,支撑柱14包括远离像素定义层的顶表面141和侧表面142,保护层15设置在支撑柱14的顶表面141和侧表面142上,同时也设置在像素定义部13的表面。

[0057] 阵列基板10的尺寸非常大,在蒸镀工艺中,当阵列基板10翘曲或弯曲时,支撑柱14的侧表面、像素定义部13的表面也会与光罩接触,光罩会划伤支撑柱14的顶表面141和侧表面142、以及像素定义部13的表面,保护层15设置在支撑柱14的顶表面141和侧表面142上、以及像素定义部13的表面上,可以更好的保护支撑柱14以及像素定义部13,保护层15从而保护了支撑柱14和像素定义部13,避免支撑柱14和像素定义部13被划伤产生碎屑和异物,从而改善现有显示面板中的显示不良和寿命下降的问题。

[0058] 同时,像素定义部13的表面覆盖保护层15,保护层15可以阻挡水汽、氧气的进入,提升显示面板的寿命。

[0059] 实施例四、

[0060] 请参阅图5,图5为本申请实施例提供的阵列基板的第四种截面图,本实施例与实施例一相同之处不再赘述,不同之处在于保护层15设置的大小不同。

[0061] 支撑柱14的顶表面141的长度 d_1 大于顶表面141上的保护层15的长度 d_2 ,保护层15位于顶表面141的中心位置。

[0062] 具体的,保护层15只设置在支撑柱14的顶表面141的中心位置,且保护层15的长度 d_2 小于顶表面141的长度 d_1 ,当支撑柱14为圆形或保护层15的形状为圆形时,长度 d_1 是指顶表面141的直径大小,长度 d_2 是指保护层15的直径大小。

[0063] 具体的,保护层15只设置在支撑柱14的顶表面141的中心位置,可以减小支撑柱14与光罩的接触面积,从而减小阵列基板与光罩之间的摩擦力,从而减小和避免支撑柱14被划伤产生碎屑和异物,从而改善现有显示面板中的显示不良和寿命下降的问题。

[0064] 实施例五、

[0065] 请参阅图6、图7至图11,图6为本申请实施例提供的阵列基板制造方法的步骤流程示意图,图7至图11示意了本申请实施例提供的阵列基板制造方法的过程示意图,阵列基板制造方法包括步骤S100、步骤S200、步骤S300、步骤S400、步骤S500。

[0066] 步骤S100:提供一待处理阵列基板,待处理阵列基板包括:基底、阵列复合层和支撑柱,阵列复合层设于基底上,阵列复合层包括像素定义层,像素定义层包括多个像素定义部以及相邻的像素定义部之间的开口,支撑柱设置于像素定义部上;

[0067] 具体的,如图7所示,待处理阵列基板100包括基底11、阵列复合层12、支撑柱14,阵列复合层12设于基底11上,阵列复合层12包括像素定义层,像素定义层包括多个像素定义部13以及相邻的像素定义部13之间的开口131;支撑柱14设置于像素定义部13上。

[0068] 步骤S200:形成保护层,在像素定义部、支撑柱14和开口131上形成保护层15,其中,保护层15的材料为无机材料;

[0069] 具体的,如图8所示,在像素定义部、支撑柱14和开口131上形成整面性的保护层15。

[0070] 步骤S300:形成图案化的光阻21,图案化的光阻21包括开孔211,开孔211露出开口131;

[0071] 具体的,如图9所示,先形成整面性的光阻21覆盖像素定义层、支撑柱14和开口131,然后采用曝光显影等工艺将光阻21图案化,去除不需要保留保护层15的部位对应的光阻。

[0072] 步骤S400:如图10所示,对保护层15进行图案化处理,通过刻蚀工艺对保护层15进行图案化处理,去除开口131部位的保护层15;

[0073] 步骤S500:如图11所示,去除光阻。

[0074] 在本申请实施例中,保护层15的材料为氮化硅、氧化硅中的任一种。

[0075] 具体的,在后续封装中,当采用薄膜封装时,薄膜封装层可以为无机层和有机层的堆叠结构,无机层包括氮化硅、氧化硅中的任一种,氮化硅、氧化硅具有很好的防止水汽、氧气进入的性能,保护层15也采用氮化硅、氧化硅中的任一种,可以避免引入其他材料,防止产生新的不良。

[0076] 需要说明的是,在阵列基板10之中,保护层15设置的部位可以不同,可以参照上述实施例中保护层15的设置部位,在此不再赘述。

[0077] 本申请实施例具有与上述实施例相同或相似的有益效果,在此不再赘述。

[0078] 实施例六、

[0079] 本申请实施例还提供了一种显示面板,包括如上述实施例中任一项所述的阵列基板10,显示面板还包括设置于开口131的发光器件,以及设置于发光器件上的封装层。

[0080] 具体的,发光器件可以为有机发光器件,在此不做限定。封装层可以为薄膜封装层或盖板封装的方式,在此不做限定。

[0081] 以上对本申请实施例所提供的一种阵列基板、阵列基板制造方法及显示面板进行

了详细介绍,本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的方法及其核心思想;同时,对于本领域的技术人员,依据本申请的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本申请的限制。

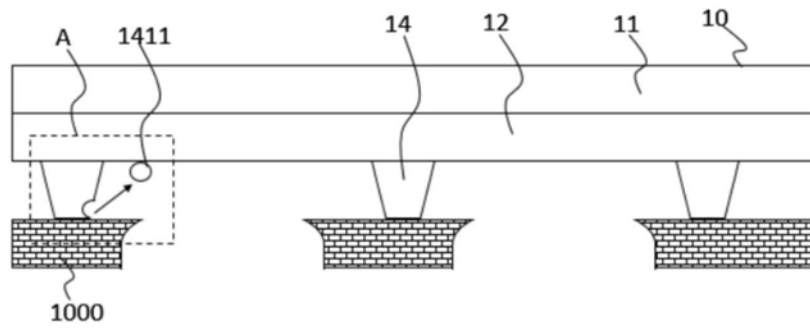


图1

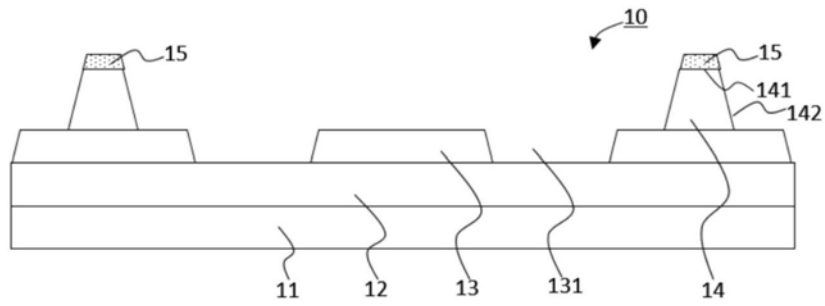


图2

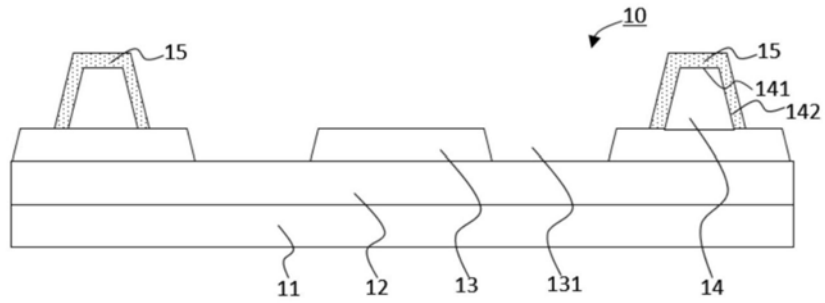


图3

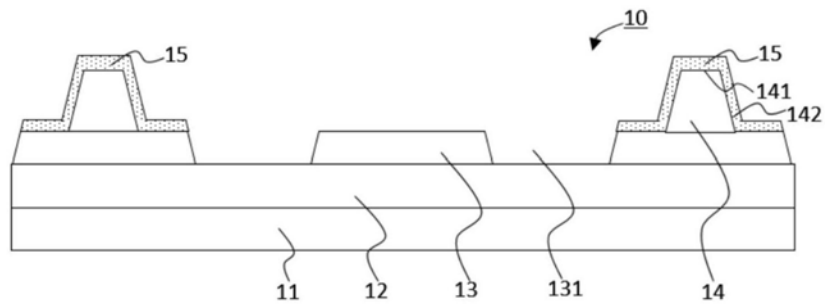


图4

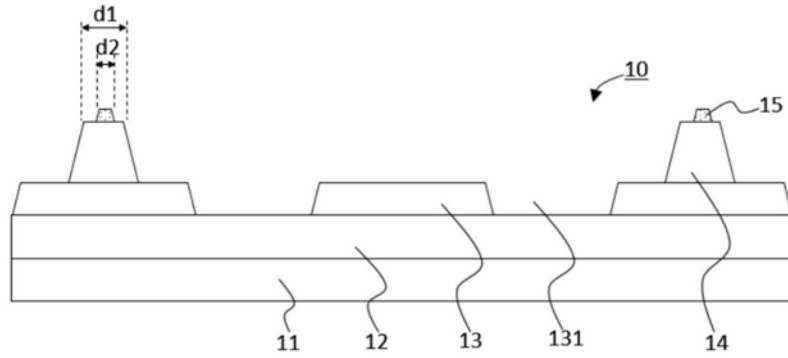


图5

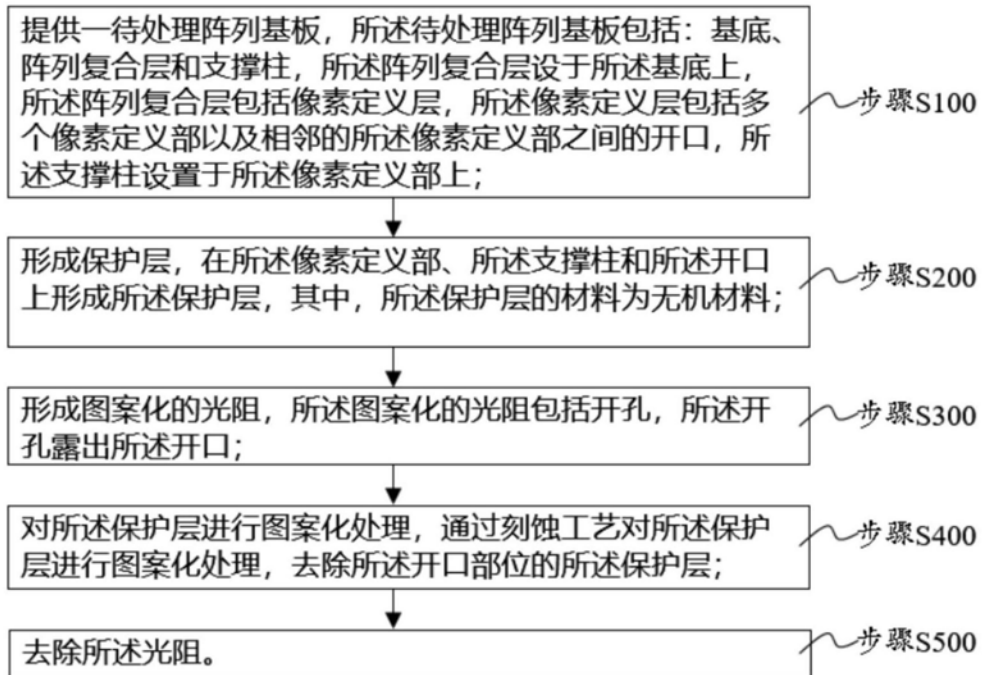


图6

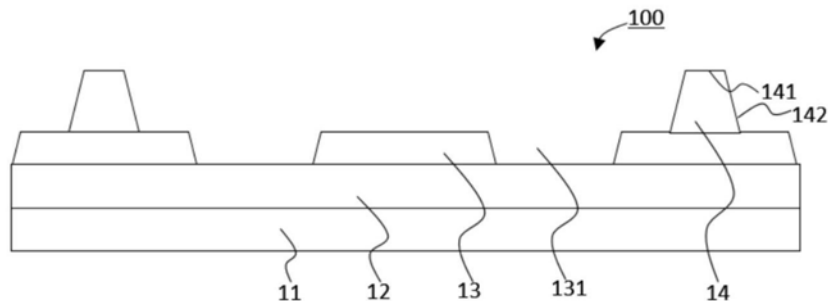


图7

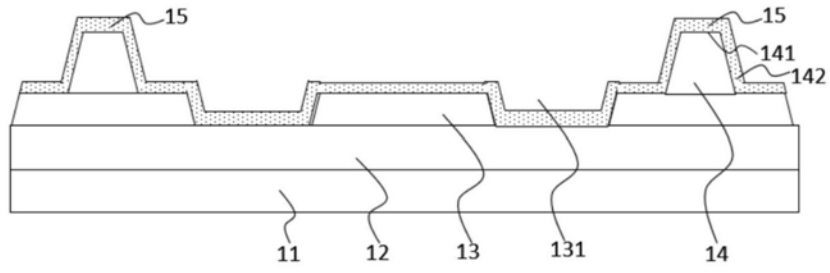


图8

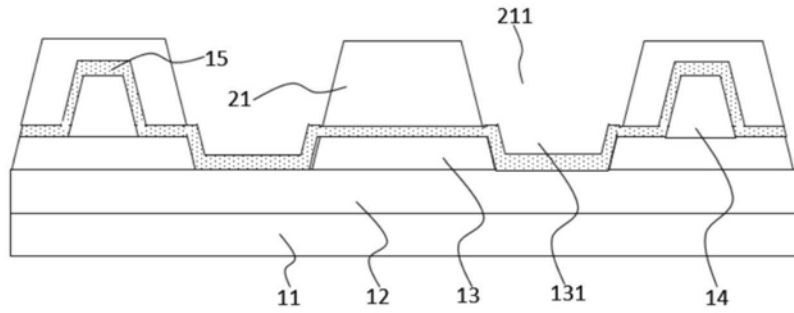


图9

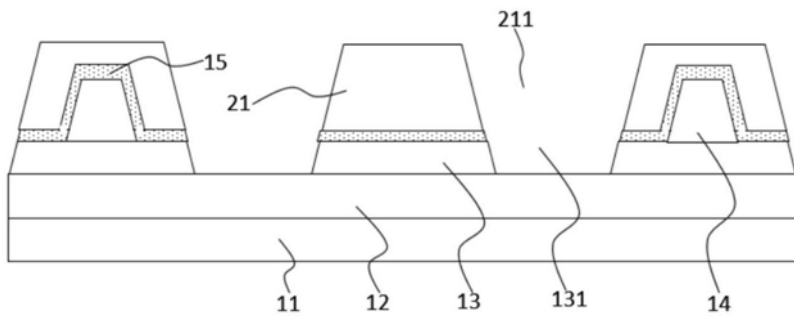


图10

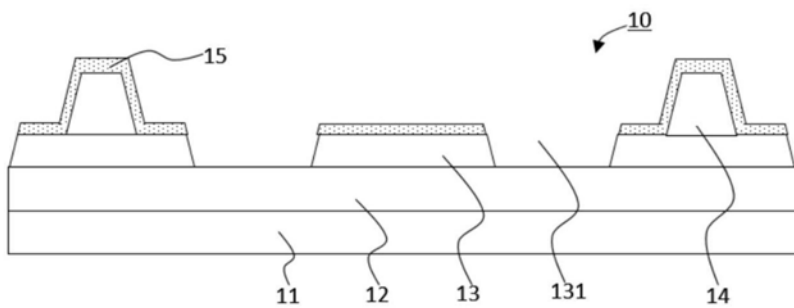


图11