

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003年4月3日 (03.04.2003)

PCT

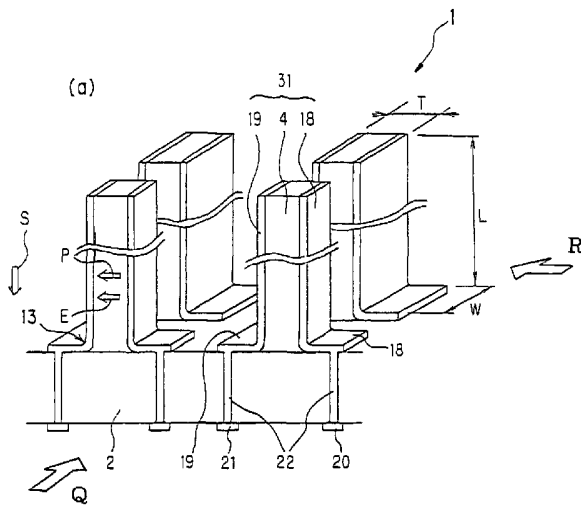
(10) 国際公開番号
WO 03/028123 A1

- (51) 国際特許分類7: H01L 41/09, 41/24, G02B 26/02, 26/08
- (21) 国際出願番号: PCT/JP02/08159
- (22) 国際出願日: 2002年8月9日 (09.08.2002)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 - 特願2001-277206 2001年9月12日 (12.09.2001) JP
 - 特願2002-8537 2002年1月17日 (17.01.2002) JP
 - 特願2002-227047 2002年8月5日 (05.08.2002) JP
- (71) 出願人: 日本碍子株式会社 (NGK INSULATORS, LTD.) [JP/JP]; 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 Aichi (JP).
- (72) 発明者: 武内幸久 (TAKEUCHI, Yukihiisa); 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP). 渡辺雅志 (WATANABE, Masashi); 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP). 木村浩二 (KIMURA, Koji); 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP). 川口竜生 (KAWAGUCHI, Tatsuo); 〒467-8530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP).

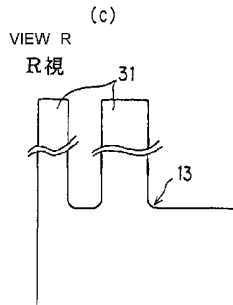
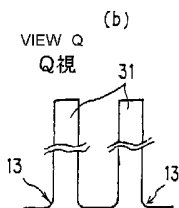
[続葉有]

(54) Title: MATRIX TYPE PIEZOELECTRIC/ELECTROSTRICTIVE DEVICE AND ITS MANUFACTURING METHOD

(54) 発明の名称: マトリクス型圧電/電歪デバイス及び製造方法



(57) Abstract: A matrix type piezoelectric/electrostrictive device (1) driven by the displacement of a piezoelectric/ electrostrictive element (4) with piezoelectric/ electrostrictive elements (31) having the piezoelectric/ electrostrictive element (4) and at least a pair of electrodes (18, 19) disposed upright on a thick ceramic substrate (2). This matrix type piezoelectric/ electrostrictive device (1) is characterized by keeping the piezoelectric/electrostrictive elements (31) coupled integrally with the ceramic substrate (2) and independently arrayed in two dimensions to form a pair of electrodes (18, 19) on the side face of the piezoelectric/electrostrictive element (4). The state of crystal grains of the face with the electrodes (18, 19) out of the side faces of the piezoelectric/electrostrictive element (4) shows that 10% or less of crystal grains undergo transcrystalline cracks. A vicinity of the junction of the piezoelectric/electrostrictive element (4) with the ceramic substrate (2) forms a curved face, (13). This constitution provides a low-voltage and large displacement, high response speed, large generation power, excellent mountability, and higher integration.



[続葉有]



WO 03/028123 A1



(74) 代理人: 渡邊 一平 (WATANABE, Kazuhira); 〒111-0053 東京都台東区浅草橋3丁目20番18号 第8菊星タワービル3階 Tokyo (JP).

添付公開書類:
— 国際調査報告書

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

厚肉のセラミック基体 (2) 上に、圧電/電歪体 (4) と少なくとも一対の電極 (18, 19) とを有し概ね柱体形状をなす複数の圧電/電歪素子 (31) が立設されてなり、圧電/電歪体 (4) の変位により駆動するマトリクス型圧電/電歪デバイス (1) である。このマトリクス型圧電/電歪デバイス (1) は、複数の圧電/電歪素子 (31) が、セラミック基体 (2) とそれぞれ一体的に接合され、且つ、互いに独立して二次元に整列配置され、圧電/電歪体 (4) の側面上に一対の電極 (18, 19) が形成され、圧電/電歪体 (4) の側面のうち少なくとも電極 (18, 19) が形成される面の結晶粒子状態は粒内破壊を受けている結晶粒子が10%以下であるとともに、圧電/電歪体 (4) のセラミック基体 (2) との接合部近傍が曲面 (13) を形成することを特徴としており、低電圧で大変位が得られ、応答速度が速く、且つ、発生力が大きく、又、実装性に優れ、より高集積化が可能である。

明 細 書

マトリクス型圧電／電歪デバイス及び製造方法

技術分野

本発明は、マトリクス型の圧電／電歪デバイスに関する。より詳細には、光変調器、光スイッチ、電気スイッチ、マイクロリレー、マイクロバルブ、搬送装置、ディスプレイ及びプロジェクタ等の画像表示装置、画像描画装置、マイクロポンプ、液滴吐出装置、更には、微小混合装置、微小攪拌装置、微小反応装置、各種センサ、等に使用され、高い発生力と大きな変位を兼ね備え、圧電／電歪体の電界誘起歪みの横効果により、圧電／電歪体がセラミック基体主面に対して垂直方向の伸縮変位乃至伸縮振動を発現し、作用対象に対し、押す、歪ませる、動かす、叩く（衝撃を与える）、混合する、等の作用を行う若しくはそれら作用を受けて作動するマトリクス型圧電／電歪デバイスと、その製造方法に関する。

背景技術

近年、光学、精密機械、半導体製造等の分野において、サブミクロンのオーダーで光路長や位置を調整する変位制御素子が所望されるようになってきている。これに応え、強誘電体や反強誘電体に電界を加えたときに起こる逆圧電効果や電歪効果等に基づくところの歪みを利用したアクチュエータやセンサ等の圧電／電歪デバイスの開発が進められている。これら電界誘起歪みを利用する変位制御素子は、従来のサーボモータ、パルスモータ等による電磁方式等に比較して、微小変位制御が容易であり、機械／電気エネルギー変換効率が高く省電力化が図れ、超精密に実装出来て製品の小型軽量化に寄与出来る、等の特徴を有し、応用分野は拡大の一途を辿るものと考えられている。

例えば、光スイッチにおいては、入力光の伝達経路の切り替えを行うアクチュエータとして、圧電／電歪デバイスを用いることが提案されている。光スイッチの一例を図2（a）、図2（b）に示す。図2（a）、図2（b）に示される光

スイッチ200は、光伝達部201と光路変更部208とアクチュエータ部211とからなる。詳細には、光伝達部201は、光路変更部208に対向する面の一部に設けられる光反射面101、及び、光反射面101を起点に3方向に向けて設けられる光伝達経路202、204、205を有し、又、光路変更部208は、光伝達部201の光反射面101に移動可能な状態で近接され、透光性の材質からなる光導入部材209、及び、光を全反射する光反射部材210を有し、更には、アクチュエータ部211は、外部信号により変位し、変位を光路変更部208に伝達する機構を有する。

光スイッチ200は、図2(a)に示すように、電圧の印加等の外部信号によりアクチュエータ部211が作動し、アクチュエータ部211の変位により光路変更部208が光伝達部201から離隔され、光伝達部201の光伝達経路202に入力された光221が、屈折率を所定の値に調節してある光伝達部201の光反射面101において透過することなく全反射し、出力側の一の光伝達経路204に伝達される。

一方、この状態から、逆に、アクチュエータ部211を非作動状態とすると、図2(b)に示すように、アクチュエータ部211の変位が元に戻り、光路変更部208の光導入部材209が、光伝達部201に光の波長以下の距離で接触するため、光伝達経路202に入力された光221は、光導入部材209により光伝達部201から光導入部材209に取り出され、光導入部材209の中を透過する。この光導入部材209の中を透過した光221は、光反射部材210まで達するが、この光反射部材210の反射面102で反射されることにより、光伝達部201の光反射面101で反射した光とは異なる出力側の他の光伝達経路205に伝達される。

このように、光路変更機能を有する光スイッチのアクチュエータ部に圧電/電歪デバイスが好適に用いられる。中でも複数チャンネル間でスイッチングを行うマトリクススイッチを構成するにあたっては、本願出願人の先の発明である特許第2693291号公報に開示されるような、ユニモルフ乃至バイモルフ型(以下、これらを屈曲変位素子ともよぶ)の圧電/電歪素子を、複数個配置した圧電

／電歪デバイスが好適に採用される。屈曲変位素子は、振動板と圧電／電歪素子とから構成され、電界印加時の圧電／電歪素子自身の僅かな伸縮歪みを屈曲モードに変換して屈曲変位とするため、圧電／電歪素子の素子長に比例して大きな変位を得ることは容易である。

しかしながら、歪みの変換を行うため、圧電／電歪素子の直接の発生歪みにかかる発生応力を、そのまま利用することが出来ず、変位と同時に発生力を大きくすることは非常に困難なものであった。加えて、素子長の増加に伴い、必然的に共振周波数が低下するため、応答速度も同時に満足し難いものであった。

そして、上記したような光スイッチの更なる高性能化を図るにあたっては、次のような少なくとも2つの要望がある。

先ず、ON/OFF比（コントラスト）を大きく取りたいという要望である。この場合、上記した光スイッチ200においては、光路変更部208の光伝達部201との接触・離隔動作を確実に行うことが重要であり、そのためにはアクチュエータ部は大きなストローク、即ち、大きく変位するものであることが好ましい。

次に、スイッチングにかかる損失を小さくしたいという要望である。この場合、光路変更部208の面積を大きくしつつ光伝達部201との実質的な接触面積を増やすことが重要であるが、そのような接触面積の増加は、離隔にかかる確実性を低下させる要因となるので、アクチュエータ部には大きな力を発生出来るものが必要となる。即ち、光スイッチの高性能化にあたっては、アクチュエータ部として、変位と力を同時に発生出来る圧電／電歪デバイスが望まれているのである。

更には、これら個々の圧電／電歪素子は、互いに独立して形成されているものが好ましい。互いに独立とは、互いに干渉しない、つまり、発生した変位並びに発生した力を、互いに拘束しないことを意味する。

例えば、図3に示した圧電／電歪デバイス145は、図4に示す断面図のように、圧電／電歪素子178の作動により屈曲変位している。互いの圧電／電歪素子178は、隔壁143の剛性により、隣接する圧電／電歪素子と機械的に独立

するようにされている。

しかしながら、基体 1 4 4 は構造体として一体的であり、圧電／電歪素子 1 7 8 が作用する振動板も連続体である。従って、隣接する圧電／電歪素子は隔壁 1 4 3 で独立されてはいるものの、圧電／電歪素子 1 7 8 の作動によって生じる振動板の引っ張り乃至圧縮応力が、互いに何らかの影響を与えていることは否定出来ない。特に、高い密度で圧電／電歪素子が形成されている場合には、その恐れが大きくなる。

一方、図 5 に断面図を示す圧電／電歪デバイス 1 5 5 では、振動板 2 1 8 を支える側壁 2 1 9 が、隣接する側壁 2 1 9 と独立しているため、隣接素子への影響はない。

このように個々の圧電／電歪素子が互いに独立して形成されているものの別の態様として、特許第 3 0 5 8 1 4 3 号の第 1 図に表されるアクチュエータがある。それはインクジェット方式記録装置に最適な圧電アクチュエータであり、駆動機構として機能する柱状の圧電素子が基盤目状に平面配置された圧電アクチュエータとして開示されている。そして、その圧電アクチュエータは、電極構成が簡素な圧電横効果型の圧電素子の採用により、複数行且つ複数列（即ち基盤目状）からなる圧電素子を基板上に高集積に配置出来、インクジェット方式の記録装置における単位面積あたりのインク吐出ノズル数を高めることが出来る効果を有するとされている。

しかしながら、開示された圧電アクチュエータは、予め共通電極乃至印加電極が塗布されたグリーンシートを積層して焼成した後に、柱状の圧電素子を分離独立させるためにダイシングソーにより溝を加工したものであることから、次に示す少なくとも 2 つの問題を抱えていた。

先ず、駆動柱電極が圧電素子内に予め収容された構造であることから、焼成時の歪みの影響を受け、分離独立された個々の圧電素子の電極－圧電体からなる層構造が不均一になり易く、素子間に特性のバラツキを引き起こすという問題を内在していた。加えて、その焼成歪みを考慮すると、自ずから素子寸法（幅乃至厚さ）は大きくならざるを得ず、従ってピッチも小さくすることが困難であった。

開示された形態例によれば、圧電素子の幅が0.3 mm、溝の幅が0.209～0.718 mmであり、概ね1 mm²あたり1つの圧電素子が配置される密度であるが、これは、近時におけるインクジェットプリンタに求められる解像度に対応するには十分な集積度とはいえない。

又、この集積度は、上記した図2 (a)、図2 (b) に示す態様を一例とする光スイッチにおいても満足出来るものではない。今後、光電変換しない光ネットワークシステムの構築が進むに従い光交換器の回線数が増す一方で、光交換器は、より小型化が求められ、光交換器に用いられる光スイッチも、信号の伝播損失の面から、より高集積なものが要求される。しかしながら、上記圧電アクチュエータの集積度は、そのような光スイッチの要求に十分に答えられるものではなかった。

次いで、開示された圧電アクチュエータの分離独立した圧電素子は、ダイシングソー加工により形成されてなるが、加工上の制約により溝の深さ、即ち、圧電素子の高さは小さく制限されざるを得ないものであった。発生変位が圧電素子の高さに依存する横効果型素子にとって、その高さに制限があっては、得られる変位も十分なものではなく、高集積度と高特性の指標である圧電素子（圧電体）のアスペクト比（高さ／厚さ）を大きくすることは出来ないものであったのである。従って、インクジェットプリンタに限らず、光スイッチ等のアクチュエータ部としても好ましいものではない。

発明の開示

以上の説明の通り、発生変位と発生力とを両立し、尚且つ、独立して極高密度に配置可能であるアクチュエータ等の圧電／電歪デバイスが求められており、本発明は、このような要求に応えるべくなされたものである。即ち、上記背景のもとになされた本発明の目的とするところは、低電圧で大変位が得られ、応答速度が速く、且つ、発生力が大きく、又、実装性に優れ、より高集積化が可能であり、作用対象に対し、押す、歪ませる、動かす、叩く（衝撃を与える）、混合する、等の作用を行える、若しくは、それら作用を受け作動する圧電／電歪デバイス

と、その製造方法を提供することにある。

そして、その圧電／電歪デバイスを、光変調器、光スイッチ、電気スイッチ、マイクロリレー、マイクロバルブ、搬送装置、ディスプレイ及びプロジェクタ等の画像表示装置、画像描画装置、マイクロポンプ、液滴吐出装置、更には、微小混合装置、微小攪拌装置、微小反応装置、各種センサ、等に適用し、これらの性能向上を図ることにある。研究が重ねられた結果、以下に示すマトリクス型圧電／電歪デバイス及び製造方法により、上記目的が達成可能であることが見出された。

まず、本発明によれば、厚肉のセラミック基体上に、圧電／電歪体と少なくとも一対の電極とを有し略柱体形状をなす複数の圧電／電歪素子が立設されてなり、圧電／電歪体の変位により駆動するマトリクス型圧電／電歪デバイスが提供される。このマトリクス型圧電／電歪デバイスは、複数の圧電／電歪素子が、セラミック基体とそれぞれ一体的に接合され、且つ、互いに独立して二次元に整列配置され、圧電／電歪体の側面上に一対の電極が形成され、圧電／電歪体の側面のうち少なくとも前記電極が形成される面の結晶粒子状態は粒内破壊を受けている結晶粒子が10%以下であるとともに、圧電／電歪体のセラミック基体との接合部近傍が曲面を形成することを特徴としている。

本発明に係るマトリクス型圧電／電歪デバイスにおいては、圧電／電歪素子の圧電／電歪体の面の輪郭度が、概ね8 μ m以下であることが好ましい。更に、概ね柱体形状の圧電／電歪素子は、高さ、と、水平断面において中心軸を通る最短距離（以下、圧電／電歪素子の厚さともいう）との比（即ち、高さ：厚さであり圧電／電歪素子のアスペクト比を指す）が、概ね20：1～200：1であることが好ましく、その圧電／電歪素子の水平断面において中心軸を通る最短距離は300 μ m以下であることが好ましい。

又、本発明に係るマトリクス型圧電／電歪デバイスにおいては、概ね柱体形状の圧電／電歪素子の高さ、と、圧電／電歪素子と隣接する圧電／電歪素子との間隔との比が、概ね20：1～200：1であることが好ましい。更に、圧電／電歪体の側面が、概ね一様な表面状態を有し、その側面において、Rtで表される表

面粗さが $9\ \mu\text{m}$ 以下であり、且つ、 R_a で表される表面粗さが $0.1\ \mu\text{m}\sim 0.5\ \mu\text{m}$ であることが好ましい。尚更に、圧電／電歪体のセラミック基体との接合部近傍に形成される曲面の曲率半径が $20\sim 100\ \mu\text{m}$ であることが好ましい。

本発明に係るマトリクス型圧電／電歪デバイスでは、概ね柱体形状の圧電／電歪素子は、圧電／電歪体の水平断面が平行四辺形であり、電極が圧電／電歪体の断面の長辺を含む側面に形成されてなることが好ましい。又、本発明に係るマトリクス型圧電／電歪デバイスは、圧電／電歪体の電界誘起歪みの縦効果及び横効果の何れをも利用し得る圧電／電歪デバイスであるが、横効果による変位に基づき圧電／電歪素子がセラミック基体主面に対して垂直方向に伸縮することが好ましい。

本発明に係るマトリクス型圧電／電歪デバイスの材料に関しては、セラミック基体と圧電／電歪素子を構成する圧電／電歪体とが同じ材料からなることが好ましい。圧電／電歪体としては、圧電セラミックス、電歪セラミックス、反強誘電体セラミックスのうちの何れかの材料、若しくは、これらと高分子圧電材料との複合材料を、好適に用いることが出来る。

上記したマトリクス型圧電／電歪デバイスでは、隣接する圧電／電歪素子の間に壁部が形成されてなる態様をとることが出来る。又、セラミック基体における圧電／電歪素子が配置される面とは反対側の面に、電極端子が形成されてなり、電極と電極端子とが、セラミック基体に形成されたスルーホール乃至ビアホールを經由して配線されている態様をとることが好ましい。

次いで、本発明によれば、以下に示すマトリクス型圧電／電歪デバイスの第1及び第2の製造方法が提供される。

先ず、本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法は、厚肉のセラミック基体上に概ね柱体形状をなす複数の圧電／電歪素子が二次元に整列配置されてなり、圧電／電歪素子は圧電／電歪体と少なくとも一対の電極とを有し、圧電／電歪体の側面のうち少なくとも電極が形成される面に占める粒内破壊粒子の割合が 1% 以下であり、圧電／電歪体のセラミック基体との接合部近傍が曲面を形成するマトリクス型圧電／電歪デバイスを製造する方法である。この

製造方法は、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する第一の工程と、複数のセラミックグリーンシートの所定の位置に、少なくとも2の隅を曲線とした概ね直角四辺形状を含む孔部を設ける第二の工程と、孔部を設けた複数のセラミックグリーンシートを積層し、貫通孔を有するセラミックグリーン積層体を得る第三の工程と、セラミックグリーン積層体を焼成一体化し、貫通孔を有するセラミック積層体を得る第四の工程と、少なくともセラミック積層体の貫通孔を構成する側壁に電極を形成する第五の工程と、セラミック積層体の貫通孔上を、貫通孔の並びに垂直であり且つ貫通孔開口面に垂直な方向に切断し、櫛歯状セラミック積層体を得る第六の工程と、櫛歯状セラミック積層体の櫛歯に対し、第六の工程にかかる切断面に垂直であり且つ前記櫛歯の並びに垂直に切込みを入れる第七の工程と、を有するところに特徴がある。

本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法においては、セラミックグリーン積層体が、少なくとも2種類のセラミックグリーンシートの積層物からなり、セラミックグリーンシートその一は、2の隅が曲線とされた複数の概ね直角四辺形状の孔部を形成した所定数のセラミックグリーンシートであり、セラミックグリーンシートその二は、複数の、概ね直角四辺形状の孔部とその孔部に連通する別の孔部を形成した所定数のセラミックグリーンシートであることが好ましい。その別の孔部は、概ね直角四辺形状の孔部に連通するとともにセラミックグリーンシート端部とも連通するスリットであることが好ましい。

又、本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法は、セラミック積層体を切断し、別の孔部をそれぞれ開口させる工程を有することが好ましい。更に、第七の工程における切込みが、ワイヤーソー加工により行われることが好ましく、第五の工程の後であって、第七の工程の前に、櫛歯の間に充填材を詰める工程を有することが好ましい。

次に、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法は、厚肉のセラミック基体上に概ね柱体形状をなす複数の圧電／電歪素子が二次元に整列配置されてなり、圧電／電歪素子は圧電／電歪体と少なくとも一対の電極とを有し、圧電／電歪体の側面のうち少なくとも電極が形成される面に占める粒内破

壊粒子の割合が10%以下であり、圧電／電歪体のセラミック基体との接合部近傍が曲面を形成する圧電／電歪デバイスを製造する方法である。この製造方法は、圧電／電歪材料を主成分とするセラミックグリーン成形体を用意する工程Aと、少なくともセラミックグリーン成形体を含むセラミック前駆体を焼成し、一体的なセラミック焼成体を得る工程Bと、セラミック焼成体に、遊離砥粒を加工媒体とした機械加工法によって複数の第1のスリットを形成する工程Cと、第1のスリットの側面に電極を形成する工程Dと、第1のスリットに交差する複数の第2のスリットを形成する工程Eとを有するところに特徴がある。

本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法においては、セラミックグリーン成形体が、複数のセラミックグリーンシートを積層してなることが好ましい。又、セラミック前駆体が、少なくとも、スルーホール乃至ビアホールを有するセラミックグリーン基体とセラミックグリーン成形体とからなることが好ましい。又、上記した工程Cの後であって、工程Eの前に、第1のスリットに充填材を詰める工程を有することが好ましい。

又、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法においては、機械加工法としてワイヤーソー加工法を用いることが好ましい。ワイヤーソー加工法を用いる場合には、セラミック焼成体を厚さ方向に加工し第一の切込溝を得る第一の切込加工と、第一の切込加工位置から所定寸法ずらしセラミック焼成体を厚さ方向に加工し第二の切込溝を得る第二の切込加工と、第二の切込溝の内部から第一の切込溝の内部に向かって第三の切込加工を行い、第一の切込溝と第二の切込溝との間の部位を切除することにより、上記第1のスリット及び／又は第2のスリットを形成することが好ましい。このとき、第一の切込加工の後であって、第二の切込加工の前に、第一の切込溝に充填材を詰めることが好ましい。

。

図面の簡単な説明

図1(a)～図1(c)は、本発明に係るマトリクス型圧電／電歪デバイスの一実施形態を示す図であり、図1(a)は斜視図であり、図1(b)は図1(a)

)におけるQ視側面図であり、図1(c)は図1(a)におけるR視側面図である。

図2(a)、図2(b)は、従来の圧電／電歪デバイスの適用例を示す垂直断面図であり、図2(a)は適用例である光スイッチにおいてアクチュエータ部作動状態を表し、図2(b)は適用例である光スイッチにおいてアクチュエータ部非作動状態を表す。

図3は、圧電／電歪デバイスの一実施形態を示す斜視図である。

図4は、圧電／電歪デバイスの一実施形態を示す垂直断面図である。

図5は、圧電／電歪デバイスの他の実施形態を示す垂直断面図である。

図6(a)、図6(b)は、本発明に係るマトリクス型圧電／電歪デバイスの適用例を示す図であり、図6(a)は適用例であるマイクロバルブにおけるアクチュエータ部分の斜視図を示し、図6(b)は適用例であるマイクロバルブの作動状態を模式的に示す垂直断面図である。

図7(a)、図7(b)は、本発明に係るマトリクス型圧電／電歪デバイスの適用例を示す図であり、図7(a)は適用例である光変調器の平面図であり、図7(b)は図7(a)のAA断面を示す図である。

図8(a)～図8(f)は、本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法の一例を示す説明図である。

図9は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図10は、従来の製造方法による被加工面を表す写真である。

図11は、本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法による被加工面を表す写真である。

図12は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図13は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光反射機構の一実施形態を示す斜視図である。

図14は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光反

射機構の実施形態を示す断面図であり、図13のDD断面の一部を表す図である。

図15は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光反射機構の実施形態を示す断面図であり、図13のDD断面の一部を表す図である。

図16は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光スイッチの他の実施形態を示す斜視図である。

図17は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光スイッチの実施形態を示す断面図であり、図16のCC断面を表す図である。

図18は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光スイッチの更に他の実施形態を示す断面図である。

図19は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光スイッチの更に他の実施形態を示す断面図である。

図20は、本発明に係るマトリクス型圧電／電歪デバイスの適用例である光スイッチの更に他の実施形態を示す断面図である。

図21は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図22は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図23は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図24は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図25は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図26は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図27(a)～図27(e)は、本発明に係るマトリクス型圧電／電歪デバイ

スの第1の製造方法において、セラミックグリーンシートの打抜同時積層を行う方法の一実施形態を示す工程説明図であり、図27(a)は、ダイに最初のセラミックグリーンシートを載せた1枚目準備工程を示し、図27(b)は、最初のセラミックグリーンシートの打ち抜き工程を示し、図27(c)は、2枚目のセラミックグリーンシートを載せた2枚目準備工程を示し、図27(d)は、2枚目のセラミックグリーンシートの打ち抜き工程を示し、図27(e)は、全シートの打ち抜き、積層を終えてストリッパにより積層したセラミックグリーンシートを離す打抜完了工程を示す図である。

図28は、従来の製造方法による被加工面を示す図であり、切断側面を表す断面拡大模式図である。

図29は、本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法による被加工面を示す図であり、切断側面を表す断面拡大模式図である。

図30は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。

図31(a)～図31(h)は、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法の一例を示す工程説明図である。

図32(a)～図32(d)は、本発明に係るマトリクス型圧電／電歪デバイス第1の製造方法の他例を示す工程説明図である。

図33は、本発明に係るマトリクス型圧電／電歪デバイスの他の実施形態を示す斜視図である。

図34は、図33に示すマトリクス型圧電／電歪デバイスの垂直断面図である。

図35(a)～図35(e)は、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法の一手段であるワイヤーソー加工法において、スリットを形成する2軸加工法の一例を示す工程説明図である。

図36(a)、図36(b)は、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法の一手段であるワイヤーソー加工法において、スリットを形成する2軸加工法の一例を示す工程説明図である。

図37(a)～図37(i)は、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法の他例を示す工程説明図である。

図38は、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法による被加工面を表す写真である。

発明を実施するための最良の形態

以下に、本発明のマトリクス型圧電／電歪デバイス及び製造方法について、実施の形態を具体的に説明するが、本発明は、これらに限定されて解釈されるものではなく、本発明の範囲を逸脱しない限りにおいて、当業者の知識に基づいて、種々の変更、修正、改良を加え得るものである。

尚、本発明に係るマトリクス型圧電／電歪デバイスは、電界によって誘起される歪みを利用してまとまった機能を果たすユニットを示し、圧電／電歪素子を構成要素とするアクチュエータ、センサ等を含むものである。又、狭義の意味での、印加電界に概ね比例した歪み量を発生する圧電効果、印加電界の二乗に概ね比例した歪み量を発生する電歪効果を利用する圧電／電歪デバイスに限定されず、強誘電体材料全般に見られる分極反転、反強誘電体材料に見られる反強誘電相－強誘電相間の相転移、等の現象を利用する圧電／電歪デバイスも含まれる。従って、本明細書中で単に圧電特性と記すときにも、これら現象に基づく特性を含むことが理解されるべきである。又、分極処理が行われるか否かについても、圧電／電歪デバイスを構成する圧電／電歪素子の圧電／電歪体に用いられる材料の性質に基づいて適宜決定される。従って、本明細書中において、分極処理するという場合には、分極処理が必要な材料を対象としていることが前提であると理解されるべきである。

以下、図面を参酌しながら説明する。図1(a)は、本発明に係るマトリクス型圧電／電歪デバイスの一実施形態を示す斜視図であり、図1(b)は、図1(a)におけるQ視側面図であり、図1(c)は、図1(a)におけるR視側面図である。図示されるようにマトリクス型圧電／電歪デバイス1は、セラミック基体2上に、圧電／電歪体4と一对の電極18, 19とからなる複数の圧電／電歪

素子 3 1 が形成されてなり、圧電／電歪体 4 がセラミック基体 2 上で変位を起こすことにより駆動する圧電／電歪デバイスである。マトリクス型圧電／電歪デバイス 1 は、本発明に係るマトリクス型圧電／電歪デバイスに共通する以下の特徴を有する。

1) 二次元整列配置圧電／電歪素子

上記した図 3 に示す従来の圧電／電歪デバイス 1 4 5 のように、ユニモルフ乃至バイモルフ型の圧電／電歪素子が基体上に並んで形成されているのではなく、1つの厚肉で実質中実なセラミック基体 2 上に二次元マトリクス状に、複数の圧電／電歪素子 3 1 が、互いに独立し、且つ、それぞれセラミック基体 2 と一体化して整列配置されている。このような素子配列にかかわる部位並びに圧電／電歪素子の変位発現の基点となる部位に、接着剤等が介在しない構造なので、初期的な素子寸法、素子ピッチ等の精度が高いことは勿論のこと、介在物の劣化という現象が生じ得ないので、長期間にわたって高い寸法精度、圧電／電歪素子特性が維持出来る。

そして、光スイッチやマイクロバルブ、あるいは、画像表示装置等の圧電／電歪デバイスとして利用する際には、より高精度に実装することが可能となり、又、一体化した構造であることから強度面にも優れ、実装作業そのものが容易となる。

マトリクス型圧電／電歪デバイスの二次元の配列については、それぞれ直交した配列に限らず、その交差角は 30° であっても、 45° であってもよく、目的、用途によって決定されるものである。

ここで厚肉とは、基体をダイヤフラムとして機能させるものではないという意味で使用している。セラミック基体の厚さは、その上に形成される圧電／電歪素子が発生した応力を受けても変形しない程度であればよい。加えて、セラミック基体の強度、圧電／電歪デバイスのハンドリング性、等を改善する目的で、他の部材をセラミック基体に接合することも好ましい。

2) 相互完全独立圧電／電歪素子

マトリクス型圧電／電歪デバイス 1 においては、変位を起こすのはセラミック

基体 2 上に露わな圧電／電歪素子 3 1 部分のみであり、セラミック基体 2 の構造として圧電／電歪体 4 が発生する電界誘起歪みが元で変形する部分がなく、個々の圧電／電歪素子 3 1 は、セラミック基体と一体化した構造であっても、隣接する圧電／電歪素子 3 1 とは完全に独立して、互いの変位を妨げることがない。従って、より低電圧で、より大きな変位を安定して得ることが出来る。

3) 低粒内破壊面に電極形成

マトリクス型圧電／電歪デバイス 1 においては、圧電／電歪素子 3 1 を構成する圧電／電歪体 4 の側面のうち少なくとも電極が形成される面を構成する圧電／電歪材料の結晶粒子が、その粒子内部で破壊を受けた粒子を 10% 以下の割合となるように、より好ましくは 1% 以下の割合となるように、構成されている。表面は概ね一様な状態であり、面相がほぼ均質で表面状態の差分布が極めて小さい。

面相が均質であることから応力分布が小さく、後述する高アスペクト比な構造であっても、素子の変形が小さく、素子寸法の精度は勿論、ピッチ精度も維持し易い。加えて、低駆動電圧化のために圧電／電歪素子（圧電／電歪体）の厚さを薄くし、圧電／電歪素子の体積に対し表面の割合の多い設計を採用しても、圧電セラミック粒子内のクラック等の欠陥が少ないので、本来有する圧電／電歪材料の特性を優位に引き出すことが出来る。

又、膜状の電極を圧電／電歪体 4 の側面に形成した際に、アンカー効果が適度に得られ、表面が概ね一様、均質な状態であることとも併せ、電極面全体が安定した密着状態となる。更に、電極面に粒内破壊粒子が極少ないことから、信号電圧を印加した際に発生する歪みが結晶粒子全体から得られるとともに歪みの伝達ロスが少なく、上記電極の密着性と相まって、圧電／電歪素子の発生変位、発生力、又、発生電荷とも大きな値を得ることが出来る。

尚、本発明において粒内破壊を受けている結晶粒子の割合（例えば 10% 以下）とは、圧電／電歪体の側面（電極形成面）において、研磨、切断等の加工により、結晶粒子本来の凹凸を表さず平面状（平坦）に破壊されたものをいい、圧電／電歪体の側面を走査型電子顕微鏡で観察し、撮影像上で上記様相を示す部位の

面積が観察視野面積に占める割合を算出することで求められる。例えば、撮影像を画像処理し、該当する様相部位とそれ以外の部位とを濃淡で2値化し、割合を求めればよい。

4) 接合部曲面形成

マトリクス型圧電／電歪デバイス1は、側面を表す図1(b)、図1(c)から理解されるように、圧電／電歪素子31(圧電／電歪体4)のセラミック基体2との接合部近傍が曲面13を形成している。即ち、圧電／電歪体4はセラミック基体2と接合する辺りでセラミック基体2と離れた部分(例えば最上面)よりセラミック基体2と平行な面の断面積が大きい裾野状を形成している(以下、圧電／電歪体のセラミック基体との接合部近傍を、裾野部ともいう)。従って、作用方向が定まり易く、破損し難い。又、裾野状であることから、基体部と圧電／電歪体との接合部分での電極膜の連続性が向上し、圧電／電歪体4の側面電極と外部配線との接合信頼性は、より高くなる。

特に、上記接合部分では形成した電極膜の膜厚が厚くなり、不均一な状態を形成し易く、付着強度を増すための熱処理時の断線や、圧電／電歪素子を駆動させたときの変位等による断線を惹起し易い。更には、マトリクス型圧電／電歪デバイス1に対する被作用体からの反作用に対する耐性が向上し、例えば座屈し難く、曲がり難くなる。

接合部近傍の曲面13の半径は20~100 μm であることが好ましい。20 μm よりも小さくなると接合部近傍をR状にする効果が得難くなり、一方、100 μm より大きくなると強度面では有効であるものの、裾野部における圧電／電歪素子31の電極間距離が大きくなることに加え、裾野部の割合が大きくなることから、効率よく圧電／電歪素子31を駆動することが出来難くなる。

5) 電極端子形成

マトリクス型圧電／電歪デバイス1は、圧電／電歪素子31がセラミック基体2上に立設され、圧電／電歪体4の側面のうち、対向する距離の短い方の側面に、電極18、19が形成されている。換言すれば、電極18、19は、圧電／電歪素子31の圧電／電歪体4におけるセラミック基体2と平行方向の断面形状、

即ち、平行四辺形の一態様である長方形の、長辺を含む側面に形成されている。

そして、セラミック基体 2 を挟んで圧電／電歪素子 3 1 が配置される面とは反対側の面に、電極端子 2 0, 2 1 が形成されていて、電極 1 8 と電極端子 2 0、及び、電極 1 9 と電極端子 2 1 とが、セラミック基体 2 の内部に形成され、導電性材料が充填されたビアホール 2 2 により配線している。当然ながら、ビアホール 2 2 の代わりに、内面に導電性材料が塗布されたスルーホールでもかまわない。このように駆動部である圧電／電歪素子 3 1 とは反対側に電極端子を形成しておくことにより、後に電界をかけるための電源接続作業が容易となり、製造工程に起因する歩留まり低下を防止し得る。

6) 伸縮変位

マトリクス型圧電／電歪デバイス 1 は、圧電／電歪体 4 の伸縮する電界誘起歪みを屈曲モードの変位に変換して利用するものではなく、その伸縮を、そのまま変位として利用する圧電／電歪デバイスなので、大変位を得るための設計値を、発生力並びに応答性を低下させることなく決定することが容易である。

7) 分極及び駆動電界の平行性

マトリクス型圧電／電歪デバイス 1 においては、圧電／電歪素子 3 1 を構成する圧電／電歪体 4 は、図 1 (a) 中、セラミック基体 2 の主面に平行な P 方向に分極されている。そして、電極端子 2 0, 2 1 に電源を接続し、電極 1 8 側を正極、電極 1 9 側を負極として電圧をかけることにより、駆動電界が方向 E に形成される。即ち、圧電／電歪体 4 の分極電界と駆動電界とが、同一方向になっている。

その結果、圧電／電歪体 4 の電界誘起歪みの横効果に基づき、圧電／電歪素子 3 1 がセラミック基体 2 の主面に対し垂直に S 方向に収縮し、又、これとは逆に分極 P の方向とは 180° 反対の電界（但し、分極反転が生じない電界強度）で伸長する。ここで、主面とは、セラミック基体 2 の各面のうち、圧電／電歪体が形成されている面を指す。

圧電／電歪素子 3 1 を構成する圧電／電歪体 4 の分極電界と駆動電界とが平行であることから、製造工程において、例えば、シアーモード (d 1 5) 等、分極

方向と駆動電界とが平行ではないモードを利用する場合に必要な仮の分極用電極を作製し電界をかける必要がなく、スループットの向上が図れる。

又、分極処理に関わりなく、キュリー温度以上の高い温度での加熱を伴う製造プロセスを適用することが可能である。従って、圧電／電歪デバイスを、例えば、回路基板に固定・結線する際に、はんだリフロー等によるはんだ付けや、熱硬化型接着が実施可能であり、圧電／電歪デバイスを適用した製品の製造工程を含め、スループットの向上がいっそう図られ、製造コストの低減が導かれる。そして、高い電界強度で駆動しても、分極状態が変化してしまうことがなく、むしろ、より好ましい分極状態となり得て、安定して高い歪み量を得ることが出来る。従って、よりコンパクトにすることが出来、圧電／電歪デバイスとして好ましい。

8) 輪郭度に優れた圧電／電歪体

マトリクス型圧電／電歪デバイス1は、図1(a)に示されるように上記接合部近傍の曲面を除いて概ね直方体を呈するが、後述する製造方法により、圧電／電歪素子31の圧電／電歪体4にかかる面の輪郭度が概ね8 μ m以下となるように成形されている。従って、変位や発生力を意図する方向に意図する量で作用させることが容易であり、圧電／電歪素子31の特性を効率よく利用出来るという利点を有する。又、優れた輪郭度であるために、圧電／電歪素子31を作動させ、ある対象を、押す、叩く等の作用から受ける反作用に対して、高い耐性を示し、高アスペクト比な細く背の高い圧電／電歪素子であっても、折れ、割れ等の破損が生じ難い。

尚、面の輪郭度は、日本工業規格B0621「幾何偏差の定義及び表示」に示されている。面の輪郭とは機能上定められた形状をもつように指定した表面であって、面の輪郭度とは理論的に正確な寸法によって定められた幾何学的輪郭からの面の輪郭の狂いの大きさをいう。

9) 高アスペクト比な圧電／電歪素子

一般に、マトリクス型圧電／電歪デバイスを構成する個々の圧電／電歪素子は

$$X_B = \frac{L}{T} \times d_{31} \times V \quad \dots\dots (\text{数 } 1)$$

で表される数式に従う変位を発生し、一方、

$$F_B = W \times \frac{d_{31}}{S_{11}^E} \times V \quad \dots\dots (\text{数 } 2)$$

で表される数式に従う応力 F_B を発生する。つまり、変位と発生力とは、別個に設計が可能なのである。ここで、 T は圧電／電歪体の厚さ、 L はその高さ、 W は幅であり、

$$S_{11}^E \quad \dots\dots (\text{数 } 3)$$

は弾性コンプライアンスである。従って、これらの数式からわかるように、形状として、圧電／電歪体の厚さ T を薄く、そして高さ L を高くすることが、変位と発生力を両立する上で有利であるが、従来、そのようなアスペクト比 (L/T) の大きい板状体の取扱いは非常に困難で、且つ、精度よく並べることは不可能であった。

本発明に係るマトリクス型圧電／電歪デバイス 1 は、後述する製造方法により、圧電／電歪素子 3 1 を個々に取り扱うことなく、又、圧電／電歪素子 3 1 を個々に並べる必要もなく、基体 2 と一体的に形成されるとともに、アスペクト比が 20 ～ 200 であり高アスペクト比な圧電／電歪素子になっており (図 1 (a) ～ 図 1 (c) では高さ方向を省略して描いている)、低駆動電圧で、大きな変位並びに発生力が得られるように構成されている。

1 0) 高集積圧電／電歪素子

マトリクス型圧電／電歪デバイス 1 は、後述する製造方法により、圧電／電歪素子 3 1 の圧電／電歪体 4 の厚さ T が 300 μm 以下であり薄く形成されている。加えて、駆動電極を圧電体 4 の外表面に形成した構造であり、圧電／電歪素子 3 1 は従来になく高い集積度で配置され得る。ピッチとしては、1 mm は勿論のこと 0.5 mm 以下でも基体 2 上に圧電／電歪素子 3 1 を二次元配置することが可能である。

又、9) 高アスペクト比な圧電／電歪素子の項で記したように、圧電／電歪素

子31を個々に取り扱うことなく、又、圧電／電歪素子31を個々に並べる必要もなく、基体2と一体的に形成されることから、高アスペクト比体を高密度に配置することが出来る。具体的には、圧電／電歪素子31の配置密度は、圧電／電歪素子31の高さLと、圧電／電歪素子31と隣接する圧電／電歪素子31との間隔と、の比が概ね20：1～200：1になるような配置密度である。この高い集積度を有するマトリクス型圧電／電歪デバイス1は、今後開発される光交換器用の光スイッチやインクジェットプリンタ用のプリントヘッド、等に用いられるアクチュエータとして好適である。

11) 圧電／電歪体側面の平滑性

マトリクス型圧電／電歪デバイス1においては、圧電／電歪素子31を構成する圧電／電歪体4の側面の表面粗さ R_t が $9\mu\text{m}$ 以下であり、表面粗さ R_a が $0.1\mu\text{m}\sim 0.5\mu\text{m}$ である。従って、表面が概ね平滑且つ一様、均質な状態であることから、圧電／電歪体4の厚さのバラツキが小さく、圧電／電歪体4の側面への膜状の電極18、19の付着性がよく、又、均一に形成出来るため、圧電／電歪体4を有効に駆動出来る。つまり、圧電／電歪素子31として、電界印加時の応力分布が小さく、破損等を引き起こし難く、信頼性が高く、更に、発生変位、発生力の偏りが、より小さく、作用方向が、より均一になり得る。

表面粗さ R_t が $9\mu\text{m}$ より大きくなったり、表面粗さ R_a が $0.5\mu\text{m}$ より大きい場合には、圧電／電歪体4の側面（表面）を均一にコートすることが困難となり、緻密で均一な膜厚を有する電極の形成が困難となる。加えて、表面粗さ R_t 、表面粗さ R_a が大きくなると、圧電／電歪体を挟んで対向する電極間距離が不均一になるため、電界集中乃至分布が生じ易くなる。

又、表面粗さ R_a が $0.1\mu\text{m}$ より小さい場合には、電極（膜）の内部応力が大きくなり、圧電／電歪素子の駆動に伴う経時的な剥がれが生じ易くなる。従って、圧電／電歪体側面と電極との付着強度の低減、圧電／電歪素子31の有効電極面積の減少、不均一な電界誘起歪みにより、効果的に圧電特性等を発現させることが出来なくなるとともに、特性も不安定になり易い。

特に、表面粗さ R_t が $9\mu\text{m}$ より大きい場合には、マトリクス型圧電／電歪デ

バイス1として、作用印加時の反作用に対する強度、例えば座屈強度、曲げ強度、のバラツキが圧電／電歪素子31間で大きくなり、安定して駆動するマトリクス型圧電／電歪デバイスとなり難い。

尚、表面粗さとは、日本工業規格B0601”表面粗さ一定義及び表示”による表面粗さを指し、表面粗さRaとは、日本工業規格B0601-1982に定める中心線平均粗さをいい、粗さ曲線を中心線から折り返し、その粗さ曲線と中心線によって得られた面積を長さLで割った値に相当する。一般には、表面粗さ測定器に表示される目盛りから直読する。又、表面粗さRtとは、測定表面における最高点と最低点との差にて定義される最大高さRmaxと同義である。

以下、引き続き本発明に係るマトリクス型圧電／電歪デバイスの実施形態について、図面を参酌しながら、説明する。以下に示すマトリクス型圧電／電歪デバイスにおいても、少なくとも上記した1)～7)の特徴を備えており、好ましくは上記した8)～11)の特徴を備えてなる。

図9は、本発明に係るマトリクス型圧電／電歪デバイスの他の実施形態を示す斜視図である。マトリクス型圧電／電歪デバイス90は、セラミック基体2上に、裾野部が曲面13を形成した圧電／電歪体4と一対の電極18, 19とからなる複数の圧電／電歪素子33が隣接して形成され、隣接した2つ1組の圧電／電歪素子33のセラミック基体2とは反対側の面を平板7で塞ぎ、セル3を形成してなる。圧電／電歪体4が印加電界によりセラミック基体2上で歪みを発現し、圧電／電歪素子33が伸縮し駆動する。

1組の圧電／電歪素子33は、ともに同時に伸ばし縮ませてもよく、一方のみを伸ばすか縮ませてもよく、一方を伸ばし他方を縮ませるといった反対動作をさせることも好ましい。例えば、作用面である平板7を被加圧物体に押し当てる動作をするとき、圧電／電歪素子33をともに同時に伸ばす動作によれば、1つの圧電／電歪素子33により伸ばす場合に比べて、平板7を通して、より大きな駆動力により被加圧物体を押圧することが出来る。

これは上記した数1～数3の式からわかるように、圧電／電歪素子の幅Wを2Wとしたことと同じことによる。加えて、本セル構造は、圧電／電歪体の厚さT

を小さくしても平板7が存在することにより、単体で構成したものよりも機械的強度が高く、且つ、変位、発生力とも大きく出来、好ましい。又、一方を伸ばし他方を縮ませるといった反対動作、又は一方だけを駆動することにより、平板7の水平面から角度をつけて傾けることが可能となり、例えば、平板7をマイクロミラーにより構成して、マイクロミラーで入射した光の反射角を変えるとといった、例えばプロジェクタ、光スイッチ等に用いられる光学系への応用が広がる。

図26は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。マトリクス型圧電／電歪デバイス260は、セラミック基体2上に、裾野部が曲面13を形成した一对の圧電／電歪体4と電極18、69とからなる複数の圧電／電歪素子44が隣接して形成されてなる。そして、セラミック基体2を挟んで圧電／電歪素子44が配置される面とは反対側の面に向けて、セラミック基体2中を貫通し導電性材料が塗布されたスルーホール128、129が形成され、図示しない電極端子に接続される。

裾野部が曲面13を形成した一对の圧電／電歪体4の間には、可撓性の高い導電体、例えば接着性を有する導電性樹脂、が挿入されていて、この導電体を一方の電極69として機能させる。電極69は、圧電／電歪体4が発生する歪みを阻害させない程度の可撓性を備えていればよい。又、一对の圧電／電歪体4の、電極69とは反対側の面には、それぞれ電極18が形成される。即ち、圧電／電歪素子44は、圧電／電歪体4と電極18、69とからなる1つの圧電／電歪素子が、電極69を共有して合体したものである。

マトリクス型圧電／電歪デバイス260においては、圧電／電歪素子44を構成する一对の圧電／電歪体4の単体が、より薄く且つより高く形成出来るので、変位を発現し易い。一方、圧電／電歪素子44としては、可撓性の導電体（電極69）を介して対向させた一对の圧電／電歪体4で構成されており、尚且つ、一对の圧電／電歪体4の裾野部は曲面13を形成しているため、機械強度が確保される。従って、低駆動電圧で大変位、大応力が得られ、高性能な圧電／電歪素子として機能し得る。上記のマトリクス型圧電／電歪デバイス90と比較しても、更に、圧電／電歪素子の形状効果を有利に適用することが可能である。

図示しないが、3つ以上の圧電／電歪素子を1組として圧電／電歪素子33のセラミック基体2とは反対側の面を平板7で塞ぐように繋げておかまわらない。又、4つの側面を圧電／電歪素子33で構成し閉じられたセル3を形成することも出来る。

図21は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。マトリクス型圧電／電歪デバイス210は、一軸方向に隣接する圧電／電歪素子39の間に壁部8を設けてなる。本構造に従えば、隣接する圧電／電歪素子39間の電氣的干渉を防止し得るとともに、壁部8をマトリクス型圧電／電歪デバイスの作用対象との接合部として用いることが出来るので、圧電／電歪デバイス作動時の被作用体における近隣部位からの作用伝播を効果的に抑制することが可能である。本発明のマトリクス型圧電／電歪デバイスの特徴である、各圧電／電歪素子間の動作干渉が極めて小さいことに加え、発生した変位乃至力を、所定の部位近傍に集中的に作用させることが可能であるため、作用効率の高い圧電／電歪デバイスが実現する。

電圧を印加していない状態において、壁部と圧電／電歪素子とは、図21に示されるマトリクス型圧電／電歪デバイス210のように同一高さである必要はなく、例えば、図22に示されるマトリクス型圧電／電歪デバイス220のように、壁部の方が圧電／電歪素子より低くなっていてもよく、更には、図23に示されるマトリクス型圧電／電歪デバイス230のように、壁部の方が圧電／電歪素子より高くなっていてもよく、作用の対象に応じて適宜選択することが出来る。

又、壁部は、一軸方向に隣接する圧電／電歪素子の間に設けられるだけでなく、二軸方向に隣接する圧電／電歪素子の間に設けられることも、勿論好ましい。図24に示されるマトリクス型圧電／電歪デバイス270は、その一実施形態である。マトリクス型圧電／電歪デバイス270においては、圧電／電歪素子45に対して、壁部8が二軸方向に隣接するため、圧電／電歪素子45から受ける作用が、上記したマトリクス型圧電／電歪デバイス210、220、230に比較して、より逃げ難い。

尚、壁部は、圧電／電歪素子と同材料で構成されることになるため、次のよう

な構成をとり得る。第1に、予め壁部としての目的で形成し、ビアホール、スルーホール等の配線部分を設けないように圧電／電歪デバイスを形成する。第2に、圧電／電歪素子としての配線等は有しているが、実際には素子として利用せず、壁部としてのみ機能させるようにしてもかまわない。

図25は、本発明に係るマトリクス型圧電／電歪デバイスの更に他の実施形態を示す斜視図である。マトリクス型圧電／電歪デバイス250は、隣接する圧電／電歪素子43の間のセラミック基体2の表面に溝部9を形成してなる。本構造に従えば、溝部9により隣接する圧電／電歪素子43における対向電極面を異なる極性にすることが容易に出来る。又、溝部9の形成により圧電／電歪素子43間の絶縁距離を大きくとれるので、圧電／電歪素子43間のピッチを小さくしても短絡等が生じる可能性を小さくすることが出来る。

図30に示すマトリクス型圧電／電歪デバイス280は、高いアスペクト比を有した圧電／電歪素子46を高ピッチ（高密度）で配列してなる。本発明によれば、このような一方向に寸法の大きい圧電／電歪素子46であっても、個々の圧電／電歪素子をハンドリングする、即ち、基体2と圧電／電歪素子46とを貼り付ける、並びに、基体2どうしを貼り付ける、必要はなく、意図した所定のピッチで、二次元に、歩留まりよく配列することが可能である。

尚、実際の使用にあたっては、各圧電／電歪素子46間への異物の進入による絶縁性低下の防止、ハンドリング性の向上、等のために、各圧電／電歪素子46間に、変位並びに発生力を阻害しないだけの可撓性のある絶縁体を充填することが好ましい。本発明において有利に採用されるピッチは2mm以下であり、好ましくは1mm以下、更に好ましくは0.1～0.5mmである。

図12に示すマトリクス型圧電／電歪デバイス370は、上記マトリクス型圧電／電歪デバイス280と同様に、高いアスペクト比を有した圧電／電歪素子を高密度に配列してなるものであり、セラミック基体472を貫通する図示しないビアホールと、セラミック基体472の圧電／電歪素子が配置される面とは反対側の面に実装された配線基板371によって、電極端子321を圧電／電歪デバイス前面に配置したものである。このような構成をとることによって、電極端子

321と電源との接合が容易になり、又、配線基板371をハンドリングに利用することも可能となる。

図33は、本発明に係るマトリクス型圧電／電歪デバイスの一実施形態を示す斜視図である。マトリクス型圧電／電歪デバイス80は、セラミック基体2上に、裾野部が曲面13を形成した圧電／電歪体14と、一对の電極、詳細には一对の共通電極28, 29及び内部電極48, 49と、からなる複数の圧電／電歪素子32が形成されてなり、圧電／電歪体14が印加電界によりセラミック基体2上で歪みを発現することにより駆動する圧電／電歪デバイスである。

本発明に係るマトリクス型圧電／電歪デバイス80は、上記説明したマトリクス型圧電／電歪デバイスと同様に、少なくとも、1) 二次元整列配置圧電／電歪素子、2) 相互完全独立圧電／電歪素子、3) 低粒内破壊面に電極形成、4) 接合部曲面形成、5) 電極端子形成、6) 伸縮変位、7) 分極及び駆動電界の平行性、という特徴を有し、好ましくは、8) 輪郭度に優れた圧電／電歪体、9) 高アスペクト比な圧電／電歪素子、10) 高集積圧電／電歪素子、11) 圧電／電歪体側面の平滑性、という特徴を有する。

しかしながら、マトリクス型圧電／電歪デバイス80は、次の2点において、上記説明したマトリクス型圧電／電歪デバイスの態様とは異なる。

まず、上記のマトリクス型圧電／電歪デバイス1と同様に、セラミック基体2を挟んで圧電／電歪素子32が配置される面とは反対側の面に電極端子が形成され各電極と各電極端子とがビアホールで導通する態様をとり得るが、一方、略直方体状の圧電／電歪素子がセラミック基体上に立設され圧電／電歪体の側面に、単に一对の電極が形成されている圧電／電歪素子ではなく、圧電／電歪素子は、セラミック基体上に層状の圧電／電歪体と層状の内部電極とが交互に複数層積層されている点で異なる。即ち、図33に示されるマトリクス型圧電／電歪デバイス80では、上記のマトリクス型圧電／電歪デバイス1と同様に、圧電／電歪素子の側面（低粒内破壊面）に電極が形成されているが、後述するように、これらは内部電極とそれぞれ1層おきに接合されるものであって、各1層おきの内部電極に、同じ信号を印加するための共通電極として機能するものである。

次に、上記のマトリクス型圧電／電歪デバイス 1 と同様に分極電界と駆動電界とは平行なのであるが、マトリクス型圧電／電歪デバイス 1 が圧電／電歪体の電界誘起歪みの横効果による変位に基づき圧電／電歪素子がセラミック基体主面に対し垂直方向に伸縮するのに対し、圧電／電歪体の電界誘起歪みの縦効果による変位に基づき、圧電／電歪素子がセラミック基体主面に対して垂直方向に伸縮する点で異なる。

図 3 4 は、図 3 3 におけるマトリクス型圧電／電歪デバイス 8 0 の圧電／電歪素子 3 2 を、共通電極 2 8, 2 9 及び内部電極 4 8, 4 9 を通る垂直断面を側面から見た図である。マトリクス型圧電／電歪デバイス 8 0 は、圧電／電歪素子 3 2 が、層状の圧電／電歪体 1 4 と層状の内部電極 4 8, 4 9 とが交互に積層されてなっていて、圧電／電歪体 1 4 を 1 0 層有する。用途、目的によって適宜決められることとなるが、アクチュエータ特性の安定面、製造のし易さから圧電／電歪層の積層数は好ましくは 1 0 ~ 2 0 0 層である。

マトリクス型圧電／電歪デバイス 8 0 においては、圧電／電歪素子 3 2 を構成する圧電／電歪体 1 4 は、例えば図中 P 方向に分極されている。そして、電極端子 2 0, 2 1 に電源を接続し、共通電極 2 8, 2 9 間に共通電極 2 8 側を正、共通電極 2 9 側を負にして電圧を印加することにより、E 方向の電界が形成される。即ち、分極が互いに反対方向の層状の圧電／電歪体 1 4 が内部電極 4 8, 4 9 を挟んで積層されてなり、各々の圧電／電歪体 1 4 においては、分極と駆動電界とが、同一方向になっている。その結果、圧電／電歪体 1 4 には電界誘起歪みが発現し、その縦効果による変位に基づき、圧電／電歪素子 3 2 がセラミック基体 2 の主面に対しその積層方向である S 方向に伸縮する。従来のユニモルフやバイモルフのような屈曲変位ではなく、電界誘起歪みを直接利用した伸縮変位であるため、発生力は大きく、且つ、応答速度も高い。

更に、このタイプの圧電／電歪素子は、電界誘起歪みの横効果を利用する図 1 (a) 等を開示したものと比較しても、発生力、応答速度の点で優れる。個々の層が発現する変位量は小さいが、圧電／電歪層の層数、より正確には圧電／電歪層と一対の電極からなる組の数に比例した変位量となるので、大変位を得るには

総数を増せばよい。尚、層数の増加に伴い、共通電極と内部電極との導通に対する信頼性が低下し易くなる点、静電容量が増加するため消費電力が大きくなる点、製造工数も多くかかる点、に留意が必要である。

又、この図33に示されるようなマトリクス型圧電／電歪デバイス80においては、低電圧で駆動出来るように、圧電／電歪体14の1層当たりの厚さは、100 μ m以下とすることが好ましく、10～80 μ mとすることがより好ましい。

次に、本発明に係るマトリクス型圧電／電歪デバイスの適用例を掲げて、図面を参酌しながら説明する。

図6(a)、図6(b)は、本発明のマトリクス型圧電／電歪デバイスをマイクロバルブにアクチュエータとして適用した例を示す図であり、図6(a)はマイクロバルブのアクチュエータ部の斜視図であり、図6(b)はマイクロバルブの垂直断面図である。マイクロバルブ65は、弁座部64とアクチュエータ部61とを備えてなり、マトリクス型圧電／電歪デバイスをアクチュエータ部61として用いるマイクロバルブである。

弁座部64は、アクチュエータ部61の複数の圧電／電歪素子37と対をなす開口部63を有し、アクチュエータ部61は、圧電／電歪素子37が外部信号により変位し、圧電／電歪素子37のセラミック基体2とは反対側の面に弁体部66を備えている。そして、アクチュエータ部61の圧電／電歪素子37の変位を通じて、弁座部64の開口部63に弁体部66を接近／離反させて、開口部63の通過断面積を変更することが出来る。この動作を通じて、開口部63を通過する例えば流体67等の流量を調節し得る。

マイクロバルブ65は、圧電／電歪素子37の変位量を変えることにより開口部63の通過断面積を自在に調節することが出来る。図6(b)に圧電／電歪素子37の状態を模式的に示す。ここで圧電／電歪素子が先の図1(a)に示されるタイプの素子であれば、図6(b)中において左側の圧電／電歪素子37aは所定の印加電圧で縮んだ状態であり、このとき弁体部66は開口部63を全開にして、開口部63を通過する流体67の流量を最大にする。図6(b)中におい

て右側の圧電／電歪素子 37c は非作動状態であり、このとき弁体部 66 は開口部 63 を全閉にして、開口部 63 を流体 67 は通過出来ない。圧電／電歪素子 37 の変位量を変えて圧電／電歪素子 37a ～圧電／電歪素子 37c の間の任意の状態にすることが出来、その結果、開口部 63 の通過断面積が自在に調節され、開口部 63 を通過する流体 67 等の流量も調節される。図 6 (b) 中における真中の圧電／電歪素子 37b の状態は、その一例である。従って、マイクロバルブ 65 は、ON-OFF 弁のみならず調節弁として機能し得る。

尚、開口部 63 及び弁体部 66 の形状は本例に限定されるものではなく、圧電／電歪素子 37 の変位量と流体 67 等の通過流量との関係をリニアにするか 2 次曲線的にするか、等の検討を行い、一般の弁と同様に開口部 63 及び弁体部 66 の形状を決定することが出来る。

マイクロバルブは、開口部を通過する流体等の流量が自在に変えられるため、流体、例えば空気が、開口部から吹き出るときの圧力を自在に変えることも可能である。従って、マイクロバルブは、その圧力を利用して開口部上面の圧力を波打つように変えること等の手段により、開口部上面に載った被搬送体を、所定の場所から所定の他の場所へ位置決めしながら移送する、といった搬送装置として用いることが可能である。紙のような軽量被搬送体であれば、浮かせながら非接触で搬送することも出来、このような搬送装置は、印刷面を掴み代にすることが好ましくない印刷物等の搬送には好適である。

図 7 (a)、図 7 (b) は、本発明のマトリクス型圧電／電歪デバイスを光干渉計と組み合わせ、光変調器とした例を示す図であり、図 7 (a) は光干渉計の上面図であり、図 7 (b) は図 7 (a) の AA 断面を示す図である。光干渉計 74 は、2 つの方向性結合器 73 と、それらを 2 本のアーム光導波路コア部 77a、77b で接続したものであり、光変調器 75 は、その光干渉計 74 に光導波路コア部 77a、77b の何れか片方の少なくとも一部分に応力を印加するためのアクチュエータ部 71 を備える。

具体的には、例えば図 7 (b) のように、基板 72 (例えばシリコン) 上のクラッド部 77c と光導波路コア部 77a、77b からなる光導波路 77 (例えば

石英導波路、ポリイミド等のポリマー導波路) に対して、片側の光導波路コア部 77a に対向してアクチュエータ部 71 が配設されている。アクチュエータ部 71 と光導波路 77 との間に空隙をもたせ、必要なときに接触して応力がかかるような構成であっても、空隙をもたずに常に接触した状態で、その状態から応力を印加する構成でもよい。前者の場合、更に、電圧印加によって、それら空隙をなくすとともに応力が印加されるものであっても、逆に、初期の状態で応力が印加されており、電圧印加によって応力が低減され空隙を形成するものであってもよいのである。

そして光の変調は、光導波路コア部 77a へ応力を印加すると、そのコアの屈折率が変わり、その結果、2本のアーム光導波路コア部 77a, 77b を伝送するそれぞれの光に位相差が生じ、その位相差に応じた強度の光を出力出来る。特定の位相差にすれば、伝送する光の消灯 (OFF)、点灯 (ON) の2値を出力可能である。

従って、この光変調器を二次元的に配置すれば、上記した ON-OFF 機能を利用して、伝送経路のスイッチングを行わせることが出来る。本発明に係るマトリクス型圧電/電歪デバイスは基体部を有し、面として構成されているので、このような二次元に配列した光干渉計と対向して配置させるのに好適であり、又、本発明に係るマトリクス型圧電/電歪デバイスの大きな発生変位をもってすれば、対向させる場合の空隙精度もそれほど必要としない。更に、光導波路コアの屈折率変化には比較的大きな応力を要するが、これも本発明に係るマトリクス型圧電/電歪デバイスの高い発生力をもってすれば容易に実現出来る。

又、通常、このような屈折率変化には光導波路材料の熱光学効果を利用するのが一般的であるが、そのような熱を用いるものは、クロストークを低減させたり、応答性を高めるための除熱機構が必須であり、更に、スイッチ自体の昇温による誤動作を防止するために、冷却等の空調下で使用するなどの制約を強いられる場合がある。応力による屈折率制御を用いれば、そのような制約は排除出来、熱源を要さないので消費電力的にも有利なスイッチが実現出来る。

本発明のマトリクス型圧電/電歪デバイスは、先に図 2 (a)、図 2 (b) に

示した光スイッチ200においても、図示されたアクチュエータ部211の代わりに、アクチュエータ部として採用することが出来る。

図2(a)、図2(b)に示される光スイッチ200は、光伝達部201と光路変更部208とアクチュエータ部211とからなり、光伝達部201は、光路変更部208に対向する面の一部に設けられる光反射面101、及び、光反射面101を起点に3方向に向けて設けられる光伝達経路202, 204, 205を有し、又、光路変更部208は、光伝達部201の光反射面101に移動可能な状態で近接され、透光性の材質からなる光導入部材209、及び、光を全反射する光反射部材210を有し、更には、アクチュエータ部211は、外部信号により変位し、変位を光路変更部208に伝達する機構を有するものであり、アクチュエータ部211の作動により、光伝達部201の光反射面101に、光路変更部208を接触又は離隔させて、光伝達経路202に入力した光221を、光伝達部201の光反射面101で全反射させて出力側の特定の光伝達経路204に伝達させたり、光導入部材209に取り出し光反射部材210の光反射面102で全反射させて出力側の特定の光伝達経路205に伝達させたりすることが出来る。このような光スイッチ200において、屈曲変位を発するアクチュエータ部211に代えて、本発明のマトリクス型圧電/電歪デバイスをアクチュエータ部に採用することにより、コントラストの高い、低損失な光スイッチにすることが可能である。

続いて、本発明に係るマトリクス型圧電/電歪デバイスをアクチュエータ部として適用した光スイッチの他の実施形態について説明する。

図16に示される光スイッチ290は、2001年電子情報通信学会エレクトロニクスソサイエティ大会予稿集P182に公表されているものである。光スイッチ290は、光導波路部材177に光導波路コア部177a~177dが互いに交差するように形成され、且つ、その交差部分である光路変更部298a~298dに切込みが形成されてなる。

光スイッチ290は、アクチュエータ部等の駆動機構の動作を用いて、その切込みを変形させることによって、光学的に不連続な部分を形成し、何れかの光導

波路コア部177a~177dに入力された光の伝送経路を、光路変更部298a~298dにおいて変え得るマトリクススイッチである。尚、図16においては、光導波路コア部177aに入力された光223の伝送経路を、光路変更部298bにおいて、光導波路コア部177bに変える様子を表している。

光スイッチ290では、クロストークを小さくするために、光路変更部298a~298dの切込みを、より大きく開かせることが重要である。そのためには、アクチュエータ部（駆動機構）に大変位が要求される。

又、光路変更部298a~298dが、光学的不連続状態と連続状態とを、良好に再現し得ることが重要である。そのためには、比較的、高ヤング率な材料を光導波路部材177の材料として適用し、光路変更部298a~298dの切込みの復元動作が有利に行われるようにすることが好ましい。従って、高ヤング率な材料を歪ませるためには、アクチュエータ部として、大きな発生力が要求される。

更に、通常、光導波路コア部177a~177dは、高精度且つ高集積なパターン形成が可能なフォトリソグラフィー法によって形成されるため、アクチュエータ部には、高い位置精度と高密度化が要求される。

本発明に係るマトリクス型圧電／電歪デバイスは、圧電／電歪体の電界誘起歪みを直接利用するものであることから発生力が大きく、圧電／電歪素子を高アスペクト比にすることが容易であることから発生変位も大きく出来る。且つ、各圧電／電歪素子は、それぞれセラミック基体に対して貼り付けられたものではなく、マトリクス状に一体的に構成されたものであることから、接着にかかる寸法ずれ、傾きが小さく、高密度な構成も容易に実現出来る。尚且つ、各圧電／電歪素子を構成する圧電／電歪体はセラミック基体と接合する辺りで裾野状を形成していることから作用方向が定まり易く強度に優れ、圧電／電歪素子を構成する圧電／電歪体の側面の表面は概ね一様であり電極の付着性がよく電界印加時の応力分布が小さいことから破損等を引き起こし難く信頼性が高い。従って、本発明に係るマトリクス型圧電／電歪デバイスは、光スイッチ290のアクチュエータ部として好適である。

図17は、図16に示す光スイッチ290のCC断面を表し、光導波路コア部177aを有する光伝達部281と、圧電/電歪素子292を有するアクチュエータ部291と、を示す断面図である。アクチュエータ部291として、例えば図1(a)に示されるマトリクス型圧電/電歪デバイス1が採用されており、光路変更部298a~298d(切込み)に対応して配設されている。

尚、以下に、光スイッチ290のアクチュエータ部291に適用するマトリクス型圧電/電歪デバイスの態様を例示して説明するが、本発明に係るマトリクス型圧電/電歪デバイスの何れの態様もアクチュエータ部291としての適用が可能である。

図17は、光スイッチのアクチュエータ部として、図1に示されるマトリクス型圧電/電歪デバイス1を適用した例である。図17に示される状態において、光スイッチ290は、光路変更部298aにおけるアクチュエータ部291の圧電/電歪素子292は非作動状態であり、光導波路コア部177aへの作用はない。従って、光路変更部298aの切込みは閉じ、光学的に光導波路コア部177aは連続な状態を維持している。このとき、導入された光223は、光路変更部298aを直進する。

光路変更部298bにおけるアクチュエータ部291の圧電/電歪素子292は作動状態であり、変位並びに応力を光導波路コア部177aに作用させ、光路変更部298bの切込みを開いている。即ち、光路変更部298bにおいて光導波路コア部177aは光学的に不連続となり、導入された光223は、光路変更部298bで全反射し、光導波路コア部177bへ伝送される。

アクチュエータ部(圧電/電歪素子)の作動状態若しくは非作動状態と、光導波路コア部への作用の有無とは、上記した場合とは逆であっても、勿論よい。即ち、アクチュエータ部の作動状態が作用なく(図17中で光路変更部298aの状態)、一方、非作動状態が作用有り(図17中で光路変更部298bの状態)の場合であってもよい。又、光路変更部に作用を与える圧電/電歪素子の厚さM(図17中に示す)は、光路変更部の切込みの開閉動作に支障がない範囲において、より小さい方が、圧電/電歪素子に要求される変位量も小さくなるため、好

ましい。

図18は、光スイッチのアクチュエータ部として、図21に示されるマトリクス型圧電／電歪デバイス210を適用した例である。マトリクス型圧電／電歪デバイス210の壁部8を光導波路支持部294とすることにより、光路変更部298a～298dの切込みを開閉させるために必要な変位量を小さくすることが出来る。即ち、光導波路支持部294を設けることにより、光路変更部298a～298dの切込みを開かせるための曲率半径が小さくなるため、アクチュエータ部291の圧電／電歪素子292の変位が小さくても、切込みを開かせることが可能である。更に、この利点により、切込みの開口動作に余裕が生じるため、スイッチングにかかる信号の漏洩、損失の低減が図られ、より好ましい。

図19は、光導波路部材の両面（上下）にアクチュエータ部を設けた例である。アクチュエータ部291に適用可能なマトリクス型圧電／電歪デバイスの態様は、上記したように、本発明に係る全てのマトリクス型圧電／電歪デバイスの態様が該当するが、例えば、好ましくは図21に示されるマトリクス型圧電／電歪デバイス210を用いることが出来る。このように光導波路部材177の上下にアクチュエータ部291を設けることにより、光路変更部の切込みの開口精度を向上させることが出来るとともに、スイッチングにかかる応答速度を高めることが可能である。

図17及び図18に示されるような光導波路部材の片面にのみアクチュエータ部を設けた場合には、光路変更部の切込みの開口から閉口への状態変化は、光導波路部材に用いられる材料の弾性的復元力に従うため、光導波路部材として柔らかい材料を用いた場合は、この復元（上記状態変化）に比較的長い時間を要してしまう。このことは、次のスイッチ動作に移るまでの時間に影響するため、復元は速ければ速いだけ好ましい。又、復元とは光学的に連続な状態に戻ることを意味しているが、材料劣化等で、特に、長期間動作させた場合に復元精度が低下し、信号の漏洩、損失増大を招くおそれがある。

しかしながら、図19に示すように、光導波路部材の両面にアクチュエータ部を設けた場合には、光路変更部の切込みに対し、上下両方向に配設されたアクチ

アクチュエータ部 291 の圧電／電歪素子 292 の作用によって、強制的に光路変更部の切込みを挟み込めば、このような問題は解決出来る。即ち、光導波路部材 177 を両面から押圧することにより、閉口精度が保てるとともに、アクチュエータ部 291（圧電／電歪素子 292）の応答速度で、開口から閉口への状態変化を実施出来る。従って、光導波路部材の両面にアクチュエータ部を設ける構成は、低損失、低漏洩で、高速なスイッチの実現に有利である。

図 20 に示す光スイッチは、図 19 に示す例と同様な光スイッチであるが、アクチュエータ部 291 と光導波路部材 177 との接合において、アクチュエータ部 291 を構成する壁部 8 と、光導波路部材 177 との間に、より剛性の高い光導波路固定板 286 を介して接合したところにおいて異なる例である。本構造によれば、光導波路コア部の平坦性が向上し、アクチュエータ部 291 の圧電／電歪素子 292 上面（作用面）と光導波路部材 177 との間隔を、高精度に保つことが出来、スイッチ動作の精度を高めることが出来る。

尚、図 19、図 20 において、光導波路部材 177 の上下に配設されるアクチュエータ部 291 は、互いに同じ態様である必要はない。例えば、上側には図 1(a) に示すマトリクス型圧電／電歪デバイス 1 を、下側には図 21 に示すマトリクス型圧電／電歪デバイス 210 を、配設することが可能である。

続いて、本発明のマトリクス型圧電／電歪デバイスを適用した光反射機構について説明する。

図 13 は、光反射機構の一実施形態を示す斜視図であり、図 14 及び図 15 は、図 13 に示す光反射機構 340 の DD 断面の一部を表した図であり、それぞれある動作状態を示している。光反射機構 340 は、プロジェクタ、光スイッチ等に用いられ、そのアクチュエータ部 291 として、本発明に係るマトリクス型圧電／電歪デバイスを好適に用いることが出来る。

光反射機構 340 は、マイクロミラー等の光反射板 311 がマトリクス状に並ぶ光反射部 313 とアクチュエータ部 391 とからなり、各光反射板 311 に相対する位置に圧電／電歪素子 392 が配設されている。例えば図 21 に示されるマトリクス型圧電／電歪デバイス 210 を代表的形態とする壁部を有する本発明

に係るマトリクス型圧電／電歪デバイスをアクチュエータ部 3 9 1 として用い、その壁部たる光反射板支持部 3 1 2 により光反射板 3 1 1 の一端を支持する。そして、アクチュエータ部 3 9 1 (圧電／電歪素子 3 9 2) の作動により、光反射板 3 1 1 は光反射板支持部 3 1 2 との間に傾斜角を形成し、進入してきた光 2 2 4 の反射角を変化させる。この反射角の有無により、プロジェクタであれば各画素の色形成を行い、又、光スイッチであれば信号の伝送経路を切り替える。

図 1 3～図 1 5 に示す態様のように、本発明に係るマトリクス型圧電／電歪デバイスを採用したアクチュエータ部は、隣り合う圧電／電歪素子 3 9 2 どうしのピッチ、及び、光反射板支持部 3 1 2 を構成する壁部どうしのピッチ、は同じであるが、圧電／電歪素子 3 9 2 と隣接する壁部とは、図示されるように、異なるピッチで並ぶような構成であってもよい。勿論、圧電／電歪素子 3 9 2 が、必ずしも同じピッチで並んでいる必要はない。

アクチュエータ部に適用される本発明のマトリクス型圧電／電歪デバイスは、発生力が大きくとれるので、剛性の高い光反射板を適用し平坦度に優れた光反射面が構成出来、光反射機構として、より好ましいものとなり得る。更に、この発生力の利点は、壁部(光反射板支持部)と圧電／電歪素子との距離を小さく出来るので、反射角の大きな反射機構を容易に実現出来る。

尚、光反射機構は、図 1 3～図 1 5 に示す光反射機構 3 4 0 の態様に限定されない。アクチュエータ部と光反射部とを接合せず、光反射板の一部を圧電／電歪素子の作動により変位させ、反射角を変化させるようなものであってもよい。加えて、圧電／電歪素子のタイプとしては、電圧印加により収縮するものでも伸長するものでも利用可能である。

本発明のマトリクス型圧電／電歪デバイスは、上記具体例に加え、その変位、振動に基づく作用を用いて、液体と液体、液体と固体、液体と気体との混合、攪拌及び反応、等を、極微小なエリアで、且つ、微量で行う種々の装置に利用することも出来る。又、外部からの応力を感知する二次元の圧力センサとしても利用出来る。

次に、本発明に係るマトリクス型圧電／電歪デバイスの製造方法について説明

する。本発明に係るマトリクス型圧電／電歪デバイスの製造方法は第1及び第2の2つの製造方法からなる。以下、第1の製造方法から順次、説明する。尚、本明細書において、単に本発明に係るマトリクス型圧電／電歪デバイスの製造方法というときには、第1の製造方法及び第2の製造方法の両方を指す。

本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法は、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する第一の工程と、複数のセラミックグリーンシートの所定の位置に少なくとも2の隅を曲線とした概ね直角四辺形状を含む孔部を設ける第二の工程と、孔部を設けた複数のセラミックグリーンシートを積層し貫通孔を有するセラミックグリーン積層体を得る第三の工程と、セラミックグリーン積層体を焼成一体化し貫通孔を有するセラミック積層体を得る第四の工程と、少なくともセラミック積層体の貫通孔を構成する側壁に電極を形成する第五の工程と、セラミック積層体の貫通孔上を貫通孔の並びに垂直であり且つ貫通孔開口面に垂直な方向に切断し櫛歯状セラミック積層体を得る第六の工程と、櫛歯状セラミック積層体の櫛歯に対し第六の工程にかかる切断面に垂直であり且つ櫛歯の並びに垂直に切込みを入れる第七の工程と、を有することに特徴がある。本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法においては、このようにセラミックグリーンシート積層法を用いることが好ましく、又、セラミックグリーンシートに孔部を形成する際には、ダイとパンチからなる金型を用いた打ち抜き加工を用いることが望ましい。尚、孔部の形成は、パンチとダイの他、超音波加工法によっても可能である。

上記第1の製造方法により、貫通孔を構成する側壁であって（第五の工程まで）櫛歯である（第六の工程以降）部分が概ね柱体形状をなす複数の圧電／電歪素子（圧電／電歪体）となり、これが二次元に整列配置され、又、貫通孔断面の一部を曲線状（第二及び第三の工程）にすることで、個々の圧電／電歪体のセラミック基体との接合部近傍に曲面が形成されたマトリクス圧電／電歪デバイスを作製することが出来る。又、圧電／電歪体の側面のうち少なくとも電極が形成される面の結晶粒子状態を、粒内破壊を受けている結晶粒子が実質的にない状態から1%以下で構成することが出来る。

本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法の概略工程の一例を、図8(a)～図8(f)に示す。この例は、図1(a)に示したマトリクス型圧電／電歪デバイス1を作製する方法として示されている。以下、この一例により、具体的に説明する。

まず、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシート（以下、単にシートともいう）を用意する。セラミックグリーンシートは、従来知られたセラミックス製造方法により作製出来る。例えば、後述する圧電／電歪材料粉末を用意し、これにバインダ、溶剤、分散剤、可塑剤等を望む組成に調合してスラリーを作製し、これを脱泡処理後、ドクターブレード法、リバースロールコーター法等のシート成形法によって、セラミックグリーンシートを形成することが出来る。

図8(a)で、シートをパンチとダイにより各々打抜加工して、2の隅を曲線とした細長い孔部15を複数開けたシート116、117を得る。更に、シート117には各孔部15とシートの端部とを連通して各孔部15を開口させるスリット状の孔部25が設けられている。そして、これらを所定枚数、最上面及び最下面がシート116になるように、交互に積層・圧着し、図8(b)に示される所定の厚さを有し貫通孔5及びスルーホール128が形成された圧電／電歪材料を主成分とするセラミックグリーン積層体301を形成する。そして、焼成一体化してセラミック積層体303を得る。

次いで、図8(c)に示すように、貫通孔5に対面する側壁6（後の櫛歯26）に電極18、19を形成すると同時に、スルーホール128の内壁にも導電膜を形成する。そして、切断線350に沿って、ダイシング加工、スライシング加工、ワイヤーソー加工、研磨加工等の手段によって不要部分を切除し、図8(d)の通り、櫛歯状セラミック積層体304を得る。

尚、図8(d)に示す櫛歯状セラミック積層体304は、図8(c)に示すセラミック積層体303を90°起こしたところを示しており、図8(c)に示すセラミック積層体303ではスルーホール128開口面（図中手前、XZ平面）が側面を形成しているが、図8(d)に示す櫛歯状セラミック積層体304では

スルーホール128開口面は下面になっている。

次いで、図8(e)に示すように切込線351に沿って不要部分を切除し、個割の圧電/電歪体4を得る。その後、必要に応じて分極処理を行い、マトリクス型圧電/電歪デバイス1を完成する(図8(f))。

尚、本方法ではグリーンシート117に形成される孔部のうち、スルーホールに相当する孔部25はグリーンシートの端部と連通する態様となっているが、図32(a)~図32(d)に示すように、それら孔部が端部と貫通しない態様で(図32(a)における孔部125の如く)形成され、後で図32(c)で切断により、スルーホールを貫通させる方法でもよい。

まず、所定枚数のセラミックグリーンシートを用意し、図32(a)で、シートをパンチとダイにより各々打抜加工して、2の隅を曲線とした細長い孔部15を複数開けたシート116、217を得て、更に、シート217には各孔部15の他にスリット状の孔部125を設ける。そして、これらを所定枚数、最上面及び最下面がシート116になるように、交互に積層・圧着し、図32(b)に示されるセラミックグリーン積層体401を形成する。

そして、焼成一体化してセラミック積層体403を得た後に、図32(c)に示すように、2つの切断線450に沿って、ダイシング加工、スライシング加工、ワイヤーソー加工、研磨加工等の手段によって不要部分を切除し、図32(d)の通り、櫛歯状セラミック積層体404を得る。後は、図8(e)、図8(f)に準じて、マトリクス型圧電/電歪デバイス1を完成する。

図32(a)~図32(d)に従う方法では、孔部125がシート217内部に形成されるためハンドリングに優れる他、シートの変形が抑制されるため積層時の位置合わせ精度の向上が図られる。又、スルーホール用の孔部は必須ではなく、単に孔部15のみ有するシートを積層し、積層体を形成したのち、焼成の前乃至後に所定位置にスルーホールを形成してもかまわないし、スルーホールを形成せず、セラミック基体の圧電/電歪素子形成面側から駆動する態様でもよい。尚、図32(a)~図32(d)では電極形成過程は省略している。

本発明に係るマトリクス型圧電/電歪デバイスの第1の製造方法によれば、得

られたマトリクス型圧電／電歪デバイス1において圧電／電歪素子31の変位方向はY軸方向(図8(f))であり、セラミックグリーンシート116, 117の積層方向(Z軸方向、図8(a))とは異なる。即ち、圧電／電歪素子31の変位は、シート116, 117の積層数に依存せず、孔部15の形状(Y軸方向、図8(a))に依存する。

圧電／電歪素子31の形状は、セラミックグリーンシート116, 117の加工形状で概ね決まり、孔部15の開口長手方向を大きくすれば、高アスペクト比な形状の圧電／電歪素子31を、高い精度で再現性よく形成することが可能である。従って、大変位の圧電／電歪素子31を容易に得ることが出来る。又、シート116, 117の厚みは任意に選択出来るが、その厚みに応じ、孔加工に使用する例えばパンチとダイのクリアランスを適正に設定することにより、加工断面の形状にほぼテーパがつかず、高精度な打抜きが出来、その結果、圧電／電歪体4の面の輪郭度を、概ね8 μ m以下とすることが出来る。

更に、セラミックグリーンシート116, 117の孔部15は、任意の形状に加工出来るので、孔部15を2の隅を曲線とした概ね直角四辺形状にすること(図8(a)中の手前側の2の隅が曲線)により、圧電／電歪素子31の裾野部を、その厚さに応じた適正な曲率半径を有する曲面に形成することが容易である。加えて、圧電／電歪体4の側面(櫛歯26の側面)は、焼成面で形成されることになるので、Rtで表される表面粗さを9 μ m以下に、且つ、Raで表される表面粗さを0.1 μ m以上0.5 μ m以下にすることが出来、圧電／電歪素子31の駆動部たる圧電／電歪体4の側面を平滑にすることが可能である。

尚、本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法においては、切込、切除、切断等の加工法としては、加工品質(脱粒、クラック等の有無)の点で、遊離砥粒を用いた機械加工、特にワイヤーソー加工法、を用いることが好ましい。又、加工対象に空隙がある場合、加工前に、その部分(例えば貫通孔5、あるいは櫛歯26の前後空間)に後で除去可能な樹脂等を充填し、加工時の破損防止を図ることが好ましい。

本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法においては、

打抜加工（又は超音波加工等）の後に焼成を行い焼成後には加工を施していないので、焼成後にダイサー、スライサー等の固定砥粒を用いた加工を行う場合と比較して、被加工体に対するダメージが小さいことから、微小な構造も容易に形成出来る。従って、被加工面の表面において粗さが小さく且つ均質になり、加工した圧電／電歪体の側面（表面）に電極を形成する際に、電極と圧電／電歪体との付着性が良好であり、圧電特性を、より効果的に引き出すことが出来る。

図10は、圧電／電歪材料からなる焼成試験片に対して、スライサー加工（砥粒#1000の例）を行った場合の切断表面を拡大（倍率1000倍）したSEM写真であり、図28は、その切断側面を拡大した断面拡大模式図である。又、図11は、パンチ&ダイを用いて打抜加工を行った後に焼成した同材料の試験片の切断表面を拡大（倍率1000倍）したSEM写真であり、図29は、その切断側面を拡大した断面拡大模式図である。

図10により、スライサー加工を行った試料には、部位AAと部位BBが観察される。部位AAは、加工により圧電／電歪体結晶粒子が粒子内で破壊され平坦な研磨面相であり、部位BBは粒子表面が現れている面相であり、これらの面相が混在し、一様とはなっていないことがわかる。砥石の番手を上げることにより一様な面相とすることは出来るが、その面相は部位AAで支配される状態、即ち、圧電／電歪体の表面が粒子内破壊した結晶で構成されたものとなる。又、図28より、スライサー加工を行った試料には、マイクロクラック191や粒内破壊セラミック結晶粒子192の存在が示される。

一方、パンチ&ダイによる打抜加工を行った試料（図11）には、図10に見られた部位AAのような部位が認められず、粒子内を破壊したような面相はほとんどなく、部位DDとして一様であり、均質な面が観察されている。又、図29に示されるように、マイクロクラックも生じず、セラミック結晶粒子193の状態は、粒内破壊を受けている結晶粒子が実質上なしに等しい。このように、打抜加工の後に焼成すれば、試料の切断表面において、粒内破壊を受けた結晶粒子を実質的にない状態から1%以下の割合とすることが可能である。従って、圧縮残留応力等による特性劣化は、ほぼなくなる。

尚、粒内破壊を受けている結晶粒子の割合は、図10に示す試料の例のように対象となる圧電／電歪体の表面を電子顕微鏡で観察し、観察視野全域に占める粒内破壊部位（図10における部位AA）の割合を、面積比として算出したものである。

本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法においては、個割の圧電／電歪体4を得るため、焼成後に切除加工を行うが、図8（e）で明示されるように、この被切除加工面は、電極18，19を形成する面ではなく、その加工面は、圧電／電歪素子31を機能させるための主面となる面ではないために、このような切除面があっても殆ど影響は受けない。更に、焼成前に切除加工を行えば、このような心配はない。

本発明に係るマトリクス型圧電／電歪デバイスの第1の製造方法において、セラミックグリーンシート116，117の積層時の位置合わせ方法は、例えば、シート116，117の外形と、概ね同一の内形を有する枠内に、シート116，117を順次重ねるか、若しくは、ガイドピンを立てて、シート116，117に予め開けられたガイド孔を通し順次重ねるか、若しくは、孔部と同じ形状の所定数のガイドピンを所定ピッチで並べ、孔部自体をガイド孔として、そのガイドピンに通して順次重ねることにより位置合わせし、その後、加熱圧着してセラミックグリーン積層体301の形成を行うことが出来る。

又、セラミックグリーンシートの積層手段として打抜同時積層を適用してマトリクス型圧電／電歪デバイスを製造すれば、シートの積層ズレが殆ど生じないため、圧電／電歪体4を、より精度よく整列させることが出来るので、圧電／電歪素子31数の多い、規模の大きなマトリクス型デバイスの作製に有効である。

打抜同時積層とは、セラミックグリーンシートを打ち抜き、孔部を形成するとともに、積層を後述する方法により同時に行い、シートを積層しながら孔部を形成して、打ち抜きの終了とともに積層も完了させ、所定の厚さを有する貫通孔が形成された圧電／電歪材料を含有するセラミックグリーン積層体を形成する方法である。尚、この方法では、シートの積層ズレは殆ど生じないが、図8（a）におけるシート116とシート117のように異なる孔部形状をかこうしつつシー

トを積層することは困難であるので、図8（b）に示すセラミックグリーン積層体301を得るためには、最初にスルーホールに相当するスリット状の孔部を所定のシートに加工したものを準備し、その後と同じ形状の孔部を加工しつつ積層することになる。

図27（a）～図27（e）は、打抜同時積層の具体的方法を示す図であり、シート116の積層操作をするストリッパ11を配置したパンチ10とダイ12からなる金型を用いている。図27（a）は、ダイ12上に最初のシート116aを載せた打ち抜き前の状態を示し、図27（b）で、パンチ10及びストリッパ11を下降させて、シート116aに孔部を打ち抜く。

次に、2枚目のシート116bの打ち抜き準備に入るが、このとき図27（c）に示すように、最初のシート116aは、ストリッパ11に密着させて上方に移動させてダイ12から離す。ストリッパ11にシート116を密着させる方法は、例えば、ストリッパ11に吸引孔を形成して真空吸引すること等で実施出来る。

又、2枚目のシート116bの打ち抜き準備に入るために、ダイ12からパンチ10及びストリッパ11を引き上げるが、この引き上げている途中は、パンチ10の先端部を、一緒に引き上げた最初のシート116aの孔部の中まで戻さないことが望ましく、又、止める際には、一緒に引き上げた最初のシート116aの最下部より僅かに引き込んだところで止めることが肝要である。パンチ10を最初のシート116aの孔まで戻したり、完全にストリッパ11の中へ格納してしまうと、シート116は軟質であるため形成した孔が変形してしまい、シート116を積層して得られる貫通孔5を形成した際に、貫通孔5を構成する側壁の平坦性が低下してしまう。

図27（d）は、2枚目のシート116bの打ち抜き工程を示し、最初のシート116aをストリッパ11に密着させることで、ダイ12上に、2枚目のシート116bを容易に載置出来、図27（b）の工程のように打ち抜き出来、同時に最初のシート116aに重ね合わせられる。

そして、図27（c）、図27（d）の工程を繰り返して、打ち抜かれた最初

のシート116 aと2枚目のシート116 bとを重ね合わせて、ストリッパ11により引き上げ、3枚目のシート116 cの打ち抜き準備に入る。但し、このときもパンチ10の先端部を一緒に引き上げたシート116の最下部より僅かに引き込んだところで止めることが肝要である。その後、上記したようなシートを打ち抜きパンチを積層軸に直前のシートに重ね合わせる工程を繰り返して必要積層数のシート116の打ち抜き及び積層を繰り返す。

図27(e)は、打ち抜きを終了した状態を示している。必要な枚数のシート116の打ち抜き及び積層が終了したら、ストリッパ11によるシート116の保持を解除し、打ち抜き積層したシート116をストリッパ11から引き離して取り出し可能としている。ストリッパ11からの引き離しは、図示するように、ストリッパ11下面に引離治具17を設けることで確実に行うことが出来る。

以上述べた操作は、特願2001-131490に記載の製造方法を適用したものであり、この操作に加え上記スルーホール128の形成により、所定の厚さを有し貫通孔5が形成されたセラミックグリーン積層体301(図8(b))を得ることが出来る。

打抜同時積層を行えば、パンチとダイを用いてセラミックグリーンシート116に孔部15を形成すると同時にシート116の積層を行い、パンチ自体をシート116の積層位置合わせ軸として使用して、パンチにより打ち抜いた孔部15の変形を防止するため、孔部15の変形が発生せず、シート116積層間のズレ量を殆どなくす(5 μ m未満)ことが出来、高い精度でセラミックグリーン積層体301を得ることが出来る。

本発明に係るマトリクス型圧電/電歪デバイスの第1の製造方法では、図8(b)~図8(f)に示すように、シート116の積層方向(Z軸方向)は、圧電/電歪体4(圧電/電歪素子31)のマトリクス状配置の一の方向である。従って、この精度が高くなることにより、圧電/電歪素子31の位置ズレが殆どなくなり、更に優れた輪郭度が得られるとともに、高アスペクト比の圧電/電歪素子31を、高精度且つ高集積に配置したデバイスを実現出来る。

尚、背の高い(厚さに比べて高さの大きな)高アスペクト比の圧電/電歪素子

を構成する場合には、焼成過程を含む製造過程でのハンドリングにおいて、貫通孔間の側壁（圧電／電歪体部分）が変形したり破損しないように、工夫することが好ましい。例えば、図8（b）において、セラミックグリーン積層体301に対して、貫通孔5が閉塞するように、セラミックグリーンシートを（図中、上面及び下面に）取り付けて、焼成することも好ましい。このように別途シートを設けても、焼成時には、スルーホール128がグリーンシート中の有機分の分解乃至燃焼に伴うガスの排出口になり、クラック等が生じることはない。焼成した後、閉塞部分（貫通孔を閉塞させるために取り付けたシート相当部分）を研磨等により除去し、貫通孔を開口させればよい。

又、図8（c）における圧電／電歪体側面への電極形成の方法としては、スパッタリング、真空蒸着、CVD、メッキ、塗布、スプレー等で行うことが出来る。この際、一对の電極が短絡しないようにマスキングを施したのち、実施することが好ましい。更に、各圧電／電歪素子の初期高さを厳密に一定とする場合、作用面の平坦度を上げ、対象に対して効果的に作用出来るようにする、更に勿論、作用面を鏡面とする、等の目的で、図8（e）の切除工程の前、若しくは、後に、研磨を実施することも好ましい。尚、上記した電極形成の際のマスキング処理は必ずしも必要としない場合がある。例えば、全面に電極を形成しておいて、研磨によってそれらを断線させれば、一对の電極が形成される。

研磨は、上記目的の他に、図22及び図23に示されるマトリクス型圧電／電歪デバイスのように、壁部と圧電／電歪素子との高さが異なる態様を形成するためにも採用出来る。一对の電極を形成した後、この一对の電極に電圧を印加し圧電／電歪素子を作動させた状態で研磨をすることにより、例えば、作動状態で収縮するタイプのマトリクス型圧電／電歪デバイスに適用すれば、図22に示されるマトリクス型圧電／電歪デバイスのような態様が実現出来、一方、作動状態で伸長するタイプのマトリクス型圧電／電歪デバイスに適用すれば、図23に示されるマトリクス型圧電／電歪デバイスのような態様が実現出来る。

又、第1の製造方法においては、貫通孔開口面に、更に平板状のグリーンシートを積層した後焼成することも好ましい。このような方法により貫通孔を構成

する側壁の形状が安定する。

次に、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法について説明する。本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法は、遊離砥粒を加工媒体として用いた機械加工を主手段とし、圧電／電歪材料を主成分とするセラミックグリーン成形体を用意する工程Aと、少なくともセラミックグリーン成形体を含むセラミック前駆体を焼成し、一体的なセラミック焼成体を得る工程Bと、セラミック焼成体に、上記機械加工法によって複数の第1のスリット（一のスリット）を形成する工程Cと、第1のスリットの側面に電極を形成する工程Dと、第1のスリットに交差する複数の第2のスリット（他のスリット）を形成する工程Eとを有するところに特徴がある。

本発明に係るマトリクス型アクチュエータの第2の製造方法においては、遊離砥粒を用いた機械加工（切込加工）を好適に用いるため、第1の製造方法と同様に、ダイサー、スライサー等の固定砥粒を用いた加工と比較して、被加工体に対するダメージが小さく、微小な構造も容易に加工出来る。従って、被加工面の表面において粗さが小さく且つ均質になり、加工した圧電／電歪体の表面（側面）に電極を形成する際に、電極と圧電／電歪体との付着性が良好であり、圧電特性を、より効果的に引き出すことが出来る。尚、砥粒は、炭化珪素で#3000～#8000が好ましい。

図38は、圧電／電歪材料からなる試験片に対して、遊離砥粒を用いた切込加工（ワイヤーソー#6000での加工例）を行った場合の切断表面を拡大（倍率1000倍）した図面代替SEM写真である。第1の製造方法の説明において記した如く（図10に示す如く）、固定砥粒を用いた切込加工を行った試料では、圧電／電歪体の表面が粒子内で破壊され、平面状に研磨を受けた結晶で構成されたものとなるが、図38から明らかなように、遊離砥粒を用いた切込加工を行った試料には、そのような平面状に破壊されたような面相はほとんどなく、部位EEとして一様であり、均質な面が観察される。このように、遊離砥粒を用いた切込加工によれば、試料の切断表面において、粒内破壊を受けた結晶粒子を10%以下の割合とすることが可能である。従って、上記したように、圧縮残留応力等

による特性劣化が小さい。

遊離砥粒を加工媒体とした機械加工として、例えば、ワイヤーソー加工、超音波加工、ブラスト加工、その他種々の加工法を採用することが可能である。特に、切込溝の底部における曲面（R状）の状態を容易に制御出来、且つ、高密度で微細な加工が可能であり低ダメージであることから、ワイヤーソー加工法を用いることが好ましい。

ワイヤーソー加工を行う場合には、クラックの発生、表面状態の点から、ワイヤー径は概ね30～200 μm の範囲で行うことが好ましく、その際の加工速度は、概ね10～100 $\mu\text{m}/\text{min}$ の範囲で行うことが好ましい。又、ワイヤーの線速度は、速い方がワイヤーの剛性が高まり、加工ブレがなく均一な孔部形成が出来ることから好ましい。ワイヤーの線速度は、使用するワイヤー径、加工幅、材料、寸法に応じて、概ね10～800 m/min の範囲で調整することが、より好ましい。このような条件を採用することにより、焼成した後に加工を施す製造方法であっても、加工面の粒内破壊粒子の割合を10%以下に抑制可能である。

以下、遊離砥粒を用いた機械加工法としてワイヤーソー加工法を利用した例を掲げ、本発明に係るマトリクス型圧電／電歪デバイスの第2の製造方法の一例を説明する。図31(a)～図31(h)は第2の製造方法の一例の概略工程を示す図である。ここで、例えば図1(a)に示したマトリクス型圧電／電歪デバイス1を作製する方法として説明する。

先ず、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシートを用意する。図31(a)で、後に圧電／電歪素子31を構成するセラミックグリーンシート16と、後に基体2を構成するセラミックグリーンシート113を、パンチとダイにより所定外形に打ち抜き加工する。シート113にはピアホール112を形成する。これらを、それぞれ所定枚数、積層・圧着し、セラミックグリーン積層体601及びセラミックグリーン基体602を得る（図31(b)）。

そして、セラミックグリーン積層体601及びセラミックグリーン基体602

を積層して、圧電／電歪材料を主成分とするセラミック前駆体を形成する。この場合、シート16の積層体と、シート113の積層体を作製し、それら2つの積層体を1つのセラミック前駆体としてもよいし、又、シート16及びシート113を一括で積層してセラミック前駆体としてもよい。又、本例ではシート16には何の孔加工も施されていないが、必要に応じて後のワイヤーソー加工用の位置合わせ孔、積層時の基準孔等を設けてもよい。その後、焼成し一体化してセラミック焼成体603を得る（図31（c））。

次いで、図31（d）に示すように、所定ピッチでワイヤーが並ぶワイヤーソー352により一軸に切込加工を行い、セラミック焼成体603にスリット105を設ける（図31（e））。そして、塗布法等により圧電／電歪体4の側面に電極18、19を形成する（図31（f）、及び図1（a）参照）。その後、図31（d）で加工したスリット105に交差する方向に、所定ピッチでワイヤーが並ぶワイヤーソー353によりスリット115を形成する。そして、必要に応じて分極処理を行い、マトリクス型圧電／電歪デバイス1を完成させる（図31（h））。

図31（f）と図31（g）で示される工程の間に、先に形成したスリット105に、後に除去可能な樹脂等の充填材を詰めることが、より好ましい。次のスリット加工時に、より破損し難くなるからである。又、上記樹脂等の充填の後、次のスリット加工の前に、圧電／電歪素子の初期高さを揃えるため、又は、作用面の平坦度を上げて駆動対象に対して効果的に作用出来るようにするため、若しくは、作用面を鏡面とするため、等の目的で研磨を実施することも好ましい。

図37（a）～図37（i）は、図33に示されるマトリクス型圧電／電歪デバイス80の製造方法の一例である。製造工程は、概ね上記図31（a）～図31（h）で示した製造方法に準じる。

最上層を除く各セラミックグリーンシートには、それぞれ内部電極48、49が所定の位置にスクリーン印刷等によって形成されている（図37（a））。それらセラミックグリーンシート316、317を交互に積層し、セラミックグリーン積層体701を得る（図37（b））。このセラミックグリーン積層体70

1と、別に準備したセラミックグリーン基体702とを積層し、セラミック前駆体を得る(図37(c))。次いで、セラミック前駆体を焼成により一体化し、セラミック焼成体703を得る(図37(d))。

そして、ワイヤーソー352でスリット105を形成する(図37(e))。スリット105が設けられたことにより、セラミック焼成体703の内部電極48, 49が、スリット105を通して露出する。内部電極49は図示されていない(図37(f))。次いで、スリット105を構成する側壁に塗布法等で電極28, 29を形成し、その後、スリット105と交差する方向に切込線751に沿って、ワイヤーソーによりスリット115を形成する(図37(g)、図37(h))。

最後に、切断線750に沿って、ワイヤーソー353によりセラミック焼成体703を切断し、マトリクス型圧電/電歪デバイス80を得る(図37(i))。図37(a)~図37(i)の製造工程において、充填剤の使用、研磨の有無については、図31(a)~図31(h)の場合と同様に適用出来る。

図31(a)~図31(h)、図37(a)~図37(i)に示した本発明に係るマトリクス型圧電/電歪デバイスの第2の製造方法の一例は、スリット幅がワイヤー径と同等な、比較的狭いスリットを形成する場合であるが、幅の広いスリットを形成する場合には、他の方法を採用することが好ましい場合がある。

ワイヤーソー加工により幅の広いスリットを形成しようとしたとき、通常、そのスリットに合う太いワイヤーを採用するか、そのような太いワイヤーがないときには、位置を少しずつずらして何度も加工し、所定幅のスリットを得ている。

しかし、太いワイヤーを用いた場合には、加工速度を速くとれる反面、加工にかかる応力が大きく、後に圧電/電歪体側面となるスリットを構成する側壁へのダメージが大きく、特に、厚さが薄い圧電/電歪素子(圧電/電歪体)を構成する場合には、加工時に圧電/電歪体が破損したり、破損しないまでもクラック等を内在し易い。更に、圧電/電歪体の厚さが不均一になり易く、セラミック基体と圧電/電歪体との接合部近傍の曲面の曲率半径も大きくなってしまい、圧電/電歪素子としての特性に支障が出ることもあり得る。加工面へのダメージと同様

、スリットとスリットの間寸法（後の圧電／電歪素子（圧電／電歪体）の厚さ）が小さい場合には、特に影響が大きい。従って、ワイヤーソーでの加工にあたっては、細いワイヤーを用いることが加工品質上好ましい。

一方、位置をずらして複数回の加工を行う場合には、加工されるスリットの幅はワイヤー径程度となるため、細いワイヤーで幅の広いスリットを形成するには、スリット加工を繰り返し、幾本も細いスリットを重ねて幅の広いスリットを形成する必要があり、加工工数が大きくなり、その加工工数の倍数で加工時間も増えてしまう。又、必然的に長時間にわたり試料が加工に晒されることになるため、破損に対する措置を嚴重にとる必要が生じる。

このような問題を解決することが出来、加工ダメージの少ない細いワイヤーの使用が可能で、且つ、工数的にスリット幅に大きく依存せず加工することが出来る方法が、2軸加工法である。2軸加工法とは、セラミック焼成体を厚さ方向に切込加工し第一の切込溝を得て、第一の切込加工位置から所定寸法ずらしセラミック焼成体を厚さ方向に切込加工し第二の切込溝を得て、第二の切込溝の内部から第一の切込溝の内部に向かって切込加工を行い、第一の切込溝と第二の切込溝との間の部位を切除することにより、幅の大きなスリットを形成する手段である。

この2軸加工法によれば、細線を用いた加工が可能であり、又、圧電／電歪デバイスの設計に大きく依存しないので、加工ダメージは最小限に抑えられ、加工工数が低減され得る。この場合、第一、第二の切込溝を得る通常のスリット加工時は、加工効率のよいワイヤーの引き戻しサイクルを有したフィード加工（ワイヤーの進行を、送り、戻しを行いつつ、徐々に送っていく方法）で行い、第一、第二の切込溝の間の部位の切除には、フィードのみ、即ち、一方向のみへのワイヤー送りで加工することが好ましい。第一、第二の切込溝の間の部位の切除にワイヤーの進行を一方向のみとすることにより、加工時のワイヤーのブレが、より低減され、特に、加工初期並びに加工終期の加工環境の変化時に生じ得るスリットとスリットの間側の側壁（後の圧電／電歪素子（圧電／電歪体）になる部分）の破損が効果的に抑制出来る。

以下に、図35(a)～図35(e)を参照しながら、第2の製造方法に係る2軸加工法について説明する。

図35(a)で、先ず、所定ピッチで並んだワイヤーソーにより、セラミック焼成体503の所定の位置に、図中においてセラミック焼成体503表面からビアホール119までの距離J以上の深さKとなるように、第一の切込溝354を切り込み、形成する。次に、第一の切込加工で得られた切込溝354に樹脂等からなる充填材359を充填する。そして、切込溝354から、圧電／電歪体の厚さ（若しくは幅）となる距離Iを隔てて、切込加工を行い、切込溝355を得る（図35(b)）。

次に、図35(c)で、切込溝355の底部から、圧電／電歪素子として残す部分とは反対の方向に隣接する切込溝354に向かって切込加工を行う。この切込加工によって、切込溝354と切込溝355は切込溝356によって接続され、その切込溝356中にビアホール119が露出するとともに、不要部357が除去される（図35(d)）。

最後に、充填した樹脂等の充填材359を除去し、幅の広いスリット225と、スリット225間の後に圧電／電歪体となる側壁226とを有する構造を得る。尚、図31(a)～図31(h)に示したスリット105に対するスリット115のように、スリット225に交差する方向のスリットの加工にあたっては、同様に実施することが出来る。

又、2軸加工法において、上記したように切込溝355を加工する前に、切込溝354に充填材359を充填するとともに、図36(a)、図36(b)に示されるような補強部材349を、セラミック焼成体503の側面（図36(a)）、若しくは、表面（図36(b)）に配設することが好ましい。先に入れた切込溝354によって、セラミック焼成体503の剛性が低下し、切込溝355の加工にあたってワイヤーが逃げたり、揺れによって加工ブレが生じ、所望の加工精度が得られない場合があるが、補強部材349の配設により、セラミック焼成体503の剛性が確保され、上記した不都合が解消される。又、補強部材349は、側面（図36(a)）並びに表面（図36(b)）に、同時に配設すること

が、尚好ましい。加えて、切込溝 354 には、溝幅より若干小さい厚さを有する硬質材料、例えばアルミナ、ジルコニア等のセラミックス材料、からなる板材を充填材 359 とともに充填することも好ましい。

本発明に係るマトリクス型圧電／電歪デバイスの第 2 の製造方法においては、セラミックグリーン成形体を作製するにあたり、セラミックグリーンシートを積層する方法の他、プレス成型法、射出成型法等によってもセラミックグリーン成形体を作製することが出来る。得られたセラミックグリーン成形体の一部にスルーホール乃至ビアホールを形成し、それを焼成する。又、スリット加工はセラミック焼成体にかかわらず、セラミックグリーン成形体に対して行うことも出来るが、セラミック焼成体に対して行う方が加工精度に優れ再現性が高いので好ましい。

以上、本発明に係るマトリクス型圧電／電歪デバイスの製造方法について説明したが、第 1 の製造方法によって作製されるマトリクス型圧電／電歪デバイスは、圧電素子を構成する圧電／電歪体にクラック等の欠陥が極めて少なく、圧電／電歪体の側面のうち少なくとも電極が形成される面が、粒内破壊を受けている結晶粒子が 1 % 以下であるという極めて優れた結晶粒子状態を有する。従って、圧電特性の劣化が小さく、構造体としての信頼性が高いことから、高周波駆動のような高い負荷のかかる用途に好適なデバイスとなる。

一方、第 2 の製造方法は、第 1 の製造方法に比べ加工の自由度に優り、圧電／電歪素子の形状を自在に設計出来る上、第 2 の製造方法により得られるマトリクス型圧電／電歪デバイスも、同じように圧電素子を構成する圧電／電歪体にクラック等の欠陥が少なく、圧電／電歪体の側面のうち少なくとも電極が形成される面が粒内破壊を受けている結晶粒子が 10 % 以下であるという優れた結晶粒子状態を有するが、第 1 の製造方法で得られるマトリクス型圧電／電歪デバイスに比べれば、稍、性能面で劣るため、相対的に負荷の小さい低周波乃至静的な作動を行うデバイスとして好適である。

本発明に係るマトリクス型圧電／電歪デバイス及び製造方法について、その実施形態について説明してきたが、上記態様に限定されるものではないことは既に

述べた通りである。例えば、マトリクス型圧電／電歪デバイスは、圧電／電歪素子の作用面として圧電／電歪体表面をそのまま利用することでもよいが、図9に示す例の他にも、作用対象の硬さ、使用頻度等に応じ、別体からなる部材を接合して作用面とする態様をとることが出来る。又、各圧電／電歪素子駆動用の電極端子について、セラミック基体の背面に形成することを主に説明してきたが、勿論、圧電／電歪素子形成面に設けてもよい。更に、セラミック基体背面に電極端子を形成している場合には、圧電／電歪素子駆動用ドライバIC等を実装したプリント板を、その電極端子に実装することも好ましい。

続いて、以下に、本発明のマトリクス型圧電／電歪デバイスに用いられる材料について説明する。

先ず、駆動部である圧電／電歪体の材料、即ち、圧電／電歪材料について説明する。圧電／電歪材料としては、圧電効果若しくは電歪効果等の電界誘起歪みを起こす材料であれば、問われるものではない。結晶質でも非晶質でもよく、又、半導体セラミックスや強誘電体セラミックス、あるいは反強誘電体セラミックスを用いることも可能である。用途に応じて適宜選択し採用すればよい。又、分極処理が必要な材料であっても必要がない材料であってもよい。

更には、セラミックスに限定されず、P V D F（ポリフッ化ビニリデン）等の高分子からなる圧電材料、又は、これら高分子とセラミックスの複合体であってもよい。但し、この場合は、高分子材料の耐熱性の点から、焼成して素子を形成するというものではなく、高分子材料の熱硬化程度の熱処理を施すことにより素子を形成する。

尚、圧電／電歪材料として材料強度面に優れるセラミックスを採用することにより、本発明に係るマトリクス型圧電／電歪デバイスの特徴の1つである高アスペクト比な構成を、より有利に実施出来るとともに、発生変位並びに発生応力を効果的に作用させることが出来る。更に、材料特性に優れるセラミックスは、高アスペクト比な構成と相まって、低電圧駆動で高特性な圧電／電歪素子とする上で好ましい。

具体的なセラミック材料としては、圧電セラミック若しくは電歪セラミッ

クスとして、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、アンチモンスズ酸鉛、マンガンタングステン酸鉛、コバルトニオブ酸鉛、チタン酸バリウム、チタン酸ナトリウムビスマス、チタン酸ビスマスネोजウム（BNT系）、ニオブ酸カリウムナトリウム、タンタル酸ストロンチウムビスマス等を単独、混合物あるいは固溶体として含有するセラミックスが挙げられる。

これらのセラミックスは、圧電/電歪体を構成するセラミックス成分中に50重量%以上を占める主成分であることが好ましく、特に、高い電気機械結合係数と圧電定数を有し、焼成工程を経ても安定した材料組成のものが得られやすい点において、ジルコン酸チタン酸鉛（PZT系）を主成分とする材料、マグネシウムニオブ酸鉛（PMN系）を主成分とする材料、ニッケルニオブ酸鉛（PNN系）を主成分とする材料、ジルコン酸鉛とチタン酸鉛とマグネシウムニオブ酸鉛の混合物あるいは固溶体を主成分とする材料、ジルコン酸鉛とチタン酸鉛とニッケルニオブ酸鉛の混合物あるいは固溶体を主成分とする材料若しくは、チタン酸ナトリウムビスマスを主成分とする材料が好適に用いられる。

更に、上記材料に、ランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン、セリウム、カドミウム、クロム、コバルト、アンチモン、鉄、イットリウム、タンタル、リチウム、ビスマス、スズ等の酸化物等を、単独で若しくは混合して、添加したセラミックスを用いてもよい。例えば、主成分であるジルコン酸鉛とチタン酸鉛及びマグネシウムニオブ酸鉛にランタンやストロンチウムを含有させることにより、抗電界や圧電特性を調整可能となる等の利点を得られる場合がある。

反強誘電体セラミックスとしては、ジルコン酸鉛を主成分とするセラミックス、ジルコン酸鉛とスズ酸鉛の混合物あるいは固溶体からなる成分を主成分とするセラミックス、ジルコン酸鉛を主成分とし酸化ランタンを添加したセラミックス、又はジルコン酸鉛とスズ酸鉛の混合物あるいは固溶体を主成分とし、ニオブ酸鉛を添加したセラミックス等が挙げられる。又、セラミック基体の材料としては、圧電/電歪体と熱処理乃至焼成により一体化出来るものであればよいが、好ま

しくは一体化する圧電／電歪体と成分が同等なもの、より好ましくは成分並びに組成ともに同一な材料であることが望ましい。

尚、セラミックス結晶粒の平均粒径は、駆動部たる圧電／電歪体の機械的強度を重視する設計においては、 $0.05 \sim 2 \mu\text{m}$ であることが好ましい。駆動部たる圧電／電歪体の機械的強度が高められるからである。駆動部たる圧電／電歪体の伸縮特性を重視する設計においては、結晶粒の平均粒径は、 $1 \sim 7 \mu\text{m}$ であることが好ましい。高い圧電特性を得られるからである。

電極の材料としては、常温で固体であれば特に規制されるものではなく、例えば金属単体であっても、合金であってもよく、又、酸化ジルコニウム、酸化ハフニウム、酸化チタン、酸化セリウム等の絶縁性セラミックスと金属単体、若しくはその合金との混合物であっても、何ら差し支えない。圧電体焼成前に形成する場合には、より好ましくは、白金、パラジウム、ロジウム等の高融点貴金属類、あるいは銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とする電極材料、あるいは白金と基体材料や例えば圧電／電歪材料との混合物並びにそのサーメット材料が好適に用いられる。

又、圧電／電歪体焼成後に電極形成する場合であれば、上記した電極材料に加え、アルミニウム、チタン、クロム、鉄、コバルト、ニッケル、銅、亜鉛、ニオブ、モリブデン、ルテニウム、銀、スズ、タンタル、タングステン、金、鉛等の金属単体、あるいは、これらの合金も採用出来る。

本発明におけるセラミック基体のビアホールを埋める導体の材料としては、セラミック基体と一括して焼成した場合でも断線が生じ難く、又、セラミック基体との接合力が得られるが故に、基体材料と高融点貴金属類との混合物並びにそのサーメット材料が好適に用いられる。

そして、これらの材料を用いて、スパッタリング、真空蒸着、CVD、メッキ、等により、電極を形成することが出来る。又、電極の金属元素を含む有機金属化合物（レジネート）を用いて、塗布乃至スプレーにより塗膜を形成し、その後、熱処理を施すことによって目的の材料からなる電極を得ることも可能である。

産業上の利用可能性

以上、詳述したように、本発明によれば、従来の課題が解決され、より低電圧で大変位が得られ、且つ、発生力が大きく、又、応答速度が速く、実装性に優れ、従来にない高アスペクト比且つ高集積化が可能であるマトリクス型の圧電／電歪デバイス、並びに、その製造方法が提供される。そして、このマトリクス型圧電／電歪デバイスは、光変調器、光スイッチ、電気スイッチ、マイクロリレー、マイクロバルブ、搬送装置、ディスプレイ及びプロジェクタ等の画像表示装置、画像描画装置、マイクロポンプ、液滴吐出装置、更には、微小混合装置、微小攪拌装置、微小反応装置、各種センサ、等に好ましく適用することが可能である。

請 求 の 範 囲

1. 厚肉のセラミック基体上に、圧電／電歪体と少なくとも一対の電極とを有し略柱体形状をなす複数の圧電／電歪素子が立設されてなり、前記圧電／電歪体の変位により駆動する圧電／電歪デバイスであって、

前記複数の圧電／電歪素子は、前記セラミック基体とそれぞれ一体的に接合され、且つ、互いに独立して二次元に整列配置され、

前記圧電／電歪体の側面上に前記一対の電極が形成され、前記圧電／電歪体の側面のうち少なくとも前記電極が形成される面の結晶粒子状態は粒内破壊を受けている結晶粒子が10%以下であるとともに、前記圧電／電歪体の前記セラミック基体との接合部近傍が曲面を形成することを特徴とするマトリクス型圧電／電歪デバイス。

2. 前記圧電／電歪素子の圧電／電歪体の面の輪郭度が、略8 μm 以下である請求項1に記載のマトリクス型圧電／電歪デバイス。

3. 前記略柱体形状の圧電／電歪素子は、高さ、と、水平断面において中心軸を通る最短距離と、の比が略20:1乃至200:1である請求項1に記載のマトリクス型圧電／電歪デバイス。

4. 前記圧電／電歪素子の水平断面において中心軸を通る最短距離が、300 μm 以下である請求項3に記載のマトリクス型圧電／電歪デバイス。

5. 前記略柱体形状の圧電／電歪素子の高さと、圧電／電歪素子と隣接する圧電／電歪素子との間隔と、の比が略20:1乃至200:1である請求項1に記載のマトリクス型圧電／電歪デバイス。

6. 前記圧電／電歪体の側面が、略一様な表面状態を有し、前記側面において、Rtで表される表面粗さが9 μm 以下であり、且つ、Raで表される表面粗さが0.1 μm 以上0.5 μm 以下である請求項1に記載のマトリクス型圧電／電歪デバイス。

7. 前記曲面の曲率半径が、20乃至100 μm である請求項1に記載のマトリクス型圧電／電歪デバイス。

8. 前記略柱体形状の圧電／電歪素子は、

- 前記圧電／電歪体の水平断面が平行四辺形であり、前記電極が前記圧電／電歪体の断面の長辺を含む側面に形成されてなる請求項1に記載のマトリクス型圧電／電歪デバイス。

9. 前記圧電／電歪体の電界誘起歪みの横効果による変位に基づき、前記圧電／電歪素子が前記セラミック基体主面に対して垂直方向に伸縮する請求項1に記載のマトリクス型圧電／電歪デバイス。

10. 前記セラミック基体と前記圧電／電歪素子を構成する圧電／電歪体とが同じ材料からなる請求項1に記載のマトリクス型圧電／電歪デバイス。

11. 前記圧電／電歪体が、圧電セラミックス、電歪セラミックス、反強誘電体セラミックスのうちの何れかの材料、若しくは、これらと高分子圧電材料との複合材料からなる請求項1に記載のマトリクス型圧電／電歪デバイス。

12. 隣接する前記圧電／電歪素子の間に壁部が形成されてなる請求項1に記載のマトリクス型圧電／電歪デバイス。

13. 前記セラミック基体における前記圧電／電歪素子が配置される面とは反対側の面に、電極端子が形成されてなり、前記電極と前記電極端子とが、前記セラミック基体に形成されたスルーホール乃至ビアホールを經由して配線されている請求項1に記載のマトリクス型圧電／電歪デバイス。

14. 厚肉のセラミック基体上に略柱体形状をなす複数の圧電／電歪素子が二次元に整列配置されてなり、前記圧電／電歪素子は圧電／電歪体と少なくとも一対の電極とを有し、前記圧電／電歪体の側面のうち少なくとも前記電極が形成される面に占める粒内破壊粒子の割合が1%以下であり、前記圧電／電歪体のセラミック基体との接合部近傍が曲面を形成する圧電／電歪デバイスの製造方法であって、

圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する第一の工程と、

前記複数のセラミックグリーンシートの所定の位置に、少なくとも、2の隅を曲線とした略直角四辺形状を含む孔部を設ける第二の工程と、

前記孔部を設けた複数のセラミックグリーンシートを積層し、貫通孔を有するセラミックグリーン積層体を得る第三の工程と、

前記セラミックグリーン積層体を焼成一体化し、貫通孔を有するセラミック積層体を得る第四の工程と、

少なくとも、前記セラミック積層体の貫通孔を構成する側壁に、電極を形成する第五の工程と、

前記セラミック積層体を、所定の位置で貫通孔の並びに垂直であり且つ貫通孔開口面に垂直な方向に切断し、櫛歯状セラミック積層体を得る第六の工程と、

前記櫛歯状セラミック積層体の櫛歯に対し、第六の工程にかかる切断面に垂直であり且つ前記櫛歯の並びに垂直に切込みを入れる第七の工程と、

を有することを特徴とするマトリクス型圧電／電歪デバイスの製造方法。

15. 前記セラミックグリーン積層体が、少なくとも2種類のセラミックグリーンシートの積層物からなり、一は2の隅が曲線とされた複数の略直角四辺形状の孔部を形成した所定数のセラミックグリーンシート、二は複数の、略直角四辺形状の孔部とその孔部に連通する別の孔部を形成した所定数のセラミックグリーンシート、で構成される請求項14に記載のマトリクス型圧電／電歪デバイスの製造方法。

16. 前記別の孔部が、略直角四辺形状の孔部に連通するとともに、セラミックグリーンシート端部とも連通するスリットである請求項15に記載のマトリクス型圧電／電歪デバイスの製造方法。

17. 前記セラミック積層体を切断し、前記別の孔部をそれぞれ開口させる工程を有する請求項15に記載のマトリクス型圧電／電歪デバイスの製造方法。

18. 前記第七の工程における切込みが、ワイヤーソー加工により行われる請求項14に記載のマトリクス型圧電／電歪デバイスの製造方法。

19. 前記第五の工程の後であって、前記第七の工程の前に、前記櫛歯の間に充填材を詰める工程を有する請求項14に記載のマトリクス型圧電／電歪デバイスの製造方法。

20. 厚肉のセラミック基体上に略柱体形状をなす複数の圧電／電歪素子が二

次元に整列配置されてなり、前記圧電／電歪素子は圧電／電歪体と少なくとも一対の電極とを有し、前記圧電／電歪体の側面のうち少なくとも前記電極が形成される面に占める粒内破壊粒子の割合が10%以下であり、前記圧電／電歪体のセラミック基体との接合部近傍が曲面を形成する圧電／電歪デバイスの製造方法であって、

圧電／電歪材料を主成分とするセラミックグリーン成形体を用意する工程Aと、

少なくとも前記セラミックグリーン成形体を含むセラミック前駆体を焼成し、一体的なセラミック焼成体を得る工程Bと、

前記セラミック焼成体に、遊離砥粒を加工媒体とした機械加工法によって複数の第1のスリットを形成する工程Cと、

前記第1のスリットの側面に電極を形成する工程Dと、

前記第1のスリットに交差する複数の第2のスリットを形成する工程Eと、

を有することを特徴とするマトリクス型圧電／電歪デバイスの製造方法。

21. 前記セラミックグリーン成形体が、複数のセラミックグリーンシートを積層してなる請求項20に記載のマトリクス型圧電／電歪デバイスの製造方法。

22. 前記セラミック前駆体が、少なくとも、スルーホール乃至ビアホールを有するセラミックグリーン基体と前記セラミックグリーン成形体とからなる請求項20に記載のマトリクス型圧電／電歪デバイスの製造方法。

23. 前記機械加工法が、ワイヤーソー加工法である請求項20に記載のマトリクス型圧電／電歪デバイスの製造方法。

24. 前記セラミック焼成体を厚さ方向に加工し第一の切込溝を得る第一の切込加工と、第一の切込加工位置から所定寸法ずらし前記セラミック焼成体を厚さ方向に加工し第二の切込溝を得る第二の切込加工と、前記第二の切込溝の内部から前記第一の切込溝の内部に向かって第三の切込加工を行い、前記第一の切込溝と前記第二の切込溝との間の部位を切除することにより、前記第1のスリット及び／又は第2のスリットを形成する請求項23に記載のマトリクス型圧電／電歪デバイスの製造方法。

25. 前記第一の切込加工の後であって、前記第二の切込加工の前に、前記第一の切込溝に充填材を詰める請求項24に記載のマトリクス型圧電／電歪デバイスの製造方法。

26. 前記工程Cの後であって、前記工程Eの前に、前記第1のスリットに充填材を詰める工程を有する請求項20に記載のマトリクス型圧電／電歪デバイスの製造方法。

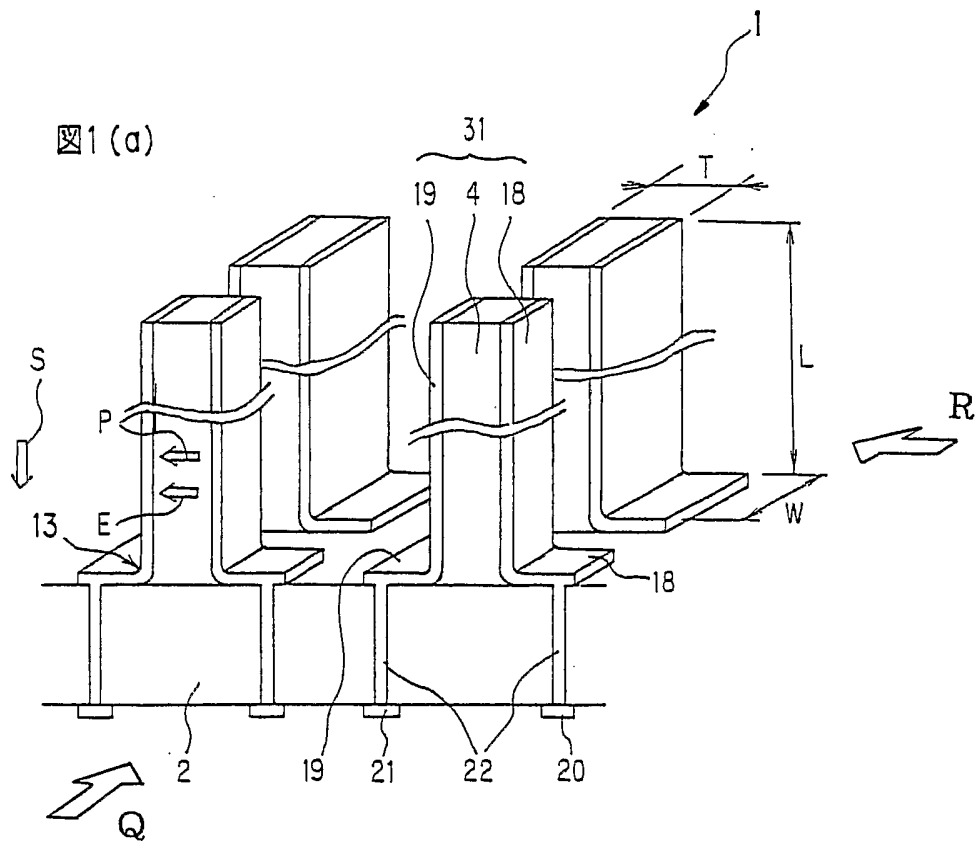


图1(b)

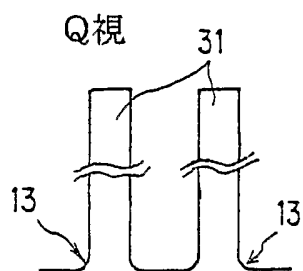


图1(c)

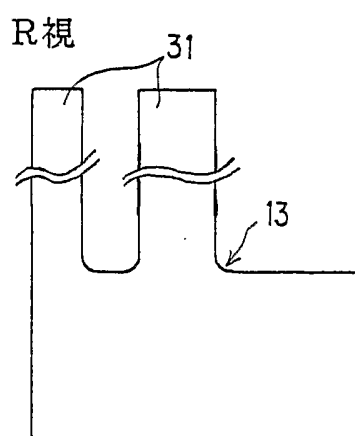


図2(a)

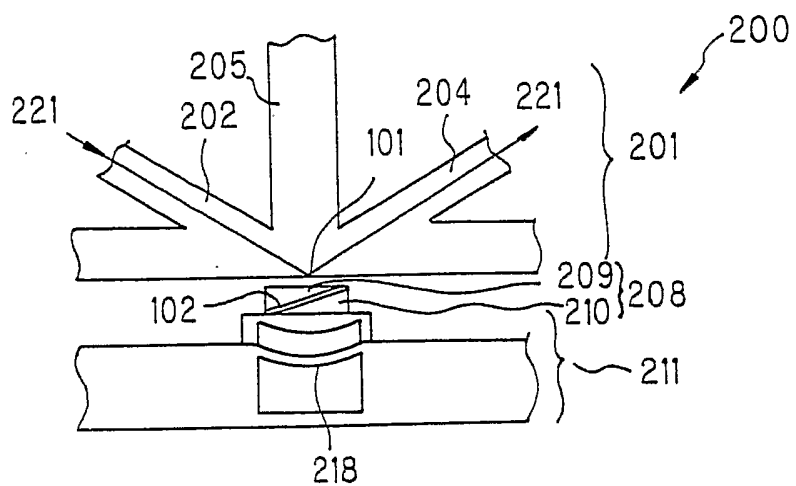


図2(b)

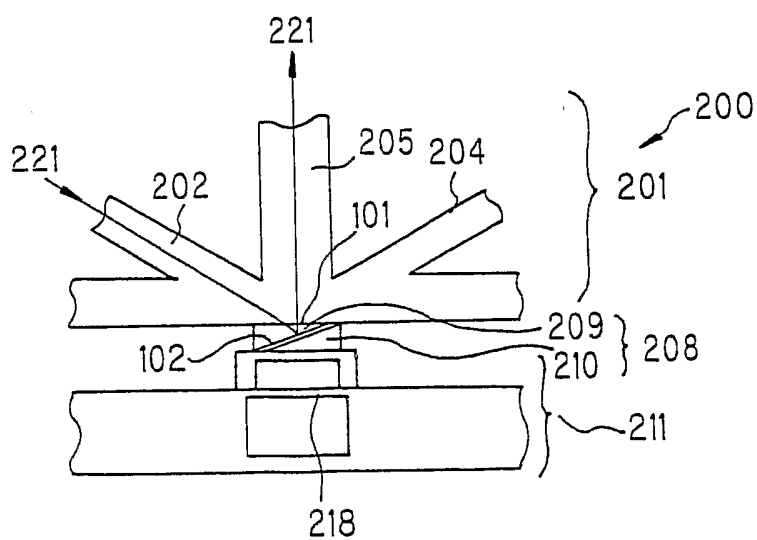


図3

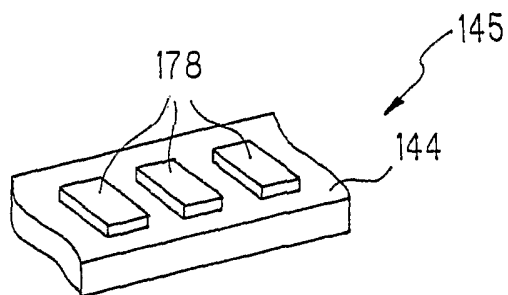


図4

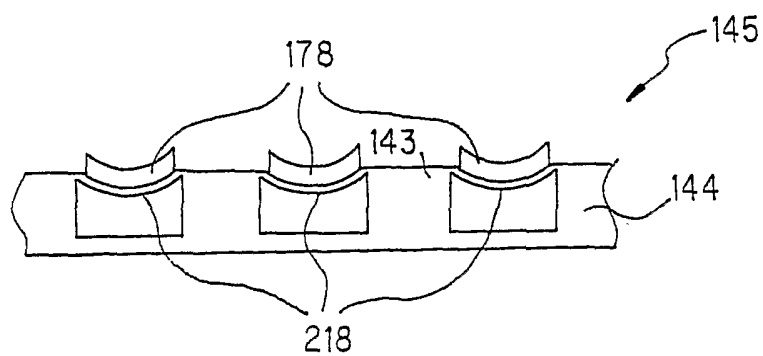


図5

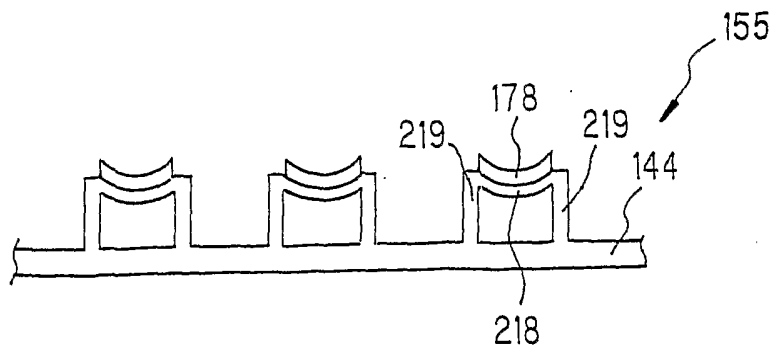


図6 (a)

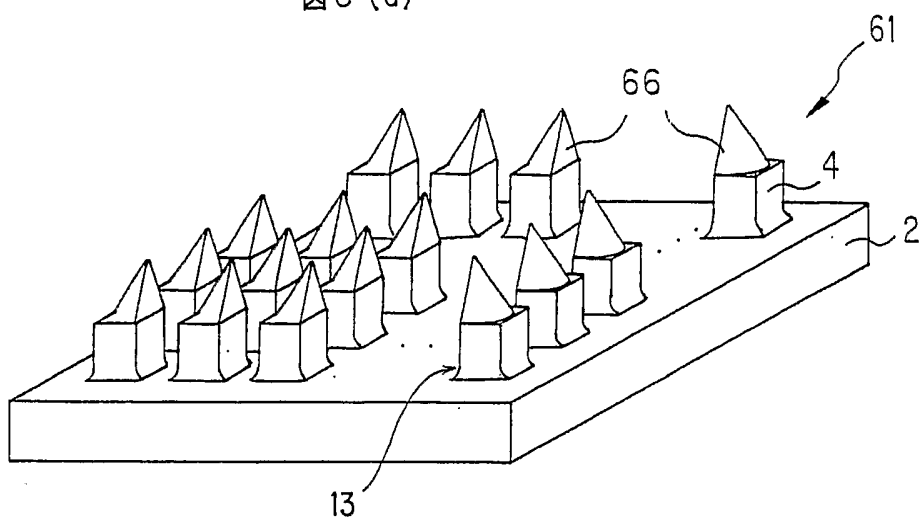


図6 (b)

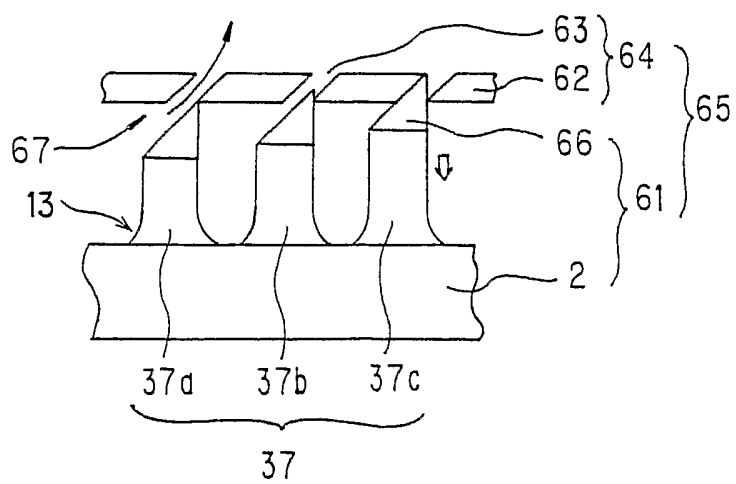


図7 (a)

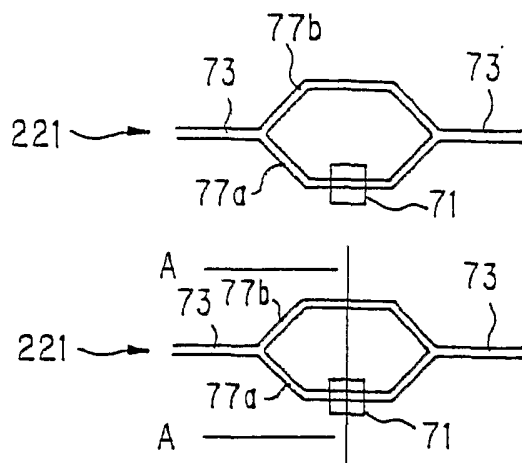
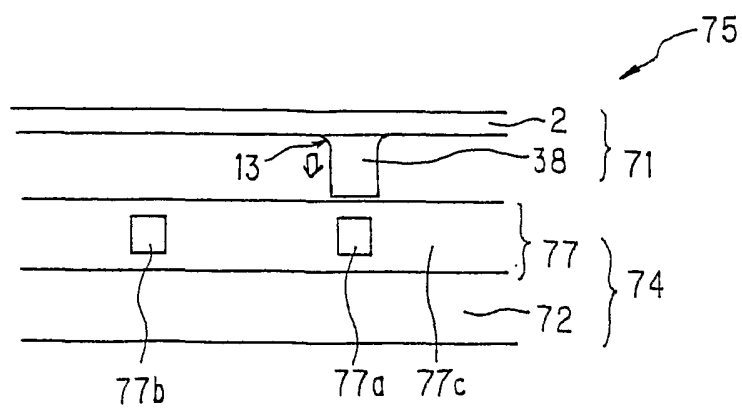


図7 (b)



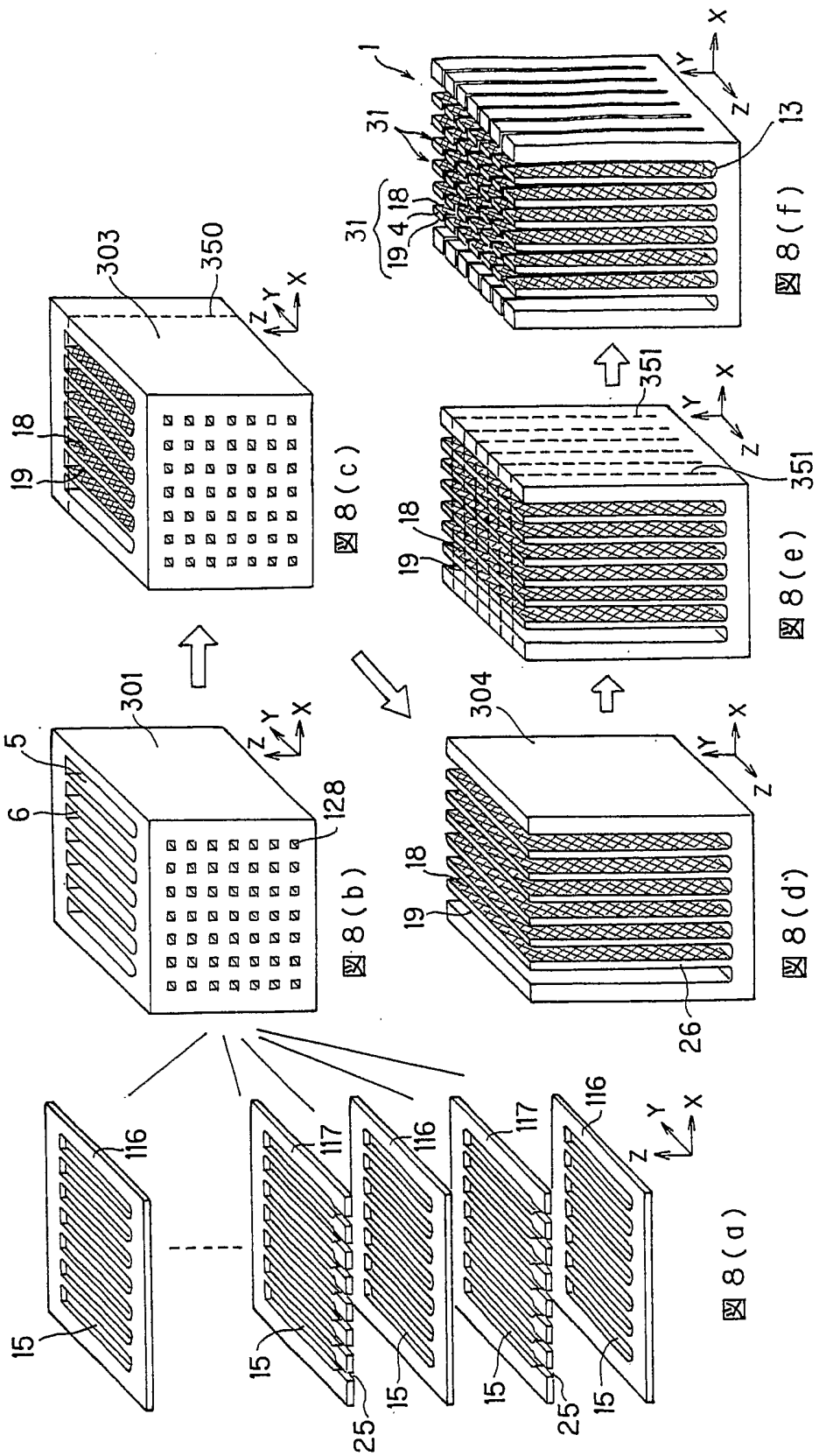
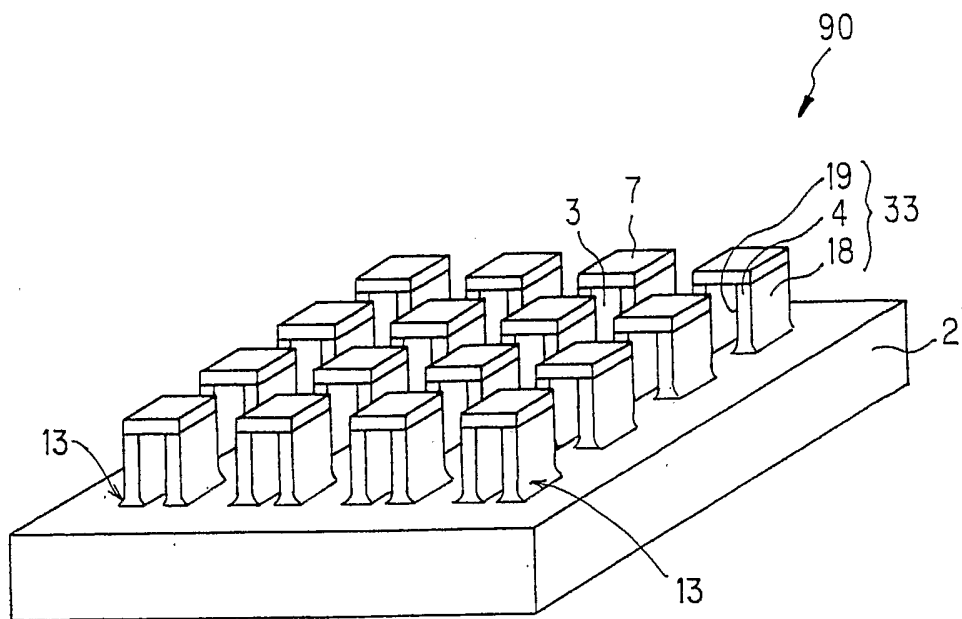


図 9



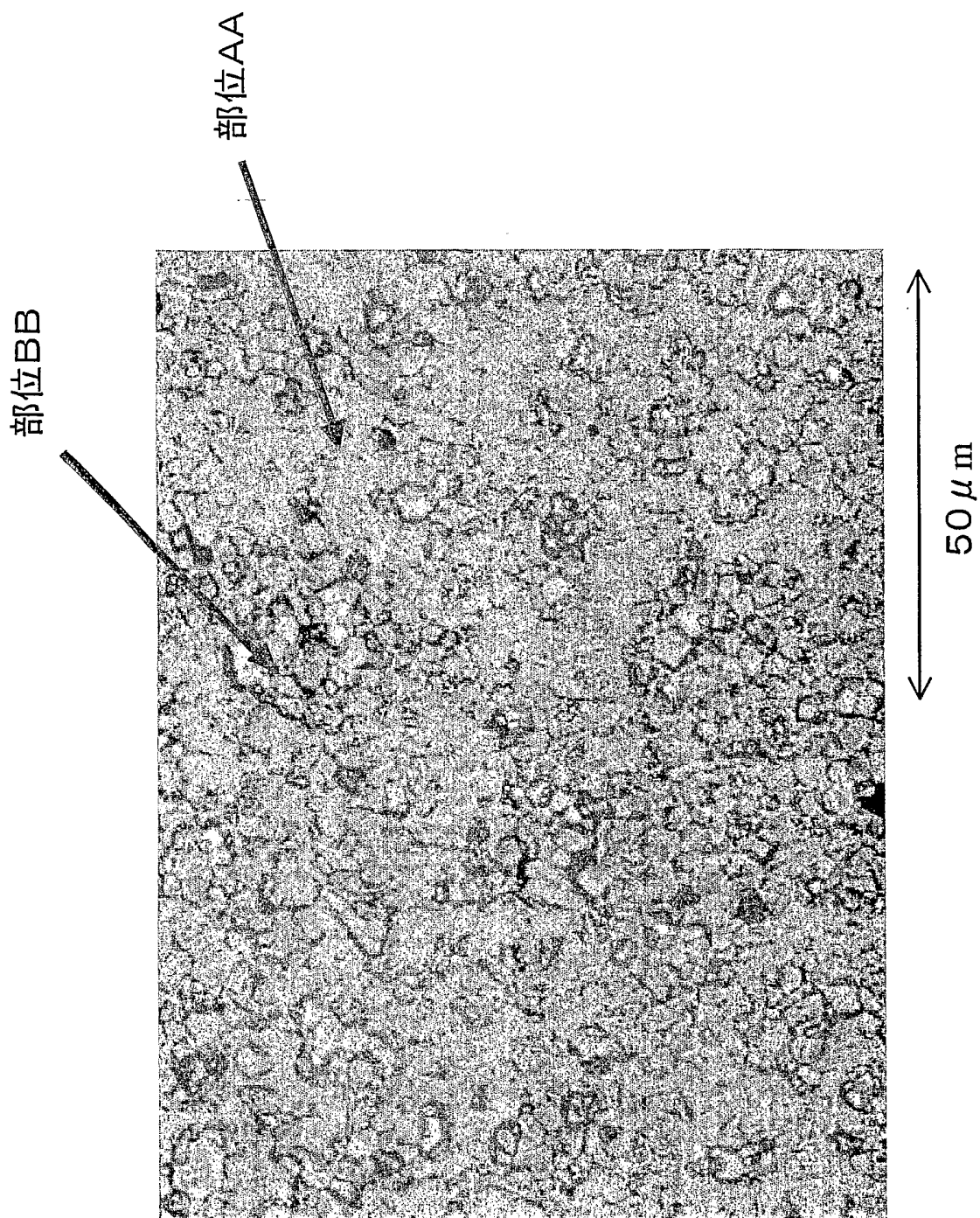


图10

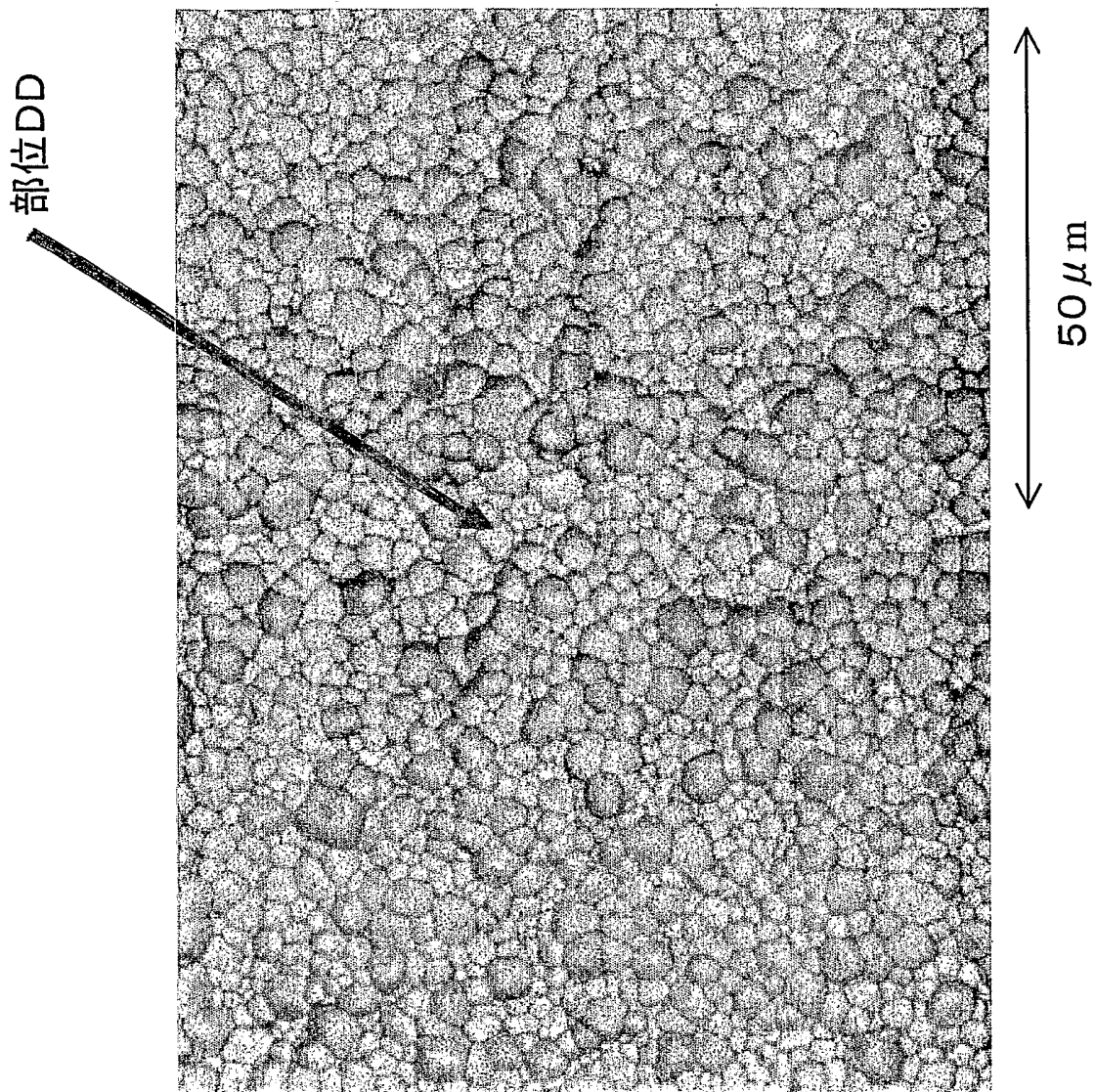


图11

図12

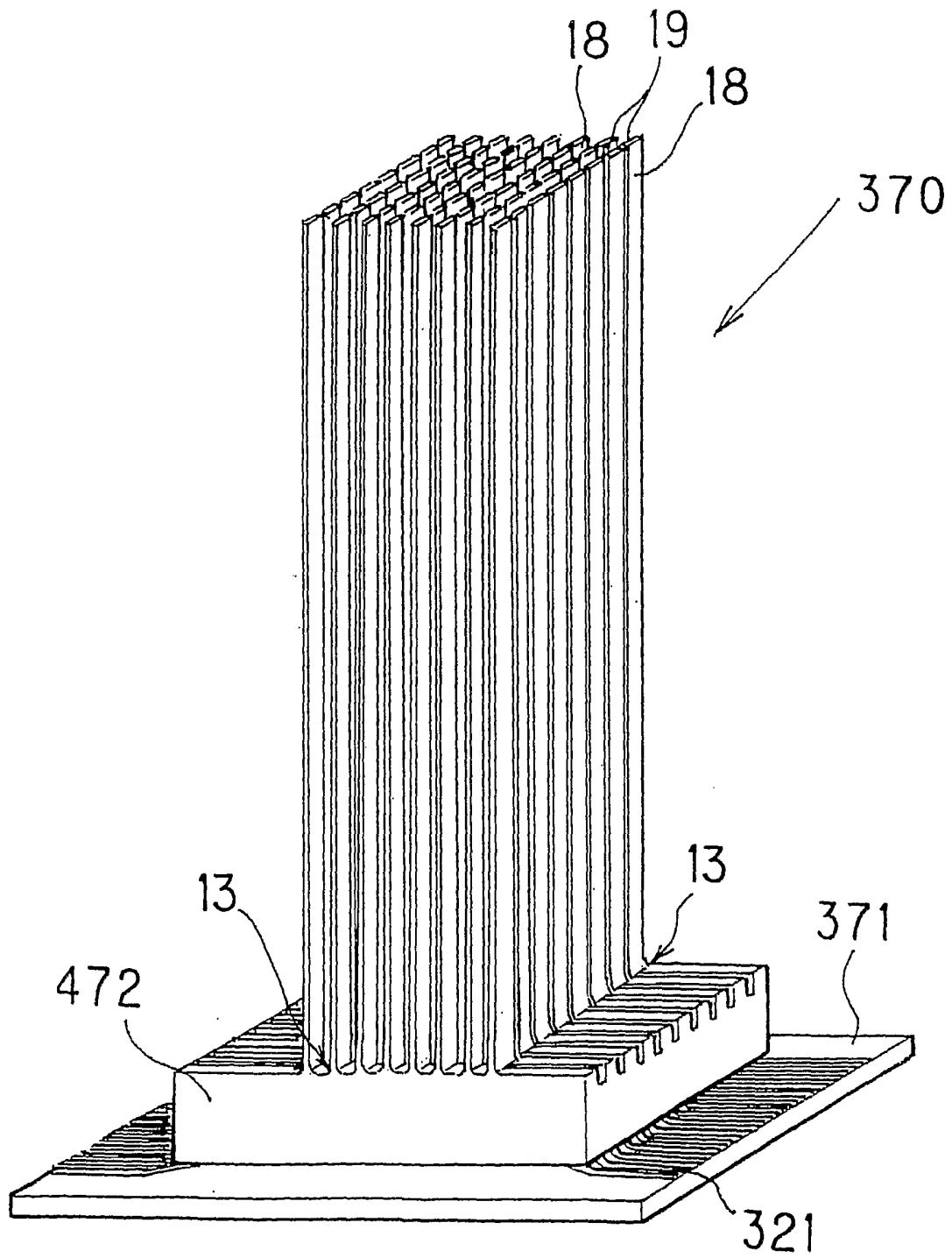


図13

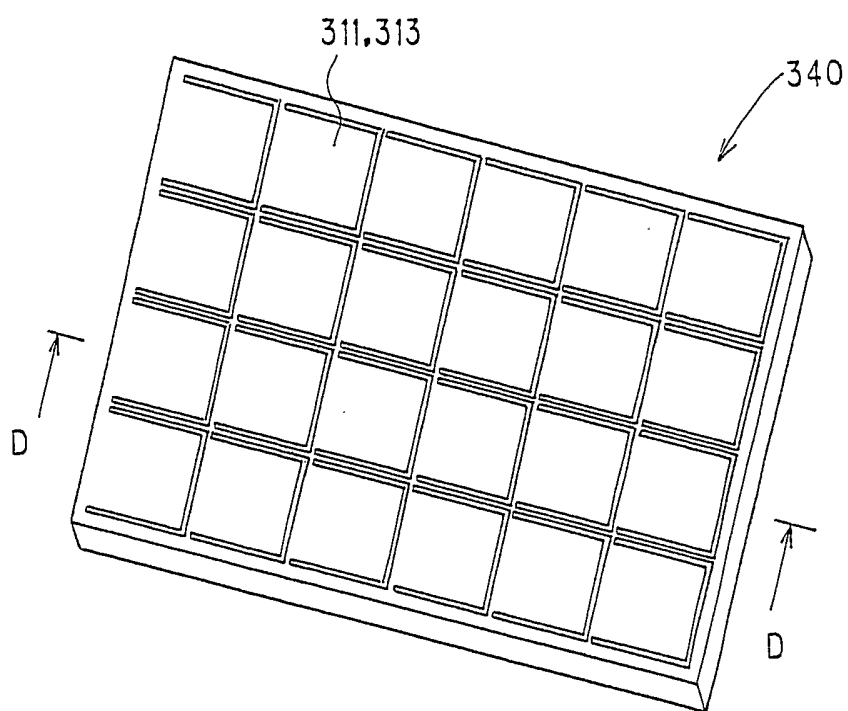


図 14

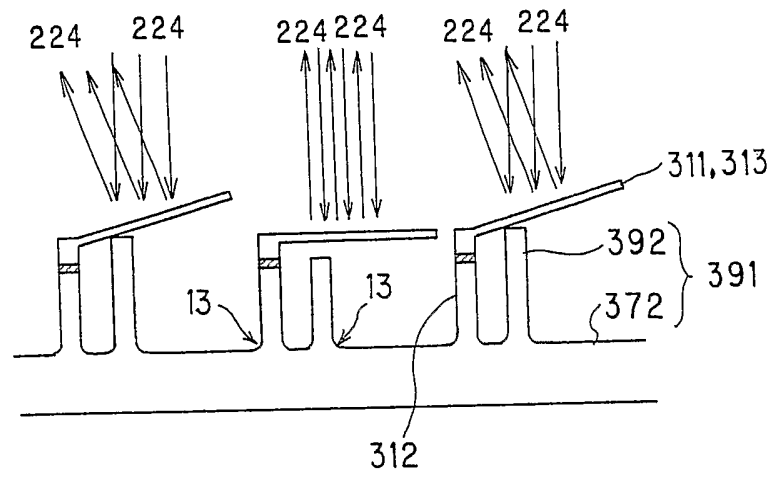


図15

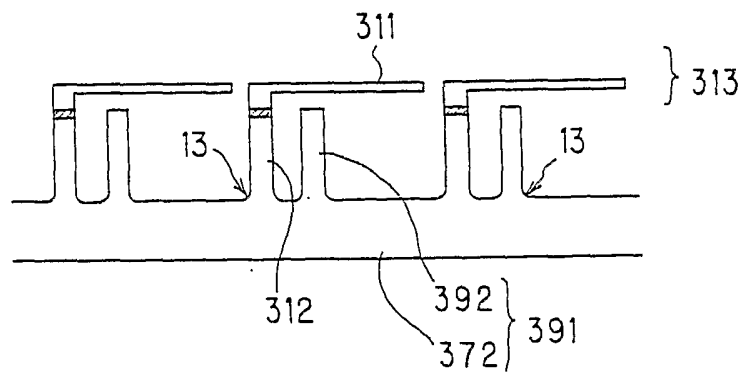


図 16

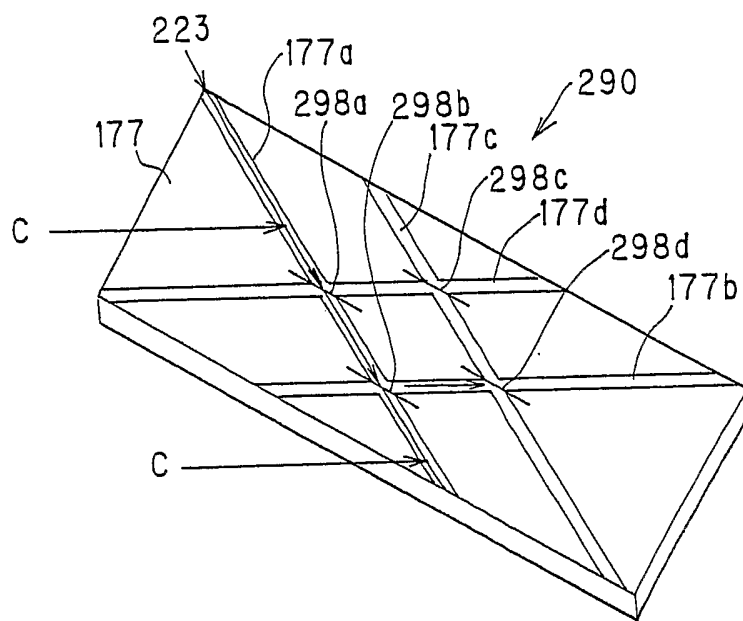


図 17

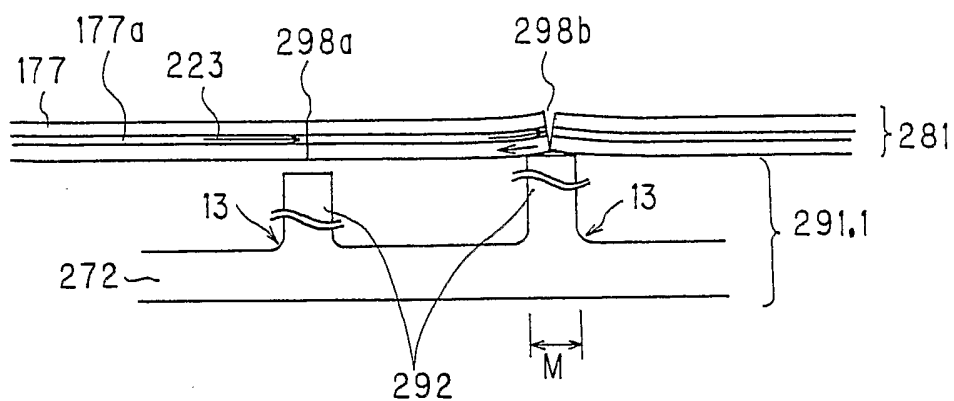


図 18

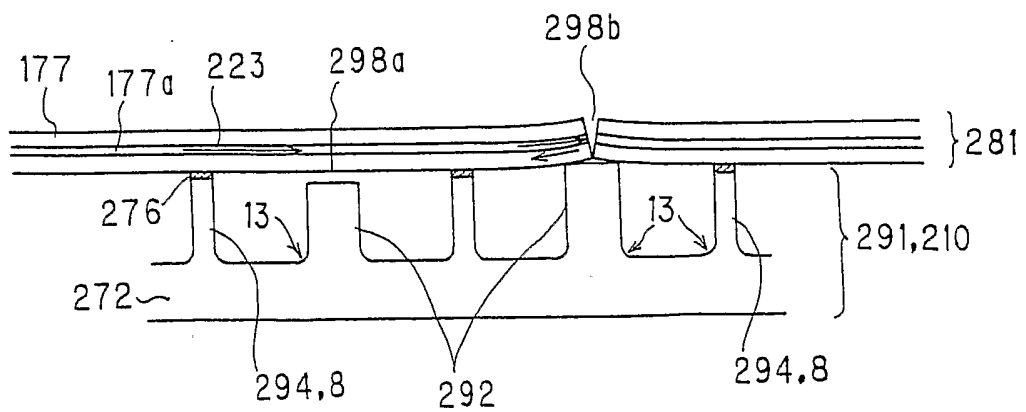


図 19

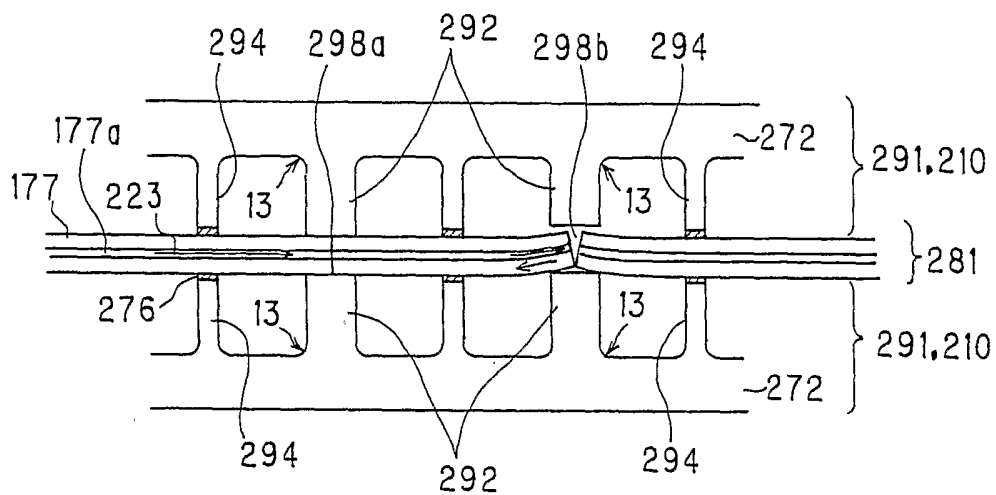


図 20

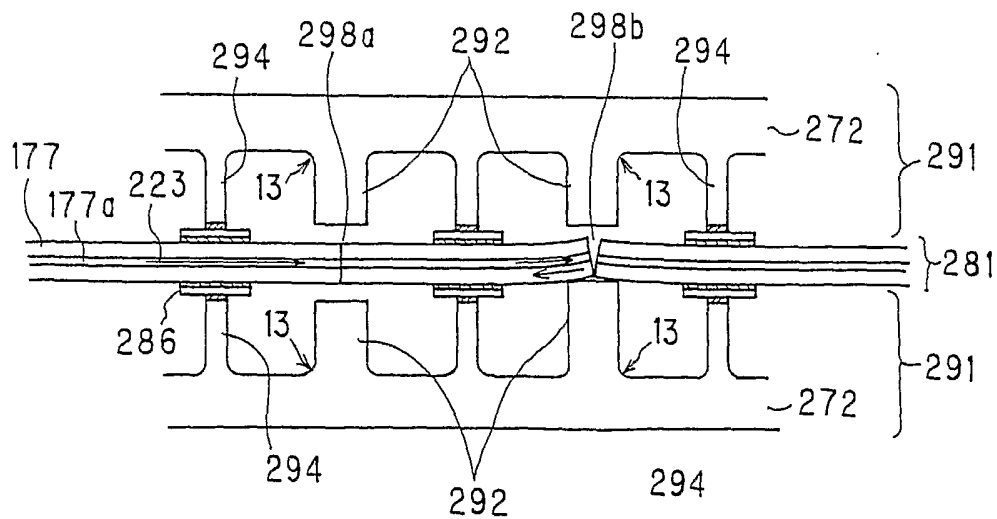


図 21

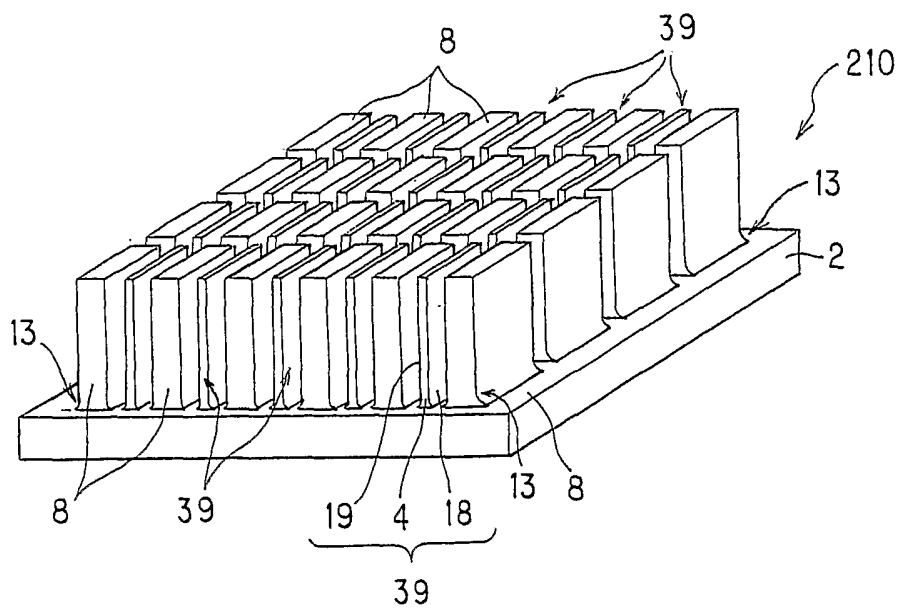


図 22

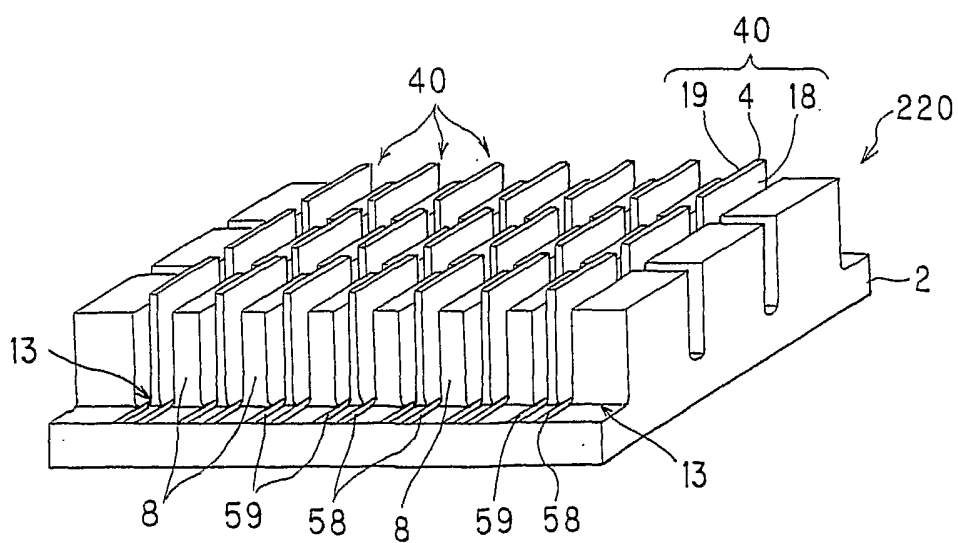


図23

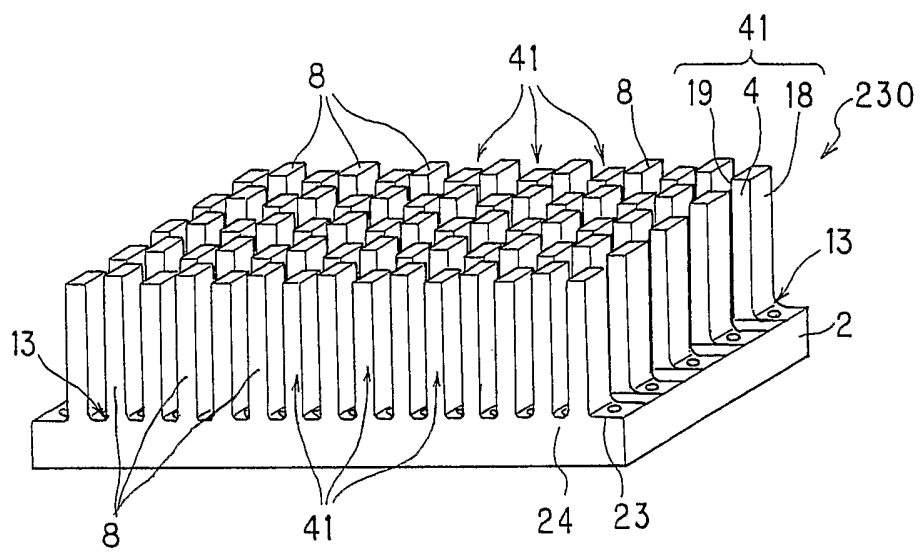


図 24

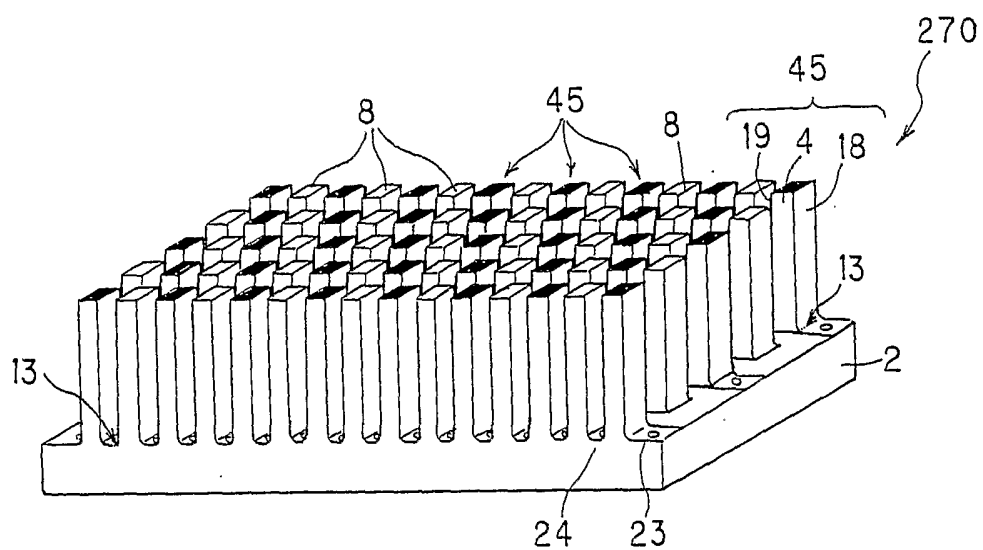


図 25

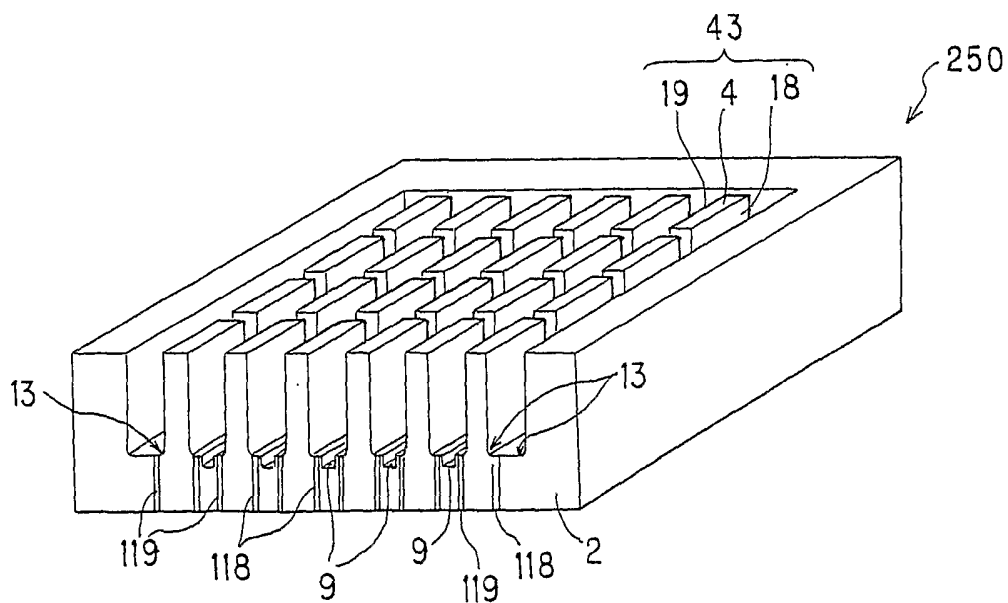
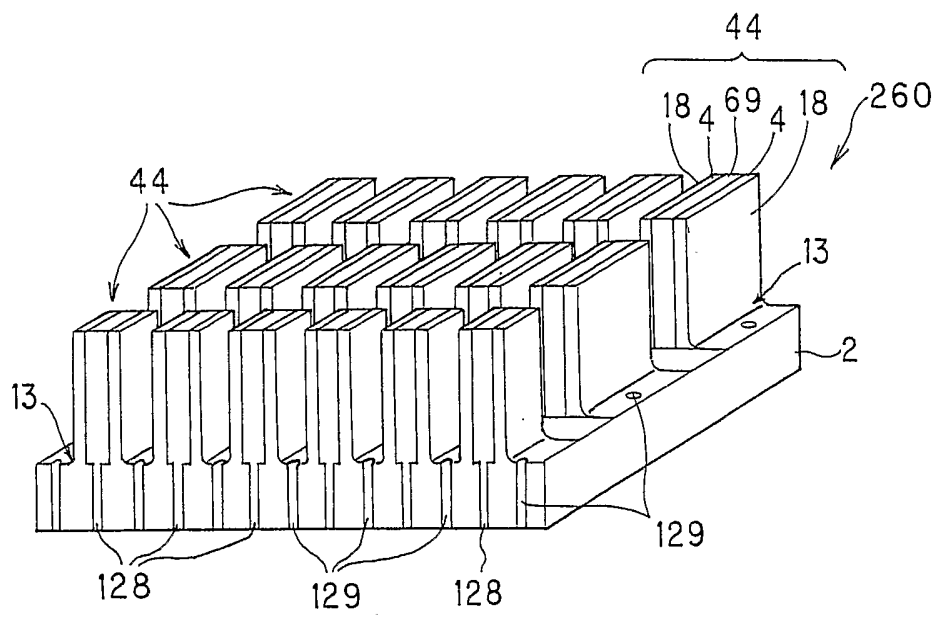


図 26



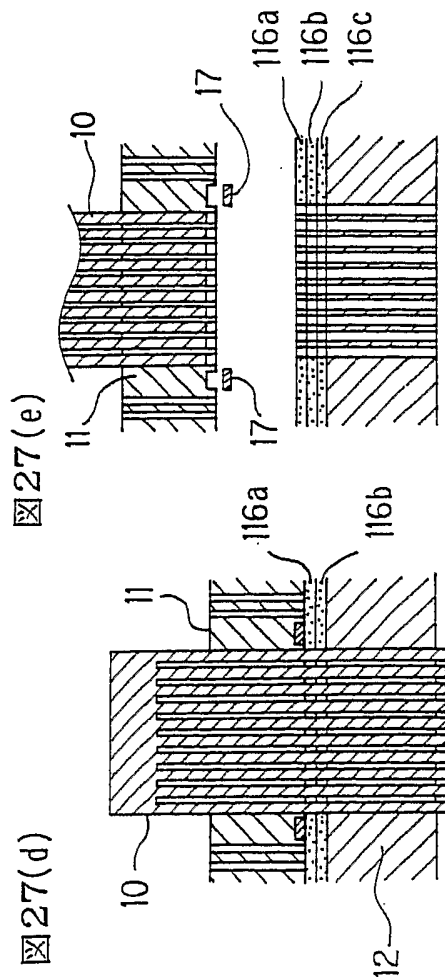
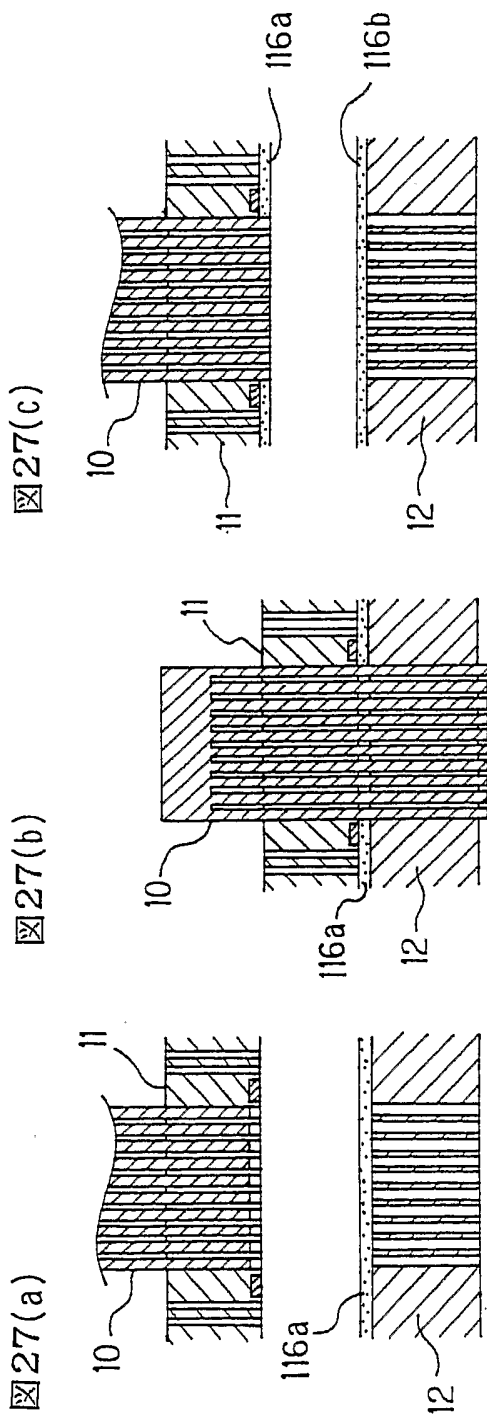


図28

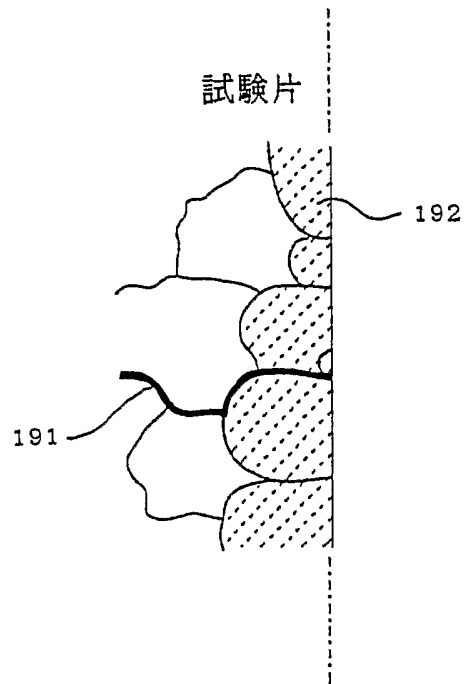


図29

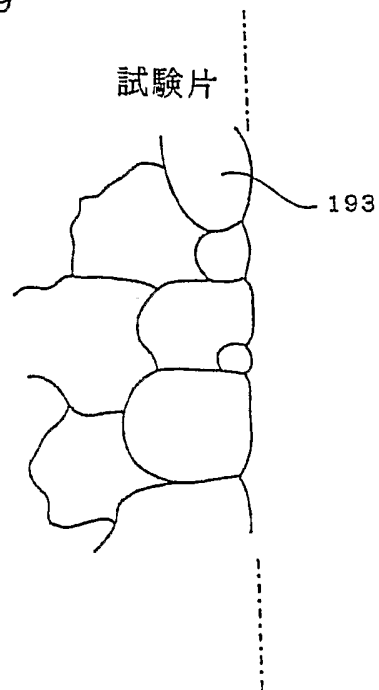
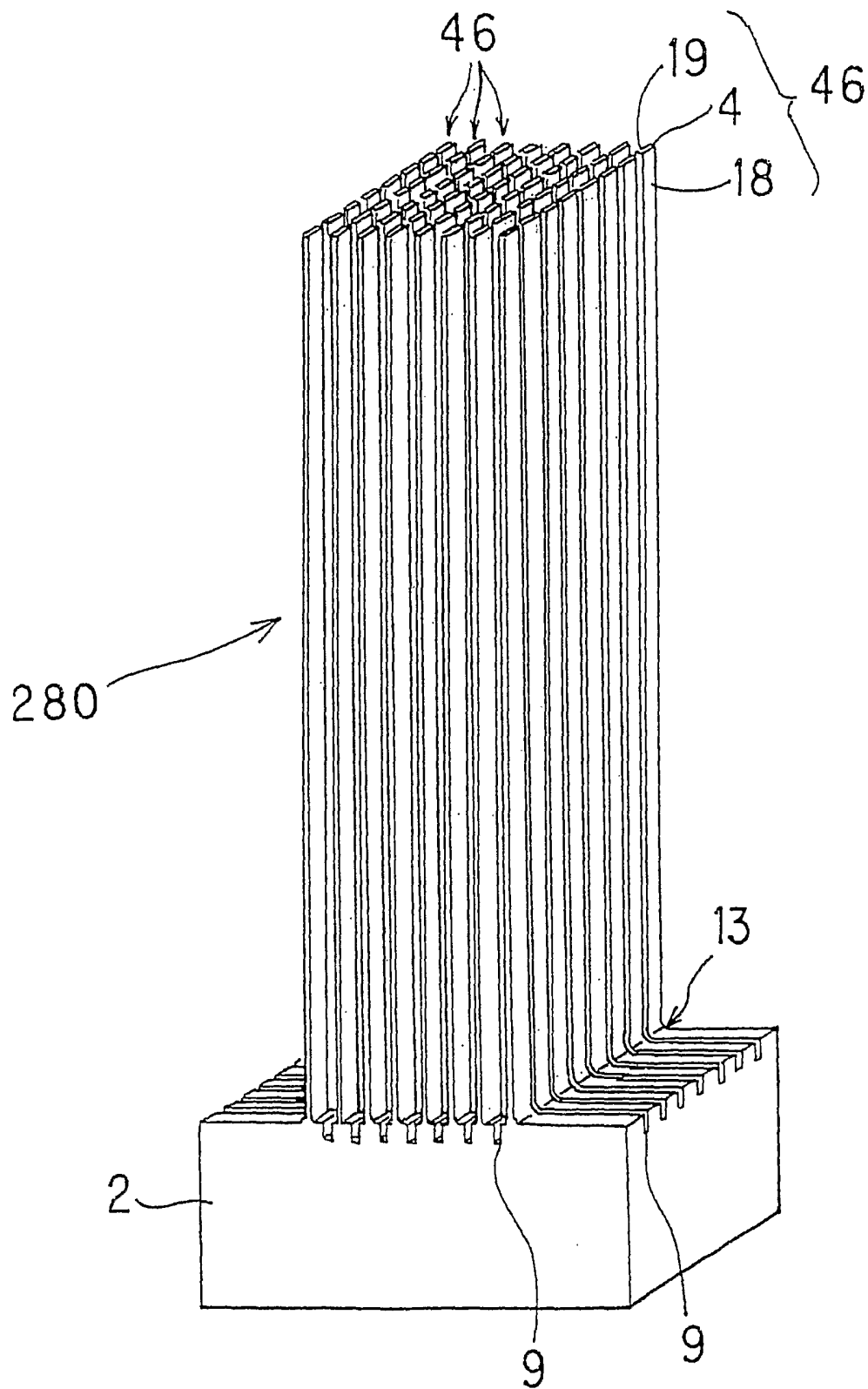
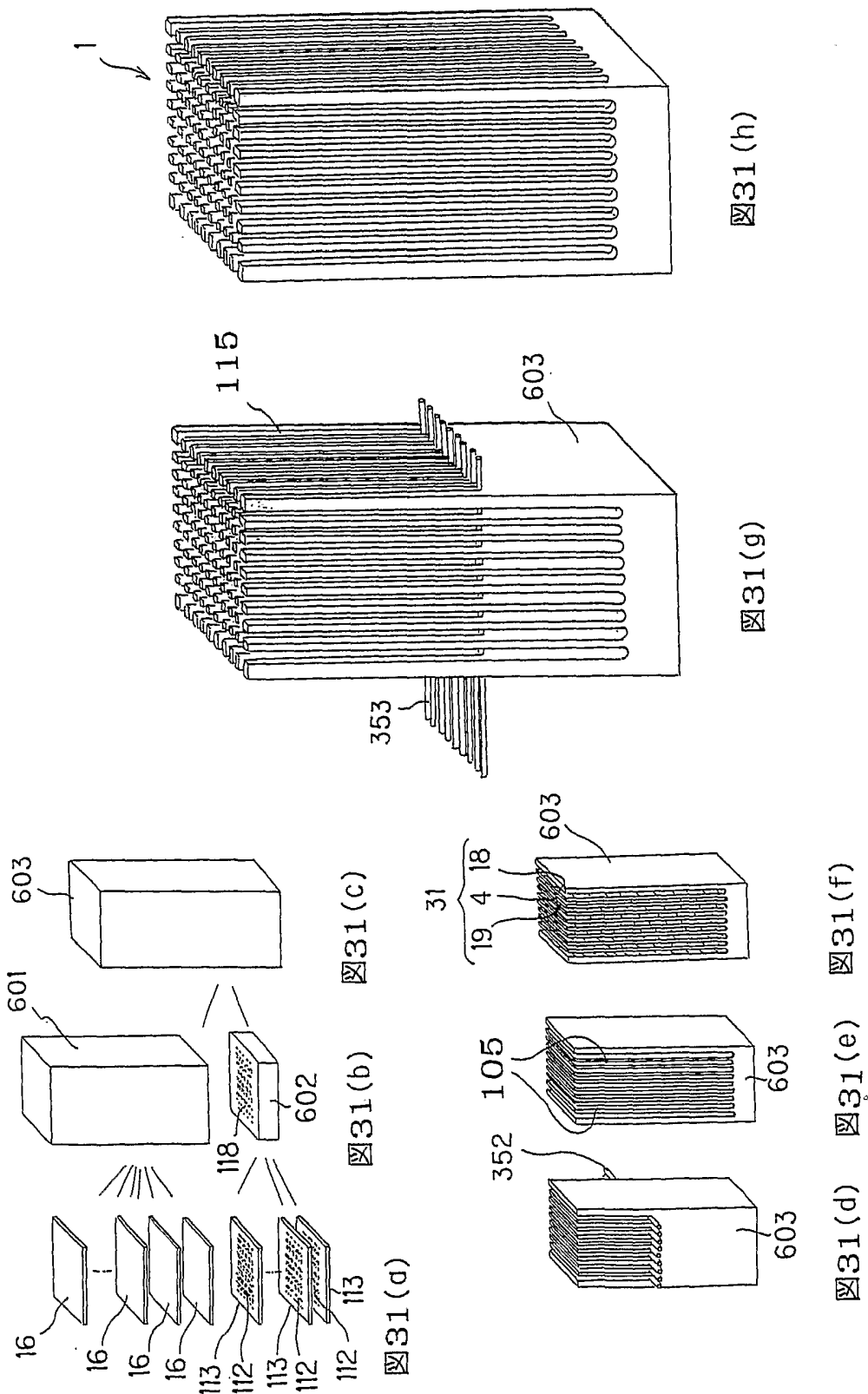
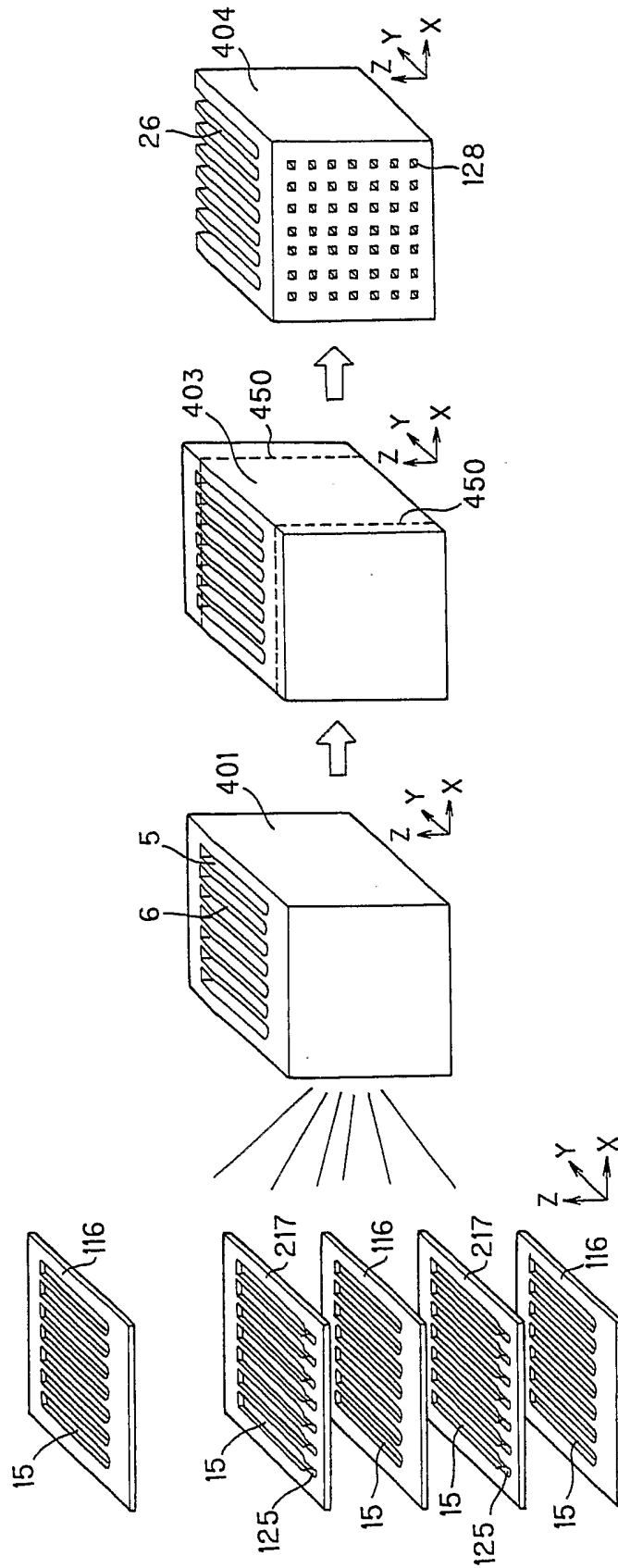


図30





25/31



32(d)

32(c)

32(b)

32(a)

図33

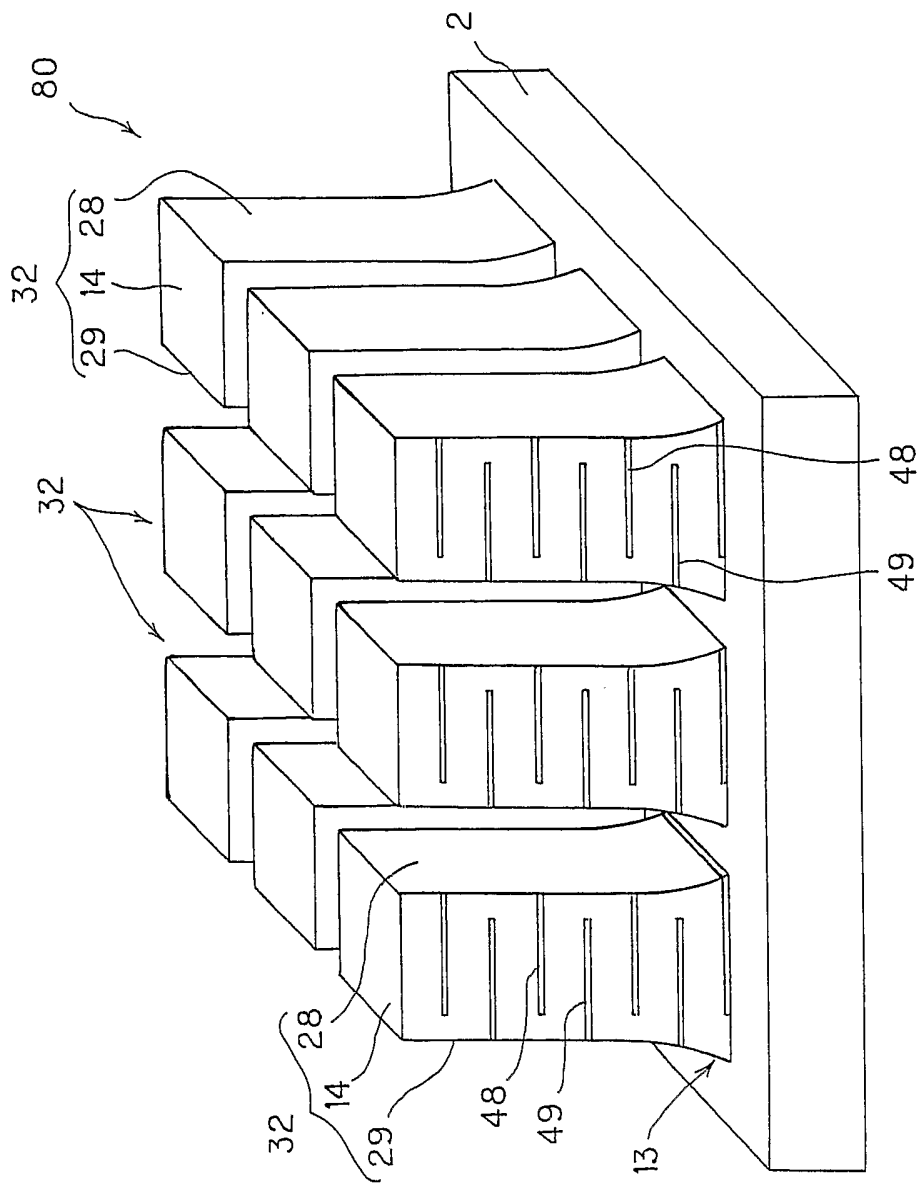
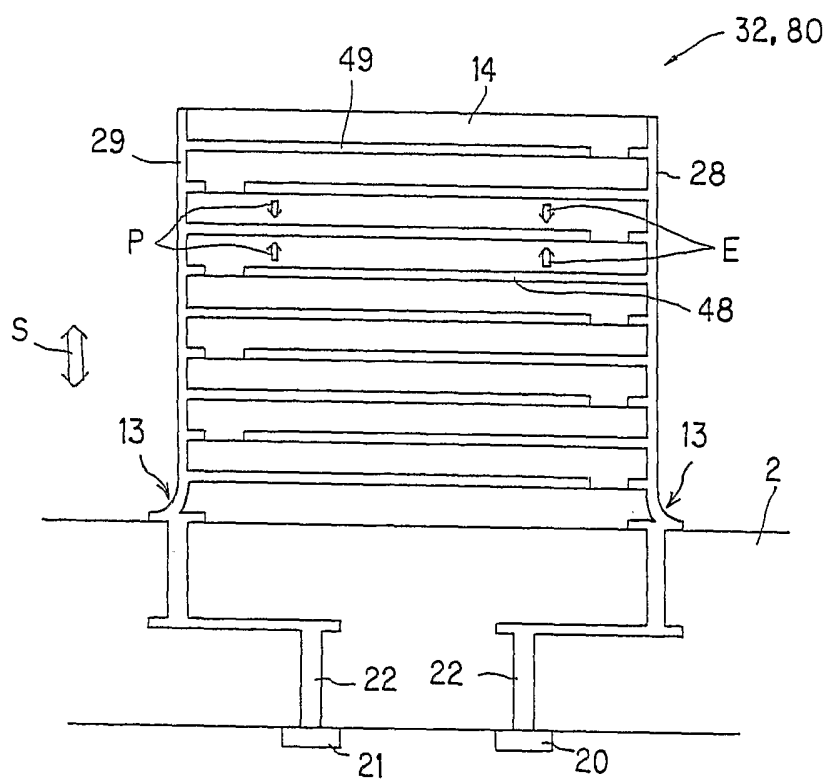
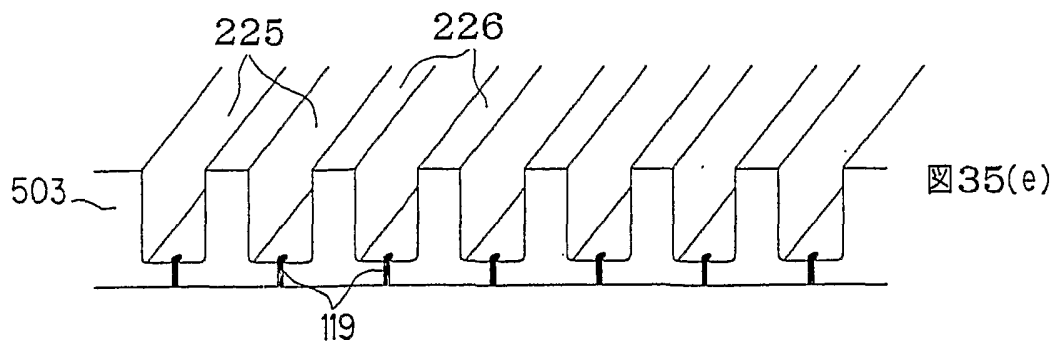
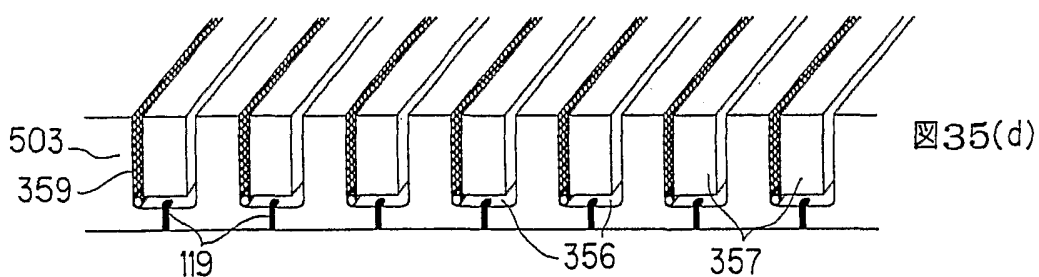
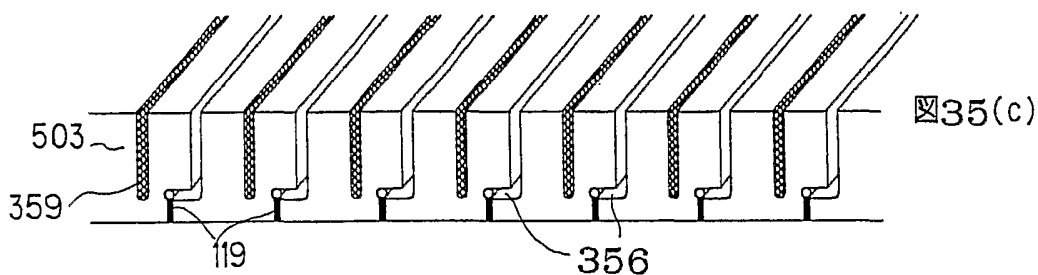
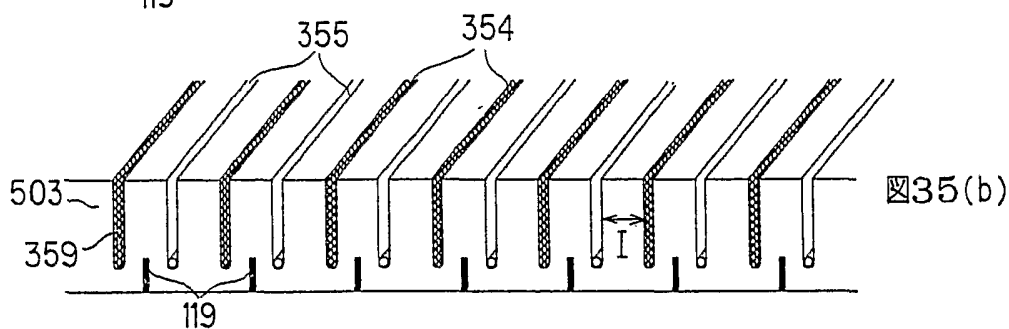
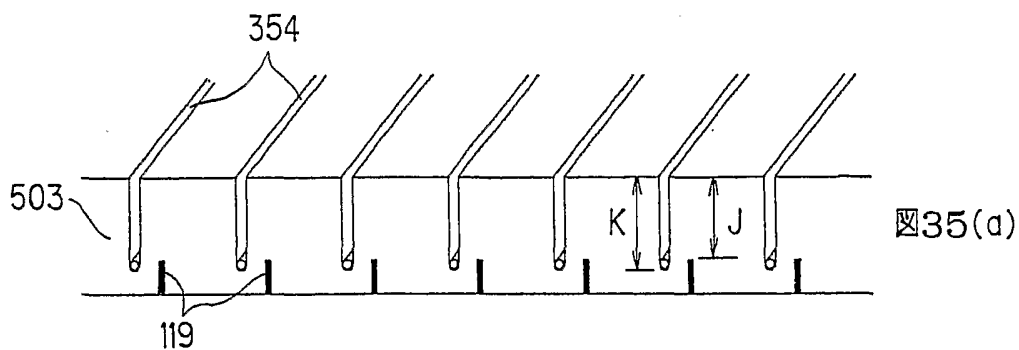
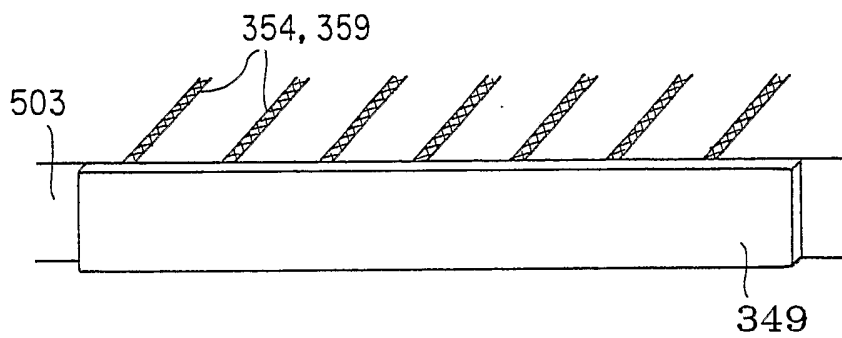


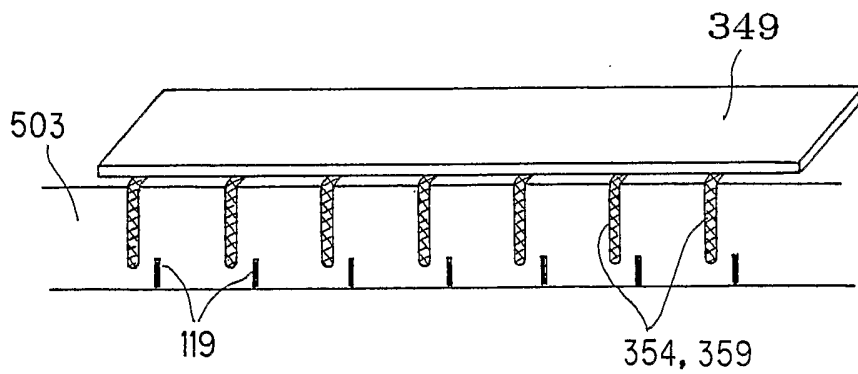
図34



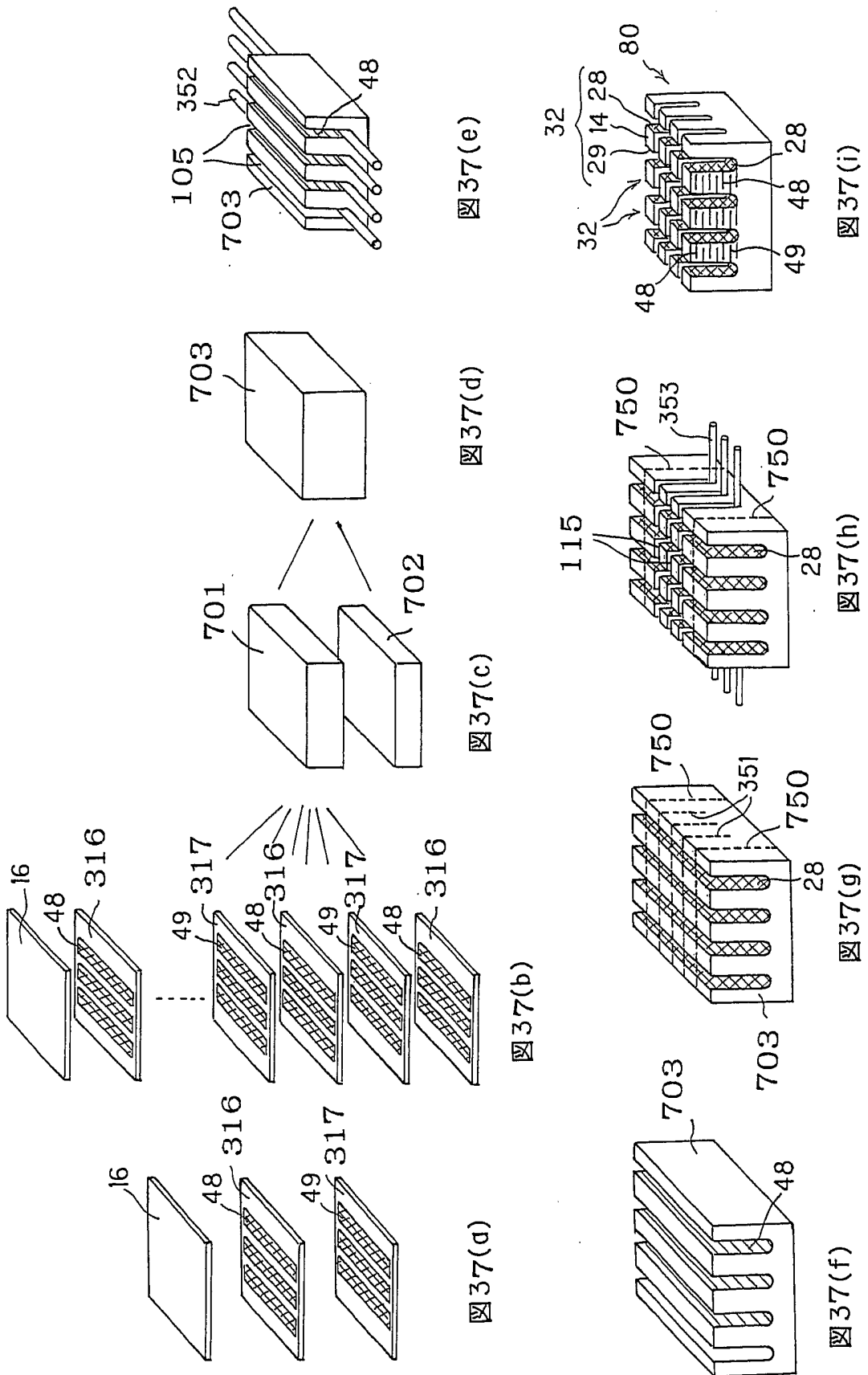




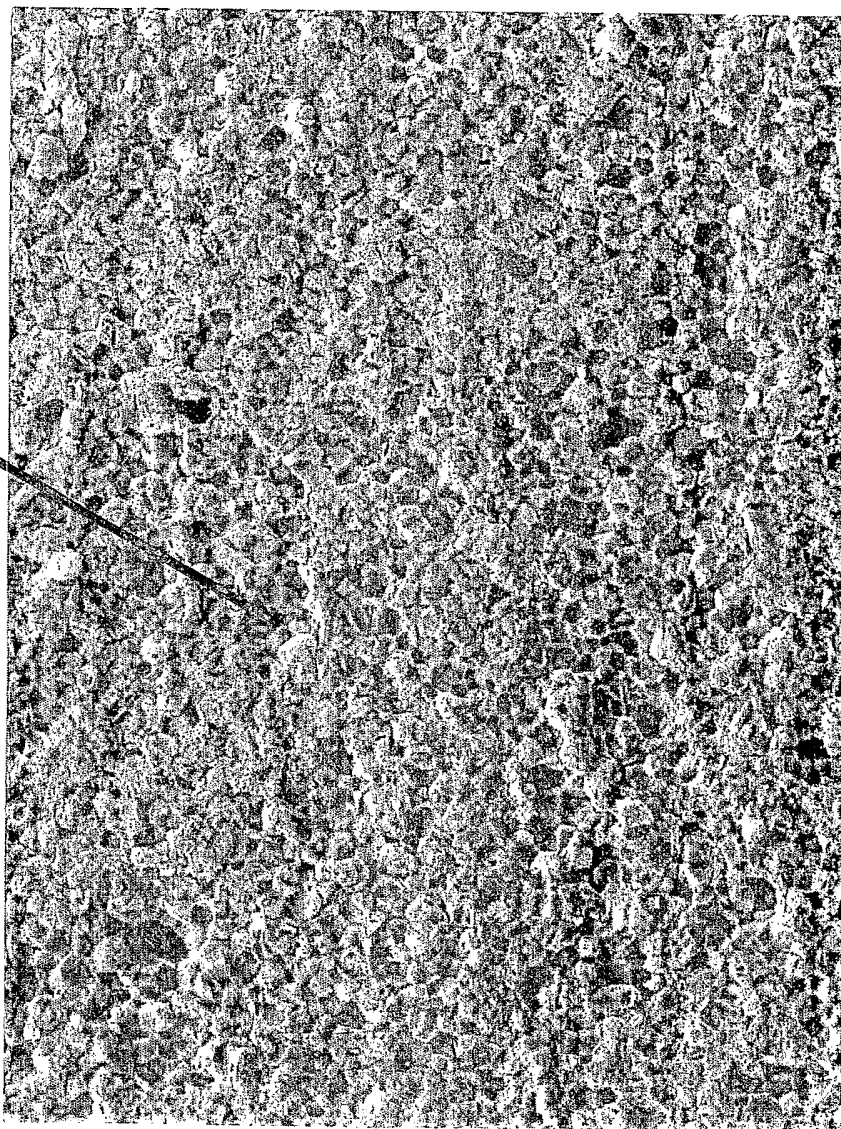
36(a)



36(b)



部位E



50 μm

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/08159

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-168083 A (Kyocera Corp.), 20 June, 2000 (20.06.00), Full text (Family: none)	9
A	JP 10-278259 A (Brother Kogyo Kabushiki Kaisha), 20 October, 1998 (20.10.98), Full text (Family: none)	1-26
A	JP 2002-257845 A (Matsushita Electric Industrial Co., Ltd.), 11 September, 2002 (11.09.02), Full text (Family: none)	1-26

A. 発明の属する分野の分類 (国際特許分類 (IPC)) <p style="text-align: center;">Int. Cl⁷ H01L41/09, 41/24, G02B26/02, 26/08</p>																
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) <p style="text-align: center;">Int. Cl⁷ H01L41/09, 41/24, B41J2/045, 2/055, G02B26/02, 26/08</p>																
最小限資料以外の資料で調査を行った分野に含まれるもの <table style="width:100%; border: none;"> <tr> <td style="padding-left: 40px;">日本国実用新案公報</td> <td style="padding-left: 20px;">1922-1996年</td> </tr> <tr> <td style="padding-left: 40px;">日本国公開実用新案公報</td> <td style="padding-left: 20px;">1971-2002年</td> </tr> <tr> <td style="padding-left: 40px;">日本国実用新案登録公報</td> <td style="padding-left: 20px;">1996-2002年</td> </tr> <tr> <td style="padding-left: 40px;">日本国登録実用新案公報</td> <td style="padding-left: 20px;">1994-2002年</td> </tr> </table>		日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2002年	日本国実用新案登録公報	1996-2002年	日本国登録実用新案公報	1994-2002年							
日本国実用新案公報	1922-1996年															
日本国公開実用新案公報	1971-2002年															
日本国実用新案登録公報	1996-2002年															
日本国登録実用新案公報	1994-2002年															
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語) <p style="text-align: center;">JOIS</p>																
C. 関連すると認められる文献																
引用文献の カテゴリー*	<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 15%;">引用文献名</th> <th style="width: 65%;">及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th style="width: 20%;">関連する 請求の範囲の番号</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">Y</td> <td>US 6222303 B1 (NEC CORPORATION) 2001.04.24, 全文</td> <td style="text-align: center;">1-8, 10-13</td> </tr> <tr> <td style="text-align: center;">A</td> <td>&EP 936684 A &JP 11-227189 A, 全文</td> <td style="text-align: center;">14-26</td> </tr> <tr> <td style="text-align: center;">Y</td> <td>JP 3-243358 A (シャープ株式会社) 1991.10.30, 全文及び第1~4図</td> <td style="text-align: center;">1-8, 10-13</td> </tr> <tr> <td style="text-align: center;">A</td> <td>ファミリー無し</td> <td style="text-align: center;">14-26</td> </tr> </tbody> </table>	引用文献名	及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	Y	US 6222303 B1 (NEC CORPORATION) 2001.04.24, 全文	1-8, 10-13	A	&EP 936684 A &JP 11-227189 A, 全文	14-26	Y	JP 3-243358 A (シャープ株式会社) 1991.10.30, 全文及び第1~4図	1-8, 10-13	A	ファミリー無し	14-26
引用文献名	及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号														
Y	US 6222303 B1 (NEC CORPORATION) 2001.04.24, 全文	1-8, 10-13														
A	&EP 936684 A &JP 11-227189 A, 全文	14-26														
Y	JP 3-243358 A (シャープ株式会社) 1991.10.30, 全文及び第1~4図	1-8, 10-13														
A	ファミリー無し	14-26														
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。																
<table style="width:100%; border: none;"> <tr> <td style="width: 50%; vertical-align: top;"> * 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 </td> <td style="width: 50%; vertical-align: top;"> の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献 </td> </tr> </table>		* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献													
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献															
国際調査を完了した日 <p style="text-align: center;">06.11.02</p>	国際調査報告の発送日 <p style="text-align: center; font-size: 1.2em;">19.11.02</p>															
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 井原 純 <table style="float: right; border: 1px solid black; margin-left: 10px;"> <tr> <td style="padding: 2px;">4M</td> <td style="padding: 2px;">9354</td> </tr> </table> 電話番号 03-3581-1101 内線 3462	4M	9354													
4M	9354															

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	EP 736386 A (BROTHER KOGYO KABUSHIKI KAISHA) 1996. 10. 09, 全文	1-8, 10-13
A	&US 5860202 A &JP 8-279631 A, 全文	14-26
Y	JP 2000-168083 A (京セラ株式会社) 2000. 06. 20, 全文 (ファミリー無し)	9
A	JP 10-278259 A (ブラザー工業株式会社) 1998. 10. 20, 全文 (ファミリー無し)	1-26
A	JP 2002-257845 A (松下電器産業株式会社) 2002. 09. 11, 全文 (ファミリー無し)	1-26