



(10) **DE 10 2014 005 521 B4** 2019.09.19

(12) **Patentschrift**

(21) Aktenzeichen: **10 2014 005 521.3**
 (22) Anmeldetag: **15.04.2014**
 (43) Offenlegungstag: **15.10.2015**
 (45) Veröffentlichungstag
 der Patenterteilung: **19.09.2019**

(51) Int Cl.: **G01S 7/483 (2006.01)**
G01S 17/10 (2006.01)
G01S 7/486 (2006.01)
G01S 7/489 (2006.01)
G01S 7/497 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:
**Ingenieurbüro Spies GbR (vertretungsberechtigte
 Gesellschafter: Hans Spies, Martin Spies, 86558
 Hohenwart), 86558 Hohenwart, DE**

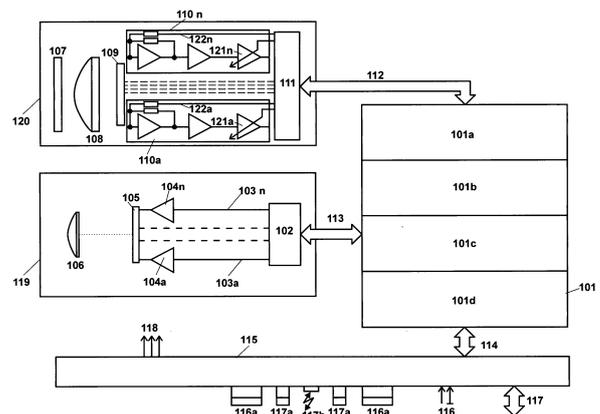
(72) Erfinder:
**Spies, Martin, 86558 Hohenwart, DE; Spies, Hans,
 86558 Hohenwart, DE**

(56) Ermittelter Stand der Technik:

DE	102 11 013	C1
DE	101 56 282	B4
DE	101 62 668	B4
DE	10 2006 049 935	B4
DE	10 2010 006 943	B4
DE	102 36 486	A1
DE	197 04 220	A1
DE	10 2004 022 912	A1
DE	10 2007 057 372	A1
US	5 066 952	A
US	5 610 604	A

(54) Bezeichnung: **Pulslaufzeitsensor für große Abstände und hoher Abtastrate**

(57) Zusammenfassung: Die Erfindung betrifft einen Pulslaufzeitsensor mit einer Sendeeinheit mit mindestens einem Lichtemitter mit Impulstreiber und mit mindestens einem Lichtempfänger mit Eingangsverstärker, bei dem die Signalauswertung zur Digitalisierung des rückgestreuten Empfängersignals mindestens ein Spannungskomparator mit mindestens zwei Stufen verwendet wird, dessen Referenzspannung an die zu erwartenden Signalamplituden von Messung zu Messung und oder innerhalb der Mess-Pulslaufzeit dynamisch angepasst wird. Als Spannungskomparatoren werden die in einem FPGA oder in einem kundenspezifischen IC vorhandenen schnellen digitalen Differenzsignaleingänge benutzt, da innerhalb dieser Bausteine keine großen Laufzeiten von Komparator zur nötigen Logik und oder der Auswertung zu erwarten sind.



Beschreibung

Stand der Technik

[0001] Es ist eine Reihe von Verfahren für Pulslaufzeitsensoren bekannt, die hohe Abtastraten für mittlere Entfernungen ermöglichen.

[0002] Diese sind z.B. in folgenden Schriften beschrieben:

- | | |
|--------------------------|---------------------------|
| 1) DE 10 2004 022 912 A1 | 7) DE 197 04 220 A1 |
| 2) DE 102 11 013 C1 | 8) DE 101 56 282 B4 |
| 3) US 5 610 604 A | 9) DE 101 62 668 B4 |
| 4) US 5 066 952 A | 10) DE 10 2010 006 943 B4 |
| 5) DE 102 36 486 A1 | |
| 6) DE 10 2006 049 935 B4 | |

[0003] Nachteil dieser Verfahren ist, dass entweder die Amplitudeninformation der rückgestreuten Impulse fehlt, oder bei großen Reichweiten die Abtastzeit und die Zeit für die Signalauswertung bei Mehrkanalsystemen nicht im Bereich der Impulslaufzeit der Messimpulse liegen kann. Damit wird die Winkelauflösung oder der Winkelbereich bei der abzutastenden Szene zu gering. Auch die beschriebenen Verfahren mit starrer nicht linearer Signalkompression oder festen Schwellen können zwischen den Messimpulsen und oder innerhalb der Laufzeit der Messung nicht dynamisch angepasst werden. Damit ist eine qualitative Auswertung von Signalen in Zeiten nahe der Pulslichtlaufzeit nicht möglich.

Aufgabenstellung

[0004] Aufgabe der Erfindung ist es einen Pulslaufzeitsensor zu ermöglichen, bei dem die Auswertung der Laufzeit und Amplitudeninformation der vom angemessenen Objekt rückgestreuten Signale während des Rücklaufes der Signale erfolgen kann, um unter anderem bei abtastenden Systemen eine hohe Winkelauflösung zu erzielen. Zur Erhöhung der Detektionssicherheit und Genauigkeit können die Messimpulse auch parallel mehrfach ausgewertet werden. Zur Eichung der Genauigkeit und Funktion bei verschiedenen Betriebsarten und Einstellungen der Signalpfade werden beim Selbsttest verschiedenartige Messimpulse eingespeist und oder beim Start des Systems und in den Messpausen ausgewertet.

Beschreibung der Erfindung

[0005] Die Erfindung wird anhand der **Fig. 1** bis **Fig. 9** beschrieben.

[0006] Die Hauptkomponenten des Sensors sind in **Fig. 1** beschrieben. Die Signalakquisition und Digitalisierung, **101a** und **101b**, die Ablaufsteuerung mit Taktgenerator **101c** und die Signalauswertung **101d** sind in dem Baustein **101**, der als kundenspezifisches IC oder als FPGA (frei programmierbare monolithisch integrierte Logik) ausgeführt ist, untergebracht.

[0007] Über die Schnittstelle **114** ist der Baustein **101** mit dem Baustein **115** verbunden. Der Baustein **115** gewährleistet die Stromversorgung sowohl für den Baustein **101** als auch für alle übrigen Komponenten über die Schnittstellen **118** und enthält einen Mikroprozessor, dem die vorausgewerteten Daten vom Baustein **101** über die Schnittstelle **114** zugeführt werden. Die Versorgung des Bausteins **115** geschieht entweder über die Zuleitungen **116** direkt z.B. mit 12 bis 24V oder über eine induktive Schnittstelle z.B. über die Wicklungen **116a**. Der Baustein **115** enthält auch die Systemsteuerung und die Endauswertung der Signale zu Abstandsinformationen mit oder ohne Objektbildung und Objekttracking. Die Schnittstelle **117** dient zur Daten - Ein- und Ausgabe nach außen über z. B. CAN, Ethernet oder MOST. Bei bewegten oder rotierenden Systemen werden die Daten durch die induktive oder HF-Schnittstelle **117a** und oder durch die optische Schnittstelle **117b** übertragen.

[0008] Die Sendeeinheit **119** ist mit dem Baustein **101** über die Schnittstelle **113** verbunden. Die Sendeeinheit **119** besteht aus einem Multiplexer **102** der die Leistungsverstärker **104a** bis **104n** einzeln oder in Gruppen über die Zuleitungen **103a** bis **103n** ansteuert. Diese Leistungsverstärker steuern eine oder mehrere Zeilen oder Matrizen aus Lichtemittern z.B. Halbleiterlaser **105** an, deren Lichtimpulse über die Optik **106** auf die zu vermessende Szene abgebildet werden. Die von der Szene rückgestreuten Lichtimpulse werden in der Emp-

fangseinheit **120** über das optische Filter **107** und die Empfangsoptik **108** auf die Detektorzeile oder Detektormatrix **109** abgebildet. Die Detektorzeile oder Detektormatrix **109** kann aus PIN-Fotodioden oder Avalanche-Fotodioden oder aus Sensorelementen unter Nutzung anderer Detektortechnologien bestehen. Die Halbleitermaterialien werden entsprechend der jeweils benutzten Laserwellenlänge angepasst.

[0009] Jedem Sensorelement ist eine Verstärkerkette **110a** bis **110n** zugeordnet. Die Gesamtverstärkung der Verstärkerkette ist z.B. über je einen spannungsgesteuerten Verstärker **121a** bis **121n** vom Baustein **101** über die Schnittstelle **112** und dem Multiplexer **111** steuerbar. Zum Abgleich der durch die Verstärkungsänderung beeinflussten Gruppenlaufzeit oder Pulsveränderung kann jeweils über die Leitungen **122a** bis **122n** je ein Testsignal an den Eingang der Verstärker **219a** und **219n** der jeweiligen Verstärkerkette **110a** bis **110n** eingespeist werden. Die Steuerung der Testsignale sowie die Übertragung der gemultiplexten Ausgangssignale der Baugruppen in der Empfangseinheit **120** erfolgt über den Multiplexer **111** über die Schnittstelle **112** durch die Einheit **101**.

[0010] Damit eine schnelle Abtastung einer Szene gewährleistet werden kann, werden über den Multiplexer **102** in der Einheit **119** und dem Multiplexer **111** in der Einheit **120** einzelne zusammengehörige Gruppen ausgewählt, die von der Einheit **101** nacheinander oder parallel angesteuert werden. Für sehr schnelle Abtastungen entfallen die jeweiligen Multiplexer **102** und **111** und die Steuerung der Sendeeinheit **119** und die Auswertung und Steuerung der Empfangseinheit **120** sowie die Einspeisung der Testsignale erfolgt direkt durch den Baustein **101**.

[0011] Damit im Baustein **101** die Signale aus der Empfangseinheit **120** mit der Empfängerzeile oder Empfangsmatrix **105** mit 10 bis einigen 1000 Einzelpixeln entsprechend schnell akquiriert und verarbeitet werden können, ist die Signalverarbeitung **101** von **Fig. 1** weiter detailliert entsprechend **Fig. 2** beschrieben. Die von der Szene rückgestreuten Signale gelangen wie in **Fig. 1** beschrieben über das optische Filter **117** und die Empfangslinse **108** auf die Detektorzeile oder Detektormatrix **109**. Die einzelnen Signale der Detektorpixel werden in den Verstärkerketten **110a** bis **110n** verstärkt und gehen in diesem Beispiel z. B. auf zwei Multiplexer **111a** und **111n**. Die zeitlich gemultiplexten Signale gehen vom Multiplexer **111a** auf die z.B. vier Eingänge des getakteten Vierfachkomparators **202a** über die Verbindung **212a**. Der Ausgang des Testgenerators **203a** geht über die Leitung **213a** auf den Multiplexer **111a**, der die Signale direkt in die erste Verstärkerstufe **219a** einspeist. Über die Schnittstelle **217a** wird das Testsignal zeitlich getrennt von der Signalakquisition vom Hauptprozessor **216** je nach Abtastschema und Programm zeitlich zugeordnet.

[0012] Der Vierfachkomparator **202a** hat am jeweils anderen Eingang der vier Komparatoren einen Spannungsteiler **204a** mit z. B. vier in Serie geschalteten Widerständen, der über den Analogspannungserzeuger **210** mit einer der Aufgabe entsprechenden Spannung über die Schnittstelle **214a** beaufschlagt wird. Dabei können die Widerstände des Spannungsteilers **204a** in ihren Werten so gewählt werden, dass für eine Spannung am Eingang **212a** entweder ein linearer 4-stufiger A/D-Wandler entsteht oder eine nichtlineare Ausführung. Die jeweilige Über- und Unterschreitung der Spannungswerte am Vierfachkomparator wird entsprechend der Taktung im Baustein **201** mit einer Frequenz im Bereich von z.B. 0,5 - 10 GHz zeitlich zugeordnet gespeichert, so dass eine zeitliche Abfolge der Schaltvorgänge im Vierfachkomparator **202a** mit einer zeitlichen Auflösung von z.B. 2ns bis 100ps im Baustein **206** gespeichert werden kann. Im Baustein **201** übernimmt der Teilbereich **206** sowohl die Taktsteuerung der getakteten Komparatoren **202a** bis **202n** als auch die Übernahme und Speicherung der Ergebnisse über die Schnittstellen **202ax** und **202nx**. Auch die Ablaufsteuerung der Testgeneratoren **203a** bis **203n** werden vom Teilbereich **206** über die Schnittstellen **203ax** bis **203nx** übernommen. Als Komparatoren können z.B. die in einem FPGA vorhandenen schnellen digitalen Differenzsignaleingänge benutzt werden.

[0013] Das Signal aus der weiteren Verstärkerkette **110n** geht über den Multiplexer **111n** an den getakteten Vierfachkomparator **202n** mit seinem Spannungsteiler **204n** und wird z.B. zeitlich später oder gleichzeitig wie bei der Gruppe **110a**, **202a** bis **204a** beschrieben akquiriert. Die Steuerung der Multiplexer **111a** und **111n** erfolgt über die Schnittstellen **217a** und **217n** durch den Mikroprozessor **216**. Die Einstellung der Verstärkung für die einzelne Verstärkerkette erfolgt auch über den Mikroprozessor **216** über die Schnittstellen **217a** und **217n** an die Multiplexer **111a** und **111n**. Um die Laufzeitabweichung der Verstärkerketten durch Umwelteinflüsse und oder die Verstärkungsänderung zu kalibrieren, ist jedem Multiplexer über die Leitung **213a** und **213n** je ein Testgenerator **203a** und **203n** zugeordnet, dessen Ausgangspegelbereich und Signalform durch den Mikroprozessor **216** über die Schnittstelle **211** durch die Analogspannungserzeugung **210** über die Schnittstellen **215a** und **215n** gesteuert wird. Die zeitliche Steuerung der Signale erfolgt aus dem Baustein **206** über die Schnittstelle **203ax** und **203nx**, der seine Daten über die Schnittstelle **207** vom Mikroprozessor **216**

[0014] erhält. Über die Multiplexer können zeitlich nacheinander alle Verstärker kalibriert werden.

[0015] Bei einer Detektorzeile oder Matrix **109** mit sehr vielen Einzelementen wird über einen Testgenerator **126** und **128** die elektrische Schnittstelle **127** ein z. B. Halbleiterlaser **128** angesteuert. Dieser Halbleiterlaser ist so ausgelegt, dass er die Signale gemäß **123**, **124** und **125** optisch einspeisen kann. Dies geschieht mittels eines optischen Volumenstreuungselements (Diffusor) **129**. Der Laser **128** und der Diffusor **129** können sehr klein aufgebaut werden, damit von der Fläche des Filters **117** und der Eingangsoptik **108** nur winzige Bruchteile im Bereich der Empfangsfläche von ca. 0,5 % abgedeckt werden. Der optische Signalgenerator wird zeitlich von der Einheit **206** über die Schnittstelle **130** angesteuert, die Werte kommen über den Baustein **210** vom Mikroprozessor über die Schnittstelle **131** wie bei den elektrischen Testgeneratoren **203a** und **203n**. Der optische Testgenerator **126** kann zugleich die Wirkung des Filters **117** prüfen. Für das System können entweder die elektrischen Testgeneratoren **203a** und **203n** oder einer von diesen oder der optische Testgenerator **126** angewendet werden oder eine Kombination von beiden Systemen.

[0016] Dabei können die Testimpulse aus unterschiedlichen Signalen bestehen. Einige Beispiele sind im Koordinatensystem aus der Zeitachse **121** und der Amplitudenachse **122** dargestellt. Der einfachste Fall ist ein kurzer Einzelimpuls **123**. Ein komplexeres Signal besteht aus einer z. B. mit einem ähnlichen Gerät aufgezeichnete Nebelrückstreuung **124a** und einer Zielrückstreuung **124b** im Kurvenzug **124**. Ebenso können Signale wie **125a** an der Rauschgrenze und normale Signale wie **125b** in eine Kurvenform **125** eingespeist werden. Die Signale können für den Test auch zeitlich auf der Achse **121** statisch und oder dynamisch verschoben werden um die Auswertung von Geschwindigkeiten oder die Funktion einer Objektbildung und oder das Objekttracking zu testen. Dabei kann jeder Testgenerator mit unterschiedlichen Kurvenformen und Zeiten programmiert werden. Damit ist auch der Test der Funktion bei komplexen Situationen unmöglich.

[0017] Die Testgeneratoren **203a** und **203n** werden unter Nutzung bekannter Verfahren aufgebaut, wie z.B. durch Ansteuerung von 1 bis n Gatter deren Ausgänge über ein Widerstandsnetzwerk auf einen Lastwiderstand geleitet werden. Durch die Wahl der Beschaltung des Widerstandsnetzwerkes kann ein schneller Digital-Analogwandler dargestellt werden. Die Gatter können auch durch Schalter ersetzt werden. Der Takt der Gatter oder Schalter erfolgt mit der Betriebsfrequenz von z.B. 0,5 bis 10 GHz.

[0018] Dadurch, dass entsprechend **Fig. 1** über die Schnittstellen **112** und **113** die entsprechenden Emitter die zu vermessende Szene beleuchten und über die Empfangseinheit **120** und durch die Einheit **201** wie in **Fig. 2** beschrieben alle Signale der Komparatoren zeitlich zugeordnet gespeichert werden, können diese noch in der Einheit **201** in Bezug auf die zeitliche Lage und damit auf Entfernungen und in Bezug auf die Amplituden ausgewertet werden.

[0019] Der Baustein **201** ist über die Schnittstelle **207** mit dem Mikroprozessor **216** verbunden. Die Emitter **105** (**Fig. 1**) werden über den Multiplexer vom Baustein **201** über die Schnittstelle **113** angesteuert.

[0020] Ist eine extrem schnelle Abtastung und Echtzeitauswertung bei großem Abstandsbereich von z. B. 100 m bis 1000 m bei zugleich hoher Winkelauflösung erforderlich, sind Verstärkungseinstellungen in den Verstärkerketten **110a** bis **110n** wie in **Fig. 2** beschrieben nur in Messpausen möglich.

[0021] Eine weitere Ausführungsform der Erfindung ist in **Fig. 2a** dargestellt, die es erlaubt in einer Echtzeitmessung einen sehr hohen Dynamikumfang zu erreichen.

[0022] Der getaktete fünffach Komparator **218** ist mit der Verstärkerkette **110a**, die die Signale des Detektors **109a** verstärkt mit seinem ersten Eingang **221** direkt mit dem Ausgang des Vorverstärkers **219** verbunden. Sein zweiter Eingang **222** ist mit dem Ausgang des Zwischenverstärkers **220** verbunden. Die Eingänge **223**, **224** und **225** sind mit dem Ausgang des einstellbaren Verstärkers **121** verbunden, der in diesem Falle in seiner Verstärkung nicht dynamisch innerhalb einer Rückstreckkurvenakquisition eingestellt wird. Die Referenzseite des geschalteten Komparators **218** ist mit den Vergleichseingängen **226**, **227** und **228** direkt mit dem Analogspannungserzeuger **210** verbunden, während die Eingänge **229** und **230** über den Spannungsteiler aus den Widerständen **231**, **232** und **233** mit dem Analogspannungserzeuger **210** verbunden sind. Die Steuerung des geschalteten Komparators **218** und die Übergabe der Daten auf den Teilbereich **206** des FPGA's oder IC's erfolgt über die Schnittstelle **234**. Durch die gezeigte Anordnung kann ein fast beliebiger Dynamikumfang durch Wahl der

[0023] Verstärkeranbindungen in der Verstärkergruppe z. B. 110a an den geschalteten Komparator **218** und Wahl der Werte des Spannungsteilers an den Referenzeingängen **229** und **230** am geschalteten Komparator **218** dargestellt werden.

[0024] Zwischen den Stufen **223**, **224** und **225** des geschalteten Komparators **218** kann auch ein analoges Rauschminderungsfilter **235** eingeschaltet werden, oder als Beispiel gezeigt ein über die Schnittstelle **237** vom Mikroprozessor **216** (**Fig. 2**) gesteuertes digital einstellbares Filter **236** zum bevorzugten Durchlass von erwarteten Impulsformen oder Frequenzen zur Rauschunterdrückung. Da wie im Gesamtsystem gemäß **Fig. 1** und **Fig. 2** beschrieben, die jeweiligen Pulsverformung und Veränderung der Laufzeiten über die Einspeisung von Testimpulsen registriert wird, können die Veränderungen durch die Einfügung von aktiven (z. B. **220**, **121**) oder passiven (z. B. **235**, **236**) Elementen z. B. zwischen dem Eingängen (z. B. **223**, **234**, **225**) bei der Bewertung und Auswertung der Abtastergebnisse mit berücksichtigt werden. Jede einzelne Stufe **238** enthält den Testgenerator **203** der von der Einheit **206** im Takt über die Schnittstelle **203ax** gesteuert wird. Die Analogspannung für die Verstärkereinstellung der Verstärkers **121** und für die Einstellung des Testgenerators **203** kommen gesteuert vom Mikroprozessor **216** (**Fig. 1**) über die Spannungsversorgung **210** (**Fig. 2**).

[0025] Bei Halbleiterbausteinen mit sowohl programmierbarer Logik als auch mit programmierbaren Analogbausteinen und bei kundenspezifischen integrierten Bausteinen, besteht die Möglichkeit die gesamte Signalverarbeitung mit den Verstärkerketten, den geschalteten Komparatoren und dem jeweiligen Testgenerator pro Empfangskanal entsprechend **238** auf einer sehr kleinen Chipfläche unterzubringen. Damit ist es möglich mehrere hundert Signalverarbeitungseinheiten der Bauart **238** auf einem Chip **239** nebst allen anderen Funktionen unterzubringen. Die Detektoreinheit **109** mit den Detektoren z.B. dem Einzeldetektor **109a** kann dabei mit integriert werden, oder wie mit **109** und dem Einzeldetektor **109a** gezeigt auf das Verarbeitungschip **239** aufgesetzt werden und mit Punktverbindungen (Balls) oder Bonddrähten verbunden werden. Das Chip **239** muss lediglich noch gemäß **Fig. 1** und **Fig. 2** mit den Stromversorgungen **210** und **118** und über die Schnittstelle **207** mit dem Mikroprozessor **216** und über die Schnittstelle **113** und mit der Sendeeinheit **119** verbunden werden. Auch eine direkte Integration der Detektoren in das Chip **239** ist

[0026] möglich wenn das Chip und die Detektoren mit dem selben Material und derselben Technologie darstellbar sind.

[0027] Eine weitere Ausführung gemäß der Erfindung ist in **Fig. 3** beschrieben. Die zugehörige Signalauswertung ist in **Fig. 4** beschrieben.

[0028] Das Signal von der Empfangseinheit **120** (**Fig. 1**) gelangt im System **3000** über die Leitung **212a** (**Fig. 2**) auf jeweils einen Eingang der Komparatoren **301**, **302**, **303** und **304**.

[0029] Der andere Eingang dieser Komparatoren ist jeweils mit dem Widerstandsteiler **202a** verbunden, der an der Gleichspannungsversorgung **210** (**Fig. 2**) über die Leitung **215a** verbunden ist. Die Über- und Unterschreitung der Eingangsspannung an den Komparatoren wird in den zugeordneten Speichern **305**, **306**, **307** und **308** über die Leitung **309** aus dem Taktgenerator mit dem Systemtakt von z.B. 0,5 bis 10 GHz in je einer oder mehreren Stufen pro Speicher gespeichert. Die Daten werden von einem um einen oder mehreren Impulsen verzögerten Takt über die Schnittstellen **311**, **312**, **313** und **314** dem Baustein **315** zugeführt. Diese Daten werden im Baustein **315** in einem Autokorrelationsverfahren mit den Daten der zu erwartenden bekannten Impulse aus dem Baustein **320** korreliert. Das Autokorrelationsergebnis **318** geht über die Schnittstelle **316** zum Baustein **317** und wird dort gespeichert, an den Takt des Mikroprozessors **216** angepasst und über den Bus **207** dem Mikroprozessor **216** zur Endauswertung zugeleitet. Der Ablauf der Taktsteuerung **319** und die Speicherung des zu korrelierenden Impulses in der Einheit **320** erfolgt über den Bus **207** vom Mikroprozessor **216** (**Fig. 2a**). Die Autokorrelationseinheit ist im Baustein **3001** zusammengefasst.

[0030] **Fig. 4** veranschaulicht den Autokorrelationsvorgang schematisch. Der erwartete synthetisch erzeugte Rückstreuimpuls ist im Baustein **320** durch den Kurvenzug **401** über die Zeit mit dem Impuls **402** und seiner schematischen digitalisierten Darstellung aus den Werten **405**, **406**, **407** und **408** mit dem Scheitel bei **404** dargestellt. Der digitalisierte Rückstreuimpuls aus dem Empfangskanal mit der verrauschten Kurvenform **409** ist mit seiner durch das Einlaufen des Signals sich verschiebenden Zeit **410** dargestellt. Durch die geschaltete Komparatorgruppe ergibt sich jeweils schematisch das Signal mit den Stufen **411**, **412**, **413** und **414** mit dem Scheitel bei **415**

[0031] und den Rauschsignalen **416**, **417** und **418**. Die Autokorrelation im Baustein **315** (**Fig. 3**) ergibt dann den Kurvenzug **419** mit dem Ergebnis **420**. Das Ergebnis ist schematisch digitalisiert mit den Werten **421**, **422**,

423 und **424** mit dem Scheitelpunkt **425** dargestellt. Durch die Autokorrelation, ist das Ergebnis **420** weitgehend von Rauschstörungen befreit.

[0032] Eine weitere Ausführung der Erfindung ist in **Fig. 3a** dargestellt. Die zugehörige Signalauswertung ist in **Fig. 5** beschrieben.

[0033] Der Baustein **3001a** besitzt die gleichen Schnittstellen im System **3000** wie der Baustein **3001** in **Fig. 3**. Beim Baustein **3001a** ist gemäß **Fig. 5** in der Einheit **321** das invertierte differenzierte Signal aus dem zu erwartenden Impuls entsprechend **402** (**Fig. 4**) gespeichert. Als Beispiel ist dieses Signal **514** in **Fig. 5** dargestellt. Dieses Signal wird in der Einheit **322** mit dem verstärktem Empfangssignal entsprechend der Kurvenform **502** mit dem Scheitelwert bei **501** gefaltet. Die digitalisierten Werte des Empfangssignals **502** sind schematisch mit **503**, **504**, **505** und **506** mit dem Scheitelwert bei **510** dargestellt. Die Rauschwerte sind mit **507**, **508**, **509**, **511**, **512** und **513** dargestellt. Bei der Faltung entsteht das differenzierte positive Signal **515** des Empfangssignals **502**. Dieses ist schematisch digitalisiert mit **516**, **517** und **518** sowie mit **519**, **520** und **521** dargestellt. Es enthält weniger Rauschsignale wie z. B. **522** und **523**. Dieses Signal wird in der Einheit **323** weiterbearbeitet und über den Bus **207** dem Mikroprozessor **216** (**Fig. 2**) zugeleitet.

[0034] Durch diese Art der Differenzierung wird nicht wie üblich das Rauschen verstärkt sondern vermindert. Der Scheitelwert des Empfangssignals kann damit sehr gut ausgewertet werden.

[0035] Eine weitere Ausführung ist in **Fig. 6** beschrieben. Die Bausteine **3000** und **3000x** entsprechen dem in **Fig. 3** beschriebenem Baustein **3000**. Das auszuwertende Signal kommt in den Eingang **212a** des Bausteins **3000** und geht über die Leitung **601** und dem Schalter **605** auf den Eingang **212x** des Bausteins **3000x**. Die Spannungsteiler **215a** und **215x** werden durch die Gleichspannungsversorgung **210** (**Fig. 2**) entweder mit der gleichen oder mit unterschiedlichen Spannungen versorgt. Die Taktsteuerung der Bausteine **3000** und **3000x** erfolgt aus dem Baustein **608** über die Schnittstellen **309** und **310** für den Baustein **3000** und über die Schnittstellen **309x** und **310x** für den

[0036] Baustein **3000x**. Durch unterschiedliche Spannungen an den Spannungsteilern können unterschiedliche Empfindlichkeiten an der jeweiligen Einheit eingestellt werden. Der Schalter **605** ist so ausgelegt, dass er das Signal zur Leitung **212x** über die Leitung **601** direkt oder über die zeitverzögernden Bausteine **602**, **603** und **604** durchschaltet.

[0037] Die Bausteine **602**, **603** und **604** sind so ausgeführt, dass sie das Signal geeignet verzögern. Eine weitere Möglichkeit ist, dass auch ein Filter **611** in die Leitung geschaltet wird. Der Schalter selbst wird vom Baustein **606** über die Schnittstelle **207** vom Mikroprozessor **216** angesteuert. Damit ist es möglich, dass das Signal von **212a** sowohl in mehrere Stufen verzögert als auch z. B. durch einen Rauschminderungsfilter verändert wird. Die Digitalisierung der jeweiligen Signale geschieht wie in **Fig. 2** beschrieben, für die Einheit **3000** mit dem Takt **309** und für die Einheit **3000x** mit dem Takt **309x**.

[0038] Die Weitergabe der Signale von der Einheit **3000** auf die Einheit **607** erfolgt z. B. mit dem Takt **310**, die von der Einheit **3000x** mit dem Takt **310x**. Die Einheit **607** erzeugt aus den beiden Signalen eine Kreuzkorrelation und gibt das Ergebnis über die Schnittstelle **611** an den Baustein **609** weiter, der das Ergebnis über die Schnittstelle **207** an den Mikroprozessor **216** weiterleitet, der auch den Taktgenerator **608** über die gleiche Schnittstelle **207** ansteuert. Der Signalfluss ist in **Fig. 7** beschrieben. Das Signal am Eingang **212a** (**Fig. 6**) ist mit **409** bezeichnet, das Signal ist schematisch mit **411**, **412**, **413** und **414** digitalisiert und enthält die Rauschsignale **416**, **417** und **418**. Das Signal am Eingang **212x** der Einheit **3000x** ist mit **700** bezeichnet und um den Wert **701** z.B. $\frac{1}{4}$, $\frac{1}{2}$ oder $\frac{3}{4}$ Systemtakt verschoben und mit den Werten **702**, **703**, **704** und **705** schematisch digitalisiert mit den Rauschanteilen **706**, **707** und **708**. Diese Rauschsignale erscheinen durch Verzögerung und oder auch Filterung zeitlich an anderer Stelle wie die digitalisierten Signale am Eingang **212a** des Bausteins **3000**. Eines der beiden digitalisierten und bereits gespeicherten Signale **409** oder **700**, im Beispiel das Signal **409**, wird im Kreuzkorrelator **607** korreliert.

[0039] Das Signal der Kreuzkorrelation **730** ist digitalisiert mit den Werten **731**, **732**, **733** und **734** mit dem Scheitelwert bei **735** dargestellt. Das Rauschen ist verringert z. B. durch **736** dargestellt. Dieses Signal wird aus dem Kreuzkorrelator **607**, dem Baustein **609** zugeführt und zur weiteren Auswertung über die Schnittstelle **207** dem Mikroprozessor **216** zugeführt.

[0040] Bei der Verwendung des Filters **611** wird zuerst durch den Testgenerator entsprechend **Fig. 2** z. B. **203a** oder **203n** die Signalverzögerung, Signalverbreiterung und Änderung der Gruppenlaufzeit vermessen und bei

der Kreuzkorrelation der Taktgenerator **608** am Ausgang **309x** (**Fig. 6**) in seiner Taktfrequenz, Verzögerung und der Zeitstückelung an die zeitlichen Verhältnisse der direkt digitalisierten Impulse in der Einheit **3000** angepasst.

[0041] Für die Auswertung der Signale können erfindungsgemäß auch Kombinationen aus den Methoden gemäß **Fig. 3**, **Fig. 3a**, **Fig. 4**, **Fig. 5**, **Fig. 7** und **Fig. 8** zur Verbesserung der Auswertergebnisse verwendet werden. Die Bausteine **3001** in **Fig. 3** und **Fig. 3001a** in **Fig. 3a** können so gestaltet sein, dass sie leicht von der Autokorrelation mit dem erwarteten Impuls auf Faltung des Signals mit dem Negativwert des differenzierten erwarteten Impulses umgeschaltet werden. Diese Umschaltung kann sogar von einer Detektion zur nächsten erfolgen. Dadurch, dass die Methoden wie Autokorrelation, Kreuzkorrelation und Faltung z.B. mit differenzierten erwarteten Signalen nur mit relativ wenigen Amplitudeninformationen notwendig ist, können diese Methoden auch zeitlich parallel oder nur um wenige Systemtakte verschoben in einer freiprogrammierbaren Logik oder in einem IC ablaufen. Das Ergebnis wird dann dem Mikroprozessor **216** zugeführt um das Endergebnis aus den Daten über Vergleichs- und oder Plausibilitätsalgorithmen zu ermitteln.

[0042] Eine weitere Möglichkeit ist in **Fig. 8** beschrieben. Die Signaleingangsseite an der Leitung **800** mit dem Abschluss **801**, ist auf alle 4 Eingänge des getakteten Komparators **802** aufgeführt. Die Stromversorgung ist entsprechend so ausgebildet, dass jeder Referenzeingang **804**, **805**, **806** und **807** des Vierfachkomparators **802** je eine unabhängig einstellbare Spannung vom Baustein **803** erhält. Die Zeitsteuerung und Speicherung der Ergebnisse des Komparators **802** erfolgt über die Schnittstelle **808** durch den Baustein **206** (**Fig. 2**) Damit kann zwischen den Spannungen **802** bis **805** je nach Aufgabe oder Betriebsart des Sensors z. B: zwischen den Spannungen ein sehr kleiner Unterschied von z. B. 10 mV oder ein großer Unterschied von 0,1 V bis zu einigen Volt liegen. Wobei die Betriebsart über die Schnittstelle **207** über den Mikroprozessor **216** sogar von Messung zu Messung verändert werden kann. Diese

[0043] Werte können auch erfindungsgemäß durch das Signalrauschverhältnis in der Eingangsspannung vom

[0044] Mikroprozessor angesteuert werden um die niedrigsten Schwellwerte jeweils noch an die Rauschwerte heranzuführen. Bei allen Ausführungsformen werden mehrere Stufen mit kleinen Spannungen nahe der Rauschgrenze verwendet, um bei kleinen Signalen möglichst viel von deren Energieinhalt für die Detektion zu nützen.

[0045] Bei sehr großen Signalen genügt eine einzige Schwelle, da hierbei nie die gesamte Energie des rückgestreuten Impulses zur Detektion der zeitlichen Impulslage nötig ist.

[0046] Eine weitere Ausführung entsprechend **Fig. 8** ist, dass innerhalb der Spannungsversorgung **809** ein schneller Digital-Analog-Wandler **810** implementiert ist, der über ein Triggersignal über die Schnittstelle **812** gleichzeitig mit dem zu vermessenden Laserimpuls gestartet wird und dann z.B. den Spannungsteiler **204a** des geschalteten Komparators **202a** so ansteuert, dass nach Start des Sendepulses eine hohe Spannung am Spannungsteiler anliegt, die im Bereich der Zeit bis zur Grenzreichweite des Systems bis zur Rauschgrenze des Signals absinkt. Der Vorgang ist in der Darstellung mit der Zeitachse **813** und der Amplitude **814** gezeigt. Beim Triggerzeitpunkt **815** ist die Teilerspannung **816** am höchsten und sinkt z. B: mit $1/\text{Abstand}^2$ ab. Damit steigt die Empfindlichkeit des Systems entsprechend **817** z.B. mit dem Quadrat oder einer anderen Funktion des Abstands oder der verstrichenen Zeit an. Damit wird die Empfindlichkeit als Funktion der Signalverringering durch den Abstand entsprechend erhöht.

[0047] Da das gesamte System mit dem Systemtakt von 0,5 bis 10 GHz betrieben wird, kann die Spannung **816** mit diesem Takt verändert werden ohne dass sich wie bei teilanalogen Systemen Probleme ergeben. Das System kann auch mit z.B. 4 Digital-Analog-Wandlern im Baustein **803** ausgestattet werden, womit jeder Eingang am geschalteten Komparator **802** z.B. **804**, **805**, **806** und **807** unterschiedliche Spannungen und Spannungsverläufe über der Zeit erhält. Die schnellen Digital-Analogwandler sind z.B. wie die der Testgeneratoren entsprechend (**Fig. 2**) **203a** bis **203n** aufgebaut. In der Beschreibung sind bei allen Beispielen vierstufig und fünfstufig geschaltete Komparatoren dargestellt. Je nach Aufgabenstellung des Sensors und verfügbarer

[0048] Größe der FPGAs oder monolithischer Schaltungen können zur Anpassung der erforderlichen Genauigkeit mehr oder weniger Stufen Anwendung finden.

[0049] Für einen großen Dynamikumfang erscheinen mindestens 2 Stufen günstig z. B. die niedrigste nah an der oder in der Rauschschwelle und die höchste Stufe für sonst übersteuerte Signale. Bei den Darstellungen der digitalisierten Signale sind Einfachheit halber nur einige Stufen gezeichnet. Bei z. B. einem sehr hohem

Systemtakt sind bei Halbwertsbreiten des Laserimpulses von z. B. 6 ns bei einer Taktfrequenz von 10 GHz 60 Werte auf der Zeitachse.

[0050] Der Vorteil der gezeigten Methode ist, dass mit einem integrierten Baustein preiswert, platz- und stromsparend mehrere Signale zeitlich parallel oder mit sehr geringem Zeitabstand verarbeitet werden können.

[0051] Durch die Zusammenfassung der gesamten Ansteuerung z. B. einer Laserzeile und der Vorverarbeitung und Digitalisierung der Signale aus einer Laserzeile und Auswertung der Daten in einem oder einigen wenigen Halbleiterbausteinen gemäß **Fig. 1** wird es möglich ein gesamtes System von z. B. mit 4 bis **128** einzelnen Mess-Strahlen in einer kompakten Sende-Empfangs- und Auswerteinheit unterzubringen. Dadurch werden nicht nur hohe Abtastfrequenzen möglich, sondern auch eine kompakte, preiswerte Einheit mit geringerer Störanfälligkeit.

[0052] In **Fig. 9** ist ein Beispiel gezeigt, bei dem in einem 360° frei drehbarem oder beliebig schwenkbarem Rotor **901** das gesamte System entsprechend **Fig. 1** untergebracht ist. Die Stromversorgung ist z.B. drehbar induktiv entsprechend **902** ausgeführt. Es sind zwei Datenschnittstellen vorhanden, **903** als optische und **904** als magnetische. Der Rotor wird durch den integrierten Motor **905** bewegt. Der nicht bewegbare Teil des Gesamtsystems besteht noch aus der Motorsteuerung **906**, dem Winkelencoder **907**, der magnetischen Gegenschnittstelle **804a** und der optischen Gegenschnittstelle **903a**. Die gesamte Steuerung, Endauswertung, Objektzuordnung und Schnittstellensteuerung ist im Prozessorsystem **908** enthalten. Die Stromversorgung der verschiedenen Bausteine mit den inneren Schnittstellen **910** und **911** sind im Baustein **909** enthalten. Die äußeren Schnittstellen wie Stromversorgung **912** und z.B. CAN **913** und Ethernet **914** sind auch am Baustein **909** angeschlossen.

Patentansprüche

1. Pulslaufzeitsensor mit einer Sendeeinheit mit mindestens einem Lichtemitter mit Impulstreiber und mit mindestens einem Lichtempfänger mit Eingangsverstärker, **dadurch gekennzeichnet**, dass bei der Signalauswertung zur Digitalisierung des rückgestreuten Empfängersignals mindestens ein Spannungskomparator mit mindestens zwei Stufen verwendet wird, dessen Referenzspannung an die erwartete Signalamplitude von Messung zu Messung und/oder dynamisch angepasst wird, und dass als Spannungskomparatoren die in einem FGPA oder in einem kundenspezifischen IC vorhandenen schnellen digitalen Differenzsignaleingänge benutzt werden.

2. Pulslaufzeitsensor nach Anspruch 1, **dadurch gekennzeichnet**, dass zur Digitalisierung des rückgestreuten Empfängersignals das Signal des Spannungskomparators mit dem invertierten Wert des differenzierten erwarteten Impulses gefaltet wird und das Signal damit ohne Zusatzausgaben differenziert und ausgewertet wird.

3. Pulslaufzeitsensor nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, dass bei jeder Neueinstellung der Pegel oder Verstärkungsfaktoren vor der eigentlichen Messung auf den oder die Eingangsverstärker ein oder mehrere definierte Messimpulse gegeben werden, um die internen Pulslaufzeiten und/oder Pulsverformungen als Referenz für die Auswertung zu benutzen.

4. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, dass zum Test von Unterbaugruppen und/oder des Gesamtsystems ein optischer und/oder elektrischer Testgenerator verwendet wird, der in die Detektoren und über das Filter entsprechende optische und/oder in die Eingangssysteme elektrische Testsignale einspeist.

5. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 4 **dadurch gekennzeichnet**, dass das digitalisierte Signal mit den Werten des erwarteten Empfangsimpulses autokorreliert wird.

6. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 4, **dadurch gekennzeichnet**, dass das Eingangssignal mit dem geeignet verzögerten Eingangssignal und oder mit einem gefilterten Signal gekreuzkorreliert wird.

7. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 4 **dadurch gekennzeichnet**, dass das Eingangssignal durch eine Kombination aus Faltung und Korrelation ausgewertet wird.

8. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 4 **dadurch gekennzeichnet**, dass die analogen Eingänge der Komparatoren zwischen den Verstärkerstufen angebracht sind, um z.B. auch bei extrem hohem Dynamikumfang am Eingang noch einwandfrei auswertbare Daten für die Abstandsmessung zu erreichen.

9. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 8 **dadurch gekennzeichnet**, dass zwischen den analogen Eingängen der Komparatoren passive oder aktive Filter geschaltet sind, die insbesondere bei sehr kleinen Signalen eine Verbesserung des Signal-Rauschabstandes und oder ein bevorzugtes Weiterleiten von Impulsformen oder Frequenzen ermöglichen.

10. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 9 **dadurch gekennzeichnet**, dass die Referenzspannungen an den Komparatoren dynamisch als Funktion der verstrichenen Zeit nach dem Sendeimpuls eingestellt werden.

11. Pulslaufzeitsensor nach einem der Ansprüche 1 oder 8 **dadurch gekennzeichnet**, dass die Referenzspannungen an den Komparatoren pro Sendeimpuls je nach Betriebsart des Systems eingestellt werden.

12. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 10, **dadurch gekennzeichnet**, dass die Referenzspannungen an den Komparatoren als Funktion des Signal-Rauschverhältnisses eingestellt werden, um eine maximale Reichweite zu erzielen.

13. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 10, **dadurch gekennzeichnet**, dass die gesamte Analog-Digital-Wandlung mit Auswertung in einem FPGA implementiert ist.

14. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 10 **dadurch gekennzeichnet**, dass die gesamte Analog-Digitalwandlung mit Auswertung in einer einzigen kundenspezifischen integrierten Schaltung implementiert ist.

15. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 10 **dadurch gekennzeichnet**, dass die gesamte Analog-Digitalwandlung und Auswertung in einer Kombination aus einem monolithisch integrierten FPGA und einer kundenspezifischen Schaltung implementiert ist.

16. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 10 **dadurch gekennzeichnet**, dass die gesamte Verstärkerkette mit Analog-Digitalwandlung und Auswertung auf eine einzige kundenspezifische Schaltung integriert wird, auf die die Empfängerzeile oder -matrix direkt über bekannte Verbindungsverfahren (z.B. Bonden oder Flipchip) aufgesetzt und verbunden ist.

17. Pulslaufzeitsensor nach einem der Ansprüche 1 bis 10 **dadurch gekennzeichnet**, dass die gesamte Verteilerkette mit Analog-Digitalwandlung und Auswertung zusammen mit der Detektorzeile oder der Detektormatrix auf eine einzige kundenspezifische Schaltung implementiert ist.

Es folgen 10 Seiten Zeichnungen

Anhängende Zeichnungen

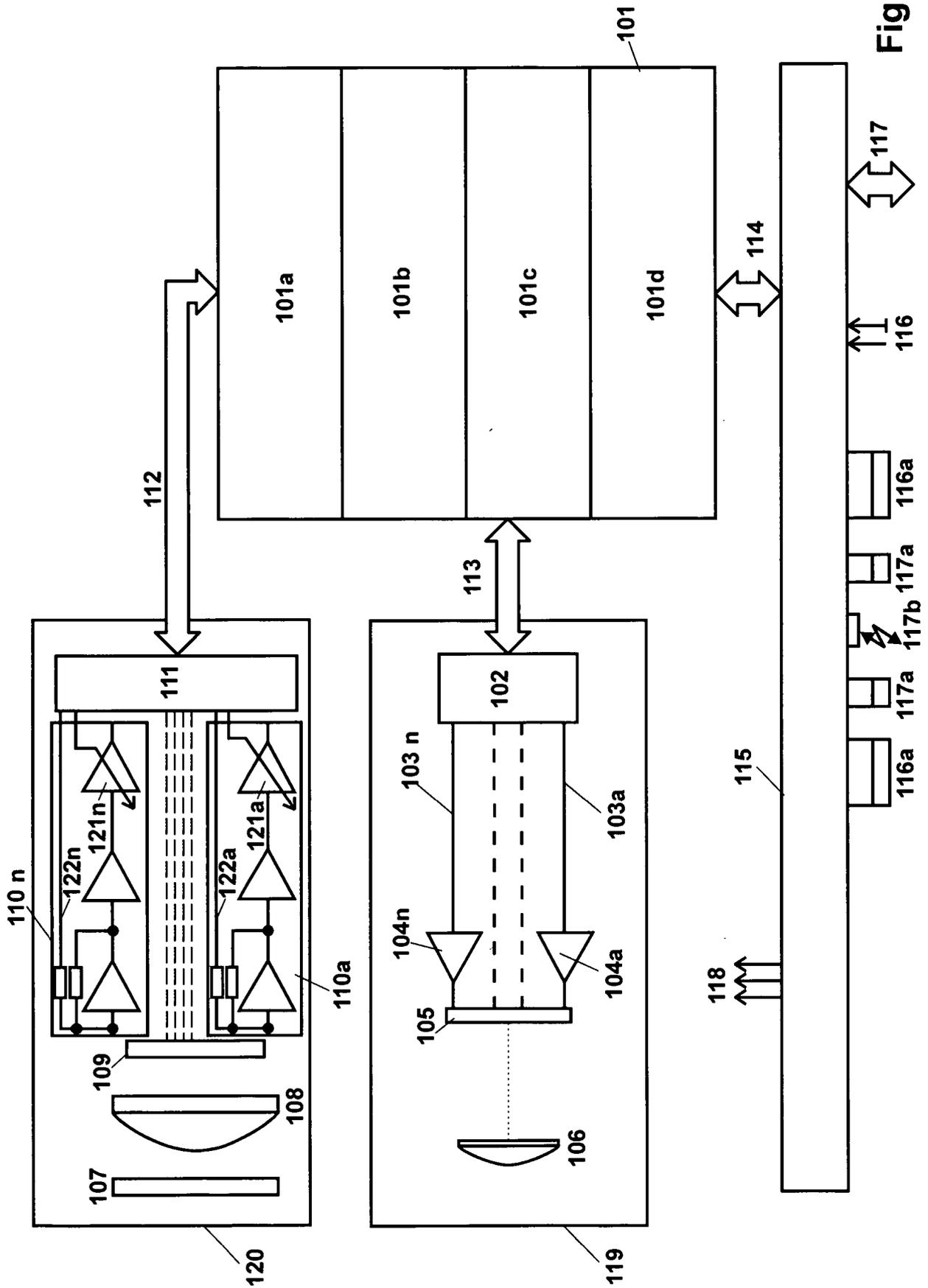


Fig. 1

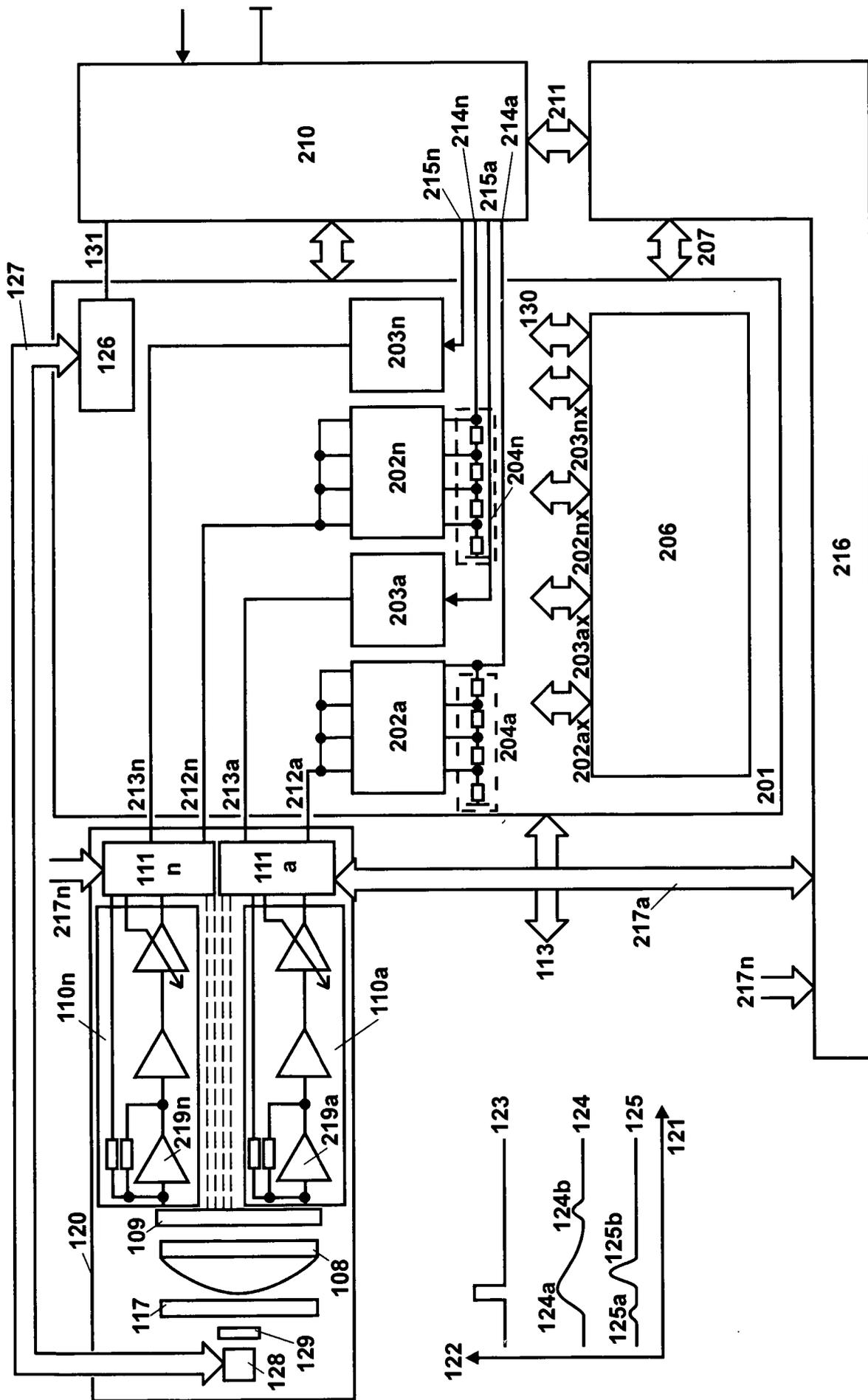


Fig. 2

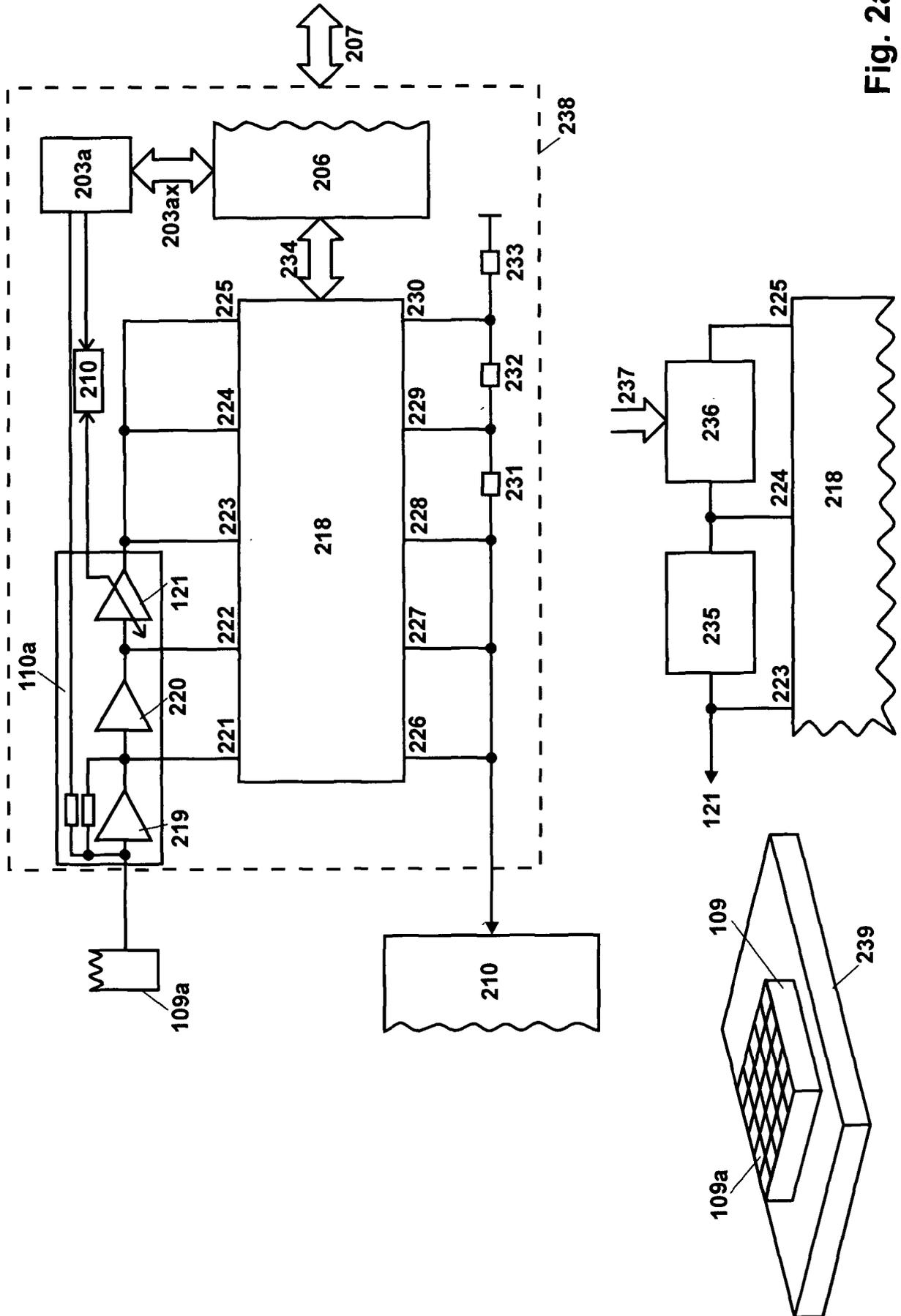


Fig. 2a

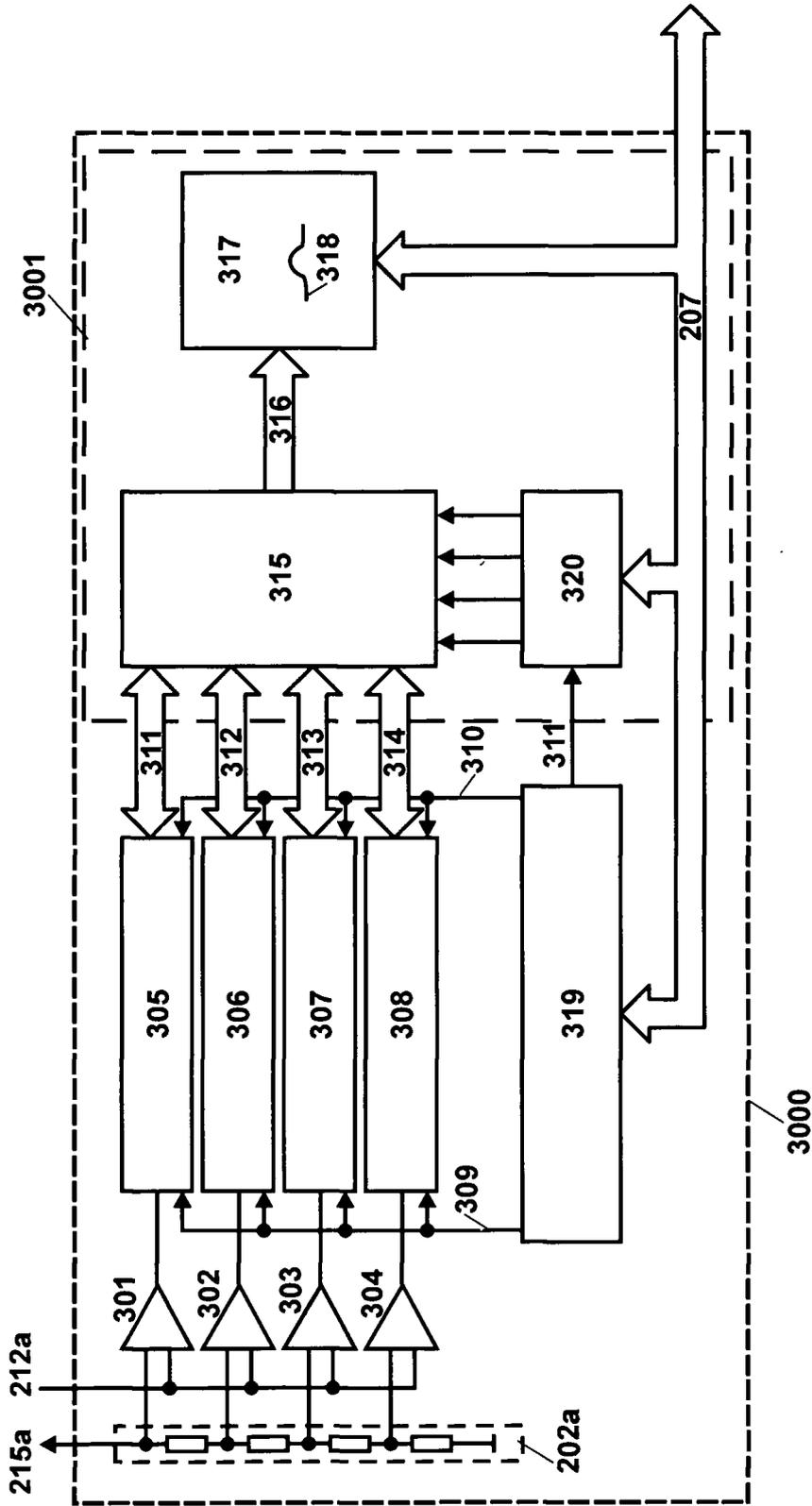


Fig. 3

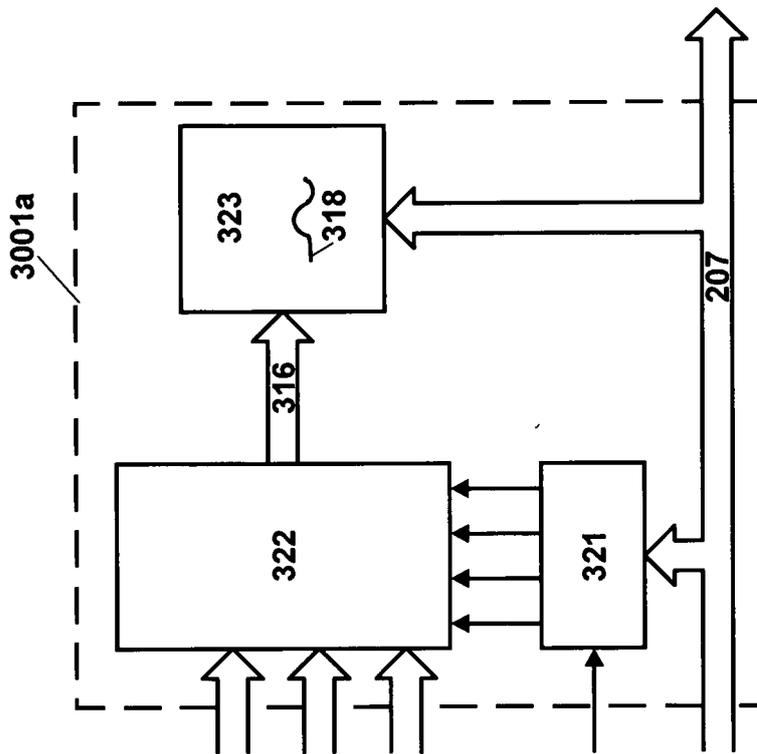


Fig. 3a

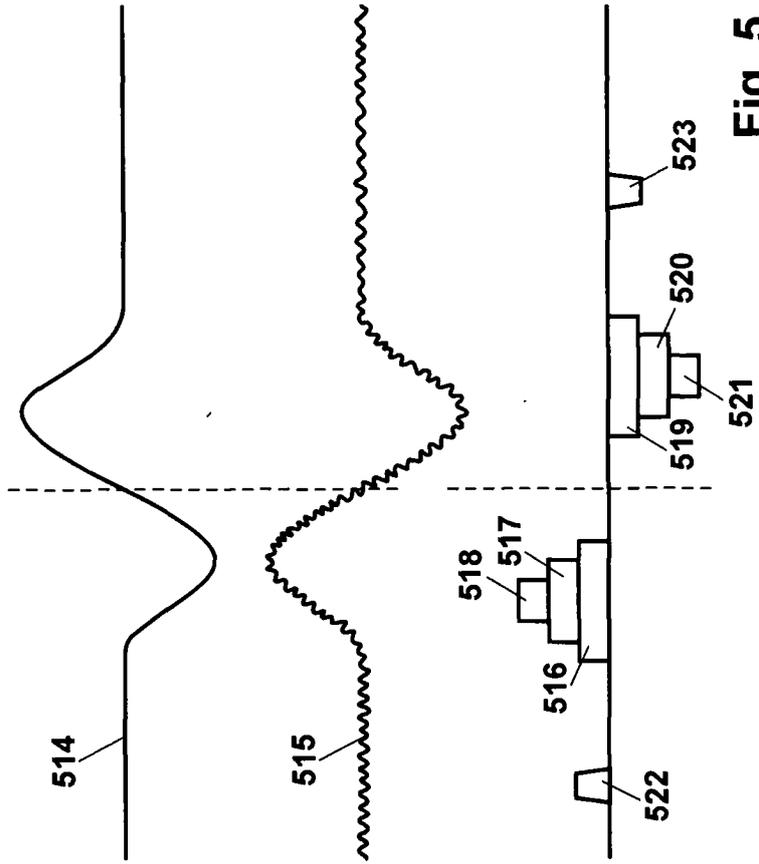
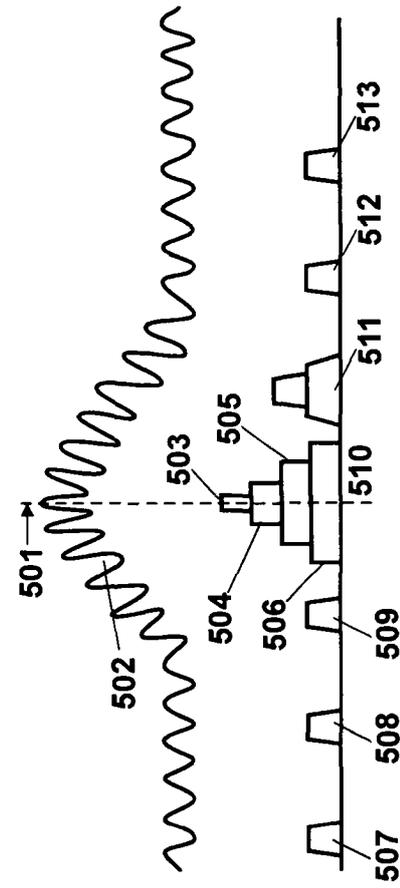


Fig. 5

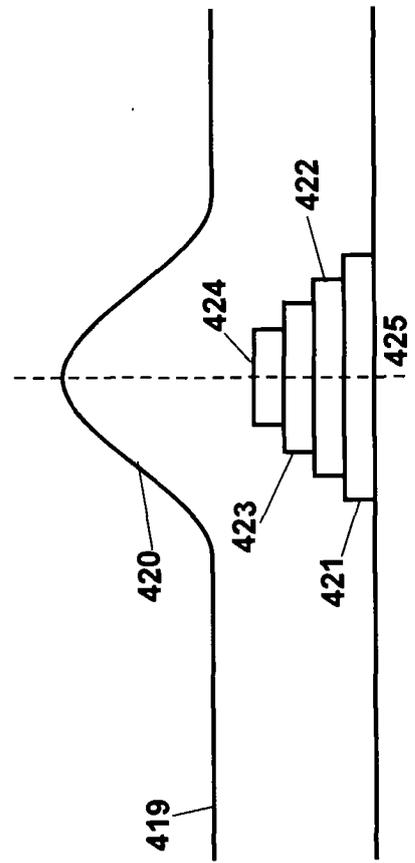
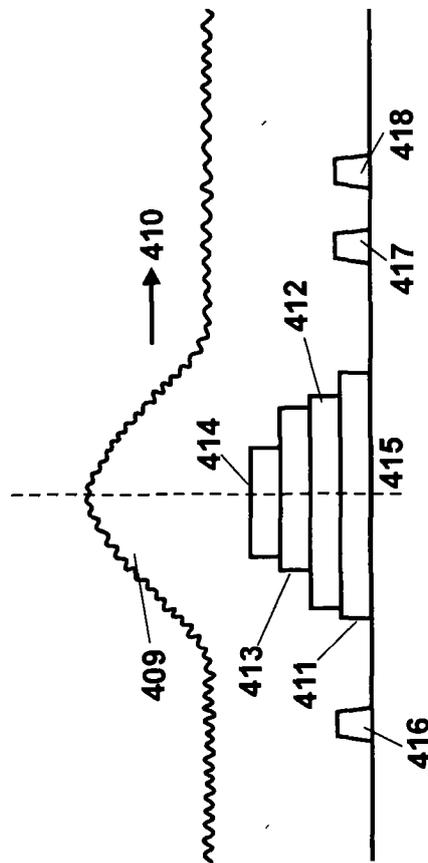
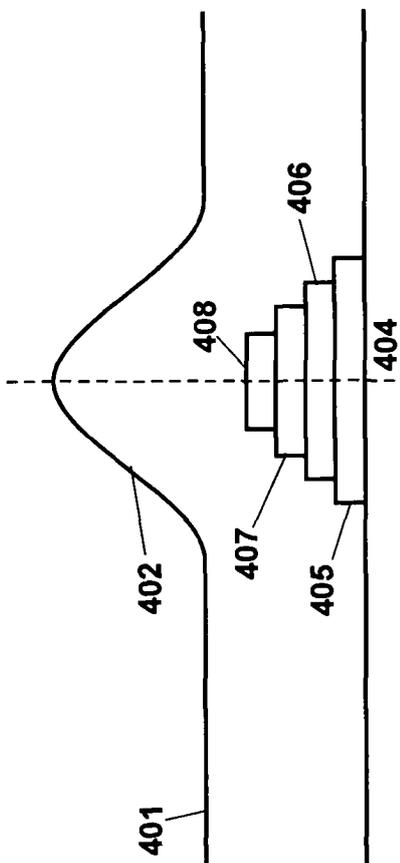


Fig. 4

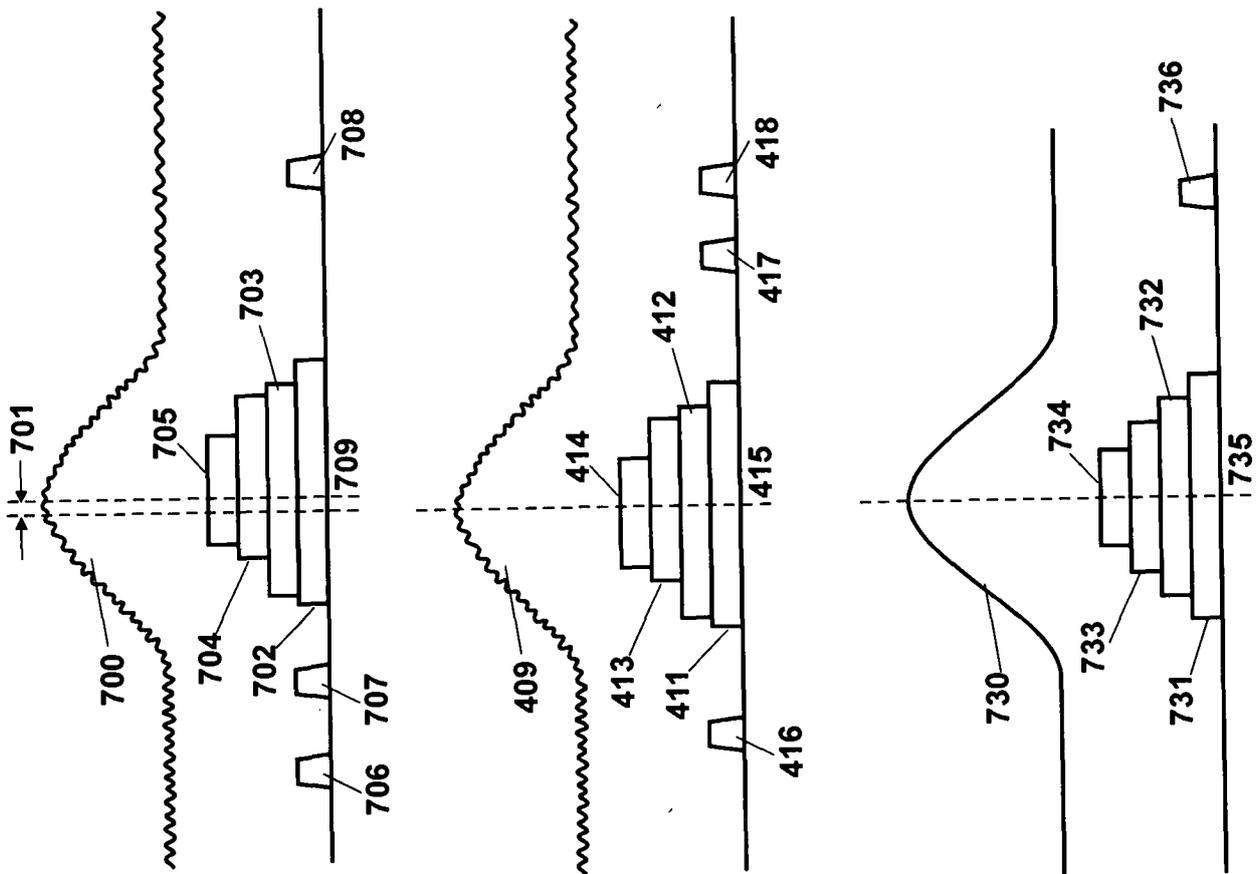


Fig. 7

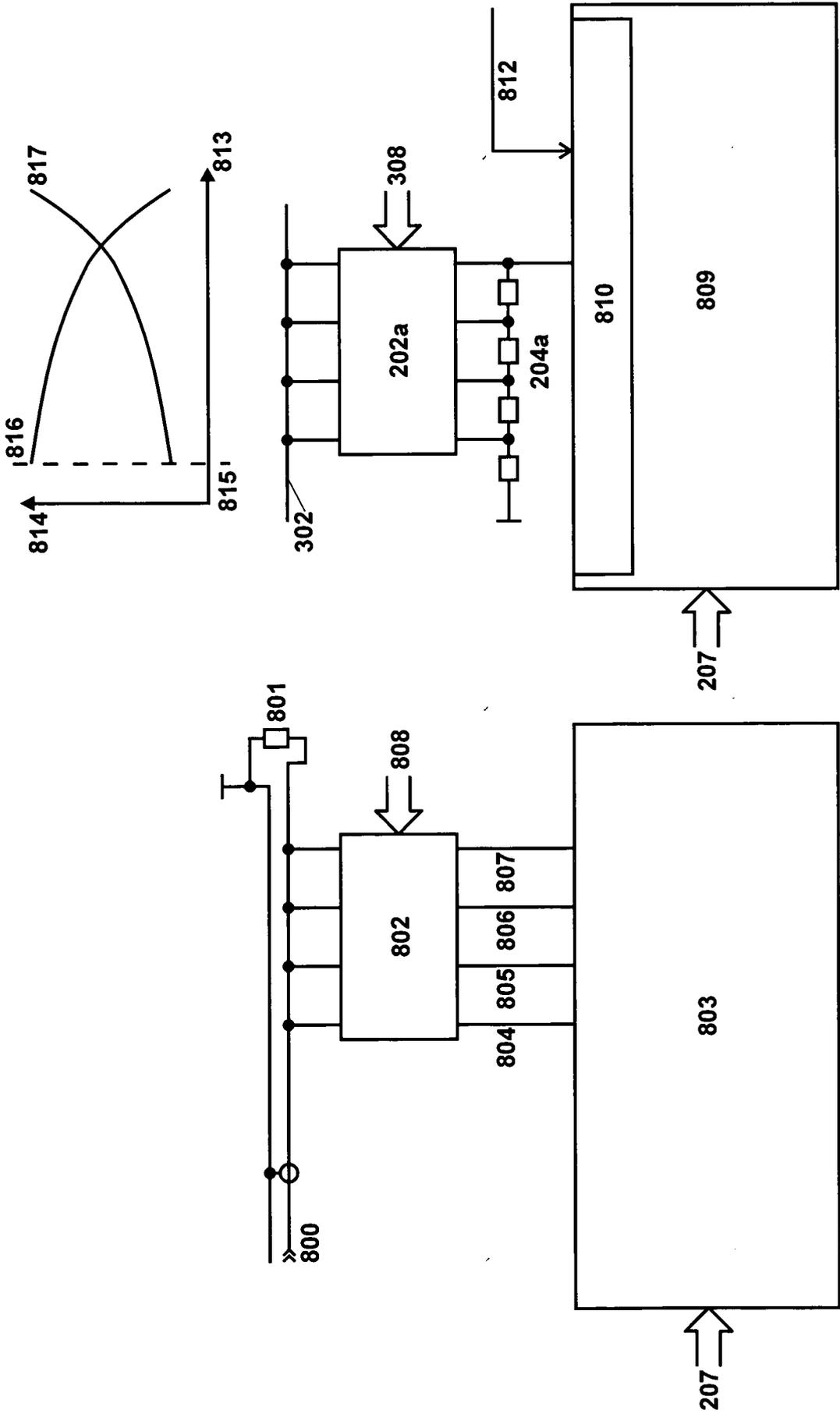


Fig. 8

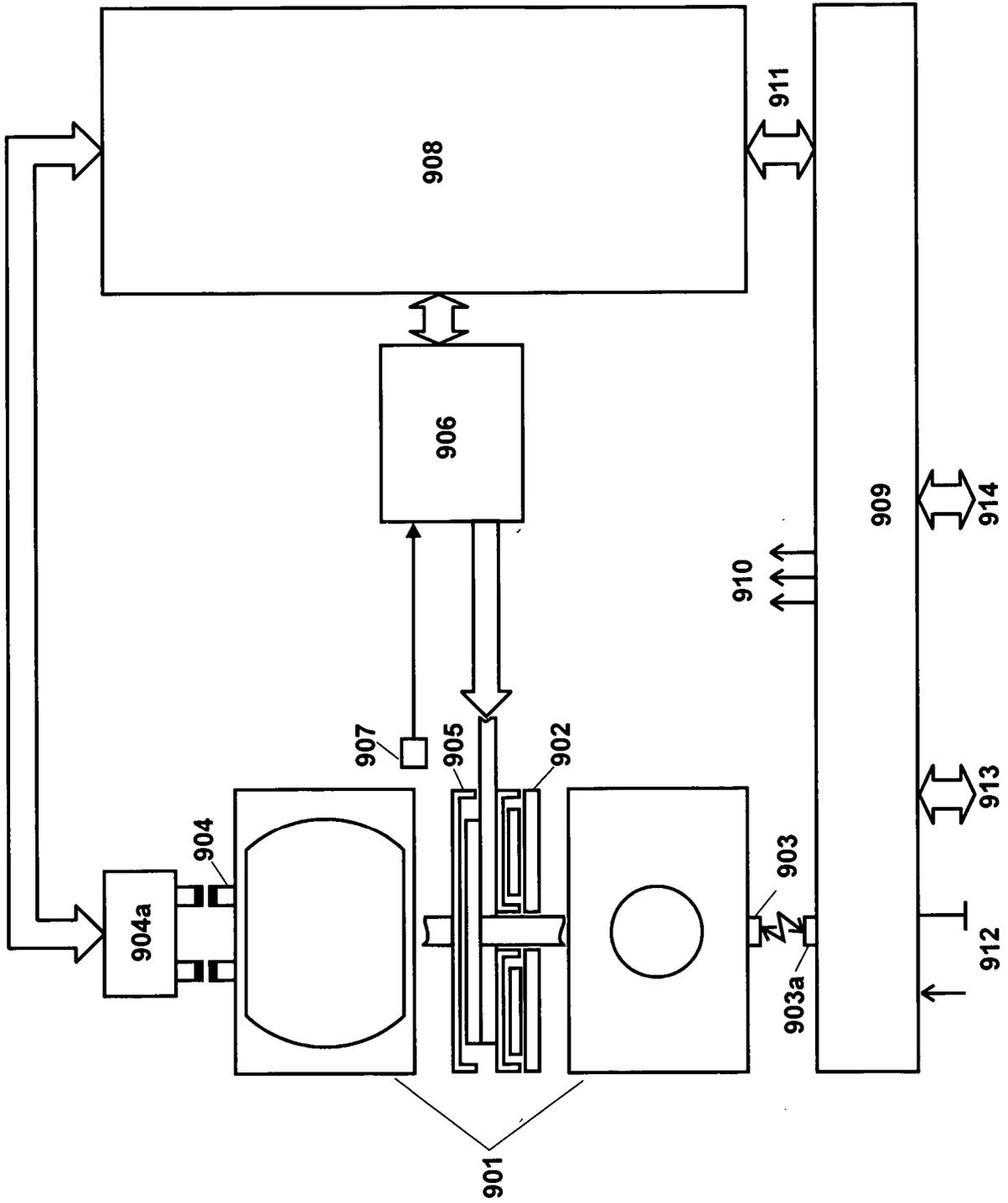


Fig. 9