

發明專利說明書

200400759

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：P2115106

※申請日期：P2.6.3

※IPC 分類：H04N5/335

壹、發明名稱：(中文/英文)

固態影像拾取裝置與其信號處理方法

SOLID-STATE IMAGE PICKUP DEVICE AND SIGNAL
PROCESSING METHOD THEREFOR

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商新力股份有限公司

SONY CORPORATION

代表人：(中文/英文)

安藤 國威

KUNITAKE ANDO

住居所或營業所地址：(中文/英文)

日本東京都品川區北品川六丁目七番35號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU, TOKYO,
JAPAN

國籍：(中文/英文)

日本 JAPAN

參、發明人：(共 4 人)

姓名：(中文/英文)

1. 佐藤 弘樹
HIROKI SATO
2. 馬淵 圭司
KEIJI MABUCHI
3. 中村 信男
NOBUO NAKAMURA
4. 飯塚 哲也
TETSUYA IIZUKA

住居所地址：(中文/英文)

1. 日本東京都品川區北品川六丁目七番35號
7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU,
TOKYO, JAPAN
2. 日本東京都品川區北品川六丁目七番35號
7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU,
TOKYO, JAPAN
3. 日本東京都品川區北品川六丁目七番35號
7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU,
TOKYO, JAPAN
4. 日本東京都品川區北品川六丁目七番35號
7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU,
TOKYO, JAPAN

國籍：(中文/英文)

1. 日本 JAPAN
2. 日本 JAPAN
3. 日本 JAPAN
4. 日本 JAPAN

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家（地區）申請專利：

1. 日本；2002年06月04日；特願2002-163134

2.

3.

4.

5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本；2002年06月04日；特願2002-163134

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明相關於固態影像拾取裝置，其對複數個光電轉換元件形成的圖素陣列元件中產生的圖素信號執行A/D轉換，並輸出獲得的數位圖素信號，而更特定於固態的影像拾取裝置，其包含圖素信號用的改良A/D轉換器，針對這種固態影像拾取裝置的信號處理方法，以及包含這樣的固態影像拾取裝置的電子裝置或電子設備。專有名詞，"電子裝置或電子設備"表示的是，例如，數位向機，有相機的行動電話，或個人電腦，而專有名詞"固態影像拾取裝置"表示的是CCD影像拾取裝置的影像拾取晶片或是放大器型態的影像拾取裝置(CMOS感測器)，或一電子裝置模組，其中影像拾取晶片與感測器或用來併入電子設備的另一晶片整合。

【先前技術】

在相關技藝的固態影像拾取裝置，其拾取對象的影像並輸出數位影像信號，從光電轉換元件取得之類比影像信號需要由提供在傳輸路徑中預定位置上的A/D轉換器轉換成為數位信號。

因此，有不同的方法，例如轉換圖素信號為圖素陣列原件中的數位信號的方法，藉由A/D轉換其每一個係提供給圖素陣列元件中的複數個圖素，一利用提供在信號處理元件中之A/D轉換器的方法，以對從圖素陣列元件送出之圖素信號執行不同類型信號處理並轉換圖素信號為數位信號，在

不同類型的信號處理之前或之後，以及轉換類比視訊信號成為數位視訊信號的方法，藉由提供在信號處理元件完成處的類比視訊信號輸出級的A/D轉換器的方式。

利用提供在圖素陣列元件中的A/D轉換器的方法在較多圖素數目配置在圖素陣列元件時有其缺點，因為每個圖素的配置變得複雜。

使用提供在視訊輸出級的A/D轉換器的方法在電源消耗或類似的方面有其缺點，因為視訊信號需要連續高速的A/D轉換而所有的處理例如信號處理需要以類似的方式進行。

從這些觀點，最有用的方法是轉換類比信號成為數位信號，藉由提供在信號處理元件中接近圖素陣列元件的A/D轉換器的方法，並接著經由數位處理完成視訊信號。

在從二維圖素陣列元件讀取圖素信號進入信號處理元件，二維圖素陣列元件的圖素線或圖素行依序被垂直掃描電路或水平掃描電路，一般提供在二維圖素陣列元件的邊緣部分的動作選定，而圖素信號轉移至信號處理元件，以圖素線或圖素行為單位。

以圖素線或圖素行為單位讀取圖素信號的架構將在下面以範例方式說明。

在這個架構中，信號處理元件配置在二維圖素陣列的最後一線上，對於信號處理元件(每一個群組的圖素行也可以提供一組的信號處理電路)的個別圖素行上。

每一個信號處理電路連續的獲取圖素信號，從根據垂直掃描電路選擇的圖素線讀取，並對這些圖素信號執行預定

的信號處理。

附帶的，即使是信號處理以圖素線為單元而執行的情形，基本上執行的是相同動作。

當在每個信號處理元件中的信號處理時，一般會執行，例如，對不同圖素信號的放大及CDS(關連雙倍取樣)處理。可能有的實例是還包含電流-電壓轉換或類似的。

在這個信號處理元件中，A/D轉換個別的提供在對應於二維圖素陣列元件的圖素行或圖素線，藉之可取得數位圖素信號，藉由相較簡單且不昂貴的架構方式，以對每個圖素行或圖素線的圖素信號執行A/D轉換。另外，因為後級的處理可以數位處理進行，這個架構有助於降低功率消耗及類似的。

【發明內容】

發明概要

雖然至此已提供用在上述的A/D轉換的不同型態的A/D轉換器，但最佳的A/D轉換特別的難做到，因為上述架構其中為每一個圖素行或圖素線提供的每一個信號處理電路對圖素信號執行A/D轉換。

脈衝整合型態及快閃型態已知為相關技藝A/D轉換器範例的代表。

脈衝積分型態將轉換標的之類比輸入信號，與預定的上升波形比較，計算兩個信號位準間確認一致所花的時間，藉由計數器的方式，並輸出對應到類比輸入信號位準之計數值的數位信號。

然而，這個方法在較高的轉換準確度時的運作太慢，因為計數器的計數動作會花時間，以及比較器的誤差很容易影響轉換結果的誤差並且較低電壓的架構很難實現。針對這個原因，脈衝積分型態不適用於要併入上述信號處理元件的A/D轉換。

快閃型態分割轉換標的之類比輸入信號成為複數個步階，藉由電阻型態的電位分割方法，比較每個分割的電位準與每一個參考值，並檢測特定步階並輸出檢測到的步階為數位信號。

然而，雖然這個方法可以實現高速轉換，但在每一個A/D轉換器上要提供多數個比較器，以便實現較高的轉換準確度。針對這個原因，快閃型態的問題在於它的架構要併入上述的信號處理元件在電路的尺寸上是非常大而每個元件的結構又非常複雜。

本發明係針對上述問題的觀點，而本發明的目的是提供固態影像拾取裝置及其信號處理的方法，兩者都能在從圖素陣列讀取出來的圖素信號上執行有效的A/D轉換並使之達成功率消耗上的降低以及減低尺寸上及影像拾取裝置的價格，並同時簡化裝置的組裝進而實現高品質的影像輸出。

本發明在應用於影像拾取裝置時的優點最明顯，其架構之中為每一個圖素行或圖素線提供的信號處理電路對圖素信號執行A/D轉換。然而，本發明也可以應用在A/D轉換器提供在有關圖素陣列元件的複數個圖素的的架構中，或是

A/D轉換器提供在有信號處理元件完成的類比視訊信號輸出級的架構中。

要達到上述目的，根據本發明之固態影像拾取裝置包含：
一圖素陣列元件，其中複數個圖素的每一包含一光電轉換元件以一維的方向或二維的方法排列；以及

用來對由圖素輸出的圖素信號執行預定信號處理的信號處理元件，

每一個信號處理元件有一A/D轉換器來轉換類比信號成為數位信號，

此A/D轉換器包含至少一個調變器。

根據本發明之固態影像拾取裝置的信號處理方法包含轉換從圖素輸出的類比圖素信號成為數位的圖素信號的A/D轉換步驟，

此A/D轉換步驟使用了調變器及數位濾波器。

根據本發明之一電子裝置包含固態影像拾取裝置，

此固態影像拾取裝置包含：

圖素陣列元件，其中複數個圖素，每一個包含一光電轉換元件，排列成一維方向或二維方向；以及

信號處理元件用來對從圖素輸出的圖素信號執行預定信號處理，

每一個信號處理元件，有一A/D轉換器來轉換類比信號成為數位信號，

此A/D轉換器包含至少一調變器。

根據本發明，調變器及數位濾波器係用在A/D轉換來轉換從圖素輸出的類比圖素信號成為數位的圖素信號，藉之對類比圖素信號執行高準確度及高可靠度A/D轉換，藉由儘可能利用調變器的特性。

【實施方式】

根據本發明之固態影像拾取裝置及其信號處理方法的較佳具體實例將在下面說明。

圖1為顯示根據本發明第一具體實例的固態影像拾取裝置的基本部分架構的方塊圖。圖2為顯示根據本發明第二具體實例的固態影像拾取裝置的基本部分架構的方塊圖。

首先，第一與第二具體實例每一個的最基本特徵點將在下面參考圖1及2概要的說明。

圖1顯示圖素陣列元件10包含複數個單元圖素11，CDS(關連雙倍取樣)電路20，以及A/D轉換器30。從圖素陣列元件10經由信號線12讀出的圖素信號歷經在CDS電路20中的CDS處理(雜訊消去處理)，而接著由CDS電路20輸出的信號輸入到A/D轉換器30來對圖素信號執行A/D轉換。

本發明第一具體實例的基本特徵部分存在於A/D轉換器30包含一 $\Delta\Sigma$ 調變器31及一數位濾波器32的事實。

圖2顯示一包含複數個單元圖素41及一A/D轉換器50的圖素陣列元件40。從圖素陣列元件40經信號線42讀出的圖素信號輸入到A/D轉換器50來對圖素信號執行A/D轉換。CDS電路(未顯示在圖2中)提供在A/D轉換器50的後級，如此CDS處理是對轉換成數位信號的圖素信號執行。

本發明第二具體實例的基本特徵部分存在於A/D轉換器50包含一 $\Delta\Sigma$ 調變器51及一數位濾波器52的事實。

顯示在圖1及圖2架構的主要差異是CDS電路20及A/D轉換器30配置的順序與CDS(未顯示)及A/D轉換器50的配置順序相反，而此A/D轉換器30及50之相關基本特徵部分的組成元件有著相同的架構。

圖 1 顯示圖素行及圖素陣列元件 10 其中之一的架構係架構來經由對應的信號線輸出個別圖素行的圖素信號，而此 CDS 電路 20 及 A/D 轉換器 30 為每個圖素行提供並架構為所謂行型態信號處理單元的元件，其以圖素行為單元對圖素信號進行信號處理。

一般的，利用 $\Delta\Sigma$ 調變器的 A/D 轉換方法可以做到高準確度的轉換，但本質上處理速度較慢。因為這個原因，在許多相關技藝中，利用 $\Delta\Sigma$ 調變器的 A/D 轉換方法已經不再使用於視訊信號的 A/D 轉換但還用在需要高品質的音訊信號 A/D 轉換。

在第一與第二具體實例的每一個中， $\Delta\Sigma$ 調變器用在其中以圖素行為單元對圖素信號進行 A/D 轉換的架構中，藉之解決每一個 $\Delta\Sigma$ 調變器的轉換速度問題而其高準確度的 A/D 轉換函數可以有效在影像處理領域中利用。

本發明第一與第二具體實例的特定範例將在下面說明，藉說明性的參考對應上述圖 1 中第一具體實例的架構。

圖 3 顯示在根據第一具體實例之固態影像拾取裝置的影像陣列元件及周邊電路元件的整個架構的概要解釋觀點。

影像陣列元件 110 有多數個單元圖素 111，其以二維配置排列組成正方形的影像拾取區域。每個單元圖素 111 的架構將在稍後說明。

一水平掃描電路 120 提供在影像陣列元件 110 的上面部分，如此來延伸影像陣列元件 110 的圖素線(水平線)方向，以及垂直掃描電路提供在影像陣列元件 110 的左面部分，如

此來延伸影像陣列元件110在圖素行(垂直)方向。影像陣列元件110中的單元圖素111依序的被這些掃描電路120及130掃描，藉之執行圖素信號的讀取以及電子快門動作。

應注意這個範例的架構，其以圖素線為單元做垂直方向的掃描影像陣列元件110並經由個別圖素行提供之垂直信號線112從每一圖素線讀取圖素信號。

CDS元件140，其中配置了對應個別圖素行的複數個CDS電路141，提供在影像陣列元件110的後級(輸出面)。個別圖素行的圖素信號，從影像陣列元件110經對應垂直信號線112讀取的，依序的輸入到對應CDS元件140的CDS電路141，而由CDS執行單元圖素111特有消去雜訊的處理施加於圖素信號。

特定的，影像陣列元件110的個別單元圖素111包含因為組成個別單元圖素111之MOS電晶體或類似的而特有的特徵誤差。因此，如果從個別單元圖素讀出的圖素信號直接形成視訊信號，單元圖素111間特徵的不一致性影響視訊信號並出現為影像中的雜訊。

要消去這樣的單元圖素111間的特徵誤差，個別單元圖素111的信號電荷暫時的重置而其重置位準也被讀取，而之後，單元圖素111被用來執行光接收動作而其信號位準被讀取。重置位準及每一單元圖素111信號位準間的差異被找出，而發生在個別單元圖素111在重置時的特有誤差被個別單元圖素111的信號位準的誤差所抵銷，藉之消除因單元圖素111間特徵不一致性所造成的雜訊。

每一個CDS電路141的特定架構將在稍後說明。

$\Delta\Sigma$ 調變器元件150，其中配置對應個別圖素行的複數個 $\Delta\Sigma$ 調變器151，被提供在CDS元件140的後級(輸出面)，而數位濾波器160，其中配置對應個別圖素行的複數個數位濾波器161，被提供在 $\Delta\Sigma$ 調變器元件150的後級(輸出面)。

也就是，個別的 $\Delta\Sigma$ 調變器151及對應的數位濾波器161組成對應個別的圖素行的A/D轉換器。附帶的，個別圖素行的所有A/D轉換器在之後集合性的參考為A/D轉換元件。

個別的 $\Delta\Sigma$ 調變器151從CDS電路141接收圖素信號，並轉換圖素信號的波形為二進位的信號。個別的數位濾波器161對從 $\Delta\Sigma$ 調變器151接收的二進位信號執行低通濾波處理，並輸出取得之信號到提供在個別數位濾波器161後級的電路(未顯示)。如此，來自CDS元件140的類比圖素信號經由A/D轉換元件轉換為數位的圖素信號。

數位濾波元件160及後面的區域執行數位信號處理，並可從與包含 $\Delta\Sigma$ 調變器元件150及之前區域類比信號處理區域相比較低電的來源電壓得到。

每一個 $\Delta\Sigma$ 調變器151特定架構及每一個數位濾波器161的特定架構將在稍後說明。

時序產生電路170產生個別元件110到160之動作需要的不同時序信號，並供應時序信號到個別元件110至160。

元件110到170係提供在一個半導體晶片上。

附帶的，在這個範例的說明中，對一範例做出參考，其中為每個圖素行提供一個CDS電路141及一個A/D轉換器，

但本發明也適用於架構，其中為複數個圖素行提供一個CDS電路141一組的A/D轉換器(一個 $\Delta\Sigma$ 調變器151及數位濾波器161)。

圖4為顯示以上述方式架構之CDS元件140及A/D轉換元件動作順序的時序圖。

這些元件的動作是在從一條線的圖素信號由影像陣列元件110讀出的瞬間直到下一條線開始讀取瞬間的一垂直掃描區間內執行。在這個範例中，在水平有效的區間內，其中每一圖素行被水平掃描電路120掃描，A/D轉換處理是以每一個A/D轉換器($\Delta\Sigma$ 調變器151及數位濾波器161)執行的，以及在水平掃描電路120的拉回掃描區間的期間(水平無效區間)，CDS處理是以CDS電路141執行的。

也就是，在圖4中顯示的範例，在前一條線(第n條線)的處理完成後，CDS電路141運作來在水平無效期間執行對下一條線(第(n+1)條線)CDS處理，並在之後，在水平有效區間， $\Delta\Sigma$ 調變器151及數位濾波器161依序的運作來執行A/D轉換的處理。

每一個上述的元件的特定架構及動作將在下面依預定順序加以說明。

上述範例中的單元圖素111及CDS電路141將在下面說明。

圖5為顯示每一個第一與第二具體實例中的一個單元圖素111及一個CDS電路的架構範例的電路圖。圖6為顯示圖5中顯示的每一部份的動作時序的時序圖。

顯示的單元圖素111有光二極體201，其做為光電轉換的

元件，轉換電晶體202，其讀取光二極體201產生的信號電荷，在轉換脈衝 ϕ_{tg} 的基礎上，放大電晶體203其轉換在其閘極電位上的變化，由從轉換電晶體202讀取的信號電荷造成的，成為電氣信號，選擇電晶體204其依據線選擇信號 ϕ_{sel} 輸出放大電晶體203的輸出到垂直信號線112，以及重置電晶體205其依據重置脈衝 ϕ_{ret} 重置光二極體201的信號電荷成為源極電壓VDD。

附帶的，單元圖素111不限制在上述範例利用四個圖素電晶體202到205的架構，而可能有另一個架構。

負載電晶體180，其個別的轉換從單元圖素111輸出的電流信號到對應的垂直信號線112成為電壓信號，係提供在影像陣列元件110及CDS元件140之間。

如圖5中所示，CDS電路141其處理經負載電晶體180輸入的圖素信號，有一箝制電容211，箝制電晶體212，取樣電晶體213，及維持電容器214。

如前述的，一般的CDS處理找出重置位準與每一個單元圖素111間的差異，而需要對於每一個單元圖素111執行兩次位準的取樣，重置位準及信號位準。在這個範例的CDS電路141，每一個單元圖素111的重置位準被箝制在所有單元圖素111相同的固定數值，藉由箝制電容211與箝制電晶體212，藉之形成圖素信號，其中因為單元圖素111間的特徵不一致造成的雜訊已經由只對信號位準取樣而被消去。

也就是，當要從單元圖素111讀取重置位準，箝制電晶體212導通，由於箝制脈衝 ϕ_{vcl} 帶有從垂直信號線112輸入之圖

素信號的DC成分，由箝制電容211截止。

因此，因為重置位準產生在箝制電容211的輸入端(較接近影像陣列元件110)造成的電位差異，但是箝制電容211的輸出端維持在固定值由箝制電晶體212所加上的箝制電壓 V_{clp} 。在這個時點上，重置位準變成不需要取樣，因為固定值在所有的單元圖素111歸功於箝制電晶體212會都相同的。

接著，當圖素信號從單元圖素111讀出時，箝制電容211的輸入邊上的電位變化，而變化出現在箝制電容211的輸出邊上。在這個時點，取樣電晶體213藉由取樣及維持脈衝 ϕ_{sh} 導通，而在箝制電容211輸出邊上的信號輸入到維持電容214。

單元圖素111及CDS電路141的動作將在下面參考圖6簡單的說明。

首先，當單元圖素111被線選擇脈衝 ϕ_{sel} 選定時，圖素信號重置為源極電壓VDD被重置脈衝 ϕ_{rst} 而充電儲存期間開始。

接著，在預定的充電儲存期間之後，單元圖素111的信號電荷被轉換脈衝 ϕ_{tg} 讀取出來，而單元圖素111的輸出被反相。

在此同時，就在從單元圖素111讀取信號電荷之前，CDS電路141的輸入電壓被箝制在箝制電壓 V_{clp} 的固定數值，而在讀取之後，CDS電路141藉由取樣脈衝 ϕ_{sh} 檢測信號位準。

因此，在所有的單元圖素111之間都是一致的圖素信號值

可以從信號位準的取樣獲得，而不需要取樣重置位準。

這個範例的A/D轉換($\Delta\Sigma$ 調變器151及數位濾波器161)將在下面說明。

圖7為顯示這個範例的A/D轉換器整個架構的方塊圖，而圖8為顯示在圖7中顯示之A/D轉換器的 $\Delta\Sigma$ 調變器151架構範例的方塊圖。

圖9為顯示在圖7中顯示之A/D轉換器的數位濾波器161架構範例的方塊圖，而圖10為顯示在圖9中顯示之數位濾波器161中提供的移動平均濾波器的架構範例的方塊圖。

圖11為時序圖顯示在圖7中顯示之A/D轉換器的動作時序的時序圖。

在圖7顯示的範例中， $\Delta\Sigma$ 調變器151是用迴授電路做的，其包含一加法器221，一積分器222，一量化器223及一1-位元D/A轉換器224。

當上述CDS電路141的輸入信號(在未提供CDS電路141的情形，來自單元圖素111的圖素信號)加至加法器221，加法器221找出輸入信號及來自1-位元A/D轉換器224之迴授信號間的差異，並輸入此差異信號到積分器222。積分器222將此信號積分，並輸入此積分信號到量化器223。

量化器223架構如比較器，其根據輸入的積分信號是否小於預定值而輸出"1"或"0"。量化器223的輸出則經由迴授迴路輸入到1-位元D/A轉換器224。

1-位元D/A轉換器224根據來自量化器223的輸入是"1"或"0"產生預定的類比信號，並輸出預定的類比信號到加法器

221。加法器 221 以輸入類比信號減去 1-位元 D/A 轉換器 224 的輸出信號，並輸入差異信號至積分器 222。

以此方式建構的 $\Delta\Sigma$ 調變器 151 輸出二進位信號 "1" 或 "0" (量化器 223 的輸出)。

數位濾波器 161 產生特定位元數目的數位資料，藉由傳遞壓縮的波形信號 "1" 或 "0" 通過低通濾波。

附帶的，顯示圖 7 中的範例使用 $\Delta\Sigma$ 調變器 151 包含形成一個積分器 222 及一個 1-位元 D/A 轉換器 224 的線性迴授系統，但是也可以使用二次方或更高階 $\Delta\Sigma$ 調變器，其包含較多數目的積分器 222 及較多數目的 1-位元 D/A 轉換器 224。藉由調整二次方或更高階迴授系統，是可以降低量化雜訊的。

$\Delta\Sigma$ 調變器 151 的更特定電路架構將在下面參考圖 8 加以說明。

積分器 222 架構為在特定時脈頻率下運作的切換電容器電路。

積分器 222 的輸入部分 230 包含 MOS 開關 231 及 232 每一個是用一對的 PMOS 及 NMOS 電晶體做的，而其個別的配置在輸入部分的輸入端及輸出端，以及一電容器 233 配置在 MOS 開關 231 及 232 中間。相反極性的時脈脈衝 ϕ_{ck} 及 ϕ_{xck} 施加在每個 MOS 開關 231 及 232 的 PMOS 及 NMOS 電晶體。

在這個輸入部分 230，供應至運算放大器 240 的電流量可由有關於 MOS 開關 231 及 232 的時脈頻率以及電容器 233 的電容值加以控制。

運算放大器 240 是用在一般積體電路的型態提供有迴授

電容241，並藉由控制流入電容器241的電流量而產生積分電壓，藉由MOS電晶體Tr1到Tr5的方式，來自輸入部分230的信號以及參考電壓Vref1及Vref2。

在有基本架構的積分器中，加入電阻取代輸入部分230，在這個範例中，因為使用了包含此輸入部分230及運算放大器240切換電容器電路，包含在兩個電容233及241之個別電容的誤差可以藉由適當選擇兩個電容器233及241的電容加以抵銷，藉之可以降低積分器222的相關誤差。

量化器223是一般的比較器電路，用差動放大器250及D正反器260做的。量化器223比較來自積分器222的輸入信號與參考電壓Vref3，並與時脈脈衝 ϕ_{ck1} 同步地經由D正反器260輸出比較結果。

1-位元D/A轉換器224是用MOS開關261及262以及類似於積分器222的D/A轉換器230的電容器263，並轉換1-位元輸入信號成為預定的類比信號並饋送此類比信號回到積分器222。

附帶的，在圖7中，積分器222的輸入部分230與1-位元D/A轉換器224輸出的結合對應圖7中顯示的加法器221。

數位濾波器161將在下面參考圖9及10加以說明。

有幾種不同的數位低通濾波器可以用在本發明中，但在下面的說明中，參考到使用移動平均濾波的範例。

圖9概要的顯示移動平均濾波器的架構。

移動平均濾波器270包含算術單元280每一個用延遲元件281及加法器282做的，而算術單元280串連連接成為多級(M

級)形式。加法器282最後一級的輸出經由數位放大器290除以 $(M+1)$ ，並輸出為移動平均值。

圖10為圖9中顯示的算術單元280的第一級的電路圖。如圖10所示，在算術單元280中，D正反器281A當作延遲元件281，而此D正反器281A輸出則輸入到加法器282A並加到前一級的輸出，而加總送到下一級。

應注意第一級與後面的算術單元280有1-位元輸入並因而有一個D正反器281A，而在第二級與後面的算術單元280，因為輸入位元數逐漸增加，加法器282A的位元數目隨之增加。

上述A/D轉換器的電路動作將參考圖11的時序圖在下面簡單的說明。

首先，當電路141的處理完成時且CDS電路141的輸出(A/D轉換器的輸入信號)如圖11所顯示的上升， $\Delta\Sigma$ 調變器151與操作時脈之脈衝 ϕ_{ck1} 同步的產生二進位的壓縮波形並輸出此二進位壓縮波形到移動平均濾波器270(數位濾波器161)。

移動平均濾波器270的第一級輸出將 $\Delta\Sigma$ 調變器151輸出延遲一個時脈週期信號而獲得之信號，而第二與後面的級分別輸出以不同延遲量計算而得之信號，其一個級到一個級的逐漸增加，而最後，輸出將 $\Delta\Sigma$ 調變器151輸出除以 $(M+1)$ 而獲得的信號。

根據上述的架構， $\Delta\Sigma$ 調變器151及數位濾波器161可以用來對每一個圖素信號執行高準確度的A/D轉換，而在個別圖

素行的圖素信號，從對應A/D轉換器輸出的，由配置在A/D轉換器後級的電路組合成一視訊信號，藉之可以輸出良好品質的數位視訊信號。

特定的，藉由使用在這個範例提到的1-位元 $\Delta\Sigma$ 調變器，是可以在A/D轉換期間處理1-位元信號。因此，將有的好處是相較於執行多-位元(複數個位元)動作的方法，每個位元的準確度不再確定的嚴格而還有的好處是可以不依賴任何其他類比元件的實現A/D轉換處理。

附帶的，使用多-位元 $\Delta\Sigma$ 調變器提供的好處是A/D轉換可以輕易的做到高度準確而 $\Delta\Sigma$ 調變器的穩定度增加。

另外，藉由增加時脈速度，是可以改善雜訊降低的效果，藉之可提供固態影像拾取裝置對雜訊的抵抗能力。

另外，這個包含 $\Delta\Sigma$ 調變器151及數位濾波器161的A/D轉換器可輕易的用來實現A/D轉換準確度的可變控制，並有可以應用在不同用途上的好處。

在一般的A/D轉換器，不一定很容易改變轉換的準確度(轉換位元數)。然而，在利用上述 $\Delta\Sigma$ 調變器151的架構中，可以輕易的改變A/D轉換的控制，藉由改變脈衝 ϕ_{ck1} 時脈的速率。因此，例如，可以實現一可用在有較低轉換準確度之電源節省模式的架構，或其可簡化影像處理，或其可以提供對應到記錄到記錄媒體上數位影像與顯示面板上影像的顯示間之不同解析度的不同準確度影像輸出。

例如，可以採用在不同模式中選擇不同A/D轉換準確度的操作方式的架構，如此每個不同模式可藉由切換 $\Delta\Sigma$ 調變器

151之脈衝 ϕ_{ck1} 時脈速率加以選擇，依據操作方式的運作。

本發明的第三具體實例將在下面說明。

圖12為顯示根據本發明第三具體實例之固態影像拾取裝置基本部分的方塊圖。圖12中，相同的參考號碼用來註記與那些用在圖1中顯示的固態影像拾取裝置的相同組成元件。

根據本發明第三具體實例之固態影像拾取裝置的架構其中用來依序選擇上述的複數個A/D轉換器所轉換的數位圖素信號並在其線方向上輸出依序選擇的數位圖素信號的輸出控制電路60係提供在上述A/D轉換器的後級。

個別的輸出控制電路60為用來依序轉換從對應A/D轉換器30的數位濾波器32在圖素線方向上輸出的數位圖信號的電路，並可以藉由依序轉換一線的圖素信號輸出線資料。

附帶的，在圖12顯示的範例中，數位圖素信號輸出的資料寬度為對應到，例如，數位濾波器32資料寬度的N位元。一般的，因為使用8位元資料寬度，輸出控制電路60係架構來以8條信號線輸出數位圖素信號。

圖素陣列元件10，CDS電路20及A/D轉換器30 ($\Delta\Sigma$ 調變器31及數位濾波器32)類似圖1顯示範例對應的那一個。

另外，顯示在圖12中的架構也可以加以修改如此CDS電路20配置在輸出電路60的後級，類似圖2顯示的範例。

圖13為顯示根據第三具體實例之固態影像拾取裝置的影像陣列元件及周邊電路元件整個架構的概要解釋觀點。在圖13中，相同的參考號碼用來註記那些用在圖3顯示之固態

影像拾取裝置的組成元件。

如圖13所顯示的，這個固態影像拾取裝置包含輸出控制元件190有為個別圖素線配置的輸出控制電路60，而此輸出控制元件190配置在A/D轉換元件之數位濾波元件160的後級(輸出端)並係架構來以圖素線為單元接收來自數位濾波元件160的資料並轉換及輸出接收的資料在圖素線上。附帶的，因為其他的組成元件與圖3顯示的相同，因而省略其說明。

圖14為顯示輸出控制電路60之一架構的範例方塊圖。

所顯示的輸出控制電路60有鎖定電路310來暫時的儲存來自對應一數位濾波器32的輸出資料，鎖定電路320其組成平移暫存器，而選擇器電路330用來選擇資料儲存在此鎖定電路320中。

也就是，提供了選擇器電路330之輸出控制電路60中的鎖定電路310輸出連接到選擇器電路330的一輸入端子(端子A)，以及提供在配置於前一行之輸出控制電路60中的鎖定電路320的平移暫存器端輸出連接到選擇器電路330的其他輸入端子(端子B)。

鎖定電路320的輸出連接到選擇器電路330的其他輸入端子(端子B)，其提供在配置於下一行的輸出控制電路60中。

每一個鎖定電路310及320適用D正反器做的。

圖15為顯示選擇器電路330架構範例的方塊圖。

如顯示的，選擇器電路330可以用簡單的邏輯電路例如AND電路331及332，反相器電路333及OR電路334形成。

在輸出控制電路60中，操作的第一步驟是儲存來自數位濾波器32的輸出資料到鎖定電路310的動作。操作的第二步驟是將儲存在鎖定電路310的資料經由選擇電路330儲存到鎖定電路320的動作。

操作的第三步驟是將儲存在鎖定電路320的資料轉移到鎖定電路320配置的行方向上的平移暫存器動作。

也就是，在操作的第二步驟，選擇器電路330選擇並寫入鎖定電路310的資料到鎖定電路320中，操作的第三步驟，選擇器電路330選擇提供在就配置在前一行中的輸出控制電路60中之鎖定器路320的資料並將選擇的資料寫入鎖定電路320中。接著，操作的第三步驟依據平移時脈脈衝重複的執行，藉之依序的平移儲存在圖素線方向中之每個鎖定電路320的平移暫存器端的資料並輸出此資料為串列的信號。

附帶的，顯示在圖14中的架構對應到1位元的資料寬度，以及該情形下此架構係用來處理如上述之數位濾波器161的資料寬度(N位元)，複數個N-位元的輸出控制電路60平行於圖素線方向的配置，如此每一個N-位元輸出控制電路60可以平行的執行平移動作來輸出串列形式的N-位元寬度資料。

另外，如上述，在提供有輸出控制元件190的架構中，可以做到降低功率消耗或類似的，藉由分別在類比端及其數位端使用有不同位準來源電壓的功率源。

特定的，使數位端的數位濾波器元件160及輸出控制元件

190的來源電壓低於影像陣列元件110，CDS元件140及 $\Delta\Sigma$ 調變器元件150的來源電壓。

特定的，讓類比端的來源電壓為2.5 V，而數位端的來源電壓可使之為1.8 V。

在CDS電路141配置在數位濾波器元件160後級的情形，數位端較低的來源電壓也可以用在CDS電路141上。

在使用這樣兩種來源電壓的方法中，可以使用在固態影像拾取裝置上提供兩種外部電源輸入而從外面提供兩種電源的方法，或從外部提供類比處理的來源電壓，步階向下或向上調整固態影像拾取裝置的電壓，並產生數位處理用的來源電壓。

圖16為顯示根據第三具體實例之固態影像拾取裝置的整個動作的時序圖。

如可以從圖16及圖4的比較看出，在第三具體實例中，在上述配置在第n-條線的CDS電路141及A/D轉換器($\Delta\Sigma$ 調變器151及數位濾波器161)操作後，來自A/D轉換器的資料讀取進入鎖定電路310及320在上述的水平無效間隔期間，而在下一個水平有效間隔期間，資料經由平移暫存器(鎖定電路320)轉移。

理所當然的，輸出控制元件190(輸出控制電路60)動作的處理平行於其配置在下一條線的CDS電路141及A/D轉換器(the $\Delta\Sigma$ 調變器151及數位濾波器161)動作。

因為這個輸出控制元件190的配置，可以達到許多不同的好處；例如，可以降低輸出影像信號到後級的線數目以及

外部輸出連接墊的數目，以及在視訊信號由後級產生電路根據從圖素陣列元件中讀出之影像信號而產生的情形中，適當位元寬度的信號可以供應到此產生電路。

本發明的第四具體實例將在下面說明。

在上述顯示在圖7及8的 $\Delta\Sigma$ 調變器151，1-位元D/A轉換器224提供在迴授迴路中，如此迴授的是固定值，因而 $\Delta\Sigma$ 調變器151的增益固定。然而，如果增益可以調整在，例如，黑暗環境中的影像拾取動作，是可以架構有較高加入值的固態影像拾取裝置。

因此，第四具體實例企圖提供一架構，其可以讓迴授的量依需求變化而可以增加其增益。

圖17為顯示第四具體實例之 $\Delta\Sigma$ 調變器151架構範例的方塊圖。在此架構中，在圖8中顯示的1-位元D/A轉換器224被修改，而因為其他組成元件與圖3顯示那些相同，因此省略其說明。

在第四具體實例的1-位元D/A轉換器224A中，MOS開關261A及提供在積分器222這邊的電容263A與上述1-位元D/A轉換器224的MOS開關261及電容器263相同，但是提供兩個MOS開關264及265提供在量化器223這邊。

此MOS開關264連接到可變電壓源266，並斷開與閉接來將這個可變電壓源266斷接及連接此迴授迴路。

此MOS開關265連接到地電壓GND，並斷開與閉接來將這個地電壓GND斷接及連接此迴授迴路。

此MOS開關264由相反極性之時脈脈衝 ϕ_{ck1} 及 ϕ_{xck1} 與量

化器 223 的輸出 ANDing 得到的信號切換，而此 MOS 開關 265 由時脈脈衝 (相反極性的 ϕ_{ck1} 及 ϕ_{xck1} 以及反相的信號 /cont ANDing 得到之信號切換。如果輸出 cont 為 "1"，MOS 開關 264 切換導通而來自可變電壓源 266 的電壓送到迴授迴路，藉之如果輸出 cont 為 "0"，MOS 開關 265 被切換導通而來自地電壓 GND 的電壓送到迴授迴路。

因此，藉由變動的調整的可變電壓源 266 的來源電壓，是可以控制迴授的信號量，藉之調整增益。

應注意到可以決定增益需要量的此架構可以應用在，例如，一方法根據暫時的拾取影像決定出周圍環境的亮度並決定出對應此決定結果的增益量。

本發明的第五具體實例將在下面說明。

上述的每個具體實例中，圖素陣列元件架構的方式係為每一圖素行提供每個 A/D 轉換器 ($\Delta\Sigma$ 調變器 151 及數位濾波器 161)，但是也可以實現簡單架構或較小的安裝空間，例如藉由為複數個相鄰圖素行提供 $\Delta\Sigma$ 調變器 151 及數位濾波器 161 的任一個或同時兩個。

例如，如圖 18A 顯示，兩個圖素行 (行 A 及 B) 可以經由開關 240 依序的連接到一組的 $\Delta\Sigma$ 調變器 151 及數位濾波器 161，以此執行 A/D 轉換處理。

如圖 18B 所示，兩圖素行 (行 A 及 B) 也可以個別連接到單獨的 $\Delta\Sigma$ 調變器 151A 及 151B，如此處理可以對每一個從此二圖素行輸入的圖素信號執行，而 $\Delta\Sigma$ 調變器 151A 及 151B 的輸出可經由開關 341 依序的連接到一個數位濾波器 161，如此可

對每一個 $\Delta\Sigma$ 調變器151A及151B的輸出執行濾波處理。

圖19為顯示圖18A所顯示範例之動作的時序圖。

如圖19中所示，在 $\Delta\Sigma$ 調變器151及數位濾波器161操作中的水平有效間隔期間，行A及B被依序的處理。

本發明的第六具體實例將在下面說明。

在上述 $\Delta\Sigma$ 調變器151的迴授中，當複數個圖素信號的處理繼續執行時，因為迴授迴路的特徵，在之前圖素信號處理期間留在迴授迴路中的信號元素影響下一個圖素信號的處理，導致影像惡化的風險，例如混色。

因此，本發明第六具體實例採用的方法，在之前圖素信號(先前的圖素線)的處理完成時，藉由任意方法重置 $\Delta\Sigma$ 調變器151的迴授迴路，並還將信號從CDS電路(或從CDS電路配置在 $\Delta\Sigma$ 調變器151後級的情形的圖素陣列元件)的轉移延遲預定的時間期間。

圖20A及20B為這個重置動作的概要時序圖。

如圖20A所示，在第六具體實例中，提供 $\Delta\Sigma$ 調變器151的重置脈衝 ϕ_{reset} ，而 $\Delta\Sigma$ 調變器151的重置與CDS的輸出動作同步的執行。如圖20B中所示，重置動作與CDS輸出動作在水平無效間隔的期間一起執行。

如重置 $\Delta\Sigma$ 調變器151的特定方法，可以使用的方法是輸入重置脈衝 ϕ_{reset} 到量化器223的正反器260之清除端子CL而強迫的重置量化器223的輸出，如圖21所示。

其他方面的，可以使用的方法其中，如圖22中所示的，MOS開關350強迫的切割掉量化器223的輸出($\Delta\Sigma$ 調變器

151)藉由將重置脈衝 ϕ_{reset} 提供在量化器223的輸出級($\Delta\Sigma$ 調變器151)，而MOS開關360用來強迫固定迴授迴路的電壓在 V_{ref4} 藉由將重置脈衝 ϕ_{reset} 提供在迴授迴路上。

如圖23中所示，一緩衝器370可以提供在CDS電路141的輸出級，如此足夠穩定到影響切換電容動作的CDS信號輸入到 $\Delta\Sigma$ 調變器151，藉之適當的處理可以執行。

附帶的，顯示在圖20到23的其他組成元件與上面有關於每個前提具體實例所說明的對應那一個相同，因此忽略其說明。

雖然本發明的具體實例已在上面說明，本發明可以做不同的修改而不受限於任何的具體實例。

例如，在具體實例的上述說明中，已參考到的範例其中圖素信號係從其圖素線方向上讀取，但本發明可類似的應用在圖素信號是從其圖素行方向上讀取的架構上。

另外，雖然上述說明已參考到固態影像拾取裝置單元，本發明也可以適用於提供有這種固態影像拾取裝置的裝置，例如照相裝置或行動終端裝置，藉之可以實現如影像品質改善以及電源消耗的節省的優點。因此，這種電子裝置也可以包含在本發明的範疇中。

如同前面說明的明顯的，根據固態影像拾取裝置及其信號處理的方法為此根據本發明， $\Delta\Sigma$ 調變器及數位濾波器用在此A/D轉換，轉換從圖素陣列元件的圖素行或圖素線輸出的類比圖素信號成為數位圖素信號，藉之可對類比圖素信號執行高準確度及高可靠度的A/D轉換，藉由充分利用 $\Delta\Sigma$

調變器的特性。因此，可以做到電源消耗的降低以及尺寸以及裝置價格的降低，以及裝置架構的簡化，並且還可以實現高品質的影像輸出。

【圖式簡單說明】

由上面的本發明較佳具體實例的詳細說明，本發明將變得更容易識別及瞭解，在一起參考隨附圖示時，其中：

圖1為顯示根據本發明第一具體實例的固態影像拾取裝置的基本輸出部分架構的方塊圖；

圖2為顯示根據本發明第二具體實例的固態影像拾取裝置的基本輸出部分架構的方塊圖；

圖3為顯示在根據圖1中顯示的具體實例之固態影像拾取裝置的影像陣列元件及周邊電路元件的整個架構的概要解釋觀點；

圖4為顯示在圖1中顯示之具體實例的CDS元件及A/D轉換元件之順序動作的時序圖；

圖5為顯示在圖1中顯示之具體實例的單元圖素及CDS電路架構範例的電路圖；

圖6為顯示圖5中顯示的每一部份的動作時序的時序圖；

圖7為顯示在圖1中顯示之具體實例之A/D轉換器整個架構的方塊圖；

圖8為顯示在圖7中顯示之A/D轉換器的 $\Delta\Sigma$ 調變器架構的範例的方塊圖；

圖9為顯示在圖7中顯示之A/D轉換器的數位濾波器架構範例的方塊圖；

圖 10 為顯示在圖 9 中顯示之數位濾波器中提供的移動平均濾波器的架構範例的方塊圖。

圖 11 為顯示在圖 7 中顯示之 A/D 轉換器的動作時序的時序圖；

圖 12 為顯示根據本發明第三具體實例之固態影像拾取裝置基本部分的方塊圖；

圖 13 為顯示在根據圖 12 中顯示的具體實例之固態影像拾取裝置的影像陣列元件及周邊電路元件的整個架構的概要解釋觀點；

圖 14 為顯示在根據圖 12 中顯示的具體實例之固態影像拾取裝置的輸出控制電路架構範例的方塊圖；

圖 15 為顯示在根據圖 12 中顯示的具體實例之固態影像拾取裝置的選擇器電路架構範例的方塊圖；

圖 16 為顯示在根據圖 12 中顯示的具體實例之固態影像拾取裝置整個動作的時序圖；

圖 17 為顯示根據第四具體實例的 $\Delta\Sigma$ 調變器架構範例的方塊圖；

圖 18A 及 18B 為顯示根據本發明第五具體實例之固態影像拾取裝置的基本部分的方塊圖；

圖 19 為顯示在圖 18A 及圖 18B 中顯示所範例的動作範例的時序圖；

圖 20A 及 20B 為根據本發明第六具體實例之固態影像拾取裝置的重置動作概要的時序圖；

圖 21 為顯示根據本發明第六具體實例之 $\Delta\Sigma$ 調變器架構的

第一範例的方塊圖；

圖 22 為顯示根據本發明第六具體實例之 $\Delta\Sigma$ 調變器架構的第二範例的方塊圖；以及

圖 23 為顯示根據本發明第六具體實例之 CDS 電路架構範例的方塊圖。

圖式代表符號說明

| | |
|--------------------------------|----------------------|
| 10, 40 | 圖素陣列元件 |
| 11, 41, 111 | 單元圖素 |
| 12, 42 | 信號線 |
| 20, 140 | 關聯雙倍取樣電路 |
| 30, 50 | A/D 轉換器 |
| 31, 51, 52, 151, 151A, 151B | $\Delta\Sigma$ 調變器 |
| 32, 52, 161 | 數位濾波器 |
| 60 | 輸出控制電路 |
| 110 | 影像陣列元件 |
| 112 | 垂直信號線 |
| 120 | 水平掃描電路 |
| 130 | 垂直掃描電路 |
| 141 | CDS 電路 |
| 140 | CDS 元件 |
| 150 | $\Delta\Sigma$ 調變器元件 |
| 160 | 數位濾波元件 |
| 170 | 時序產生電路 |

| | |
|--|-----------|
| 180 | 負載電晶體 |
| 190 | 輸出控制元件 |
| 201 | 光二極體 |
| 202 | 轉換電晶體 |
| 203 | 放大電晶體 |
| 204 | 選擇電晶體 |
| 205 | 重置電晶體 |
| 211 | 箝制電容器 |
| 212 | 箝制電晶體 |
| 213 | 取樣電晶體 |
| 214 | 維持電容器 |
| 221, 290, 282A | 加法器 |
| 222 | 積分器 |
| 223 | 量化器 |
| 224, 224A | 1位元D/A轉換器 |
| 230 | 輸入部分 |
| 231, 232, 261, 262, 261A, 262A, 264, 265, 350, 360 | MOS開關 |
| 233, 263, 263A | 電容器 |
| 240 | 開關，運算放大器 |
| 241 | 迴授電容器 |
| 250 | 差動放大器 |
| 260, 281A | D正反器 |

| | |
|----------|---------|
| 266 | 可變電壓源 |
| 270 | 移動平均濾波器 |
| 280 | 算術單元 |
| 281 | 延遲元件 |
| 290 | 數位放大器 |
| 310, 320 | 鎖定電路 |
| 330 | 選擇器電路 |
| 341 | 開關 |
| 370 | 緩衝器 |

伍、中文發明摘要：

本發明使得對從圖素陣列元件讀出之圖素信號執行有效的A/D轉換成為可能，而達到降低功率消耗以降低影像拾取裝置的大小與價格，同時簡化裝置的組構，並實現高品質的影像輸出。此裝置包含一有複數個單元圖素的圖素陣列元件，一CDS(關聯雙倍取樣)電路，及一A/D轉換器。從圖素陣列元件經由一信號線讀出的一圖素信號會在CDS電路中經過CDS處理(雜訊消去處理)，並接著這個圖素信號輸入到A/D轉換器，其對此圖素信號執行A/D轉換。此A/D轉換器包含 $\Delta\Sigma$ 調變器以及數位濾波器以執行高準確度A/D轉換。本發明也可以應用在以一A/D轉換器提供在CDS電路前級的架構中。

陸、英文發明摘要：

The invention makes it possible to perform effective A/D conversion on pixel signals read from a pixel array part, to achieve a reduction in power consumption and reductions in the size and the price of an image pickup device as well as simplification of the construction of the device, and to realize a high-quality image output. The device includes an pixel array part having a plurality of unit pixels, a CDS (correlated double sampling) circuit, and an A/D converter. A pixel signal read from a pixel array part via a signal line is subjected to CDS processing (noise elimination processing) in the CDS circuit, and then this pixel signal is inputted into the A/D converter which performs A/D conversion on the pixel signal. The A/D converter includes a $\Delta\Sigma$ modulator and a digital filter to perform highly accurate A/D conversion. The invention can also be applied to a construction in which an A/D converter is provided at the front stage of the CDS circuit.

拾、申請專利範圍：

1. 一種固態影像拾取裝置，其包含：

一圖素陣列元件，其中複數個圖素的每一個包含一光電轉換元件，並排列在一維方向中或在二維方向中；以及

信號處理元件，用來對從圖素輸出的圖素信號執行預定的信號處理，

每一個信號處理單元有一A/D轉換器來轉換一類比信號成為一數位信號，

此A/D轉換器包含至少一個調變器。

2. 如申請專利範圍第1項的固態影像拾取裝置，其中信號處理元件個別提供到圖素陣列元件的對應圖素行或圖素線，並對從個別圖素行或圖素線輸出的圖素信號執行預定的信號處理。
3. 如申請專利範圍第1項的固態影像拾取裝置，其中調變器為 $\Delta\Sigma$ 調變器，而此A/D轉換器還包含一數位濾波器。
4. 如申請專利範圍第1項的固態影像拾取裝置，其中每一個信號處理元件有一關聯雙倍取樣(CDS)電路來對每一個圖素信號執行關聯雙倍取樣，並輸入被CDS電路處理的圖素信號到A/D轉換器。
5. 如申請專利範圍第1項的固態影像拾取裝置，其中每一個信號處理元件有CDS電路來對每一個圖素信號執行關聯雙倍取樣，並輸入被A/D轉換器處理的圖素信號到CDS電路。
6. 如申請專利範圍第3項的固態影像拾取裝置，還包含輸出控制元件用來依序選擇並輸出被複數個A/D轉換器轉換的數

位影像信號。

7. 如申請專利範圍第6項的固態影像拾取裝置，其中輸出控制元件包含鎖定及平移暫存器。
8. 如申請專利範圍第3項的固態影像拾取裝置，其中 $\Delta\Sigma$ 調變器有一積分器，其係利用以複數個MOS開關，電容器及運算放大器做的切換電容電路。
9. 如申請專利範圍第3項的固態影像拾取裝置，還包含時脈控制單元來改變A/D轉換器的轉換準確度，藉由改變 $\Delta\Sigma$ 調變器的時脈。
10. 如申請專利範圍第3項的固態影像拾取裝置，還包含電壓切換單元做可變的控制 $\Delta\Sigma$ 調變器的增益，藉由改變 $\Delta\Sigma$ 調變器的迴授電壓值。
11. 如申請專利範圍第2項的固態影像拾取裝置，其中A/D轉換器有複數個圖素行或圖素線共用。
12. 如申請專利範圍第7項的固態影像拾取裝置，其中讓數位濾波器，鎖定及平移暫存器的來源電壓低於 $\Delta\Sigma$ 調變器及圖素陣列元件的來源電壓。
13. 如申請專利範圍第3項的固態影像拾取裝置，還包含在A/D轉換執行前重置單元來重置 $\Delta\Sigma$ 調變器及數位濾波器。
14. 一種固態影像拾取裝置的信號處理方法，其包含轉換從圖素輸出之類比圖素信號成為數位圖素信號的A/D轉換步驟，

此A/D轉換步驟利用調變器及數位濾波器。

15. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方

- 法，其中，在此A/D轉換步驟中，類比圖素信號輸入到調變器並轉換為二進位信號，來調變器的輸出信號輸入到數位濾波器並經過低通濾波處理。
16. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方法，其中A/D轉換步驟在個別提供給複數個圖素排列在其中的圖素陣列元件之對應圖素線或圖素行的每個信號處理元件的A/D轉換器中執行。
 17. 如申請專利範圍第16項的固態影像拾取裝置的信號處理方法，其中每一個信號處理元件有一CDS電路來對每個圖素信號執行關聯雙倍取樣，並輸入被CDS電路處理的圖素信號到A/D轉換器。
 18. 如申請專利範圍第16項的固態影像拾取裝置的信號處理方法，其中每一個信號處理元件有一CDS電路來對每個圖素信號執行關聯雙倍取樣，並輸入被A/D轉換器處理的圖素信號到CDS電路。
 19. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方法，還包含輸出依序選擇並輸出由複數個A/D轉換步驟轉換的數位影像信號的輸出控制步驟。
 20. 如申請專利範圍第19項的固態影像拾取裝置的信號處理方法，其中輸出控制步驟使用鎖定及平移暫存器。
 21. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方法，其中的調變器為 $\Delta\Sigma$ 調變器， $\Delta\Sigma$ 調變器的積分器利用以複數個MOS開關，電容器及運算放大器做的切換電容器電路。

22. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方法，其中調變器為 $\Delta\Sigma$ 調變器而信號處理方法還包含改變A/D轉換步階的轉換準確度的時脈控制步驟，藉由改變 $\Delta\Sigma$ 調變器的時脈。
23. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方法，其中調變器為 $\Delta\Sigma$ 調變器而信號處理方法還包含可變的控制 $\Delta\Sigma$ 調變器增益的電壓切換步驟，藉由改變 $\Delta\Sigma$ 調變器的迴授電壓值。
24. 如申請專利範圍第16項的固態影像拾取裝置的信號處理方法，其中A/D轉換步階替代性的共用並由複數個圖素行或圖素線執行。
25. 如申請專利範圍第20項的固態影像拾取裝置的信號處理方法，其中調變器為 $\Delta\Sigma$ 調變器而數位濾波器及鎖定及平移暫存器的來源電壓使之低於 $\Delta\Sigma$ 調變器與圖素陣列元件的來源電壓。
26. 如申請專利範圍第14項的固態影像拾取裝置的信號處理方法，其中調變器為 $\Delta\Sigma$ 調變器而信號處理方法還包含在A/D轉換之前重置 $\Delta\Sigma$ 調變器及數位濾波器的重置步驟。
27. 一種電子裝置，其包含一固態影像拾取裝置，
該固態影像拾取裝置包含：一圖素陣列元件，其中複數個圖素的每一個包含光電轉換元件，該等圖素排列成一維方向或二維方向；以及對從該等圖素輸出之圖素信號執行預定信號處理的信號處理元件，
每一個信號處理元件有一A/D轉換器來轉換一類比信號

成為一數位信號，

此A/D轉換器包含至少一調變器。

28. 如申請專利範圍第27項的電子裝置，其中信號處理元件個別提供至圖素陣列元件的對應圖素行或圖素線，並對個別圖素行及圖素線輸出的圖素信號執行預定的信號處理。
29. 如申請專利範圍第27項的電子裝置，其中調變器為 $\Delta\Sigma$ 調變器，而A/D轉換器還包含數位濾波器。
30. 如申請專利範圍第27項的電子裝置，其中每一個信號處理元件有CDS電路對每一圖素信號執行關連的雙倍取樣，並輸入CDS電路處理過的圖素信號到A/D轉換器。
31. 如申請專利範圍第27項的電子裝置，其中每一個信號處理元件有CDS電路對每一圖素信號執行關連的雙倍取樣，並輸入A/D轉換器處理過的圖素信號到CDS電路。
32. 如申請專利範圍第27項的電子裝置，其還包含輸出控制元件來依序選擇並輸出由複數個A/D轉換器所轉換的數位影像信號。
33. 如申請專利範圍第32項的電子裝置，其中輸出控制元件包含鎖定及平移暫存器。
34. 如申請專利範圍第29項的電子裝置，其中 $\Delta\Sigma$ 調變器有積分器，其使用以複數個MOS開關，電容器及運算放大器做的切換電容器電路。
35. 如申請專利範圍第29項的電子裝置，其還包含時脈控制單元用來改變A/D轉換器的轉換準確度藉由改變 $\Delta\Sigma$ 調變器的時脈。

36. 如申請專利範圍第29項的電子裝置，其還包含可變的控制 $\Delta\Sigma$ 調變器增益的電壓切換單元，藉由改變 $\Delta\Sigma$ 調變器的迴授電壓值。
37. 如申請專利範圍第28項的電子裝置，其中A/D轉換器被複數個圖素行或圖素線共用。
38. 如申請專利範圍第33項的電子裝置，其中數位濾波器，鎖定及平移寄存器的來源電壓使之低於 $\Delta\Sigma$ 調變器及圖素陣列元件的來源電壓。
39. 如申請專利範圍第29項的電子裝置，其還包含在A/D轉換執行之前用來重置 $\Delta\Sigma$ 調變器及數位濾波器的重置單元。

拾壹、圖式：

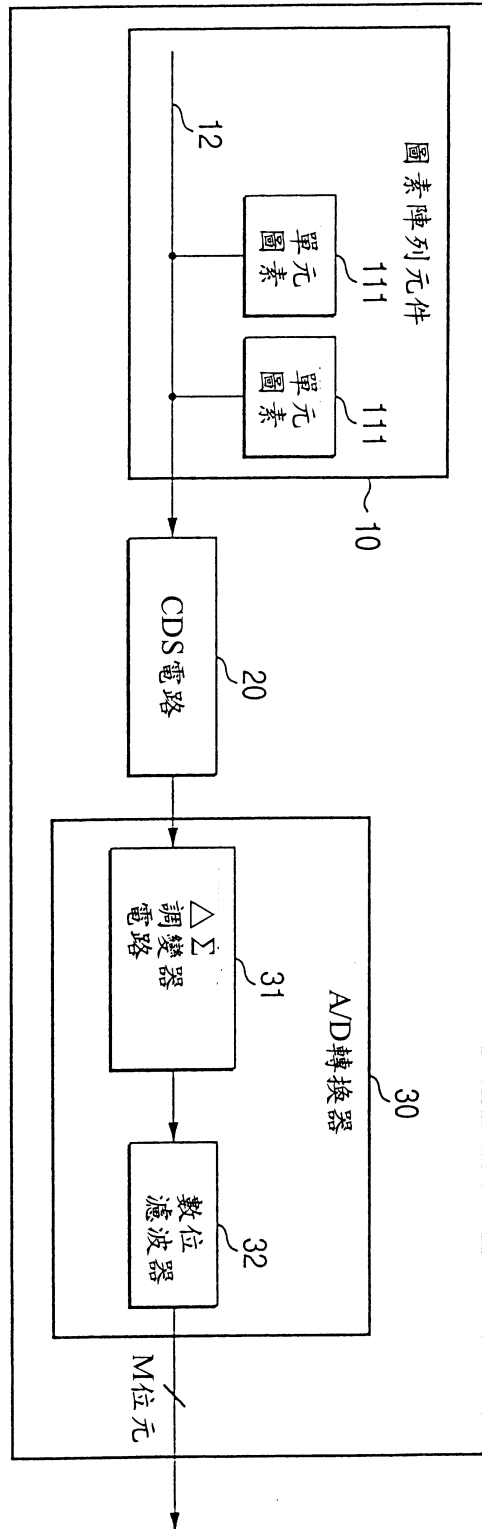


圖 1

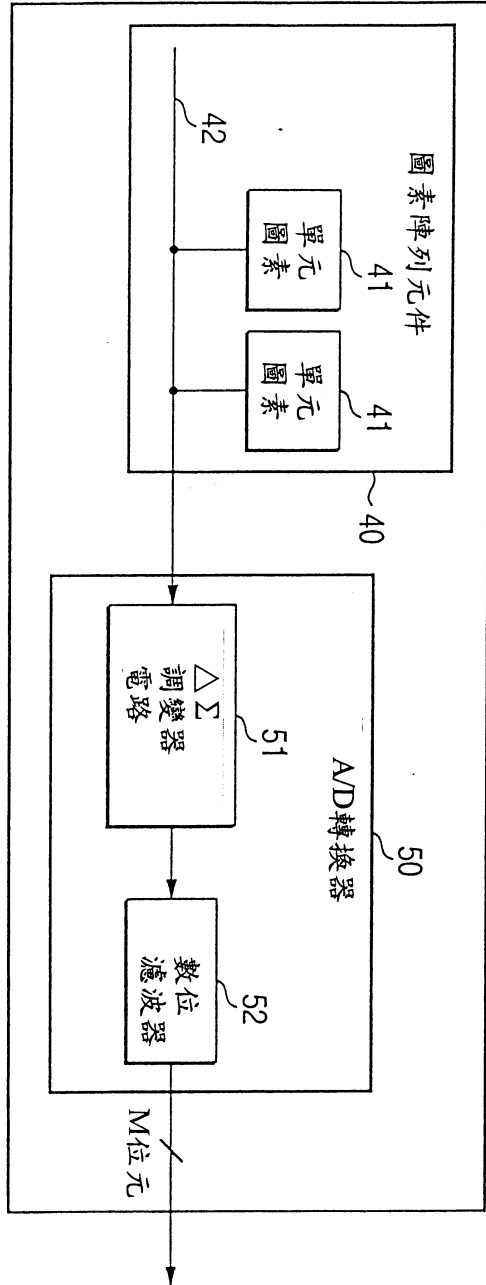


圖 2

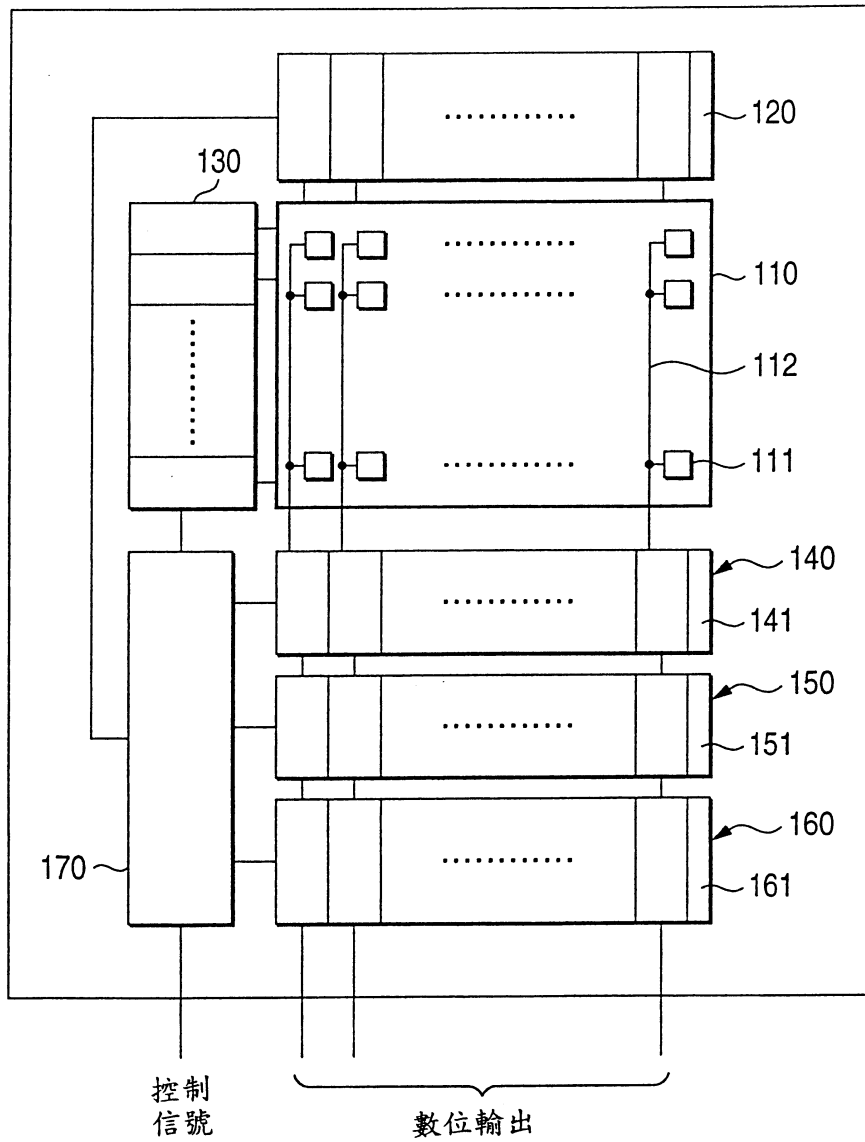


圖 3

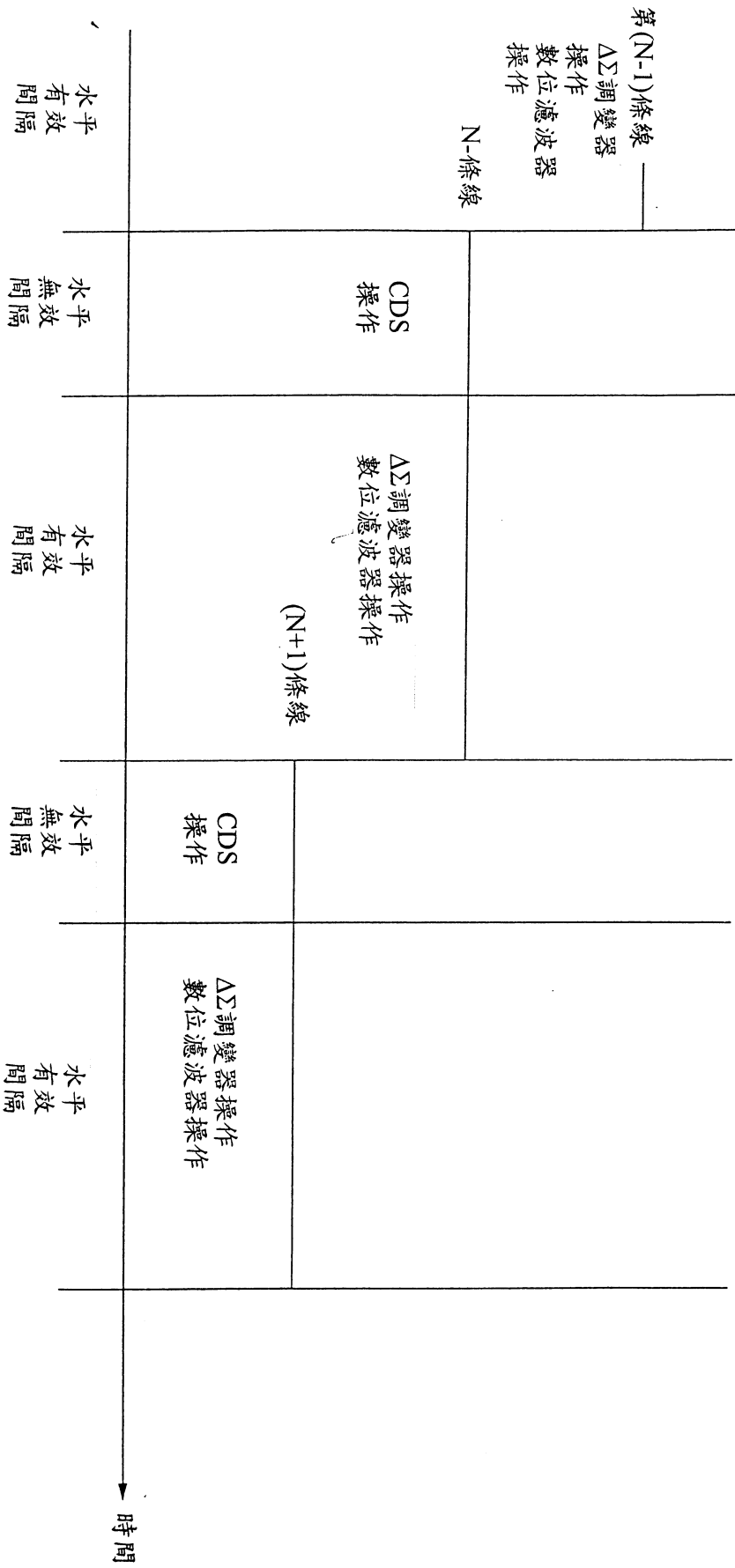


圖 4

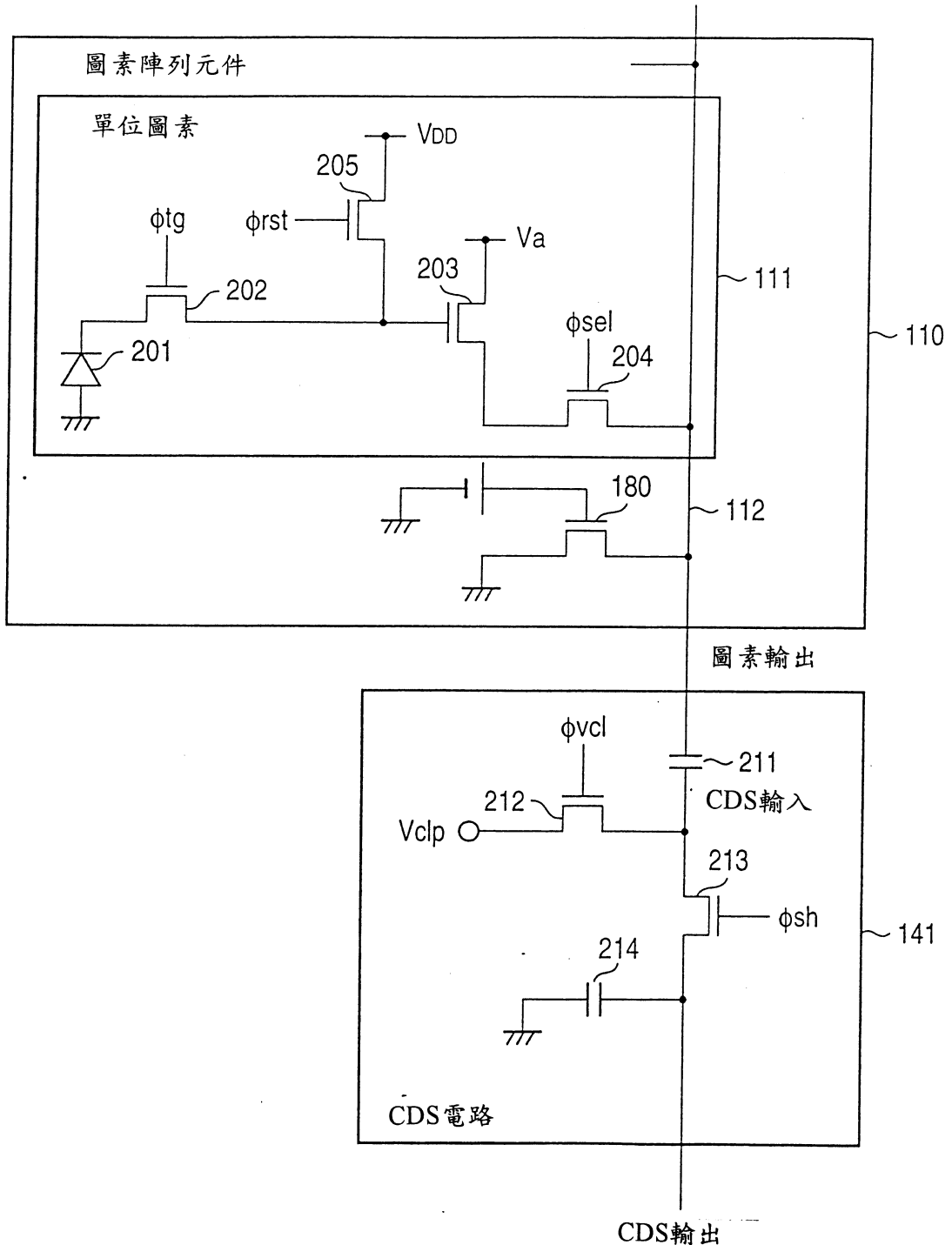


圖 5

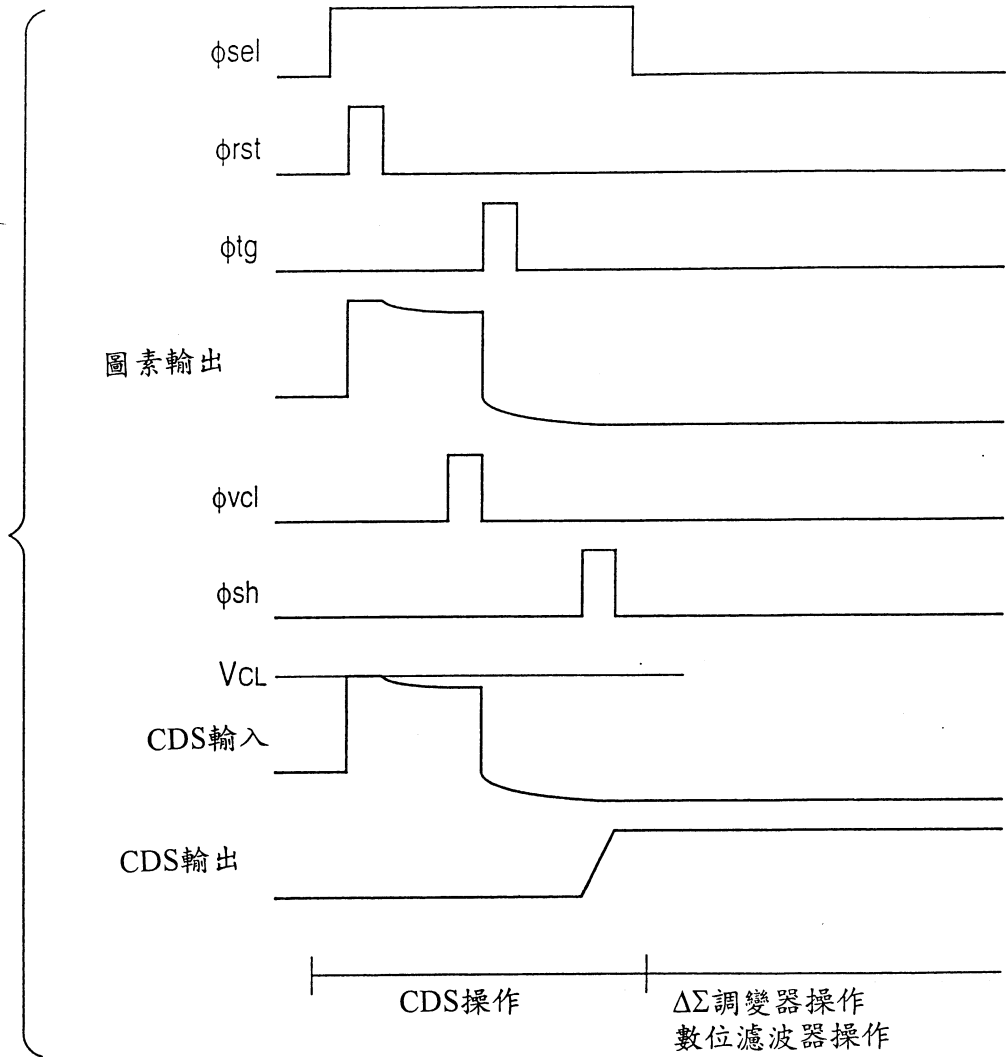


圖 6

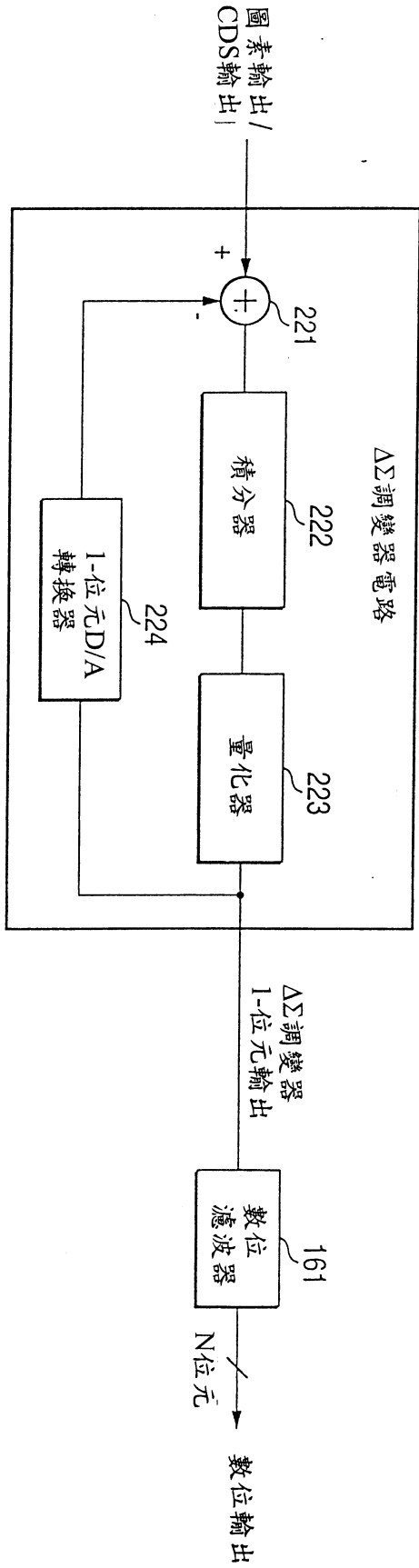


圖 7

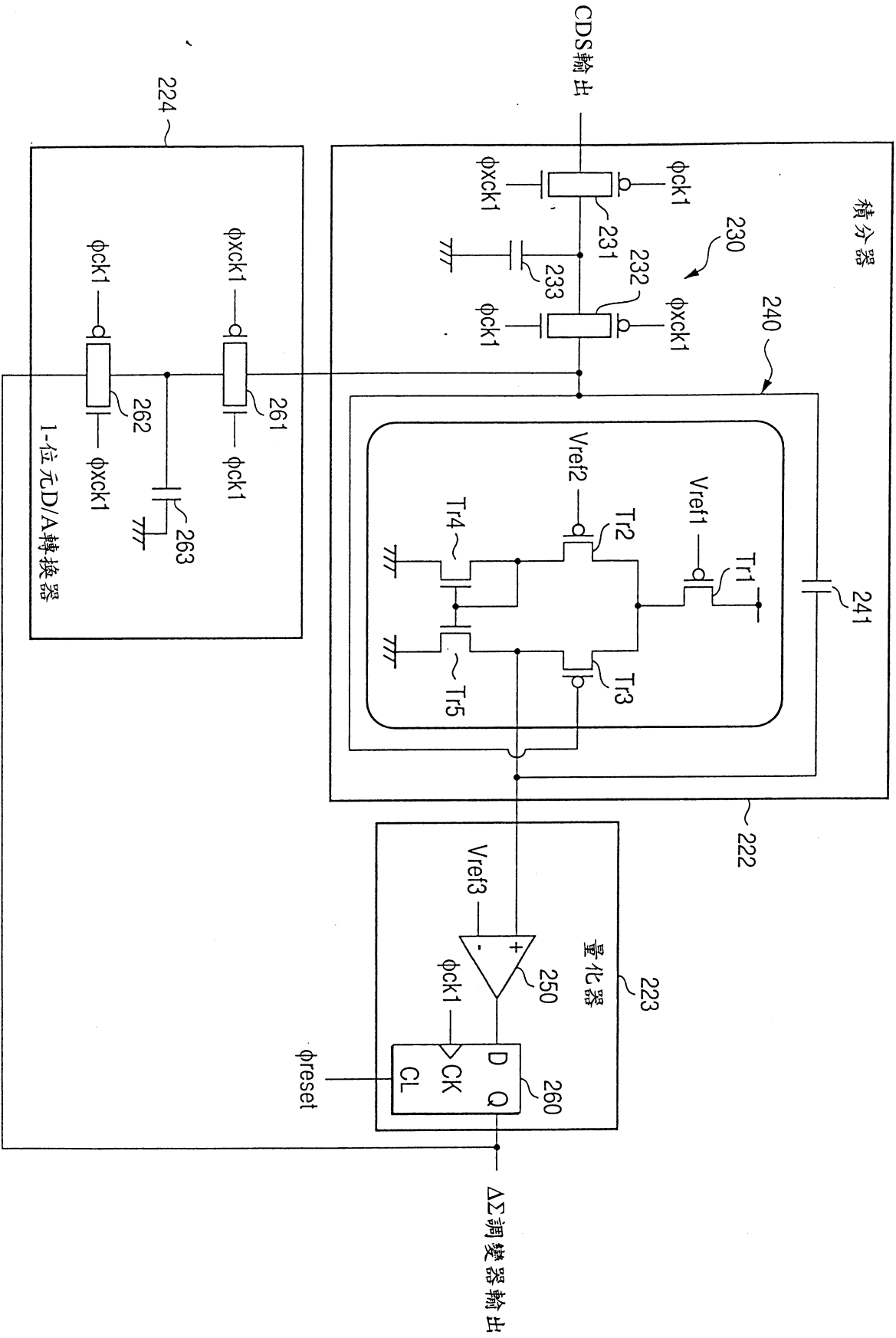


圖 8

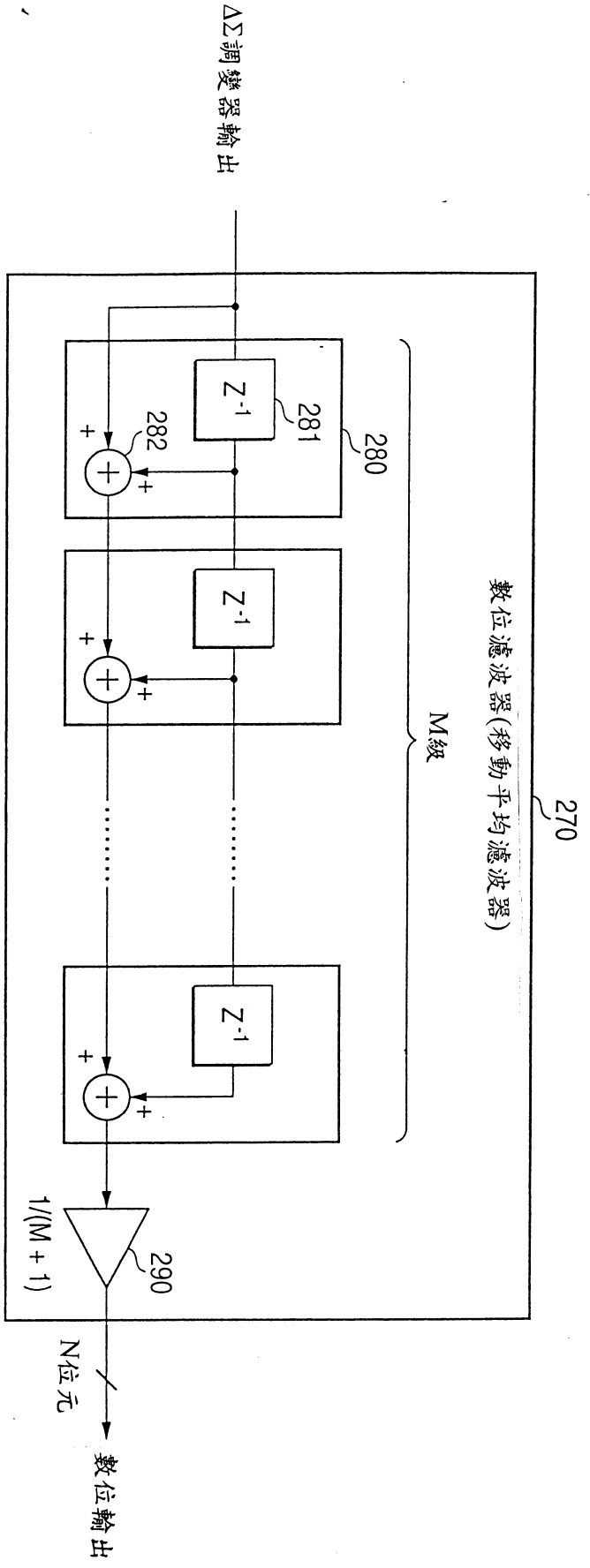


圖 9

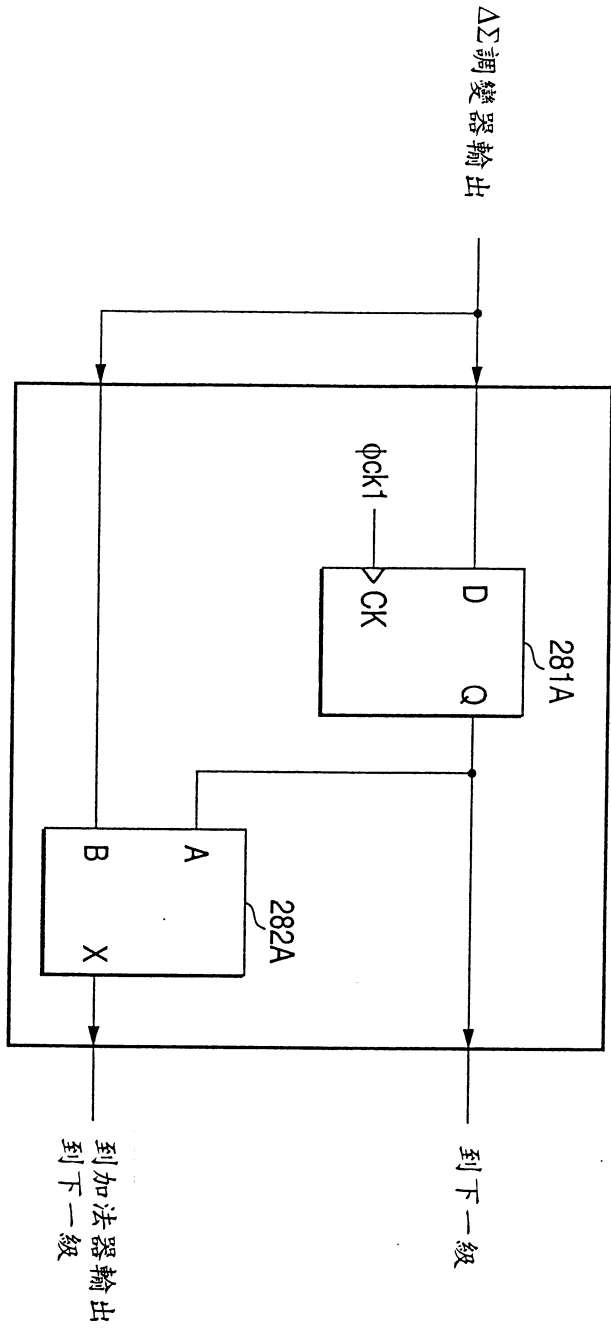


圖 10

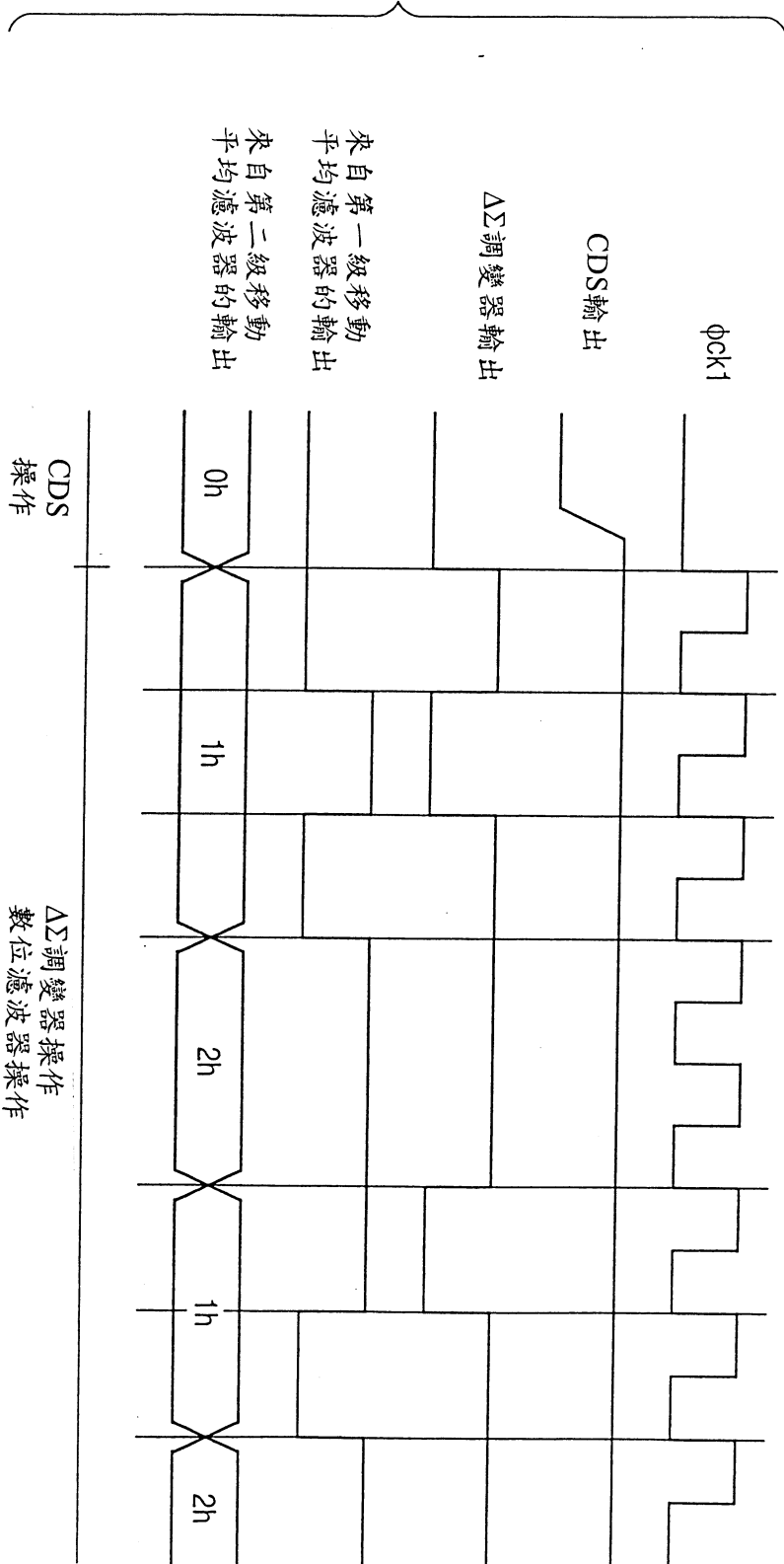


圖 11

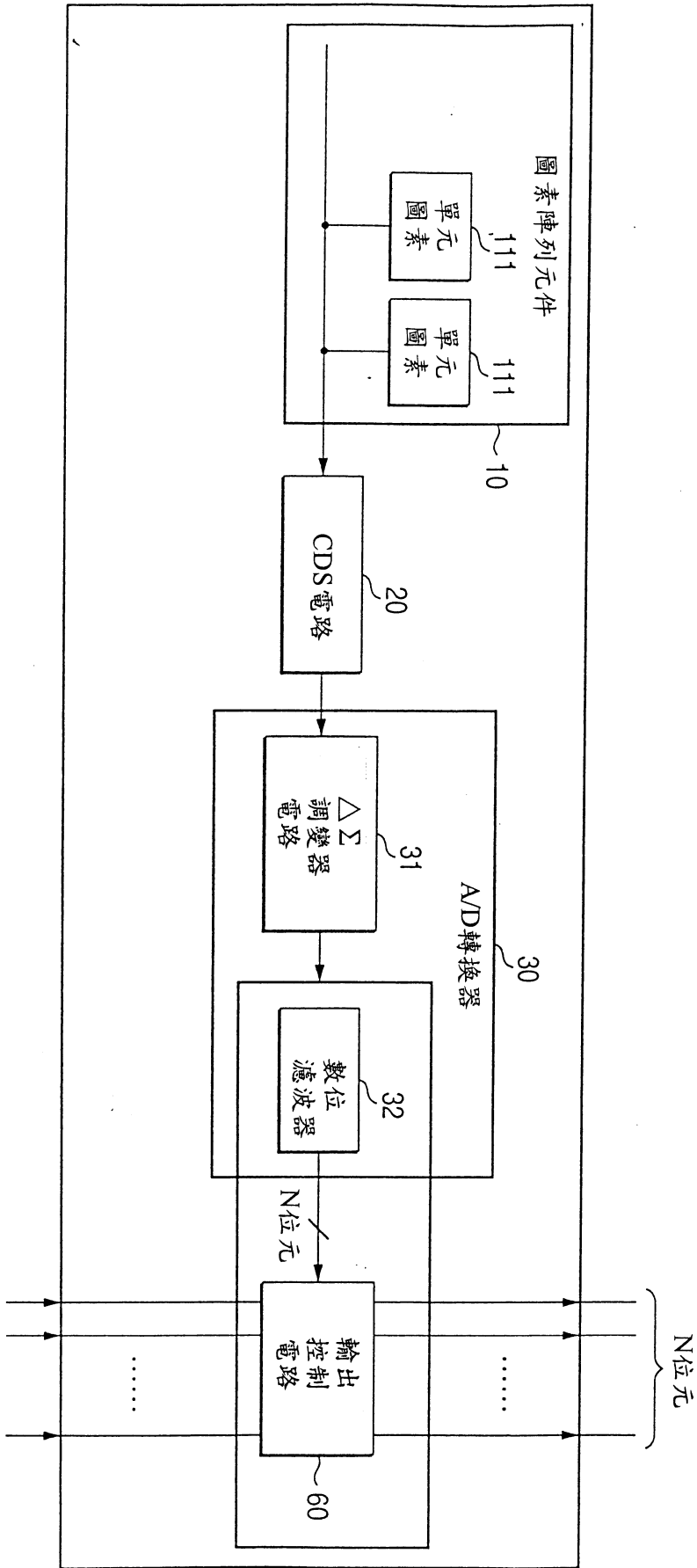


圖 12

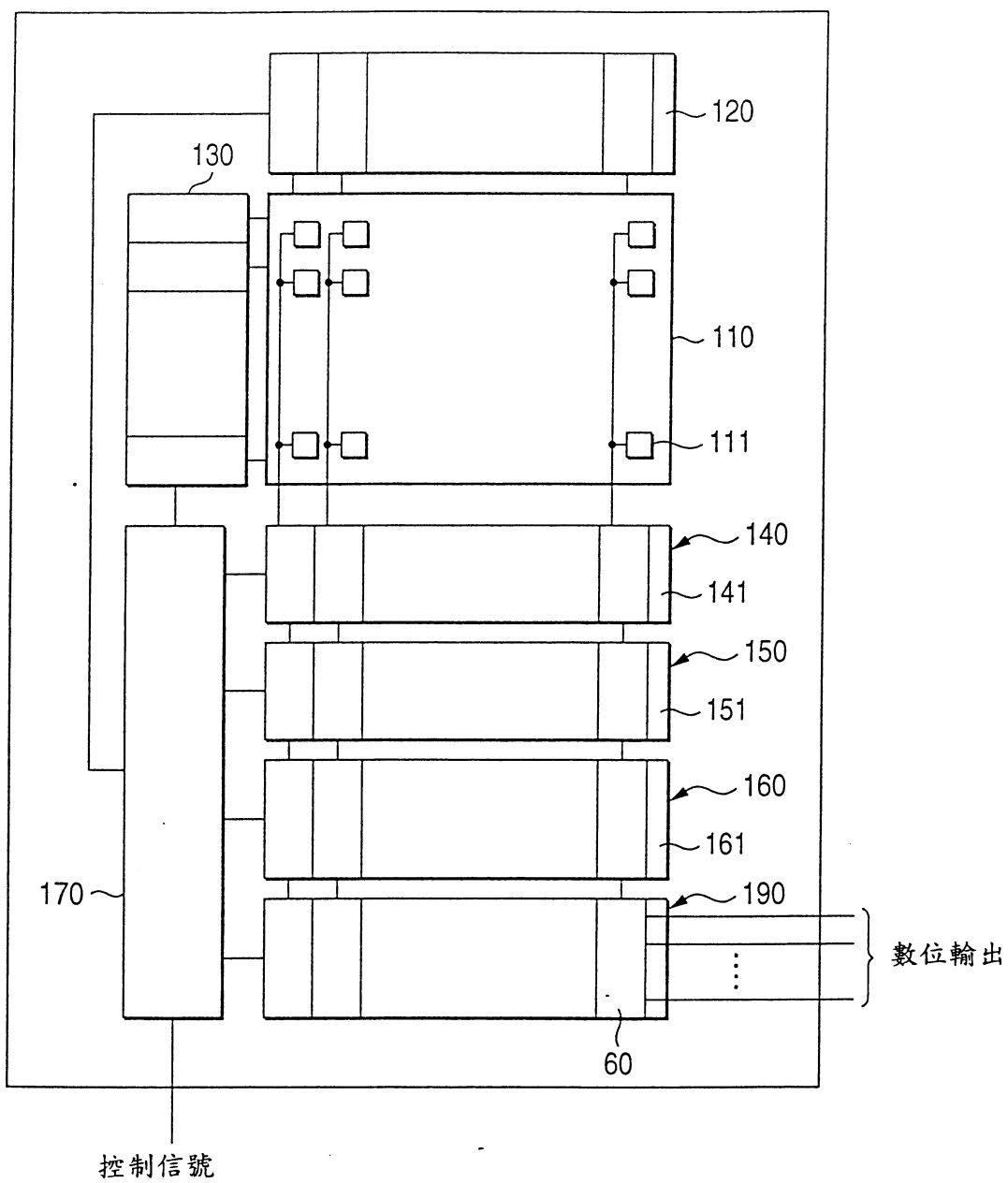


圖 13

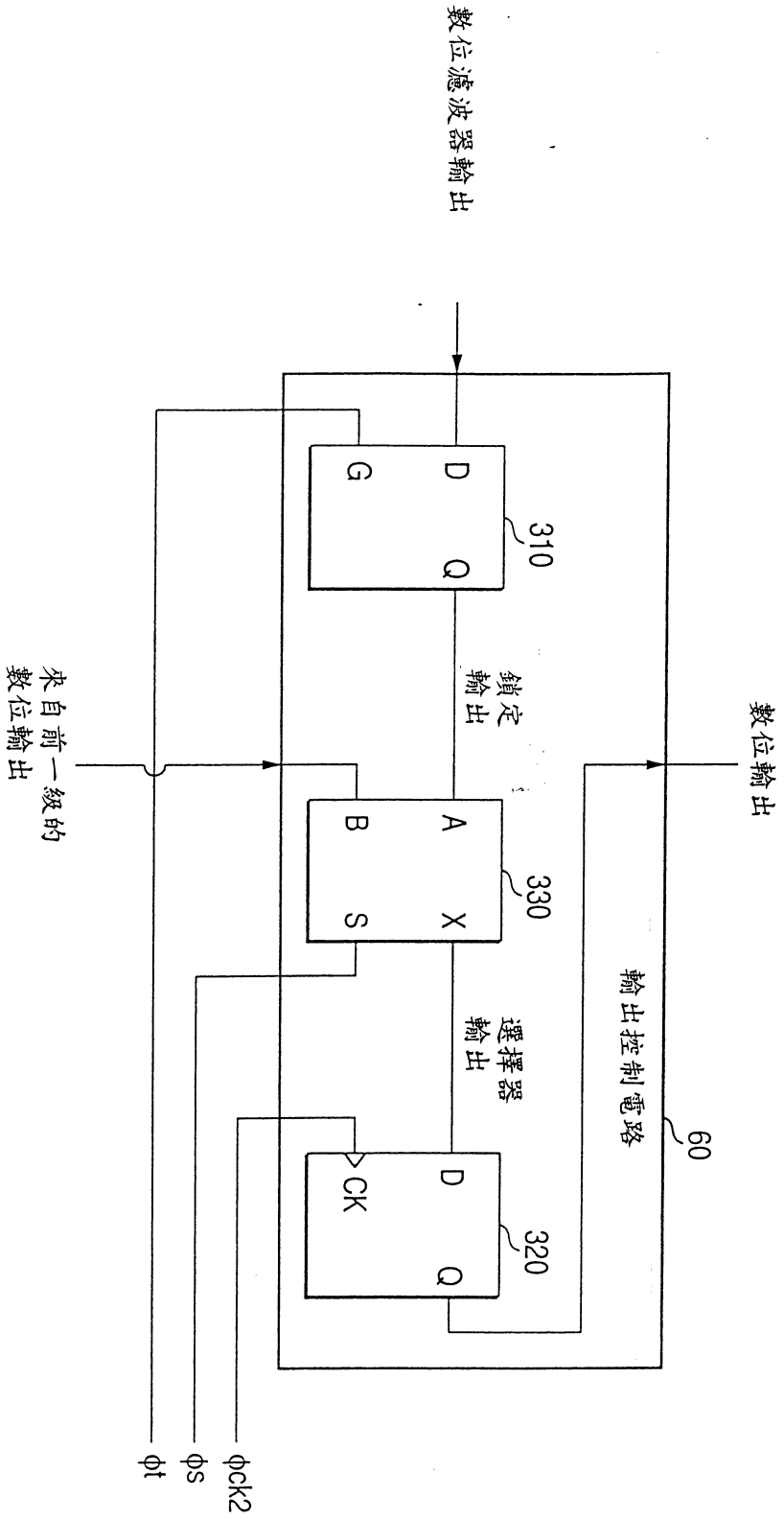


圖 14

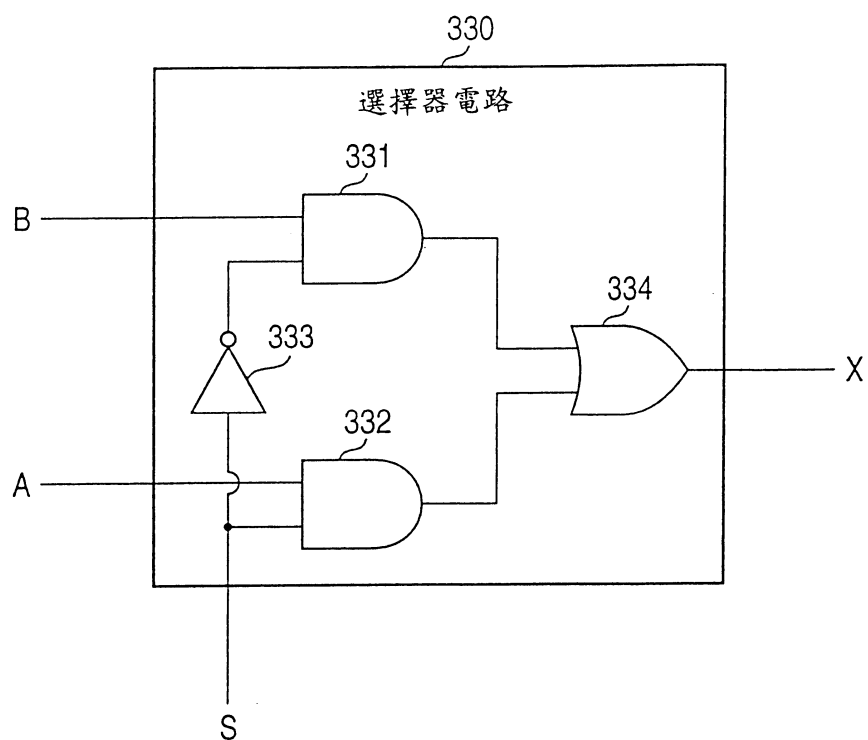


圖 15

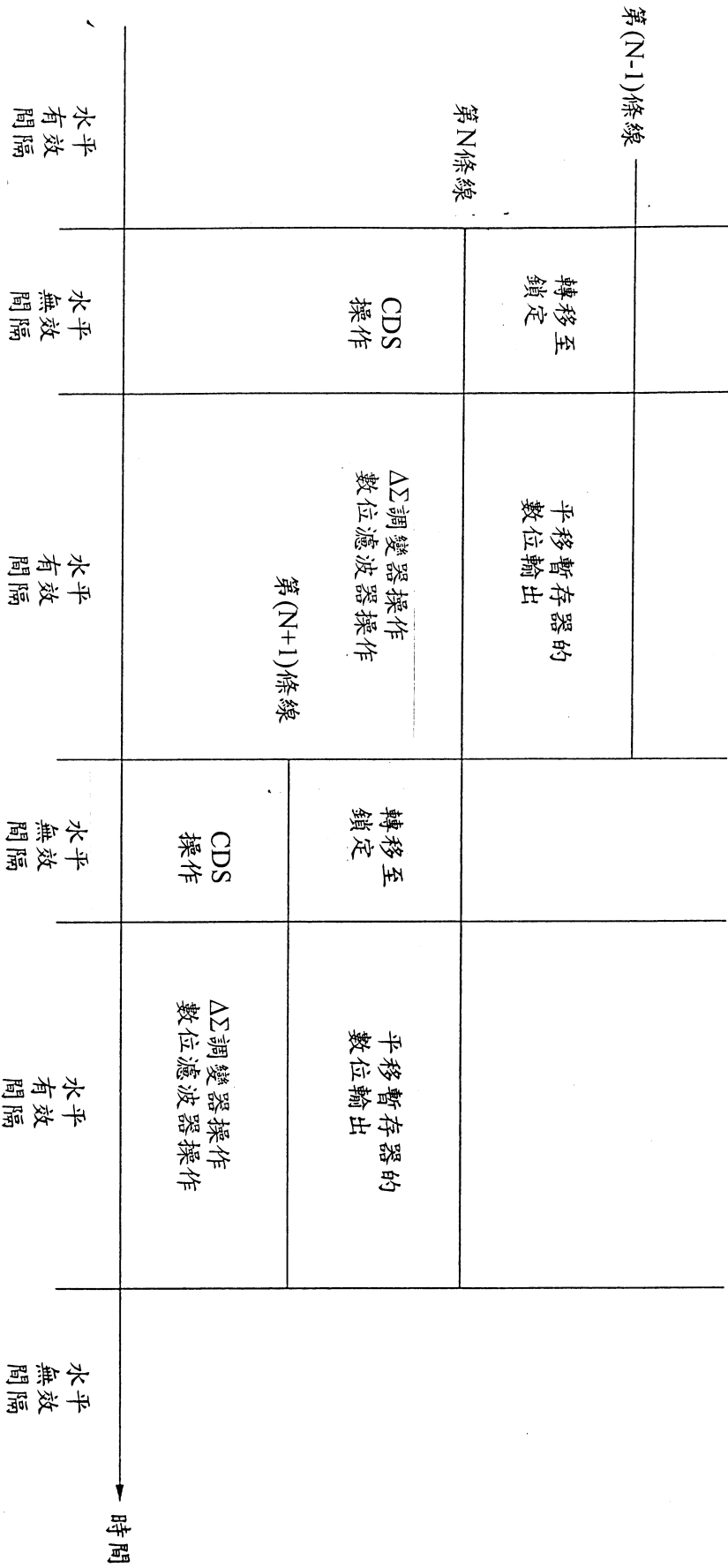


圖 16

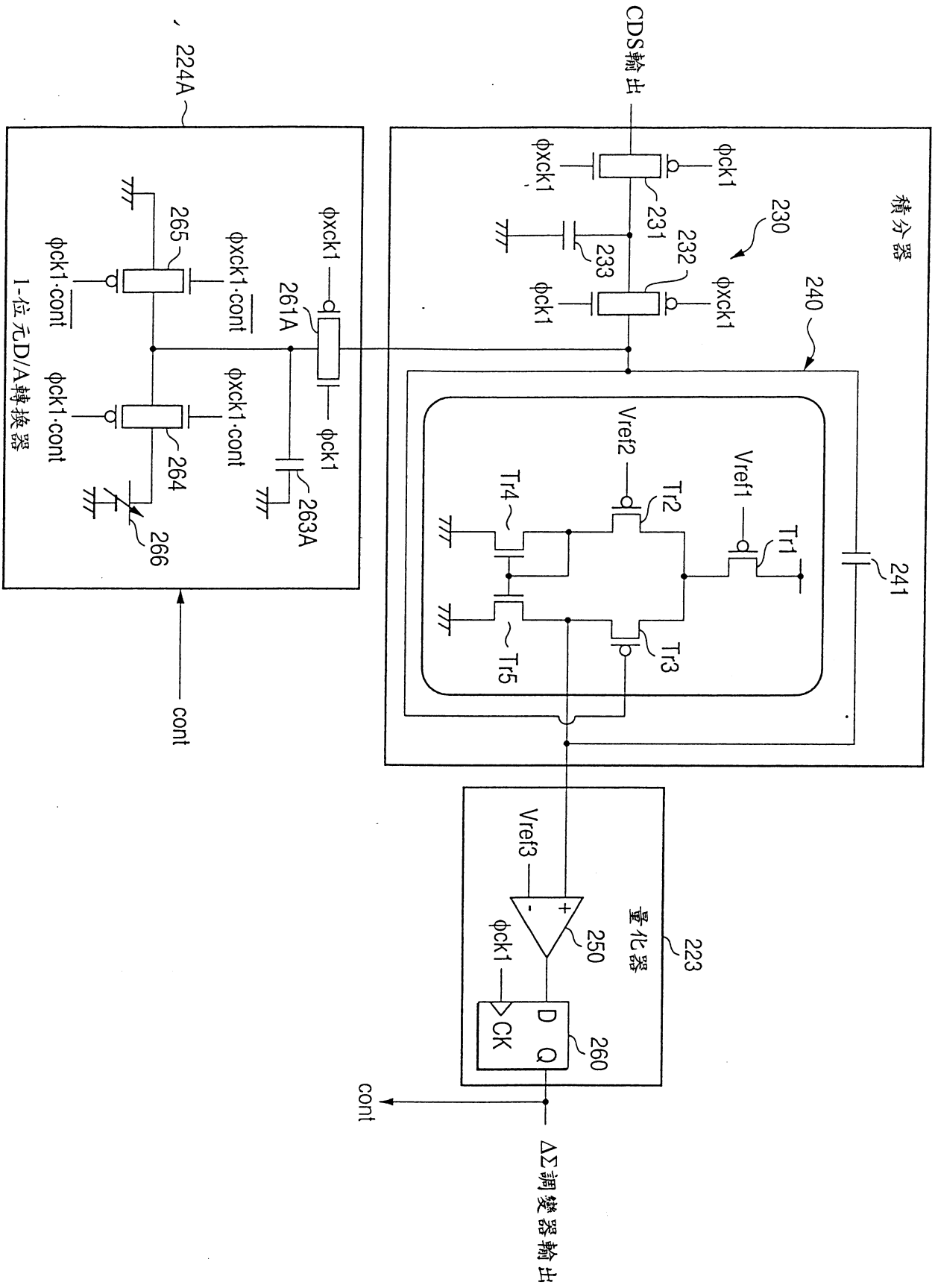


圖 17

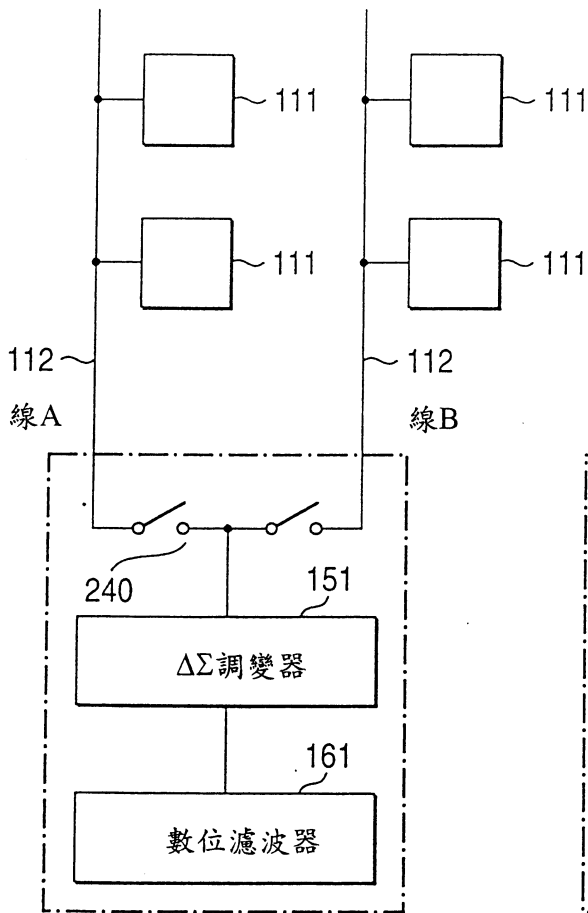


圖 18A

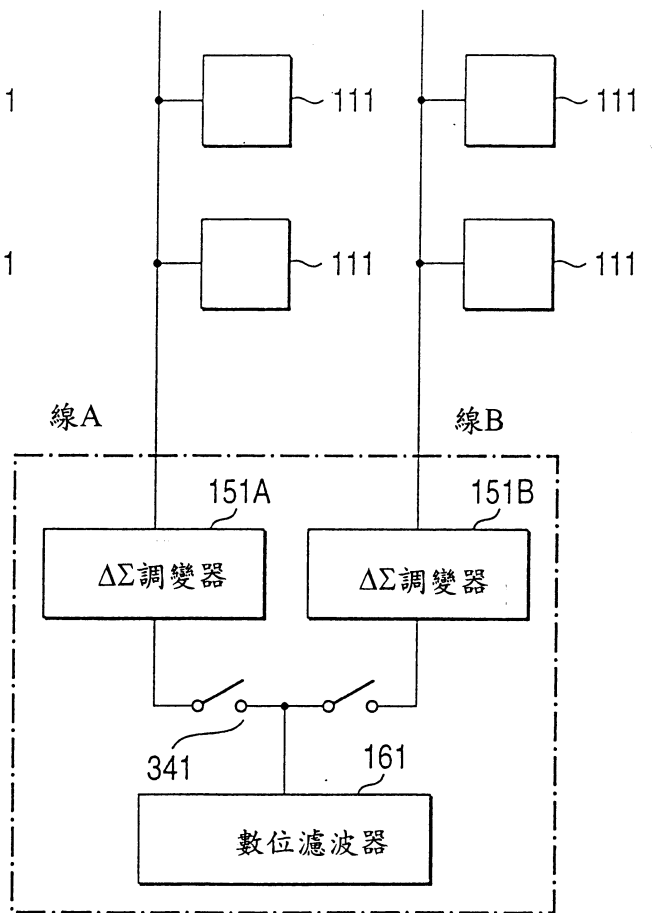


圖 18B

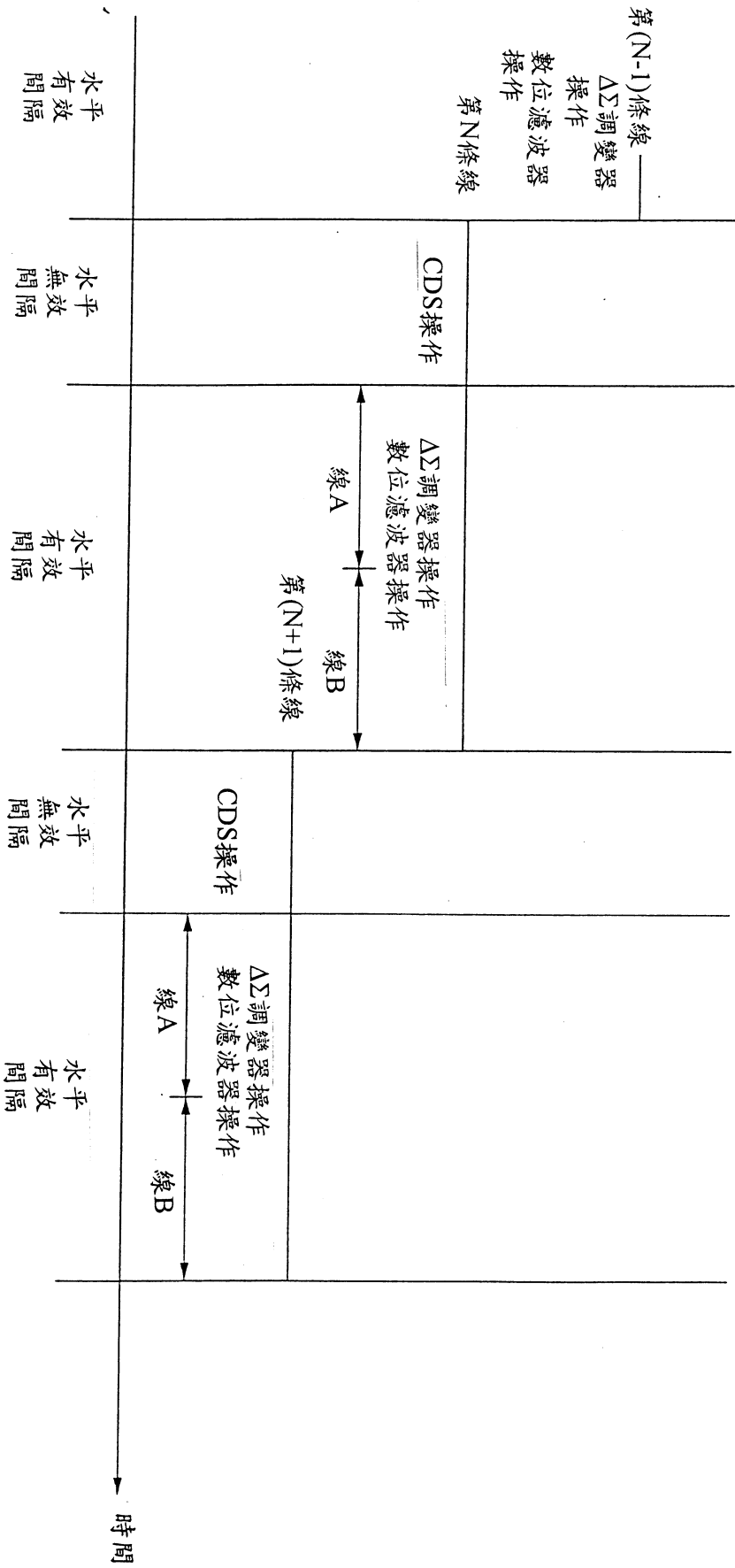


圖 19

圖 20A

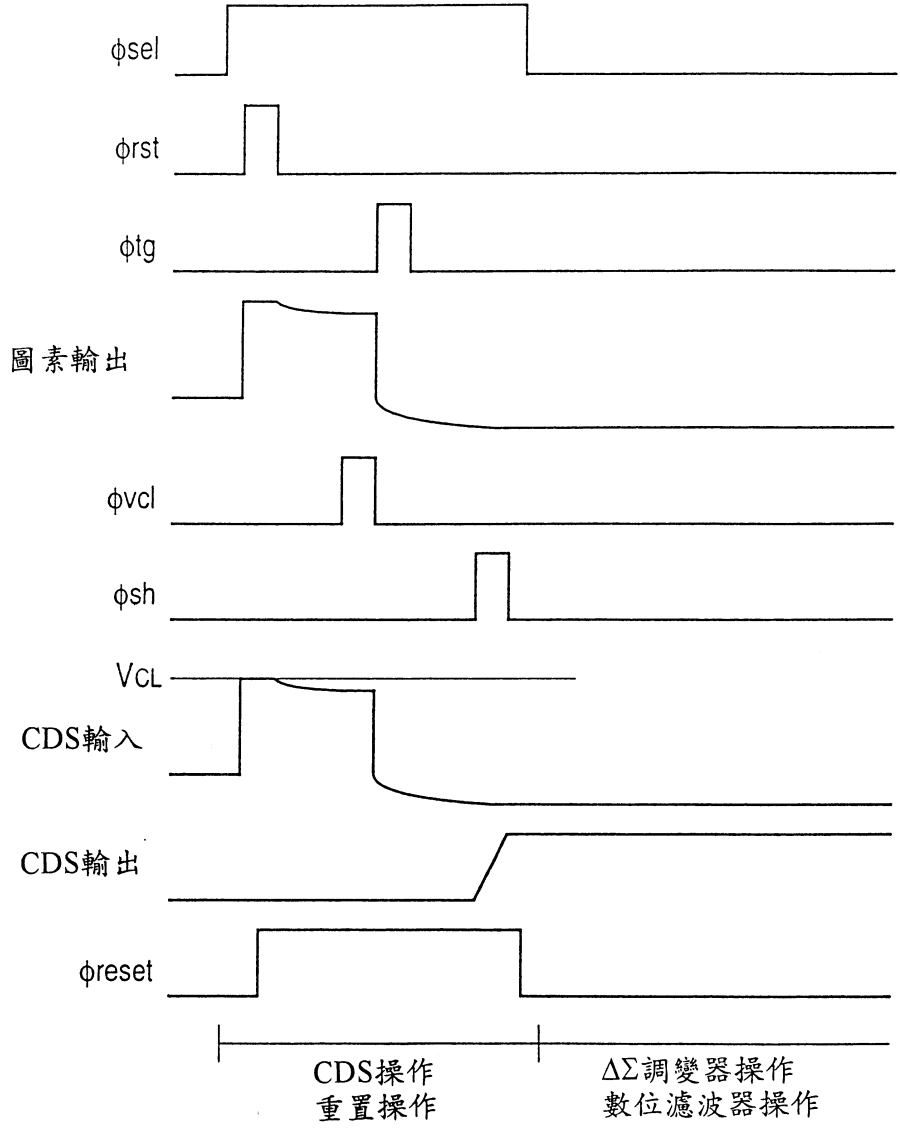
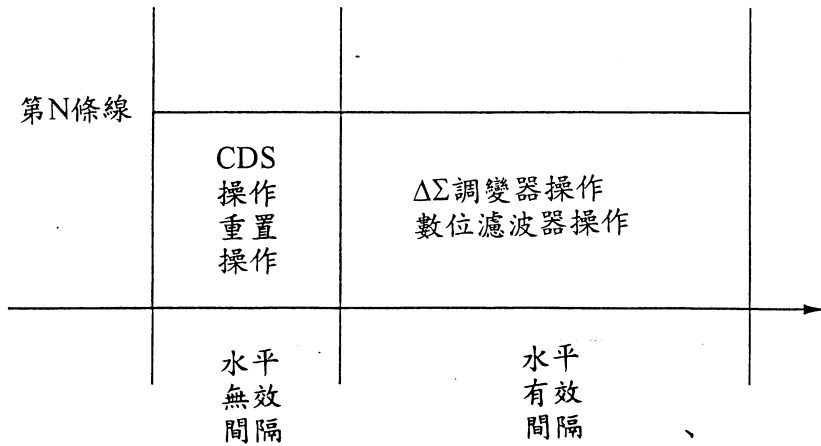


圖 20B



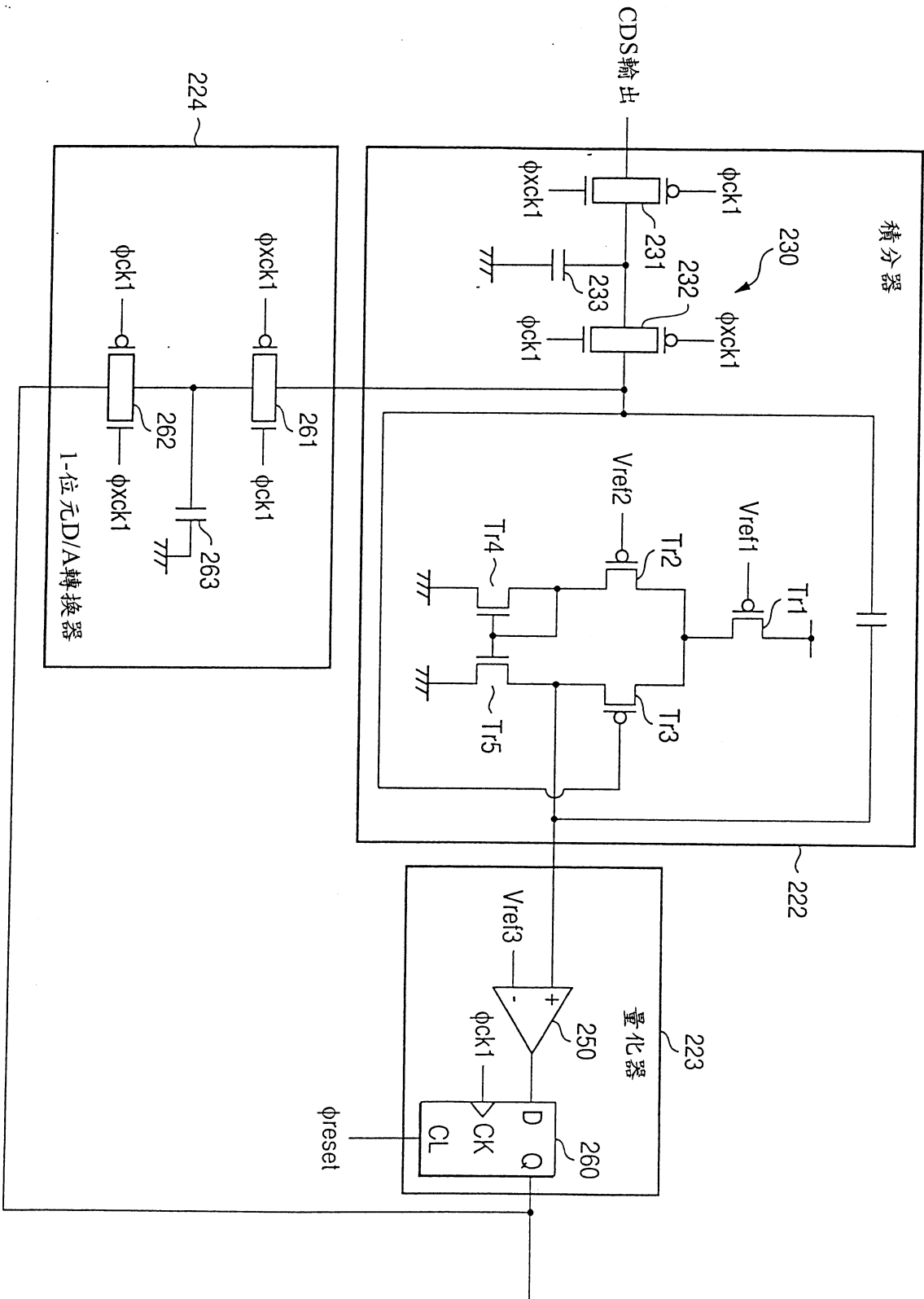


圖 21

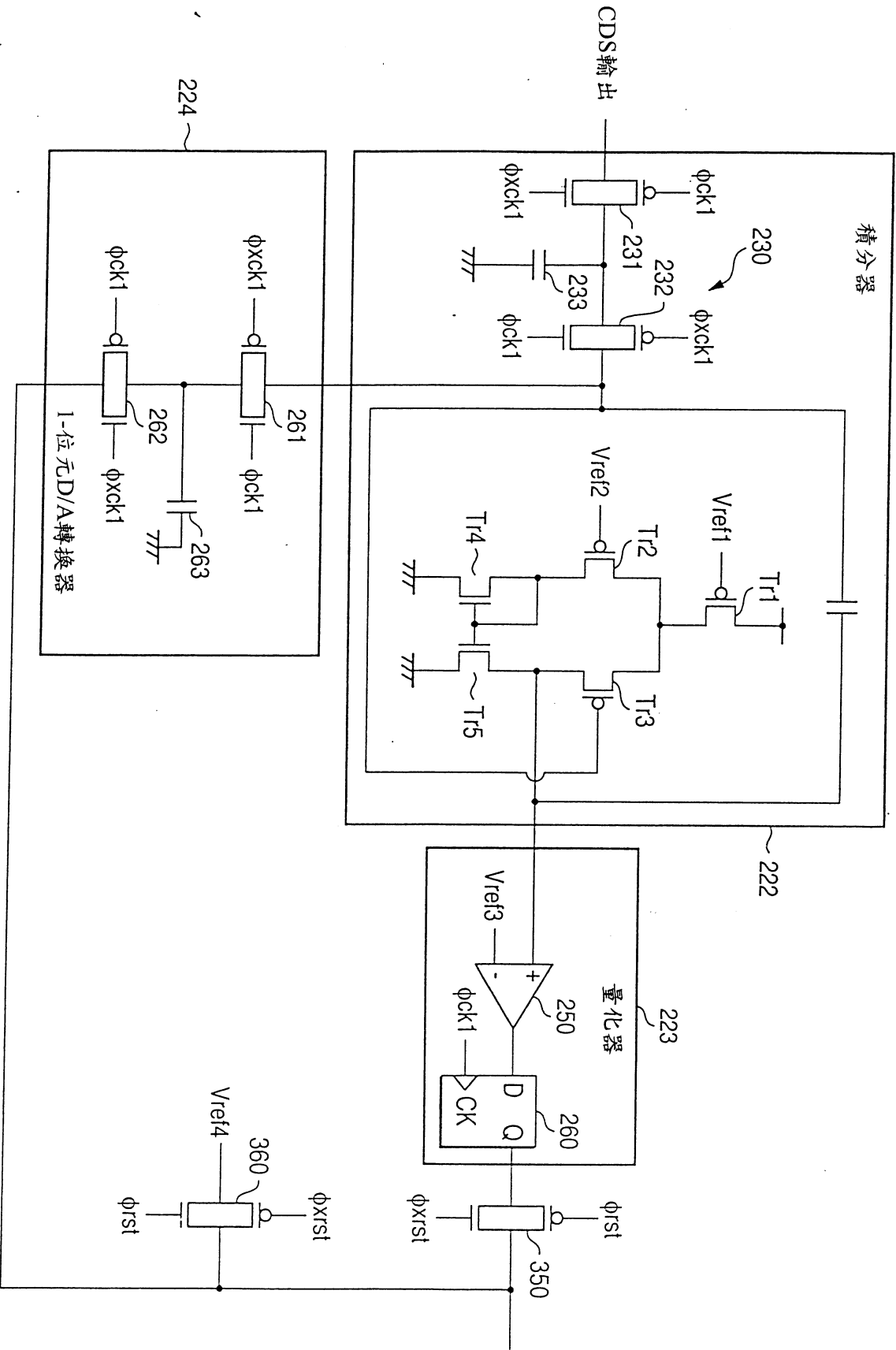


圖 22

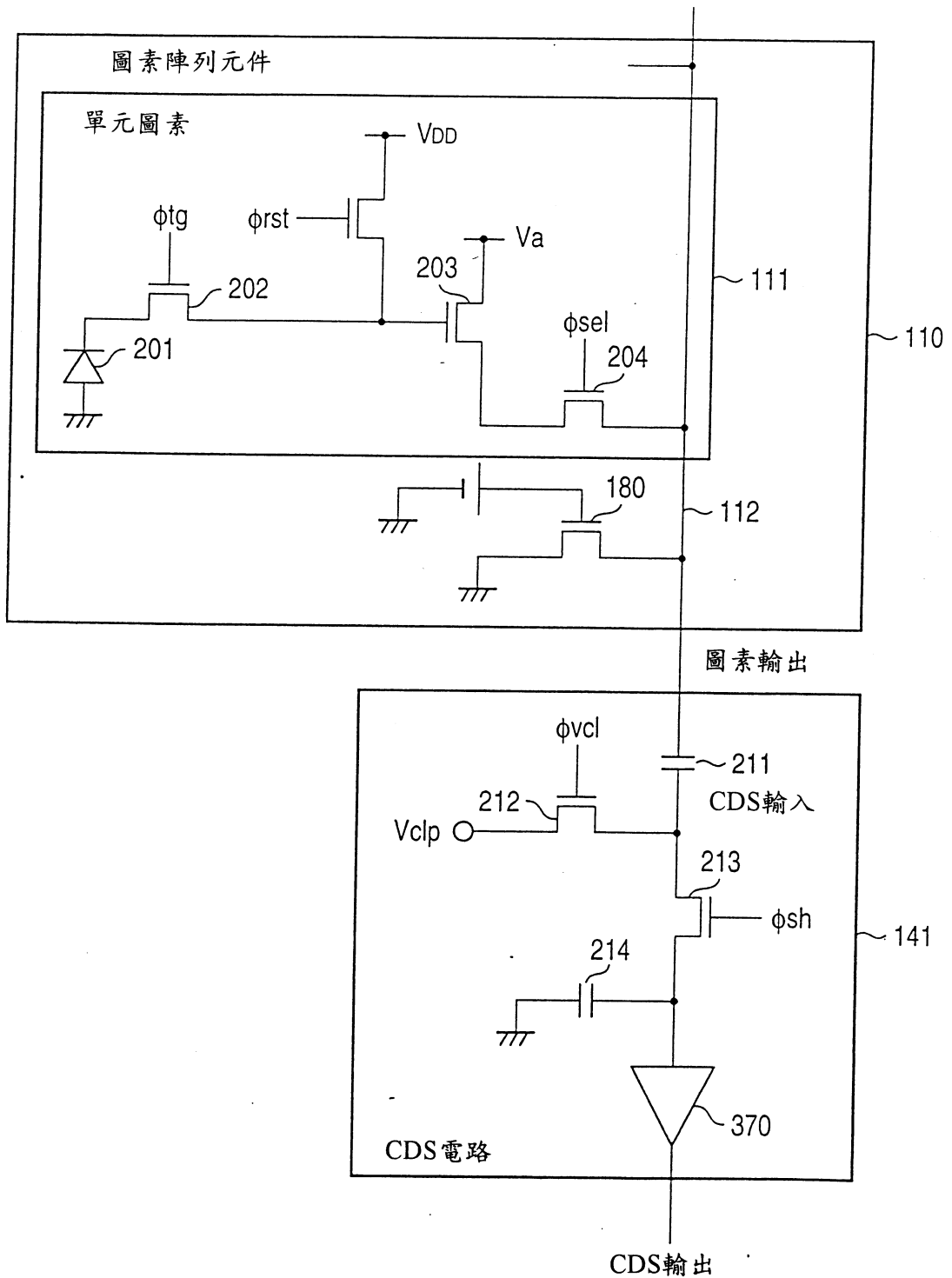


圖 23

柒、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件代表符號簡單說明：

| | |
|-----|--------------------|
| 10 | 圖素陣列元件 |
| 111 | 單元圖素 |
| 12 | 信號線 |
| 20 | 關聯雙倍取樣電路 |
| 30 | A/D轉換器 |
| 31 | $\Delta\Sigma$ 調變器 |
| 32 | 數位濾波器 |

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：