



(12) 发明专利

(10) 授权公告号 CN 112813419 B

(45) 授权公告日 2022.10.21

(21) 申请号 202011554924.8

H01L 21/687(2006.01)

(22) 申请日 2020.12.24

审查员 高天赐

(65) 同一申请的已公布的文献号

申请公布号 CN 112813419 A

(43) 申请公布日 2021.05.18

(73) 专利权人 北京北方华创微电子装备有限公司

地址 100176 北京市大兴区北京经济技术开发区文昌大道8号

(72) 发明人 田西强

(74) 专利代理机构 北京思创毕升专利事务所
11218

专利代理师 孙向民 廉莉莉

(51) Int. Cl.

G23C 16/458(2006.01)

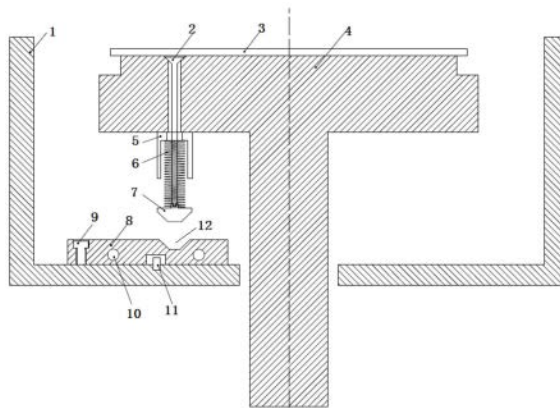
权利要求书1页 说明书5页 附图5页

(54) 发明名称

半导体工艺设备的工艺腔室及半导体工艺设备

(57) 摘要

本发明公开了一种半导体工艺设备的工艺腔室及半导体工艺设备,其中,工艺腔室内设有可升降的基座,基座中设有多个支撑针;基座上设有多个贯穿基座上下表面的针孔,针孔的顶端设有密封凹槽,基座的下表面设有与多个针孔一一对应的挡环;支撑针的顶端设有密封头,密封头的形状与密封凹槽匹配,支撑针的底端设有定位块,定位块与挡环之间套设有处于压缩状态的弹性件,基座上升至工艺位时,密封头与密封凹槽密封配合;工艺腔室的底壁上设有定位板,定位板的上表面设有形状与定位块匹配的第一定位部,基座下降至传输位时,定位块与第一定位部定位配合,支撑针从基座上表面伸出。本发明可以减少支撑针的密封头与针孔密封凹槽处漏气,提升工艺效果。



1. 一种半导体工艺设备的工艺腔室,其特征在于,所述工艺腔室内设有可升降的基座,所述基座中设有多个支撑针;

所述基座上沿竖直方向设有多个贯穿所述基座上下表面的针孔,所述针孔的顶端设有密封凹槽,所述基座的下表面设有与多个所述针孔一一对应的挡环;

多个所述支撑针一一对应的穿设于所述针孔和所述挡环中,所述支撑针的长度大于所述基座的厚度与所述挡环的高度之和,所述支撑针的顶端设有密封头,所述密封头的形状与所述密封凹槽匹配,所述支撑针的底端设有定位块,所述定位块与所述挡环之间套设有处于压缩状态的弹性件,所述基座上升至工艺位时,所述密封头与所述密封凹槽密封配合;

所述工艺腔室的底壁上设有定位板,所述定位板的上表面设有形状与所述定位块匹配的第一定位部,所述基座下降至传输位时,所述定位块与所述第一定位部定位配合,所述支撑针从所述基座上表面伸出。

2. 根据权利要求1所述的半导体工艺设备的工艺腔室,其特征在于,所述挡环包括与所述基座下表面固定连接的连接部以及设于所述连接部下方的管状限位部,所述连接部上设有与所述针孔同轴的通孔,所述弹性件至少部分位于所述管状限位部中。

3. 根据权利要求1所述的半导体工艺设备的工艺腔室,其特征在于,所述针孔的直径大于等于所述支撑针直径的1.01倍,且小于所述密封头的最大直径。

4. 根据权利要求1所述的半导体工艺设备的工艺腔室,其特征在于,所述定位板的底部设有定位件,所述工艺腔室的底壁上设有第二定位部,所述定位件与所述第二定位部定位配合。

5. 根据权利要求1所述的半导体工艺设备的工艺腔室,其特征在于,所述定位块上设有凸台,所述第一定位部形状与所述凸台匹配的凹槽;

或者,所述定位块上设有凹槽,所述第一定位部为形状与所述凹槽匹配的凸台。

6. 根据权利要求5所述的半导体工艺设备的工艺腔室,其特征在于,所述凸台的形状为锥形或球形,所述凹槽内壁为锥面或球面。

7. 根据权利要求4所述的半导体工艺设备的工艺腔室,其特征在于,所述定位件为定位销,所述第二定位部为定位孔。

8. 根据权利要求1-7任一项所述的半导体工艺设备的工艺腔室,其特征在于,所述定位板中设有调平件,用于调整所述定位板的水平度。

9. 根据权利要求1-7任一项所述的半导体工艺设备的工艺腔室,其特征在于,所述定位板中设有加热件,用于加热所述定位板,使所述定位板与所述基座的温度保持同步。

10. 一种半导体工艺设备,其特征在于,包括如权利要求1-9任一项所述的半导体工艺设备的工艺腔室。

半导体工艺设备的工艺腔室及半导体工艺设备

技术领域

[0001] 本发明涉及半导体设备领域,更具体地,涉及一种半导体工艺设备的工艺腔室及半导体工艺设备。

背景技术

[0002] 近年来,半导体设备发展迅速,涉及半导体、集成电路、太阳能电池板、平面显示器、微电子、发光二极管等,而这些器件主要是由在Wafer(晶片)上形成的数层材质厚度不同的薄膜组成。以一种CVD腔室为例,成膜前Wafer被传送到腔室,成膜完成后Wafer被取出。在此过程中Pin(支撑针)将Wafer抬起,使Wafer与基座之间有一定距离,保证了机械手能够有空间进入到Wafer下表面将Wafer取走。为了保证工艺成膜质量,基座需要调到绝对水平。Pin从基座均匀分布的N个孔内穿过,为了保证Pin在孔内顺畅滑动,Pin与基座孔之间有一定间隙。此间隙造成Pin有一定倾斜角度。

[0003] 现有CVD腔室Pin顶部为锥头形式,锥面作为密封面。在进行工艺时,Wafer正面与侧面与腔室连通,气压大,Wafer背面与基座之间气压小.Pin锥面与基座上的锥面配合作为密封面进行密封,但是只靠Pin自重无法保证密封良好,如果Wafer正面与背面压差增大可能会导致Pin被吹起,影响密封面密封效果。如果Pin锥面密封效果不好,腔室气体进入Wafer与基座表面之间,会影响背压,造成Wafer与基座表面接触状态变化,Wafer温度出现变化,对工艺结果造成不良影响。

[0004] 同时,现有CVD基座Pin孔与Pin之间有间隙,该间隙保证Pin在孔内顺畅滑动,此间隙造成Pin与基座Pin孔之间有一定的倾斜角度,Pin与基座Pin孔侧壁有相互作用力,大量跑片后,该作用力会导致Pin在升降过程中与基座孔之间有碰撞、卡顿,会导致Wafer滑片、Pin折断、颗粒等问题。

发明内容

[0005] 本发明的目的是提出一种半导体工艺设备的工艺腔室及半导体工艺设备,实现增加支撑针与基座上针孔锥面之间的密封性能,减少针孔锥面处的漏气量。

[0006] 为实现上述目的,本发明提出了一种半导体工艺设备的工艺腔室,所述工艺腔室内设有可升降的基座,所述基座中设有多个支撑针;

[0007] 所述基座上沿竖直方向设有多个贯穿所述基座上下表面的针孔,所述针孔的顶端设有密封凹槽,所述基座的下表面设有与多个所述针孔一一对应的挡环;

[0008] 多个所述支撑针一一对应的穿设于所述针孔和所述挡环中,所述支撑针的长度大于所述基座的厚度与所述挡环的高度之和,所述支撑针的顶端设有密封头,所述密封头的形状与所述密封凹槽匹配,所述支撑针的底端设有定位块,所述定位块与所述挡环之间套设有处于压缩状态的弹性件,所述基座上升至工艺位时,所述密封头与所述密封凹槽密封配合;

[0009] 所述工艺腔室的底壁上设有定位板,所述定位板的上表面设有形状与所述定位块

匹配的第一定位部,所述基座下降至传输位时,所述定位块与所述第一定位部定位配合,所述支撑针从所述基座上表面伸出。

[0010] 可选地,所述挡环包括与所述基座下表面固定连接的连接部以及设于所述连接部下方的管状限位部,所述连接部上设有与所述针孔同轴的通孔,所述弹性件至少部分位于所述管状限位部中。

[0011] 可选地,所述针孔的直径大于等于所述支撑针直径的1.01倍,且小于所述密封头的最大直径。

[0012] 可选地,所述定位板的底部设有定位件,所述工艺腔室的底壁上设有第二定位部,所述定位件与所述第二定位部定位配合。

[0013] 可选地,所述定位块上设有凸台,所述第一定位部形状与所述凸台匹配的凹槽;

[0014] 或者,所述定位块上设有凹槽,所述第一定位部为形状与所述凹槽匹配的凸台。

[0015] 可选地,所述凸台的形状为锥形或球形,所述凹槽内壁为锥面或球面。

[0016] 可选地,所述定位件为定位销,所述第二定位部为定位孔。

[0017] 可选地,所述定位板中设有调平件,用于调整所述定位板的水平度。

[0018] 可选地,所述定位板中设有加热件,用于加热所述定位板,使所述定位板与所述基座的温度保持同步。

[0019] 本发明还提出一种半导体工艺设备,其特征在于,包括以上所述的工艺腔室。

[0020] 本发明的有益效果在于:

[0021] 通过在基座底部下方设置挡环、在支撑针底部设置定位块,并在挡环与定位块之间设置一压缩状态的弹性件,通过弹性件提供的弹力,拉紧支撑针的密封头,增加密封头与基座上针孔顶部密封凹槽处的压力,从而能够减少针孔密封凹槽处的漏气,提高密封效果,进而避免工艺过程中,腔室气体进入晶片与基座表面之间影响背压,提高工艺效果。

[0022] 进一步地,相较于现有技术,针孔直径变大,增大了支撑针与针孔之间的间隙,不使用针孔内壁对支撑针进行限位,改为使用定位块底部的第一定位部与定位板上的第二定位部形成的凹凸限位结构进行配合定位,同时在弹性件弹性力的作用下实现支撑针的自定位对中功能,解决了支撑针在升降过程中的与基座的碰撞、卡顿,避免出现晶片滑片、支撑针折断以及颗粒等问题。

[0023] 进一步地,通过在定位板中设置加热件,可以在使用时将定位板的温度调整到与基座的温度保持同步,保证定位板和基座热膨胀量相同,保证在高温下也能实现支撑针的自校正对中功能。

[0024] 本发明的装置具有其它的特性和优点,这些特性和优点从并入本文中的附图和随后的具体实施方式中将是显而易见的,或者将在并入本文中的附图和随后的具体实施方式中进行详细陈述,这些附图和具体实施方式共同用于解释本发明的特定原理。

附图说明

[0025] 通过结合附图对本发明示例性实施例进行更详细的描述,本发明的上述以及其它目的、特征和优势将变得更加明显,在本发明示例性实施例中,相同的参考标号通常代表相同部件。

[0026] 图1示出了现有CVD腔室中基座在工艺位的示意图。

[0027] 图2示出了现有CVD腔室中基座在传输位的示意图。

[0028] 图3示出了根据本发明的一个实施例的一种半导体工艺设备的工艺腔室中基座处于工艺位的示意图。

[0029] 图4示出了根据本发明的一个实施例的一种半导体工艺设备的工艺腔室处于传输位的示意图。

[0030] 图5示出了根据本发明的一个实施例的一种半导体工艺设备的工艺腔室中支撑针与弹性件的局部放大示意图。

[0031] 图6示出了根据本发明的另一个实施例的一种半导体工艺设备的工艺腔室中定位块与第一定位部的结构示意图。

[0032] 图7示出了根据本发明的其他一个实施例的一种半导体工艺设备的工艺腔室中定位块与第一定位部的结构示意图。

[0033] 附图标记说明：

[0034] 图1-图2中：

[0035] 101-腔室,102-支撑针,103-晶片,104-基座。

[0036] 图3-图7中：

[0037] 1-工艺腔室,2-支撑针,3-晶片,4-基座,5-挡环,501-连接部,502-管状限位部,6-弹性件,7-定位块,8-定位板,9-调平件,10-加热件,11-定位件,12-第一定位部。

具体实施方式

[0038] 如图1和图2所示,现有CVD腔室内包括:腔室101、支撑针102、晶片103、基座104。通过升降机构调整基座104的高度,实现传输位和工艺位切换。现有结构中,支撑针在锥面处靠自重进行密封,基座上的针孔与支撑针102之间有间隙,该间隙保证支撑针102在孔内顺畅滑动并进行导向,此间隙造成支撑针102与基座针孔之间有一定的倾斜角度,支撑针102与基座针孔侧壁有相互作用力,大量跑片后,该作用力会导致支撑2在升降过程中与基座针孔之间有碰撞、卡顿,会导致晶片103产生滑片、支撑针102折断、颗粒等问题。该基座104的结构存在如下问题:

[0039] 1、支撑针102的密封头锥面密封处漏气。晶片103正面与侧面与腔室连通,气压大,晶片103背面与基座104之间气压小。支撑针102锥面与基座104上针孔的锥面配合作为密封面进行密封,但是只靠支撑针102的自重无法保证密封良好,如果晶片103正面与背面压差增大可能会更多的抵消支撑针102的自重,面密封区域的压紧力会变小,影响密封面密封效果,导致漏气量变大。

[0040] 2、基座104的针孔与支撑针102之间有间隙,该间隙保证支撑针102在针孔内顺畅滑动并进行导向,此间隙造成支撑针102与针孔之间有一定的倾斜角度,支撑针102与针孔侧壁有相互作用力,大量跑片后,该作用力会导致支撑针102在升降过程中与针孔之间有碰撞、卡顿,会导致晶片滑片、支撑针折断、颗粒等问题。

[0041] 本发明通过提供一种减少针孔漏气并具有支撑针自校正对中功能的基座及其组件,来减少针孔密封凹面处的漏气。同时解决支撑针在升降过程中的与基座的碰撞、卡顿,避免出现Wafer滑片、Pin折断、颗粒等问题。

[0042] 下面将参照附图更详细地描述本发明。虽然附图中显示了本发明的优选实施例,

然而应该理解,可以以各种形式实现本发明而不应被这里阐述的实施例所限制。相反,提供这些实施例是为了使本发明更加透彻和完整,并且能够将本发明的范围完整地传达给本领域的技术人员。

[0043] 图3示出了根据本发明的一个实施例的一种半导体工艺设备的工艺腔室中基座处于工艺位的示意图,图4示出了根据本发明的一个实施例的一种半导体工艺设备的工艺腔室处于传输位的示意图。

[0044] 如图1和图2所示,半导体工艺设备的工艺腔室1内设有可升降的基座4,基座4中设有多个支撑针2;

[0045] 基座4上沿竖直方向设有多个贯穿基座4上下表面的针孔,针孔的顶端设有密封凹槽,基座4的下表面设有与多个针孔一一对应的挡环5;

[0046] 多个支撑针2一一对应的穿设于针孔和挡环5中,支撑针2的长度大于基座4的厚度与挡环5的高度之和,支撑针2的顶端设有密封头,密封头的形状与密封凹槽匹配,支撑针2的底端设有定位块7,定位块7与挡环5之间套设有处于压缩状态的弹性件6,基座4上升至工艺位时,密封头与密封凹槽密封配合;

[0047] 工艺腔室1的底壁上设有定位板8,定位板8的上表面设有形状与定位块7匹配的的第一定位部12,基座4下降至传输位时,定位块7与第一定位部12定位配合,支撑针2从基座4上表面伸出。

[0048] 工艺过程中,当基座4上升至工艺位时,基座4支撑晶片3;当基座4下降至传输位时,弹性件6被压缩,支撑针2顶起晶片3,基座4与晶片3分离。

[0049] 本实施例中,挡环5包括与基座4下表面固定连接的连接部501以及设于连接部下方的管状限位部502,连接部501上设有与针孔同轴的通孔,弹性件6至少部分位于管状限位部502中。

[0050] 具体地,参考图5,弹性件6可以为压缩状态的弹簧,挡环5的连接部501上设有与针孔同轴的通孔,通孔的内径大于等于针孔的内径;管状限位部502与针孔同轴,管状限位部502的内径大于弹性件6的外径,弹簧的内径大于通孔的内径。

[0051] 具体实施过程中,支撑针2的底端可以设有螺纹,定位块7的顶端可以设有与螺纹配合的螺孔,支撑针2与定位块7通过螺纹和螺孔连接。作为弹性件6的弹簧需要精密加工,弹簧的内径和外径需要满足一定的公差要求,避免出现弹簧歪斜导致支撑针2歪斜的情况。挡环5固定在基座4的下表面,可以采用焊接或者螺钉紧固,需要保证挡环5连接部501的通孔与针孔的同心度,同时管状限位部502内壁满足一定的公差要求对弹性件6的外径进行限位。

[0052] 在安装时,将支撑针2穿过针孔和挡环5,之后放入弹簧,然后拧上定位块7。弹簧始终处于压缩状态,将支撑针2拉紧,该弹簧的弹力能够抵消压差产生向上的顶起力,并增大支撑针2顶部密封头(例如锥头)侧面与针孔上密封凹槽(例如锥形槽)侧面之间的密封压力,相同接触面下,密封面处的压力越大密封效果越强,从而减少工艺位时支撑针2顶部密封头处的漏气。

[0053] 本实施例中,优选地,针孔的直径大于等于支撑针2直径的1.01倍,且小于密封头的最大直径。

[0054] 具体地,为防止支撑针2在升降过程中与基座4碰撞、卡顿,并避免出现晶片3滑片、

支撑针2折断、颗粒等问题。基座4中针孔直径相较于现有方案变大,例如将针孔内径从 $\phi 3.8$ 变为 $\phi 5.4$,不使用基座4中针孔直径来对支撑针2进行限位。例如Pin直径为d,则针孔直径最小为 $1.01*d$,最大为 $n*d$,其中, $1.01 < n < N/n$,N为支撑针2的密封头最大直径。支撑针2与基座4针孔的间隙变大,从而解决支撑针2在升降过程中的与基座针孔内壁的碰撞、卡顿,避免出现晶片3滑片、支撑针2折断、颗粒等问题。

[0055] 本实施例中,定位板8的底部设有定位件11,工艺腔室1的底壁上设有第二定位部,定位件11与第二定位部定位配合,以使定位板8的位置能够唯一确定。优选地,定位件11为定位销,第二定位部为定位孔。

[0056] 本实施例中,定位块7上设有凸台,第一定位部12为形状与凸台匹配的凹槽;可选的,凸台的形状为锥形,凹槽内壁为锥面。

[0057] 具体地,定位块7底部的锥形凸台与定位板8上凹槽的锥面加工成匹配的配合,形成凹凸限位结构,这样即使支撑针2出现不同心歪斜的现象,通过凸台的锥面与定位板8上的锥面相互配合,同时在弹性件6弹性力的作用下,可以将不同心校正,使支撑针2与基座4上的针孔同心,从而实现自校正对中。

[0058] 参考图6,在另一实施例中,定位块7与定位板8之间的凹凸限位结构可以互调,即定位块7上可以设有凹槽,第一定位部12可以为形状与凹槽匹配的凸台。

[0059] 参考图7,在其他实施例中,定位块7与定位板8之间的凹凸限位结构也不局限于锥形凸台和锥面凹槽的结构形式,也可以为球形凸台和球面凹槽配合的凹凸限位形式。本领域技术人员根据实际需求自行设计相应的凹凸限位结构,此处不再赘述。

[0060] 本实施例中,定位板8中设有调平件9,用于调整定位板8的水平度。

[0061] 具体地,调平件9可以为调平螺钉,常温下使用六角扳手旋转调平螺钉,将定位板8顶起或降低,从而将定位板8调平。

[0062] 本实施例中,定位板8中设有加热件10,用于加热定位板8,使定位板8与基座4的温度保持同步。

[0063] 具体地,加热件10优选为加热管,使用时通过加热管将定位板8的温度设置到跟基座4温度相同,保证定位板8和基座4的热膨胀量相同,保证在高温下也能实现支撑针2的自校正对中功能。

[0064] 本发明实施例还提出一种半导体工艺设备,包括以上实施例的工艺腔室。

[0065] 采用以上实施例工艺腔室的半导体工艺设备,能够减少针孔密封凹槽漏气,并有效避免出现晶片滑片、支撑针折断、颗粒等问题,提升工艺效果。

[0066] 综上,本发明通过提供一种基座和支撑针的新结构,减少支撑针的密封头与针孔密封凹槽处漏气,提升工艺效果,且具有支撑针自校正对中功能,能够有效避免支撑针在升降过程中的与加热器的碰撞、卡顿,从而避免出现晶片滑片、支撑针折断、颗粒等问题。

[0067] 以上已经描述了本发明的各实施例,上述说明是示例性的,并非穷尽性的,并且也不限于所披露的各实施例。在不偏离所说明的各实施例的范围和精神的情况下,对于本技术领域的普通技术人员来说许多修改和变更都是显而易见的。

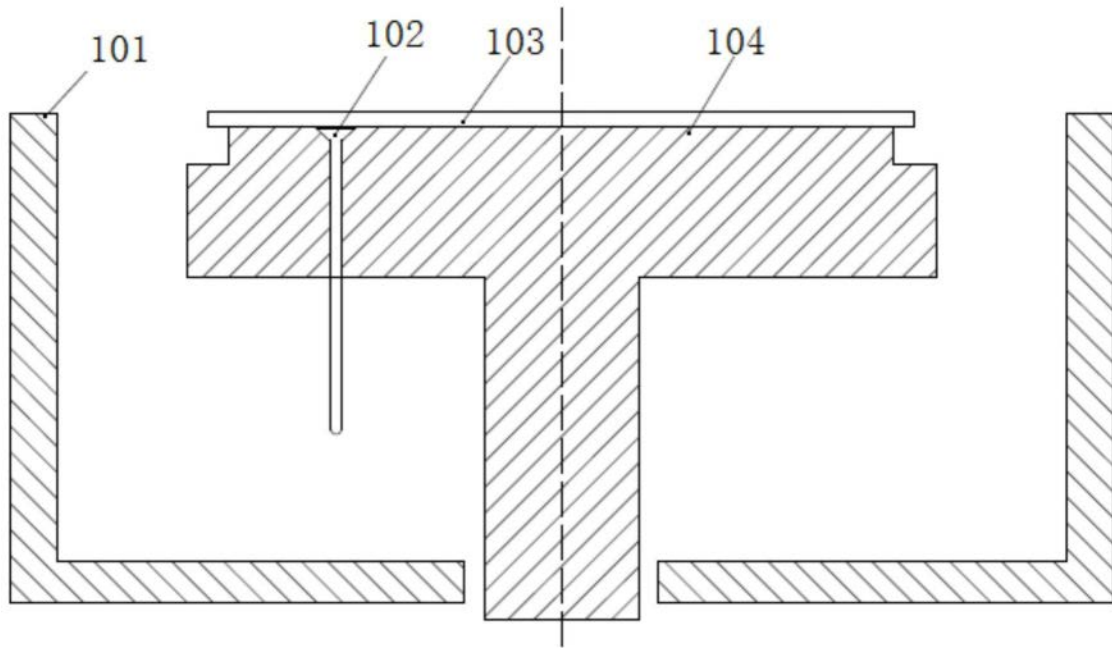


图1

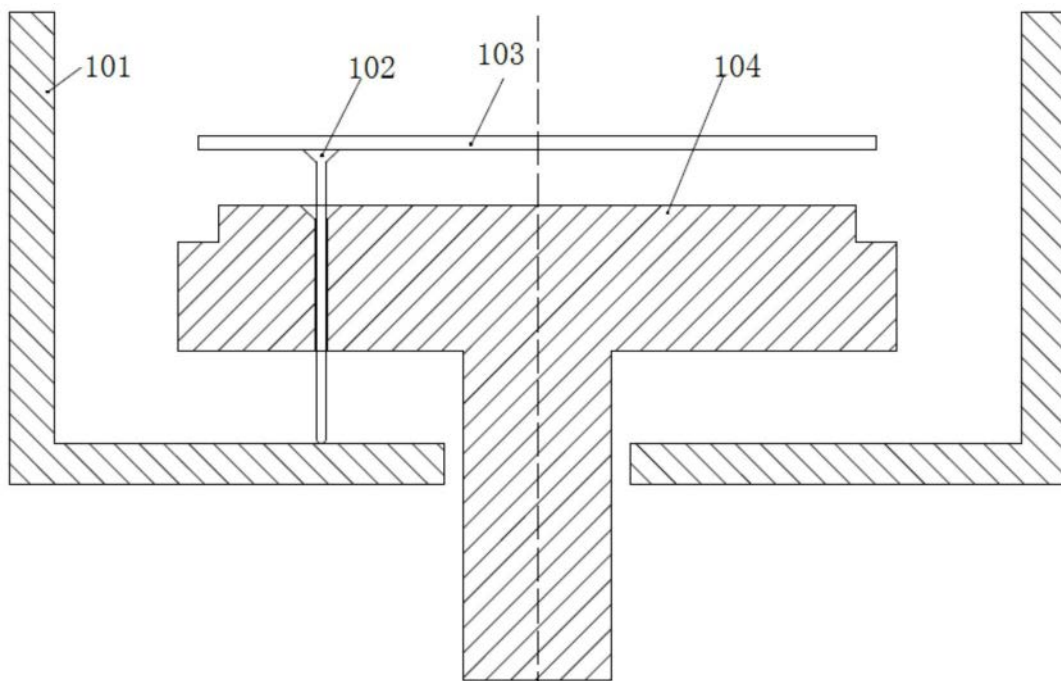


图2

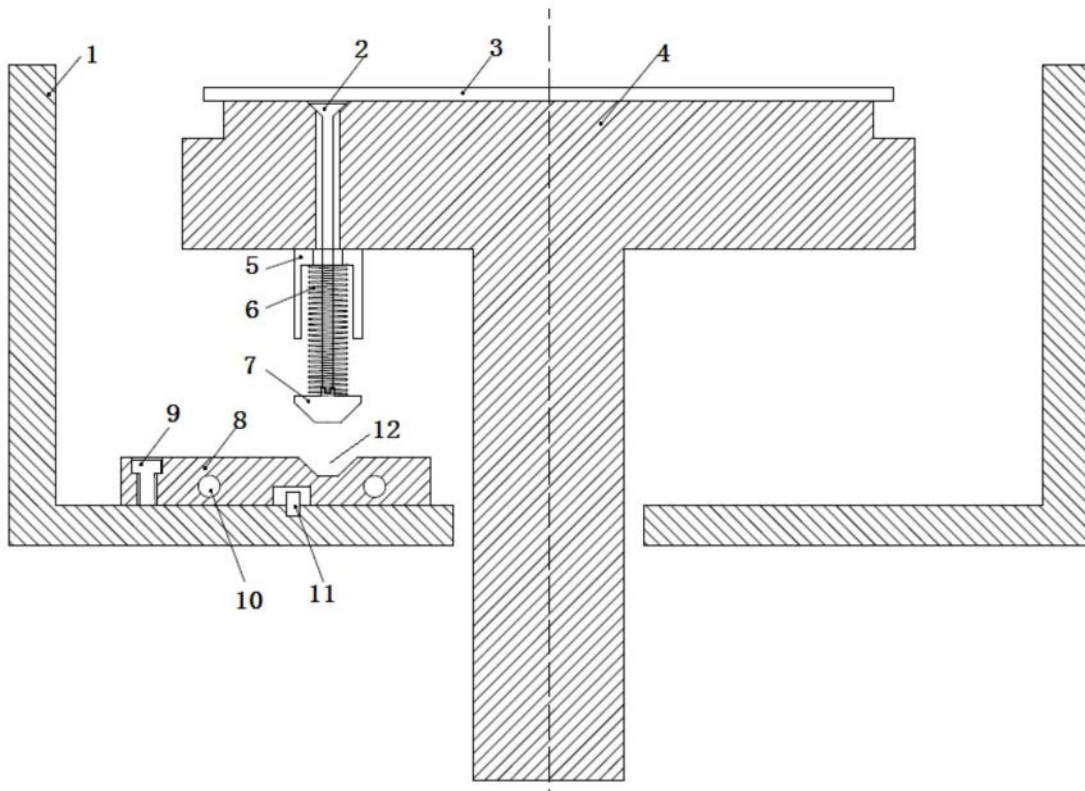


图3

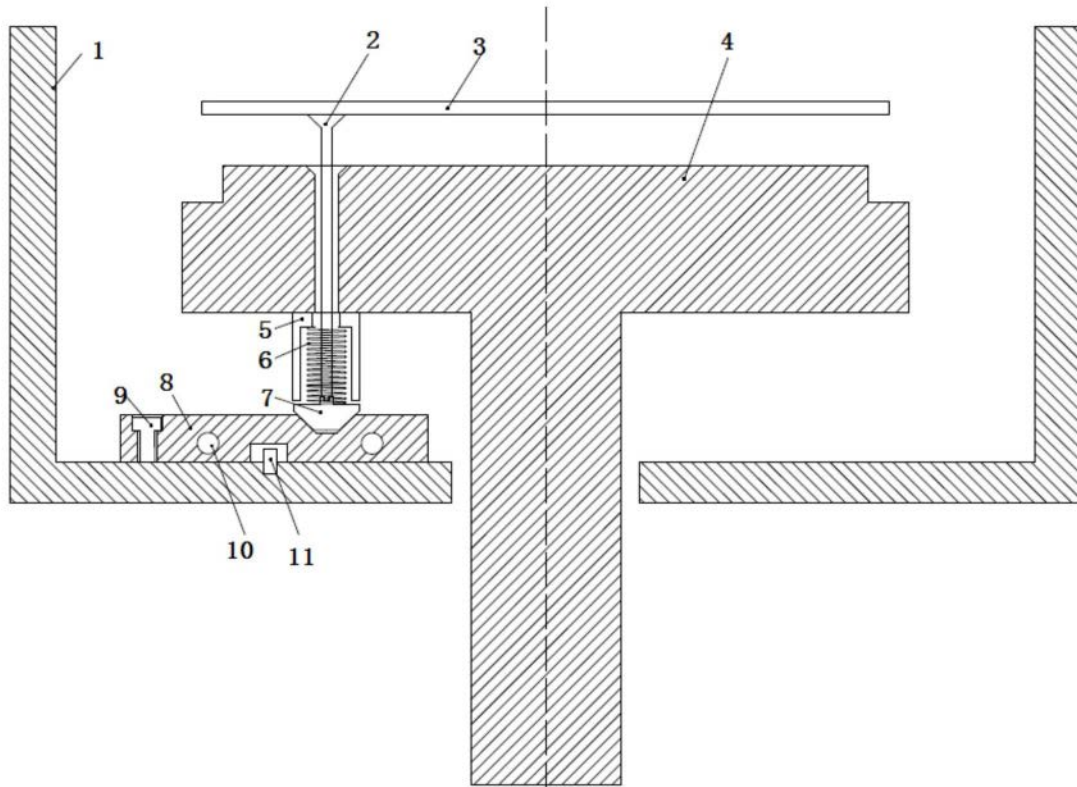


图4

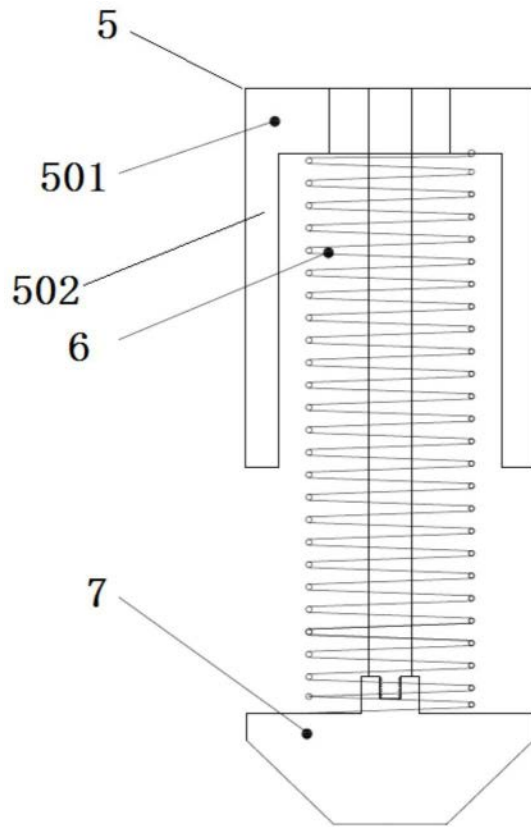


图5

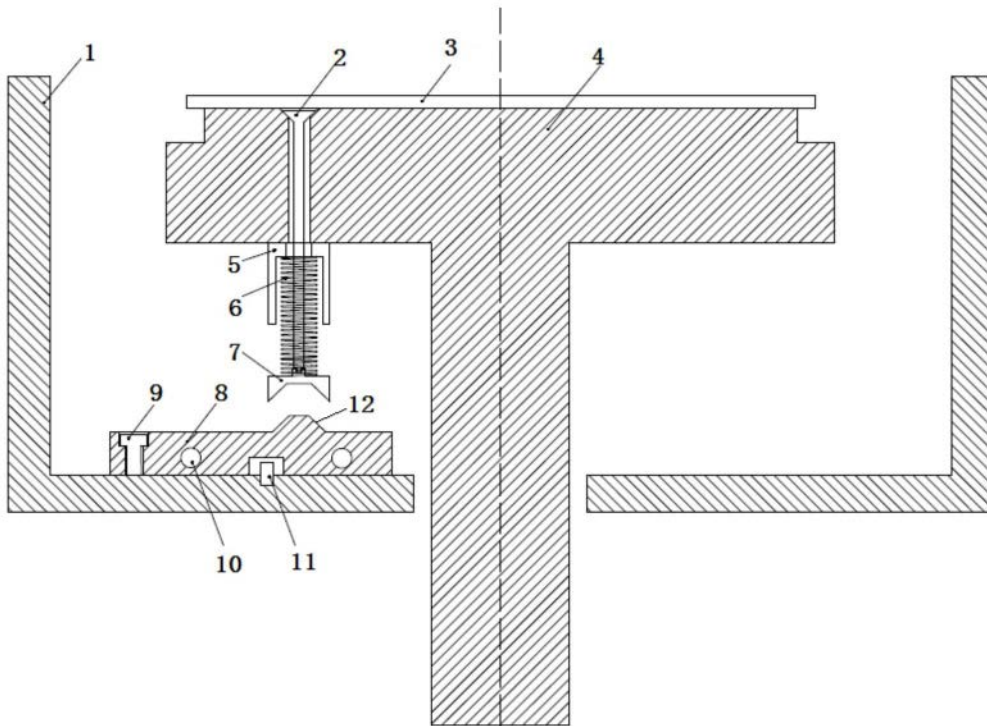


图6

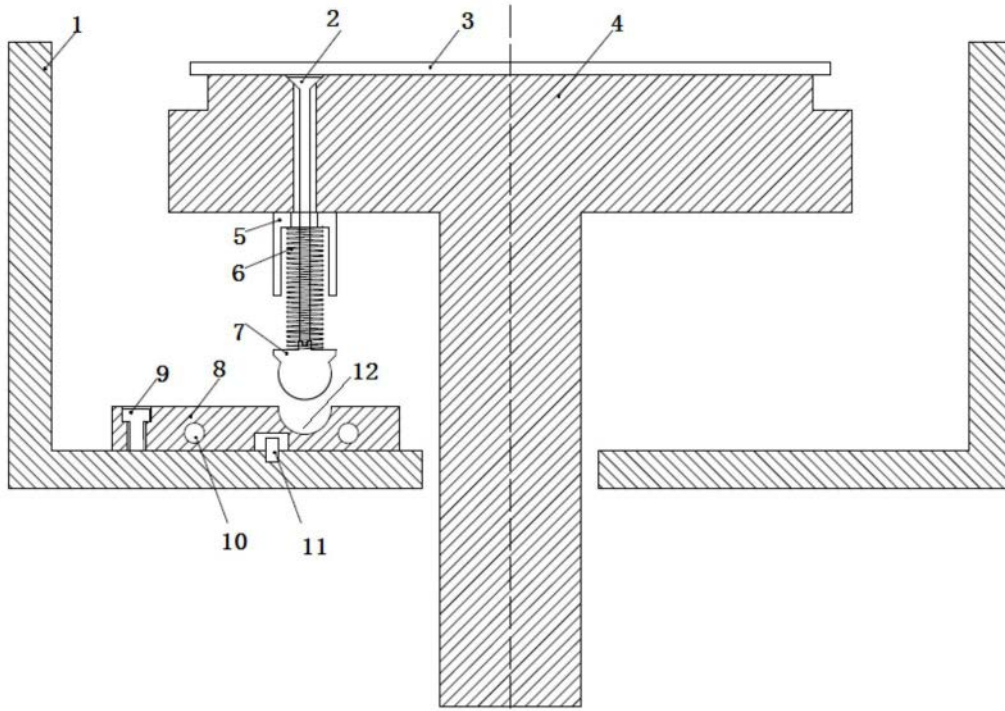


图7