

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2022-541629

(P2022-541629A)

(43)公表日 令和4年9月26日(2022.9.26)

(51)国際特許分類		F I		テーマコード(参考)
G 0 6 F	1/3237(2019.01)	G 0 6 F	1/3237	5 B 0 1 1
G 0 6 F	1/3228(2019.01)	G 0 6 F	1/3228	
G 0 6 F	1/04 (2006.01)	G 0 6 F	1/04	5 7 0

審査請求 未請求 予備審査請求 未請求 (全15頁)

(21)出願番号	特願2022-504500(P2022-504500)	(71)出願人	507107291
(86)(22)出願日	令和2年7月20日(2020.7.20)		テキサス インスツルメンツ インコーポ レイテッド
(85)翻訳文提出日	令和4年3月23日(2022.3.23)		アメリカ合衆国 テキサス州 7 5 2 6 5 - 5 4 7 4 ダラス メール ステーション 3 9 9 9 ピーオーボックス 6 5 5 4 7 4
(86)国際出願番号	PCT/US2020/042723	(74)代理人	230129078
(87)国際公開番号	WO2021/016158		弁護士 佐藤 仁
(87)国際公開日	令和3年1月28日(2021.1.28)	(71)出願人	390020248
(31)優先権主張番号	16/519,655		日本テキサス・インスツルメンツ合同会 社
(32)優先日	令和1年7月23日(2019.7.23)	(72)発明者	アナンド クマール ジー
(33)優先権主張国・地域又は機関	米国(US)		インド 5 6 0 0 9 3 バンガロール, シー ブイ ラマン ナガール, カッガダ
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA ,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR ,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC, 最終頁に続く		最終頁に続く

(54)【発明の名称】 低電力モードからのウェイクアップのためのプリエンプティブウェイクアップ回路

(57)【要約】

回路(100)が電力コントローラ(150)とリアルタイムクロック(RTC)サブシステム(170)と処理サブシステム(110)とを含む。RTCサブシステムはタスクのための所定の時間を格納するアラームレジスタを含み、早期警告カウントダウン(175)及びスケジュールされた事象信号(180)を提供する。処理サブシステムは、プロセッサ(120)と、プリエンプティブウェイクアップ回路(125)と、プロセッサに結合されプロセッサと共にタスクを実行するように構成される構成要素とを含む。プリエンプティブウェイクアップ回路は、セクタ論理回路、コンパレータ、及びウェイクアップ開始回路を含む。セクタ論理はクロック生成器及び構成要素に対するウェイクアップ時間を示すレイテンシ値を受け取り、早期警告カウントダウンと最長ウェイクアップ時間が等しいときを示す最長ウェイクアップ時間をコンパレータに出力する。ウェイクアップ開始回路はクロック要求を生成しスリープモードインジケータ(140)をディセーブルする。電力コントローラはクロック信号(130)を提供し構成要素を起動

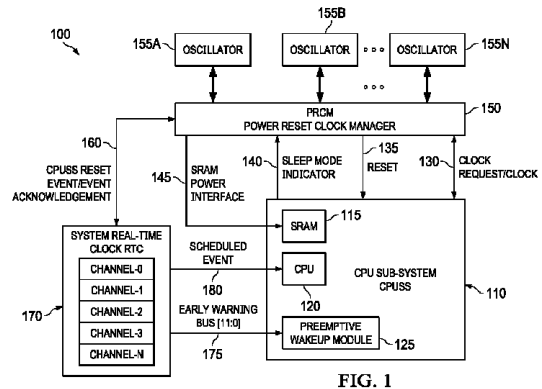


FIG. 1

【特許請求の範囲】**【請求項 1】**

電子回路であって、

タスクを実行するための所定の時間を格納するためのアラームレジスタを含むリアルタイムクロック(RTC)サブシステムであって、

前記所定の時間に基づいて早期警告カウントダウンを提供し、

前記所定の時間において、スケジュールされた事象信号を提供する、

ように構成される、前記RTCサブシステムと、

処理サブシステムであって、

前記スケジュールされた事象信号を受信するために前記RTCサブシステムに結合されるプロセッサ、 10

前記早期警告カウントダウンを受け取るため前記RTCサブシステムに結合され、前記早期警告カウントダウンに基づいて、クロック要求信号を生成しスリープモードインジケータをディセーブルするように構成されるプリエンティブウェイクアップ回路、及び

前記プロセッサに接続され、前記プロセッサと連携して前記タスクを実行するように構成される構成要素、

を含む、前記処理サブシステムと、

前記処理サブシステムに結合され、前記スリープモードインジケータに基づいて、クロック信号を提供し、前記構成要素を起動させるように構成される電力コントローラと、

を含む、 20

電子回路。

【請求項 2】

請求項 1 に記載の電子回路であって、前記構成要素がメモリを含み、前記電力コントローラが、前記スリープモードインジケータ及び前記クロック要求信号に応答して、前記メモリを保持モードに遷移させ、前記クロック信号をディセーブルするように構成される、電子回路。

【請求項 3】

請求項 1 に記載の電子回路であって、前記構成要素がメモリを含み、前記電力コントローラが、前記ディセーブルされたスリープモードインジケータに応答して前記メモリをアクティブモードに遷移させるように構成される、電子回路。 30

【請求項 4】

請求項 1 に記載の電子回路であって、前記プリエンティブウェイクアップ回路が、

それぞれ、前記構成要素及びクロック生成器のためのそれぞれのウェイクアップ時間を示すレイテンシ値を受け取り、どのレイテンシ値を出力するかを示すセクタ信号を受信するように構成される、セクタ論理回路であって、最も長いウェイクアップ時間を示す最大レイテンシ値を提供するようにさらに構成される、前記セクタ論理回路と、

前記セクタ論理回路に結合されるコンパレータであって、前記早期警告カウントダウンの値が前記最大レイテンシ値に等しいことを示す信号を出力するように構成される、前記コンパレータと、

前記コンパレータに結合されるウェイクアップ開始回路であって、前記ウェイクアップ開始回路が、前記クロック要求信号を生成し前記スリープモードインジケータをディセーブルするように構成される、前記ウェイクアップ開始回路と、 40

を含む、電子回路。

【請求項 5】

請求項 1 に記載の電子回路であって、前記RTCサブシステムが、時間の第 1 の部分についての第 1 のクロック周波数に基づいて、及び時間の第 2 の部分についての第 2 のクロック周波数に基づいて、前記早期警告カウントダウンを減分するように構成され、前記第 2 のクロック周波数が前記第 1 のクロック周波数よりも高い、電子回路。

【請求項 6】

請求項 5 に記載の電子回路であって、前記早期警告カウントダウンが 12 ビット幅であ 50

る、電子回路。

【請求項 7】

請求項 5 に記載の電子回路であって、時間の前記第 2 の部分が時間の前記第 1 の部分よりも短い、電子回路。

【請求項 8】

請求項 1 に記載の電子回路であって、前記 R T C サブシステムが、前記スケジュールされた事象信号及び前記早期警告カウンタダウンを提供するためのリアルタイムクロックを含む、電子回路。

【請求項 9】

請求項 1 に記載の電子回路であって、前記プロセッサが、前記所定の時間を前記アラームレジスタに書き込むように構成される、電子回路。

10

【請求項 10】

請求項 1 に記載の電子回路であって、前記 R T C サブシステムが前記電力コントローラに結合され、前記 R T C サブシステムが、処理サブシステムリセット信号に応答して前記アラームレジスタをクリアするように構成される、電子回路。

【請求項 11】

請求項 1 に記載の電子回路であって、前記アラームレジスタが第 1 のアラームレジスタであり、前記 R T C サブシステムが複数のアラームレジスタをさらに含み、前記各それぞれのアラームレジスタが、固有のタスクを実行するための所定の時間を格納するように構成される、電子回路。

20

【請求項 12】

請求項 11 に記載の電子回路であって、前記プロセッサが、前記複数のアラームレジスタのサブセットに書き込むように構成される、電子回路。

【請求項 13】

請求項 12 に記載の電子回路であって、前記 R T C サブシステムが前記電力コントローラに結合され、前記 R T C サブシステムが、処理サブシステムリセット信号に応答して、前記複数のアラームレジスタの前記サブセットをクリアするように構成される、電子回路。

【請求項 14】

プリエンティブウェイクアップ回路であって、
処理ユニットによって用いられる構成要素のセットのためのウェイクアップ時間を示すレイテンシ値と、どのレイテンシ値を出力するかを示すセクタ信号とを受け取る入力を有するセクタ論理回路、
前記セクタ論理回路に結合されるコンパレータであって、早期警告カウンタダウンを受け取るための入力を有する、前記コンパレータ、及び
前記コンパレータに結合されるウェイクアップ開始サブ回路であって、クロック要求を生成し、スリープモードインジケータをディセーブルするように構成される、前記ウェイクアップ開始サブ回路、
を含む、プリエンティブウェイクアップ回路。

30

【請求項 15】

請求項 14 に記載のプリエンティブウェイクアップ回路であって、前記セクタ信号が、スケジュールされた事象を実施するために用いられる構成要素のサブセットのため前記レイテンシ値からの最長のウェイクアップ時間を示す最大のレイテンシ値を示す、プリエンティブウェイクアップ回路。

40

【請求項 16】

請求項 14 に記載のプリエンティブウェイクアップ回路であって、前記セクタ論理回路がマルチプレクサを含む、プリエンティブウェイクアップ回路。

【請求項 17】

請求項 14 に記載のプリエンティブウェイクアップ回路であって、前記ウェイクアップ開始サブ回路が、前記コンパレータが前記早期警告カウンタダウンの値と前記セクタ

50

論理回路出力とが等しいことを示すことに応答して、前記クロック要求を生成し前記スリープモードインジケータをディセーブルするように構成される、プリエンティブウェイクアップ回路。

【請求項 18】

処理システムのためのプリエンティブウェイクアップの方法であって、

早期警告カウントダウンを前記所定の時間まで減分することであって、前記所定の時間にタスクがスケジュールされることと、

前記スケジュールされたタスクを実施するために用いられるリソースのセットと、ウェイクアップ時間を示すレイテンシ値のセットとを決定することであって、前記レイテンシ値のセットが、前記リソースのセット内の各それぞれのリソースのためのそれぞれのレイテンシ値を含むことと、

10

前記レイテンシ値のセットからの最長のウェイクアップ時間を示す最大のレイテンシ値を決定することと、

前記最大レイテンシ値を前記早期警告カウントダウンの値と比較することと、

前記最大レイテンシ値と前記早期警告カウントダウンの値が等しいことに応答して、クロック要求を生成することと、

スリープモードインジケータをディセーブルすることと、

を含む。

【請求項 19】

請求項 18 に記載の方法であって、

20

前記早期警告カウントダウンが、前記早期警告カウントダウンの第 1 の部分についての第 1 のクロック周波数に基づいて、及び前記早期警告カウントダウンの第 2 の部分についての第 2 のクロック周波数に基づいて減分され、

前記第 1 のクロック周波数が前記第 2 のクロック周波数よりも低く、

前記早期警告カウントダウンの前記第 1 の部分が前記早期警告カウントダウンの前記第 2 の部分よりも長い、

方法。

【請求項 20】

請求項 18 に記載の方法であって、前記クロック要求と前記スリープモードインジケータのディセーブルとに応答して、前記リソースのセットをスリープモードからアクティブモードに遷移させることをさらに含む、方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

多くの電子デバイスは、電力を節約するために、デバイス内の構成要素及びサブシステムに対して低電力モードを実装している。しかしながら、こういったサブシステムは、将来の所定の時間にタスクを実施するようにスケジュールされ得る。発振器、クロック、スタティックランダムアクセスメモリ (SRAM) などのスケジュールされたリアルタイムタスクを実施するために必要とされるリソースは、時間制約が厳しいタスクを実行するために処理サブシステムが使用するために、アクティブではないか又は低電力モードから利用可能ではない場合がある。これは、レイテンシオーバーヘッドと、時間制約が厳しいタスクの不正確なタイミングの性能とをもたらす。従って、リアルタイムタスクの場合、スケジュールされたリアルタイムタスクの前に、サブシステム及び必要なリソースを低電力モードからウェイクアップ (wake up) することが有益であり得る。

40

【0002】

プリエンティブウェイクアップは、ソフトウェアで処理できるが、スケジュールされた事象に必要なハードウェアリソースの状態を管理するために複雑なソフトウェアシーケンスが必要である。これにより、低電力モードからのウェイクアップシーケンスでの消費電力が増加する可能性がある。幾つかのシステムは、各事象に対して、2つのシステムリアルタイムクロックチャネルを実装することによって正確なウェイクアップを達成する。

50

即ち、1つは早期ウェイクアップ事象のため、もう1つはスケジュールされた事象自体のためである。しかしながら、複数の処理ユニットサブシステムのためのスケジュールされた事象に対処するために必要とされるチャンネルの数は、そのシステムのための動作コスト及び構成要素コストを増大させる。

【発明の概要】

【0003】

一例において、電子回路が、処理サブシステムと、処理サブシステムに結合された電力コントローラと、処理サブシステムに結合されたリアルタイムクロック(RTC)サブシステムとを含む。RTCサブシステムは、タスクを実行するための所定の時間を格納するためのアラームレジスタを含み、所定の時間と、所定の時間のスケジュールされた事象信号とに基づいて、早期警告カウントダウンを提供するように構成される。処理サブシステムは、スケジュールされた事象信号を受信するためにRTCサブシステムに結合されたプロセッサと、プロセッサに結合され、プロセッサと共にタスクを実行するように構成された構成要素と、早期警告カウントダウンを受け取るためにRTCサブシステムに結合されたプリエンティブウェイクアップ回路とを含む。プリエンティブウェイクアップ回路は、早期警告カウントダウンに基づいて、クロック要求信号を生成し、スリープモードインジケータをディセーブルするように構成される。電力コントローラは、スリープモードインジケータに基づいて、クロック信号を提供し、構成要素を起動するように構成される。

10

【0004】

幾つかの実装において、RTCサブシステムは、スケジュールされた事象信号及び早期警告カウントダウンを生成するためのリアルタイムクロックを含む。プロセッサは、所定の時間をアラームレジスタに書き込むようにさらに構成される。幾つかの実装において、RTCサブシステムは複数のアラームレジスタを含み、複数のアラームレジスタの各々が、実行されるべき固有のタスクのための所定の時間を格納するように構成され、プロセッサは、複数のアラームレジスタのサブセットを書き込むようにさらに構成される。幾つかの実施例において、RTCサブシステムは、電力コントローラにさらに結合され、電力コントローラからの処理サブシステムリセット信号に応答して、アラームレジスタ、又は複数のアラームレジスタのサブセットをクリアするように構成される。幾つかの実装において、早期警告カウントダウンは12ビット幅であり、RTCサブシステムは、第1の時間部分については第1のクロック周波数に基づいて、第2の一層短い時間部分については第2の一層高いクロック周波数に基づいて、カウントダウンを減分する。

20

30

【0005】

幾つかの例において、プリエンティブウェイクアップ回路は、セレクトラ論理回路と、セレクトラ論理回路に結合されるコンパレータと、コンパレータに結合されるウェイクアップ開始回路とを含む。セレクトラ論理回路は、構成要素及びクロック生成器に対するそれぞれのウェイクアップ時間を示すレイテンシ値を受け取り、セレクトラ論理回路が出力するために、最も長いウェイクアップ時間に対応して、どのレイテンシ値が最も大きいかを示すセレクトラ信号を受け取る。幾つかの実装において、セレクトラ論理回路はマルチプレクサである。コンパレータは、RTCサブシステムからの早期警告カウントダウンの値が最大レイテンシ値に等しいことを示す信号を出力する。ウェイクアップ開始回路は、コンパレータ出力に基づいて、クロック要求信号を生成しスリープモードインジケータをディセーブルする。

40

【図面の簡単な説明】

【0006】

種々の例の詳細な説明のため、ここで、添付の図面を参照する。

【0007】

【図1】低電力モードからの処理ユニットのプリエンティブウェイクアップのために構成される例示のデバイスである。

【0008】

50

【図 2】図 1 に示された例示のデバイスにおける構成要素のためのタイミング図を図示する。

【0009】

【図 3】例示のプリエンティブウェイクアップモジュールを図示する。

【0010】

【図 4】低電力モードからの複数の処理ユニットのプリエンティブウェイクアップのために構成される例示のデバイスを図示する。

【0011】

【図 5】フローチャート形式で、低電力モードからの処理ユニットのプリエンティブウェイクアップのための例示のプロセスを図示する。

10

【発明を実施するための形態】

【0012】

本明細書で説明される例示のシステムは、低電力モードからの処理サブシステム及び関連するリソースの、低電力でコスト効率のよいプリエンティブウェイクアップを提供する。例示のシステムに含まれるシステムリアルタイムクロックは、複数のチャンネルを含み、その結果、各処理ユニットサブシステムは、スケジュールされたウェイクアップ事象を、所有し得、複数のチャンネルにプログラムし得る。各固有の処理ユニットサブシステムが、一度に複数のペンディングのスケジュールされたウェイクアップ事象を有することができる。システムリアルタイムクロックは、早期警告バスを用いて各処理ユニットサブシステムと通信する。幾つかの例において、システムリアルタイムクロックから特定の処理ユ 20
ニットサブシステムへの同じ早期警告バスを、特定の処理ユニットサブシステムによって所有されプログラムされた各チャンネルの固有の早期警告バスではなく、それぞれの処理ユニットサブシステムのスケジュールされた事象のすべてに使用することができる。そのような一例では、4つの処理ユニットサブシステムを含むシステムが、システムリアルタイムクロックが通信するための、各処理ユニットサブシステムに1つずつの、4つの早期警告バスを含む。

20

【0013】

処理ユニットサブシステムに含まれるプリエンティブウェイクアップ回路が、早期警告バス上のカウントダウンに応答して、構成要素のウェイクアップを始める。ウェイクアップ回路が、最も長いウェイクアップ時間を有する構成要素に基づいて構成要素を起動し 30
始める例において、回路は、セクタ論理回路と、コンパレータと、ウェイクアップ開始サブ回路とを含む。セクタ論理回路は、マルチプレクサとすることができ、処理ユニットサブシステムによって用いられるリソースのためのウェイクアップ時間を示すレイテンシ値と、セクタ信号とを受け取るための入力を有する。セクタ信号は、スケジュールされた事象を実行するために必要とされるリソースについて、最も長いウェイクアップ時間に対応して、どのレイテンシ値が最も大きいかを示す。コンパレータは、最大レイテンシ値を、システムリアルタイムクロックからの早期警告カウントダウンの値と比較し、いつカウントダウンが最大レイテンシ値に等しくなるかを示す。ウェイクアップ開始サブ回路は、クロック要求を生成し、コンパレータ出力に基づいてスリープモードインジケータをディセーブルする。これにより、スケジュールされた事象を実行するために必要な 40
リソースを、スケジュールされた事象の前にスリープモードからアクティブモードに完全に遷移させて、スケジュールされた事象をプロセッサがすぐに実行できるようにすることができる。

30

40

【0014】

図 1 は、低電力モードからの処理ユニット 120 のプリエンティブウェイクアップのために構成される例示のデバイス 100 である。デバイス 100 は、中央処理装置サブシステム (CPUSS) 110 と、電力リセットクロックマネージャ (PRCM) 150 と、システムリアルタイムクロック (RTC) 170 とを含む。CPUSS 110 は、スタティックランダムアクセスメモリ (SRAM) 115 と、中央処理装置 120 と、プリエンティブウェイクアップモジュール 125 とを含む。「中央処理装置」及び「CPU」 50

50

(単数)という用語は、本明細書では単一又は複数の処理装置のいずれかを指し、中央処理装置、デジタル信号プロセッサ、特定用途向け集積回路などを広く説明するために用いられる。SRAM115は、スタティックランダムアクセスメモリとして説明されるが、任意の適切な非一時的ストレージ媒体を用いることができる。

【0015】

PRCM150は、CPUSS110に対する、消費電力制御、クロック制御、及びリセット制御を提供する。PRCM150は、バス130を介して、CPUSS110からクロック要求を受信しCPUSS110にクロック信号を提供する。また、PRCM150は、CPUSS110からスリープモードインジケータ140を受け取り、リセット信号135をCPUSS110に提供する。PRCM150はまた、SRAM電力インタフェース145を介するSRAM115への電力を制御する。また、PRCM150は、デバイス100のクロック要求に従って、発振器155A~Nにパワーオン又はオフさせ、適切なクロック信号をデバイス100の構成要素に提供する。例えば、PRCM150は、発振器155Aによって生成されたクロック信号が、デバイス100内のいかなる構成要素によっても必要とされなくなったことに応答して、発振器155Aをパワーオフさせ、発振器155Aによって生成されたクロック信号に対する要求に応答して、発振器155Aにパワーオンさせる。また、PRCM150は、バス160を介してシステムRTC170にCPUSSリセット事象信号を提供し、これにより、システムRTC170は、CPUSS110によってシステムRTCに格納されたすべてのスケジュールされたアラームをリセットする。チャンネルがリセットされた後、システムRTC170は、バス160を介してCPUSSリセット事象肯定応答信号を生成し、PRCM150はこれを受信する。その後、PRCM150は、残留するスケジュールされたアラーム及び事象から後に干渉されることなく、CPUSS110をリセットから解除することができる。

【0016】

システムRTC170は、リアルタイムクロックモードで動作し、スリープ低電力モードでデバイス100内の構成要素にウェイクアップ信号及び事象トリガを提供する。システムRTC170内の内部カウンタが、リアルタイムに関連するクロックパルスのカウントを保持し、この内部カウンタの状態を1つ又は複数のアラームレジスタに格納されたカウントと比較する。例示のデバイス100では、アラームレジスタが、チャンネル1~チャンネルNとしてラベル付けされる。システムRTC170の内部カウンタが、スケジュールされたアラーム時間より或る時間期間だけ前の値に等しいことに応答して、システムRTC170は、低周波数クロックに基づいて減分する早期警告カウントダウンをバス175上に生成し、それをデバイス100内の適切な構成要素に提供する。内部カウンタが、スケジュールされたアラーム時間に等しいことに応答して、システムRTC170は、スケジュールされた事象信号180を生成し、それをデバイス100内の適切な構成要素に提供する。

【0017】

CPUSS110は、システムRTC170内の1つ又は複数のチャンネルを所有し、レジスタ書込み動作などによって、チャンネルに格納されたアラーム時間をプログラムする。アラームをスケジュールした後、CPUSS110は、スリープモードに入る。スリープモードでは、バス130上のクロック要求がオフにされ、PRCM150は、SRAM電力インタフェース145を介して電力を調整することによってSRAM115を保持状態にする。CPUSS110は、スリープモードインジケータ140をPRCM150に提供する。CPUSS110への電力供給はそのままにしておく。システムRTC170の内部カウンタが、スケジュールされたアラーム時間より或る時間期間だけ前の値に等しいことに応答して、システムRTC170は、低周波数クロックに基づいて早期警告カウントダウン減分を生成し、早期警告バス175を用いて、それをプリエンティブウェイクアップモジュール125に提供する。例示のデバイス100では、システムRTC170は、スケジュールされたアラーム時間の約4ミリ秒前に等しいカウントに応答して、32キロヘルツ(kHz)クロックに基づいて12ビット幅の早期警告カウントダウン減分を

10

20

30

40

50

生成する。

【 0 0 1 8 】

システム R T C 1 7 0 からバス 1 7 5 を介して早期警告カウントダウンを受け取ること
に
応答して、プリエンティブウェイクアップモジュール 1 2 5 は、アラームに関連する
事象を実施するためにどのリソースが必要とされるかを判定し、どのリソースが最も長い
ウェイクアップ時間を有するかを判定する。図 3 に関して本明細書でさらに説明されるよ
うに、プリエンティブウェイクアップモジュール 1 2 5 は、どのリソースがスリープモ
ードからア起動モードへの移行に最も長い時間を要するかを判定し、最も長いウェイクア
ップ時間に対応する、スケジュールされた事象の前の或る時間に必要とされるリソースを
優先的に (preemptively) 起動する。これにより、必要なリソースが、低電力モード
における C P U S S 1 1 0 の電力消費に大きく影響するほど前もってではないが、スケジ
ュールされた事象の前に完全に起動されアクセス可能となることが保証される。

10

【 0 0 1 9 】

次に、プリエンティブウェイクアップモジュール 1 2 5 は、最長のウェイクアップ時
間をバス 1 7 5 上の早期警告カウントダウンの値と比較する。バス 1 7 5 上の低周波数ク
ロック及び早期警告カウントダウンの最後から 2 番目の期間において、システム R T C 1
7 0 は、一層高い周波数クロックに基づいて、早期警告カウントダウンを一層迅速に減分
する。例示のデバイス 1 0 0 では、システム R T C 1 7 0 は、スケジュールされたアラ
ーム時間の 3 2 マイクロ秒前に、1 M H z クロックに基づいて、マイクロ秒毎にバス 1 7 5
上の早期警告カウントダウンを減分する。バス 1 7 5 上の早期警告カウントダウンの値が
最長のウェイクアップ時間に等しいことに応答して、プリエンティブウェイクアップモ
ジュール 1 2 5 は、適切なクロック信号のために P R C M 1 5 0 へのクロック要求をトリ
ガし、C P U S S 1 1 0 から P R C M 1 5 0 へのスリープモードインジケータをオフにし
、C P U S S 1 1 0 のウェイクアップを促す。

20

【 0 0 2 0 】

内部カウンタ値が、格納された警報時間に等しいことに応答して、システム R T C 1 7
0 は、スケジュールされた事象信号 1 8 0 を生成し、それを C P U 1 2 0 に提供する。次
に、C P U 1 2 0 は、スケジュールされた事象信号 1 8 0 によって示される動作を実施す
る。プリエンティブウェイクアップモジュール 1 2 5 は、スケジュールされたアラーム
時間の前の必要なウェイクアップ時間に C P U S S 1 1 0 のウェイクアップをトリガする
ので、アラームに関連する事象を処理するために必要なリソースは、スケジュールされた
事象信号 1 8 0 を C P U 1 2 0 が受信する時間までにスリープモードから起動モードに完
全に遷移する。従って、C P U 1 2 0 は、C P U S S 1 1 0 の他の構成要素がスリープモ
ードから起動する間に遅延なく、スケジュールされた事象の処理を即座に開始すること
ができる。

30

【 0 0 2 1 】

図 2 は、図 1 に示される例示のデバイス 1 0 0 内の構成要素のためのタイミング図を
図示する。グラフ 2 1 0 は、それに基づき早期警告カウントダウンが減分された、可変周波
数カウントダウンクロックを示す。この例では、早期警告カウントダウンは、4 ミリ秒の
総持続時間、すなわち 3 2 k H z の低周波数クロックに対して 1 2 8 の低周波数クロック
周期、を有する。簡潔にするために、1 2 8 の低周波数クロック期間のうちの最後の 1 2
個のみが示されており、その最後の部分が、早期警告カウントダウンを一層速く減分す
るためのクロック周波数の増大を示している。グラフ 2 2 0 は、システム R T C 1 7 0 から
プリエンティブウェイクアップモジュール 1 2 5 への 1 2 ビット早期警告カウントダウ
ンバス 1 7 5 に対する減分値を示す。グラフ 2 3 0 は、システム R T C 1 7 0 から C P U
1 2 0 へのスケジュールされた事象信号 1 8 0 を示す。

40

【 0 0 2 2 】

早期警告バス 1 7 5 は、システム R T C 1 7 0 から C P U S S 1 1 0 内のプリエンブ
ティブウェイクアップモジュール 1 2 5 まで走り、スケジュールされたウェイクアップ事象
を予期して早期警告カウントダウンを減分する。1 2 7 クロックサイクルの間、より低い

50

32 kHz 周波数に基づいて減分した後、そのうちの11がグラフ220に示されており、バス175上の早期警告カウントダウンは、より高い周波数クロックに基づいて、例示のデバイス100に対して1 MHz、より速く減分する。12ビットの早期警告バス175のうち、最初の11ビットに対して低周波数クロックを用い、最後のビットのみに対し高周波数クロックを用いることによって、早期警告バス175の12ビットすべてに対して高周波数クロックを用いる場合と比べて、デバイス100内のクロックによって用いられる電力が低減される。

【0023】

CPUSS 110内のプリエンティブウェイクアップモジュール125は、早期警告カウントダウン175の値を、アラームがスケジュールされている事象を実施するために必要なリソースのための最長ウェイクアップ時間と比較し、バス175上の早期警告カウントダウンの値が最長ウェイクアップ時間に等しいことに応答して、これらのリソースにスリープモードからのウェイクアップを開始させる。これにより、必要なリソースが、スケジュールされた事象の前にスリープモードからアクティブモードに完全に遷移するのに十分な時間を提供され、一方で、それらを可能な限り長くスリープモードに保つ。バス175上の12ビット早期警告カウントダウンが終了した後、システムRTC 170は、スケジュールされた事象信号180を生成してCPU 120に送信し、CPU 120は意図された動作を実施する。

【0024】

図3は、図1に示される例示のデバイス100におけるプリエンティブウェイクアップモジュール125などの、例示のプリエンティブウェイクアップモジュール300を図示する。プリエンティブウェイクアップモジュール300は、マルチプレクサ310と、コンパレータ330と、ウェイクアップ開始モジュール340とを含む。マルチプレクサ310は、プリエンティブウェイクアップモジュール300に関連するCPUSS内のリソース及びそういったCPUSSによって用いられるリソースのための既知のウェイクアップ時間を含むレジスタから、レイテンシ値315~325を受け取る。例えば、レイテンシ値315は、関連するCPUSSによって用いられる10 GHzクロックのためのウェイクアップ時間に対応する1マイクロ秒の値とし得る。レイテンシ値320は、関連するCPUSSによって用いられる20 GHzクロックのためのウェイクアップ時間に対応する2マイクロ秒の値とし得る。レイテンシ値325は、CPUSSに関連するSRAMが保持状態からアクティブ状態に遷移するためのウェイクアップ時間に対応する、3.5マイクロ秒の値とし得る。マルチプレクサ310は3つの入力を含むが、特定の実装に従って任意の数の入力を用いることができる。

【0025】

マルチプレクサ310は、マルチプレクサ310が出力すべき特定の入力を示す制御信号305を受信する。制御信号305は、スケジュールされた事象を実施するためにCPUSSによって用いられるどのリソースが、最も長いウェイクアップ時間を有するかを示す。例えば、CPUは、スケジュールされた事象を実施するために、10 GHzクロック及びSRAMを用い得る。SRAMは、1マイクロ秒と比較して3.5マイクロ秒という、10 GHzクロックよりも長いウェイクアップ時間を有するので、制御信号305は、マルチプレクサ310がレイテンシ値325を出力すべきであることを示す。例示のプリエンティブウェイクアップモジュール300はマルチプレクサを含むが、特定の实装に基づいて任意の適切なセレクトア論理回路が用いられ得る。

【0026】

コンパレータ330は、マルチプレクサ310の出力を、図1に示されるシステムRTC 170からバス175上に提供される早期警告カウントダウンなどの、システムRTC 早期警告カウントダウン375の値と比較する。ウェイクアップ開始モジュール340は、コンパレータ330の出力を受け取り、CPUSSに関連する電力リセットクロックマネージャへの適切なクロック要求345を生成し、CPUSSから電力リセットクロックマネージャへのスリープモードインジケータ350をオフにする。次に、電力リセットク

10

20

30

40

50

ロックマネージャは、適切なクロック信号を提供し、SRAMを保持モードからアクティブモードに遷移させる。プリエンティブウェイクアップモジュール300及びシステムRTC早期警告カウンタダウン375の結果として、スケジュールされた事象に必要なリソースは、完全に起動され、ウェイクアップレイテンシなしに、スケジュールされた事象信号を受信した際にCPUが用いるためにアクセス可能である。プリエンティブウェイクアップモジュール300は、CPUSSの電力消費に大きく影響を与え、低電力モードの有効性を低下させるほど前もってではなく、スケジュールされた事象の前に、必要なリソースが完全に起動され、アクセス可能であることを保証する。

【0027】

図4は、低電力モードからの複数の処理ユニットのプリエンティブウェイクアップのために構成される例示のデバイス400を図示する。例示のデバイス400は、図1に示される例示のデバイス100と同様であるが、例示のデバイス100は、単一のCPUSS110のみを含むが、例示のデバイス400は、複数のCPUSS410A~Nを含む。デバイス400は、電力リセットクロックマネージャ(PRCM)450及びシステムリアルタイムクロック(RTC)470を含む。バス430Aは、PRCM450及びCPUSS410Aが、クロック信号及びクロック要求、リセット信号、ならびにスリープモードインジケーションを送受信することを可能にする。同様に、バス430Nは、PRCM450及びCPUSS410Nが、クロック信号及びクロック要求、リセット信号、ならびにスリープモードインジケーションを送受信することを可能にする。PRCM450は、SRAM電力インタフェース445Aを介するCPUSS410A内のSRAM415Aへの電力を制御する。PRCM450は、SRAM電力インタフェース445Nを介するCPUSS410N内のSRAM415Nへの電力を制御する。

10

20

【0028】

システムRTC470はチャンネル1~Mを含む。各CPUSS410は一度に複数のチャンネルを所有することができるので、システムRTC470内のチャンネルの数は、例示のデバイス400に含まれるCPUSS410の数に等しい必要はない。これにより、各CPUSS410が、複数の事象及びアラーム時間をスケジュールすることができ、一度にペンディングの複数のスケジュールされた事象を有することが可能となる。CPUSS410によって所有されるチャンネルの数にかかわらず、特定のCPUSS410のために単一の早期警告バスのみが必要とされ、早期ウェイクアップ事象のための1つのチャンネルとスケジュールされた事象自体のための1つのチャンネルの、各スケジュールされた事象に対して2つのチャンネルを実装するデバイスと比較して、デバイス400内で必要とされるチャンネル及び通信バスの数が低減される。特定のCPUSS410に関連する早期警告バスは、次のスケジュールされた事象に対する時間遅延を示す。

30

【0029】

システムRTC470内のチャンネルの所有権は、異なるCPUSS410が所有するチャンネルをCPUSS410が上書き又は妨害できないように、セキュリティルール及び周辺機器ファイアウォールの対象とすることができる。システムRTC470は、固有の早期警告バス475A~Nによって各CPUSS410A~Nに結合される。バス460は、PRCM450からシステムRTC470にCPUSSリセット事象信号を搬送し、システムRTC470からPRCM450にリセット事象肯定応答信号を搬送する。PRCM450からのリセット事象信号は、リセットされるべき特定のCPUSS410を示すことができ、システムRTC470は、その特定のCPUSS410によって所有されるチャンネルのみをリセットする。

40

【0030】

図5は、フローチャート形式で、図1に示されるCPUSS110及び電子デバイス100などの、低電力モードからの処理ユニットのプリエンティブウェイクアップのための例示のプロセス500を図示する。プロセス500は、電子デバイス100からのSRAM115に格納された命令を実行するCPUSS110などの、非一時的コンピュータ可読媒体に格納された命令を実行する処理ユニットによって実施される。フローチャート

50

は動作 5 0 5 で始まり、動作 5 0 5 の間、R T C 1 7 0 は、スケジュールされたタスクに関連する所定の時間まで早期警告カウントダウンを減分する。動作 5 1 0 において、プリエンティブウェイクアップモジュール 1 2 5 は、スケジュールされたタスクを実施するために必要とされるリソースのセットを決定する。動作 5 1 5 において、プリエンティブウェイクアップモジュール 1 2 5 は、最長ウェイクアップ時間を示す最大レイテンシ値を決定する。

【 0 0 3 1 】

動作 5 2 0 において、プリエンティブウェイクアップモジュール 1 2 5 は、最大レイテンシ値を早期警告カウントダウンの値と比較する。動作 5 2 5 において、プリエンティブウェイクアップモジュール 1 2 5 は、早期警告カウントダウンの値が最大レイテンシ値に等しいかどうかを判定する。早期警告カウントダウンの値が最大レイテンシ値に等しくない場合、システム R T C 1 7 0 は、早期警告カウントダウンを減分し続け、プリエンティブウェイクアップモジュール 1 2 5 は、最大レイテンシ値と早期警告カウントダウンの値とを、これら 2 つが等しくなるまで再び比較する。最大のレイテンシ値及び早期警告カウントダウンの値が等しいことに応答して、プリエンティブウェイクアップモジュール 1 2 5 は、動作 5 3 0 でクロック要求を生成し、動作 5 3 5 で、スリープモードインジケータをディセーブルする。

10

【 0 0 3 2 】

本明細書では、「結合する」という語は、間接的又は直接的な有線又は無線接続のいずれかを意味する。そのため、第 1 のデバイスが第 2 のデバイスに結合する場合、その接続は、直接的接続を介するもの、又は他のデバイス及び接続を介した間接的接続を介するものであり得る。「~に基づく」という記載は、「少なくとも部分的に基づく」ことを意味する。従って、X が Y に基づく場合、X は、Y 及び任意の数の他の要因の関数であり得る。

20

【 0 0 3 3 】

本発明の特許請求の範囲内で、説明した例示の実施例に改変が成され得、他の実施例が可能である。

30

40

50

【 図 1 】

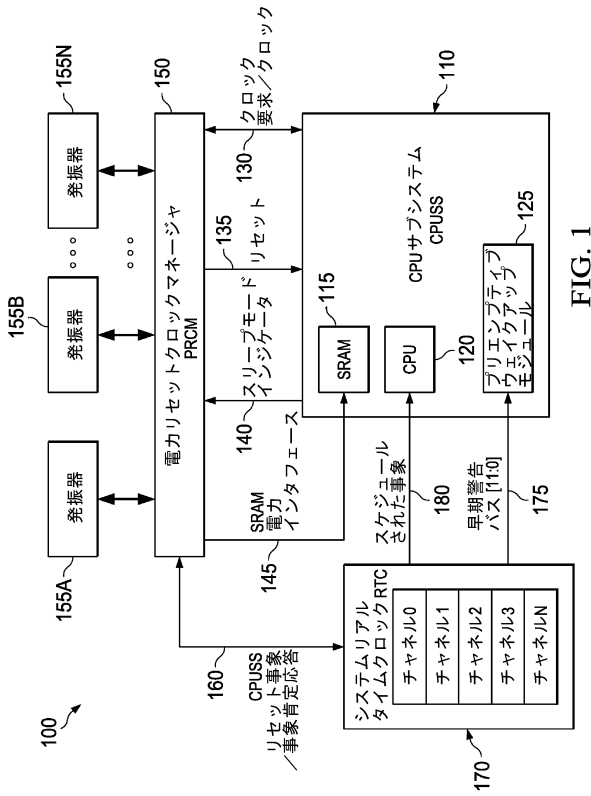


FIG. 1

【 図 2 】

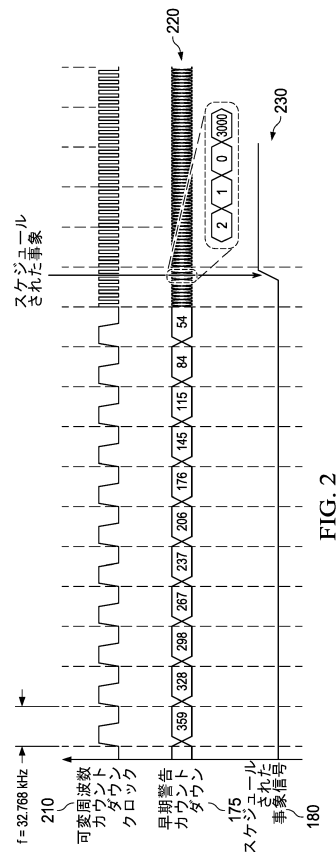


FIG. 2

【 図 3 】

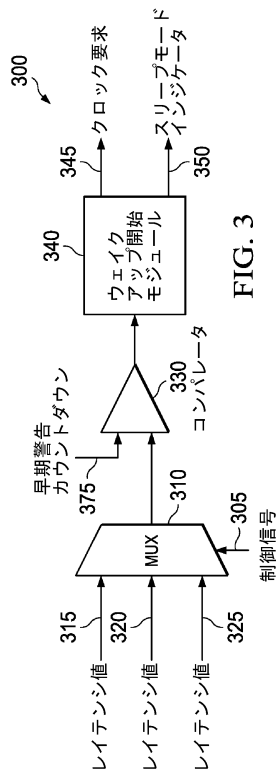


FIG. 3

【 図 4 】

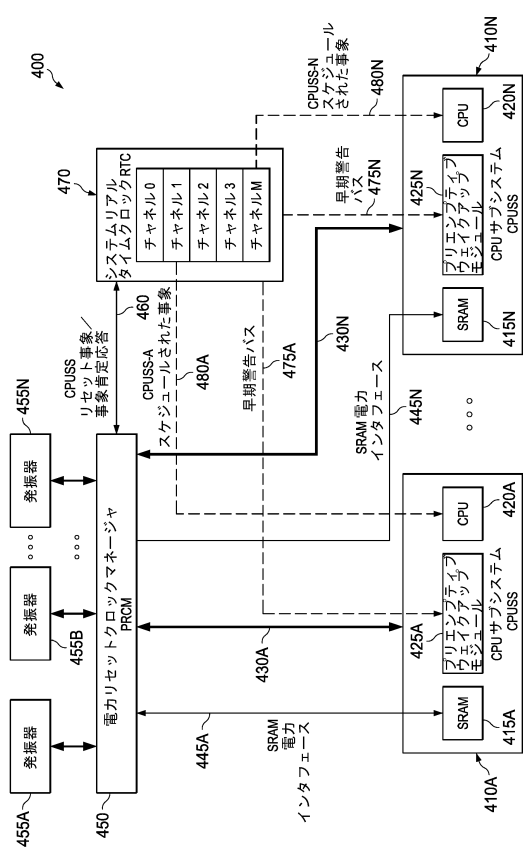


FIG. 4

【 図 5 】

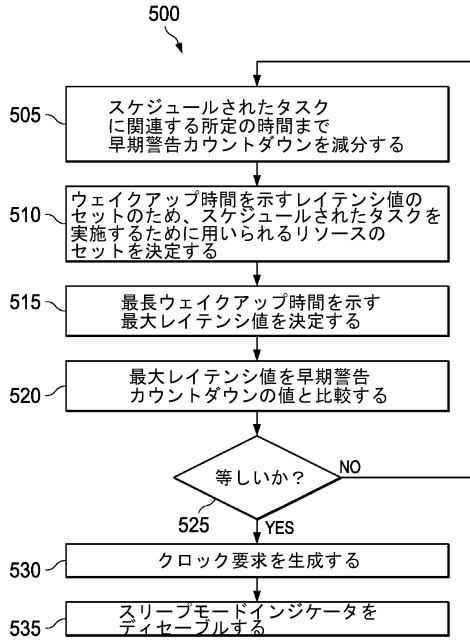


FIG. 5

10

20

30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US 2020/042723
A. CLASSIFICATION OF SUBJECT MATTER G06F 1/3206 (2019.01) According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06F 1/32, 1/3203, 1/3206 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) PatSearch (RUPTO Internal), USPTO, PAJ, Espacenet, Information Retrieval System of FIPS		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 10296077 B2 (ATEMEL CORPORATION) 21.05.2019, claims 1, 4, 6, 8, 14, 15, fig. 2, 5	1-20
A	US 8775838 B2 (TEXAS INSTRUMENTS INCORPORATED) 08.07.2014	1-20
A	US 6990594 B2 (PORTALPLAYER, INC.) 24.01.2006	1-20
A	US 6304979 B1 (INFINEON TECHNOLOGIES NORTH AMERICA CORP.) 16.10.2001	1-20
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 05 October 2020 (05.10.2020)		Date of mailing of the international search report 22 October 2020 (22.10.2020)
Name and mailing address of the ISA/RU: Federal Institute of Industrial Property, Berezhkovskaya nab., 30-1, Moscow, G-59, GSP-3, Russia, 125993 Facsimile No: (8-495) 531-63-18, (8-499) 243-33-37		Authorized officer T. Plotnikov Telephone No. 8(495)531-64-81

Form PCT/ISA/210 (second sheet) (July 2019)

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,
CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,IT,JO,JP,K
E,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,N
G,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,
TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

サブラ メイン ロード , サミサ クレセント , ディー 2

F ターム (参考) 5B011 DC06 KK02 LL13

【要約の続き】

させる。