



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/136 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년12월15일 10-0658063 2006년12월08일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2000-0037366 2000년06월30일 2004년08월27일	(65) 공개번호 (43) 공개일자	10-2002-0002986 2002년01월10일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자                   비오이 하이디스 테크놀로지 주식회사  
  경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자                     김서윤  
  경기도이천시대월면사동리465번지현대아파트603동1204호

(74) 대리인                     강성배

심사관 : 윤병수

전체 청구항 수 : 총 4 항

(54) 구동방식을 향상시킨 아이피에스 모드 박막트랜지스터액정표시장치

(57) 요약

구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치는, IPS모드 LCD의 개구율을 확장시키기 위해 공통전극 및 화소전극의 연결구조를 변화시키고, 구동전압을 변화시켜 개구율을 증대시킨 액정표시장치이다.

본 발명은 하부기판의 구조 및 구동전압에 큰 특징이 있다. 본 발명의 하부기판은, 종래와 달리 전단의 게이트라인에 연결시킨 TFT로 공통전극을 구동시키도록 형성되며, 따라서 공통전극의 구동을 위한 별도의 구동라인이 필요치 않다. 아울러 종래 공통라인에 의한 효과가 발휘되도록 변형된 구동전압이 인가한다.

따라서 본 발명은 개구율을 확대하여 화질을 향상시키고 보다 안정적으로 LCD를 동작시킴은 물론, 데이터레벨을 자유롭게 설정함으로써 게이트의 구동을 개선시키는 효과가 있다.

대표도

도 3

특허청구의 범위

청구항 1.

상부기판과 액정층을 포함하는 박막트랜지스터 액정표시장치에 있어서,

상기 액정표시장치에 구비되는 화소를 구동하기 위한 데이터라인;

상기 데이터라인에 수직으로 형성되고 상기 데이터라인과의 상호작용에 따라 상기 화소를 구동하기 위한 게이트라인;

상기 게이트라인에는 게이트가, 상기 데이터라인에는 제1전극이 연결되어, 인가되는 전압에 따라 동작하는 제1박막트랜지스터;

상기 제1박막트랜지스터의 게이트가 연결된 게이트라인에 게이트가 연결되고, 제1전극이 전단 화소의 게이트라인에 연결되어, 인가되는 전압에 따라 동작하는 제2박막트랜지스터;

빗살구조로 형성되어 상기 제1박막트랜지스터의 제2전극에 연결되어 동작하는 화소전극; 및,

빗살구조로 형성되어 상기 제2박막트랜지스터의 제2전극에 연결되어 동작하는 공통전극을 포함하는 하부기관으로 형성되는 것을 특징으로 하는, 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치.

## 청구항 2.

제 1항에 있어서, 상기 액정표시장치는

투명전극으로 제1전극을 사용하여 개구율을 증가시키는 것을 특징으로 하는, 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치.

## 청구항 3.

삭제

## 청구항 4.

제 1항에 있어서, 상기 인가된 전압은

상기 제1 및 제2박막트랜지스터를 온시키는 제1상태;

상기 제1 및 제2박막트랜지스터가 온상태를 유지할 수 있는 제2상태; 및,

상기 제1 및 제2박막트랜지스터를 오프시키는 제3상태를 포함하는 것을 특징으로 하는, 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치.

## 청구항 5.

제 4항에 있어서, 상기 인가된 전압은

1 수평 주기는 상기 제1상태를, 다음 1 수평 주기는 상기 제2상태를, 나머지 수평 주기는 상기 제3상태를 유지하는 것을 특징으로 하는, 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치.

명세서

## 발명의 상세한 설명

### 발명의 목적

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 IPS모드 액정표시장치(Liquid Crystal Display; 이하 'LCD'라 함)에 관한 것으로, 자세하게는 IPS모드 LCD의 개구율을 확장시키기 위해 박막트랜지스터(Thin Film Transistor; 이하 'TFT'라 함)의 구동을 개선시킨, 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치에 관한 것이다.

TFT-LCD가 모니터 등으로 사용됨에 따라 광시야각을 가지는 제품에 대한 요구가 증가하고 있다. 넓은 시야각을 가지는 TFT-LCD 제품을 제작하기 위하여 IPS모드가 제안되었다.

도 1은 종래 구동방식에 따른 IPS모드 TFT-LCD장치의 하부기판을 설명하기 위한 도면이다.

도시한 바와 같이, 종래 IPS모드 TFT-LCD장치는 크게 상부기판(10), 액정층(20) 그리고 하부기판(30)으로 구분된다. 그리고 하부기판(30)은 데이터라인(31)과 게이트라인( $32_n, 32_{n-1}$ )이 서로 수직교차하도록 형성된다. 그리고 게이트라인( $32_n, 32_{n-1}$ )에 TFT( $33_n, 33_{n-1}$ )가 연결되며, 이 TFT( $33_n, 33_{n-1}$ )의 한쪽 전극에 화소전극( $34_n, 34_{n-1}$ )이 연결되어 있다. 그리고, 공통전극라인( $35_n, 35_{n-1}$ )에 공통전극( $36_n, 36_{n-1}$ )이 각각 연결되어 있다. 그리고 통상적으로 화소전극( $34_n, 34_{n-1}$ )과 공통전극( $36_n, 36_{n-1}$ )은 하부기판에 형성되며, 서로 빗살모양으로 형성되어 엇갈리도록 배열되어 있다.

도 2는 도 1의 LCD에 인가하는 구동전압을 설명하기 위한 도면으로, 도면의 상부는 (n-1)단의 화소에, 하부는 (n)단의 화소에 인가되는 전압을 도시한 것이다.  $V_{gate}(n, n-1)$ 는 TFT( $33_n, 33_{n-1}$ )의 게이트전압을,  $V_{com}(n, n-1)$ 은 공통전극라인( $35_n, 35_{n-1}$ )에 인가되는 공통전극의 전압을,  $V_{data}$ 는 데이터라인(31)에 인가되는 데이터전압을 나타낸 것이다.

도면을 참조하여 종래의 구동방식을 설명하면,  $V_{com}$ 은 공통전극의 전압을 의미한다. 이 공통전극전압( $V_{com}$ )은 게이트전압( $V_{gate_n}, V_{gate_{n-1}}$ ) 쪽의 중앙보다 약간 아래로 형성하여, LCD의 동작시 효율성을 기한다.

m번째 클럭에서 (n-1)단의 게이트전압( $V_{gate}$ )과 하이(high) 상태이고 데이터전압( $V_{data}$ )은 포지티브(positive)상태이다. 따라서 TFT( $33_{n-1}$ )가 작동하게 되고 포지티브(positive)상태인 데이터전압( $V_{data}$ )이 화소( $P_{n-1}$ )에 인가된다. 그러나 (n)단은 게이트전압( $V_{gate}$ )이 로우(low)상태이므로 TFT( $33_n$ )가 작동하지 않으므로 오프상태이다.

m+ 1번째 클럭에서 (n)단은 게이트전압( $V_{gate}$ )이 하이 상태이고, 데이터전압( $V_{data}$ )이 네가티브(negative)상태이므로 TFT( $33_n$ )가 작동하여 화소( $P_n$ )를 네가티브로 충전시킨다. 이후 게이트전압( $V_{gate}$ )가 로우상태이므로 (n)단, (n-1)단 모두 각 TFT( $33_n, 33_{n-1}$ )은 오프상태를 유지하여 각 화소( $P_n, P_{n-1}$ )는 이전상태를 유지하도록 구동된다.

**발명이 이루고자 하는 기술적 과제**

그러나, 전술한 종래의 IPS모드 TFT-LCD의 구동방법은 개구율확보에 문제점이 있다.

이 IPS모드 TFT-LCD의 구동방법에 대비되는 종래 TN모드 TFT-LCD의 스토리지-온 전치게이트 모드의 구동방법은 전단의 게이트전극을 공통전극으로 사용한다. 이 경우 스토리지 커패시턴스는 공통전극과 화소전극간에 형성되고, 액정에 걸리는 전압은 화소전극과 상판과의 전압차이로 형성되기 때문에 전단 게이트의 게이트오프 전압이 낮아도 공통전극과 화소전극의 구동에는 아무런 문제가 없다.

하지만 IPS모드 TFT-LCD에서는, 많은 개구율이 확보되는 이 스토리지-온 전치게이트 모드구동방식을 적용할 수 없는 문제점이 있다. 즉 IPS모드에서는 스토리지 커패시턴스와 액정의 커패시턴스가 공통전극과 화소전극간의 전압차로 형성된다. 이 때문에, 전술한 TN 모드처럼 전단의 게이트전극을 공통전극으로 사용하는 경우, 게이트오프전압이 매우 낮아야 한다. 그러나 이러한 저전압은 화소전극 구동을 위한 데이터전압을 알맞게 설정할 수 없어 LCD자체를 구동시킬 수 없게 된다.

또한 전단의 게이트전극과 공통전극을 연결하여 사용하는 경우, 스토리지 커패시턴스(storage cap.)와 액정의 커패시턴스가 공통전압의 흔들림에 민감하게 반응하게 되고, 이에 따라 크로스-토크 등의 불량률이 유발하는 문제가 생긴다.

따라서 기술한 문제점을 해결하기 위한 본 발명의 목적은, 공통전극이 부동(floating) 상태가 되도록 구동방식을 향상시키기 위해 스토리지-온 전치 게이트 방식으로 구동하는, 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치를 제공하는 데 있다.

### 발명의 구성

본 발명에 따른 구동방식을 향상시킨 IPS모드 박막트랜지스터 액정표시장치는, 상부기판과 액정층을 포함하는 박막트랜지스터 액정표시장치에 있어서,

상기 액정표시장치에 구비되는 화소를 구동하기 위한 데이터라인; 상기 데이터라인에 수직으로 형성되고 상기 데이터라인과의 상호작용에 따라 상기 화소를 구동하기 위한 게이트라인; 상기 게이트라인에는 게이트가, 상기 데이터라인에는 제1전극이 연결되어, 인가되는 전압에 따라 동작하는 제1박막트랜지스터; 상기 제1박막트랜지스터의 게이트가 연결된 게이트라인에 게이트가 연결되고, 제1전극이 전단 화소의 게이트라인에 연결되어, 인가되는 전압에 따라 동작하는 제2박막트랜지스터; 빔살구조로 형성되어 상기 제1박막트랜지스터의 제2전극에 연결되어 동작하는 화소전극; 및, 빔살구조로 형성되어 상기 제2박막트랜지스터의 제2전극에 연결되어 동작하는 공통전극을 포함하는 하부기판으로 형성된다.

이하 도면들을 참조하여 본 발명의 실시예를 자세히 설명한다. 도 3은 본 발명의 실시예에 따른 IPS모드 TFT-LCD의 구동방법을 설명하기 위한 도면이다.

도시한 바와 같이, 본 발명의 일 실시예에 따른 IPS모드 TFT-LCD는 전술한 것처럼, 크게 상부기판(40), 액정층(50) 그리고 하부기판(60)으로 구분할 수 있다. 하부기판(60)은 화소( $P_n, P_{n-1}$ )가 고립되도록, TFT( $66_n, 66_{n-1}$ )를 통하여 전단의 게이트전극( $62_{n-1}, 62_{n-2}$ )에 공통전극( $67_n, 67_{n-1}$ )을 각각 연결한 구조를 취하고 있다. 자세히 설명하면, 데이터라인(61)에 각 게이트라인( $62_n, 62_{n-1}$ )이 서로 수직으로 교차하고 있고, 게이트라인( $62_n, 62_{n-1}$ )에 화소전극용 TFT( $63_n, 63_{n-1}$ )가 연결되며, 이 화소전극용 TFT( $63_n, 63_{n-1}$ )의 한쪽 전극에 화소전극( $64_n, 64_{n-1}$ )이 연결되어 있다.

그리고 화소전극용 TFT( $63_n, 63_{n-1}$ )의 게이트로부터 이끌어 낸 게이트메탈( $65_n, 65_{n-1}$ )에 공통전극용 TFT( $66_n, 66_{n-1}$ )의 게이트가 연결된다. 그리고 이 공통전극용 TFT( $66_n, 66_{n-1}$ )의 한쪽 전극에 전단의 게이트라인( $62_{n-1}, 62_{n-2}$ )이 각각 연결되며, 공통전극용 TFT( $66_n, 66_{n-1}$ )의 다른 일방에 공통전극( $67_n, 67_{n-1}$ )이 연결되어 있다. 그리고 이렇게 연결된 화소전극( $63_n, 63_{n-1}$ )과 공통전극( $67_n, 67_{n-1}$ )은, 빔살모양으로 형성되며, 서로 엇갈리도록 배열되어 있다. 따라서 본 실시예의 공통전극( $67_n, 67_{n-1}$ )은 하나의 라인으로 형성되었던 종래와 달리, 각 화소내에 국한되도록 형성된다.

도 4는 도 3에 따른 본 실시예의 LCD에 인가하는 구동전압을 설명하기 위한 도면으로, 도면의 상부는 (n-1)단의 화소에, 하부는 (n)단의 화소에 인가되는 전압을 도시한 것이다. 여기서  $V_{gate}(n, n-1)$ 는 화소전극용 TFT( $63_n, 63_{n-1}$ ) 및 공통전극용 TFT( $66_n, 66_{n-1}$ )의 게이트전압을,  $V_{data}$ 는 데이터라인(61)에 인가되는 데이터전압을 나타낸 것이다.

도 4에 도시한 바와 같이, 화소전극용 TFT( $63_n, 63_{n-1}$ ) 및 공통전극용 TFT( $66_n, 66_{n-1}$ )의 게이트는 해당 게이트라인( $62_n, 62_{n-1}$ )이 선택되는 주기에는  $V_{gh}$ 로, 그 다음 한주기에는  $V_{gm}$ 으로, 나머지 구간에서는  $V_{gl}$ 로 구동시킨다. 여기서  $V_{gh}$ 는 각 TFT( $63_n, 63_{n-1}, 66_n, 66_{n-1}$ )가 충분히 온(on) 상태를 유지할 수 있도록 정해진 전압이며,  $V_{gl}$ 은 오프(off)상태를 유지하도록 정해진 전압이다. 그리고 특성전압  $V_{gm}$ 은 TFT( $63_n, 63_{n-1}, 66_n, 66_{n-1}$ )의 특성과 액정의 특성에 따라서 변화될 수 있는 값으로서, TFT( $63_n, 63_{n-1}, 66_n, 66_{n-1}$ )가 오프(off) 상태를 유지할 수 있는 값이다. 데이터라인(61)의 데이터전압은 특성전압( $V_{gm}$ )을 중심으로 각 화소를 조절할 수 있는 값으로 설정한다.

k번째 클럭에서 (n)단 화소전극용 TFT( $63_n$ )의 게이트에는 로우상태의 게이트전압( $V_{gate}$ )이 인가된다. 따라서 화소전극용 TFT( $63_n$ )가 동작하지 않게 되고 데이터전압( $V_{data}$ )은 화소전극( $64_n$ )에 인가되지 않는다. 아울러 공통전극용 TFT( $66_n$ ) 역시 동작하지 않는다.

이 후 k+ 1번째 클럭에서 화소전극용TFT(63<sub>n</sub>)의 게이트에는 하이상태의 게이트전압(Vgate)이 인가되어 화소전극용TFT(63<sub>n</sub>)이 동작하여 그 때의 데이터전압(Vdata)을 화소전극(64<sub>n</sub>)에 전달한다.

그리고 공통전극용TFT(66<sub>n</sub>)는 게이트전압(Vgate)이 하이상태로 인가되고 한쪽(드레인 또는 소스)에는 전단TFT(63<sub>n-1</sub>)의 게이트전압인 Vgm이 인가된다. 따라서 공통전극용TFT(66<sub>n</sub>)가 동작하여 공통전극(67<sub>n</sub>)은 Vgm으로 유지된다.

다음 k+ 2번째의 클럭에서는 화소전극용TFT(63<sub>n</sub>) 및 공통전극용TFT(66<sub>n</sub>)의 게이트에는 각각 Vgm이 인가되므로, 화소전극용TFT(63<sub>n</sub>)는 동작하지 않고, 공통전극(67<sub>n</sub>)은 k+ 1클럭에서의 동작전압인 Vgm으로 유지된다.

따라서 본 발명은 도 3에 도시한 바와 같은 구조를 유지하면서도, 전술한 종래기술의 Vcom전압의 기능을 발휘하는 효과가 있다. 즉 전술한 바와 같이, 게이트전압(Vgate)의 하이(high) 상태 다음클럭에 오는 Vgm이, 도 4에 도시한 바와 같은 전압구동에 따라 다음 작동때까지 유지되므로써, 종래기술의 Vcom과 같은 효과를 발휘한다.

일예로, 한 프레임이 768클럭인 XGA의 경우, 각 게이트라인(62<sub>n</sub>, 62<sub>n-1</sub>)은 한 클럭동안은 Vgh로, 다음 한 클럭동안은 Vgm으로, 나머지 766클럭동안은 Vgl로 유지된다. 한 프레임의 대부분을 차지하는 이 766클럭동안 액정은 고립되어 화소전압과 공통전압의 상대치 만큼의 전압을 받으며 유지된다.

이러한 구조에서 종래기술의 공통전극라인을 본 발명에서는 형성할 필요가 없으므로 개구율이 확대된다. 또한 Vcom전압의 흔들림을 고려치 않아도 되어 TFT-LCD를 안정되게 동작시킬 수 있다.

### 발명의 효과

전술한 바와 같이, 본 발명은 개구율을 확대하여 화질을 향상시키고 보다 안정적으로 LCD를 동작시킴은 물론, 데이터레벨을 자유롭게 설정함으로써 게이트의 구동을 개선시키는 효과가 있다.

### 도면의 간단한 설명

도 1은 종래 구동방식에 따른 IPS모드 TFT-LCD장치의 하부기판을 설명하기 위한 도면.

도 2는 도 1의 LCD에 인가하는 구동전압을 설명하기 위한 도면.

도 3은 본 발명의 일실시예에 따른 IPS모드 TFT-LCD의 구동방법을 설명하기 위한 도면.

도 4는 도 3에 따른 본 실시예의 LCD에 인가하는 구동전압을 설명하기 위한 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

10, 40 : 상부기판 20, 50 : 액정층

30, 60 : 하부기판

31, 61 : 데이터라인 32, 62 : 게이트라인

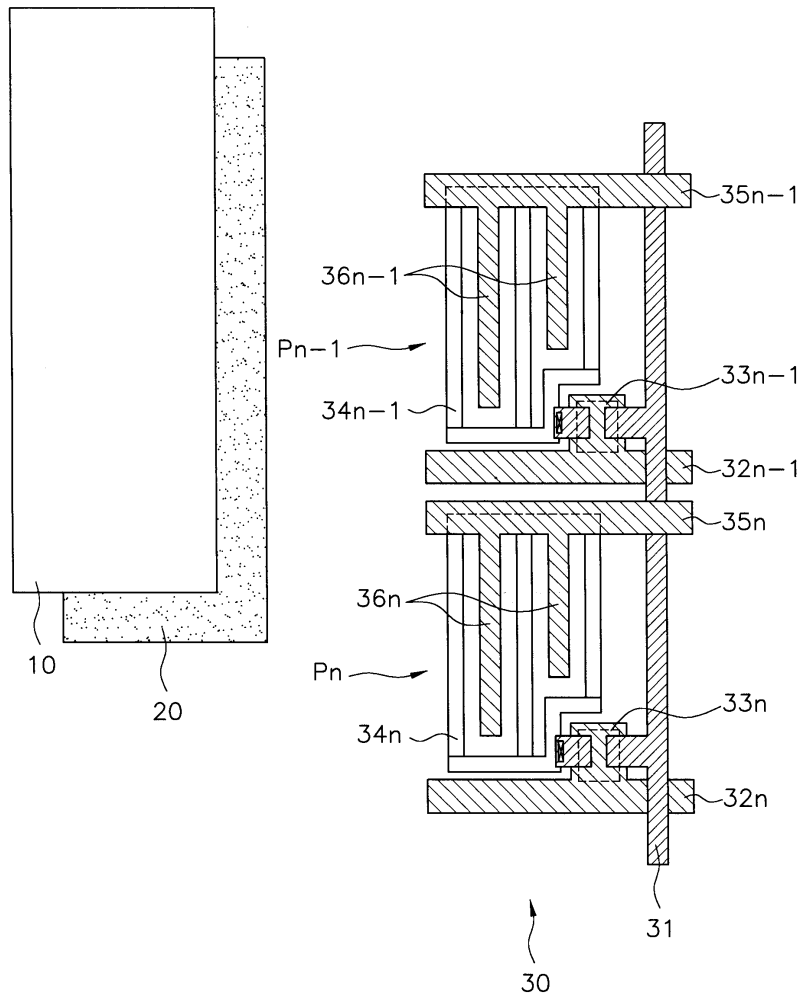
33, 63, 66 : TFT 34, 64 : 화소전극

35 : 공통전극라인 36, 67 : 공통전극

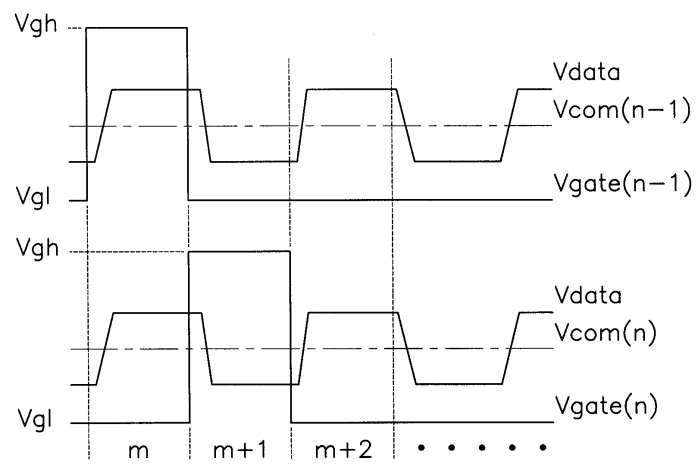
65 : 게이트메탈

### 도면

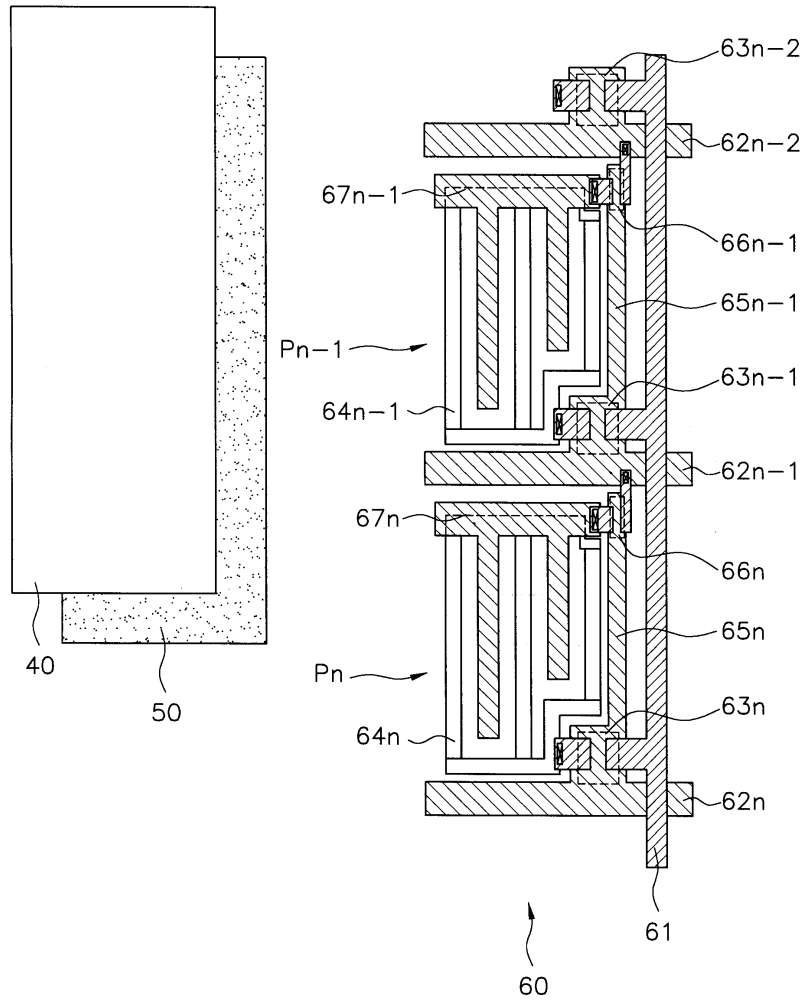
도면1



도면2



도면3



도면4

