

A1

**DEMANDE
DE BREVET D'INVENTION**

②

N° 79 16970

⑤④ Transistor à effet de champ du type à jonction et son procédé de fabrication.

⑤① Classification internationale (Int. Cl. ³). H 01 L 29/80.

②② Date de dépôt..... 29 juin 1979, à 15 h 54 mn.

③③ ③② ③① Priorité revendiquée :

④① Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 4 du 23-1-1981.

⑦① Déposant : R.T.C. LA RADIOTECHNIQUE-COMPELEC, SA, résidant en France.

⑦② Invention de : Jacques Thire.

⑦③ Titulaire : *Idem* ⑦①

⑦④ Mandataire : André Labaloue, Société Civile S.P.I.D.,
209, rue de l'Université, 75007 Paris.

La présente invention concerne un transistor à effet de champ du type à jonction comportant essentiellement, élaborées au voisinage de la surface d'une couche semiconductrice du premier type de conductivité,

- 5 -une première région, dite région de source, du deuxième type de conductivité, fortement dopée,
- une deuxième région, dite région d'évacuation, distincte de la précédente, mais également du deuxième type de conductivité et fortement dopée,
- 10 -une troisième région, superficielle, dite région de porte, du premier type de conductivité, située entre les première et deuxième régions précitées, s'étendant jusqu'à celles-ci et, par ailleurs, en contact ohmique avec ladite couche,
- une quatrième région, dite région de canal, du deuxième
- 15 type de conductivité, faiblement dopée, disposée sous la troisième région et s'étendant aussi jusqu'aux première et deuxième régions.

Il y a lieu de préciser que le qualificatif "fortement dopé" s'applique à des parties du transistor présentant une concentration d'impuretés de dopage supérieure à 5.10^{17} atomes/cm³. Le

20 qualificatif "faiblement dopé" s'applique dans le cas d'une concentration inférieure à 5.10^{17} atomes/cm³.

L'invention se rapporte plus particulièrement, mais non exclusivement cependant, aux transistors à effet de champ très

25 sensibles, fonctionnant donc sous des tensions d'alimentation faibles avec de faibles tensions de seuil, utilisés en particulier comme éléments d'entrée d'amplificateurs opérationnels à niveau de bruit peu élevé, par exemple les amplificateurs équipant les capteurs à usage médical.

30 L'expérience montre que de tels transistors très sensibles ne peuvent être réalisés, au moins en partie c'est-à-dire en ce qui concerne les régions de canal et de porte, que par la technique d'implantation d'ions. Pour obtenir une excellente sensibilité il faut, en effet, que lesdites régions de canal et de

35 porte -surtout la région de canal- aient une très petite épaisseur et soient peu dopées ; c'est chose pratiquement impossible à faire, de façon reproductible, autrement que par implantation.

La structure habituelle d'un transistor à effet de champ réalisé par implantation, incorporable dans un circuit intégré

comportant par ailleurs d'autres transistors similaires et d'autres de type bipolaire, répond à celle décrite au premier paragraphe du présent mémoire.

5 La troisième région, ou région de porte, est, selon les modèles, soit reliée soit non reliée à la couche semiconductrice qui, par sa partie profonde située sous la région de canal, participe à la région de porte. Souvent, lorsqu'il s'agit notamment d'améliorer la sensibilité du transistor, on réalise cette liaison ; la couche semiconductrice et la troisième région sont alors en permanence équipotentielles.

10 Pour réaliser ladite liaison, la troisième région doit être créée débordante par rapport à la région sous-jacente de canal, de manière à ce qu'elle prenne contact latéralement avec la couche semiconductrice. C'est ce qui est montré par exemple dans le
15 brevet français n° 1 431 642 : il s'agit, dans ce brevet, d'un "limiteur de courant à effet de champ" dans lequel "la région de commande supérieure" ou porte, de type de conductivité N, est diffusée dans une région plus vaste, de type de conductivité P, également diffusée, englobant la source, "la plaque", et "le
20 chenal". La région de porte, de surface rectangulaire, s'étend, en longueur de part et d'autre de la région P et entre ainsi en contact avec le matériau de type de conductivité N dans lequel a été créé le dispositif et dont une partie profonde constitue
"la région inférieure" de commande.

25 Pour obtenir la liaison recherchée entre la région de porte et la couche semiconductrice de même type de conductivité dans un transistor à effet de champ réalisé par implantation, il faut, au cours d'une première opération d'implantation et à travers un premier masque, créer la région de canal, puis, au cours d'une
30 seconde opération d'implantation et à travers un deuxième masque de dimensions supérieures à celles du précédent, créer la partie superficielle de la région de porte.

Ces opérations de masquage s'inscrivent en plus de celles nécessitées pour l'élaboration des transistors bipolaires équipant un circuit intégré comportant les deux types de transistors.
35 Elles alourdissent inévitablement la fabrication d'un tel circuit intégré.

Dans le souci de simplifier cette fabrication, la Demanderesse a conçu une structure de transistor à effet de champ à

canal et porte créés en particulier par implantation d'ions, plus aisément intégrable sur le plan du nombre d'opérations nécessaires pour sa réalisation. C'est là le but de la présente invention.

5 L'invention met à profit et combine les avantages respectifs des techniques d'implantation et de diffusion.

Selon l'invention, un transistor à effet de champ du type à jonction comportant essentiellement, élaborées au voisinage de la surface d'une couche semiconductrice du premier type de con-

10 ductivité,

-une première région, dite région de source, du deuxième type de conductivité, fortement dopée,

-une deuxième région, dite région d'évacuation, distincte de la précédente, mais également du deuxième type de conducti-

15 vité et fortement dopée,

-une troisième région, superficielle, dite région de porte, du premier type de conductivité, située entre les première et deuxième régions précitées, s'étendant jusqu'à celles-ci et, par ailleurs, en contact ohmique avec ladite couche,

20 -une quatrième région, dite région de canal, du deuxième type de conductivité, faiblement dopée, disposée sous la troisième région et s'étendant aussi jusqu'aux première et deuxième régions, est notamment remarquable en ce que lesdites troisième et quatrième régions font partie, respectivement, d'un

25 domaine du premier type de conductivité et d'un domaine du deuxième type de conductivité qui ont sensiblement le même contour, et en ce que le contact ohmique entre la troisième région et ladite couche est obtenu par l'intermédiaire d'au moins une zone semiconductrice du premier type de conductivité, fortement dopée,

30 créée dans ladite couche et qui touche audit domaine du premier type de conductivité.

Les deux domaines du premier et du deuxième types de conductivité ayant le même contour sont créés à travers un même masque ; ce qui signifie une seule opération de photogravure et une seule

35 opération de délaquage pour former les deux régions de porte et de canal, donc une économie de moyens, de temps passé, et une diminution des risques encourus liés aux manipulations des plaquettes-substrats.

D'autre part, il est important de noter que la formation de ladite zone semiconductrice de contact n'oblige pas à la réalisation d'un masque spécial. Cette zone, que l'on obtient avantageusement par diffusion, est en effet créée en même temps et à travers le même masque que d'autres volumes semiconducteurs du même type de conductivité appartenant à des composants voisins du transistor selon l'invention et élaborés sur la même plaquette-substrat; ladite zone peut être formée, par exemple, simultanément avec les régions d'émetteurs de transistors bipolaires.

10 Avantageuse sur le plan de la facilité de fabrication, la nouvelle structure de transistor selon l'invention n'entraîne cependant pas d'inconvénient de fonctionnement ni de baisse significative de performances par rapport aux transistors similaires selon l'art antérieur. L'expérience a montré, notamment, que la présence d'une zone de contact intermédiaire fortement dopée entre
15 la troisième région et la couche semiconductrice ne provoque pas de baisse sensible de la tension de claquage porte/canal. D'ailleurs, cette tension de claquage est essentiellement dépendante du taux de dopage de la région de canal, taux de dopage que l'on
20 sait faire faible par mise en oeuvre de la technique d'implantation.

De préférence, les première et deuxième régions, respectivement de source et d'évacuation, sont créées par diffusion. Ce sont des régions sur lesquelles il faut prendre un contact et il est
25 indispensable que leurs lits superficiels soient très dopés, ce qui ne présente aucun inconvénient de fonctionnement pour le transistor.

Par contre, il est essentiel que la quatrième région, ou région de canal, et avantageusement la troisième région, ou région de
30 porte, soient créées par implantation ionique, ceci dans le but d'obtenir des taux de dopage faibles, permettant que la tension de seuil du transistor soit petite.

L'épaisseur de la zone semiconductrice fortement dopée qui établit un contact ohmique entre la troisième région et la couche
35 semiconductrice peut être, en principe, limitée à celle de ladite troisième région. Pratiquement, cette zone s'étend en profondeur jusqu'au-delà de la quatrième région, ceci sans inconvénient et en raison de ce qu'elle est créée en même temps que les émetteurs de transistors bipolaires voisins, émetteurs dont l'épaisseur est
40 souvent plus importante que celle des troisième et quatrième

régions réunies.

La structure d'un transistor selon l'invention, ainsi que le procédé de réalisation d'un tel transistor, procédé qui fait expressément partie de ladite invention, vont être précisés dans le texte descriptif qui suit en regard des figures illustrant deux formes de réalisation possibles dudit transistor.

Les figures 1, 2 et 3 représentent, de façon schématique, un transistor selon l'invention selon une première forme de réalisation ; ce transistor est vu en plan sur la figure 1, les figures 2 et 3 étant des vues en coupe, respectivement selon les lignes II-II et III-III de la figure 1.

Les figures 4 et 5 correspondent également à un transistor selon l'invention dans une forme de réalisation un peu différente de la précédente ; la figure 4 est une vue en plan de ce transistor, tandis que la figure 5 est une vue en coupe selon la ligne V-V de la figure 4.

Il est à noter que, sur les figures, les rapports dimensionnels entre éléments et dans ces éléments mêmes ne sont pas respectés, ceci dans le seul but que ces figures soient claires. L'épaisseur des couches par rapport à leur aire a été notamment considérablement augmentée eu égard à la réalité. Par ailleurs, et toujours dans un souci de clarté, les parties semiconductrices ayant le même type de conductivité ont été hachurées dans le même sens.

Le transistor à effet de champ à jonction qu'illustrent les figures 1, 2, 3, est formé dans une couche semiconductrice 10, du premier type de conductivité, reposant sur un substrat 11 du deuxième type de conductivité. Le substrat 11 et la couche 10 représentent une petite fraction de plaquette semiconductrice sur laquelle ont été créés par ailleurs d'autres composants -entre autres, par exemple, d'autres transistors tels que celui selon l'invention et aussi des transistors bipolaires- l'ensemble de ces composants formant un circuit intégré.

Dans le transistor illustré, on distingue :

- une première région 12, dite région de source, du deuxième type de conductivité, fortement dopée,
- une deuxième région 13, dite région d'évacuation, distincte de la précédente, mais également du deuxième type de conductivité et fortement dopée,

Les régions 12 et 13 ont, par exemple, une surface de forme rectangulaire et sont disposées parallèlement suivant leur longueur comme il apparaît sur la figure 1.

5 -une troisième région 14, superficielle, dite région de porte, du premier type de conductivité, située entre les première et deuxième régions 12 et 13 précitées, s'étendant jusqu'à celles-ci et, par ailleurs, en contact ohmique avec ladite couche 10,

10 -une quatrième région 15, dite région de canal, du deuxième type de conductivité, faiblement dopée, disposée sous la troisième région 14 et s'étendant aussi jusqu'aux première et deuxième régions 12 et 13.

Selon l'invention, le transistor précédemment décrit "est notamment remarquable en ce que lesdites troisième et quatrième régions 14 et 15 font partie, respectivement, d'un domaine 114 15 du premier type de conductivité et d'un domaine 115 du deuxième type de conductivité qui ont sensiblement le même contour et en ce que le contact ohmique entre la troisième région 14 et ladite couche 10 est obtenu par l'intermédiaire d'au moins une zone semi-conductrice 16 du premier type de conductivité, fortement dopée, 20 créée dans ladite couche 10 et qui touche audit domaine 114 du premier type de conductivité".

Les domaines 114 et 115 débordent latéralement de la limite de longueur définie par les grands côtés des régions 12 et 13 et ils s'étendent dans la couche 10 atteignant la zone semiconductrice 16 (dans le cas présent, il a été prévu deux zones semi-conductrices 16A et 16B, créées symétriquement par rapport aux 25 régions de source et d'évacuation 12 et 13, ceci dans le souci d'une parfaite répartition des tensions de porte le long de la région 15 du canal).

30 La troisième région 14 et la quatrième région 15 correspondent aux parties médianes des domaines 114 et 115 situées entre les régions de source 12 et d'évacuation 13, la longueur desdites régions 12 et 13 fixant sensiblement (aux effets de bords près) la largeur du canal du transistor.

35 Le trait en partie continu, en partie tireté, 17, indique la projection des limites de la fenêtre rectangulaire du masque au travers duquel ont été créés les domaines 114 et 115. Ces limites mordent (parties en ligne tiretée du trait 17) sur les régions 12 et 13 et sur les zones 16A et 16B. Mais, en fait,

le contour des domaines 114 et 115 est défini par les bords en regard, d'une part des régions 12 et 13, d'autre part des zones 16A et 16B, ainsi que par la partie en ligne continue du trait 17 ; ceci, en raison de ce que les conditions de dopage dans
5 lesdits domaines, où la concentration en impuretés est choisie faible, ne peuvent modifier les conditions de dopage dans lesdites régions et zones où la concentration est, au contraire, élevée.

La face active 10A de la couche 10 est revêtue d'une pellicule isolante et passivante 18, faite, par exemple, d'oxyde de silicium, dans laquelle ont été prévues des fenêtres permettant l'établissement de contacts métalliques 19, 20, 21A et 21B, respectivement avec les régions de source 12, d'évacuation 13 et de porte 14. Les contacts 21A et 21B sont reliés entre eux, par
15 exemple, par la connexion 22 qui chemine sur la pellicule 18.

La réalisation d'un transistor selon l'invention est avantageusement conduite selon le processus suivant :

-Dans un premier temps, on constitue simultanément les régions de source 12 et d'évacuation 13, par diffusion, soit au
20 cours d'une séquence opératoire spéciale, soit à la faveur de la constitution d'une région semiconductrice appartenant à un autre composant du circuit intégré. Ensuite, on forme les zones semiconductrices 16A et 16B, par diffusion également, ceci en même temps que, par exemple, les régions d'émetteurs de transistors bipolaires dudit circuit intégré. C'est alors seulement
25 que l'on crée consécutivement, à travers un même masque, les domaines 115 et 114 (on sait que dans l'élaboration d'un circuit intégré, les opérations d'implantation se situent généralement après celles de diffusion) : une première implantation permet
30 d'obtenir l'insertion au niveau de la région 15, d'impuretés du deuxième type de conductivité ; une deuxième implantation permet l'insertion, à un niveau moins profond que le précédent et correspondant à la région 14, d'impuretés du premier type de conductivité. On opère préférentiellement dans cet ordre, mais
35 ceci n'a pas un caractère impératif.

Les atomes implantés, en position interstitielle par rapport aux atomes du réseau cristallin après l'implantation, passent en position substitutionnelle et deviennent de ce fait actifs, après un recuit final de distribution. Les conditions de recuit sont

fixées suivant les cas ; elles sont étroitement dépendantes des conditions d'implantation. Souvent, ce recuit a lieu sous atmosphère d'azote et/ou d'oxygène à une température se situant à environ 850-900 °C.

5 En ce qui concerne la nature du masque employé lors des opérations d'implantation, on utilise, de façon connue et par exemple, une laque photopolymérisable déposée sous une épaisseur convenable déterminée en fonction des énergies d'implantation mises en jeu.

10 Après le recuit final de distribution, la réalisation du transistor, ainsi que celle du circuit intégré, se termine par le dépôt des plages métalliques de contact et des lamelles des interconnexions.

15 A titre d'exemple pratique, il est donné ci-après quelques caractéristiques physiques et dimensionnelles concernant un transistor pour circuit intégré selon l'invention, ainsi que les conditions des principales opérations conduisant à sa réalisation. Bien entendu, les chiffres donnés n'ont pas un caractère limitatif.

20 Le substrat 11 est de type P, peu dopé; sa résistance est de l'ordre de 10 Ω.cm. La couche 10, de type N, est obtenue par épitaxie ; son taux de dopage est de l'ordre de 10^{15} at/cm³ ; son épaisseur est de 15 à 20 μm.

25 Les régions 12 et 13, de source et d'évacuation, de type P, obtenues par diffusion de bore, présentent un taux de dopage élevé, voisin de 10^{18} at/cm³ près de la surface 10A ; leur épaisseur est de 2 à 3 μm.

Les régions 16A et 16B, de type N, obtenues par diffusion de phosphore, ont un taux de dopage de l'ordre de 10^{19} at/cm³ en surface. Leur épaisseur se situe entre 1,5 et 2,5 μm.

30 Le domaine 114 incluant la région de porte 14, de type N, est engendré par l'implantation d'ions phosphore sous une énergie voisine de 150 keV et à une dose se situant, en moyenne, à $1,6 \cdot 10^{12}$ at/cm². La concentration maximum, après implantation, y est de $4 \cdot 10^{17}$ at/cm³ à une profondeur très proche de 0,2 μm.

35 Après un recuit final de distribution, la concentration moyenne dans ce domaine est comprise entre $5 \cdot 10^{16}$ et 10^{17} at/cm³.

Le domaine 115 incluant la région de canal 15, de type P, est engendré par l'implantation d'ions bore sous une énergie avoisinant 150 keV et à une dose se situant, en moyenne, à

1,6.10¹² at/cm². La concentration maximum, après implantation, y est de 5.10¹⁵ at/cm³ à une profondeur très proche de 0,4 µm. Après le recuit final, la concentration moyenne est comprise entre 5.10¹⁴ et 10¹⁵ at/cm³. Un contact ohmique de bonne qualité
5 est obtenu, par l'intermédiaire des zones 16A et 16B entre la région superficielle 14 de porte qui vient se fondre dans les dites zones et la région profonde de porte constituée par la partie de couche 10 située immédiatement sous la région de canal 15.

10 Le transistor à effet de champ selon l'invention décrit précédemment a été représenté sous une forme élémentaire. D'autres formes de réalisation plus complexes sont possibles, notamment la forme "interdigitée" selon laquelle des sous-régions de source et d'évacuation sont disposées en alternance, séparées par des
15 sous-régions de porte, des lamelles de liaison établissant les interconnexions nécessaires entre les sous-régions correspondantes pour constituer des régions complètes du transistor. Dans ce cas, l'invention s'applique également, le masque définissant les contours communs des régions de canal et de porte comportant
20 autant d'ouvertures qu'il y a de sous-régions de canal et de porte.

On se reporte maintenant aux figures 4 et 5 où le transistor à effet de champ représenté est du type "concentrique", la région d'évacuation entourant la région de source (ou inversement). Sur
25 ces figures 4 et 5, les mêmes chiffres repères que sur les figures 1 et 3 ont été retenus pour désigner les éléments analogues.

On reconnaît, dans la partie centrale, la région de source 12 munie de son contact 19 et, à la périphérie, la région d'évacuation 13 munie de son contact 20. La région 12 a, par exemple,
30 une forme carrée. La région 13, qui l'entoure à distance régulière, est ouverte largement sur l'un de ses côtés, celui placé à droite de la figure 4.

L'aire occupée par les domaines 114 et 115 se situe en partie entre les régions 12 et 13 (régions de porte 14 et de canal 15)
35 et en partie à l'extérieur de la région 13 dont elle déborde, à droite sur la figure 4, pour aller se fondre dans la zone 16 qui assure un contact ohmique entre la région 14 et la couche 10.

La surface à travers laquelle ont été implantés les domaines 114 et 115 est ici celle se situant entre les traits 17A et 17B
40 qui figurent la trace du masque d'implantation.

On retrouve également sur les figures 4 et 5, les contacts 19 sur la région de source 12, 20 sur la région d'évacuation 13 et 21 sur la zone semiconductrice 16.

- REVENDICATIONS -

1.- Transistor à effet de champ du type à jonction comportant essentiellement, élaborées au voisinage de la surface d'une couche semiconductrice du premier type de conductivité,

5 -une première région, dite région de source, du deuxième type de conductivité, fortement dopée,
-une deuxième région, dite région d'évacuation, distincte de la précédente, mais également du deuxième type de conductivité et fortement dopée,

10 -une troisième région, superficielle, dite région de porte, du premier type de conductivité, située entre les première et deuxième régions précitées, s'étendant jusqu'à celles-ci et, par ailleurs, en contact ohmique avec ladite couche,

15 -une quatrième région, dite région de canal, du deuxième type de conductivité, faiblement dopée, disposée sous la troisième région et s'étendant aussi jusqu'aux première et deuxième régions, caractérisé en ce que lesdites troisième et quatrième régions font partie, respectivement, d'un domaine du premier type de conductivité et d'un domaine du deuxième type de conductivité qui ont sensiblement le même contour, et en ce que le contact ohmique
20 entre la troisième région et ladite couche est obtenu par l'intermédiaire d'au moins une zone semiconductrice du premier type de conductivité, fortement dopée, créée dans ladite couche et qui touche audit domaine du premier type de conductivité.

25 2.- Transistor selon la revendication 1, caractérisé en ce que l'épaisseur de ladite zone semiconductrice est voisine de l'épaisseur de celle de ladite troisième région.

3.- Transistor selon la revendication 1, caractérisé en ce que l'épaisseur de ladite zone semiconductrice est au moins égale à l'épaisseur totale desdites troisième et quatrième régions.

30 4.- Procédé de réalisation d'un transistor selon la revendication 1, selon lequel lesdits domaines incluant les troisième et quatrième régions sont obtenus par implantation ionique, caractérisé en ce que ces domaines sont engendrés successivement à travers un même masque.

1/2

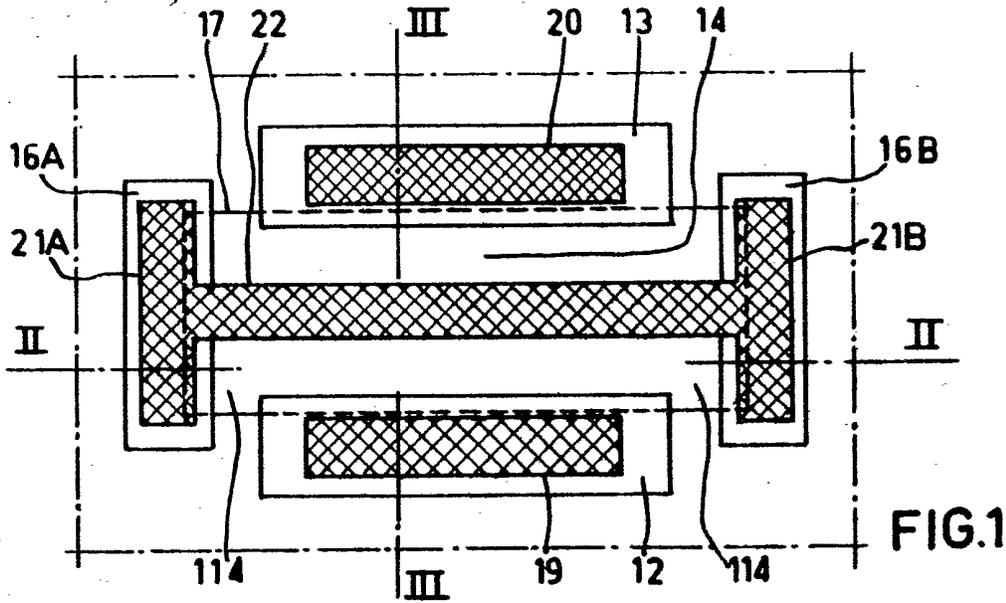


FIG. 1

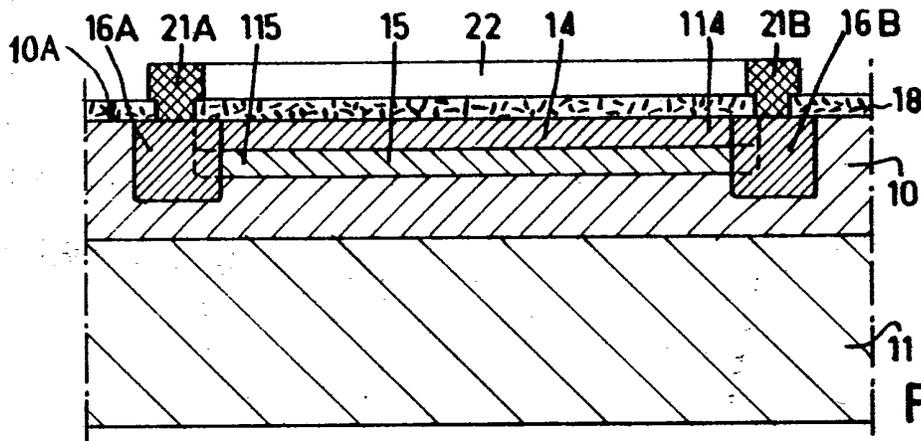


FIG. 2

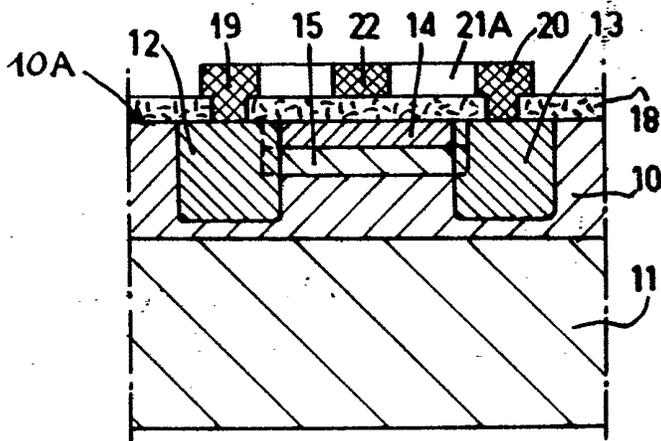


FIG. 3

2/2

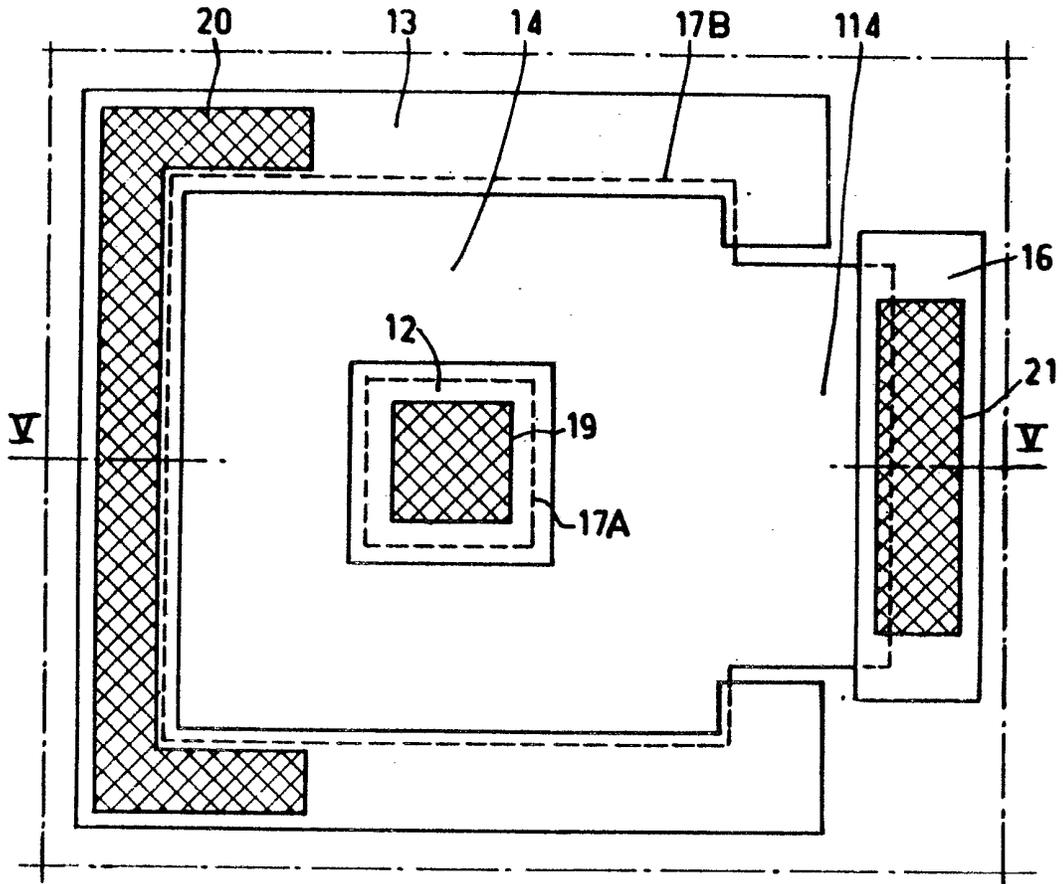


FIG. 4

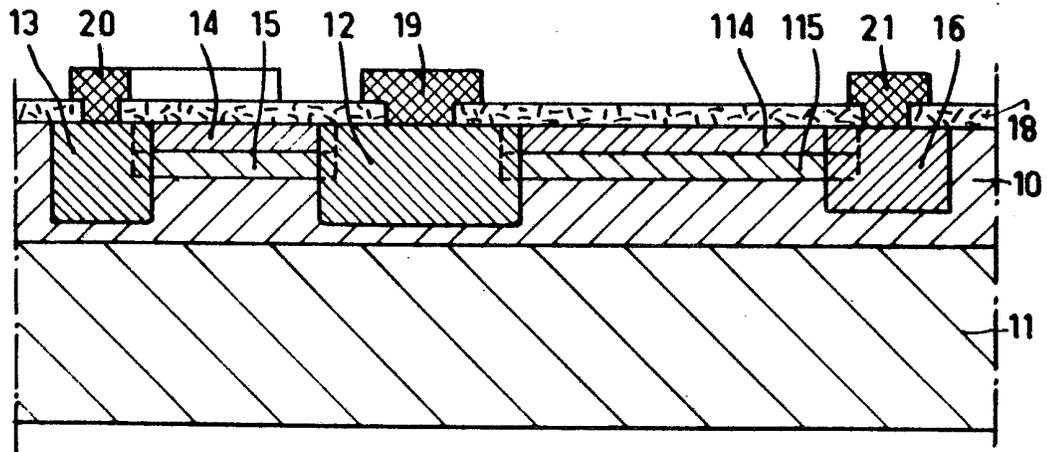


FIG. 5