

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94129541

※申請日期：94.8.29

※IPC 分類：H01L 21/324

一、發明名稱：(中文/英文)

利用導電層退火矽薄膜之方法及用此方法製備多晶矽薄膜

METHOD FOR ANNEALING SILICON THIN FILMS USING CONDUCTIVE LAYER
AND POLYCRYSTALLINE SILICON THIN FILMS PREPARED THEREFROM

二、申請人：(共1人)

姓名或名稱：(中文/英文)

若佳山/RO, JAE-SANG

代表人：(中文/英文)

住居所或營業所地址：(中文/英文)

韓國漢城 140-720 陽山區冬布秋洞深上河甜大樓 105-301

105-301, Samsung River Sweet Apt., Dongbuichon-dong Yongsan-gu,

Seoul 140-720, Republic of Korea

國籍：(中文/英文) 韓國/KR

三、發明人：(共2人)

姓名：(中文/英文)

1. 若佳山/ RO, JAE-SANG

2. 洪汪玉/ HONG, WON-EUI

國籍：(中文/英文) 1. 韓國/KR 2. 韓國/KR

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

韓國/KR；2004/9/17；10-2004-0074493

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種退火矽薄膜之方法及用此方法製備多晶矽薄膜，且更特定言之，本發明係關於一種退火矽薄膜之方法，其包含：在矽薄膜下提供導電層；施加一電場於該導電層以誘發焦耳加熱，產生強熱；且進行矽薄膜之結晶化、消除晶體晶格缺陷、活化雜質、熱氧化及類似步驟；且藉此方法製備高品質之多晶矽薄膜。

【先前技術】

一般而言，非結晶矽 (a-Si) 具有諸如用於充電電池時之弱電子遷移率、低孔徑比，及與 CMOS 處理之不相容性的缺陷。另一方面，多晶矽 (Poly-Si) 薄膜裝置，是使影像訊號輸入圖元所需的操作電路在一基板上形成，在圖元 TFT 堆疊中完成該處理，而利用非結晶矽 TFT (a-Si TFT) 則無法進行該處理。一多晶矽薄膜裝置不需在複數個終端及一驅動器 IC 之間連接，因此該特徵可提昇生產率及可靠性，且亦降低了面板之厚度。進一步而言，因為多晶矽 TFT 處理可以直接利用矽 LSI 之微加工技術，所以以導線或類似物來成形一微結構係可能的。因此，因為不存在該驅動器 IC 之 TAB 安裝之間距的限制（而在一非結晶矽 TFT 中該限制係明顯的），所以可以較輕易地達成圖元尺寸之減少，且可以在較小之視角實施大量之圖元。與使用非結晶矽之薄膜電晶體相比，在主動層使用多晶矽之薄膜電晶體

具有高轉換性能，且經過自我對準決定該主動層之通道位置，因此使該裝置尺寸較小且可利用 CMOS 使其成形。因該等原因，多晶矽薄膜電晶體可用作主動矩陣類型之平板顯示器（例如，液晶顯示器及有機 EL 裝置）或類似物中之圖元轉換元件，且當前，愈來愈多將其用作大螢幕顯示器及具有內建式驅動器的 COG（玻璃板上式晶片）產品之應用的必需元件。

該等多晶矽 TFT 可以在高溫或低溫下製造。然而，在高溫下製造該等 TFT 之情況下，需要諸如石英的昂貴材料來製作基板，且因此不適用於大螢幕顯示器。因此，進行積極的研究，尋找在低溫條件下利用非結晶矽薄膜來大規模製造多晶矽之方法。

在低溫下形成多晶矽之該方法之範例包含固相結晶化（SPC）、金屬誘發之結晶化（MIC）、金屬誘發之側向結晶化（MILC）、準分子雷射結晶化（ELC）及類似方法。

SPC 方法之優勢在於：使用廉價設備獲取均質晶體結構。然而，因為需要高結晶溫度及較長之處理時間，該方法不利於使用諸如玻璃基板，其為具有相對較低之熱變形溫度的基板，且生產率較低。根據 SPC 方法，僅當非結晶矽薄膜一般在 600 至 700°C 經受約 1 至 24 小時之退火時，可達成結晶化。進一步而言，在使用 SPC 方法製備多晶矽之情況下，當發生非結晶相至結晶相的固態相轉移後，可觀察到孿晶生長，且因此晶體晶粒具有大量晶體晶格缺陷。該等因素導致了該等已產生的多晶矽 TFT 之電子及電

洞之遷移率減少，以及臨界電壓之增加。

MIC 方法之優勢係使非結晶矽與特定金屬接觸，使該非結晶矽可以在遠低於該 SPC 方法之結晶溫度下結晶。可用於該 MIC 方法之金屬之範例包含 Ni、Pd、Ti、Al、Ag、Au、Co、Cu、Fe、Mn 及類似物。該等金屬與非結晶矽反應以形成共晶相或矽化物相，藉此促進低溫結晶。然而，當該 MIC 方法應用於多晶矽 TFT 製造之實際處理時，在該通道中很可能存在金屬污染。

MILC 方法係 MIC 方法之調整，其並非將金屬沉積於通道，該方法包含在通道上形成一閘極，然後使一薄金屬層沉積於自我對準結構中的源極及汲極，以促進金屬誘發之結晶化，且隨後誘發朝向該通道之側向結晶化。在 MILC 方法中最常使用之金屬係 Ni 及 Pd。儘管與 SPC 方法之產物相比，MILC 產生之多晶矽具有優良結晶度及高場效應遷移率，但已通報該 MILC 產物顯示高洩漏電流特徵。因此，即使與 MIC 方法相比，MILC 方法減少了金屬污染之問題，但仍然沒有完全地解決該問題。另一方面，另一可得之方法係作為 MILC 之改良的場輔助側向結晶化 (FALC)。與 MILC 方法相比，FALC 方法顯示較高之結晶率且具有結晶化方向之各向異性，但該方法仍然未能提供金屬污染問題之理想解決方案。

與 SPC 方法相比，因為降低了結晶溫度，所以諸如 MIC、MILC 及 FALC 之該等結晶方法係有效的；然而，其共同之缺陷在於結晶化持續時間仍然較長，且結晶化係由

金屬誘發。因此，其意味著該等方法並未完全擺脫金屬污染問題。同時，新近開發出 ELC 方法，其可在一玻璃基板上經由低溫處理來製備多晶矽薄膜，同時解決金屬污染問題。低壓化學氣相沉積 (LPCVD) 或電漿增強化學氣相沉積 (PECVD) 所沉積的非結晶矽薄膜具有相對於紫外線區域 ($\lambda=308\text{ nm}$) 的極大吸收係數，該紫外線區域對應於準分子雷射之波長，因此可在合適的能量密度較輕易地發生非結晶矽薄膜之熔融。當以準分子雷射之方式使非結晶矽薄膜受結晶化時，亦伴隨著在極短時間內的熔融及凝固過程。從此觀點看來，ELC 方法意義上並非嚴格的低溫處理。然而，ELC 處理包含完成結晶化之程序，在受準分子雷射顯著影響之局部熔融區域中迅速發生之熔融及凝固處理期間完成該結晶化程序，且因此有可能在一極短時間內（在幾十毫微秒之內）產生多晶矽而不損害該基板。換言之，當雷射光線非常短暫地照射由玻璃基板/介電層/非結晶矽薄膜組成之已成型堆疊之非結晶矽時，僅選擇性地加熱該非結晶矽薄膜，且完成結晶化而不損害安置於下層之玻璃基板。同樣，在液相至固相之相轉移期間產生之多晶矽之優勢係獲得一熱力學穩定晶粒結構，且與利用固相結晶化產生之多晶矽相比，該等晶粒中的晶體缺陷明顯減少。因此，ELC 方法產生之多晶矽優於該等其他結晶化方法之產物。

然而，ELC 方法具有若干嚴重缺陷，例如，雷射系統之問題係雷射光束本身之照射劑量不均一；雷射處理之問

題係獲得大晶粒所需之雷射能量密度所能處理之區域極度受限；及大尺寸矽薄膜上遺留照射痕跡之問題。該等因素導致組成多晶矽 TFT 主動層之多晶矽薄膜的晶粒尺寸不規則。另外，從液相轉移至固相之過程中產生多晶矽，歷經體積擴張，從形成晶粒邊界之一點觀察到向表面突起的嚴重問題。該現象在後處理中對閘極介電層施加直接影響，使介電質崩潰電壓減少，且歸因於多晶矽/閘極介電層介面之不規則平面度，嚴重影響諸如熱載體應力裝置之可靠性。

近年來，已開發出一種連續側向凝固 (SLS) 之方法以解決上述 ELC 方法穩定性之問題，且成功地用於雷射能量密度之處理區域之穩定化。然而，該方法仍然無法消除照射痕跡及表面突起之問題。由於當前平板顯示器工業快速成長，將雷射用於 $1\text{ m} \times 1\text{ m}$ 尺寸或更大尺寸之該等堆疊之結晶化處理的技術需在不遠的將來用於大規模生產，但該技術仍然存在問題。而且，進行該 ELC 方法及 SLS 方法之該等儀器非常昂貴，因此需要較高之啟動及維護成本。

為解決先前技術之該等問題，本發明之發明人在 KP 2004-37952 中首次建議一方法，該種進行矽結晶化之方法係藉由在處理期間不使基板發生變形之溫度範圍內預熱矽薄膜，為產生固有載體，導致阻抗降低至可啟動焦耳加熱之數值，隨後將一電場直接施加於預熱矽薄膜以利用載體移動之方式誘發焦耳加熱。該方法係一創新方法，其著眼於在一較短時間內於一相對較低之溫度下產生具有高品質之多晶矽薄膜。

然而，仍需要一種在短時間內最好是比室溫更低溫度下執行結晶化的方法，使其可以實施於各種應用，且可以更有效地達成結晶化、活化雜質、熱氧化薄膜處理，及晶體晶格缺陷之消除。

對非結晶矽薄膜之方法有增加之需求，其中，雷射結晶化方法所具有之優勢在於因為可在短時間內完成處理，所以不損害安置於下層之基板，且在高溫相轉移過程中可產生實質上不具有缺陷之高品質晶粒；同時，克服了該等雷射結晶化方法之缺陷，諸如歸因於處理區域之局部化的不規則照射劑量、處理操作之限制，及所用設備之昂貴成本。詳言之，若使用因為適用於下一代平板顯示器，而在最近倍受矚目之主動矩陣有機發光二極體，則該裝置在電流驅動模式中操作，反之，TFT-LCD在電壓驅動模式中操作。因此，晶粒尺寸之均一性係大尺寸基板的關鍵因素。實際上，當使用包含 ELC 或 SLS（其利用雷射）之低溫結晶化方法時，平板顯示器工業將面臨限制。考慮到該等事實，在非雷射模式中利用低溫結晶化生產高品質之多晶矽薄膜的新技術係受到極高期待的。

【發明內容】

[技術問題]

本發明希望同時解決上述先前技術問題及該相關技術中存在之該等技術問題。

具體言之，本發明之目的係提供一種方法，該方法係：

在形成於一透明基板上之一介電層上連續形成一導電層及一介電層，然後在其上形成一矽薄膜，且使一電場施加於該導電層，進而誘發焦耳加熱以產生強熱，該強熱在極短時間內反過來啟動該上述非結晶矽薄膜之結晶化、晶體晶格缺陷之消除、晶體生長、活化雜質及類似現象，而不損害該基板。同樣，本發明提供一種方法，其中，不同於包含液相至固相之相轉移的雷射結晶化，相轉移以固態形式發生，且從一固相轉移至另一固相，藉此，有可能在相同之反應器中連續進行非結晶矽之沉積及閘氧化物薄膜之連續沉積。意即，本發明提供一種在非結晶矽/閘氧化物結構中啟動結晶化的方法。

本發明之另一目的係提供利用該等上述方法獲得高品質的多晶矽薄膜。

[技術問題之解決]

為達成該等上述目的，本發明所建議之退火矽薄膜之方法，包含之步驟係：在形成於一透明基板上之一介電層上連續且依次形成一導電層及一介電層；然後，在其上形成一矽薄膜；施加一電場於該導電層上，進而誘發焦耳加熱以產生強熱；藉著傳導該強熱，熱處理該矽薄膜。

以待結晶之非結晶矽薄膜、非結晶/多晶混合相矽薄膜、低溫多晶矽薄膜，或用於活化雜質之摻有雜質的多晶矽薄膜作為該矽薄膜之範例。

根據本發明，藉由施加一電場於安置於矽薄膜層下的

導電層，在相對較短之時間內產生強熱，且主要經由傳導將強熱傳送至矽薄膜，且實施非結晶矽結晶化、消除晶體缺陷、活化雜質、熱氧化及類似步驟。即使已產生啟動矽薄膜熱處理之強熱，下層之基板亦不經受熱變形。因為與基板相比，具有相對極小厚度之矽薄膜之總熱量係極小，且因此，熱傳導導致的溫度提昇之增量顯著高於基板之溫度增量。

該結果與 ELC 方法之結晶化處理具有相似樣態，該 ELC 方法係一種產生高品質多晶矽薄膜之雷射結晶化方法，該相似之樣態係：該處理係在短時間內於高溫下完成的。然而，本發明所述均係迄今為止尚未通報的新方法，一方法係：在下部的介電層之間引入一導電層，且在上部引入一矽薄膜，且施加一電場於該導電層，經由類似雷射結晶化方法之結晶化處理，在該堆疊之全部範圍內進行非結晶矽薄膜及非結晶/多晶矽薄膜結晶化之方法；另一方法係：在該堆疊之全部區域進行熱處理，達成多晶矽薄膜中晶體晶格缺陷之消除及晶粒之生長。

在根據本發明熱處理摻有雜質的矽薄膜之情況下，本文使用之矽薄膜可以係摻有雜質的非結晶矽薄膜、摻有雜質的非結晶/多晶混合相矽薄膜或摻有雜質的多晶矽薄膜。

根據本發明，該導電層最好為銦錫氧化物 (ITO) 薄膜、各種類型的透明導電薄膜，或金屬薄膜，且其更好為銦錫氧化物 (ITO) 薄膜。因為銦錫氧化物 (ITO) 薄膜係導電透明薄膜，其特別適用於顯示裝置。

在施加一電場於導電層之前，視情況將基板預熱至不使該基板發生變形之程度。

本發明亦提供利用上述退火方法結晶之高品質多晶矽薄膜，或具有以該相同方法啟動的摻有雜質之多晶矽薄膜。當利用局部結晶化處理所使用之雷射結晶化方法時，發生該等上述問題，而本發明之方法在安置於施加電場之導電層上的薄膜之全部區域範圍內同時進行結晶化處理，因此可迅速結晶及啟動且提供高品質之多晶矽薄膜。

與習知技術相比，本發明之退火方法及由此獲得之多晶矽薄膜具有如下特徵或優勢。

首先，實施結晶化之該處理非常簡易且具有經濟優勢。作為最新技術之一的 ELC 方法藉由直線光束之重複掃描來進行該處理，且 SLS 方法利用照射通過圖案化遮罩之雷射，隨後利用在極短距離內精確移動之雷射光束重複掃描，來進行該處理。因此，該堆疊全部區域之雷射光束強度非均一性係不可避免的。然而，本發明之方法可在極短時間內，於堆疊全部區域內進行非結晶矽薄膜、非結晶/多晶混合相薄膜或多晶矽薄膜之結晶化及缺陷消除，且基板無任何變形。而且，ELC 方法需要額外之脫氫退火處理，以從非結晶矽薄膜中移除氫，該步驟係雷射照射之預備步驟，所以 ELC 方法比本發明之方法更複雜。

第二，實施本發明之處理設備係廉價的，且可利用在此項技術中已確立之技術。提供優良結晶效應之 ELC 方法及類似方法，使用包含雷射裝置的昂貴設備。另一方面，

因為在半導體及平板顯示器工業中已較佳地確定進行本發明之方法所需之設備，所以可直接應用該等習知技術或該等習知技術之修正來進行本發明之方法。

第三，本發明之方法適用於大規模生產具有均一性及高品質之多晶矽薄膜。根據本發明，在低溫及短時間內可進行堆疊全部區域範圍內之結晶化，因此本發明之方法有利於處理大面積之基板。利用上述方法獲得之多晶矽薄膜提供高品質且無表面突起之結晶化產物。

第四，本發明之方法可用於低溫活化雜質處理。本發明之方法可有效應用於結晶化，亦可有效應用於低溫下的 TFT 結構中之源極/汲極電極附近的離子植入的活化雜質之熱處理。

第五，本發明之方法可以類似於非結晶矽 TFT 生產處理方式連續沉積閘氧化物薄膜。在 MOSFET 結構之 TFT 中，閘氧化物薄膜之薄膜品質及矽/閘氧化物薄膜介面在 TFT 裝置之該等電學特性中扮演極其重要的角色。在非結晶 TFT 生產處理中，使用 PECVD 方法在相同腔室中連續沉積非結晶矽及閘氧化物薄膜，因此矽/閘氧化物薄膜介面之該等特性係優良的。相反，在 LTPS 生產處理之情況下，因為當前用於大規模生產之結晶化技術係雷射處理，所以利用 PECVD 方法進行非結晶矽之沉積及在熱處理爐中脫氫之後進行雷射結晶化。根據 PECVD 方法，閘氧化物薄膜沉積於利用雷射而結晶的多晶矽薄膜上。換言之，用於非結晶矽 TFT 生產處理之連續沉積係不可能的。然而，因為

本發明之結晶化技術係非雷射處理，則連續沉積係可能的。

第六，高溫多晶矽處理可在低溫下實施。在使用石英作為透明基板之高溫多晶矽處理的情況下，利用延長時間之 600°C 或更低溫度之熱處理，製備具有相對較大晶粒尺寸（但不具有諸如孿晶之諸多晶體晶格缺陷）之低溫多晶矽薄膜，隨後沉積閘氧化物薄膜。在低溫多晶矽處理之情況下，因為玻璃基板之溫度限制，所以利用 PECVD 方法沉積氧化物薄膜，而在高溫多晶矽處理之情況下，不存在基板溫度之限制，因此利用熱氧化處理。當在 900°C 或更高之溫度使用熱氧化處理時，可產生具有優良薄膜紋理之閘氧化物膜，且亦可在熱氧化處理期間消除安置於閘氧化物薄膜之下的低溫多晶矽膜中存在的該等晶體晶格缺陷。根據本發明，因為瞬間（較佳係在 1 秒內）即可達到 1000°C 或更高之溫度，所以，藉由在氧、臭氧或水蒸汽環境下重複施加電場，在一易於受熱之玻璃基板上實施熱氧化處理係可能的。

【實施方式】

下文中，將參照圖式詳細描述本發明之具體實施例，然而，該等具體實施例不限定本發明之範疇。

第一圖所示係根據用於非結晶矽薄膜結晶化之本發明之一具體實施例的基板構造之示意圖。

根據第一圖，在基板 10 上，連續形成第一介電層 20、導電層 30、第二介電層 40 及非結晶矽 (a-Si) 薄膜 50，且

一電場施加於該導電層 30。

基板 10 之材料並無特定之限制，且可以使用諸如玻璃、石英及塑膠的透明基板材料，而從經濟樣態而言玻璃係較佳。然而，根據平板顯示器領域近期之研究趨勢，研究廣泛的實施於具有優良作用的阻抗及處理能力的塑膠基礎之基板上。本發明之方法可直接應用於該等塑膠基礎之基板。

使用第一介電層 20 之目的係防止基板 10 包含物質之排出，該等物質可能在隨後之處理中產生，例如於玻璃基板情況下的鹼性物質。一般利用沉積氧化矽 (SiO_2) 或氮化矽來形成該層，且該厚度較佳係在 2000 至 5000 Å 範圍內，但不限定此範圍。基於將來技術之進步，非結晶矽薄膜可能不需要該介電層 20 便可直接形成於基板上，且因為本發明之方法可應用於該結構，應瞭解本發明之範疇包含該結構。

導電層 30 係電傳導材料之薄層，且使用諸如噴濺、真空蒸鍍或類似方法可形成該層。導電層 30 需維持均一厚度以使隨後施加之電場導致的焦耳加熱處理期間之加熱均勻。

第二介電層 40 之作用係防止退火處理期間導電層 30 對非結晶矽薄膜 50 之污染，且絕緣 TFT 裝置。形成該層之材料可與第一介電層 20 所用之材料相同。

利用例如低壓化學氣相沉積、高壓化學氣相沉積、電漿增強化學氣相沉積 (PECVD)、噴濺、真空蒸鍍或類似方

法，可形成非結晶矽薄膜 50，但較佳地是使用 PECVD 方法。薄膜的厚度最好在 300 至 1000 Å 之範圍內，但不限在此範圍。

在施加一電場於導電層 30 之前，將該等上述構造（意即 10、20、30、40 及 50）或至少將基板 10 預熱至一適當之溫度範圍。該適當之溫度範圍意味在整個處理中基板 10 不受到損害，且對應之溫度範圍應最好是低於基板 10 之熱變形溫度。該預熱方法並無特定限制，且可使用如下之方法：例如，將堆疊置於普通熱處理爐且使用燈或類似物之輻射熱進行照射。

藉由施加具有功率密度之能量來進行對於導電層 30 之電場應用，該能量可產生足夠之強熱以誘發非結晶矽薄膜 50 之結晶化，如上文所述之焦耳加熱。藉由諸如導電材料之阻抗，及導電層 30 之長度及厚度的各種因素來決定該能量數值，因此無法列出。施加之電流可以係直流電或交流電。以連續應用之時間計，該電場應用之持續時間係 1/1,000,000 秒至 100 秒，且最好是從 1/10000 秒至 10 秒，且更好是從 1/1000 秒至 1 秒。可規律地或不規律地多次重複施加一電場。因此，該總計之熱處理時間長於上述電場施加時間，但與習知結晶方法至少一次之處理時間相比，該熱處理時間係極短的。

在一些情況下，亦可使用導電層 30 與非結晶矽薄膜 50 互相交換位置的結構。

作為本發明之另一具體實施例，第二圖所示之示意圖

說明利用第一圖之相同方法施加一電場，同時進行結晶化及活化雜質之處理。繼沉積非結晶矽薄膜 50 之後，經由微影處理完成了關於個別 TFT 裝置之圖案化處理。利用 PECVD 方法在其上沉積氮氧化物薄膜 42，隨後利用噴濺而沉積閘極 44。為形成該閘極 44，利用微影處理及蝕刻處理執行圖案化。因此利用摻有雜質對已製備之自我對準閘結構實施離子植入，以形成源極及汲極，隨後利用第一圖相同之方法施加一電場，同時進行結晶化及活化雜質。因為作為導電層之銦錫氧化物 (ITO) 薄膜 30 並非電性短路，所以上述處理係可能的。

作為本發明之另一具體實施例，第三圖所示之示意圖說明使用第一圖相同之方法施加一電場，同時進行結晶化處理及熱氧化。因為根據本發明，一旦進行焦耳加熱，非結晶矽薄膜 50 之溫度將提昇至至少 1000°C 或更高，所以在氧氣環境下的熱氧化處理係可能的。視情況，可在臭氧環境或水蒸汽環境或甚至在去離子水中進行該處理，而非在氧氣環境中。一般而言，在 TFT 裝置生產期間，因為玻璃基板 10 之熱缺陷而無法使用具有優良特性之熱氧化物薄膜，且沉積 PECVD 氧化物薄膜。然而，根據本發明，因為電場僅施加於較短時間，所以，於氧氣環境下，以重複施加電場之方式同時進行極薄熱氧化物薄膜 60 之產生與結晶化。利用 PECVD 方法在其上沉積相對較厚之氧化物薄膜 (未圖示)，可實施 TFT 產生之處理，且以此方式可改良 Si/SiO₂ 介面之該等特徵。

作為本發明之另一具體實施例，第四圖所示之示意圖說明的方法係以第一圖相同之方法施加一電場，對經低溫熱處理而預結晶之多晶矽薄膜進行熱處理。一般而言，低溫多晶矽薄膜具有之一優勢係其晶粒之尺寸大於高溫多晶矽之晶粒尺寸，但其包含諸如晶粒中之孿晶的許多晶體晶格缺陷。根據本發明之方法，因為可以進行高溫處理且該玻璃基板 10 不產生熱變形，所以，施加一電場，對在低溫下已預結晶之多晶矽薄膜 52 進行高溫熱處理，藉由此方法，可產生不具有晶體晶格缺陷之大尺寸多晶矽薄膜。

作為本發明之另一具體實施例，第五圖所示之示意圖說明之方法係：在一氧氣、臭氧或水蒸汽環境或去離子水中，以第一圖相同之方法施加一電場，在經低溫熱處理而預結晶化的多晶矽薄膜上形成熱氧化物膜。第五圖說明該處理與使用石英基板產生高溫多晶矽薄膜之處理係大體相同的。在該熱氧化處理之情況下，因為需要氧氣環境及 900°C 以上之高溫，所以不可能使用玻璃基板。在本發明之方法之情況下，因為在極短時間內達到高溫，所以可形成熱氧化物薄膜 60 而不招致玻璃基板 10 之熱變形。然而，需重複施加電場時之加熱及移除電場時之冷卻，達成熱氧化處理。因為利用本發明之方法沉積之熱氧化物薄膜 60 之厚度係極小，所以添加額外 PECVD 氧化物薄膜處理以形成閘氧化物膜（未圖示）。意即，實施本發明之方法可導致閘氧化物薄膜及多晶矽薄膜之間之介面特性之改良。而且，在熱氧化處理期間，可移除低溫多晶矽中出現的大量晶體

晶格缺陷。

作為本發明之另一具體實施例，第六圖所示之示意圖說明之方法係在相同之 CVD 腔室內連續沉積非結晶矽薄膜 50 及閘氧化物薄膜 70，然後以第一圖相同之方法施加一電場，進行熱處理。一般而言，連續沉積形成之閘氧化物薄膜之優勢在於該介面特性係優良的，但其不能用於雷射處理。因為本發明之方法係非雷射處理，所以可使用連續沉積形成之閘氧化物薄膜，進而使得該裝置特性之改良及該處理之簡化。

作為本發明之另一具體實施例，第七圖所示之示意圖說明之方法係連續沉積非結晶矽薄膜 50 及閘氧化物薄膜 70，隨後以第一圖相同之方法施加一電場，對經低溫熱處理而預結晶之薄膜 52 進行熱處理。藉由此方法，可同時獲得具有大尺寸晶粒及少量缺陷之多晶矽薄膜，以及具有優良介面特性之閘氧化物薄膜。

本發明之方法中使用之焦耳加熱發生在施加電場之導電層中，將其界定為：利用電流通過時一導電材料之阻抗所產生之熱量所進行的加熱。

藉由如下公式表達電場施加所導致之焦耳加熱施加於導電層時，單位時間之能量數值：

$$W = V \times I$$

在上述公式中，將 W 定義為焦耳加熱提供之單位時間之能量數值，將 V 界定為施加於導電層兩端之電壓，將 I 界定為電流。

可從上述公式中看出，當電壓（V）增加時，及/或電流（I）增加時，利用焦耳加熱施加於導電層之單位時間之能量數值亦增加。當焦耳加熱使導電層之溫度增加時，熱量傳導至安置於導電層上之矽薄膜及安置於導電層下之基板（例如，玻璃基板）。因此，以本發明之方法對樣本施加短時間之合適的電壓及電流，利用不導致玻璃基板產生熱變形之熱傳導，以使矽薄膜之溫度提昇至可以啟動結晶化及活化雜質的溫度。若施加之能量數值係足夠的，則經由單個照射即可完成該處理，若數值係不足，則經由具有適當時間間隔之若干次照射來完成該結晶化處理。

如上所述，根據習知 MIC 方法、MILC 方法及其他結晶方法，存在如下情況，一情況係施加電場或磁場以促進低溫之催化金屬之垂直感應或側向感應，另外之情況係經由圖案化處理，且在極短時間內（約 μsec ）使一電場施加於一極小樣本（例如， $250\ \mu\text{m} \times 50\ \mu\text{m}$ ），以通過安置於上層之金屬傳導膜（Cr）達成結晶化。然而，該等情況不能進行如下步驟：藉由將電場施加於需要熱處理之矽薄膜下安置的導電層，更特定言之，將電場施加於覆蓋該介電層之矽薄膜下設置的導電層，及使用導電層之焦耳加熱來產生導電熱，在該基板之全部區域內進行結晶化而不進行圖案化處理。

用於比較本發明與該等習知方法之另一因素係該電場應用之持續時間，本發明之方法中電場應用之持續時間（一單次應用之持續時間）較佳係上述之 1/1000 至 1 秒。該結

晶化之較短時間可使結晶化及活化雜質在上層之矽薄膜中達成，且儘管可將導電層加熱至一極高溫度，下層之基板（例如，玻璃基板）不變形。

範例

在下文中，將參照樣本詳細描述本發明，且該等樣本不以任何方式限定本發明之範疇。

[範例 1]

利用 PECVD 方法，在寬 2 cm、長 22 cm 且厚 0.7 mm 之玻璃基板上形成具有 3000 Å 厚度的 SiO₂ 層（第一介電層）。藉由噴濺在第一介電層上沉積具有 1000 Å 厚度之銦錫氧化物（ITO）薄膜（導電層），且隨後利用 PECVD 方法在其上沉積具有 1000 Å 厚度之 SiO₂ 層（第二介電層）。利用 PECVD 方法在第二介電層上沉積具有 500 Å 厚度之非結晶矽薄膜。因此，製備了第一圖所示之包含一非結晶矽薄膜之薄膜堆疊。測得該導電層之阻抗係 20 Ω。

在室溫下，將 300 V-15 A 之電場在以此方式製備的樣本之導電層上應用 0.05 秒，總計重複五次該處理。結果，電場應用總計進行了大約 0.25 秒。在一單次場應用中，施加於導電層上之能量數值係 1125 Watt/cm²。第八圖所示係根據電場施加於導電層期間的應用時間測得之能量密度之波形。

在第九圖中，(a) 係一照片，其顯示在電場施加之前，

室溫下之非結晶矽薄膜之樣本，(b) 係一照片，其顯示在電場施加期間，焦耳加熱導致之高溫所引起之矽薄膜的發光現象，且 (c) 係繼一電場施加之後，具有轉換成多晶矽薄膜之矽薄膜樣本照片。根據 (b) 中之發光現象，可推斷該導電層之即時溫度升至至少 1000°C 或更高。該即時熱量傳導至安置於上層之矽薄膜且誘發非結晶矽之結晶化。

第十圖所示係繼該熱處理之後對矽薄膜執行拉曼分析之結果。從第十圖可看出，非結晶矽薄膜已 100% 地轉換成多晶矽狀態。

第十一圖所示係繼該熱處理之後對矽薄膜執行明視場 TEM 分析之結果。在第十一圖中，根據本發明製備之多晶矽薄膜之微結構具有高溫製備之多晶矽薄膜之結構。換言之，儘管晶體晶粒尺寸小於低溫多晶矽薄膜之晶粒尺寸，晶粒之形態係多角形的，且在該晶粒中，諸如孿晶之晶體晶格缺陷數量係減少的。已證實儘管存在結晶化熱處理，該導電層下之玻璃基板完全不歷經變形。

[範例 2]

利用 PECVD 方法，在寬 2 cm、長 2 cm 且厚 0.7 mm 之玻璃基板上成形具有 3000 \AA 厚度之 SiO_2 層（第一介電層）。利用噴濺在第一介電層上沉積厚度 1500 \AA 之銻錫氧化物 (ITO) 薄膜(導電層)，隨後利用 PECVD 在其上沉積具有厚度 1000 \AA 之 SiO_2 層（第二介電層）。利用 PECVD 在第二介電層沉積厚度 500 \AA 之非結晶矽薄膜。因此，製

備了第一圖所示之包含非結晶矽薄膜之薄膜堆疊。測得該導電層之阻抗係 10Ω 。

將 300 V-30 A 之電場在以此方式預熱樣本之導電層上應用 0.009 秒，該處理重複總計 50 次。在該電場應用中，應用於該導電層之單位時間之能量數值係 3000 Watt/cm^2 。

在第十二圖中，(a) 係一照片，其顯示在電場施加之前，室溫下之非結晶矽薄膜的樣本，(b) 係一照片，其顯示在電場施加期間，焦耳加熱產生之高溫加熱所導致之矽薄膜發光現象，且 (c) 係繼一次電場施加之後，具有轉換成多晶矽薄膜之矽薄膜的樣本照片。根據 (b) 中的白色發光現象，可推斷該導電層之即時溫度已升至至少 1000°C 或更高。該強熱傳導至安置於上層之矽薄膜且誘發非結晶矽之結晶化。

第十三圖所示係繼該熱處理之後執行矽薄膜之暗視場 TEM 分析之結果。在第十一圖中，根據本發明製備之多晶矽薄膜之微結構具有奈米尺寸多晶矽薄膜之結構。僅在管形爐中進行高溫固相結晶化或利用 RTA (快速熱退火) 方式，較難達成該微結構，且本發明首次通報該結構。在本發明之方法中，因為該加熱速率超過至少 $100000^\circ\text{C}/\text{秒}$ ，所以完整地反映出形成於高溫之微結構。另一方面，即使 RTA 利用習知熱處理方法中的最高加熱速率，因為該熱處理速率僅係約 $100^\circ\text{C}/\text{秒}$ ，所以在該加熱過程中發生了形成多晶矽之相轉移，因此無法反映形成於高溫下之所需之微結構。產生於該範例之多晶矽具有極小尺寸之晶粒且顯示等

軸形態之晶粒。該結構係一種無法在其他熱處理方法中獲得的微結構，且因為保證該晶粒尺寸之均一性，預期該結構非常適用於 OLED 應用。已證實儘管存在該結晶化熱處理，安置於導電層下之玻璃基板完全不歷經變形。

工業適用性

如上所述，根據本發明之退火方法提供多晶矽薄膜，其完全不具有諸如 MIC 及 MILC 方法之結晶化方法產生的多晶矽薄膜中所呈現之催化金屬導致的污染問題，且同時不伴隨發生 ELC 方法產生之多晶矽薄膜中所呈現之表面突起，且不產生玻璃基板之熱變形，且顯著地減少了晶體晶格缺陷量。多晶矽薄膜之製備技術構成了本發明之該等特徵，該等特徵在先前技術中未通報。

普遍熟習關於本發明之此項技術者可以基於該上述描述進行各種修正及應用。

【圖式簡單說明】

第一圖係一示意圖，根據本發明之一具體實施例，其說明多晶矽薄膜製備樣本之構造。

第二圖係一示意圖，根據本發明之一具體實施例，其說明源極/汲極及閘極分別形成之後，同時進行非結晶矽薄膜結晶化及活化雜質的熱處理之方法。

第三圖係一示意圖，根據本發明之一具體實施例，其說明於氧氣環境下，藉著如第一圖相同之方法，藉著施加

一電場，同時進行非結晶矽薄膜結晶化處理及熱氧化處理之方法。

第四圖係一示意圖，根據本發明之一具體實施例，其說明藉著如第一圖相同之方法，藉著施加一電場，熱處理一已經由低溫熱處理而預結晶之多晶矽薄膜之方法。

第五圖係一示意圖，根據本發明之一具體實施例，其說明在氧氣環境下，藉著如第一圖相同之方法，藉著施加一電場，形成熱氧化薄膜於已經由低溫熱處理而預結晶之多晶矽薄膜上之方法。

第六圖係一示意圖，根據本發明之一具體實施例，其說明藉著如第一圖相同之方法，藉著施加一電場，在相同CVD反應器中沉積非結晶矽薄膜且在其上連續沉積閘氧化物薄膜，隨後熱處理該非結晶矽薄膜之方法。

第七圖係一示意圖，根據本發明之一具體實施例，其說明藉著如第一圖相同之方法，藉著施加一電場，連續沉積非結晶矽薄膜及閘氧化物薄膜，隨後熱處理一已經由低溫熱處理而預結晶之多晶矽薄膜之方法。

第八圖係一曲線圖，其說明範例 1 中，在施加一電場於導電層期間，依照施加電場的時間，量測的能量密度。

第九圖顯示 (a) 範例 1 樣本的照片，其為室溫下施加電場於非結晶矽薄膜之前，(b) 藉著施加電場時的焦耳加熱所產生的高溫加熱，導致矽薄膜發光之照片，及 (c) 在室溫下施加一電場之後，矽薄膜轉換成多晶矽薄膜之樣本照片。

第十圖係一曲線圖，其說明範例 1 之多晶矽薄膜在退火之後的拉曼分析結果。

第十一圖係一照片（放大率： $\times 60,000$ ），其顯示範例 1 之多晶矽薄膜在退火之後的亮視場 TEM 分析結果。

第十二圖顯示（a）範例 2 的樣本照片，其為室溫下施加電場於非結晶矽薄膜之前，（b）藉著施加電場時的焦耳加熱所產生的高溫加熱，導致矽薄膜發光之照片，及（c）在室溫下施加一電場之後，矽薄膜轉換成多晶矽薄膜之樣本照片。

第十三圖係一照片（放大率： $\times 100,000$ ），其顯示範例 2 之多晶矽薄膜在退火之後的暗視場 TEM 分析結果。

【主要元件符號說明】

- 10 基板
- 20 第一介電層
- 30 導電層
- 40 第二介電層
- 42 閘氧化物薄膜
- 44 閘極
- 50 非結晶矽薄膜
- 52 多晶矽薄膜
- 60 熱氧化物薄膜
- 70 連續沉積閘氧化物薄膜

五、中文發明摘要：

本發明提供一種退火矽薄膜之方法，其包括：在矽薄膜底下提供一導電層，施加一電場於導電層以誘發焦耳加熱且因此產生強熱，及進行矽薄膜之結晶化、消除晶體晶格缺陷、活化雜質、熱氧化及類似步驟；且利用該方法製備具有高品質之多晶矽薄膜。

本發明的退火方法提供一種多晶矽薄膜，其實質上不具有晶體晶格缺陷，其完全不具有諸如 MIC 及 MILC 的結晶方法產生之多晶矽薄膜中所呈現之催化劑金屬的污染，且同時，不伴隨發生 ELC 產生之多晶矽薄膜中所呈現之表面突起，而且不導致玻璃基板之熱變形。

六、英文發明摘要：

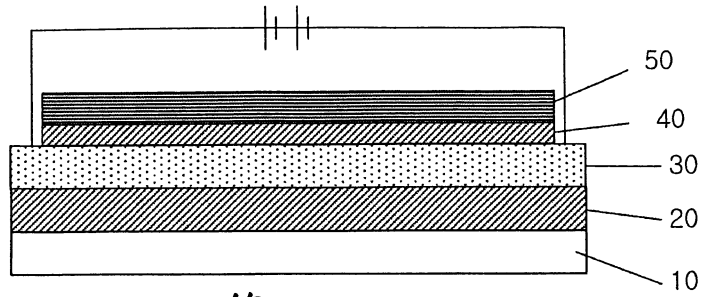
The present invention provides a method of annealing silicon thin film, which comprises providing a conductive layer underneath a silicon thin film, applying an electric field to the conductive layer to induce Joule heating and thereby to generate intense heat, and carrying out crystallization, elimination of crystal lattice defects, dopant activation, thermal oxidation and the like, of the silicon thin film; and a polycrystalline silicon thin film having high quality prepared by the method.

The annealing method of the invention provides a

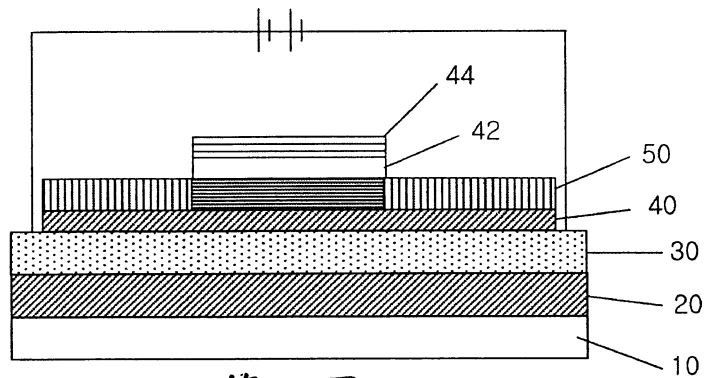
polycrystalline silicon thin film which has virtually no crystal lattice defects, which is completely free from contamination by catalyst metal appearing in polycrystalline silicon thin films produced by crystallization methods such as MIC and MILC, and at the same time, is not accompanied by surface protrusions appearing in polycrystalline silicon thin films produced by ELC, while not incurring thermal deformation of glass substrate.

十、申請專利範圍：

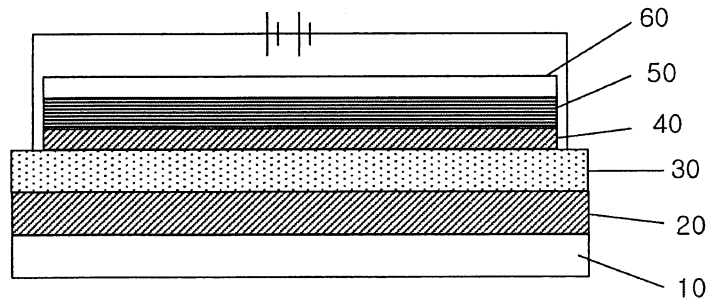
1. 一種退火矽薄膜之方法，包含下列步驟：在設於一透明基板上之一第一介電層上形成一導電層，隨後依次在其上形成一第二介電層及一矽薄膜，施加一電場於該導電層以誘發焦耳加熱，且藉此產生強熱，更利用此方式產生之強熱對該矽薄膜進行熱處理。
2. 如申請專利範圍第 1 項所述之方法，其中，藉著該退火方法進行一非結晶矽薄膜、一非結晶/多晶混合相矽薄膜，或一多晶矽薄膜之結晶化。
3. 如申請專利範圍第 1 項所述之方法，其中，藉著該退火方法使一摻有雜質的非結晶矽薄膜、一摻有雜質的非結晶/多晶混合相矽薄膜或一摻有雜質的多晶矽薄膜結晶化並活化雜質。
4. 如申請專利範圍第 1 項所述之方法，其中，於氧氣、臭氧或水蒸汽的環境下，藉著該退火方法同時進行一非結晶矽薄膜、一非結晶/多晶混合相矽薄膜或一多晶矽薄膜之結晶化及熱氧化。
5. 如申請專利範圍第 1 項所述之方法，其中，於氧氣、臭氧或水蒸汽的環境下，藉著該退火方法進行一多晶矽薄膜之熱氧化。
6. 如申請專利範圍第 1 項所述之方法，其中，該基板係一玻璃基板或一塑膠基板。
7. 如申請專利範圍第 1 項所述之方法，其中，該導電層係一銦錫氧化物 (ITO) 薄膜或其他類型之一透明導電



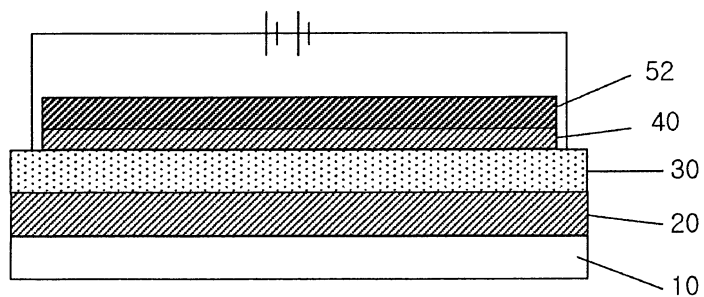
第一圖



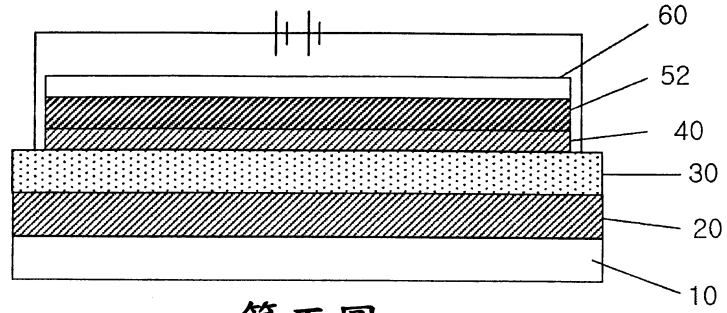
第二圖



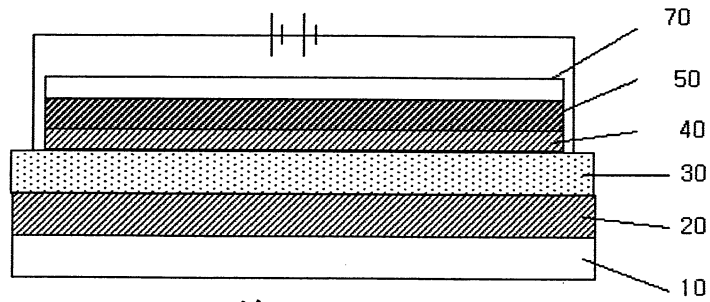
第三圖



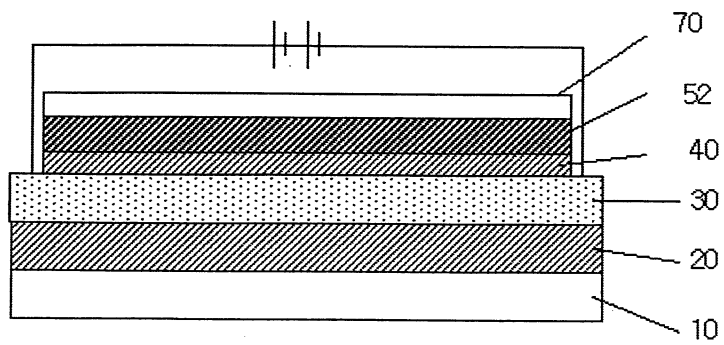
第四圖



第五圖



第六圖



第七圖

七、指定代表圖：

(一)本案指定代表圖為：第(一)圖。

(二)本代表圖之元件符號簡單說明：

- 10 基板
- 20 第一介電層
- 30 導電層
- 40 第二介電層
- 50 非結晶矽薄膜

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

薄膜。

8. 如申請專利範圍第 1 項所述之方法，其中，該導電層係一金屬薄膜。
9. 如申請專利範圍第 1 項所述之方法，其中，該介電層係一氧化矽層或一氮化矽層。
10. 如申請專利範圍第 1 項所述之方法，其中，進一步包含以下步驟，在施加該電場於該導電層之前，將薄膜堆疊預先加熱至一溫度範圍，在該溫度範圍內，該基板不發生變形。
11. 如申請專利範圍第 1 項所述之方法，其中，於同一反應器中，藉著連續沉積，沉積一閘極介電薄膜於該矽層上。