



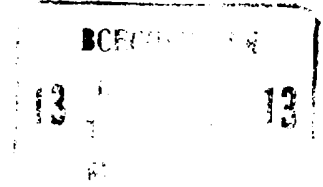
СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

(19) SU (11) 1322356 A 1

(51) 4 G 08 C 25/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

## ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 4014233/24-24  
(22) 16.01.86  
(46) 07.07.87. Бюл. № 25  
(71) Ленинградский завод «Электропульт»  
(72) В. З. Жак, С. М. Вольфсон,  
Т. М. Газарова, С. Д. Клебанова  
и В. А. Клемин  
(53) 621.398(088.8)  
(56) Комплекс устройств телемеханики  
ТМ 512. Руководство по эксплуатации  
АЛД1.310.001РЭ.

Авторское свидетельство СССР  
№ 482787, кл. G 08 C 19/28, 1976.

- (54) УСТРОЙСТВО ДЛЯ ПЕРЕДАЧИ ИН-  
ФОРМАЦИИ С ОБРАТНОЙ СВЯЗЬЮ  
(57) Изобретение относится к области теле-  
механики и может быть использовано пре-  
имущественно в телемеханических комплек-  
сах с групповой многоадресной структурой

при спорадической передаче телесигналов с применением дуплексного канала связи между передающими и приемными устройствами. Цель изобретения — повышение достоверности приема сообщений путем исправления информации при кратковременных случайных помехах в канале связи. Устройство содержит на контролируемом пункте приемник, триггер, временной селектор, стартовый блок, компаратор, блок датчиков, первый оперативный запоминающий блок, элемент задержки, блок сигнализации, передатчик, регистр, второй оперативный запоминающий блок, счетчик, первый и второй элементы ИЛИ, а на пункте управления — приемник, компаратор, блок памяти сообщений, блок воспроизведения, первый триггер, формироваватель кода квитанции, первый счетчик — 8 ил.

(19) SU (11) 1322356 A 1

Изобретение относится к телемеханике и может быть использовано преимущественно в телемеханических комплексах с групповой многоадресной структурой при спорадической передаче теле сигналов (ТС) с применением дуплексного канала связи между передающими и приемными устройствами.

Цель изобретения — повышение достоверности приема сообщений путем исправления информации при кратковременных случайных помехах в канале связи.

На фиг. 1 изображена функциональная схема устройства; на фиг. 2 — приемник контролируемого пункта; на фиг. 3 — стартовый блок; на фиг. 4 — блок датчиков; на фиг. 5 — передатчик контролируемого пункта; на фиг. 6 — приемник пункта управления; на фиг. 7 — блок памяти сообщений; на фиг. 8 — формирователь кода квитанций.

Устройство содержит на контролируемом пункте (КП) приемник 1, триггер 2, временной селектор 3, стартовый блок 4, компаратор 5, блок 6 датчиков, первый оперативный запоминающий блок 7, элемент 8 задержки, блок 9 сигнализации, передатчик 10, регистр 11, второй оперативный запоминающий блок 12, счетчик 13, первый 14 и второй 15 элементы ИЛИ, а на пункте управления (ПУ) приемник 16, компаратор 17, блок 18 памяти сообщений, блок 19 воспроизведения, первый триггер 20, формирователь 21 кода квитанций, первый счетчик 22, передатчик 23, первый 24 и второй 25 элементы ИЛИ, оперативный запоминающий блок 26, второй триггер 27 и второй счетчик 28.

Приемник 1 содержит усилитель 29, распределитель 30 тактов, узел контроля кода квитанций на корреляционность и четность, состоящий из двух триггеров 31 и 32 и элемента И 33.

Стартовый блок 4 содержит элемент ИЛИ 34 и триггер 35.

Блок 6 датчиков содержит адресную 36 и информационную 37 шины, дешифратор 38, ключи 39<sub>а</sub>, 39<sub>н</sub> и регистр 40.

Передатчик 10 содержит счетчик 41 адресов, регистр 42 и усилитель 43.

Приемник 16 содержит усилитель 44, распределитель 45 тактов, первый 46 и второй 47 регистры.

Блок 18 памяти сообщений содержит дешифратор 48, групповые регистры 49, 49<sub>н</sub>, ключи 50<sub>а</sub>, 50<sub>н</sub>, адресную 51, управляющую 52 и информационную 53 шины.

Формирователь 21 кода квитанции содержит элементы И 54, ИЛИ 55 и И 56.

Рассмотрим нормальную работу исправного устройства при отсутствии искажений в прямом и обратном каналах связи, когда все сообщения ТС и все квитанции принимаются соответственно на ПУ и КП по правильному адресу.

Информация о состоянии групп объектов ТС поступает от блок-контактов объектов на вход блока 6 датчиков ТС. Через ключи 39<sub>а</sub>, 39<sub>н</sub>, управляемые дешифратором 38, информация групп ТС поочередно в параллельном коде поступает на информационные шины 37 и далее на промежуточный регистр 40. Последний преобразует информацию ТС каждой группы в последовательные кодовые комбинации, которые с высокой скоростью побитно поступают на первый вход компаратора 5.

При отсутствии обновления информации ТС первый оперативный запоминающий блок (ОЗБ<sub>1</sub>) постоянно работает в режиме считывания. С его выхода информация побитно поступает на второй вход компаратора 5, который фиксирует идентичность ее с информацией, поступившей на первый вход, и воздействует на стартовый блок 4. При этом триггер 35 (фиг. 3) воздействует на передатчик 10, блокируя регистр 42 (фиг. 5) и разрешая непрерывную работу счетчика 41 адресов. Адреса всех групп с выхода счетчика 41 передатчика 10 через элемент ИЛИ 14 поочередно поступают на третий вход второго оперативного запоминающего блока ОЗБ<sub>2</sub>, опрашивая ячейки памяти.

При отсутствии обновления информации ТС во всех ячейках ОЗБ<sub>2</sub> 12 записан логический «0». Это означает, что все предыдущие сообщения ТС приняты на ПУ, с ПУ посланы квитанции на все сообщения ТС и все квитанции правильно приняты на КП, т.е. ни одной квитанции в данный момент не ожидается.

При изменении состояния хотя бы одного датчика ТС компаратор 5 сравнивает новую информацию с информацией предыдущей передачи и воздействует на стартовый блок 4, который посылает заявку на передачу сообщения ТС на второй вход передатчика 10. В блоке передатчика (фиг. 5) адрес группы вводится в адресную часть регистра 42, а счетчик 41 адресов останавливается. Если прямой канал свободен, байты информации от блока 6 датчиков ТС поступают на входы информационной части регистра 42. Под действием сигналов ГТИ адресный и информационный байты с первых выходов регистра 42 последовательно поступают через усилитель 43 в прямой канал связи.

Одновременно с передачей в канал адресного байта информационный байт записывается в ОЗБ<sub>1</sub> по сигналу, поступающему со второго выхода регистра 42 передатчика 10 (фиг. 5) на первый вход режима работы ОЗБ<sub>1</sub> и переводящему его в режим записи. Информационный байт поступает побитно на третий вход ОЗБ<sub>1</sub> с выхода регистра 40 блока 6 датчиков ТС по адресу группы ТС, в которой произошло изменение состояния объекта.

В это же время переходит в режим записи ОЗБ<sub>2</sub>, на его третий вход поступает адрес данной группы датчиков, а на четвертый вход через элемент ИЛИ 15 - логическая «1». В ячейку ОЗБ<sub>2</sub> с данным номером адресом записывается логическая «1», свидетельствующая о том, что по обратному каналу ожидается приход квитанции с этим адресом, подтверждающей правильность приема на ПУ сообщения ТС.

При изменении состояния датчиков ТС в нескольких группах в прямой канал поступают сообщения о состоянии датчиков ТС каждой группы поочередно, а логическая «1» записывается в несколько ячеек ОЗБ<sub>2</sub>, 12.

В приемнике 16 полукомплекта ПУ осуществляются прием, преобразование и проверка адресного и информационного слов сообщения ТС.

При правильном приеме сообщения первый регистр 46 контроля кода приемника (фиг. 6) выдает сигнал разрешения считывания на второй регистр 47, по которому содержимое с его адресной и информационной частей переписывается в блок 18 памяти сообщений ТС. Информация ТС переписывается через адресные 51 и информационные 53 шины в групповые регистры 49, 49<sub>n</sub>, выбираемые дешифратором 48 по принятому адресу. С выхода регистра через соответствующие ключи 50, -50<sub>n</sub> информационный код поступает на контрольные шины.

В компараторе 17 происходит сравнение информации на контрольных шинах с информацией на информационных шинах и в случае их идентичности с выхода блока 17 подается сигнал логической «1» на блок 19 воспроизведения информации ТС. По данному сигналу информация ТС с выхода блока памяти поступает в блок 19 воспроизведения информации 19.

Такое сравнение производится с целью выявления повреждений в узлах и связях блока 18 памяти, которые на практике бываю разнесены на ПУ по периферийным шкафам. В случае неидентичности информации ТС на контрольных и информационных шинах, что свидетельствует о повреждении выходных узлов, сигнал «1» на выходе компаратора 17 отсутствует и воспроизведения информации в блоке 19 не происходит.

Сигнал логической «1» появляется на выходе компаратора 17 в течение фиксированного интервала времени. После воздействия данного сигнала на другие блоки на выходе блока 17 снова появляется логический «0».

Одновременно логическая «1» с выхода блока 17 подается на первый вход первого счетчика 22, устанавливая его в начальное состояние (на нулевую позицию), на первый вход оперативного запоминающего бло-

ка 26 заявок на квитанцию и через элемент ИЛИ 24 на второй вход режима работы ОЗБ 26. При этом производится запись «1» в ячейку памяти ОЗБ по принятому адресу, поступившему на третий вход ОЗБ 26 через элемент ИЛИ 25, что означает заявку на передачу квитанции.

После этого на выходе блока 17 снова появляется сигнал логический «0», под действием которого ОЗБ 26 переводится в режим считывания информации. Опрос ячеек ОЗБ в этом режиме осуществляется с нулевой позиции первого счетчика 22 вторым счетчиком ОЗБ 28, с выходов которого на третий вход ОЗБ 26 через схему ИЛИ 25 с большой скоростью (36 кГц), в порядке очередности поступают адреса группы ТС. Адреса формируются двоичным счетчиком 28, на первый вход которого поступают импульсы с частотой 36 кГц.

При обнаружении «1» в ячейке ОЗБ 26, т.е. при фиксации заявки на квитанцию, на выходе его появляется сигнал логической «1», который изменяет состояние второго триггера 27. Сигнал с выхода этого триггера останавливает второй счетчик 28 и воздействует на первые входы элементов И 54 (фиг. 8). Формирование последовательной кодовой комбинации адресной квитанции осуществляется под действием первого счетчика 22, импульсы которого поступают на вторые входы элементов И 54. С выходов элементов И 54 код квитанции в последовательной форме через элементы ИЛИ 55 и И 56 при наличии разрешающего сигнала с выхода второго триггера 27 поступает на вход передатчика 23 и далее в обратный канал связи.

На последней позиции первого счетчика 22 на вход режима работы ОЗБ 26 через элемент ИЛИ 24 подается сигнал логической «1», переводя ОЗБ 26 в режим записи. При этом в данную ячейку памяти записывается «0».

Этим же сигналом второй триггер 27 переводится в первоначальное положение, сигналом с выхода триггера 27 снимается запрет опроса ОЗБ вторым счетчиком 28 и подается запрет передачи квитанции на элемент И 56. Второй счетчик 28 адресов продолжает опрашивать ОЗБ 26 до тех пор, пока полукомплектом ПУ не будет принята очередная информация об изменении положения объекта ТС.

Адрес квитанции в последовательном коде поступает в приемнике 1 (фиг. 2) через усилитель 29 на распределитель тактов 30 и первый и второй триггеры 31 и 32 проверки на корреляционность и четность и одновременно на триггер 2 и регистр 11, преобразующий последовательный код в параллельный.

При отсутствии искажений кода в конце работы распределителя 30 с выхода элемента И 33 поступает сигнал на последнюю

ячейку распределителя. При этом с выхода приемника 1 сигнал о принятии квитанции поступает на первый вход триггера 2. Код адреса принятой квитанции, преобразованный в параллельную форму, с выхода регистра 11 через элемент ИЛИ 14 поступает на третий вход ОЗБ<sub>2</sub> 12 ожидаемых квитанций. В ячейке ОЗБ<sub>2</sub> с этим же адресом уже была записана «1» одновременно с посылкой сообщения ТС по прямому каналу.

ОЗБ<sub>2</sub> 12 находится в режиме считывания, поэтому при совпадении адресов с его выхода снимается логическая «1», которая поступает на второй вход триггера 2. Последний фиксирует совпадение значений сигналов принятой и ожидаемой квитанций, при этом на его выходе появляется сигнал логической «0», который через элемент ИЛИ 15 поступает на четвертый вход ОЗБ<sub>2</sub> 12. Запись «0» в ячейку ОЗБ<sub>2</sub> производится по сигналу с выхода приемника 1, поступающему с некоторой задержкой на первый вход выбора режима ОЗБ<sub>2</sub> 12 и означает прием квитанции по данному адресу.

При последовательном получении нескольких квитанций на КП их адреса поочередно поступают на третий вход ОЗБ<sub>2</sub> 12, совпадения адресов фиксируются триггером 2 и в соответствующие ячейки записываются логические «0», что означает прием квитанций.

Второй счетчик 13 через элемент ИЛИ 14 периодически задает с высокой скоростью адреса всех ячеек ОЗБ<sub>2</sub> 12 и, поскольку ни в одной из них не обнаруживается логическая «1», счетчик 13 не посылает сигнал запуска на элемент 8 задержки.

Так как по обратному каналу кроме квитанций может передаваться также код команды ТУ, для повышения надежности работы приемной части устройства временной селектор 3 фиксирует код начала команды ТУ и устанавливает в исходное состояние регистр 11, запрещающая прием квитанций в этот интервал времени.

Рассмотрим работу устройства при искажениях в канале связи.

В полуккомплекте ПУ в случае неисправности приемника 16 или искажения сообщения ТС в прямом канале оно не принимается и заявка на квитанцию в ОЗБ<sub>2</sub> 26 не записывается. Второй счетчик 28 не обнаруживает логическую «1» ни в одной из ячеек ОЗБ 26, квитанция в обратный канал не поступает. В полуккомплекте КП в случае неисправности приемника 1 или искажения кода квитанции в обратном канале она не принимается и на третий вход ОЗБ<sub>2</sub> 12 не поступает код адреса для записи.

Отсутствие квитанции на посланное сообщение обнаруживается при опросе ОЗБ<sub>2</sub> 12. При обнаружении в одной или нескольких ячейках логической «1» второй счетчик 13 запускает элемент 8 задержки. Через

определенный интервал времени элемент 8 задержки разрешает прохождение на стартовый блок 4 сигнала от ОЗБ<sub>2</sub> 12 для запроса повторной передачи сообщения о состоянии объектов данной группы.

Адресный код повторного сообщения ТС определяется адресом ячейки ОЗБ<sub>2</sub> 12, хранящей логическую «1». Повторная передача сообщений осуществляется аналогично описанной в первом случае.

Если искажаются адресные коды всех квитанций, то во все ячейки ОЗБ<sub>2</sub> 12 поочередно записывается логическая «1», стартовый блок 4 периодически воздействует на передатчик 10, вызывая циклическую передачу информации ТС. Сигнализация о переходе на циклическую передачу ТС подается обслуживающему персоналу блоком 9 сигнализации.

Рассмотрим работу устройства в случае «подделки» адреса информации ТС в прямом канале, когда она принимается на ПУ по ложному адресу. При этом принятая на ПУ информация воспроизводится по ложному адресу, в обратный канал передается квитанция с ложным адресом, на ОЗБ<sub>2</sub> 12 полуккомплекта КП не совпадают адреса принятой и ожидаемой квитанций. В этом случае в ячейке ОЗБ<sub>2</sub> 12, выбранной для опроса, обнаруживается логический «0», так как квитанция по этому адресу не ожидалась.

Триггер 2 фиксирует несовпадение сигналов ожидаемой квитанции и принятой квитанции и через элемент ИЛИ 15 подает на четвертый вход ОЗБ<sub>2</sub> 12 логическую «1». В ячейку с «ложным» адресом записывается логическая «1». Таким образом, уже в двух ячейках ОЗБ<sub>2</sub> 12 записана логическая «1», второй счетчик 13 обнаруживает это и запускает элемент 8 задержки.

Через время, определяемое элементом 8 задержки, на стартовый блок 4 поступают сигналы для передачи сообщений ТС: повторного — по ранее переданному адресу, нового — по ложному адресу. При приеме устройством ПУ повторного сообщения ТС по первому адресу на КП посылается квитанция с этим адресом. При приеме устройством ПУ нового сообщения ТС по ложному адресу происходит исправление ранее принятой информации и посылка квитанции с этим адресом.

При получении устройством КП обеих квитанций в обе ячейки ОЗБ<sub>2</sub> 12 записывается логический «0» и процесс передачи на этом завершается.

В частном случае из-за подделки адреса при передаче сообщения ТС возможен прием квитанции с «ложным» адресом, когда ее приход ожидается полуккомплектом КП. Рассмотрим работу устройства в этом случае.

55

Пусть с полуккомплекта КП в прямой канал передано два сообщения ТС с адресами 1 и 2 в кодовой форме. В этом случае на КП ожидается приход квитанций с адресами 1 и 2, что обеспечивается хранением сигналов логической «1» в ячейках ОЗБ<sub>2</sub> 12 с адресами 1 и 2 соответственно. Предположим, что из-за искажений кода в прямом канале или неисправности узлов полуккомплекта ПУ, последним принято подряд два сообщения ТС с адресом 1, одно из которых является «ложным», так как его адрес трансформировался из адреса 2, и не принято ни одного сообщения с адресом 2. В этом случае в обратный канал будут переданы две квитанции с адресом 1.

При приеме этих квитанций на КП первая из них вызовет стирание логической «1» в ячейке ОЗБ<sub>2</sub> 12 с адресом 1. При приеме второй квитанции с «ложным» адресом 1 в ячейке ОЗБ<sub>2</sub> 12 с адресом 1 будет обнаружен логический «0», что вызовет повторную запись в эту ячейку логической «1». При последующем опросе ОЗБ<sub>2</sub> 12 будут обнаружены логические «1», в ячейке с адресом 2 — ранее записанная, в ячейке с адресом 1 — повторно записанная, а это приведет к повторной передаче сообщений ТС с адресами 1 и 2, т.е. к исправлению ложно принятой информации с адресом 1.

Таким образом, в устройстве передачи информации с обратной связью осуществляется: а) в устройстве КП запоминание в ОЗБ<sub>2</sub> 12 адресов всех посылаемых сообщений ТС, периодический опрос ОЗБ<sub>2</sub> по всем адресам и обеспечение повторения передачи ТС при отсутствии квитанций, передача сообщений ТС не связана по времени с приемом квитанций; б) в устройстве ПУ запоминание в ОЗБ 26 адресов принимаемых сообщений ТС, периодический опрос ОЗБ по всем адресам, выдача разрешений на формирование кодов квитанций с адресами принятых сообщений ТС и передача их по обратному каналу, также независимо от приема последующих сообщений ТС.

Технико-экономические преимущества заявляемого устройства заключаются, во-первых, в повышении достоверности приема информации ТС, поскольку в устройстве обеспечивается исправление информации ТС, принятой полуккомплексом ПУ по ложному адресу, что может иметь место при «подделке» кода адреса кратковременными случайными помехами в канале связи, во-вторых, в сокращении времени задержки передачи сообщений ТС, поскольку отсутствует задержка передачи вновь возникшего сообщения ТС, обусловленная повторением предыдущего сообщения при отсутствии квитанции.

Кроме того, в предлагаемом устройстве скорость передачи по обратному каналу может быть меньше скорости передачи по

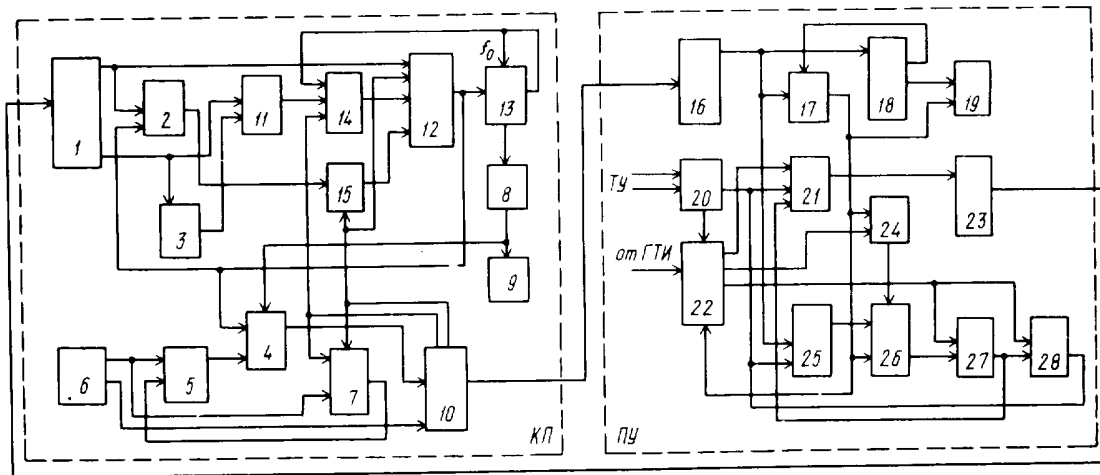
прямому каналу, что обеспечивает более рациональное использование дорогостоящих каналов связи по сравнению с известным устройством.

#### Формула изобретения

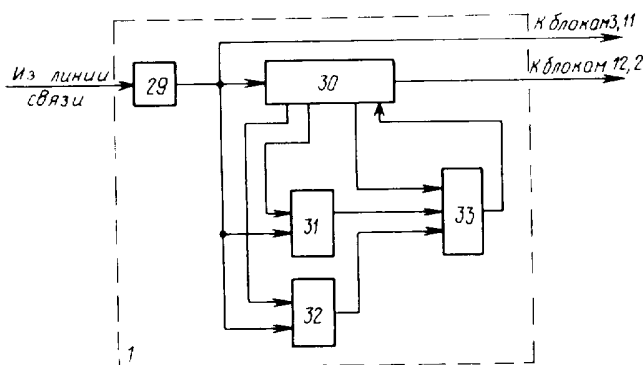
Устройство для передачи информации с обратной связью, содержащее на контролируемом пункте приемник, вход которого подключен к обратному каналу связи, блок датчиков и передатчик, первый выход которого подключен к прямому каналу связи, на пункте управления приемник, вход которого подключен к прямому каналу связи, а выход — к блоку памяти сообщений, первый выход которого подключен к первому входу компаратора, передатчик, выход которого подключен к обратному каналу связи и блок воспроизведения, отличающееся тем, что, с целью повышения достоверности приема сообщений путем исправления информации при кратковременных случайных помехах в канале связи, на контролируемом пункте введены триггер, временной селектор, стартовый блок, компаратор, первый оперативный запоминающий блок, элемент задержки, блок сигнализации, регистр, второй оперативный запоминающий блок, счетчик, первый и второй элементы ИЛИ, первый выход приемника подключен к первым входам триггера и второго оперативного запоминающего блока соответственно, второй его выход подключен к первому входу регистра и к входу временного селектора, выход которого подключен к второму входу регистра, первый выход счетчика подключен к первому входу первого элемента ИЛИ, выход регистра подключен к второму входу первого элемента ИЛИ, выход триггера подключен к первому входу второго элемента ИЛИ, второй выход передатчика соединен с вторыми входами второго элемента ИЛИ и второго оперативного запоминающего блока и с первым входом первого оперативного запоминающего блока, третий выход передатчика подключен к третьему входу первого элемента ИЛИ и второму входу первого оперативного запоминающего блока, выход первого элемента ИЛИ подключен к третьему входу второго оперативного запоминающего блока, а выход второго элемента ИЛИ подключен к четвертому входу второго оперативного запоминающего блока, второй выход счетчика через элемент задержки подключен к входу блока сигнализации и к первому входу стартового блока, первый выход блока датчиков подключен к первому входу компаратора и третьему входу первого оперативного запоминающего блока, выход которого подключен к второму входу компаратора, второй выход блока датчиков подключен к первому входу передатчика, вы-

ход компаратора подключен к второму входу стартового блока, выход которого подключен к второму входу передатчика, выход второго оперативного запоминающего блока подключен к первому входу счетчика, второму входу триггера и третьему входу стартового блока, второй вход счетчика является тактовым входом устройства, а на пункте управления — первый триггер, формирователь кода квитанций, первый счетчик, первый и второй элементы ИЛИ, оперативный запоминающий блок, второй триггер и второй счетчик, выход компаратора подключен к первым входам блока воспроизведения первого элемента ИЛИ, оперативного запоминающего блока и первого счетчика, второй вход первого счетчика является тактовым входом устройства, входы первого триггера являются информационными входами устройства, выход первого триггера подключен к третьему входу первого счетчика, первый выход которого под-

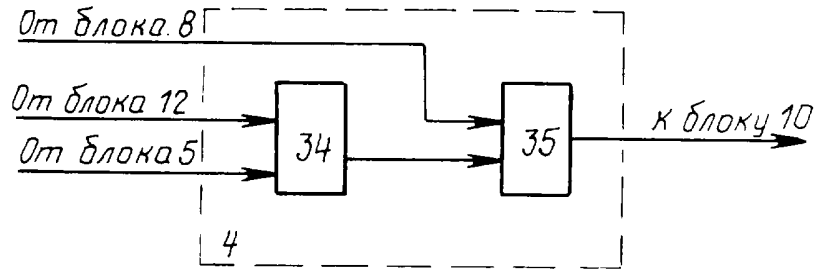
ключен к первым входам вторых счетчика и триггера, выход которого подключен к второму входу второго счетчика и первому входу формирователя кода квитанций, выход второго счетчика подключен к первому входу второго элемента ИЛИ и к второму входу формирователя кода квитанций, второй выход первого счетчика подключен к второму входу первого элемента ИЛИ, выход которого подключен к второму входу оперативного запоминающего блока, третий выход первого счетчика подключен к третьему входу формирователя кода квитанций, выход которого подключен к входу передатчика, второй выход блока памяти сообщений соединен с вторым входом блока воспроизведения, выход приемника подключен к вторым входам компаратора и второго элемента ИЛИ, выход которого подключен к третьему входу оперативного запоминающего блока, выход которого подключен к второму входу второго триггера.



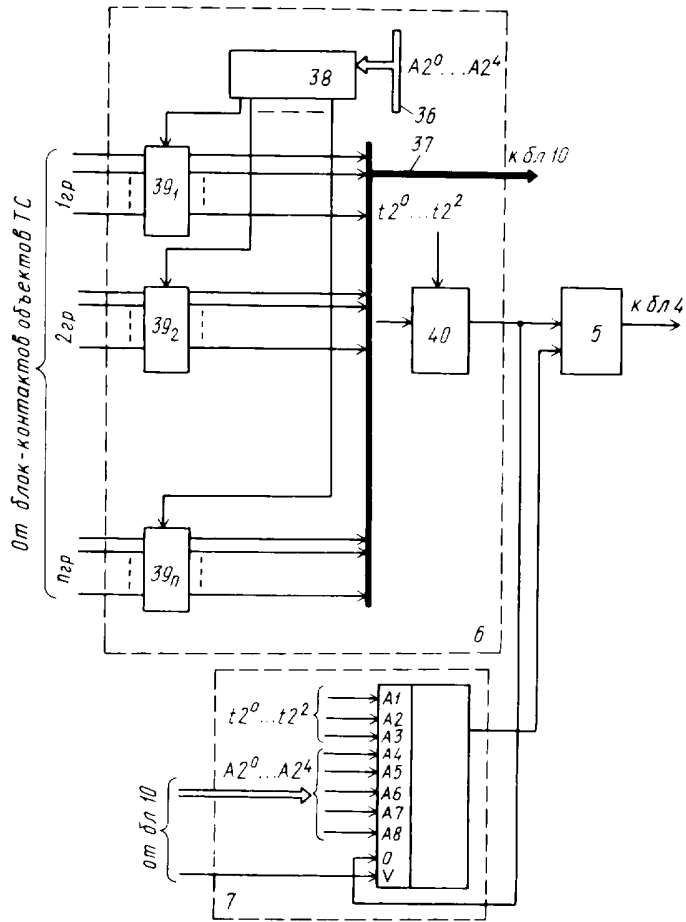
Фиг 1



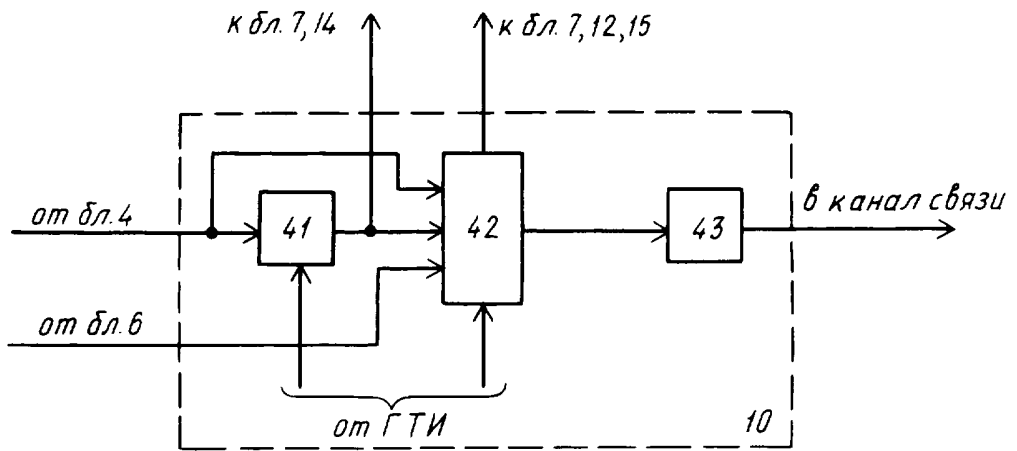
Фиг 2



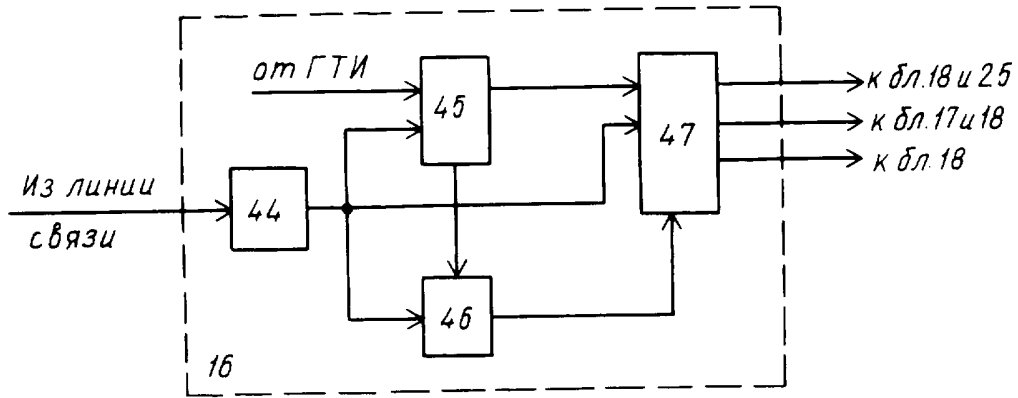
Фиг. 3



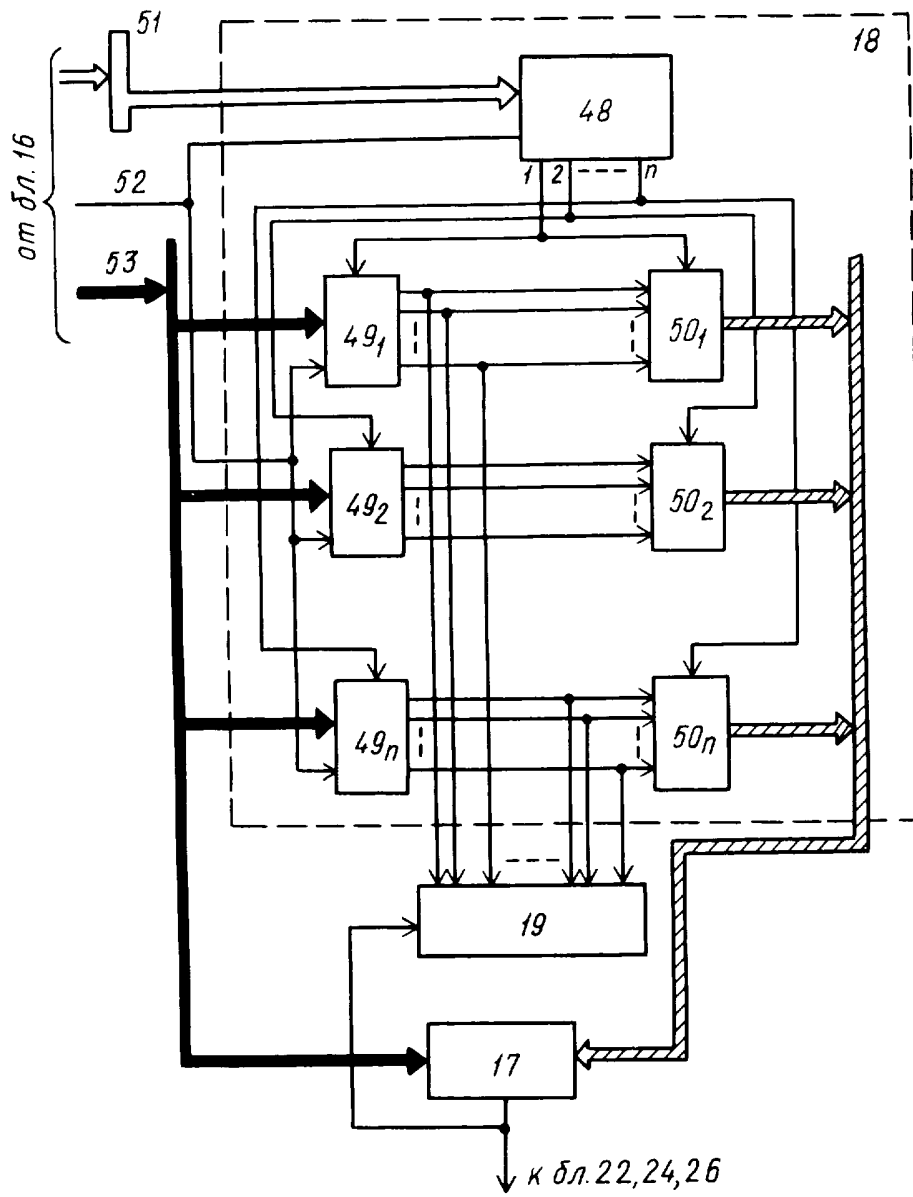
Фиг. 4



Фиг. 5

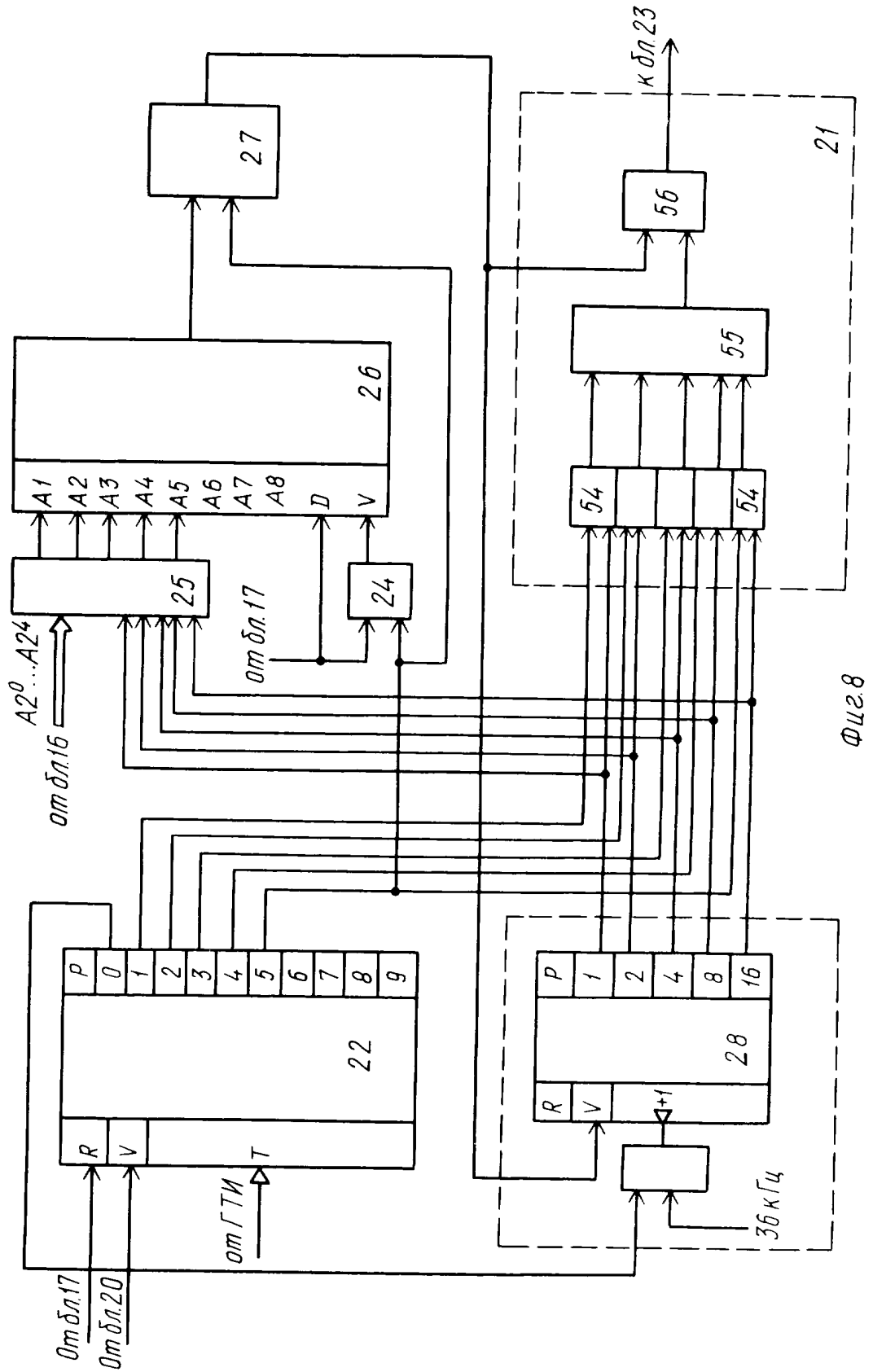


Фиг.6



Фиг.7





Редактор П. Герши  
Заказ 2870/49

Составитель И. Кузнецов  
Техред И. Верес  
Тираж 543

Корректор А. Обручар  
Подписное

ВНИИПИ Государственного комитета СССР по делам изобретений и открытий  
113035, Москва, Ж-35, Раушская наб., д. 4/5  
Производственно-полиграфическое предприятие, г. Ужгород, ул. Шевченко, 4