



MINISTERO DELLO SVILUPPO ECONOMICO
DIREZIONE GENERALE PER LA LOTTA ALLA CONTRAFFAZIONE
UFFICIO ITALIANO BREVETTI E MARCHI

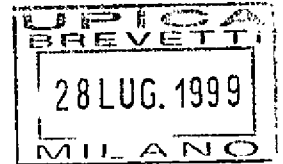
DOMANDA NUMERO	101999900777316
Data Deposito	28/07/1999
Data Pubblicazione	28/01/2001

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	05	K		

Titolo

DISPOSITIVO FOTOSENSORE INTEGRATO SU SEMICONDUCTORE E RELATIVO PROCESSO DI FABBRICAZIONE.

Titolo: Dispositivo fotosensore integrato su semiconduttore e relativo processo di fabbricazione.



DESCRIZIONE

Campo di applicazione

5 La presente invenzione fa riferimento ad un dispositivo fotosensibile integrato su semiconduttore e relativo processo di fabbricazione.

Più in particolare, l'invenzione riguarda un processo di fabbricazione di una matrice di fotosensori integrati sensibili al colore
10 ad esempio per immagini a colori e telecamere a colori.

Arte nota

Com'è ben noto, sensori di luce ottici basati sulle proprietà dei semiconduttori sono largamente impiegati per molte applicazioni inerenti le immagini video.

15 Esistono varie tecniche per convertire un'immagine ottica in un segnale elettrico. Una delle più efficaci utilizza la generazione di una coppia elettrone-buca dovuta all'assorbimento di luce di un fotodiode semiconduttore polarizzato in inversa.

Dal momento che l'effetto finale della generazione elettrone-buca
20 non rappresenta la lunghezza d'onda della luce assorbita in quell'intervallo ottico, questo meccanismo fisico non può distinguere i diversi colori.

Per realizzare una sensibilità al colore viene normalmente prevista una serie di filtri colorati disposti tra la sorgente di luce ed il dispositivo
25 fotosensibile.

MI99A001680

Ciò viene normalmente implementato tramite la deposizione di una resina organica colorata al di sopra del dispositivo semiconduttore fotosensibile. Questa resina blocca per assorbimento tutte le colorazioni indesiderate della luce incidente e trasmette al sensore di luce solo le
5 lunghezze d'onda da selezionare.

In questo modo il segnale elettrico generato nel dispositivo semiconduttore è risulta correlato solamente al colore selezionato.

I fotodiodi sono integrati su silicio per formare una matrice bidimensionale. Se visto dall'alto, ogni diodo appare squadrato con lati
10 di circa 5μ . Ciascun diodo è elettricamente isolato dai diodi adiacenti tramite una regione di isolamento, ad esempio ossido di campo.

Per rilevare chiaramente immagini a colori, la matrice di semiconduttore include almeno tre tipologie di diodi alternati tra loro e sensibili rispettivamente alla luce ble, verde e rossa.

15 I maggiori inconvenienti dei fotodiodi coperti dalla resina organica sono dovuti al fatto che il il relativo processo di fabbricazione richiede una fase di processo aggiuntiva e che il filtro assorbe una porzione della luce incidente riducendo la sensibilità del diodo. Inoltre, una lunga esposizione a luce intensa e ad alta temperatura può ridurre la
20 capacità della resina organica di bloccare i colori indesiderati.

Una migliore soluzione proposta dalla tecnica nota per realizzare una sensibilità al colore è descritta nel brevetto europeo Nr. 0152353 che riguarda un metodo ed un dispositivo per ottenere un effetto di selezione colore basato sulle proprietà di dell'onda di luce. Questo
25 metodo può essere implementato durante la fabbricazione del

semiconduttore invece che sul sensore finito.

Molto brevemente, questo metodo prevede la deposizione di una pila di strati inorganici al di sopra del dispositivo sensore di luce. Questi strati hanno uno spessore ed un indice di rifrazione opportuno.

5 Tramite una definizione opportuna della pila di strati è possibile ottenere una desiderata trasmissione spettrale della luce incidente verso il dispositivo sensore a semiconduttore.

10 Modulando l'interferenza delle onde di luce riflesse da tutte le interfacce degli strati della pila, risulta possibile massimizzare o minimizzare l'intensità della luce trasmessa o riflessa dall'intera pila in predeterminati intervalli di lunghezza d'onda, cioè di colore.

15 Il metodo descritto nel citato brevetto europeo è basato sulla costruzione di un dispositivo ottico risonante formato da una pila di strati di materiale semiconduttore: Monolicio-Ossido-Polisilicio con lo strato di ossido avente uno spessore di $L/2$, dove L è una data lunghezza d'onda della luce incidente.

20 La luce incidente viene riflessa dall'interfaccia monosilicio/ossido ed interferisce con la luce riflessa dall'altra interfaccia ossido/polisilicio. Una riflessione significativa a queste due interfacce avviene grazie all'alto indice di rifrazione: $N_{\text{ossido}}=1.45/N_{\text{silicio}}=4$.

25 Solo le onde che hanno una lunghezza L , pari al doppio dello spessore di ossido d , mostrano un'interferenza costruttiva. Per lunghezze d'onda differenti da L la sfasatura $L/2$ si modifica gradualmente provocando un aumento della riflessione ed una diminuzione della trasmissione. Il risultato è una curva di trasmissione

del tipo "filtro passa-banda" centrata sulla lunghezza d'onda L.

Ad esempio, i risonatori ad interferenza L/2 utilizzati per la selezione della trasmissione di luce blu, verde o rossa devono avere i seguenti spessori di strato di ossido (che è lo strato di spessore L/2) de-
5 deposto direttamente sulle aree attive di uno strato di monosilicio che accoglie i diodi fotosensibili:

Blu \Rightarrow 1500 Å

Verde \Rightarrow 1900 Å

Rosso \Rightarrow 2300 Å

10 Sullo strato di ossido viene deposto un sottile strato di polisilicio (200 Å). Successivamente un ulteriore strato di nitruro di silicio (500 Å) viene deposto sul polisilicio.

Al di sopra dello strato di nitruro uno strato di ossido di isolamento e di passivazione può essere deposto in accordo con
15 l'abituale processo CMOS.

Lo strato di nitruro viene utilizzato per eliminare una ulteriore ed indesiderata interferenza della luce riflessa che avverrebbe all'interfaccia tra il polisilicio e lo strato di ossido d'isolamento. Lo strato di nitruro intermedio ha un indice di rifrazione ($N_{\text{nitruro}}=2$) che rende irrilevante
20 la frazione di intensità di luce riflessa a questa interfaccia.

Ora, secondo quanto descritto sopra, in un flusso di processo CMOS standard la deposizione delle tre pile (L/2 Ossido - Polisilicio - Nitruro) viene eseguita dopo un'impiantazione source/drain delle area attive del fotosensore, proprio prima della deposizione del dielettrico tra
25 il polisilicio e la metallizzazione.

La deposizione del primo strato di ossido per il filtro interferenziale richiede passi di processo specifici in quanto i vari strati di ossido che hanno differenti spessori devono essere definiti per assicurare un effetto filtrante secondo una specifica lunghezza d'onda di luce. Per formare gli strati di ossido selezionando i tre colori desiderati sono necessarie almeno una prima, una seconda ed una terza deposizione di ossido.

Lo scopo della presente invenzione è quello di ridurre la complessità della fasi di processo richieste per ottenere il filtro interferenziale.

Un altro obiettivo della presente invenzione è quello di ottenere un terzo strato di ossido che abbia uno spessore multiplo di $L/2$, in modo che anche uno spessore pari ad L possa essere ottenuto.

Un ulteriore scopo dell'invenzione è quello di rendere più semplice la fase di attacco finale consentendo l'uso di una sola apparecchiatura di attacco per la fase di attacco del solo strato di polisilicio.

Sommario dell'invenzione

L'idea di soluzione che sta alla base della presente invenzione è quella di utilizzare uno strato di dielettrico protettivo, ad esempio un dielettrico premetallizzazione, come terzo strato del filtro interferenziale.

Sulla base di tale idea di soluzione, l'invenzione riguarda un processo per fabbricare un dispositivo sensore di luce con un processo CMOS standard che include almeno le seguenti fasi:

- impiantare aree attive su un substrato semiconduttore per ottenere almeno una prima, una seconda ed una terza regione

integrata di corrispondenti fotosensori;

- formare una pila di strati aventi differenti spessori ed indici di rifrazione al di sopra dei fotosensori per realizzare un filtro interferenziale per detti fotosensori;

5 caratterizzato dal fatto

- che detta pila di strati aventi differenti spessori ed indici di rifrazione viene ottenuta tramite la deposizione di una prima pila di ossido che include almeno un primo, un secondo ed un terzo strato di ossido sopra almeno un fotosensore;

10 - detto terzo strato di ossido essendo ottenuto per deposizione di uno strato dielettrico protettivo di premetallizzazione.

Le caratteristiche ed i vantaggi dell'invenzione risulteranno dalla descrizione, fatta qui di seguito, di un suo esempio di realizzazione dato a titolo indicativo e non limitativo con riferimento ai disegni allegati.

15 Breve descrizione dei disegni

- la figura 1 mostra una vista schematica di una sezione verticale di una porzione di semiconduttore che include un dispositivo fotosensore realizzato in accordo con la presente invenzione;

20 - la figura 2 è una vista schematica di un circuito elettrico equivalente al dispositivo mostrato in figura 1;

- la figura 3 è una vista schematica di una sezione verticale di una porzione di semiconduttore all'inizio della fase di processo secondo l'invenzione;

25 - la figura 4 è una vista schematica di una sezione verticale

di una porzione di semiconduttore durante un'ulteriore fase di processo secondo la presente invenzione;

- la figura 5 è una vista schematica di una sezione verticale di una porzione di semiconduttore che include almeno tre fotodiodi
5 ottenuti con il processo secondo la presente invenzione.

Descrizione dettagliata

Con riferimento a tali figure, ed in particolare all'esempio di figura 1, con 1 è globalmente e schematicamente indicato un dispositivo sensore di luce che include un filtro interferenziale 9 secondo la
10 presente invenzione.

Il dispositivo sensore di luce è sostanzialmente un fotodiode integrato 1 che è realizzato al di sopra una regione 2 di un substrato semiconduttore di una prima conducibilità, ad esempio una regione di semiconduttore a drogaggio P.

15 Questo substrato semiconduttore 2 ospita altra circuiteria CMOS che viene realizzata secondo un flusso di processo CMOS standard.

Il substrato 2 è formato da silicio monocristallino e verrà descritto nel seguito come substrato di monosilicio.

Il fotodiode 1 comprende una regione dotata di una
20 concentrazione di drogante N, opposta a quella del substrato.

Al di sopra della regione 1 vi è una pila formata da una struttura multistrato che include: uno strato dielettrico, ad esempio uno strato di ossido di silicio 4, uno strato 5 ad alto indice di rifrazione, per esempio uno strato di polisilicio, possibilmente conduttivo, e un ulteriore strato
25 6 formato da uno strato di nitrato di silicio.

La pila comprendente gli strati 4, 5 e 6 sopra il monosilicio 1 ha differenti spessori ed indici di rifrazione e rappresenta il filtro interferenziale 9.

5 Gli strati 1, 5 di monosilicio e polisilicio hanno un elevato indice di rifrazione, circa 4, mentre lo strato di ossido di silicio 4 e lo strato di nitruro di silicio 6 hanno un basso indice di rifrazione, circa 1,5 - 2.0.

Come noto dal documento EP 0152353, lo spessore dei vari strati dev'essere definito per assicurare un effetto anti-riflettente ed un effetto filtrante a seconda di una specifica lunghezza d'onda.

10 Ad esempio, se lo spessore degli strati 5 e 6 è 20 e 50 nm rispettivamente, allora la pila forma un filtro per il colore Blu se lo spessore dello strato di ossido 4 viene scelto di 150 nm.

Un filtro per il colore Verde può essere formato scegliendo uno strato di ossido di spessore 190 nm; mentre un filtro per il colore Rosso
15 può essere formato scegliendo uno strato di ossido di spessore 230 nm.

Un esempio preferito dell'invenzione prevede una regione 8 di contatto P+ per consentire un contatto elettrico tra lo strato 5 ed il substrato 2.

Il circuito equivalente mostrato nella Figura 2 consente di
20 identificare il la regione 1 di catodo del fotodiiodo D che è rappresentata da un nodo circuitale K. L'anodo del fotodiiodo è collegato ad un nodo circuitale A collegato ad un potenziale di riferimento di massa che è il potenziale di substrato.

Se viene utilizzato uno strato 5 conduttivo di polisilicio, una
25 capacità C può essere collegata in parallelo al fotodiiodo D. Un primo

piatto della capacità C è lo strato 5 di polisilicio connesso al substrato, mentre un secondo piatto della capacità corrisponde alla regione di catodo 1.

La presenza della capacità C migliora la capacità di accumulare
5 carica del fotodiode.

Con specifico riferimento agli esempi delle figure da 3 a 5, viene ora descritto il processo secondo l'invenzione.

La figura 3 mostra una porzione 2 di semiconduttore monosilicio comprendente tra differenti regioni di catodo 1R, 1G, 1B, per rispettivi
10 diodi. Queste regioni saranno sensibili ai colori Rosso, Verde e Blu rispettivamente.

Queste regioni 1R, 1G, 1B sono definite tramite un processo fotolitografico che prevede una deposizione di resist e fasi di attacco seguite da una impiantazione Source/Drain delle aree attive dei diodi
15 non ricoperti da dielettrico, come in un processo CMOS standard.

Secondo il processo dell'invenzione, strati di ossido di silicio aventi spessori differenti sono depositi al di sopra di queste tre regioni 1R, 1G, 1B.

Una prima fase di processo mostrata in figura 3 prevede la
20 deposizione di un primo strato di ossido 4-1 proprio al di sopra della regione di catodo 1R. Più in particolare, una completa deposizione di ossido viene effettuata sulla superficie del substrato 2. Poi, una mascheratura è prevista per proteggere l'area della regione di 1R dove dev'essere realizzato il fotosensore del Rosso. Un successivo attacco
25 dell'ossido ed una rimozione della mascheratura di resist ripulisce l'area

al di fuori della regione 1R.

Lo spessore dello strato di ossido è preferibilmente di 400 Å (40nm).

Un ulteriore passo di processo viene eseguito per ricoprire con un
5 secondo strato di ossido 4-2 la seconda regione di catodo 1G e il primo strato di ossido 4-1, come chiaramente mostrato in figura 4.

Nuovamente, una deposizione completa di uno strato di 400 Å (40 nm) di ossido viene effettuata sopra il semiconduttore. Una mascheratura è prevista per proteggere le regioni di catodo 1R e 1G
10 dove i fotosensori per il Rosso ed il Verde devono essere formati. Un successivo attacco dell'ossido ed una rimozione della mascheratura di resist ripuliscono l'area al di fuori delle regioni 1R e 1G.

Il processo dell'invenzione prosegue con un'ulteriore deposizione di ossido per ricoprire con un terzo strato di ossido 4-3 l'intera porzione
15 di semiconduttore mostrata in figura 5.

Vantaggiosamente, questo ulteriore strato di ossido 4-3 è uno strato dielettrico protettivo (non drogato), ad esempio uno strato di tipo USG, che è normalmente impiegato come strato dielettrico di premetallizzazione al di sopra di uno strato di polisilicio. Nei processi
20 CMOS standard il dielettrico di premetallizzazione (che è l'isolante deposto prima delle connessioni metalliche) è generalmente una pila composta da un primo strato dielettrico protettivo, non drogato e non planarizzante, seguito da un secondo strato dielettrico planarizzante (di solito drogato).

25 Il terzo strato di ossido ha uno spessore di circa 1500 Å (150 nm)

e non viene attaccato tra due fotosensori adiacenti. Questo consente di ottenere una struttura a planarizzazione migliorata anche se l'ossido USG è uno strato conforme.

Inoltre, lo spessore di questo terzo strato di ossido può essere
5 regolato a seconda delle necessità per portare lo spessore totale della pila di ossido ad un valore multiplo di $L/2$. Per esempio, è possibile ottenere uno strato di spessore $nL/2$, dove n può essere un intero ≥ 2 .

Pertanto, al di sopra della regione 1R lo spessore di ossido è di 230 nm; sopra la regione 1G lo spessore di ossido è di 190 nm e sopra
10 la regione 1B lo spessore di ossido è solo di 150 nm.

Successivamente un sottile strato 5 di polisilicio viene depositato al di sopra del terzo strato di ossido 4-3. Preferibilmente, lo spessore di questo strato di polisilicio è di circa 200 Å.

Il processo secondo l'invenzione prosegue con l'ulteriore fase di
15 deposizione di uno strato di nitruro 6 di silicio opzionale.

Una deposizione completa di uno strato di 500 Å di nitruro è effettuata al di sopra dello strato 5 di polisilicio. Poi, una mascheratura di fotoresist è prevista per proteggere i sensori di Rosso, Verde e Blu delle regioni 1R, 1G e 1B.

20 Una fase di attacco viene eseguita per rimuovere lo strato di nitruro 6 e lo strato 5 di polisilicio al di fuori delle regioni 1R, 1G e 1B. Poi la mascheratura di fotoresist viene a sua volta rimossa. Il terzo strato di ossido USG 4-3 non viene attaccato evitando dunque possibili sovrattacchi dell'ossido di campo ed una conseguente espansione delle

aree attive della circuiteria CMOS ed una conseguente riduzione della capacità d'isolamento dell'ossido di campo.

A questo punto, le tre pile $L/2$ sono definite al di sopra dei sensori a diodo mentre le aree attive dell'altra circuiteria CMOS integrata sullo
5 stesso substrato 2 semiconduttore rimane già coperta dallo strato protettivo dielettrico (non drogato) 4-3 che non viene rimosso dell'ultima fase di attacco.

Una fase finale di processo viene quindi eseguita per provvedere ad deposizione di dielettrico di premetallizzazione con uno strato di
10 BPSG planarizzante per definire il secondo strato dielettrico planarizzante.

Il processo secondo la presente invenzione consente di ridurre una fase di processo se confrontato con le soluzioni correnti dell'arte nota. Il maggiore vantaggio del processo secondo l'invenzione è dato
15 dall'uso dello strato protettivo dielettrico non drogato di premetallizzazione come terzo strato del filtro interferenziale.

Ciò significa anche che la fase finale di attacco è più semplice in quanto una sola apparecchiatura di attacco può essere impiegato solo per l'attacco del nitruro di silicio e dello strato di polisilicio.

20 Un ulteriore vantaggio è dato dalla possibilità offerta dall'invenzione di realizzare un terzo strato di ossido avente uno spessore multiplo di $L/2$; così da ottenere strati aventi anche uno spessore multiplo di L .

Un vantaggio secondario è dato dal fatto che la solgia di alcuni
25 componenti parassiti viene incrementata riducendo pertanto la loro

influenza sul funzionamento del fotosensore.

RIVENDICAZIONI

1. Processo per fabbricare un dispositivo sensore di luce con un processo CMOS standard che include almeno le seguenti fasi:

5 - impiantare aree attive su un substrato semiconduttore per ottenere almeno una prima, una seconda ed una terza regione integrata di corrispondenti fotosensori;

 - formare una pila di strati aventi differenti spessori ed indici di rifrazione al di sopra dei fotosensori per realizzare un filtro interferenziale per detti fotosensori;

10 caratterizzato dal fatto

 - che detta pila di strati aventi differenti spessori ed indici di rifrazione viene ottenuta tramite la deposizione di una prima pila di ossido che include almeno un primo, un secondo ed un terzo strato di ossido sopra almeno un fotosensore;

15 - detto terzo strato di ossido essendo ottenuto per deposizione di uno strato dielettrico protettivo di premetallizzazione

 2. Processo secondo la rivendicazione 1, caratterizzato dal fatto che strato dielettrico di premetallizzazione è non drogato.

20 3. Processo secondo la rivendicazione 1, caratterizzato dal fatto che detto strato di ossido dielettrico di premetallizzazione è uno strato USG conforme.

 4. Processo secondo la rivendicazione 1, caratterizzato dal fatto che detta pila di strati di ossido ha uno spessore di circa 1500 (150 nm).

25 5. Processo secondo la rivendicazione 1, caratterizzato

dal fatto che detto terzo strato di ossido non viene attaccato tra due fotosensori adiacenti.

5 6. Processo secondo la rivendicazione 1, caratterizzato dal fatto che detto terzo strato di ossido porta lo spessore totale della pila di strati di ossido ad un valore multiplo di $L/2$ dove L è una data lunghezza d'onda della luce incidente che si vuole trasmettere al sensore.

10 7. Processo secondo la rivendicazione 1, caratterizzato dal fatto che un sottile strato conduttivo è depositato al di sopra di detto terzo strato di ossido.

8. Processo secondo la rivendicazione 6, caratterizzato dal fatto che detto sottile strato conduttivo è polisilicio.

15 9. Processo secondo la rivendicazione 7, caratterizzato dal fatto che un'ulteriore fase di deposizione di un nitruro di silicio viene effettuata al di sopra di detto sottile strato conduttivo.

10 10. Processo secondo la rivendicazione 9, caratterizzato dal fatto che una fase di planarizzazione finale viene eseguita depositando un singolo strato di ossido di premetallizzazione planarizzante.

20 11. Processo secondo la rivendicazione 10, caratterizzato dal fatto che detto singolo strato di ossido di premetallizzazione planarizzante è BPSG.

12. Un sensore di luce ottenuto tramite un processo CMOS standard e comprendente:

25 - una prima, una seconda ed una terza regione integrata su

un substrato semiconduttore per corrispondenti fotosensori;

- una pila di strati aventi differenti spessori ed indici di rifrazione al di sopra dei fotosensori che realizza un filtro interferenziale per detti fotosensori;

5 caratterizzato dal fatto

- che detta pila di strati comprende almeno un primo, un secondo ed un terzo strato di ossido sopra almeno un fotosensore;

- detto terzo strato di ossido essendo uno strato di ossido dielettrico protettivo di premetallizzazione non drogato.

10

Ing. Mario BOTTI
N. Iscriz. ALBO 493/BM
Mario Botti



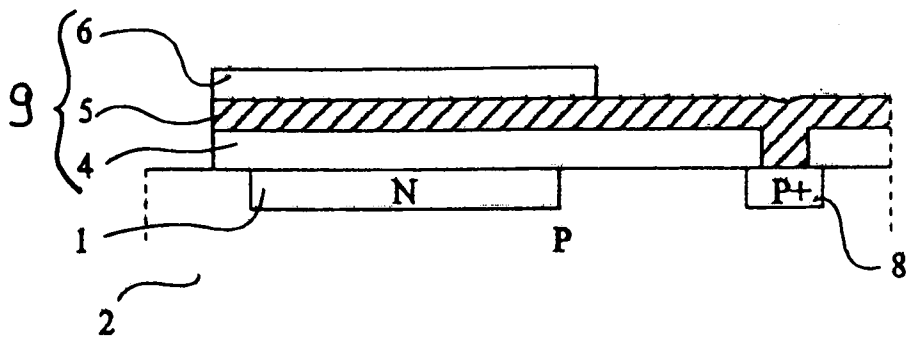


Fig 1

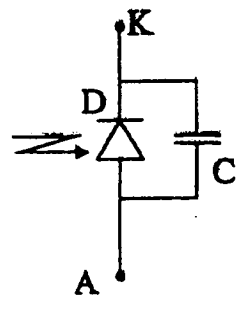


Fig 2

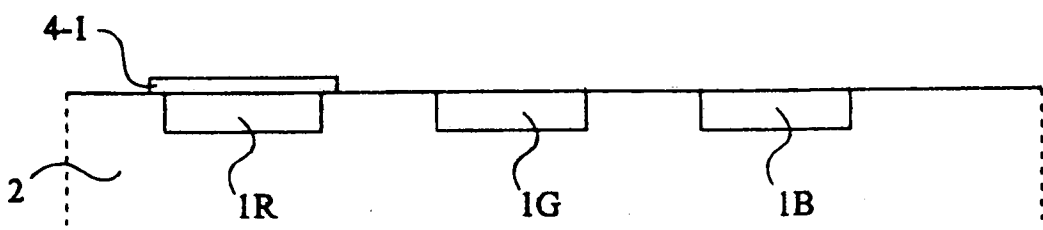


Fig 3

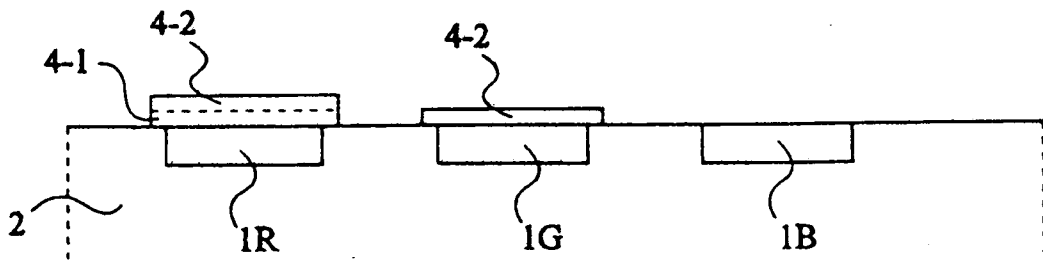


Fig 4

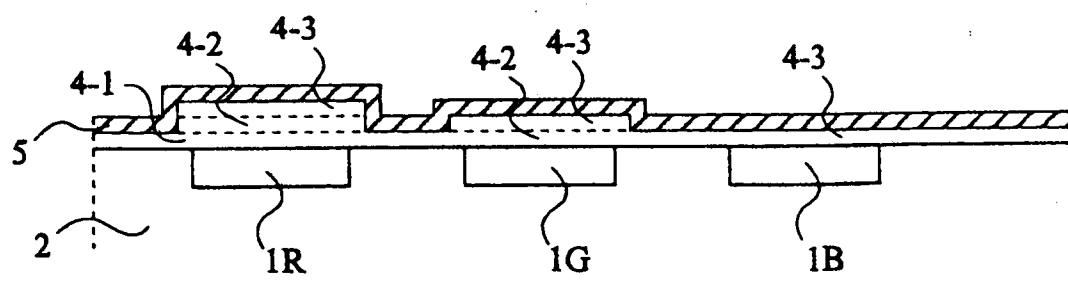


Fig 5

MI99A001680



Ing. Mario BOTTI
N. Iscriz. ALBO 493 RM
Mario Botti