

# 發明專利說明書 200303056

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※ 申請案號：921005PP ※IPC分類：H01L 21/36

※ 申請日期：92-1-13

## 壹、發明名稱

(中文) 製造一垂直狀電極之方法及包含此一電極之半導體裝置

(英文) METHOD OF FABRICATING A VERTICALLY PROFILED ELECTRODE

AND SEMICONDUCTOR DEVICE COMPRISING SUCH AN ELECTRODE

## 貳、發明人(共1人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 柏納 E. 麥爾

(英文) BERND E. MAILE

住居所地址：(中文) 德國艾爾瑞登市維德爾柏格街 9 號

(英文) VORDERER BERG 9, 89186 ILLERIEDEN, GERMANY

國籍：(中文) 德國 (英文) GERMANY

## 參、申請人(共1人)

申請人 1 (如申請人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 柏納 E. 麥爾

(英文) BERND E. MAILE

住居所或營業所地址：(中文) 德國艾爾瑞登市維德爾柏格街 9 號

(英文) VORDERER BERG 9, 89186 ILLERIEDEN,  
GERMANY

國籍：(中文) 德國 (英文) GERMANY

代表人：(中文) \_\_\_\_\_

(英文) \_\_\_\_\_

**捌、聲明事項**

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為：\_\_\_\_\_

本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. 德國；2002年02月05日；10204621.2

2. \_\_\_\_\_

3. \_\_\_\_\_

主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. 德國；2002年02月05日；10204621.2

2. \_\_\_\_\_

3. \_\_\_\_\_

4. \_\_\_\_\_

5. \_\_\_\_\_

6. \_\_\_\_\_

7. \_\_\_\_\_

8. \_\_\_\_\_

9. \_\_\_\_\_

10. \_\_\_\_\_

主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

### 發明說明

#### 1. 技術領域

本發明係關於一種於半導體基板上製造一電極的方法。明確地說，本發明係關於製造類似T形閘極或Γ形閘極之垂直狀電極之方法。本發明進一步關於包含此一垂直狀電極之半導體裝置。

#### 2. 先前技術

近年來，材料成長與裝置製造之迅速進步已經大幅地改良半導體裝置(例如異質結構場效電晶體)的效能。慣例上，此等半導體裝置皆具備具有三角形交錯區段之閘極電極。不過，如欲藉由縮小三角形閘極電極之外形幾何形狀以達到較短之電子移轉時間的話，將會大幅地提高該閘極端對端阻值。如此一來不僅會損及該半導體裝置的高頻效能，還會損及其功率增益截止頻率與其雜訊行為。

為解決三角形閘極電極相關的問題，本發明提出類似T形閘極電極或Γ形閘極電極(T形或Γ形閘極)之垂直狀閘極電極。T形或Γ形閘極形式之垂直狀閘極電極可將小型腳印(也就是，短閘極長度)與大型交錯區結合在一起。

於1993年11月/12月J. Vac. Sci. Technol. B 11(6)之第2502頁至第2508頁中由B.E. Maile所發表之「血壓計T形Γ形閘極之製造限制：理論與實驗；與(Fabrication limits of nanometer T- and Γ -gates: Theory and Experiment)」一文中，便示範性地討論過T形與Γ形閘極之製造方法與製

造限制。該文中說明的係利用電子束微影蝕刻、多層抗蝕刻堆疊與剝離處理等方式，於100 nm以下的範圍中製造T形與Γ形閘極。

於製造T形與Γ形閘極過程中，會於該半導體基板上排列一雙層抗蝕刻堆疊。該雙層抗蝕刻堆疊必須經過電子束微影蝕刻曝光以及顯影，方能局部性地挖開該抗蝕刻堆疊，以及垂直地與水平地圖案化該抗蝕刻堆疊。當該抗蝕刻堆疊經過圖案化之後，便會於該圖案化後之抗蝕刻堆疊上沉積一閘極金屬層，並且執行剝離處理，以便移除該經過圖案化之抗蝕刻堆疊與沉積其上的閘極金屬層。

該雙層抗蝕刻堆疊係由排列於該半導體基板上之第一抗蝕刻層(底部抗蝕刻層)以及排列於該底部抗蝕刻層上之第二抗蝕刻層(頂端抗蝕刻層)。兩種抗蝕刻層皆係由正向電子抗蝕刻劑所構成。在正向電子抗蝕刻劑中，於照射電子所進行之曝光期間所發生的電子聚合物交互作用會打斷化學鍵(鏈切斷)以形成較短的分子片段。因此，於被照射區中的分子量便會減輕。隨後該被照射區便會溶解於會侵蝕該低分子量材料的顯影劑中。

上述的T形或Γ形閘極製造方法中所需要的電子劑量曲線如圖1a所示。如圖1a所示，該電子劑量曲線係由一準直線曝光區段10與一覆蓋區曝光區段12所組成。該準直線曝光區段10界定的係該閘極於x方向中的長度，並且亦稱為「核心」曝光，而該覆蓋區或「框架」曝光區段12則界定該閘極頭部。藉由改變核心與框架曝光區間相對的x位置

，便可輕易地改變交錯幾何形狀(也就是，T或L形狀)。

如圖1a所示，用以對該底部抗蝕刻劑進行曝光之電子劑量D<sub>1</sub>高於對該頂端抗蝕刻劑進行曝光之電子劑量D<sub>2</sub>。此意味著該頂端抗蝕刻劑之感應度(其定義為用以進行完整顯影之每單位面積所需要的電子劑量)高於該底部抗蝕刻劑之感應度。必須有不同的抗蝕刻劑感應度以控制該閘極電極之垂直形狀。

因此，需要有一種用以於半導體基板上製造垂直狀電極的方法，該方法可對該垂直電極形狀進行較佳的控制。同時亦需要有一種具有此一垂直狀電極之半導體裝置。

#### 發明內容

根據本發明，其提供一種於一半導體基板之上製造一垂直狀電極之方法，該方法包括：於該基板之上提供一抗蝕刻結構，該抗蝕刻結構具有排列於該基板之上的至少一個第一負向抗蝕刻圖案，該圖案具有一第一開孔；以及一個圍繞該第一開孔之一第二開孔的第二抗蝕刻圖案，該第一與第二開孔之相對位置界定該電極之垂直形狀。該方法包括下面進一步的步驟：於該抗蝕刻結構之上沉積一金屬層，並且執行剝離處理，以便移除該第二抗蝕刻劑與沉積其上的金屬層。

一般來說，以負向抗蝕刻劑作為第一抗蝕刻劑較有利於裝置製造，並且可對該垂直電極形狀進行較佳的控制。舉例來說，當使用的係負向抗蝕刻劑時，慣例上(也就是，使用正向抗蝕刻劑作為第一抗蝕刻劑)會導致閘極長度

非必要增寬的技術現象便會產生反效果。因此，藉由延伸該劑量或該曝光劑量之能量曲線(放大曝光光束的直徑)，或增大曝光能量(當以光子進行曝光時)，便可真正有效地縮短該閘極長度並且產生更快速的半導體裝置。

該第二抗蝕刻圖案可完全排列於該第一抗蝕刻圖案之上(抗蝕刻堆疊)，或是直接排列於該基板上與該第一抗蝕刻圖案相鄰。再者，該第二抗蝕刻圖案亦可部分排列於該第一抗蝕刻圖案之上，部分排列於該基板上。

該第二抗蝕刻圖案中的第二開孔較佳的係大於該第一抗蝕刻圖案中的第一開孔，並且完全包圍該第一開孔，使得所生成之抗蝕刻結構於垂直方向中具有梯狀的輪廓。除了該第一與第二抗蝕刻圖案之外，該抗蝕刻結構可能包括額外的抗蝕刻圖案，較佳的形式係被排列於該第一與第二抗蝕刻圖案之間的抗蝕刻圖案，或是凸出於該第二抗蝕刻圖案上方之抗蝕刻圖案。

該抗蝕刻結構可能包括欲以光子進行曝光之電子抗蝕刻劑或抗蝕刻劑(例如光學抗蝕刻劑及X射線抗蝕刻劑)。當欲以電子束微影蝕刻技術對該第一抗蝕刻劑進行曝光時，該第一抗蝕刻劑可能包括三氧化矽烷( $\text{HSiO}_{3/2}$ )<sub>n</sub>(HSQ)。再者，該抗蝕刻結構可能包括不同該抗蝕刻劑之組合。舉例來說，可以電子對該第一抗蝕刻劑進行曝光，以光子對該第二抗蝕刻劑進行曝光，反之亦可。在此情形中便必須使用兩種以上不同的曝光方法。然而，該第一抗蝕刻劑係一負向抗蝕刻劑，而該第二抗蝕刻劑則可能式一

正向或負向抗蝕刻劑。

該第一抗蝕刻圖案可能完全或部分保留於該基板上，也就是，較佳的係並不會於裝置製造期間被完全移除。於此情形中，該第一抗蝕刻圖案的功能如同一種鈍化層。根據其中一特佳的具體實施例，該第一抗蝕刻劑會至少保留於該基板與部分該垂直狀電極間的穴孔中。不過，在某些情況中，若能於剝離處理期間或隨後的分離步驟中完全移除該第一抗蝕刻圖案的話可能會比較有利。

該第一抗蝕刻劑可能係一低k值的介電質，也就是，具有低介電常數 $\epsilon_r$ 的介電質。當該第一抗蝕刻圖案至少部分保留於該基板區域與該電極之間時，此特性特別有利，因為低介電質常數可降低裝置輸入與回授電容值，並且改良裝置效能。

該第一抗蝕刻劑可利用倒置的準直線能量或劑量曲線來進行曝光。準直線係一條於兩個垂直方向中具有限度延伸的直線，於其中一個方向中的延伸長度大於另一個方向中的延伸長度。如果欲製造的電極為閘極電極的話，此種能量或劑量曲線特別有利。該經過曝光後的第一抗蝕刻劑可利用一選擇性顯影劑來進行顯影。因此可確保該第一抗蝕刻劑可與該第二抗蝕刻劑或進行電極製造時所使用的任何其它抗蝕刻劑分開進行顯影。必要時，該經過曝光後的第二抗蝕刻劑或產生該抗蝕刻結構之任何其它經過曝光後的抗蝕刻劑亦可利用一選擇性顯影劑來進行顯影。

該第一與第二抗蝕刻劑可同時進行曝光或分開進行曝

光。如果該第一與第二抗蝕刻劑同時進行曝光的話，可將該第一抗蝕刻劑排列成該基板上之底部抗蝕刻層，將該第二抗蝕刻劑排列成該第一抗蝕刻劑上之頂端抗蝕刻層。相反地，如果該第一與第二抗蝕刻劑係分開進行曝光的話，則可將該第一抗蝕刻劑排列於該基板上之後便先進行顯影，之後再將該第二抗蝕刻劑排列於該第一抗蝕刻劑之上及/或排列於該基板中因為對該第一抗蝕刻劑進行顯影之後而被挖開之區域上。接著，該第二抗蝕刻劑便可與該第一抗蝕刻劑分開進行曝光，並且於後面的顯影步驟中進行顯影。

上面討論的方法可用以製造一半導體裝置，該裝置包括一基板、一排列於該基板上之垂直狀電極、一排列於該基板與該電極間之穴孔、以及一排列於該穴孔中之負向抗蝕刻劑。舉例來說，可藉由於該基板之上表面與面對該基板之垂直狀電極之下表面之間排列一間隙以構成該孔穴。

該負向抗蝕刻劑填充該孔穴的程度至少可使得位於圍繞該基板與該電極之間的接觸區域之區域中的基板仍然被覆蓋住。更佳的係，該負向抗蝕刻劑的排列方式，可於沉積該金屬層之後緊密地密封該孔穴。由於進行金屬沉積時所產生的溫度比較高，因此有利於該第一抗蝕刻劑硬化與強化。

較佳的係，該負向抗蝕刻劑(其可能覆蓋該孔穴之外區域中的基板，或實質上僅排列於該孔穴之內)的介電常數 $\epsilon_r < 4,5$ 。該電極與該基板之間的接觸區域可能是一經過蝕

刻後之凹部的底部。該經過蝕刻後之凹部較佳的係排列於該負向抗蝕刻劑下方。

### 實施方式

本發明將於後面示範性地提出與於半導體基板上製造T形或Γ形閘極電極相關之複數個具體實施例。不過，本發明暨不受限於該等特定的電極種類，亦不受限於該等特定的曲線，亦不受限於下面所討論之該等特定的抗蝕刻劑種類。明確地說，雖然下面的討論主要係關於電子抗蝕刻劑，不過亦可額外利用或單獨利用可以光子(例如深UV、極UV、X射線)或聚焦離子束進行曝光之抗蝕刻劑來實現本發明。再者，雖然下面的討論主要係關於包含兩種或三種抗蝕刻劑且包含實質U形之劑量或能量曲線之抗蝕刻結構，不過亦可利用更複雜的抗蝕刻結構與劑量或能量曲線來製造更複雜的垂直形狀。再者，雖然下面說明的是混合使用一負向抗蝕刻劑及一種以上之正向抗蝕刻劑，不過亦可單獨利用負向抗蝕刻劑，或以兩種以上之負向抗蝕刻劑結合一種以上之正向抗蝕刻劑來實現本發明。

圖1b至1d所示的係根據本發明之典型劑量或能量曲線。「劑量曲線」一詞適用於以電子或離子束對該等抗蝕刻劑進行曝光時，而「能量曲線」一詞則適用於以光子對該等抗蝕刻劑進行曝光時。當以不同的曝光機制的混合形式來製造該抗蝕刻結構時，便必須使用不同的劑量及能量曲線。舉例來說，如果製造該抗蝕刻結構包括以電子進行曝光之抗蝕刻劑及以光子進行曝光之額外的抗蝕刻劑的話

，便會產生混合的劑量/能量曲線。

圖1b至1d所示的劑量或能量曲線可能是單一個曝光步驟的結果，亦可能是複數個曝光步驟的累積結果。該等曲線不同於使用以負向抗蝕刻劑作為底部抗蝕刻劑以及以正向抗蝕刻劑作為頂端抗蝕刻劑之組合情形來實現界定該垂直閘極形狀之抗蝕刻結構的假設條件。該負向抗蝕刻劑係用於建構該閘極的足部，而該正向抗蝕刻劑則係用於建構該閘極的頭部。不過，如上所述，亦可以負向抗蝕刻劑來建構該閘極的頭部。

圖1b至1d所示的劑量或能量曲線與圖1a之劑量曲線的不同處在於「核心」曝光區10的曝光圖案倒置。換言之，該閘極足部係由一倒置的準直線曝光區界定而成的。於該X軸的交錯區段中，此一倒置的準直線曝光區的局部劑量或能量最小值區14係位於該閘極足部的位置。該局部最小值區14被兩個峰值區16包圍，該等峰值區皆高於用於曝光該負向抗蝕刻劑時所需要之臨界能量E1或臨界劑量D1。界定該閘極足部的倒置準直線曝光區會結合用於該正向抗蝕刻劑中界定該閘極頭部的框架曝光區12。該正向抗蝕刻劑具有較高的感應度(E2/D2)。

由於該負向抗蝕刻劑的倒置準直線曝光區的關係，任何因為提高曝光劑量或曝光能量、或增大光束的直徑而導致該峰值區16變寬時，都會讓該局部最小值區14變窄。此種窄化結果會讓閘極長度變短，並且產生更快速的裝置。另一方面，如圖1a所示，先前技術之準直線曝光區的峰值

區 10 變寬之後，則會讓閘極長度變長，並且降低裝置的速度。

兩個以上的劑量或能量峰值區 16 可能如圖 1b 所示般的平坦。或者，亦可能具有較複雜的形狀，甚至呈現非對稱的情形，以便產生該負向抗蝕刻劑專屬之曲線形狀。如此便能夠對該足部區中之間極電極形狀進行最佳化，進一步加快裝置的速度以及改善剝離處理的良率。圖 1c 與 1d 所示的係其中兩種非對稱峰值區曲線範例。從圖 1c 與 1d 可看出，該等非對稱峰值區 16 的劑量或能量曲線係朝該局部最小值區 14 以線性(圖 1c)或梯狀(圖 1d)的方式遞減。

下面將針對電子抗蝕刻劑式來示範說明利用如圖 1b 所示之劑量曲線的整體劑量曲線於一半導體基板上製造 T 形與「L」形閘極的數種方法。

現在將參考圖 2a 與 2b 詳細地說明利用兩道分離的曝光步驟以製造一凹陷式的 T 形閘極。在圖 2a 的第一步驟中，會對基板 20 塗佈一層負向抗蝕刻劑 22。該負向抗蝕刻劑層 22 的厚度介於 40 nm 至 300 nm 之間，較佳的係介於 80 nm 至 150 nm 之間。排列於該基板 20 之上的負向抗蝕刻劑係一有序性之三維聚合物，例如三氧化矽烷(HSQ)。HSQ 係一具有低介電常數的負向電子束抗蝕刻劑。於 Jpn. J. Appl. Phys. Vol. 39 (2000) 之第 6836 頁至第 6842 頁中由 B. E. Maile 等人所發表之「運用微調式 EBPG-5000 TFE 電子束微影系統達成之次 10 nm 線寬與重疊效能；(Sub-10 nm Linewidth and Overlay Performance Achieved with a

Fine-Tuned E BPG-5000 TFE Electron Beam Lithography System)」一文中，便提過以HSQ作為電子束系統測試與基準比較之測試媒劑，本文將其與HSQ處理相關的部分併入本文中。

於第一電子束曝光步驟200中，可利用如圖2a所示之倒置準直線劑量曲線對排列於該基板20之上的負向抗蝕刻劑進行曝光。圖2a的劑量曲線係由包圍一局部最小值區14之兩個峰值區16所構成的。用於對該負向抗蝕刻劑進行曝光的電子束可能是高斯光束或整形後的光束。

在該負向抗蝕刻劑層22中，步驟200的電子照射可使得會對照射產生感應的聚合物發生交聯反應。該交聯反應可產生分子量高於未經過照射之抗蝕刻劑之分子量的複雜三維結構。因此可以利用不會侵蝕該經過照射之高分子量材料的顯影劑(例如四甲基氫氧化銨(TMAH))於步驟202中溶解該未經過照射之抗蝕刻劑。

於第一顯影步驟202中會將所有區域中未於步驟200中經過照射的負向抗蝕刻劑移除。因此，殘留在該基板20之上的負向抗蝕刻圖案24便會局部具有一倒置的準直線圖案。此一倒置的準直線圖案包括一呈現準直線(也就是，具有限度延伸的直線)型式的中央開孔26，其輪廓係由殘留於該基板20之上的負向抗蝕刻圖案24界定而成的。該開孔26會界定該閘極足部的形狀，尤其是該閘極的長度。

當該負向抗蝕刻劑經過顯影之後，便會於步驟204中對該基板20與排列其上的負向抗蝕刻圖案24塗佈一正向抗

蝕刻劑，以形成一覆蓋該基板 20 與該負向抗蝕刻圖案 24 的正向抗蝕刻劑層 28。該正向抗蝕刻劑層 28 的厚度介於 200 nm 至 2000 nm 之間，較佳的係介於 400 nm 至 1000 nm 之間。後面吾人將假設該正向抗蝕刻劑係一電子抗蝕刻劑，例如聚甲基丙烯酸甲酯 (PMMA) 或可作為正向抗蝕刻劑之其它聚合物。不過，原則上即使該正向抗蝕刻劑係欲以光子進行顯影之抗蝕刻劑，亦可實施下面的步驟。

現在參考圖 2b，於步驟 206 中進行曝光之正向抗蝕刻劑係利用如圖 2b 所示之框架曝光劑量曲線 12 來進行。該框架曝光區會界定該閘極頭部的形狀與位置。於第一曝光步驟 200 中所使用之劑量曲線 (圖 2a) 與於第二曝光步驟 206 中所使用之劑量曲線 (圖 2b) 疊加之後便相當於圖 1b 所示之劑量曲線。

當該正向抗蝕刻劑經過曝光之後，便可執行第二顯影步驟 208，挖開被電子照射到之區域。為達到顯影的目的，可以使用甲基異丁酮 (MIBK) 與異丙醇 (IPA) 的混合物。

於第二顯影步驟 208 中會圖案化該正向抗蝕刻劑層 28，產生開孔 30。該經過顯影之正向抗蝕刻圖案 32 中的開孔 30 會包圍該負向抗蝕刻圖案 24 中的開孔 26。該負向抗蝕刻圖案 24 與該正向抗蝕刻圖案 32 會共同界定出一具有對稱性、梯狀垂直形狀之抗蝕刻結構 34。從下面的討論可清楚地看出，該負向抗蝕刻圖案 24 中的開孔 26 與該正向抗蝕刻圖案 32 中的開孔 30 之輪廓與相對位置將會界定該閘極電極的垂直形狀。

從圖 2b 可以看出，該正向抗蝕刻圖案 32 係排列於該負向抗蝕刻圖案 24 的旁邊，因此僅能透過該負向抗蝕刻圖案 24 中的開孔 26 進入該基板 20。換言之，該正向抗蝕刻圖案 32 與該負向抗蝕刻圖案 24 之間並沒有間隙。再者，應該注意的係，舉例來說，該負向抗蝕刻圖案 24 可能具備複數個平行的準直線開孔 26，而該正向抗蝕刻圖案 32 中的開孔 30 的排列方式則可能包圍該負向抗蝕刻圖案 24 中此等複數個開孔 26。因此，便可製造出具有單個閘極頭部與複數個閘極足部之閘極結構。

如圖 2b 所示，當該正向抗蝕刻層 28 被挖開之後，便可於步驟 210 中執行凹部蝕刻，經由該正向抗蝕刻圖案 32 中的開孔 30 與該負向抗蝕刻圖案 24 中的開孔 26，在該基板 20 中蝕刻出一凹部 36。舉例來說，可以使用濕式化學方式或利用離子法來實施凹部蝕刻。

實施凹部蝕刻之後，便可於步驟 212 中在該抗蝕刻結構 34 與該基板 20 之上沉積一閘極金屬層（例如鈦／鉑／金或鋁）。閘極金屬沉積可以利用蒸發、濺鍍等方式來實施。

於閘極金屬沉積期間，大部分的閘極金屬會沉積成該正向抗蝕刻圖案 32 之上的層 38。不過，部分閘極金屬則會進入該正向抗蝕刻圖案 32 中的開孔 30，因此便會沉積於該負向抗蝕刻圖案 24 的開放表面上，並且經由該負向抗蝕刻圖案 24 中的開孔 26 沉積於該基板 20 之上。沉積於該負向抗蝕刻圖案 24 與該基板 20 之上的閘極金屬會形成閘極電極 40。

在最後的步驟 214 中，會於有機溶劑(例如丙酮或二甲基甲醯胺(DMF))中實施剝離處理。於剝離處理期間，會將該正向抗蝕刻圖案 32 與沉積其上的閘極金屬層 38 一起移除。經過剝離處理之後，殘留在該基板 20 之上的結構包括閘極 40，其具有閘極頭部 42 與閘極足部 44；以及該負向抗蝕刻圖案 24。其意味著，在裝置製造期間，並不會移除該負向抗蝕刻圖案 24，其會殘留在該基板 20 之上表面與面對該基板 20 之閘極頭部 42 的下表面之間的空孔穴內。

因此，該負向抗蝕刻圖案 24 便可緊密地密封該閘極電極 40 與該凹部 36。如此作法不僅改良裝置可靠度，亦有助於進行該裝置的進一步處理。再者，因為用以填充該孔穴的負向抗蝕刻劑為 HSQ(也就是具低介電常數之負向抗蝕刻劑)，所以可因為降低輸入與回授電容值而改良裝置的作業效能。

後面將參考圖 3 至 6 來說明本發明之其它四個具體實施例。因為其它四個具體實施例中所使用的材料與製成大部分都與圖 2a 與 2b 中所示之具體實施例所討論的相同，因此將會省略該等製程與材料的詳細討論。取而代之的係，僅會詳細地討論其差異處。圖 3 至 6 所示之具體實施例與圖 2a 與 2b 中所示之具體實施例的實質差別在於該正向抗蝕刻劑與該負向抗蝕刻劑會同時曝光，而且於進行曝光之前，該正向抗蝕刻層 28 係排列於該負向抗蝕刻層 22 之上。

現在參考圖 3，在該基板 20 之上排列一抗蝕刻劑堆疊，該堆疊包含一負向抗蝕刻層 22 與一正向抗蝕刻層 28。於步

步驟 300 中會利用如圖 1b 所示的劑量曲線對該兩種抗蝕刻劑進行曝光。經過曝光之後，會實施第一顯影步驟 302 產生含有開孔 30 的正向抗蝕刻圖案 32。因為在圖 3 的具體實施例中係利用一選擇性顯影劑對該負向抗蝕刻劑進行顯影，所以該負向抗蝕刻層 22 並不會於該第一顯影步驟 302 中被挖開。取而代之的係，必須實施一選擇性的第二顯影步驟 304，挖開該負向抗蝕刻層 22，以產生含有一開孔 26 的負向抗蝕刻圖案 24'。應該注意的係，被排列於該正向抗蝕刻圖案 32 下方之該負向抗蝕刻層 22 的未被照射區域並不會於該第二顯影步驟 304 中被移除。其原因係該負向抗蝕刻層 22 的功能如同光罩，並且僅允許經由該正向抗蝕刻圖案 32 的開孔 30 來移除該負向抗蝕刻劑。

在圖 3 所示的具體實施例中，並不會實施凹部蝕刻。因此在該第二顯影步驟 304 之後，在步驟 306 中會於該抗蝕刻結構 34 之上沉積該閘極金屬。

經過閘極金屬沉積之後，會如上面圖 2b 所解釋般地於步驟 308 中實施剝離處理。於剝離處理期間，僅會移除該正向抗蝕刻圖案 32 與沉積其上的閘極金屬層 38。該負向抗蝕刻圖案 24' 會殘留在該基板 20 之上，而且除了該閘極電極 40 與該基板 20 之間的一小塊接觸區域（「腳印」）之外，整個基板 20 都會被該負向抗蝕刻圖案 24' 實質覆蓋。

根據本發明之第一種變化，該負向抗蝕刻圖案 24' 係殘留於該基板 20 之上當作一保護層。根據本發明之第二種變化，則會於該剝離處理之後實施功能性的第三顯影步驟

310，用以移除未在曝光步驟300期間被曝光且於第二顯影步驟304中被該正向抗蝕刻圖案32遮蔽的負向抗蝕刻圖案24'之其餘部分。於第三顯影步驟310中所產生的負向抗蝕刻圖案24相當於圖2b中所示的負向抗蝕刻圖案(步驟214)。根據本發明之第三種變化，舉例來說，可以藉由離子法完全移除該負向抗蝕刻圖案24'(其包括位於該閘極頭部42與該基板20之間的孔穴中的負向抗蝕刻劑)。

圖4所示的係根據本發明之第三具體實施例於一半導體基板20之上製造一T形閘極40之方法。圖4所示之具體實施例係以圖3所示之具體實施例為基礎，而在步驟408的閘極金屬化沉積之前包含一額外的凹部蝕刻步驟406。

圖5所示的係根據本發明之第四具體實施例用於製造一T形閘極40之方法。根據該第四具體實施例，可利用一三層抗蝕刻劑堆疊來製造該半導體裝置20，該堆疊包括一排列於該基板20之上的HSQ負向抗蝕刻底部層22、一排列於該底部層22之上的正向抗蝕刻中間層28、以及一排列於該正向抗蝕刻中間層28之上的正向抗蝕刻頂端層50。

該頂端層50的厚度介於20 nm至500 nm之間，較佳的係介於50 nm至200 nm之間，而且係由PMMA或可作為正向抗蝕刻劑之其它聚合物所構成的。該中間層28的厚度介於150 nm至1500 nm之間，較佳的係介於300 nm至900 nm之間，而且係由聚(甲基丙烯酸甲酯/甲基丙烯酸)-共聚物(P(MMA/MAA))或可作為正向抗蝕刻劑之其它聚合物或共聚物所構成的。

該中間層 28 的正向抗蝕刻劑經過選擇之後其感應度會高於該頂端層 50 之正向抗蝕刻劑的感應度。從圖 5 所示之(經過修正後)劑量曲線便可得知此結論。如下面所討論般，結合三種不同感應度可允許製造一凹陷式的抗蝕刻結構，並且可因而改良該剝離處理的良率。

利用該經過修正後之劑量曲線於步驟 500 中對圖 5 所示之三層抗蝕刻堆疊進行曝光之後，便可實施第一顯影步驟 502，以便同時顯影該頂端抗蝕刻劑 50 與該中間抗蝕刻劑 28(亦可使用分離的顯影步驟)。因為該中間層 28 之正向抗蝕刻劑的感應度高於該頂端層 50 之正向抗蝕刻劑的感應度，而且由於該經過修正後之劑量曲線的關係，因此該第一顯影步驟 502 可產生一頂端抗蝕刻圖案 52，該圖案會凸出於該中間抗蝕刻劑圖案 32 之外。此凸出部分係因為於第一顯影步驟 502 中產生於該頂端抗蝕刻層 50 內的開孔 54 小於產生於該中間抗蝕刻層 28 內的開孔 30 而造成的。換言之，該中間抗蝕刻劑圖案 32 會凹陷於該頂端抗蝕刻圖案 52 之內。

於步驟 508 之閘極金屬沉積期間，該凸出的頂端抗蝕刻圖案 52 可允許控制該閘極電極 40 與該中間抗蝕刻層 32 之間的橫向間隔 60。此可控制之橫向間隔 60 可提高該剝離處理的良率，因為有機溶劑由橫向進入該中間抗蝕刻圖案 32 的狀況已獲得改良。再者，該凸出部同樣可允許控制該閘極電極 40 與橫向相鄰之電極(例如源極與汲極電極)之間的橫向間隔(圖 5 中未顯示)。

圖 6 所示的係根據本發明之第五具體實施例於一半導體基板 20 之上製造一「Г」形閘極電極之方法。從圖 6 所示之劑量曲線可看出，包圍該局部最小值區 14 之兩個劑量峰值區 16、16' 於 x 方向中具有不同的橫向尺寸。此意味著不同於前面具體實施例內容中所討論之 T 形閘極電極，該閘極足部 44 不再排列於該閘極頭部 42 中。從圖 6 可以看出，該閘極足部 44 已經相對於該閘極頭部 42 朝左邊偏移。除了此項差異之外，圖 6 所示之具體實施例皆與上面圖 4 所討論之具體實施例相同。

#### 圖式簡單說明

參考上面較佳具體實施例之詳細說明與附圖之後，便可更瞭解本發明之進一步觀點與優點，其中：

圖 1a 至 1d 所示的係根據本發明示範具體實施例之先前技術劑量曲線或能量曲線；

圖 2a、2b 所示的係根據本發明於一半導體基板之上製造一垂直狀閘極電極之方法之第一具體實施例；

圖 3 至 6 所示的係根據本發明於一半導體基板之上製造一垂直狀閘極電極之方法之其它四個具體實施例。

#### 圖式代表符號說明

- |    |         |
|----|---------|
| 10 | 準直線曝光區段 |
| 12 | 覆蓋區曝光區段 |
| 14 | 局部最小值區  |

16, 16'	峰值區
20	半導體基板
22	負向抗蝕刻劑層
24	負向抗蝕刻圖案
26, 30, 54	開孔
28	正向抗蝕刻劑層
32	正向抗蝕刻圖案
34	抗蝕刻結構
36	凹部
38	閘極金屬層
40	閘極電極
42	閘極頭部
44	閘極足部
50	正向抗蝕刻頂端層
52	頂端抗蝕刻圖案
60	橫向間隔

## 肆、中文發明摘要

本發明係有關於一半導體基板 20 之上製造一垂直狀電極(例如 T 形閘極 40)之方法。該方法包括於該基板 20 之上提供一抗蝕刻結構 34，該抗蝕刻結構 34 包含排列於該基板 20 之上的至少一第一抗蝕刻圖案 24'，且該抗蝕結構具有一第一開孔 26，該第一抗蝕刻劑係負向抗蝕刻劑；以及包含一具有圍繞該第一開孔 26 之一第二開孔 30 的第二抗蝕刻圖案 32。該閘極電極 40 之垂直形狀係由第一與第二開孔 26、30 之輪廓與相對位置界定而成的。於該抗蝕刻結構 34 之上會沉積一金屬層 38，並且執行剝離處理，以便移除該第二抗蝕刻劑 32 與沉積其上的金屬層 38。

## 伍、英文發明摘要

A method of fabricating a vertically profiled electrode like a T-gate 40 on a semiconductor substrate 20 is described. The method comprises providing a resist structure 34 on the substrate 20, the resist structure 34 containing at least a first resist pattern 24' arranged on the substrate 20 and having a first opening 26, the first resist being negative resist, and a second resist pattern 32 having a second opening 30 surrounding the first opening 26. The vertical profile of the gate electrode 40 is defined by the contours and the relative location of the first and the second opening 26, 30. On the resist structure 34 a metal 38 is deposited and lift-off is performed to remove the second resist 32 together with the metal 38 deposited thereon.

## 拾、申請專利範圍

1. 一種於一半導體基板上製造一垂直狀電極的方法，其包括：
  - a) 於該基板上提供一抗蝕刻結構，該抗蝕刻結構至少含有：
    - 一被排列於該基板上且具有一第一開孔的第一抗蝕刻圖案，該第一抗蝕刻劑係一負向抗蝕刻劑，及
    - 一具有一圍繞該第一開孔之第二開孔的第二抗蝕刻圖案，該第一與第二開孔之相對位置可界定一該電極之垂直形狀；
  - b) 於該抗蝕刻結構上沉積一金屬；及
  - c) 執行剝離處理，以移除該第二抗蝕刻圖案與沉積其上的金屬。
2. 如申請專利範圍第1項之方法，其中該第一抗蝕刻劑包括三氧化矽烷或其它電子抗蝕刻劑。
3. 如申請專利範圍第1項之方法，其中該第一抗蝕刻圖案會至少一部份殘留於該電極旁邊或下方區域內之基板上。
4. 如申請專利範圍第1項之方法，其中該第一抗蝕刻圖案會至少一部份殘留於該電極旁邊及下方區域內之基板上。
5. 如申請專利範圍第1項之方法，其中步驟a)包括利用倒置的準直線能量或劑量曲線對該負向抗蝕刻劑進行曝

光。

6. 如申請專利範圍第1項之方法，其中步驟a)包括對該第一與該第二抗蝕刻劑分開進行曝光。
7. 如申請專利範圍第1項之方法，其中步驟a)包括對該第一與該第二抗蝕刻劑同時進行曝光。
8. 如申請專利範圍第1項之方法，其中該抗蝕刻結構含有  
一被排列於該第二抗蝕刻圖案之上且有一凸出於該第  
二抗蝕刻圖案的第三抗蝕刻圖案。
9. 如申請專利範圍第1項之方法，進一步包括以下步驟：  
d) 顯影該第一抗蝕刻圖案。
10. 一種半導體裝置，其包括：  
  - 一基板；
  - 一被排列於該基板上之垂直狀電極；
  - 一被排列於該基板與該電極之間的孔穴；及
  - 一圖案化之負向抗蝕刻劑，其係至少一部份被排列  
於該孔穴內。
11. 如申請專利範圍第10項之半導體裝置，其中該負向抗  
蝕刻劑包括三氧化矽烷或其它電子抗蝕刻劑。
12. 如申請專利範圍第10項之半導體裝置，其中該負向抗  
蝕刻劑的介電常數 $\epsilon_r < 4,5$ 。
13. 如申請專利範圍第10項之半導體裝置，其中該負向抗  
蝕刻劑覆蓋該孔穴之外區域的基板。
14. 如申請專利範圍第10項之半導體裝置，其中一該電極  
與該基板之間的接觸區域係被排列於一經過蝕刻後之

申請專利範圍第10項

凹部中。

15. 如申請專利範圍第10項之半導體裝置，其中該負向抗  
蝕刻劑係被排列於具有倒置的準直線圖案之孔穴內。

200303056

拾壹、圖式

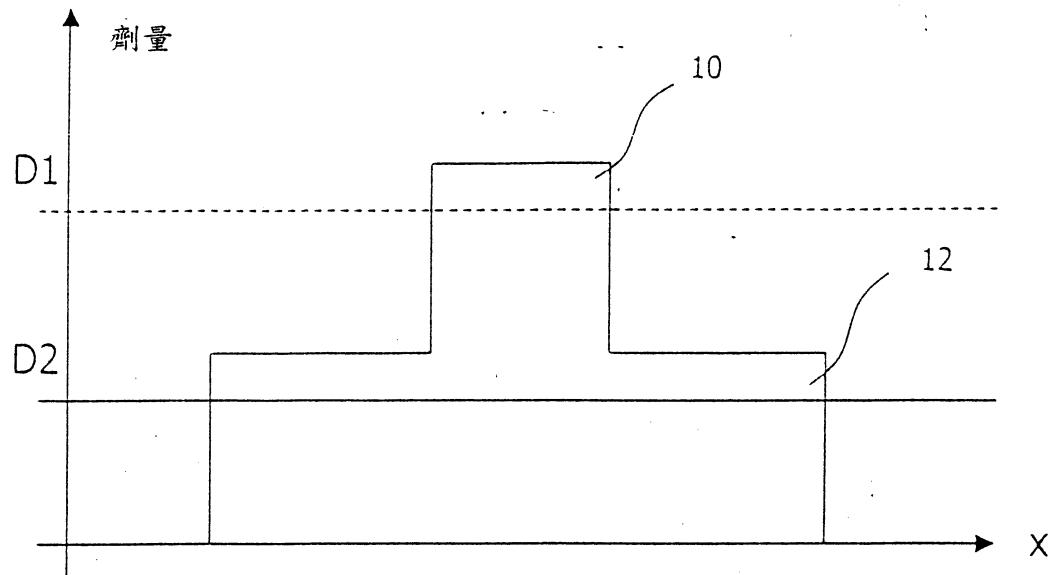


圖 1a  
先前技術

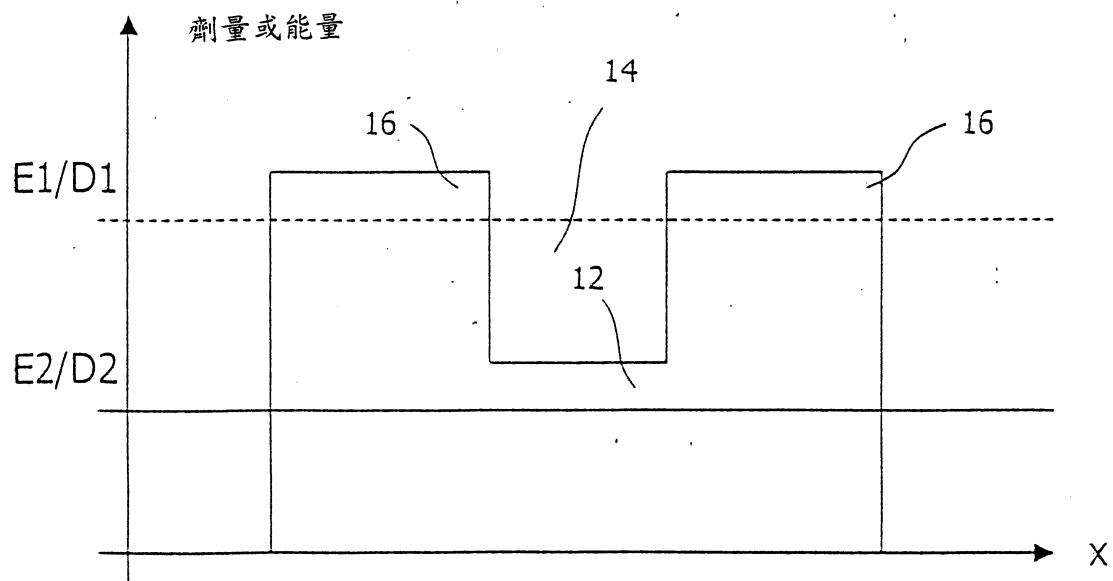


圖 1b

200303056

圖式練習

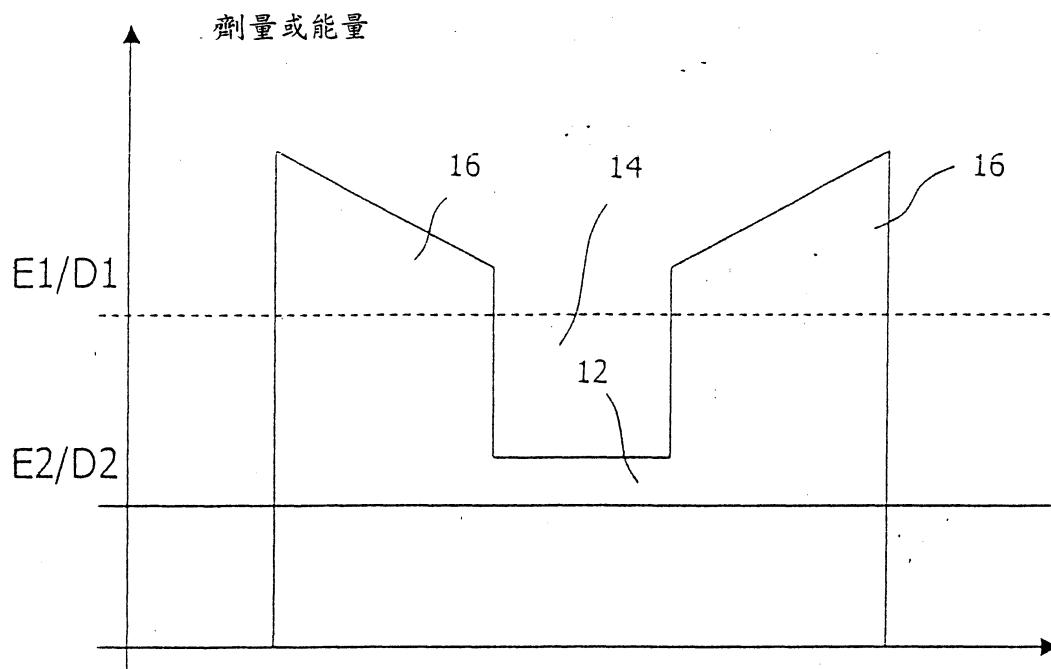


圖 1c

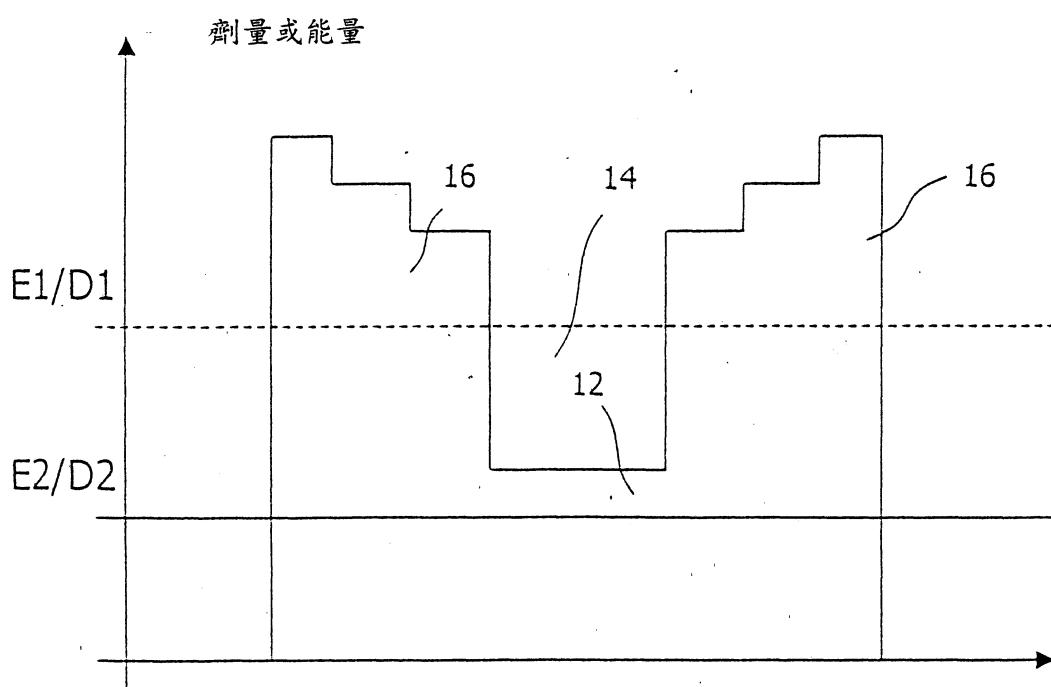
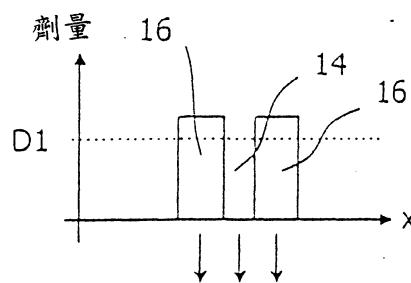


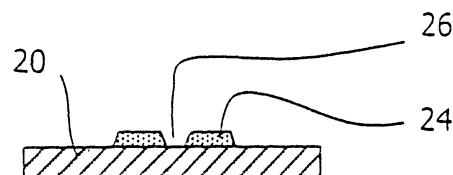
圖 1d



步驟 200:  
第一曝光



步驟 202:  
第一顯影



步驟 204:  
第二抗蝕刻劑塗佈

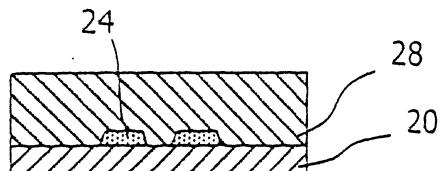
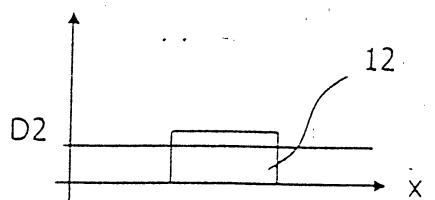
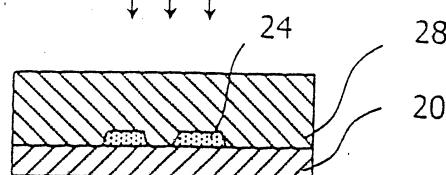


圖 2a

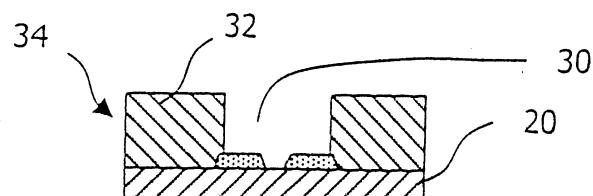
劑量



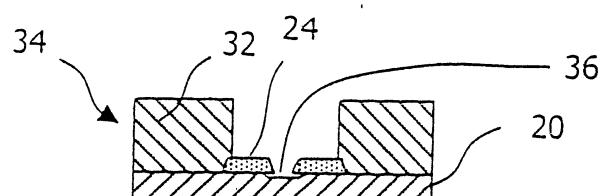
步驟 206:  
第二曝光



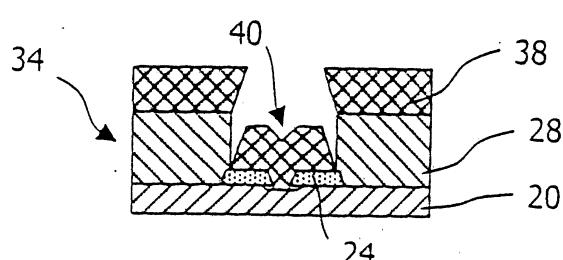
步驟 208:  
第二顯影



步驟 210:  
凹部蝕刻



步驟 212:  
閘極金屬化



步驟 214:  
剝離

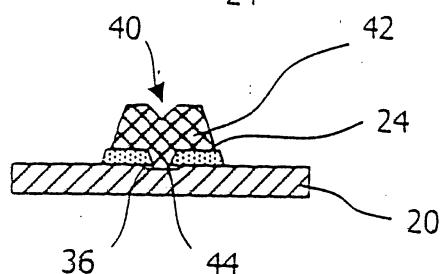


圖 2b

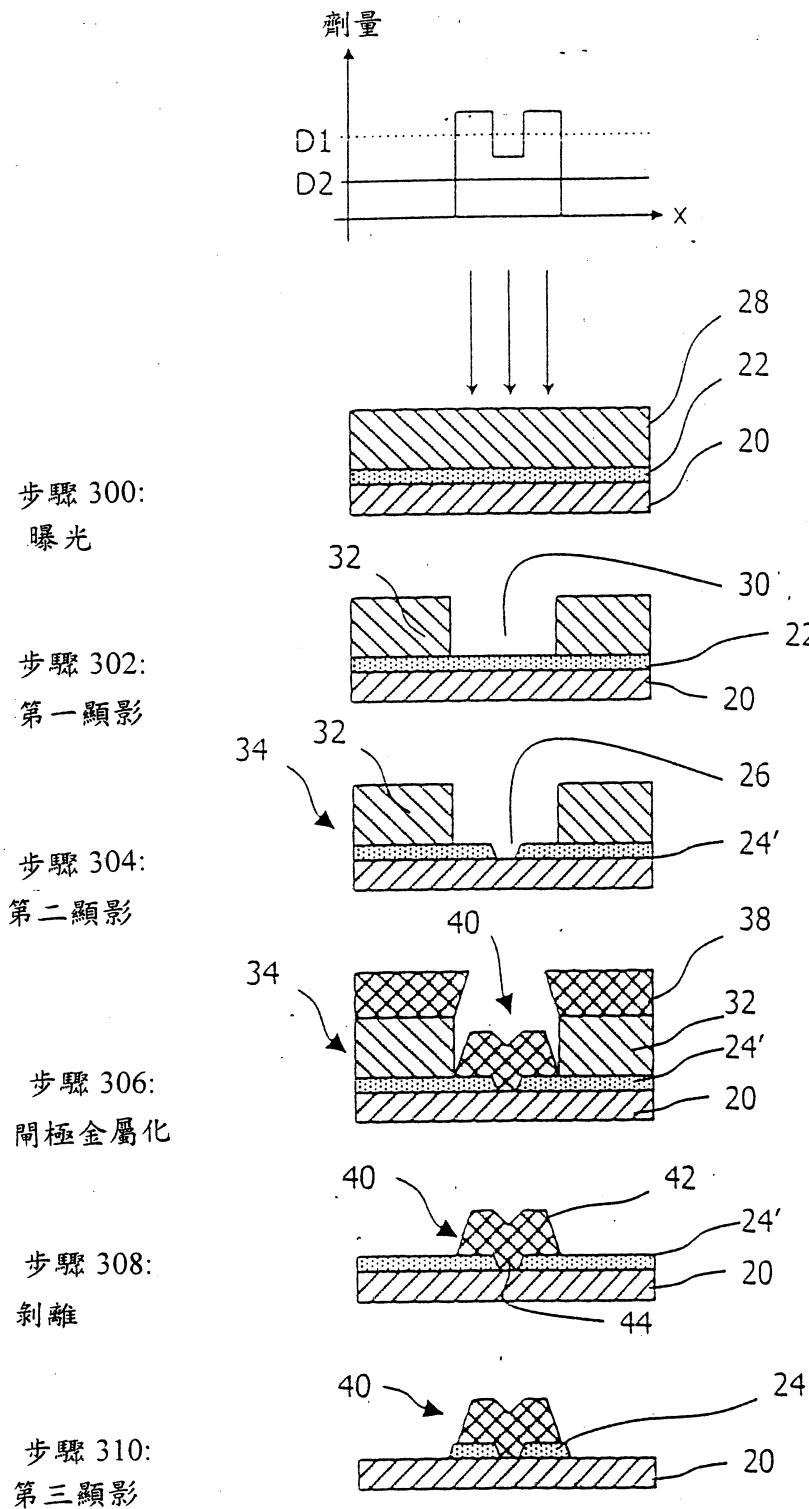


圖 3

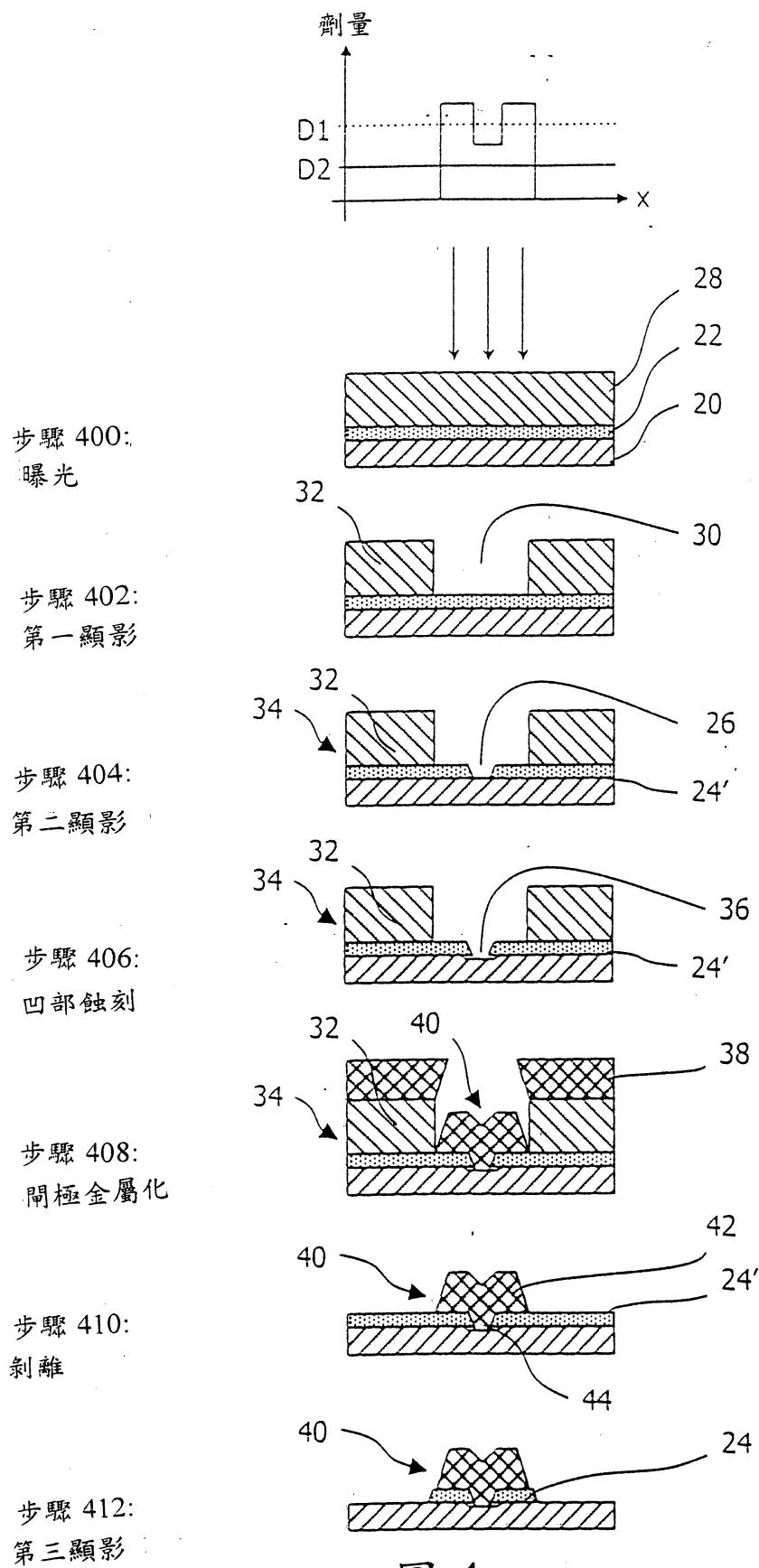
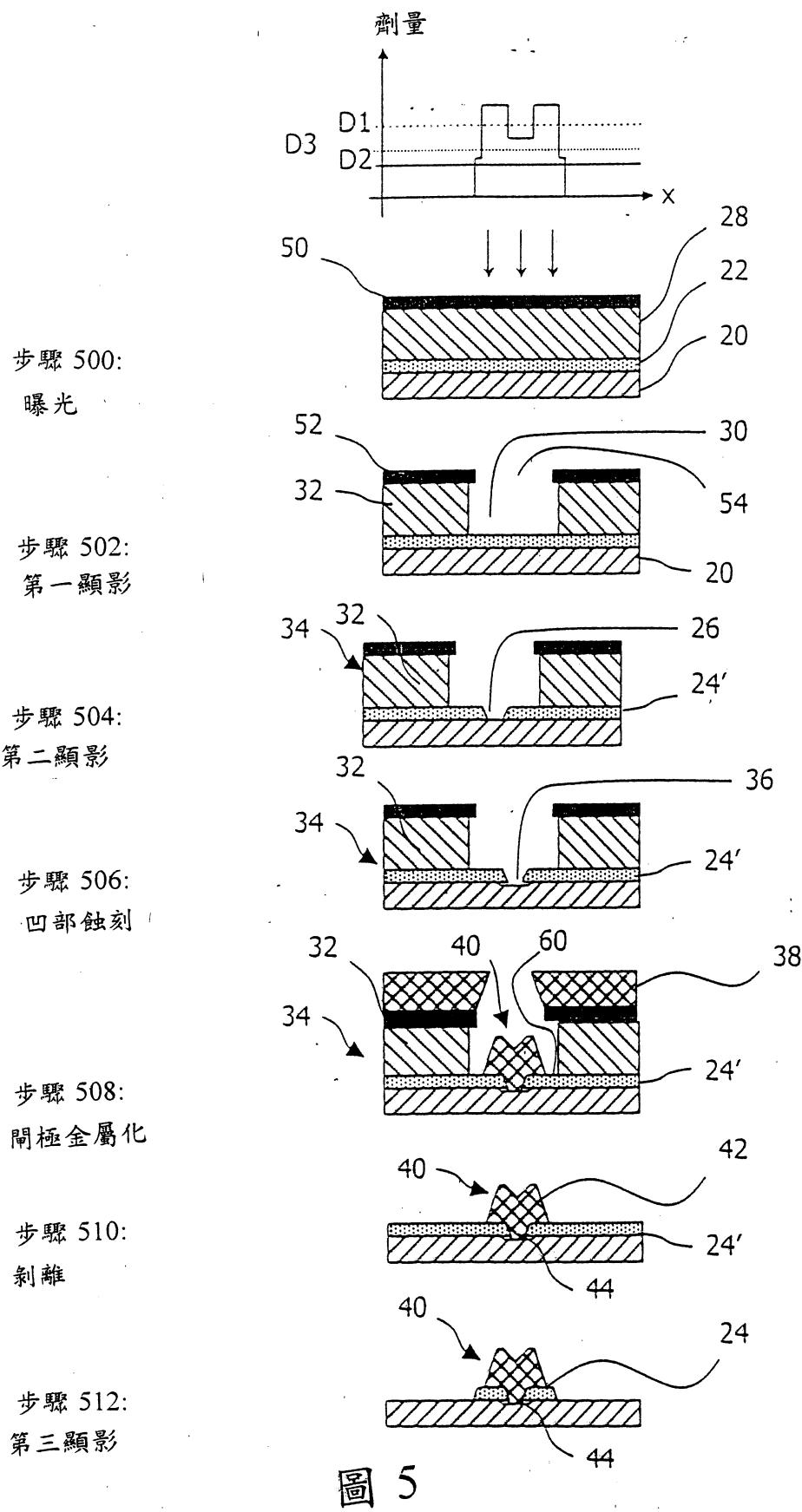


圖 4



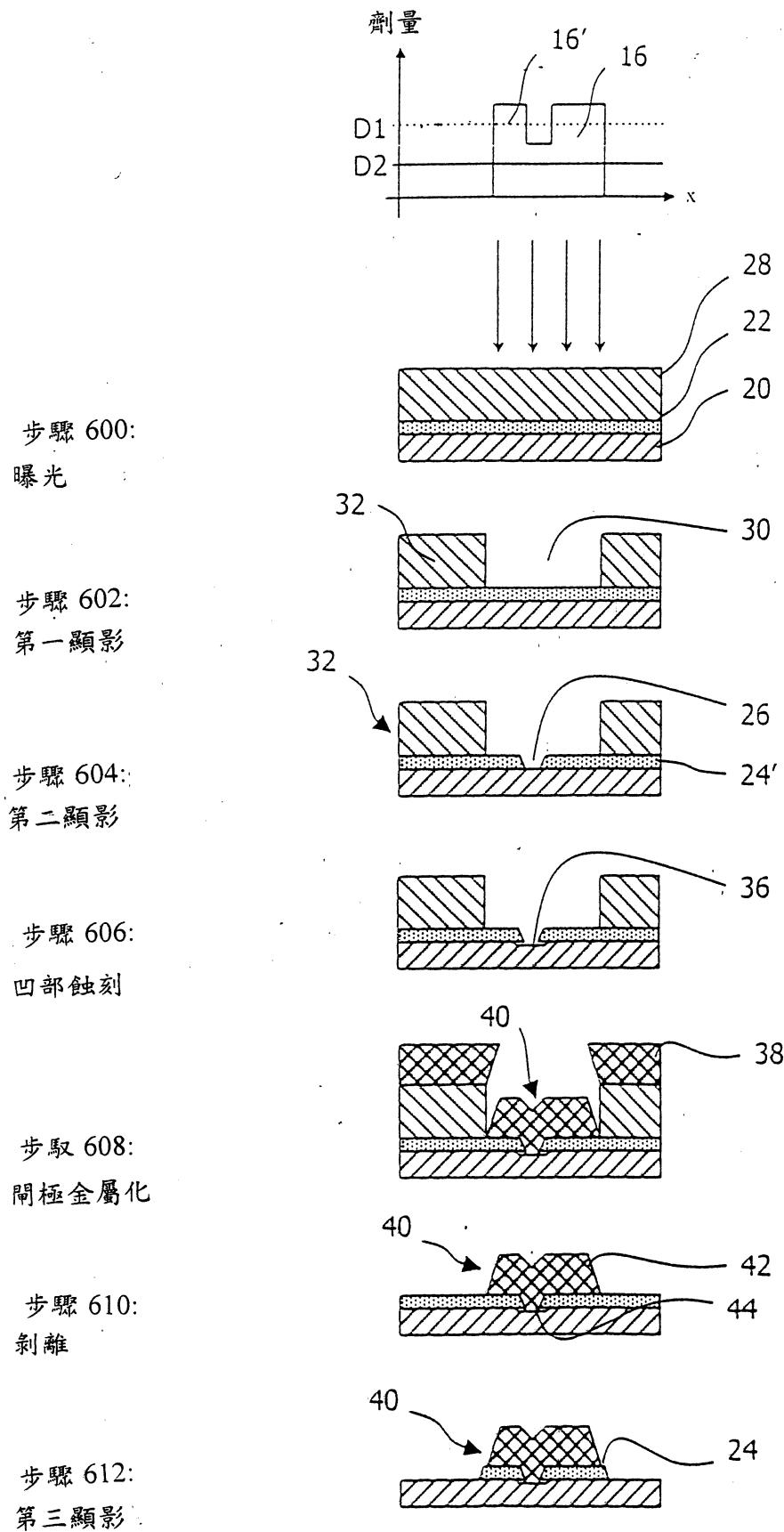


圖 6

陸、(一)、本案指定代表圖為：第3圖

(二)、本代表圖之元件代表符號簡單說明：

20	半導體基板
22	負向抗蝕刻劑層
24, 24'	負向抗蝕刻圖案
26, 30	開孔
28	正向抗蝕刻劑層
32	正向抗蝕刻圖案
34	抗蝕刻結構
38	閘極金屬層
40	閘極電極
42	閘極頭部
44	閘極足部

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：