



(12)

Patentschrift

(21) Aktenzeichen: **10 2022 128 828.5**
(22) Anmeldetag: **31.10.2022**
(43) Offenlegungstag: **11.05.2023**
(45) Veröffentlichungstag
der Patenterteilung: **04.04.2024**

(51) Int Cl.: **H01L 29/786** (2006.01)
H10K 59/00 (2023.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
10-2021-0152695 09.11.2021 KR

(73) Patentinhaber:
LG Display Co., Ltd., Seoul, KR

(74) Vertreter:
**TER MEER STEINMEISTER & PARTNER
PATENTANWÄLTE mbB, 80335 München, DE**

(72) Erfinder:
**Lee, Dohyung, Paju-si, Gyeonggi-do, JP; Choi,
HongRak, Paju-si, Gyeonggi-do, KR; Jeong,
ChanYong, Paju-si, Gyeonggi-do, JP**

(56) Ermittelter Stand der Technik:

US	2015 / 0 200 305	A1
US	2018 / 0 114 838	A1

(54) Bezeichnung: **DÜNNSCHICHTTRANSISTOR UND ANZEIGEVORRICHTUNG, DIE DIESEN ENTHÄLT**

(57) Hauptanspruch: Dünnschichttransistor, der Folgendes umfasst:

eine erste Gate-Elektrode (151) und eine zweite Gate-Elektrode (152), die miteinander überlappen und in einer Dickenrichtung des Dünnschichttransistors voneinander beabstandet sind; und

eine aktive Schicht (130), die zwischen der ersten Gate-Elektrode (151) und der zweiten Gate-Elektrode (152) angeordnet ist, wobei die aktive Schicht eine erste aktive Schicht (131) und eine zweite aktive Schicht (132) umfasst, wobei

die aktive Schicht (130) Folgendes enthält:

einen Kanalabschnitt (130n), der als der Abschnitt der aktiven Schicht (130) definiert ist, der mit der zweiten Gate-Elektrode (152) überlappt;

einen ersten Verbindungsabschnitt (130a), der mit einer Seite des Kanalabschnitts (130n) in Kontakt ist; und

einen zweiten Verbindungsabschnitt (130b), der mit der weiteren Seite des Kanalabschnitts (130n) in Kontakt ist, wobei

der Kanalabschnitt (130n) einen ersten Kanalabschnitt (130n1) und einen zweiten Kanalabschnitt (130n2) enthält, die in einer Draufsicht nebeneinander angeordnet sind, der erste Kanalabschnitt (130n1) mit der ersten Gate-Elektrode (151) und mit der zweiten Gate-Elektrode (152) überlappt,

der zweite Kanalabschnitt (130n2) mit der zweiten Gate-Elektrode (152) aber nicht mit der ersten Gate-Elektrode (151) überlappt,

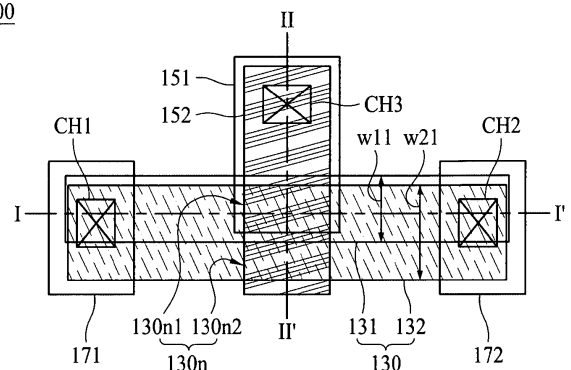
die zweite aktive Schicht (132) in dem ersten Kanalabschnitt (130n1) und dem zweiten Kanalabschnitt (130n2) angeordnet ist,

die erste aktive Schicht (131) und die zweite aktive Schicht (132) miteinander überlappen und eine Breite der zweiten aktiven Schicht (132) im Kanalabschnitt (130n) größer als eine Breite der ersten aktiven Schicht (131) im Kanalabschnitt (130n) ist,

eine Oberfläche der zweiten aktiven Schicht (132), die der ersten Gate-Elektrode (151) zugewandt ist, im ersten Kanalabschnitt (130n1) durch die erste aktive Schicht (131) vollständig abgedeckt ist, und

die erste aktive Schicht (131) aus einem Material hergestellt ist, das eine Mobilität aufweist, die kleiner als die der zweiten aktiven Schicht (132) ist.

100



Beschreibung

HINTERGRUND

Gebiet der Erfindung

[0001] Die vorliegende Offenbarung bezieht sich auf einen Dünnschichttransistor und eine Anzeigevorrichtung, die diesen enthält, und insbesondere auf einen Dünnschichttransistor, der eine Stapelstruktur und eine selektive Doppel-Gate-Struktur aus einigen aktiven Schichten aufweist, und eine Anzeigevorrichtung, die diesen enthält.

Diskussion des verwandten Gebiets

[0002] Da ein Dünnschichttransistor auf einem Glassubstrat oder einem Kunststoffsubstrat hergestellt werden kann, wird der Dünnschichttransistor häufig als eine Schaltungsvorrichtung einer Anzeigevorrichtung wie z. B. einer Flüssigkristallanzeigevorrichtung oder einer organischen lichtemittierenden Vorrichtung verwendet.

[0003] Der Dünnschichttransistor kann auf der Grundlage eines Materials, das die aktive Schicht bildet, in einen amorphen Siliziumdünnschichttransistor, in dem amorphes Silizium als eine aktive Schicht verwendet wird, einen polykristallinen Siliziumdünnschichttransistor, in dem polykristallines Silizium als eine aktive Schicht verwendet wird, und einen Oxidhalbleiter-Dünnschichttransistor, in dem ein Oxidhalbleiter als eine aktive Schicht verwendet wird, kategorisiert werden.

[0004] Unter den Dünnschichttransistoren weist der Oxidhalbleiter-Dünnschichttransistor (TFT), da er eine hohe Trägermobilität und eine große Widerstandsänderung in Übereinstimmung mit einem Sauerstoffgehalt aufweisen kann, einen Vorteil dahingehend auf, dass gewünschte Eigenschaften einfach erhalten werden können. Ferner werden, da ein Oxid, das eine aktive Schicht bildet, bei einer relativ niedrigen Temperatur gezüchtet werden kann, die Herstellungskosten des Oxidhalbleiter-Dünnschichttransistors während eines Prozesses des Herstellens des Oxidhalbleiter-Dünnschichttransistors verringert. Im Hinblick auf die Eigenschaften eines Oxids ist es, da ein Oxidhalbleiter durchsichtig ist, vorteilhaft, eine durchsichtige Anzeigevorrichtung zu verkörpern.

[0005] Eine Anzeigevorrichtung kann einen Schaltdünnschichttransistor und einen Ansteuerdünnschichttransistor enthalten.

[0006] Im Allgemeinen ist es vorteilhaft, dass der Schaltdünnschichttransistor eine geringe unter-schwellige Schwingung („s-Faktor“) aufweist, um Strom-Ein/Aus-Eigenschaften zur Verwendung als ein Schalter zu verbessern; während es vorteilhaft

ist, dass der Ansteuerdünnschichttransistor einen großen s-Faktor aufweist, um einen allmählichen Übergang zwischen niedrigem Strom und hohem Strom (der hier manchmal als „Grauskala“ bezeichnet wird) auszudrücken. Da allerdings Dünnschichttransistoren im Allgemeinen einen kleinen s-Faktor aufweisen, um Ein/Aus-Eigenschaften zu verbessern, ist es, wenn derartige Dünnschichttransistoren auf den Ansteuerdünnschichttransistor der Anzeigevorrichtung angewendet werden, schwierig, eine Grauskala auszudrücken.

[0007] Der „s-Faktor“ ist ein Kehrwert einer Steigung im Graphen des Drain/Source-Stroms I_{DS} gegen die Gate-Spannung V_{GS} , während die Gate-Spannung V_{GS} größer als 0 V und kleiner als die Schwellenwertspannung V_{th} ist. Er repräsentiert die Rate, bei der sich I_{DS} ändert, wenn sich V_{GS} ändert. Ein erhöhter s-Faktor gibt eine verringerte (allmähliche) Änderungsrate von I_{DS} , wenn V_{GS} sich ändert, an. Ähnlich gibt ein verringerter s-Faktor eine erhöhte Änderungsrate von I_{DS} , wenn V_{GS} sich ändert, an.

[0008] Deshalb ist ein Dünnschichttransistor, der einen großen s-Faktor aufweist, erforderlich, um eine Grauskala zur Verwendung als ein Ansteuerdünnschichttransistor der Anzeigevorrichtung einfach auszudrücken. Außerdem ist es zusätzlich zu einem großen s-Faktor wichtig, den Drain/Source-Strom in einem EIN-Zustand zu erhöhen.

[0009] US 2018 / 0 114 838 A1 betrifft eine Halbleitervorrichtung mit einer ersten Gate-Elektrode, einer zweiten Gate-Elektrode und einem Oxid zwischen der ersten Gate-Elektrode und der zweiten Gate-Elektrode.

[0010] US 2015 / 0 200 305 A1 betrifft eine Halbleitervorrichtung, umfassend einen Halbleiter mit einem ersten Bereich und einem zweiten Bereich; einen ersten Isolator über dem Halbleiter; einen ersten Leiter über dem ersten Isolator, wobei der erste Leiter einen Bereich umfasst, der den ersten Bereich des Halbleiters überlappt; und einen zweiten Leiter, der einen Bereich umfasst, der in Kontakt mit dem zweiten Bereich des Halbleiters steht, wobei eine erste Seitenfläche und eine zweite Seitenfläche des ersten Bereichs des Halbleiters dem ersten Leiter gegenüberliegen, und wobei der Bereich des ersten Leiters und der Bereich des zweiten Leiters einander nicht überlappen.

ZUSAMMENFASSUNG

[0011] Die vorliegende Offenbarung wurde im Hinblick auf die oben genannten Probleme gemacht und eine Aufgabe der vorliegenden Offenbarung ist, einen Dünnschichttransistor zu schaffen, der einen großen s-Faktor aufweist und exzellente Stromeigenschaften in einem EIN-Zustand aufweist. Aus-

fürlicher ist ein Beispiel der vorliegenden Offenbarung, einen Dünnschichttransistor zu schaffen, der einen großen s-Faktor aufweist und einen großen Stromwert in einem EIN-Zustand aufweist.

[0012] Insbesondere erreicht das Bereitstellen eines Dünnschichttransistors, der wie beansprucht eine Doppel-Gate-Struktur und eine Doppelaktivschichtstruktur aufweist, einen großen s-Faktor und erreicht außerdem einen hohen Strom in einem EIN-Zustand. Der Dünnschichttransistor weist deshalb einen exzellenten Graustufenausdruck auf und ist zur Verwendung als ein Ansteuerungstransistor geeignet.

[0013] Entsprechend ist in den beigefügten Ansprüchen eine Erfindung definiert. Zusätzliche Aufgaben und Merkmale der vorliegenden Offenbarung werden aus der folgenden Beschreibung der vorliegenden Offenbarung durch Fachleute eindeutig verstanden.

[0014] Die Aufgabe wird durch die Merkmale der unabhängigen Ansprüche gelöst. Bevorzugte Ausführungsformen sind in den abhängigen Ansprüchen gegeben.

[0015] Hier wird ein Dünnschichttransistor offenbart, der eine erste Gate-Elektrode und eine zweite Gate-Elektrode, die voneinander derart beabstandet sind, dass sie miteinander überlappen, und eine aktive Schicht, die zwischen der ersten Gate-Elektrode und der zweiten Gate-Elektrode angeordnet ist und eine erste aktive Schicht und eine zweite aktive Schicht enthält, umfasst, wobei die aktive Schicht einen Kanalabschnitt, einen ersten Verbindungsabschnitt, der mit einer Seite des Kanalabschnitts in Kontakt ist, und einen zweiten Verbindungsabschnitt, der mit der weiteren Seite des Kanalabschnitts in Kontakt ist, enthält, der Kanalabschnitt einen ersten Kanalabschnitt und einen zweiten Kanalabschnitt enthält, die parallel angeordnet sind, der erste Kanalabschnitt und der zweite Kanalabschnitt jeweils vom ersten Verbindungsabschnitt zum zweiten Verbindungsabschnitt verlaufen, der erste Kanalabschnitt mit der ersten Gate-Elektrode und der zweiten Gate-Elektrode überlappt, der zweite Kanalabschnitt nicht mit der ersten Gate-Elektrode überlappt und mit der zweiten Gate-Elektrode überlappt, die zweite aktive Schicht in dem ersten Kanalabschnitt und dem zweiten Kanalabschnitt angeordnet ist und die erste aktive Schicht, aus einem Material hergestellt ist, das eine Trägermobilität aufweist, die kleiner als die der zweiten aktiven Schicht ist, und in mindestens einem Abschnitt des zweiten Kanalabschnitts nicht angeordnet ist. In einem Dünnschichttransistor des N-Typs kann die Trägermobilität die Elektronenmobilität sein. Allerdings ist, wie der Leser verstehen wird, die vorliegende Offenbarung nicht auf Dünnschichttransistoren des N-Typs beschränkt. Hier kann der Kanalabschnitt als der Abschnitt der aktiven Schicht

definiert sein, der mit der zweiten Gate-Elektrode überlappt.

[0016] Die erste aktive Schicht kann zwischen der ersten Gate-Elektrode und der zweiten aktiven Schicht angeordnet sein.

[0017] Die zweite aktive Schicht kann die Mobilität aufweisen, die größer als die der ersten aktiven Schicht ist.

[0018] Zum Beispiel kann die zweite aktive Schicht eine Mobilität aufweisen, die das Doppelte jener der ersten aktiven Schicht ist, z. B. mehr als das Doppelte jener der ersten aktiven Schicht.

[0019] Die erste aktive Schicht kann ein Gallium (Ga)-basiertes Oxidhalbleitermaterial enthalten.

[0020] Die erste aktive Schicht kann Folgendes enthalten: ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial, wobei die Ga-Konzentration wahlweise größer oder gleich der In-Konzentration ist [Ga-Konzentration \geq In-Konzentration]; und/oder ein GZO(GaZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGO(InGaO)-basiertes Oxidhalbleitermaterial und/oder ein GZTO(GaZnSnO)-basiertes Oxidhalbleitermaterial.

[0021] Die zweite aktive Schicht kann Folgendes enthalten: ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial, wobei die Ga-Konzentration wahlweise kleiner als die In-Konzentration [Ga-Konzentration $<$ In-Konzentration]; und/oder ein IZO(InZnO)-basiertes Oxidhalbleitermaterial und/oder ein ITZO(InSnZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGZTO(InGaZnSnO)-basiertes Oxidhalbleitermaterial und/oder ein FIZO(FelInZnO)-basiertes Halbleitermaterial und/oder ein ZnO-basiertes Oxidhalbleitermaterial und/oder ein SIZO(SilnZnO)-basiertes Oxidhalbleitermaterial und/oder ein ZnON(Zn-Oxynitrid)-basiertes Oxidhalbleitermaterial.

[0022] Die erste aktive Schicht kann in einem Bereich, der mit dem Kanalabschnitt überlappt, die gesamte erste Gate-Elektrode abdecken.

[0023] Die erste aktive Schicht muss nicht im zweiten Kanalabschnitt angeordnet sein.

[0024] Eine Oberfläche der zweiten aktiven Schicht, die der ersten Gate-Elektrode zugewandt ist, kann im Kanalabschnitt durch die erste aktive Schicht vollständig abgedeckt sein.

[0025] Ein Verhältnis einer Breite des ersten Kanalabschnitts zu einer Breite des zweiten Kanalabschnitts kann im Bereich von 3:7 bis 7:3 liegen.

[0026] Die zweite aktive Schicht kann eine erste Oxidhalbleiterschicht und eine zweite Oxidhalbleiterschicht an der ersten Oxidhalbleiterschicht enthalten.

[0027] Außerdem wird hier eine Anzeigevorrichtung offenbart, die eine Pixelansteuerungsschaltung und ein Anzeigeelement, das mit der Pixelansteuerungsschaltung verbunden ist, umfasst, wobei die Pixelansteuerungsschaltung einen ersten Dünnschichttransistor und einen zweiten Dünnschichttransistor enthält.

[0028] Bevorzugt liegt der erste Dünnschichttransistor über dem zweiten Dünnschichttransistor.

[0029] Der zweite Dünnschichttransistor kann eine aktive Schicht, die aus demselben Material wie die erste aktive Schicht hergestellt ist, und/oder eine aktive Schicht, die aus demselben Material wie die zweite aktive Schicht hergestellt ist, enthalten.

[0030] Der zweite Dünnschichttransistor kann eine Gate-Elektrode enthalten, die an derselben Schicht wie die zweite Gate-Elektrode angeordnet ist, und muss keine Gate-Elektrode enthalten, die an derselben Schicht wie die erste Gate-Elektrode angeordnet ist.

[0031] Der erste Dünnschichttransistor kann ein Ansteuerungstransistor sein und der zweite Dünnschichttransistor kann ein Schalttransistor sein.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0032] Die oben genannten und weitere Aufgaben, Merkmale und weitere Vorteile der vorliegenden Offenbarung werden aus der folgenden genauen Beschreibung in Verbindung mit den begleitenden Zeichnungen klarer verstanden; es zeigen:

Fig. 1A eine Draufsicht, die einen Dünnschichttransistor eines Beispiels der vorliegenden Offenbarung veranschaulicht;

Fig. 1B eine Querschnittansicht, die entlang der Linie I-I' von **Fig. 1A** genommen wurde;

Fig. 1C eine Querschnittansicht, die entlang der Linie II-II' von **Fig. 1A** genommen wurde;

Fig. 1D eine detailreiche Ansicht, die einen Kanalabschnitt eines Dünnschichttransistors eines Beispiels der vorliegenden Offenbarung veranschaulicht;

Fig. 1E eine Querschnittansicht, die einen Kanalabschnitt eines Dünnschichttransistors eines Vergleichsbeispiels veranschaulicht;

Fig. 2 eine Querschnittansicht, die einen Dünnschichttransistor eines weiteren Beispiels der Offenbarung veranschaulicht;

Fig. 3 eine Querschnittansicht, die einen Dünnschichttransistor noch eines weiteren Beispiels der Offenbarung veranschaulicht;

Fig. 4 eine Querschnittansicht, die einen Dünnschichttransistor ferner nochmals eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht;

Fig. 5A und **Fig. 5B** Graphen, die Schwellenwertspannungen für Dünnschichttransistoren veranschaulichen;

Fig. 6 eine schematische Ansicht, die eine Anzeigevorrichtung eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht;

Fig. 7 einen Schaltplan, der ein beliebiges Pixel von **Fig. 6** veranschaulicht;

Fig. 8 eine Draufsicht, die ein Pixel von **Fig. 7** veranschaulicht;

Fig. 9 eine Querschnittansicht, die entlang der Linie III-III' von **Fig. 8** genommen wurde;

Fig. 10 einen Schaltplan, der ein beliebiges Pixel einer Anzeigevorrichtung noch eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht; und

Fig. 11 einen Schaltplan, der ein beliebiges Pixel einer Anzeigevorrichtung ferner nochmals eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht.

GENAUE BESCHREIBUNG DER OFFENBARUNG

[0033] Vorteile und Merkmale der vorliegenden Offenbarung und ihre Implementierungsverfahren werden durch folgende Beispiele, die unter Bezugnahme auf die begleitenden Zeichnungen beschrieben werden, verdeutlicht. Die vorliegende Offenbarung kann allerdings in verschiedenen Formen verkörpert sein und sollte nicht als auf die hier dargelegten Beispiele beschränkt ausgelegt werden. Vielmehr sind diese Beispiele vorgesehen, damit die Offenbarung gründlich und vollständig ist, und werden Fachleuten den Umfang der vorliegenden Offenbarung vollständig vermitteln. Ferner ist die vorliegende Offenbarung lediglich durch die Umfänge der Ansprüche definiert.

[0034] Eine Form, eine Größe, ein Verhältnis, ein Winkel und eine Anzahl, die in den Zeichnungen zum Beschreiben von Beispielen der vorliegenden Offenbarung offenbart sind, sind lediglich Beispiele und somit ist die vorliegende Offenbarung nicht auf die veranschaulichten Details beschränkt. Ähnliche Bezugszeichen beziehen sich überall in der Spezifikation auf ähnliche Elemente. In der folgenden Beschreibung wird dann, wenn bestimmt wird, dass die genaue Beschreibung der relevanten bekannten Funktion oder Konfiguration den wichtigen Punkt der

vorliegenden Offenbarung unnötig verschleiert, die genaue Beschreibung unterlassen.

[0035] Falls ‚umfassen‘, ‚besitzen‘ und ‚enthalten‘, die in der vorliegenden Spezifikation beschrieben sind, verwendet werden, kann ein weiterer Teil hinzugefügt werden, sofern nicht ‚lediglich-‘ verwendet wird. Die Begriffe einer Singularform können Pluralformen enthalten, sofern nicht das Gegenteil angegeben ist.

[0036] Beim Auslegen eines Elements wird das Element ausgelegt, als ob es einen Fehlerbereich enthält, obwohl keine ausdrückliche Beschreibung vorliegt.

[0037] Beim Beschreiben einer Positionsbeziehung können z. B. dann, wenn die Positionsbeziehung als ‚auf-‘, ‚über-‘, ‚unter-‘ und ‚neben-‘ beschrieben ist, ein oder mehrere Abschnitte zwischen zwei weiteren Abschnitten angeordnet sein, sofern nicht ‚genau‘ oder ‚direkt‘ verwendet wird.

[0038] Räumlich relative Begriffe wie z. B. „unter“, „unterhalb“, „niedriger“, „über“ und „obere“ können hier verwendet werden, um eine Beziehung eines Elements oder von Elementen zu einem weiteren Element oder weiteren Elementen einfach zu beschreiben, wie in den Figuren veranschaulicht ist. Es versteht sich, dass diese Begriffe derart vorgesehen sind, dass sie verschiedene Orientierungen der Vorrichtung zusätzlich zu der Orientierung, die in den Figuren dargestellt ist, umfassen. Zum Beispiel kann dann, wenn die Vorrichtung, die in der Figur veranschaulicht ist, umgekehrt wird, die Vorrichtung, die als „unter“ oder „unterhalb“ einer weiteren Vorrichtung angeordnet beschrieben ist, „über“ einer weiteren Vorrichtung angeordnet sein. Deshalb kann ein beispielhafter Begriff „unter oder unterhalb“ die Orientierungen „unter oder unterhalb“ und „über“ enthalten. Gleichermäßen kann ein beispielhafter Begriff „über“ oder „auf“ die Orientierungen „über“ und „unter oder unterhalb“ enthalten.

[0039] Beim Beschreiben einer zeitlichen Beziehung, z. B. dann, wenn die zeitliche Reihenfolge als „nach“, „nachfolgend“, „als nächstes“ und „vor“ beschrieben wird, kann ein Fall, der nicht kontinuierlich ist, enthalten sein, sofern nicht „nur“ oder „direkt“ verwendet wird.

[0040] Es versteht sich, dass, obwohl hier die Begriffe „erste“, „zweite“ usw. verwendet werden können, um verschiedene Elemente zu beschreiben, die Elemente nicht durch diese Begriffe beschränkt sein sollen. Diese Begriffe werden lediglich verwendet, um ein Element von einem weiteren abzugrenzen. Zum Beispiel könnte ein erstes Element als ein zweites Element bezeichnet werden und könnte entsprechend ein zweites Element als ein erstes Ele-

ment bezeichnet werden, ohne vom Umfang der vorliegenden Offenbarung abzuweichen.

[0041] Der Begriff „mindestens ein“ soll derart verstanden werden, dass er sämtliche Kombinationen eines oder mehrerer der zugeordneten gelisteten Elemente enthält. Zum Beispiel bezeichnet die Bedeutung von „mindestens eines eines ersten Elements, eines zweiten Elements und eines dritten Elements“ die Kombination von allen vorgeschlagenen Elementen aus zwei oder mehreren des ersten Elements, des zweiten Elements und des dritten Elements sowie das erste Element, das zweite Element oder das dritte Element.

[0042] Wo hier auf eine Dickenrichtung Bezug genommen wird, soll sie als eine Richtung senkrecht zur Ebene des Substrats (z. B. des Basissubstrats 110), an dem der Transistor gezüchtet/angeordnet wird, verstanden werden. Wo hier auf eine „Draufsicht“ Bezug genommen wird, soll sie als eine Ansicht verstanden werden, die in (d. h. in einer Richtung parallel zu) der Dickenrichtung genommen wurde. Wo hier eine erste Komponente als eine zweite Komponente „abdeckend“ bezeichnet wird, soll dies dahingehend verstanden werden, dass die erste Komponente derart positioniert ist, dass sie die zweite Komponente in einer Draufsicht abdeckt. Wo hier die erste Komponente als die zweite Komponente „vollständig abdeckend“ bezeichnet wird, soll dies dahingehend verstanden werden, dass die erste Komponente derart positioniert ist, dass sie die zweite Komponente in einer Draufsicht vollständig abdeckt, derart, dass in einer Draufsicht die Sicht auf die zweite Komponente durch die erste Komponente vollständig verdeckt ist. Wo hier eine erste Komponente als mit einer zweiten Komponente „überlappend“ bezeichnet wird, soll dies dahingehend verstanden werden, dass das Überlappen in einer Draufsicht beobachtet wird. Wo hier eine erste Komponente als „an“ oder „angeordnet an“ einer zweiten Komponente bezeichnet wird, soll dies als ein Stapeln der ersten und der zweiten Komponente in der Dickenrichtung wahlweise ohne eine oder mehrere dazwischenliegende Schichten verstanden werden. Wo hier auf eine erste Achse Bezug genommen wird, soll dies als parallel zur Links-/Rechts-Richtung in **Fig. 1A**, d. h. parallel zu einer Gerade, die vom ersten Kontaktloch CH1 zum zweiten Kontaktloch CH2 in **Fig. 1A** gezogen wird, verstanden werden. Wo hier auf eine zweite Achse Bezug genommen wird, soll dies als parallel zur Aufwärts-/Abwärts-Richtung in **Fig. 1A**, d. h. senkrecht zur ersten Achse verstanden werden. Wo hier eine „Länge“ definiert ist, soll sie als eine Entfernung verstanden werden, die parallel zur ersten Achse gemessen wird. Wo hier eine „Breite“ definiert ist, soll sie als eine Entfernung verstanden werden, die parallel zur zweiten Achse gemessen wird.

[0043] Merkmale von verschiedenen Beispielen der vorliegenden Offenbarung können teilweise oder insgesamt aneinandergeschaltet oder miteinander kombiniert sein und können unterschiedlich miteinander interagieren und technisch angesteuert werden, wie Fachleute hinreichend verstehen können. Die Beispiele der vorliegenden Offenbarung können unabhängig voneinander ausgeführt werden oder können in einer voneinander abhängigen Beziehung gemeinsam ausgeführt werden.

[0044] In den Zeichnungen werden dieselben oder ähnliche Elemente durch dieselben Bezugszeichen bezeichnet, obwohl sie in verschiedenen Zeichnungen dargestellt sind.

[0045] In den Beispielen der vorliegenden Offenbarung werden eine Source-Elektrode und eine Drain-Elektrode zur Vereinfachung der Beschreibung voneinander unterschieden. Allerdings können die Source-Elektrode und die Drain-Elektrode austauschbar verwendet werden. Die Source-Elektrode kann die Drain-Elektrode sein und die Drain-Elektrode kann die Source-Elektrode sein. Außerdem kann die Source-Elektrode in einem beliebigen Beispiel der vorliegenden Offenbarung in einem weiteren Beispiel der vorliegenden Offenbarung die Drain-Elektrode sein und kann die Drain-Elektrode in einem beliebigen Beispiel der vorliegenden Offenbarung in einem weiteren Beispiel der vorliegenden Offenbarung die Source-Elektrode sein.

[0046] In einigen Beispielen der vorliegenden Offenbarung wird zur Vereinfachung der Beschreibung ein Source-Bereich von einer Source-Elektrode unterschieden und wird ein Drain-Bereich von einer Drain-Elektrode unterschieden. Allerdings sind die Beispiele der vorliegenden Offenbarung nicht auf diese Struktur beschränkt. Zum Beispiel kann ein Source-Bereich eine Source-Elektrode sein und kann ein Drain-Bereich eine Drain-Elektrode sein. Außerdem kann ein Source-Bereich eine Drain-Elektrode sein und kann ein Drain-Bereich eine Source-Elektrode sein.

[0047] Fig. 1A ist eine Draufsicht, die einen Dünnschichttransistor eines Beispiels der vorliegenden Offenbarung veranschaulicht, Fig. 1B ist eine Querschnittansicht, die entlang der Linie I-I' von Fig. 1A genommen wurde, und Fig. 1C ist eine Querschnittansicht, die entlang der Linie II-II' von Fig. 1A genommen wurde.

[0048] Unter Bezugnahme auf Fig. 1A, Fig. 1B und Fig. 1C enthält ein Dünnschichttransistor 100 eines Beispiels der vorliegenden Offenbarung eine erste Gate-Elektrode 151 und eine zweite Gate-Elektrode 152, die derart voneinander beabstandet sind, dass sie miteinander überlappen. Eine aktive Schicht 130 ist zwischen der ersten Gate-Elektrode 151 und der

zweiten Gate-Elektrode 152 angeordnet. Die aktive Schicht 130 enthält eine erste aktive Schicht 131 und eine zweite aktive Schicht 132.

[0049] Unter Bezugnahme auf Fig. 1B ist der Dünnschichttransistor 100 an einem Basissubstrat 110 angeordnet.

[0050] Glas oder Kunststoff kann als das Basissubstrat 110 verwendet werden. Ein durchsichtiger Kunststoff, der eine flexible Eigenschaft aufweist, z. B. Polyimid, kann als der Kunststoff verwendet werden. Wenn Polyimid als das Basissubstrat 110 verwendet wird, kann unter Berücksichtigung davon, dass ein Hochtemperaturabscheidungsprozess am Basissubstrat 110 durchgeführt wird, ein wärmebeständiges Polyimid, das eine hohe Temperatur aushalten kann, verwendet werden.

[0051] Obwohl es in Fig. 1B und Fig. 1C nicht gezeigt ist, kann eine Pufferschicht am Basissubstrat 110 angeordnet sein (siehe Fig. 3). Die Pufferschicht schützt die aktive Schicht 130. Eine obere Oberfläche des Basissubstrats 110 kann durch die Pufferschicht gleichförmig sein.

[0052] Eine erste Gate-Elektrode 151 ist am Basissubstrat 110 angeordnet.

[0053] Die erste Gate-Elektrode 151 kann mindestens eines eines aluminiumbasierten Metalls wie z. B. Aluminium (Al) oder eine Aluminiumlegierung, ein silberbasiertes Metall wie z. B. Silber (Ag) oder eine Silberlegierung, ein kupferbasiertes Metall wie z. B. Kupfer (Cu) oder eine Kupferlegierung, ein molybdänbasiertes Metall wie z. B. Molybdän (Mo) oder eine Molybdänlegierung, Chrom (Cr), Tantal (Ta), Neodym (Nd) oder Titan (Ti) enthalten. Die erste Gate-Elektrode 151 kann eine mehrschichtige Struktur aufweisen, die mindestens zwei leitende Schichten enthält, deren jeweilige physischen Eigenschaften voneinander verschieden sind.

[0054] Eine erste Gate-Isolationsschicht 141 ist an der ersten Gate-Elektrode 151 angeordnet. Die erste Gate-Isolationsschicht 141 schützt die aktive Schicht 130. Die erste Gate-Isolationsschicht 141 ist zwischen der ersten Gate-Elektrode 151 und der aktiven Schicht 130 angeordnet.

[0055] Die erste Gate-Isolationsschicht 141 kann Siliziumoxid und/oder Siliziumnitrid und/oder ein metallbasiertes Oxid enthalten. Die erste Gate-Isolationsschicht 141 kann eine einschichtige Struktur aufweisen oder kann eine mehrschichtige Struktur aufweisen. Gemäß einem Beispiel der vorliegenden Offenbarung kann die erste Gate-Isolationsschicht 141 als eine Pufferschicht zum Blockieren von Sauerstoff (O₂) oder Feuchtigkeit (H₂O) dienen, die vom Basissubstrat eingedrungen ist. Zu diesem

Zweck kann die erste Gate-Isolationsschicht 141 aus einem Oxid wie z. B. Siliziumoxid hergestellt sein.

[0056] Unter Bezugnahme auf **Fig. 1B** und **Fig. 1C** kann die erste Gate-Isolationsschicht 141 an einer gesamten Oberfläche am Basissubstrat 110 angeordnet sein, ohne gemustert zu sein.

[0057] Die aktive Schicht 130 ist an der ersten Gate-Isolationsschicht 141 angeordnet.

[0058] Die aktive Schicht 130 kann ein Halbleitermaterial enthalten. Gemäß einem Beispiel der vorliegenden Offenbarung kann die aktive Schicht 130 ein Oxidhalbleitermaterial enthalten.

[0059] Gemäß einem Beispiel der vorliegenden Offenbarung enthält die aktive Schicht 130 einen Kanalabschnitt 130n, einen ersten Verbindungsabschnitt 130a und einen zweiten Verbindungsabschnitt 130b. Der erste Verbindungsabschnitt 130a ist in Kontakt mit einer Seite des Kanalabschnitts 130n und erstreckt sich von der einen Seite des Kanalabschnitts 130n entlang der ersten Achse und der zweite Verbindungsabschnitt 130b ist in Kontakt mit der weiteren Seite des Kanalabschnitts 130n und erstreckt sich von der weiteren Seite des Kanalabschnitts 130n entlang der ersten Achse. Deshalb ist der Kanalabschnitt 130n zwischen dem ersten und dem zweiten Verbindungsabschnitt 130a, 130b angeordnet.

[0060] Der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b können durch selektive Leitfähigkeitsverleihung für die aktive Schicht 130 gebildet werden. Hier bedeutet „Leitfähigkeitsverleihung“ ein Gestalten eines Teils der aktiven Schicht (d. h. des gewählten Teils) leitend. In der Praxis kann dies durch eine Verringerung des gewählten Teils der aktiven Schicht 130 erreicht werden, derart, dass eine Sauerstoffvakanz in den gewählten Teil der aktiven Schicht 130 eingebracht wird, wodurch die Leitfähigkeit des gewählten Teils der aktiven Schicht erhöht wird. Somit können der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b leitend sein. Der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b können deshalb auch als Leitfähigkeitsverleihungsabschnitte bezeichnet werden. Gemäß einem Beispiel der vorliegenden Offenbarung kann der erste Verbindungsabschnitt 130a der aktiven Schicht 130 ein Source-Bereich sein und kann der zweite Verbindungsabschnitt 130b ein Drain-Bereich sein, jedoch ist ein Beispiel der vorliegenden Offenbarung nicht darauf beschränkt und kann der erste Verbindungsabschnitt 130a ein Drain-Bereich sein und kann der zweite Verbindungsabschnitt 130b ein Source-Bereich sein.

[0061] Gemäß einem Beispiel der vorliegenden Offenbarung enthält die aktive Schicht 130 eine erste aktive Schicht 131 und eine zweite aktive Schicht 132. Die zweite aktive Schicht 132 kann an der ersten aktiven Schicht 131 angeordnet sein, derart, dass sie mit der ersten aktiven Schicht 131 mindestens teilweise überlappt.

[0062] Gemäß einem Beispiel der vorliegenden Offenbarung kann die erste aktive Schicht 131 aus einem Material hergestellt sein, das eine Mobilität aufweist, die kleiner als die der zweiten aktiven Schicht 132 ist. Zum Beispiel kann die zweite aktive Schicht 132 eine Mobilität aufweisen, die zweimal oder mehr größer als die der ersten aktiven Schicht 131 ist. Ausführlicher kann die zweite aktive Schicht 132 eine Mobilität aufweisen, die im Bereich vom 2- bis 5-Fachen größer als die der ersten aktiven Schicht 131 ist.

[0063] Eine Schwellenwertspannung V_{th} des Dünnschichttransistors 100 kann durch die erste aktive Schicht 131, die eine relativ niedrige Mobilität aufweist, in einer positiven (+) Richtung verschoben sein. Außerdem kann die Schwellenwertspannung V_{th} des Dünnschichttransistors 100 durch die zweite aktive Schicht 132, die eine relativ hohe Mobilität aufweist, in einer negativen (-) Richtung verschoben sein. Die erste aktive Schicht 131 ist ausgelegt, durch die erste Gate-Elektrode 151 beeinflusst zu werden (sie ist der ersten Gate-Elektrode 151 zugewandt); und die zweite aktive Schicht 132 ist ausgelegt, durch die zweite Gate-Elektrode 152 beeinflusst zu werden (sie ist der zweiten Gate-Elektrode 152 zugewandt). Da die erste aktive Schicht 131 und die zweite aktive Schicht 132 miteinander überlappen, kann deshalb ein s-Faktor des Dünnschichttransistors 100 erhöht werden (siehe **Fig. 5a** und **Fig. 5b**). Der s-Faktor wird später beschrieben.

[0064] Die erste aktive Schicht 131 kann aus einem Oxidhalbleitermaterial mit niedriger Mobilität hergestellt sein. Zum Beispiel kann die erste aktive Schicht 131 ein Gallium(Ga)-basiertes Oxidhalbleitermaterial enthalten. Die erste aktive Schicht 131, die ein Gallium(Ga)-basiertes Oxidhalbleitermaterial enthält, kann eine relativ niedrige Mobilität aufweisen und kann eine stabile Struktur einer dünnen Schicht aufweisen.

[0065] Gemäß einem Beispiel der vorliegenden Offenbarung kann die erste aktive Schicht 131 ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial [Ga-Konzentration \geq In-Konzentration] und/oder ein GZO(GaZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGO(InGaO)-basiertes Oxidhalbleitermaterial und/oder ein GZTO(GaZnSnO)-basiertes Oxidhalbleitermaterial enthalten, jedoch ist ein Beispiel der vorliegenden Offenbarung nicht darauf beschränkt und die erste aktive Schicht 131 kann

durch ein weiteres Oxidhalbleitermaterial mit niedriger Mobilität gebildet sein, das im Stand der Technik bekannt ist.

[0066] Unter Elementen, die einen Oxidhalbleiter bilden, ist Indium(In) als ein Element zum Verbessern der Mobilität einer Halbleiterschicht oder einer aktiven Schicht bekannt. Deshalb kann, wenn die erste aktive Schicht 131 Indium enthält, ein Gehalt von Indium(In) auf der Grundlage der Molzahl kleiner oder gleich dem von Gallium(Ga) eingestellt werden.

[0067] Die zweite aktive Schicht 132 kann aus einem Oxidhalbleitermaterial mit hoher Mobilität hergestellt sein. Zum Beispiel kann die zweite aktive Schicht 132 ein Indium(In)-basiertes oder Zink(Zn)-basiertes Oxidhalbleitermaterial enthalten.

[0068] Gemäß einem Beispiel der vorliegenden Offenbarung kann die zweite aktive Schicht 132 ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial [Ga-Konzentration < In-Konzentration] und/oder ein IZO(InZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGZTO(InGaZnSnO)-basiertes Oxidhalbleitermaterial und/oder ein ITZO(InSnZnO)-basiertes Oxidhalbleitermaterial und/oder ein FIZO(FelInZnO)-basiertes Halbleitermaterial und/oder ein ZnO-basiertes Oxidhalbleitermaterial und/oder ein SIZO(SilnZnO)-basiertes Oxidhalbleitermaterial und/oder ein ZnON(Zn-Oxynitrid)-basiertes Oxidhalbleitermaterial enthalten.

[0069] Das Gallium(Ga) kann die Mobilität des Oxidhalbleiters schwächen. Deshalb kann, wenn der Indium(In)-basierte Oxidhalbleiter, der die zweite aktive Schicht 132 bildet, Gallium(Ga) enthält, der Gehalt von Indium (In) auf der Grundlage der Molzahl größer als der von Gallium (Ga) eingestellt werden.

[0070] Unter Bezugnahme auf **Fig. 1A**, **Fig. 1B** und **Fig. 1C** ist die zweite aktive Schicht 132 an der ersten aktiven Schicht 131 angeordnet, derart, dass es die erste aktive Schicht 131 berührt. Die zweite aktive Schicht 132 kann die erste aktive Schicht 131 abdecken. Gemäß einem Beispiel der vorliegenden Offenbarung ist die erste aktive Schicht 131 zwischen der ersten Gate-Elektrode 151 und der zweiten aktiven Schicht 132 angeordnet. Die zweite aktive Schicht 132 ist an der ersten aktiven Schicht 131 angeordnet und deckt die erste aktive Schicht 131 vollständig ab. Die zweite aktive Schicht 132 weist eine größere Fläche als die erste aktive Schicht auf.

[0071] Gemäß einem Beispiel der vorliegenden Offenbarung ist eine Breite w_{21} der zweiten aktiven Schicht 132 größer als eine Breite w_{11} der ersten aktiven Schicht 131. Zum Beispiel kann die Breite w_{11} der ersten aktiven Schicht 131 im Bereich von

30 % bis 70 % der Breite w_{21} der zweiten aktiven Schicht 132 liegen ($0,3 \leq w_{11}/w_{21} \leq 0,7$).

[0072] **Fig. 1D** ist eine detailreiche Ansicht, die den Kanalabschnitt 130n des Dünnschichttransistors 100 eines Beispiels der vorliegenden Offenbarung veranschaulicht (wobei der Bereich des Kanalabschnitts 130n in **Fig. 1D** mit schraffierten Linien veranschaulicht ist). Gemäß einem Beispiel der vorliegenden Offenbarung kann die erste aktive Schicht 131 eine Breite w_{11} aufweisen und mindestens die erste Gate-Elektrode 151 im Kanalbereich 130n abdecken. Im Einzelnen ist unter Bezugnahme auf **Fig. 1D** der Kanalabschnitt 130n ein Bereich, der durch eine Länge L_t und eine Breite w_t definiert ist. In einer Draufsicht kann die Breite der ersten aktiven Schicht 131 als „ w_{11} “ definiert sein. Eine Breite des Abschnitts der ersten Gate-Elektrode 151, die mit dem Kanalabschnitt 130n überlappt, ist gleich „ w_1 “, wobei w_1 hier als eine Breite eines ersten Kanalabschnitts 130n1 definiert ist. Unter Bezugnahme auf **Fig. 1D** ist die Breite w_{11} der ersten aktiven Schicht 131 größer als die Breite w_1 des Bereichs der ersten Gate-Elektrode 151, der mit dem Kanalabschnitt 130n überlappt ($w_{11} > w_1$). Unter Bezugnahme auf **Fig. 1A** und **Fig. 1D** ist eine Länge der ersten aktiven Schicht 131 größer als eine Länge L_1 der ersten Gate-Elektrode 151. Deshalb kann in der Ebene die erste aktive Schicht 131 mindestens die erste Gate-Elektrode 151 im Bereich des Kanalabschnitts 130n abdecken. Deshalb kann ein elektrisches Feld, das durch die erste Gate-Elektrode 151 erzeugt wird, durch die erste aktive Schicht 131 blockiert werden, derart, dass das elektrische Feld die zweite aktive Schicht 132 nicht beeinträchtigen muss oder sein Einfluss minimiert werden kann.

[0073] Eine zweite Gate-Isolationsschicht 142 ist an der aktiven Schicht 130 angeordnet. Die zweite Gate-Isolationsschicht 142 schützt den Kanalabschnitt 130n.

[0074] Die zweite Gate-Isolationsschicht 142 kann Siliziumoxid und/oder Siliziumnitrid und/oder ein metallbasiertes Oxid enthalten. Die zweite Gate-Isolationsschicht 142 kann eine einschichtige Struktur aufweisen oder kann eine mehrschichtige Struktur aufweisen.

[0075] Unter Bezugnahme auf **Fig. 1B** und **Fig. 1C** kann die zweite Gate-Isolationsschicht 142 eine gemusterte Struktur aufweisen. In der Prozess der Musterbildung an der zweiten Gate-Isolationsschicht 142 kann die aktive Schicht 130 wahlweise leitfähig gemacht werden, derart, dass der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b gebildet werden können, jedoch ist ein Beispiel der vorliegenden Offenbarung nicht darauf beschränkt und kann die zweite Gate-Isolationsschicht 142 an der gesamten Oberfläche des Basis-

substrats 110 angebracht werden, ohne gemustert zu sein (siehe **Fig. 2**).

[0076] Die zweite Gate-Elektrode 152 ist an der zweiten Gate-Isolationsschicht 142 angeordnet. Die zweite Gate-Elektrode 152 überlappt mit dem Kanalabschnitt 130n der aktiven Schicht 130.

[0077] Die zweite Gate-Elektrode 152 kann mindestens eines eines aluminiumbasierten Metalls wie z. B. Aluminium (Al) oder eine Aluminiumlegierung, eines silberbasierten Metalls wie z. B. Silber (Ag) oder eine Silberlegierung, eines kupferbasierten Metalls wie z. B. Kupfer (Cu) oder eine Kupferlegierung, eines molybdänbasierten Metalls wie z. B. Molybdän (Mo) oder eine Molybdänlegierung, von Chrom (Cr), Tantal (Ta), Neodym (Nd) oder Titan (Ti) enthalten. Die zweite Gate-Elektrode 152 kann eine mehrschichtige Struktur aufweisen, die mindestens zwei leitende Schichten enthält, die jeweils voneinander verschiedene physische Eigenschaften aufweisen. Die zweite Gate-Elektrode 152 kann aus demselben Material wie die erste Gate-Elektrode 151 hergestellt sein oder kann aus einem Material hergestellt sein, das von dem der ersten Gate-Elektrode 151 verschieden ist.

[0078] Gemäß einem Beispiel der vorliegenden Offenbarung kann die zweite Gate-Isolationsschicht 142 durch einen Ätzprozess unter Verwendung der zweiten Gate-Elektrode 152 als eine Maske gemustert werden. In diesem Vorgang kann die aktive Schicht 130 wahlweise leitfähig gemacht werden, um den ersten Verbindungsabschnitt 130a und den zweiten Verbindungsabschnitt 130b zu bilden. Ausführlicher wird gemäß einem Beispiel der vorliegenden Offenbarung ein Bereich der aktiven Schicht 130, der mit der zweiten Gate-Elektrode 152 überlappt, nicht leitfähig gemacht und kann somit der Kanalabschnitt 130n werden, der Halbleitereigenschaften aufweist, und kann ein Bereich der aktiven Schicht 130, der mit der zweiten Gate-Elektrode 152 nicht überlappt, leitfähig gemacht werden und kann somit der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b werden.

[0079] Unter Bezugnahme auf **Fig. 1A** und **Fig. 1C** sind die erste Gate-Elektrode 151 und die zweite Gate-Elektrode 152 in der Dickenrichtung voneinander beabstandet, wobei die aktive Schicht 130 dazwischen angeordnet ist, und können durch ein Kontaktloch CH3 in einer Außenfläche der aktiven Schicht 130 miteinander verbunden werden.

[0080] Gemäß einem Beispiel der vorliegenden Offenbarung kann dieselbe Spannung an die erste Gate-Elektrode 151 und die zweite Gate-Elektrode 152 angelegt werden. Die Spannung, die an die erste Gate-Elektrode 151 und die zweite Gate-Elektrode

152 angelegt wird, wird als eine Gate-Spannung bezeichnet.

[0081] Gemäß einem Beispiel der vorliegenden Offenbarung ist die aktive Schicht 130 zwischen der ersten Gate-Elektrode 151 und der zweiten Gate-Elektrode 152 angeordnet und kann der Kanalabschnitt 130n als der Teil der aktiven Schicht 130 definiert sein, der in einer Draufsicht durch die zweite Gate-Elektrode 152 abgedeckt ist. Der Kanalabschnitt 130n somit überlappt mit der zweiten Gate-Elektrode 152 und der Bereich des Kanalabschnitts 130n, der mit der ersten Gate-Elektrode 151 zusätzlich zur zweiten Gate-Elektrode 152 überlappt, ist als der erste Kanalabschnitt 130n1 definiert. Der Bereich des Kanalabschnitts 130n, der mit der zweiten Gate-Elektrode 152 überlappt, jedoch nicht mit der ersten Gate-Elektrode 151 überlappt, ist als ein zweiter Kanalabschnitt 130n2 definiert.

[0082] Unter Bezugnahme auf **Fig. 1A** kann der Kanalabschnitt 130n einen ersten Kanalabschnitt 130n1 und einen zweiten Kanalabschnitt 130n2 enthalten, die nebeneinander (z. B. parallel zueinander) angeordnet sind. Jeder des ersten Kanalabschnitts 130n1 und des zweiten Kanalabschnitts 130n2 erstreckt sich vom ersten Verbindungsabschnitt 130a zum zweiten Verbindungsabschnitt 130b oder befindet sich zwischen dem ersten Verbindungsabschnitt 130a zum zweiten Verbindungsabschnitt 130b. Der erste Kanalabschnitt 130n1 überlappt mit der ersten Gate-Elektrode 151 und der zweiten Gate-Elektrode 152. Der zweite Kanalabschnitt 130n2 überlappt mit der zweiten Gate-Elektrode 152, ohne mit der ersten Gate-Elektrode 151 zu überlappen.

[0083] Gemäß einem Beispiel der vorliegenden Offenbarung ist die zweite aktive Schicht 132 über dem ersten Kanalabschnitt 130n1 und dem zweiten Kanalabschnitt 130n2 angeordnet. Die erste aktive Schicht 131 ist in mindestens einem Abschnitt des zweiten Kanalabschnitts 130n2 nicht angeordnet. Deshalb überlappt ein Teil des zweiten Kanalabschnitts 130n2 nicht mit dem ersten Kanalabschnitt 130n1.

[0084] Unter Bezugnahme auf **Fig. 1A** und **Fig. 1C** kann die erste aktive Schicht 131 die gesamte erste Gate-Elektrode 151 in dem Bereich abdecken, der mit dem Kanalabschnitt 130n überlappt. Ausführlicher kann die erste Gate-Elektrode 151 derart ausgelegt sein, dass sie lediglich der ersten aktiven Schicht 131 im Kanalabschnitt 130n zugewandt ist. Deshalb kann, wenn eine Spannung an die erste Gate-Elektrode 151 und die zweite Gate-Elektrode 152 angelegt wird, die Wirkung eines elektrischen Feldes, das durch die erste Gate-Elektrode 151 erzeugt wird, auf die erste aktive Schicht 131 ausgeübt werden und kann die Wirkung eines elektrischen Feldes, das durch die zweite Gate-Elektrode 152

erzeugt wird, auf die zweite aktive Schicht 132 ausgeübt werden.

[0085] Gemäß einem Beispiel der vorliegenden Offenbarung ist die erste Gate-Elektrode 151 dem ersten Kanalabschnitt 130n1 zugewandt und kann ein Abschnitt des ersten Kanalabschnitts 130n1, der der ersten Gate-Elektrode 151 zugewandt ist, die erste aktive Schicht 131 umfassen. Im Einzelnen kann ein unterer Abschnitt des ersten Kanalabschnitts 130n1, der durch die Wirkung des elektrischen Feldes durch die erste Gate-Elektrode 151 beeinflusst wird, die erste aktive Schicht 131 umfassen, die Eigenschaften niedriger Mobilität aufweist. Als Ergebnis kann die Schwellenwertspannung des Dünnschichttransistors 100 durch den unteren Abschnitt des ersten Kanalabschnitts 130n, der durch die erste Gate-Elektrode 151 beeinflusst wird, in der positiven (+) Richtung verschoben sein.

[0086] Im Einzelnen kann der Kanalabschnitt 130n einen ersten Kanalabschnitt 130n1 enthalten, der in der ersten aktiven Schicht 131 gebildet ist. Gemäß einem Beispiel der vorliegenden Offenbarung wird die Feldwirkung, die durch die erste Gate-Elektrode 151 verursacht wird, lediglich auf den ersten Kanalabschnitt 130n1, der in der ersten aktiven Schicht 131 gebildet ist, ausgeübt, derart, dass die Schwellenwertspannung des Dünnschichttransistors 100 in der positiven (+) Richtung verschoben sein kann.

[0087] Die zweite aktive Schicht 132, die Eigenschaften einer hohen Trägermobilität aufweist, weist schlechte Schnittstelleneigenschaften zu einer Isolationsschicht wie z. B. der ersten Gate-Isolationsschicht 141, insbesondere einer oxidbasierten Isolationsschicht auf. Gemäß einem Beispiel der vorliegenden Offenbarung kann die erste Gate-Isolationsschicht 141 als eine Pufferschicht zum Blockieren von Sauerstoff (O₂) oder Feuchtigkeit (H₂O), die vom Basissubstrat 110 eingedrungen ist, dienen und kann somit aus einem Oxid wie z. B. Siliziumoxid hergestellt werden. In diesem Fall kann, wenn die zweite aktive Schicht 132 mit der ersten Gate-Isolationsschicht 141 in Kontakt ist, eine Ladungsfalle an einer Schnittstelle zwischen der zweiten aktiven Schicht 132 und der ersten Gate-Isolationsschicht 141 erzeugt werden, wodurch die Schwellenwertspannung des Dünnschichttransistors 100 derart geändert werden kann, dass er instabil ist. Wenn die Wirkung des elektrischen Feldes auf die zweite aktive Schicht 132, die Eigenschaften einer hohen Mobilität aufweist, besonders auf die untere Oberfläche der zweiten aktiven Schicht 132, die mit der ersten Gate-Isolationsschicht 141 in Kontakt ist, ausgeübt wird, muss die Schwellenwertspannung des Dünnschichttransistors 100 nicht gleichförmig sein und kann ihr Ansteuern instabil sein.

[0088] Deshalb kann gemäß einem Beispiel der vorliegenden Offenbarung, um zu verhindern, dass die Wirkung des elektrischen Feldes, das durch die erste Gate-Elektrode 151 erzeugt wird, auf die untere Oberfläche der zweiten aktiven Schicht 132 ausgeübt wird, die erste aktive Schicht 131 ausgelegt sein, die erste Gate-Elektrode 151 im Kanalabschnitt 130n vollständig abzudecken. Zu diesem Zweck kann, wie in **Fig. 1A**, **Fig. 1C** und **Fig. 1D** gezeigt ist, die erste aktive Schicht 131 von einem ersten Kanalabschnitt 130n1, der als der Abschnitt des Kanalabschnitts 130n, der die erste Gate-Elektrode 151 abdeckt, definiert ist, zu einem Abschnitt eines zweiten Kanalabschnitts 130n2 erstrecken.

[0089] **Fig. 1E** ist eine Querschnittansicht, die einen Kanalabschnitt 130n eines Dünnschichttransistors eines Vergleichsbeispiels veranschaulicht. Wie in **Fig. 1E** gezeigt ist, ist dann, wenn die erste aktive Schicht 131 scheitert, die gesamten ersten Gate-Elektroden 151 im Kanalabschnitt 130n abzudecken, ein Abschnitt NC der zweiten aktiven Schicht 132 der ersten Gate-Elektrode 151 zugewandt. Als Ergebnis kann die Wirkung des elektrischen Feldes, das durch die erste Gate-Elektrode 151 erzeugt wird, auf den unteren Abschnitt der zweiten aktiven Schicht 132 direkt ausgeübt werden, wodurch ein Problem wie z. B. eine Ladungsfalle an der Schnittstelle der zweiten aktiven Schicht 132 und der ersten Gate-Isolationsschicht 141. In diesem Fall kann die Ansteuerungsstabilität des Dünnschichttransistors verschlechtert werden.

[0090] Die Anordnungsstruktur der ersten aktiven Schicht 131, die in **Fig. 1A**, **Fig. 1C** und **Fig. 1D** gezeigt ist, berücksichtigt einen Prozessfehler und ein Beispiel der vorliegenden Offenbarung ist nicht darauf beschränkt. Wenn ein genauer Prozess ohne einen Fehler durchgeführt werden kann, kann die erste aktive Schicht 131 die erste Gate-Elektrode 151 im Kanalabschnitt 130n vollständig abdecken und kann derart ausgelegt werden, dass sie im zweiten Kanalabschnitt 130n2 nicht angeordnet ist.

[0091] Unter Bezugnahme auf **Fig. 1A**, **Fig. 1B** und **Fig. 1C** ist die zweite aktive Schicht 132 der zweiten Gate-Elektrode 152 zugewandt. Die zweite aktive Schicht 132 kann derart ausgelegt sein, dass ihre Oberfläche, die der ersten Gate-Elektrode 151 zugewandt ist, durch die erste aktive Schicht 131 im Kanalabschnitt 130n vollständig abgedeckt sein kann. Im Einzelnen kann die zweite aktive Schicht 132 derart ausgelegt sein, dass sie der zweiten Gate-Elektrode 152 direkt zugewandt ist, wobei die zweite Gate-Isolationsschicht 142 dazwischen angeordnet ist, jedoch nicht der ersten Gate-Elektrode 151 mit der ersten Gate-Isolationsschicht 141 dazwischen angeordnet direkt zugewandt ist.

[0092] Wenn der Abschnitt der zweiten aktiven Schicht 132, der der ersten Gate-Elektrode 151 zugewandt ist, ist im Kanalabschnitt 130n durch die erste aktive Schicht 131 vollständig abgedeckt ist (d. h. wobei die erste aktive Schicht 131 zwischen der zweiten aktiven Schicht 132 und der ersten Gate-Elektrode 151 angeordnet ist), wird die zweite aktive Schicht 132 nicht durch das elektrische Feld durch die erste Gate-Elektrode 151 beeinflusst. Als Ergebnis kann verhindert werden, dass die Schwellenwertspannung des Dünnschichttransistors 100 instabil ist.

[0093] Im zweiten Kanalabschnitt 130n2 wird die zweite aktive Schicht 132 durch das elektrische Feld durch die zweite Gate-Elektrode 152 beeinflusst und weist eine hohe Mobilität auf. Insbesondere weist der zweite Kanalabschnitt 130n2, der aus der zweiten aktiven Schicht 132 gebildet ist, lediglich Eigenschaften einer hohen Mobilität auf, derart, dass die Schwellenwertspannung des Dünnschichttransistors 100 in der negativen (-) Richtung (siehe Fig. 5A) verschoben ist.

[0094] Als Ergebnis sind gemäß einem Beispiel der vorliegenden Offenbarung der erste Kanalabschnitt 130n1 zum Ermöglichen, dass die Schwellenwertspannung in der positiven (+) Richtung verschoben wird, und der zweite Kanalabschnitt 130n2 zum Ermöglichen, dass die Schwellenwertspannung in der negativen (-) Richtung verschoben wird, parallel angeordnet, wodurch der s-Faktor des Dünnschichttransistors 100 erhöht werden kann.

[0095] Außerdem können, wenn der Dünnschichttransistor 100 eingeschaltet wird, Ladungen hauptsächlich durch die zweite aktive Schicht 132, die der zweiten Gate-Elektrode 152 direkt zugewandt ist und Eigenschaften einer hohen Mobilität aufweist, verschoben werden. Als Ergebnis können Stromeigenschaften des Dünnschichttransistors 100 in einem EIN-Zustand verbessert werden.

[0096] Gemäß einem Beispiel der vorliegenden Offenbarung, ein Verhältnis der Breite w_1 des ersten Kanalabschnitts 130n1 zu einer Breite w_2 des zweiten Kanalabschnitts 130n2 im Bereich von 3:7 bis 7:3 liegen. Wenn die Breite w_1 des ersten Kanalabschnitts 130n1 kleiner als 30 % der Gesamtbreite ($w_1 + w_2$) des Kanalabschnitts 130n ist, wird die Wirkung der Schwellenwertspannung, die in der positiven (+) Richtung verschoben ist, verschlechtert, wodurch die Wirkung des Verbesserns des s-Faktors des Dünnschichttransistors 100 nicht groß sein muss. Andererseits wird dann, wenn die Breite w_1 des ersten Kanalabschnitts 130n1 70 % der Gesamtbreite ($w_1 + w_2$) des Kanalabschnitts 130n überschreitet, die Breite w_2 des zweiten Kanalabschnitts 130n2 schmal, derart, dass die Wirkung des Verschiebens der Schwellenwertspannung in der negativen (-) Richtung verschlechtert wird.

Als Ergebnis muss die Wirkung des Verbesserns des s-Faktors des Dünnschichttransistors 100 nicht groß sein.

[0097] Ausführlicher kann das Verhältnis der Breite w_1 des ersten Kanalabschnitts 130n1 zur Breite w_2 des zweiten Kanalabschnitts 130n2 im Bereich von 4:6 bis 6:4 liegen oder kann im Bereich von 4,5:5,5 bis 5,5:4,5 liegen.

[0098] Unter Bezugnahme auf Fig. 1B und Fig. 1C kann eine Isolationszwichenschicht 160 an der zweiten Gate-Elektrode 152 angeordnet sein. Die Isolationszwichenschicht 160 kann aus einem organischen oder einem anorganischen Isolationsmaterial hergestellt sein. Die Isolationszwichenschicht 160 kann aus einer Verbundschicht einer organischen Schicht und einer anorganischen Schicht gebildet sein.

[0099] Der Dünnschichttransistor 100 eines Beispiels der vorliegenden Offenbarung kann eine erste Elektrode 171 und eine zweite Elektrode 172 enthalten, die an der Isolationszwichenschicht 160 angeordnet sind. Die erste Elektrode 171 kann als eine Source-Elektrode dienen und die zweite Elektrode 172 kann als eine Drain-Elektrode dienen, jedoch ist ein Beispiel der vorliegenden Offenbarung nicht darauf beschränkt. Die erste Elektrode 171 kann als eine Drain-Elektrode dienen und die zweite Elektrode 172 kann als eine Source-Elektrode dienen. Zusätzlich kann der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b als eine Source-Elektrode bzw. eine Drain-Elektrode dienen und die erste Elektrode 171 und die zweite Elektrode 172 können als Verbindungselektroden zwischen den Elementen dienen.

[0100] Unter Bezugnahme auf Fig. 1A und Fig. 1B kann jede der ersten Elektrode 171 und der zweiten Elektrode 172 durch Kontaktlöcher CH1 und CH2 mit der aktiven Schicht 130 verbunden sein. Im Einzelnen kann die erste Elektrode 171 durch das Kontaktloch CH1 mit dem ersten Verbindungsabschnitt 130a in Kontakt sein. Die zweite Elektrode 172 kann von der ersten Elektrode 171 beabstandet sein und kann somit durch das Kontaktloch CH2 mit dem zweiten Verbindungsabschnitt 130b in Kontakt sein.

[0101] Fig. 2 ist eine Querschnittansicht, die einen Dünnschichttransistor 200 eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht. Im Folgenden wird die Beschreibung der Elemente, die bereits beschrieben wurden, ausgelassen, um Redundanz zu vermeiden.

[0102] Im Vergleich mit dem Dünnschichttransistor 100 von Fig. 1A bis Fig. 1C enthält der Dünnschichttransistor 200 von Fig. 2 eine zweite Gate-Isolationschicht 142, die nicht ist gemustert. Wie in Fig. 2

gezeigt ist, muss die zweite Gate-Isolationsschicht 142 nicht gemustert sein.

[0103] Wenn die zweite Gate-Isolationsschicht 142 nicht gemustert ist, kann die aktive Schicht 130 durch selektive Ionendotierung, selektive Wasserstoffimplantation oder selektive ultraviolette Bestrahlung wahlweise leitfähig gemacht werden, derart, dass der erste Verbindungsabschnitt 130a und der zweite Verbindungsabschnitt 130b gebildet werden können. Die zweite Gate-Isolationsschicht 142 deckt die aktive Schicht 130 vollständig ab. Kontaktlöcher CH1 und CH2 können gebildet werden, um die aktive Schicht in den Verbindungsbereichen 130a, 130b zu kontaktieren.

[0104] Fig. 3 ist eine Querschnittansicht, die einen Dünnschichttransistor 300 noch eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht.

[0105] Unter Bezugnahme auf Fig. 3 kann eine Lichtabschirmungsschicht 111 am Basissubstrat 110 angeordnet sein. Die Lichtabschirmungsschicht 111 sein aus einem Material hergestellt kann, das Lichtabschirmungseigenschaften aufweist. Die Lichtabschirmungsschicht 111 schirmt Licht ab, das von der Außenseite einfällt, um die aktive Schicht 130 zu schützen.

[0106] Obwohl es in Fig. 3 nicht gezeigt ist, kann eine untere Pufferschicht zwischen dem Basissubstrat 110 und der Lichtabschirmungsschicht 111 angeordnet sein.

[0107] Unter Bezugnahme auf Fig. 3 kann eine Pufferschicht 120 an der Lichtabschirmungsschicht 111 angeordnet sein. Die Pufferschicht 120 kann Siliziumoxid und/oder Siliziumnitrid und/oder ein metallbasiertes Oxid enthalten. Die Pufferschicht 120 schützt die aktive Schicht 130. Außerdem kann eine obere Oberfläche des Basissubstrats 110, an der die Lichtabschirmungsschicht 111 angeordnet ist, durch die Pufferschicht 120 gleichförmig sein.

[0108] Unter Bezugnahme auf Fig. 3 können weitere Elemente des Dünnschichttransistors 300, der die erste Gate-Elektrode 151 enthält, an der Pufferschicht 120 angeordnet sein.

[0109] Fig. 4 ist eine Querschnittansicht, die einen Dünnschichttransistor 400 ferner nochmals eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht.

[0110] Im Dünnschichttransistor 400 von Fig. 4 kann die zweite aktive Schicht 132 eine mehrschichtige Struktur im Vergleich zum Dünnschichttransistor 100 von Fig. 1B aufweisen.

[0111] Unter Bezugnahme auf Fig. 4 kann die zweite aktive Schicht 132 eine erste Oxidhalbleiterschicht 132a und eine zweite Oxidhalbleiterschicht 132b an der ersten Oxidhalbleiterschicht 132a enthalten. Sowohl die erste Oxidhalbleiterschicht 132a als auch die zweite Oxidhalbleiterschicht 132b können Eigenschaften einer hohen Mobilität aufweisen.

[0112] Allerdings ist ferner noch ein weiteres Beispiel der vorliegenden Offenbarung nicht auf das oben beschriebene Beispiel beschränkt.

[0113] Die erste Oxidhalbleiterschicht 130a und die zweite Oxidhalbleiterschicht 130b können dasselbe Halbleitermaterial enthalten und können ihre jeweilige Halbleitermaterialien enthalten, die voneinander verschieden sind.

[0114] Die erste aktive Schicht 131 kann auch eine mehrschichtige Struktur aufweisen. Zum Beispiel kann die erste aktive Schicht 131 eine Struktur aufweisen, in der mehrere Halbleiterschichten, die aus verschiedenen Oxidhalbleitermaterialien, die Eigenschaften niedriger Mobilität aufweisen, hergestellt sind, gestapelt sind.

[0115] Fig. 5A und Fig. 5B sind Schwellenwertspannungsgraphen für Dünnschichttransistoren. Im Einzelnen ist Fig. 5A ein Schwellenwertspannungsgraph eines Dünnschichttransistors, der im Allgemeinen als ein Schaltelement verwendet wird, und ist Fig. 5B ein Schwellenwertspannungsgraph des Dünnschichttransistors 100 eines Beispiels der vorliegenden Offenbarung.

[0116] Der Schwellenwertspannungsgraph für Dünnschichttransistoren wird durch einen Graphen eines Drain/Source-Stroms I_{DS} für eine Gate-Spannung V_{GS} repräsentiert. Fig. 5A und Fig. 5B zeigen den Drain/Source-Strom I_{DS} für die Gate-Spannung V_{GS} . In Fig. 5A und Fig. 5B ist ein Kehrwert der Steigung des Graphen des Drain/Source-Stroms I_{DS} für die Gate-Spannung V_{GS} ein s-Faktor. Wenn eine Steigung des Graphen steil ist, ist der s-Faktor klein, und wenn die Steigung des Graphen sanft ist, ist der s-Faktor groß. Wenn der s-Faktor groß ist, ist eine Änderungsrate des Drain/Source-Stroms I_{DS} für die Gate-Spannung im Zeitraum der Schwellenwertspannung V_{th} langsam.

[0117] Wenn der s-Faktor groß wird, ist es, da die Änderungsrate des Drain/Source-Stroms I_{DS} für die Gate-Spannung im Zeitraum der Schwellenwertspannung V_{th} langsam wird, einfach, eine Magnitude des Drain/Source-Stroms I_{DS} durch Anpassen der Gate-Spannung V_{GS} anzupassen. In der Anzeigevorrichtung, die durch den Strom angesteuert wird, kann z. B. in einer organischen lichtemittierenden Anzeigevorrichtung eine Grauskala eines Pixels durch Anpassen der Magnitude des Drain/Source-Stroms

I_{DS} des Ansteuerdünnschichttransistors gesteuert werden. Die Magnitude des Drain/Source-Stroms I_{DS} des Ansteuerdünnschichttransistors wird durch die Gate-Spannung bestimmt. Deshalb ist es in der organischen lichtemittierenden Anzeigevorrichtung, die durch den Strom angesteuert wird, einfach, eine Grauskala eines Pixels anzupassen, wenn der s-Faktor des Ansteuerdünnschichttransistors TR groß wird.

[0118] Wie in **Fig. 5A** gezeigt ist, kann im Schwellenwertspannungsgraphen des Dünnschichttransistors, der im Allgemeinen als das Schaltelement verwendet wird, dann, wenn die Schwellenwertspannung in einem Bereich einer Spannung größer als 0 V in der positiven (+) Richtung verschoben ist und die Schwellenwertspannung in einem Bereich einer Spannung kleiner als 0 V in der negativen (-) Richtung verschoben ist, die Steigung des Graphen des Drain/Source-Stroms I_{DS} für die Gate-Spannung V_{GS} im Zeitraum der Schwellenwertspannung V_{th} langsam werden.

[0119] Im Dünnschichttransistor 100 eines Beispiels der vorliegenden Offenbarung kann die Schwellenwertspannung durch den ersten Kanalabschnitt 130n1 in der positiven (+) Richtung verschoben sein und kann die Schwellenwertspannung durch den zweiten Kanalabschnitt 130n2 in der negativen (-) Richtung verschoben sein. Als Ergebnis kann der Dünnschichttransistor 100 eines Beispiels der vorliegenden Offenbarung einen großen s-Faktor aufweisen, wie in **Fig. 5b** gezeigt ist.

[0120] Im Folgenden werden die Anzeigevorrichtungen eines weiteren Beispiels der vorliegenden Offenbarung beschrieben. Die Anzeigevorrichtungen eines weiteren Beispiels der vorliegenden Offenbarung kann die oben beschriebenen Dünnschichttransistoren 100, 200, 300 und 400 enthalten.

[0121] **Fig. 6** ist eine schematische Ansicht, die eine Anzeigevorrichtung 500 eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht.

[0122] Wie in **Fig. 6** gezeigt ist, enthält die Anzeigevorrichtung 500 eines weiteren Beispiels der vorliegenden Offenbarung eine Anzeigetafel 310, einen Gate-Treiber 320, einen Datentreiber 330 und eine Steuereinheit 340.

[0123] In der Anzeigetafel 310 sind Gate-Leitungen GL und Datenleitungen DL angeordnet und in Schnittbereichen der Gate-Leitungen GL und der Datenleitungen DL sind Pixel P angeordnet. Durch Ansteuern der Pixel P wird ein Bild angezeigt.

[0124] Die Steuereinheit 340 steuert den Gate-Treiber 320 und den Datentreiber 330.

[0125] Die Steuereinheit 340 gibt unter Verwendung eines Signals, das von einem externen System (das nicht gezeigt ist) geliefert wird, ein Gate-Steuersignal GCS zum Steuern des Gate-Treibers 320 und ein Datensteuersignal DCS zum Steuern des Datentreibers 330 aus. Außerdem tastet die Steuereinheit 340 Eingangsbilddaten, die von dem externen System eingegeben werden, ab, richtet die abgetasteten Daten neu aus und liefert die neuausgerichteten digitale Bilddaten RGB zum Datentreiber 330.

[0126] Das Gate-Steuersignal GCS enthält einen Gate-Startpuls GSP, einen Gate-Versatztakt GSC, ein Gate-Ausgabeaktivierungssignal GOE, ein Startsignal Vst und einen Gate-Takt GCLK. Außerdem können Steuersignale zum Steuern eines Schieberegisters im Gate-Steuersignal GCS enthalten sein.

[0127] Das Datensteuersignal DCS enthält einen Source-Startpuls SSP, einen Source-Versatztaktssignal SSC, ein Source-Ausgabeaktivierungssignal SOE und ein Polaritätssteuersignal POL.

[0128] Der Datentreiber 330 liefert eine Datenspannung zu den Datenleitungen DL der Anzeigetafel 310. Im Einzelnen setzt der Datentreiber 330 die Bilddaten RGB, die von der Steuereinheit 340 eingegeben werden, in eine analoge Datenspannung um und liefert die Datenspannung zu den Datenleitungen DL.

[0129] Der Gate-Treiber 320 kann ein Schieberegister 350 enthalten.

[0130] Das Schieberegister 350 liefert sequenziell Gate-Pulse zu den Gate-Leitungen GL für einen Rahmen unter Verwendung des Startsignals und des Gate-Takts, die von der Steuereinheit 340 gesendet werden. In diesem Fall bedeutet ein Rahmen einen Zeitraum, in dem ein Bild durch die Anzeigetafel 310 ausgegeben wird. Der Gate-Puls weist eine Einschaltspannung auf, die ein Schaltelement (einen Dünnschichttransistor), das im Pixel P angeordnet ist, einschalten kann.

[0131] Außerdem liefert das Schieberegister 350 ein Aus-Gate-Signal, das ein Schaltelement ausschalten kann, für den weiteren Zeitraum eines Rahmens, in dem der Gate-Puls nicht geliefert wird, zu der Gate-Leitung GL. Im Folgenden werden der Gate-Puls und das Aus-Gate-Signal gemeinsam als ein Abtastsignal SS oder Scan bezeichnet.

[0132] Gemäß einem Beispiel der vorliegenden Offenbarung kann der Gate-Treiber 320 am Basissubstrat 110 gekapselt sein. Auf diese Weise wird eine Struktur, in der der Gate-Treiber 320 am Basissubstrat 110 direkt gekapselt ist, als eine Gate-In-Tafel-Struktur (GIP-Struktur) bezeichnet.

[0133] Fig. 7 ist ein Schaltplan, der ein beliebiges Pixel P von Fig. 6 veranschaulicht, Fig. 8 ist eine Draufsicht, die ein Pixel P von Fig. 7 veranschaulicht, und Fig. 9 ist eine Querschnittsansicht, die entlang der Linie III-III' von Fig. 8 genommen wurde.

[0134] Der Schaltplan von Fig. 7 ist ein Ersatzschaltbild für das Pixel P der Anzeigevorrichtung 500, die eine organische Leuchtdiode (OLED) als ein Anzeigeelement 710 enthält. Das Pixel P enthält ein Anzeigeelement 710 und eine Pixelansteuerungsschaltung PDC zum Ansteuern des Anzeigeelements 710.

[0135] Gemäß einem weiteren Beispiel der vorliegenden Offenbarung enthält die Anzeigevorrichtung 500 eine Pixelansteuerungsschaltung PDC und ein Anzeigeelement 710. Die Pixelansteuerungsschaltung PDC enthält einen ersten Dünnschichttransistor TR1 und einen zweiten Dünnschichttransistor TR2. Jeder der Dünnschichttransistoren 100, 200, 300 und 400, die oben beschrieben sind, kann als der erste Dünnschichttransistor TR1 verwendet werden.

[0136] Gemäß einem weiteren Beispiel der vorliegenden Offenbarung ist der erste Dünnschichttransistor TR1 ein Ansteuerungstransistor und ist der zweite Dünnschichttransistor TR2 ein Schalttransistor.

[0137] Der zweite Dünnschichttransistor TR2 ist mit der Gate-Leitung GL und der Datenleitung DL verbunden und wird durch das Abtastsignal SS, das über die Gate-Leitung GL geliefert wird, ein- oder ausgeschaltet.

[0138] Die Datenleitung DL liefert eine Datenspannung Vdata zur Pixelansteuerungsschaltung PDC und der zweite Dünnschichttransistor TR2 steuert das Anlegen der Datenspannung Vdata.

[0139] Eine Ansteuerleistungsleitung PL liefert eine Ansteuerungsspannung Vdd zum Anzeigeelement 710 und der erste Dünnschichttransistor TR1 steuert die Ansteuerungsspannung Vdd. Die Ansteuerungsspannung Vdd ist eine Pixelansteuerungsspannung zum Ansteuern der organischen Leuchtdiode (OLED), die das Anzeigeelement 710 ist.

[0140] Wenn der zweite Dünnschichttransistor TR2 durch das Abtastsignal SS, das vom Gate-Treiber 320 über die Gate-Leitung GL angelegt wird, eingeschaltet wird, wird die Datenspannung Vdata, die über die Datenleitung DL geliefert wird, zu einer Gate-Elektrode G11 und G12 des ersten Dünnschichttransistors TR1, die mit dem Anzeigeelement 710 verbunden ist, geliefert. Die Datenspannung Vdata wird in einen Speicherkondensator C1 geladen, der zwischen der Gate-Elektrode G11 und G12

und einer Source-Elektrode S1 des ersten Dünnschichttransistors TR1 gebildet ist.

[0141] Der Betrag eines Stroms, der über den ersten Dünnschichttransistor TR1 zur organischen Leuchtdiode (OLED), die das Anzeigeelement 710 ist, geliefert wird, wird in Übereinstimmung mit der Datenspannung Vdata gesteuert, wodurch eine Grauskala von Licht, das vom Anzeigeelement 710 abgestrahlt wird, gesteuert werden kann.

[0142] Unter Bezugnahme auf Fig. 8 und Fig. 9 sind der erste Dünnschichttransistor TR1 und der zweite Dünnschichttransistor TR2 am Basissubstrat 110 angeordnet.

[0143] Das Basissubstrat 110 kann aus Glas oder Kunststoff hergestellt sein. Kunststoff, der eine flexible Eigenschaft aufweist, z. B. Polyimid (PI), kann als das Basissubstrat 110 verwendet werden.

[0144] Lichtabschirmungsschichten 111 und 211 sind am Basissubstrat 110 angeordnet. Die Lichtabschirmungsschichten 111 und 211 können Licht abschirmen, das von außerhalb einfällt, um die aktiven Schichten A1 und A2 zu schützen.

[0145] Eine Pufferschicht 120 ist an den Lichtabschirmungsschichten 111 und 211 angeordnet. Die Pufferschicht 120 ist aus einem Isolationsmaterial hergestellt und schützt die aktiven Schichten A1 und A2 vor externem Wasser oder Sauerstoff.

[0146] Eine erste Gate-Elektrode G11 des ersten Dünnschichttransistors TR1 ist an der Pufferschicht 120 angeordnet. Der zweite Dünnschichttransistor TR2 muss keine Gate-Elektrode enthalten, die an derselben Schicht wie die erste Gate-Elektrode G11 des ersten Dünnschichttransistors TR1 angeordnet ist.

[0147] Eine Gate-Isolationsschicht 141 ist an der ersten Gate-Elektrode G11 angeordnet.

[0148] Die aktive Schicht A1 des ersten Dünnschichttransistors TR1 und die aktive Schicht A2 des zweiten Dünnschichttransistors TR2 sind an der ersten Gate-Isolationsschicht 141 angeordnet. Zum Beispiel können die aktiven Schichten A1 und A2 ein Oxidhalbleitermaterial enthalten. Die aktiven Schichten A1 und A2 können aus einer Oxidhalbleiterschicht hergestellt sein, die aus einem Oxidhalbleitermaterial hergestellt ist.

[0149] Die aktive Schicht A1 des ersten Dünnschichttransistors TR1 enthält eine erste aktive Schicht A11 und eine zweite aktive Schicht A12. Die erste aktive Schicht A11 und die zweite aktive Schicht A12 sind miteinander überlappend angeordnet. Die erste aktive Schicht A11 kann aus einem

Material hergestellt sein, das eine Mobilität aufweist, die kleiner als die der zweiten aktiven Schicht A12 ist. Zum Beispiel kann die zweite aktive Schicht A12 eine Mobilität aufweisen, die zweimal oder mehr größer als die der ersten aktiven Schicht A11 ist.

[0150] Die erste aktive Schicht A11 kann aus einem Oxidhalbleitermaterial mit niedriger Mobilität hergestellt sein. Die zweite aktive Schicht A12 kann aus einem Oxidhalbleitermaterial mit hoher Mobilität hergestellt sein.

[0151] Eine Breite der zweiten aktiven Schicht A12 ist größer als eine Breite w_{11} der ersten aktiven Schicht A11. Die erste aktive Schicht A11 kann eine Breite aufweisen, die ausreichend ist, mindestens die erste Gate-Elektrode G11 in einem Bereich, der mit der zweiten Gate-Elektrode G12 überlappt, abzudecken.

[0152] Die aktive Schicht A2 des zweiten Dünnschichttransistors TR2 kann eine aktive Schicht, die aus demselben Material wie die erste aktive Schicht A11 des ersten Dünnschichttransistors Tr1 hergestellt ist, und/oder eine aktive Schicht, die aus demselben Material wie die zweite aktive Schicht A12 des ersten Dünnschichttransistors TR1 hergestellt ist, enthalten. In **Fig. 9** enthält die aktive Schicht A2 des zweiten Dünnschichttransistors TR2 sowohl eine aktive Schicht, die aus demselben Material wie die erste aktive Schicht A11 des ersten Dünnschichttransistors TR1 hergestellt ist, als auch eine aktive Schicht, die aus demselben Material wie die zweite aktive Schicht A12 des ersten Dünnschichttransistors TR1 hergestellt ist.

[0153] Eine zweite Gate-Isolationsschicht 142 ist an den aktiven Schichten A1 und A2 angeordnet.

[0154] Eine zweite Gate-Elektrode G12 des ersten Dünnschichttransistors TR1 und eine Gate-Elektrode G2 des zweiten Dünnschichttransistors TR2 sind an der zweiten Gate-Isolationsschicht 142 angeordnet.

[0155] Außerdem kann eine Gate-Leitung GL an der zweiten Gate-Isolationsschicht 142 angeordnet sein. Die Gate-Elektrode G2 des zweiten Dünnschichttransistors TR2 kann sich von der Gate-Leitung GL erstrecken, jedoch ist ein Beispiel der vorliegenden Offenbarung nicht darauf beschränkt und ein Abschnitt der Gate-Leitung GL kann die Gate-Elektrode G2 des zweiten Dünnschichttransistors TR2 sein.

[0156] Unter Bezugnahme auf **Fig. 8** und **Fig. 9** ist eine erste Kondensatorelektrode C11 des Speicherkondensators C1 an der zweiten Gate-Isolationsschicht 142 angeordnet. Die erste Kondensatorelektrode C11 kann mit der zweiten Gate-Elektrode G12 des ersten Dünnschichttransistors TR1 verbunden

sein. Die erste Kondensatorelektrode C11 kann mit der zweiten Gate-Elektrode G12 des ersten Dünnschichttransistors TR1 einteilig gebildet sein. Unter Bezugnahme auf **Fig. 8** können die erste Gate-Elektrode G11 und die zweite Gate-Elektrode G12 des ersten Dünnschichttransistors TR1 durch ein Kontaktloch H3 verbunden sein.

[0157] Eine Isolationszwischenschicht 160 ist an der zweiten Gate-Elektrode G12 des ersten Dünnschichttransistors TR1, der Gate-Elektrode G2 des zweiten Dünnschichttransistors TR2, der Gate-Leitung GL und der ersten Kondensatorelektrode C11 angeordnet. Die Isolationszwischenschicht 160 kann aus einem organischen oder einem anorganischen Isolationsmaterial hergestellt sein.

[0158] Eine Source-Elektrode S1 und eine Drain-Elektrode D1 des ersten Dünnschichttransistors TR1 sind an der Isolationszwischenschicht 160 angeordnet. Die Source-Elektrode S1 des ersten Dünnschichttransistors TR1 kann als eine erste Elektrode 171 bezeichnet werden und die Drain-Elektrode D1 des ersten Dünnschichttransistors TR1 kann als eine zweite Elektrode 172 bezeichnet werden.

[0159] Zusätzlich sind eine Source-Elektrode S2 und eine Drain-Elektrode D2 des zweiten Dünnschichttransistors TR2 an der Isolationszwischenschicht 160 angeordnet. Die Datenleitung DL, die Ansteuerleistungsleitung PL und eine zweite Kondensatorelektrode C12 des Speicherkondensators C1 kann an der Isolationszwischenschicht 160 angeordnet sein.

[0160] Ein Abschnitt der Ansteuerleistungsleitung PL kann erweitert sein, um die Drain-Elektrode D1 des ersten Dünnschichttransistors TR1 zu sein. Die Drain-Elektrode D1 des ersten Dünnschichttransistors TR1 ist mit der aktiven Schicht A1 durch ein Kontaktloch H1 verbunden.

[0161] Die Source-Elektrode S1 des ersten Dünnschichttransistors TR1 kann mit der aktiven Schicht A1 durch ein Kontaktloch H2 verbunden sein und kann mit der Lichtabschirmungsschicht 111 durch ein weiteres Kontaktloch H4 verbunden sein.

[0162] Die Source-Elektrode S1 des ersten Dünnschichttransistors TR1 und die zweite Kondensatorelektrode C12 sind miteinander verbunden. Die Source-Elektrode S1 des ersten Dünnschichttransistors TR1 und die zweite Kondensatorelektrode C12 können einteilig gebildet sein.

[0163] Ein Abschnitt der Datenleitung DL kann erweitert sein, um die Source-Elektrode S2 des zweiten Dünnschichttransistors TR2 zu sein. Die Source-Elektrode S2 des zweiten Dünnschichttransistors

TR2 kann mit der aktiven Schicht A2 durch ein Kontaktloch H6 verbunden sein.

[0164] Eine Drain-Elektrode D2 des zweiten Dünnschichttransistors TR2 kann mit der aktiven Schicht A2 durch ein Kontaktloch H7 verbunden sein, kann mit der ersten Kondensatorelektrode C 11 durch ein weiteres Kontaktloch H5 verbunden sein und kann mit der Lichtabschirmungsschicht 211 durch ein weiteres Kontaktloch H8 verbunden sein.

[0165] Eine Planarisierungsschicht 180 ist an der Source-Elektrode S1 und der Drain-Elektrode D1 des ersten Dünnschichttransistors TR1, der Source-Elektrode S2 und der Drain-Elektrode D2 des zweiten Dünnschichttransistors TR2, der Datenleitung DL, der Ansteuerleistungsleitung PL und der zweiten Kondensatorelektrode C12 angeordnet.

[0166] Die Planarisierungsschicht 180 ist aus einer Isolationsschicht hergestellt und ebnet obere Abschnitte des ersten Dünnschichttransistors TR1 und des zweiten Dünnschichttransistors TR2 und schützt den ersten Dünnschichttransistor TR1 und den zweiten Dünnschichttransistor TR2.

[0167] Eine erste Pixelelektrode 711 des Anzeigeelements 710 ist an der Planarisierungsschicht 180 angeordnet. Die erste Pixelelektrode 711 ist in Kontakt mit der zweiten Kondensatorelektrode C12 durch ein Kontaktloch H9, das in der Planarisierungsschicht 180 gebildet ist. Als Ergebnis kann die erste Pixel elektrode 711 mit der Source-Elektrode S1 des ersten Dünnschichttransistors TR1 verbunden sein.

[0168] Eine Bankschicht 750 ist bei einer Kante der ersten Pixelelektrode 711 angeordnet. Die Bankschicht 750 definiert einen Lichtemissionsbereich des Anzeigeelements 710.

[0169] Eine organische lichtemittierende Schicht 712 ist an der ersten Pixelelektrode 711 angeordnet und eine zweite Pixelelektrode 713 ist an der organischen lichtemittierenden Schicht 712 angeordnet. Deshalb wird das Anzeigeelement 710 vervollständigt. Das Anzeigeelement 710, das in **Fig. 8** und **Fig. 9** gezeigt ist, ist eine organische Leuchtdiode OLED. Deshalb ist die Anzeigevorrichtung 500 eines weiteren Beispiels der vorliegenden Offenbarung eine organische lichtemittierende Anzeigevorrichtung.

[0170] **Fig. 10** ist ein Schaltplan, der ein beliebiges Pixel P einer Anzeigevorrichtung 600 noch eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht.

[0171] **Fig. 10** ist ein Ersatzschaltbild, das ein Pixel P einer organischen lichtemittierenden Anzeigevorrichtung veranschaulicht.

[0172] Das Pixel P der Anzeigevorrichtung 600, das in **Fig. 10** gezeigt ist, enthält eine organische Leuchtdiode (OLED), die ein Anzeigeelement 710 ist, und eine Pixelansteuerungsschaltung PDC zum Ansteuern des Anzeigeelements 710. Das Anzeigeelement 710 ist mit der Pixelansteuerungsschaltung PDC verbunden.

[0173] Im Pixel P sind Signalleitungen DL, GL, PL, RL und SCL zum Liefern eines Signals zur Pixelansteuerungsschaltung PDC angeordnet.

[0174] Die Datenspannung Vdata wird zur Datenleitung DL geliefert, das Abtastsignal SS wird zur Gate-Leitung GL geliefert, die Ansteuerungsspannung Vdd zum Ansteuern des Pixels wird zur Ansteuerleistungsleitung PL geliefert, eine Bezugsspannung Vref wird zu einer Bezugsleitung RL geliefert und ein Erfassungssteuersignal SCS wird zu einer Erfassungssteuerungsleitung SCL geliefert.

[0175] Die Pixelansteuerungsschaltung PDC enthält z. B. einen zweiten Dünnschichttransistor TR2 (einen Schalttransistor), der mit der Gate-Leitung GL und der Datenleitung DL verbunden ist, einen ersten Dünnschichttransistor TR1 (einen Ansteuerungstransistor) zum Steuern einer Magnitude einer Stromausgabe zum Anzeigeelement 710 in Übereinstimmung mit der Datenspannung Vdata, die durch den zweiten Dünnschichttransistor TR2 gesendet wird, und einen dritten Dünnschichttransistor TR3 (einen Bezugstransistor) zum Erfassen von Eigenschaften des ersten Dünnschichttransistors TR1.

[0176] Der Speicherkondensator C1 ist zwischen der Gate-Elektrode des ersten Dünnschichttransistors TR1 und dem Anzeigeelement 710 positioniert.

[0177] Der zweite Dünnschichttransistor TR2 wird durch das Abtastsignal SS, das zur Gate-Leitung GL geliefert wird, eingeschaltet, um die Datenspannung Vdata, die zur Datenleitung DL geliefert wird, zur Gate-Elektrode des ersten Dünnschichttransistors TR1 zu übertragen.

[0178] Der dritte Dünnschichttransistor TR3 ist mit einem ersten Knoten n1 zwischen dem ersten Dünnschichttransistor TR1 und dem Anzeigeelement 710 und der Bezugsleitung RL verbunden und wird somit durch das Erfassungssteuersignal SCS ein- oder ausgeschaltet und erfasst Eigenschaften des ersten Dünnschichttransistors TR1, der ein Ansteuerungstransistor ist, für einen Erfassungszeitraum.

[0179] Ein zweiter Knoten n2, der mit der Gate-Elektrode des ersten Dünnschichttransistors TR1 verbunden ist, ist mit dem zweiten Dünnschichttransistor TR2 verbunden. Der Speicherkondensator C1 ist zwischen dem zweiten Knoten n2 und dem ersten Knoten n1 gebildet.

[0180] Wenn der zweite Dünnschichttransistor TR2 eingeschaltet wird, wird die Datenspannung Vdata, die über die Datenleitung DL geliefert wird, zur Gate-Elektrode des ersten Dünnschichttransistors TR1 geliefert. Die Datenspannung Vdata wird in den Speicherkondensator C1, der zwischen der Gate-Elektrode und der Source-Elektrode des ersten Dünnschichttransistors TR1 gebildet ist, geladen.

[0181] Wenn der erste Dünnschichttransistor TR1 eingeschaltet wird, wird der Strom über den ersten Dünnschichttransistor TR1 in Übereinstimmung mit der Ansteuerungsspannung Vdd zum Ansteuern des Pixels zum Anzeigeelement 710 geliefert, wodurch vom Anzeigeelement 710 Licht ausgegeben wird.

[0182] Fig. 11 ist ein Schaltplan, der ein Pixel einer Anzeigevorrichtung 700 ferner nochmals eines weiteren Beispiels der vorliegenden Offenbarung veranschaulicht.

[0183] Das Pixel P der Anzeigevorrichtung 700, das in Fig. 11 gezeigt ist, enthält eine organische Leuchtdiode (OLED), die ein Anzeigeelement 710 ist, und eine Pixelansteuerungsschaltung PDC zum Ansteuern des Anzeigeelements 710. Das Anzeigeelement 710 ist mit der Pixelansteuerungsschaltung PDC verbunden.

[0184] Die Pixelansteuerungsschaltung PDC enthält Dünnschichttransistoren TR1, TR2, TR3 und TR4.

[0185] Im Pixel P sind Signalleitungen DL, EL, GL, PL, SCL und RL zum Liefern eines Ansteuersignals zur Pixelansteuerungsschaltung PDC angeordnet.

[0186] Im Vergleich mit dem Pixel P von Fig. 10 enthält das Pixel P von Fig. 11 ferner eine Emissionssteuerungsleitung EL. Ein Emissionssteuersignal EM wird zur Emissionssteuerungsleitung EL geliefert.

[0187] Außerdem enthält die Pixelansteuerungsschaltung PDC von Fig. 11 im Vergleich zur Pixelansteuerungsschaltung PDC von Fig. 10 ferner einen vierten Dünnschichttransistor TR4, der ein Emissionssteuerungstransistor zum Steuern eines Lichtemissionszeitpunkts des ersten Dünnschichttransistors TR1 ist.

[0188] Der Speicherkondensator C1 ist zwischen der Gate-Elektrode des ersten Dünnschichttransistors TR1 und dem Anzeigeelements 710 positioniert.

[0189] Der zweite Dünnschichttransistor TR2 wird durch das Abtastsignal SS, das zur Gate-Leitung GL geliefert wird, eingeschaltet, um die Datenspannung Vdata, die zur Datenleitung DL geliefert wird,

zur Gate-Elektrode des ersten Dünnschichttransistors TR1 zu übertragen.

[0190] Der dritte Dünnschichttransistor TR3 ist mit der Bezugsleitung RL verbunden und wird somit durch das Erfassungssteuersignal SCS ein- oder ausgeschaltet und erfasst Eigenschaften des ersten Dünnschichttransistors TR1, der ein Ansteuerungstransistor ist, für einen Erfassungszeitraum.

[0191] Der vierte Dünnschichttransistor TR4 überträgt die Ansteuerungsspannung Vdd in Übereinstimmung mit dem Emissionssteuersignal EM zum ersten Dünnschichttransistor TR1 oder schirmt die Ansteuerungsspannung Vdd ab. Wenn der vierte Dünnschichttransistor TR4 eingeschaltet ist, wird Strom zum ersten Dünnschichttransistor TR1 geliefert, wodurch vom Anzeigeelement 710 Licht ausgegeben wird.

[0192] Die Pixelansteuerungsschaltung PDC ferner nochmals eines weiteren Beispiels der vorliegenden Offenbarung kann in verschiedenen Strukturen zusätzlich zur oben beschriebenen Struktur gebildet sein. Die Pixelansteuerungsschaltung PDC kann z. B. fünf oder mehr Dünnschichttransistoren enthalten.

[0193] Gemäß der vorliegenden Offenbarung können die folgenden vorteilhaften Wirkungen erhalten werden.

[0194] Im Dünnschichttransistor eines Beispiels der vorliegenden Offenbarung weist der Kanalabschnitt eine selektive Doppelaktivschichtstruktur auf und weist außerdem eine selektive Doppel-Gate-Struktur auf, wodurch der s-Faktor des Dünnschichttransistors verbessert werden kann.

[0195] Gemäß einem Beispiel der vorliegenden Offenbarung können, da der Kanalabschnitt einen Halbleiterabschnitt mit hoher Mobilität und einen Abschnitt aufweist, in dem ein Halbleiter mit hoher Mobilität und ein Halbleiter mit niedriger Mobilität miteinander überlappen, eine negative (-) Verschiebung und eine positive (+) Verschiebung der Schwellenwertspannung in einem Kanalabschnitt gleichzeitig auftreten, wodurch der s-Faktor des Dünnschichttransistors verbessert werden kann.

[0196] In der Anzeigevorrichtung eines Beispiels der vorliegenden Offenbarung wird der Dünnschichttransistor, der einen großen s-Faktor aufweist und gleichzeitig exzellente EIN-Stromeigenschaften aufweist, als der Ansteuerungstransistor verwendet, wodurch eine exzellente Graustufenausdrucksleistungsfähigkeit und exzellente Stromeigenschaften erhalten werden können.

[0197] Die vorliegende Offenbarung enthält außerdem mehrere Beispiele der folgenden nummerierten Abschnitte.

Abschnitt 1. Ein Dünnschichttransistor, der Folgendes umfasst: eine erste Gate-Elektrode und eine zweite Gate-Elektrode, die voneinander derart beabstandet sind, dass sie miteinander überlappen; und eine aktive Schicht, die zwischen der ersten Gate-Elektrode und der zweiten Gate-Elektrode angeordnet ist und eine erste aktive Schicht und eine zweite aktive Schicht enthält, wobei die aktive Schicht Folgendes enthält: einen Kanalabschnitt; einen ersten Verbindungsabschnitt, der mit einer Seite des Kanalabschnitts in Kontakt ist; und einen zweiten Verbindungsabschnitt, der mit der weiteren Seite des Kanalabschnitts in Kontakt ist, wobei der Kanalabschnitt einen ersten Kanalabschnitt und einen zweiten Kanalabschnitt, die parallel angeordnet sind, enthält, der erste Kanalabschnitt und der zweite Kanalabschnitt jeweils vom ersten Verbindungsabschnitt zum zweiten Verbindungsabschnitt verlaufen, der erste Kanalabschnitt mit der ersten Gate-Elektrode und der zweiten Gate-Elektrode überlappt, der zweite Kanalabschnitt nicht mit der ersten Gate-Elektrode überlappt und mit der zweiten Gate-Elektrode überlappt, die zweite aktive Schicht in dem ersten Kanalabschnitt und dem zweiten Kanalabschnitt angeordnet ist und die erste aktive Schicht aus einem Material hergestellt ist, das eine Mobilität aufweist, die kleiner als die der zweiten aktiven Schicht ist, und in mindestens einem Abschnitt des zweiten Kanalabschnitts nicht angeordnet ist.

Abschnitt 2. Der Dünnschichttransistor von Abschnitt 1, wobei die erste aktive Schicht zwischen der ersten Gate-Elektrode und der zweiten aktiven Schicht angeordnet ist.

Abschnitt 3. Der Dünnschichttransistor von Abschnitt 1 oder Abschnitt 2, wobei die zweite aktive Schicht eine Mobilität aufweist, die zweimal oder mehr größer als die der ersten aktiven Schicht ist.

Abschnitt 4. Der Dünnschichttransistor nach Abschnitt 1, wobei die erste aktive Schicht ein Gallium(Ga)-basiertes Oxidhalbleitermaterial enthält.

Abschnitt 5. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei die erste aktive Schicht ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial [Ga-Konzentration \geq In-Konzentration] und/oder ein GZO(GaZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGO(InGaO)-basiertes Oxidhalbleitermaterial und/oder ein IGZTO(InGaZnSnO)-basiertes Oxidhalbleitermaterial und/oder ein GZTO

(GaZnSnO)-basiertes Oxidhalbleitermaterial enthält.

Abschnitt 6. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei die zweite aktive Schicht ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial [Ga-Konzentration $<$ In-Konzentration] und/oder ein IZO(InZnO)-basiertes Oxidhalbleitermaterial und/oder ein ITZO(InSnZnO)-basiertes Oxidhalbleitermaterial und/oder ein FIZO(FelnZnO)-basiertes Halbleitermaterial und/oder ein ZnO-basiertes Oxidhalbleitermaterial und/oder ein SIZO(SilnZnO)-basiertes Oxidhalbleitermaterial und/oder ein ZnON(Zn-Oxynitrid)-basiertes Oxidhalbleitermaterial enthält.

Abschnitt 7. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei die erste aktive Schicht in einem Bereich, der mit dem Kanalabschnitt überlappt, die gesamte erste Gate-Elektrode abdeckt.

Abschnitt 8. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei die erste aktive Schicht nicht im zweiten Kanalabschnitt angeordnet ist.

Abschnitt 9. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei eine Oberfläche der zweiten aktiven Schicht, die der ersten Gate-Elektrode zugewandt ist, durch die erste aktive Schicht im Kanalabschnitt vollständig abgedeckt ist.

Abschnitt 10. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei ein Verhältnis einer Breite des ersten Kanalabschnitts zu einer Breite des zweiten Kanalabschnitts im Bereich von 3:7 bis 7:3 liegt.

Abschnitt 11. Der Dünnschichttransistor eines vorhergehenden Abschnitts, wobei die zweite aktive Schicht Folgendes enthält: eine erste Oxidhalbleiterschicht und eine zweite Oxidhalbleiterschicht an der ersten Oxidhalbleiterschicht.

Abschnitt 12. Eine Anzeigevorrichtung, die Folgendes umfasst: eine Pixelansteuerungsschaltung und ein Anzeigeelement, das mit der Pixelansteuerungsschaltung verbunden ist, wobei die Pixelansteuerungsschaltung einen ersten Dünnschichttransistor und einen zweiten Dünnschichttransistor enthält und der erste Dünnschichttransistor der Dünnschichttransistor eines vorhergehenden Abschnitts ist.

Abschnitt 13. Die Anzeigevorrichtung von Abschnitt 12, wobei der zweite Dünnschichttransistor eine aktive Schicht, die aus demselben Material wie die erste aktive Schicht hergestellt ist, und/oder eine aktive Schicht, die aus demselben Material wie die zweite aktive Schicht hergestellt ist, enthält.

Abschnitt 14. Die Anzeigevorrichtung von Abschnitt 12 und/oder Abschnitt 13, wobei der zweite Dünnschichttransistor eine Gate-Elektrode enthält, die an derselben Schicht wie die zweite Gate-Elektrode angeordnet ist, und keine Gate-Elektrode enthält, die an derselben Schicht wie die erste Gate-Elektrode angeordnet ist.

Abschnitt 15. Die Anzeigevorrichtung eines der Abschnitte 12 bis 14, wobei der erste Dünnschichttransistor ein Ansteuerungstransistor ist und der zweite Dünnschichttransistor ein Schalttransistor ist.

Patentansprüche

1. Dünnschichttransistor, der Folgendes umfasst:
eine erste Gate-Elektrode (151) und eine zweite Gate-Elektrode (152), die miteinander überlappen und in einer Dickenrichtung des Dünnschichttransistors voneinander beabstandet sind; und
eine aktive Schicht (130), die zwischen der ersten Gate-Elektrode (151) und der zweiten Gate-Elektrode (152) angeordnet ist, wobei die aktive Schicht eine erste aktive Schicht (131) und eine zweite aktive Schicht (132) umfasst, wobei die aktive Schicht (130) Folgendes enthält:
einen Kanalabschnitt (130n), der als der Abschnitt der aktiven Schicht (130) definiert ist, der mit der zweiten Gate-Elektrode (152) überlappt;
einen ersten Verbindungsabschnitt (130a), der mit einer Seite des Kanalabschnitts (130n) in Kontakt ist; und
einen zweiten Verbindungsabschnitt (130b), der mit der weiteren Seite des Kanalabschnitts (130n) in Kontakt ist, wobei
der Kanalabschnitt (130n) einen ersten Kanalabschnitt (130n1) und einen zweiten Kanalabschnitt (130n2) enthält, die in einer Draufsicht nebeneinander angeordnet sind,
der erste Kanalabschnitt (130n1) mit der ersten Gate-Elektrode (151) und mit der zweiten Gate-Elektrode (152) überlappt,
der zweite Kanalabschnitt (130n2) mit der zweiten Gate-Elektrode (152) aber nicht mit der ersten Gate-Elektrode (151) überlappt,
die zweite aktive Schicht (132) in dem ersten Kanalabschnitt (130n1) und dem zweiten Kanalabschnitt (130n2) angeordnet ist,
die erste aktive Schicht (131) und die zweite aktive Schicht (132) miteinander überlappen und eine Breite der zweiten aktiven Schicht (132) im Kanalabschnitt (130n) größer als eine Breite der ersten aktiven Schicht (131) im Kanalabschnitt (130n) ist,
eine Oberfläche der zweiten aktiven Schicht (132), die der ersten Gate-Elektrode (151) zugewandt ist, im ersten Kanalabschnitt (130n1) durch die erste aktive Schicht (131) vollständig abgedeckt ist, und
die erste aktive Schicht (131) aus einem Material

hergestellt ist, das eine Mobilität aufweist, die kleiner als die der zweiten aktiven Schicht (132) ist.

2. Dünnschichttransistor nach Anspruch 1, wobei die zweite aktive Schicht (132) einen Abschnitt aufweist, der mit dem ersten Kanalabschnitt (130n1) überlappt und mit der ersten Gate-Elektrode (151) überlappt, und einen weiteren Abschnitt aufweist, der sich mit der ersten Gate-Elektrode (151) nicht überlappend erstreckt.

3. Dünnschichttransistor nach Anspruch 1 oder Anspruch 2, wobei die erste aktive Schicht (131) die erste Gate-Elektrode (151) im Kanalabschnitt (130n) abdeckt.

4. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die erste aktive Schicht (131) und die zweite aktive Schicht (132) einander berühren.

5. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei der Kanalabschnitt (130n) sich zwischen dem ersten und dem zweiten Verbindungsabschnitt (130a, 130b) erstreckt.

6. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die erste aktive Schicht (131) zwischen der ersten Gate-Elektrode (151) und der zweiten aktiven Schicht (132) angeordnet ist.

7. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die zweite aktive Schicht (132) eine Mobilität aufweist, die das Doppelte jener der ersten aktiven Schicht (131) ist, und/oder die zweite aktive Schicht (132) eine Mobilität aufweist, die größer als das Doppelte jener der ersten aktiven Schicht (131) ist.

8. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die erste aktive Schicht (131) ein Gallium(Ga)-basiertes Oxidhalbleitermaterial enthält und/oder die erste aktive Schicht (131) ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial [Ga-Konzentration \geq In-Konzentration] und/oder ein GZO(GaZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGO(InGaO)-basiertes Oxidhalbleitermaterial und/oder ein GZTO(GaZnSnO)-basiertes Oxidhalbleitermaterial enthält.

9. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die zweite aktive Schicht (132) ein IGZO(InGaZnO)-basiertes Oxidhalbleitermaterial [Ga-Konzentration $<$ In-Konzentration] und/oder ein IZO(InZnO)-basiertes Oxidhalbleitermaterial und/oder ein ITZO(InSnZnO)-basiertes Oxidhalbleitermaterial und/oder ein IGZTO(InGaZnSnO)-basiertes Oxidhalbleitermaterial und/oder ein FIZO(FelInZnO)-basiertes Halbleiter-

material und/oder ein ZnO-basiertes Oxidhalbleitermaterial und/oder ein SiZO(SilnZnO)-basiertes Oxidhalbleitermaterial und/oder ein ZnON(Zn-Oxynitrid)-basiertes Oxidhalbleitermaterial enthält.

10. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die erste aktive Schicht (131) in einem Bereich, der mit dem Kanalabschnitt (130n) überlappt, die gesamte erste Gate-Elektrode (151) abdeckt und/oder die erste aktive Schicht (131) im zweiten Kanalabschnitt (130n2) nicht angeordnet ist oder sich in einen Abschnitt des zweiten Kanalabschnitts (130n2) erstreckt.

11. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei ein Verhältnis einer Breite des ersten Kanalabschnitts (130n1) zu einer Breite des zweiten Kanalabschnitts (130n2) im Bereich von 3:7 bis 7:3 liegt.

12. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei die zweite aktive Schicht (132) Folgendes enthält:
eine erste Oxidhalbleiterschicht (132a) und
eine zweite Oxidhalbleiterschicht (132b) an der ersten Oxidhalbleiterschicht (132a).

13. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei mindestens ein Abschnitt des ersten Verbindungsabschnitts (130a) leitend ist und/oder mindestens ein Abschnitt des zweiten Verbindungsabschnitts (130b) leitend ist.

14. Dünnschichttransistor nach einem vorhergehenden Anspruch, wobei der Dünnschichttransistor (TR) an einem Basissubstrat (110) angeordnet ist und/oder das Basissubstrat (110) Glas oder Polyamid umfasst.

15. Anzeigevorrichtung, die Folgendes umfasst:
eine Pixelansteuerungsschaltung (PDC) und
ein Anzeigeelement (710), das mit der Pixelansteuerungsschaltung (710) verbunden ist, wobei die Pixelansteuerungsschaltung (PDC) einen ersten Dünnschichttransistor (TR1) und einen zweiten Dünnschichttransistor (TR2) enthält und
der erste Dünnschichttransistor (TR1) der Dünnschichttransistor nach einem der vorhergehenden Ansprüche ist.

16. Anzeigevorrichtung nach Anspruch 15, wobei der zweite Dünnschichttransistor (TR2) eine aktive Schicht (130), die aus demselben Material wie die erste aktive Schicht (131) hergestellt ist, und/oder eine aktive Schicht (130), die aus demselben Material wie die zweite aktive Schicht (132) hergestellt ist, enthält.

17. Anzeigevorrichtung nach Anspruch 15 oder Anspruch 16, wobei der zweite Dünnschichttransis-

tor (TR2) eine Gate-Elektrode enthält, die an derselben Schicht wie die zweite Gate-Elektrode (152) angeordnet ist, und/oder keine Gate-Elektrode enthält, die an derselben Schicht wie die erste Gate-Elektrode (151) angeordnet ist.

18. Anzeigevorrichtung nach einem der Ansprüche 15 bis 17, wobei der erste Dünnschichttransistor (TR) ein Ansteuerungstransistor (TR1) ist und der zweite Dünnschichttransistor (TR2) ein Schalttransistor ist.

Es folgen 11 Seiten Zeichnungen

FIG. 1A

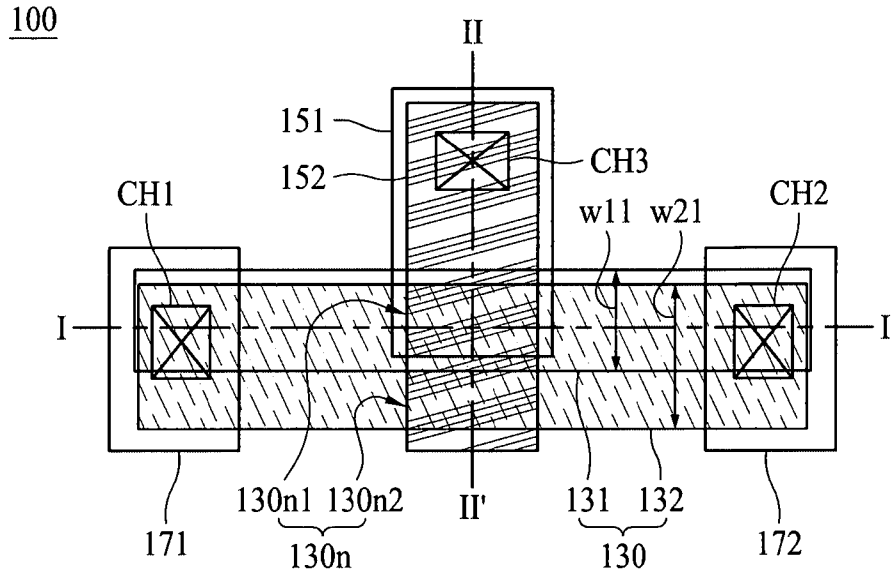


FIG. 1B

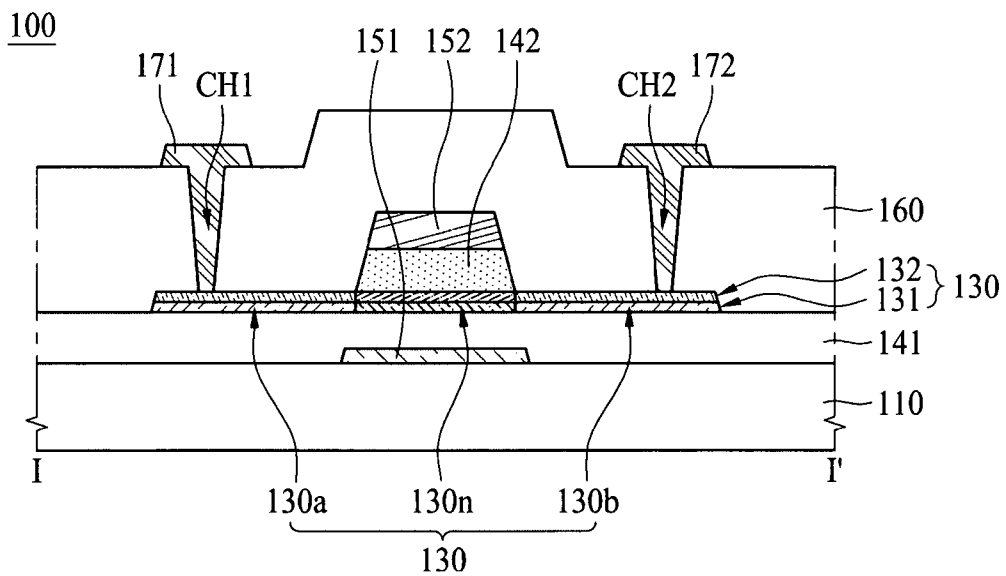


FIG. 1C

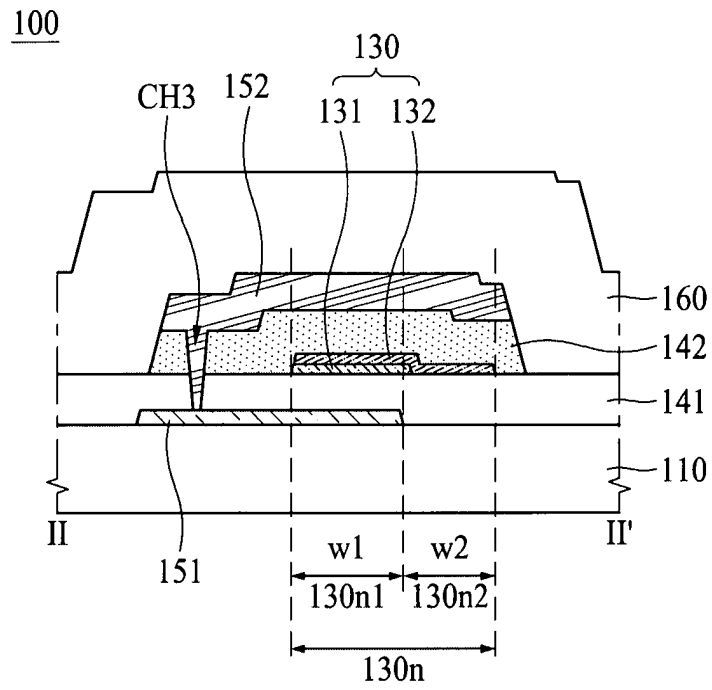


FIG. 1D

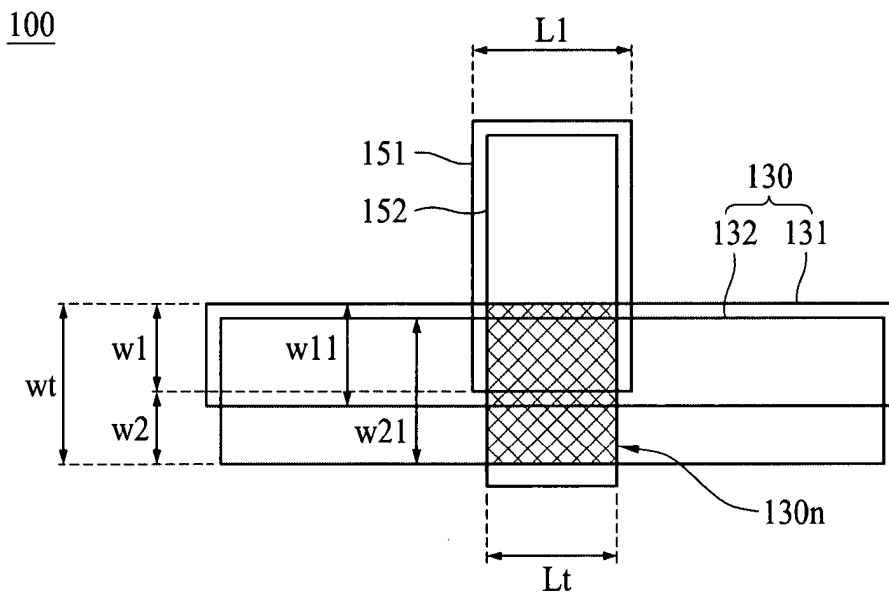


FIG. 1E

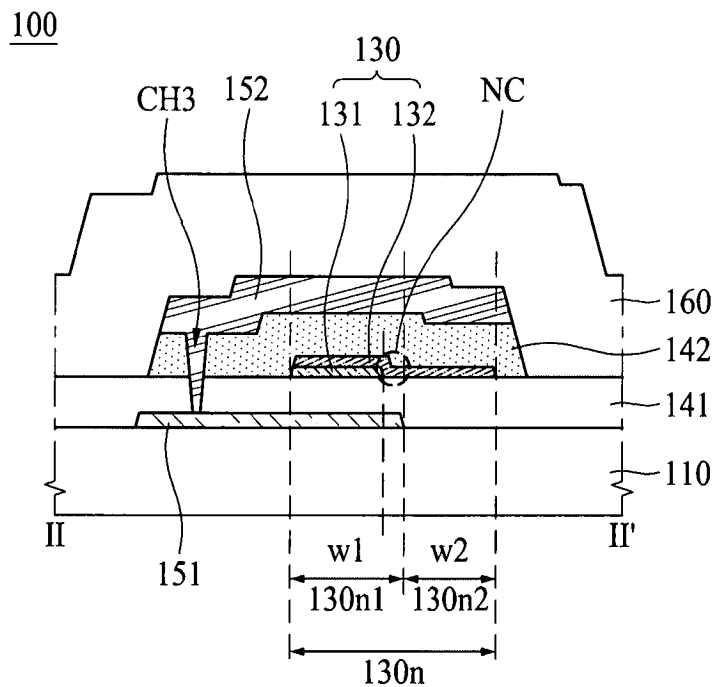


FIG. 2

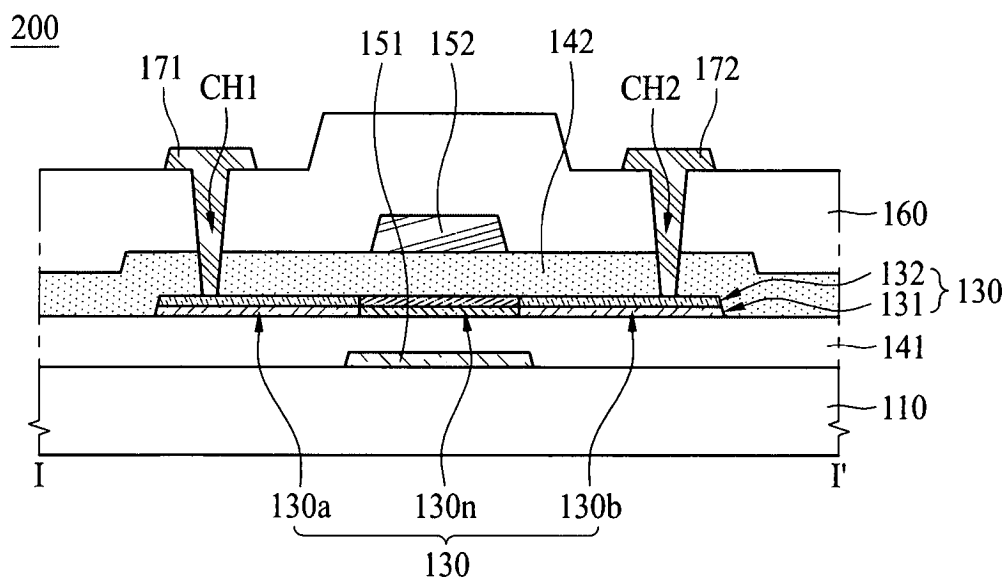


FIG. 3

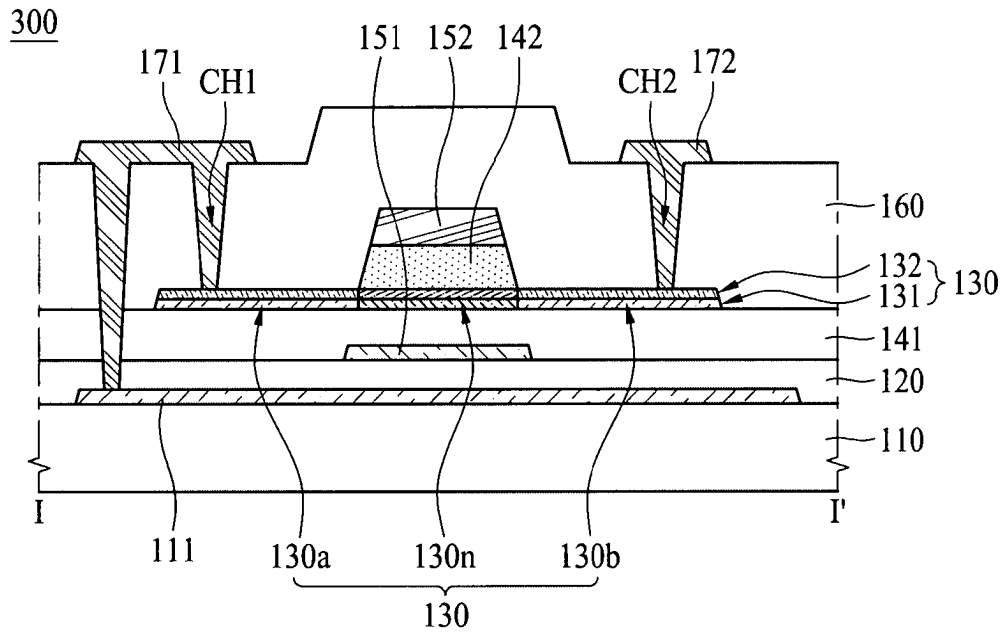


FIG. 4

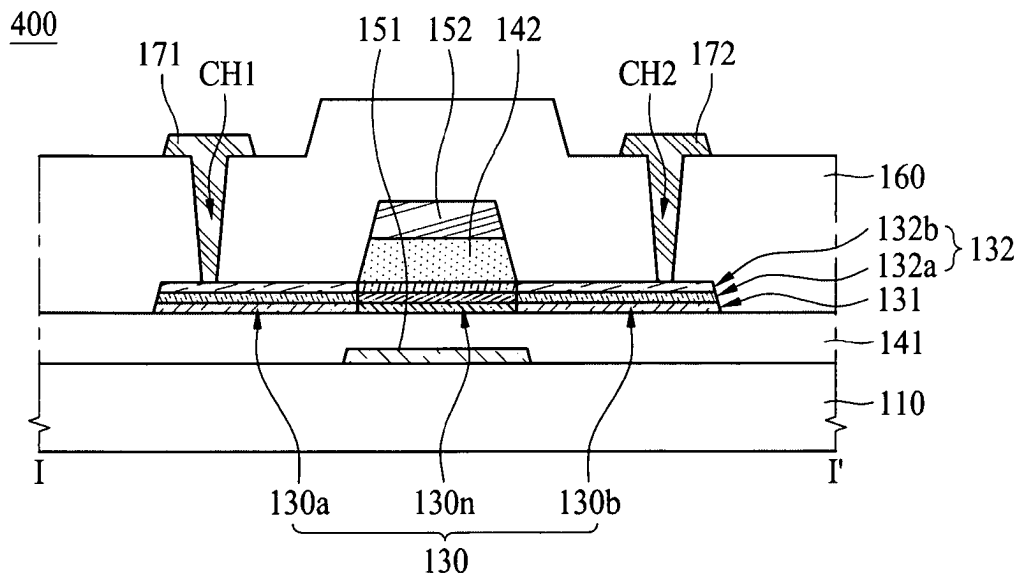


FIG. 5A

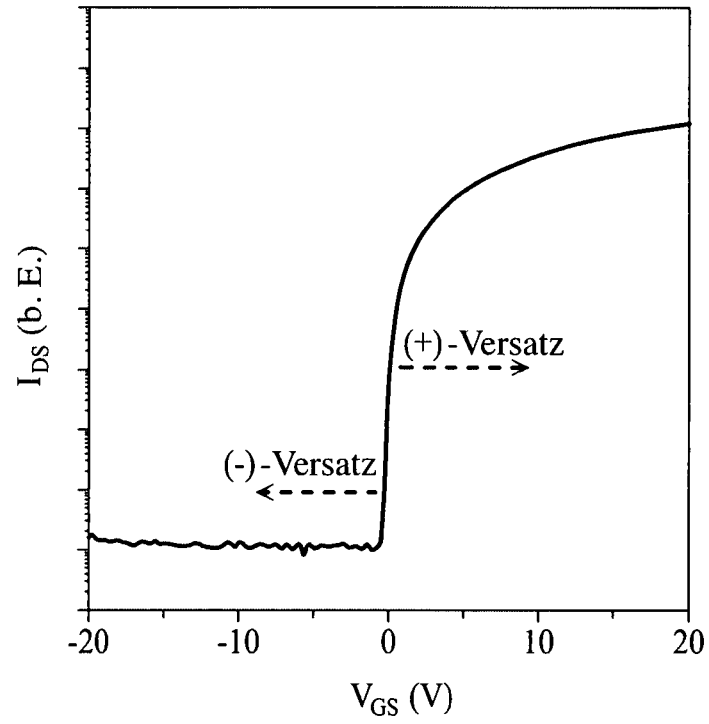


FIG. 5B

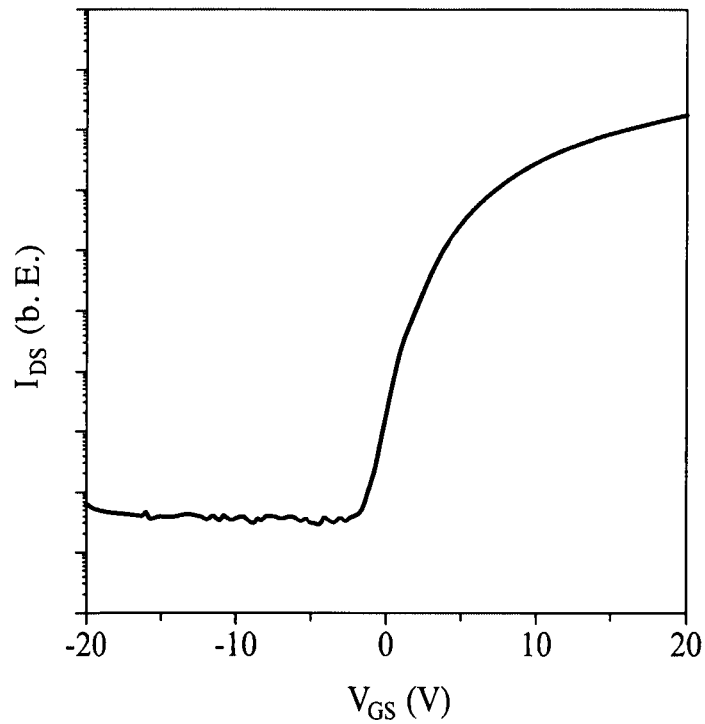


FIG. 6

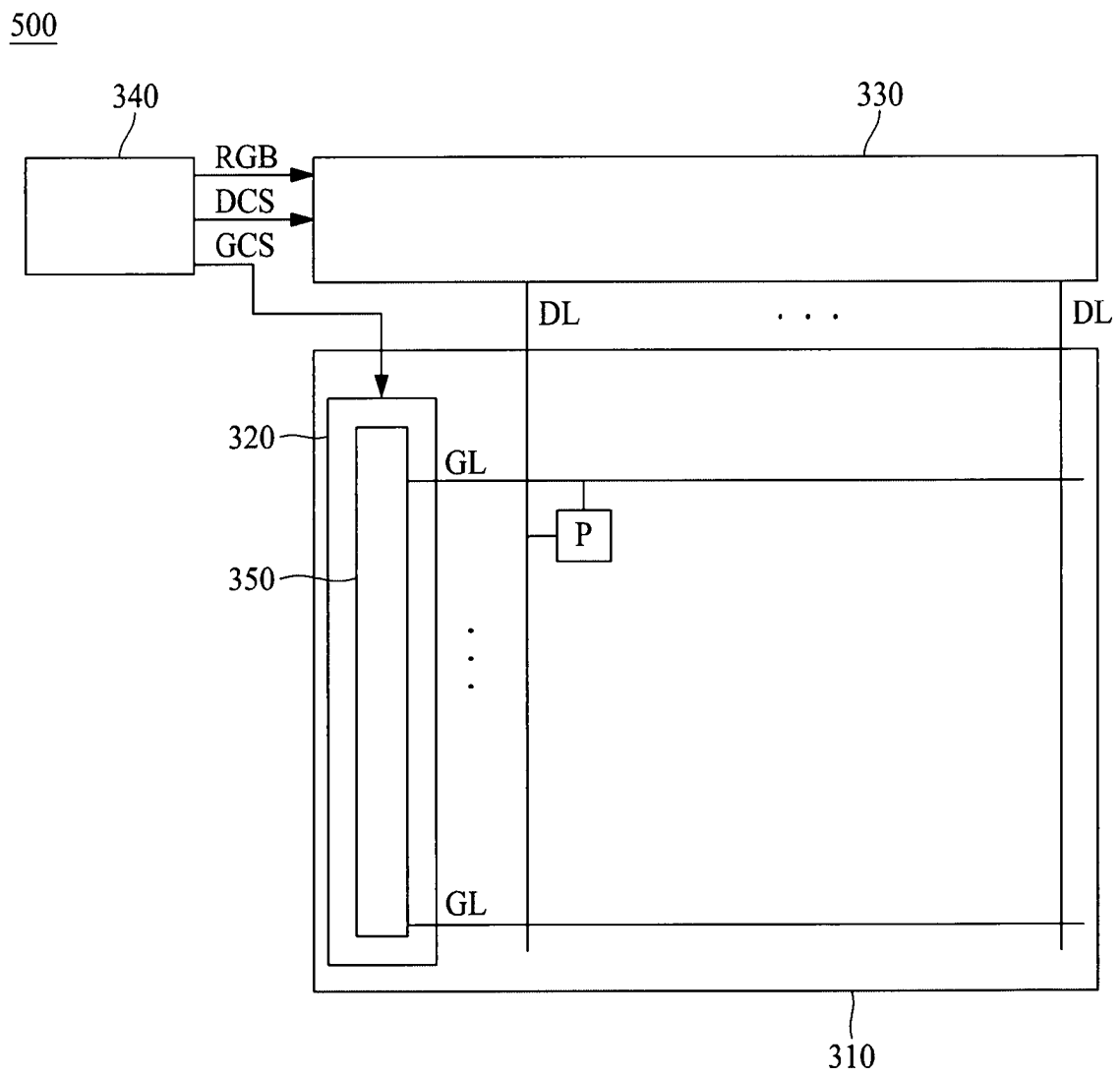


FIG. 7

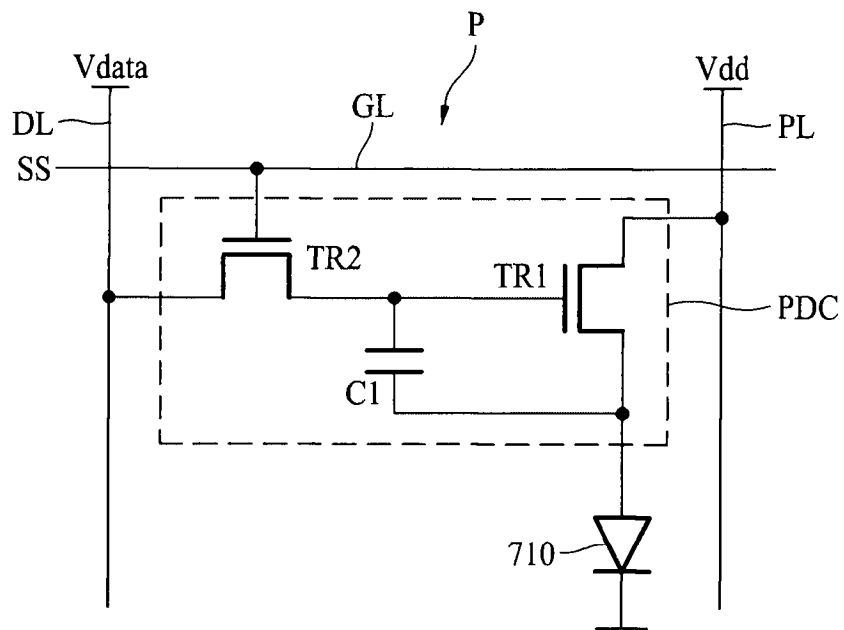


FIG. 8

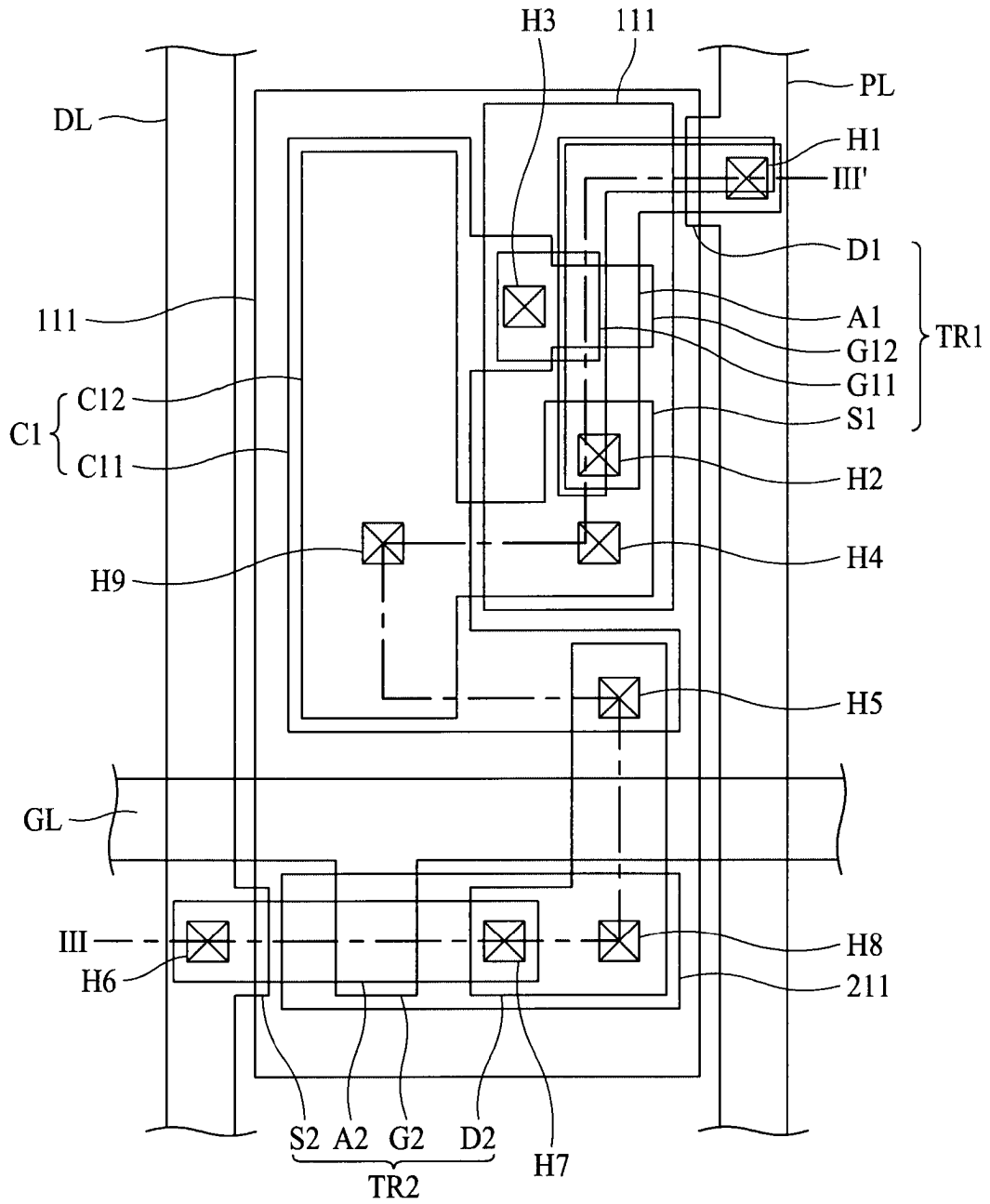


FIG. 9

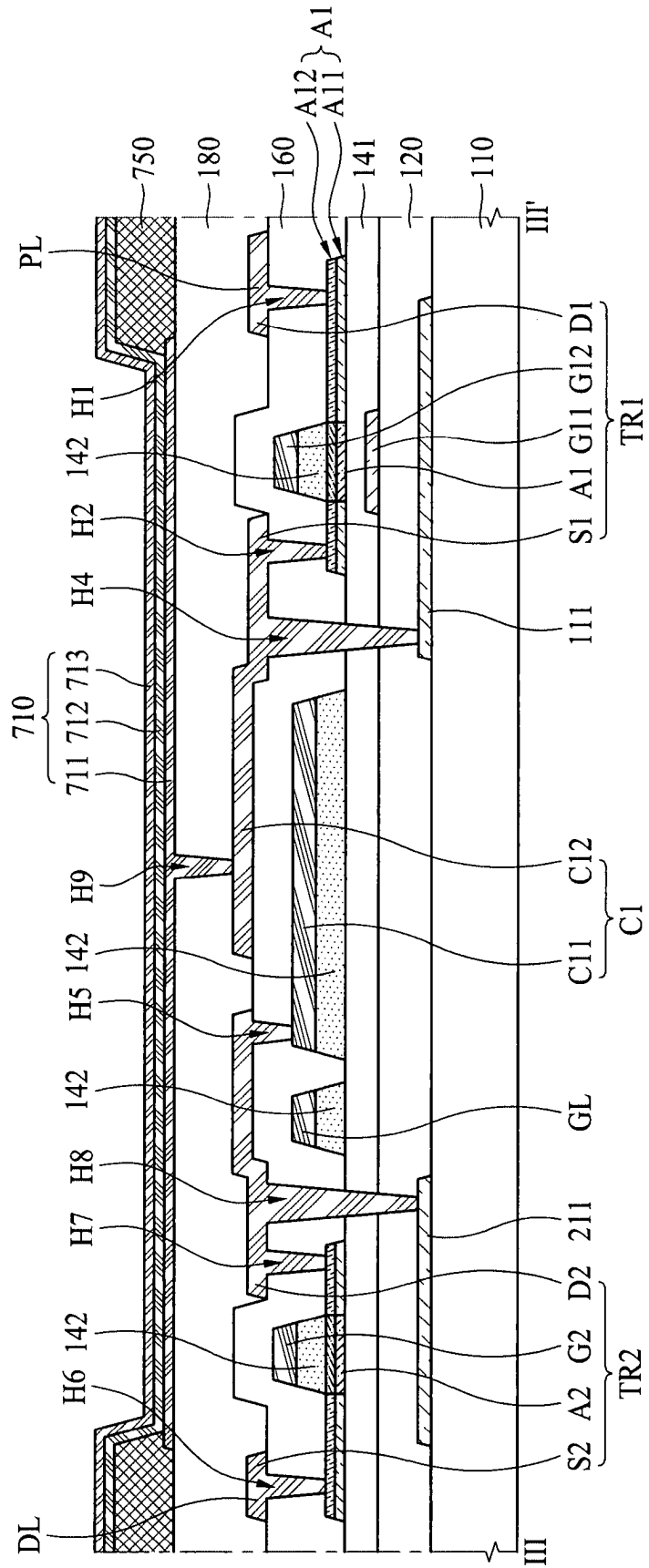


FIG. 10

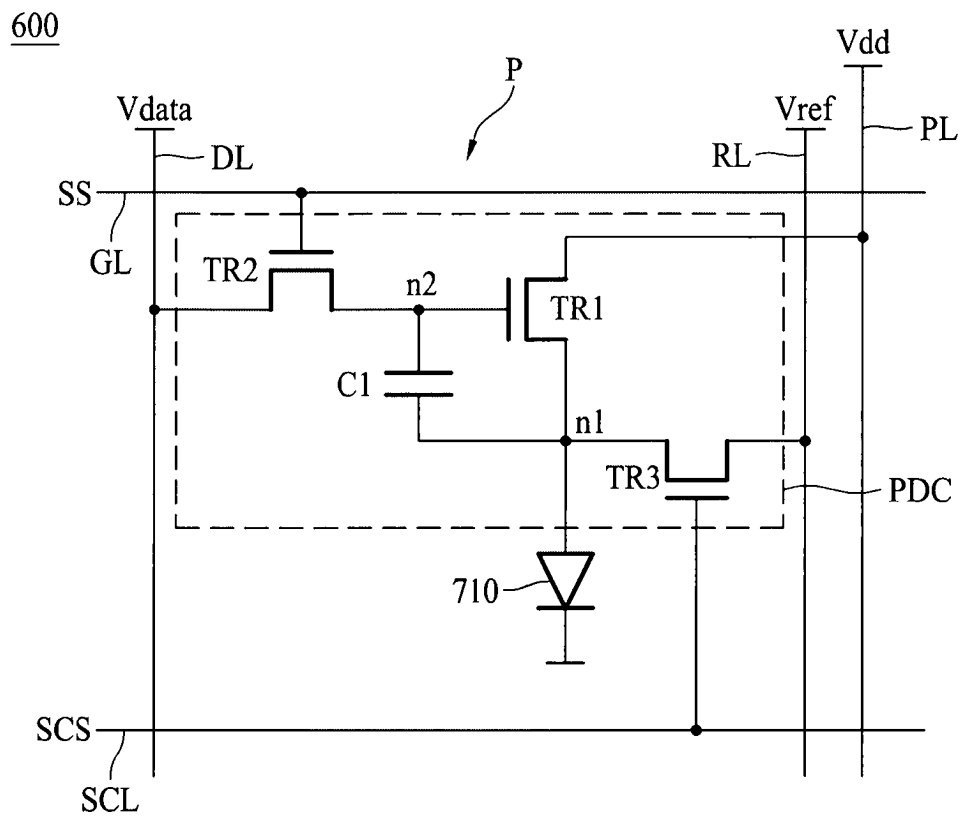


FIG. 11

