



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2023 112 458.7**

(22) Anmeldetag: **11.05.2023**

(43) Offenlegungstag: **18.04.2024**

(51) Int Cl.: **H01L 21/8234 (2006.01)**

H01L 21/336 (2006.01)

H01L 29/78 (2006.01)

H01L 27/088 (2006.01)

(30) Unionspriorität:

63/378,691 07.10.2022 US

63/481,007 23.01.2023 US

18/306,716 25.04.2023 US

(72) Erfinder:

**Kuo, Tai-Jung, Hsinchu, TW; Shih, Po-Cheng,
Hsinchu, TW; Hsieh, Wan Chen, Hsinchu, TW; Wu,
Zhen-Cheng, Hsinchu, TW; Lin, Chia-Hui,
Hsinchu, TW; Lee, Tze-Liang, Hsinchu, TW**

(71) Anmelder:

**Taiwan Semiconductor Manufacturing Co., Ltd.,
Hsinchu, TW**

(74) Vertreter:

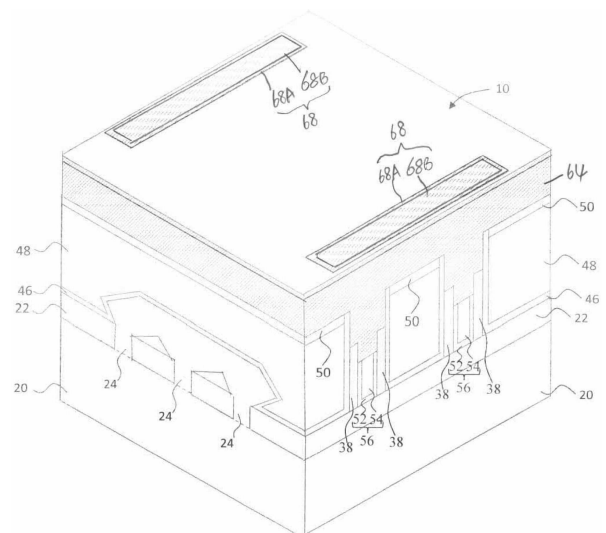
**BOEHMERT & BOEHMERT Anwaltspartnerschaft
mbB - Patentanwälte Rechtsanwälte, 28359
Bremen, DE**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **ISOLATIONSGBIETE ZUM ISOLIEREN VON TRANSISTOREN UND DIE VERFAHREN ZUM BILDEN DAVON**

(57) Zusammenfassung: Ein Verfahren umfasst Ätzen eines Gate-Stapels in einem Wafer, um einen Graben zu bilden, Abscheiden einer Siliziumnitridauskleidung, die sich in den Graben erstreckt, und Abscheiden einer Siliziumoxidschicht. Der Prozess zum Abscheiden der Siliziumoxidschicht umfasst Durchführen eines Behandlungsprozesses an dem Wafer unter Verwendung eines Prozessgases, das Stickstoff und Wasserstoff enthält, und Durchführen eines Tränkprozesses an dem Wafer unter Verwendung eines Siliziumvorprodukts.



Beschreibung**PRIORITÄTSANSPRUCH UND QUERVERWEIS**

[0001] Diese Anmeldung beansprucht die Priorität der folgenden vorläufigen US-Patentanmeldung Nr. 63/481,007, eingereicht am 23. Jänner 2023 und „Method of Manufacturing Cut Metal Gate“ betitelt, und Anmeldung Nr. 63/378,691, eingereicht am 7. Oktober 2022 und „Gradient and Seam-Free Structure Oxide Insulator in Metal Gate Boundary Isolation“ betitelt, die durch Bezugnahme in die vorliegende Anmeldung aufgenommen werden.

HINTERGRUND

[0002] Technologische Fortschritte bei IC-Materialien („Integrated Circuit“ Materialien) und dem Design haben Generationen von ICs hervorgebracht, wo jede Generation kleinere und komplexere Schaltkreise als die vorigen Generationen aufweist. Im Zuge der IC-Evolution hat die Funktionsdichte (zum Beispiel die Anzahl verbundener Bauelemente pro Chipfläche) im Allgemeinen zugenommen, während Geometrie Größen abgenommen haben. Der Verkleinerungsprozess stellt im Allgemeinen Vorteile bereit, indem Produktionseffizienz erhöht und zugehörige Kosten gesenkt werden.

[0003] Diese Verkleinerung hat auch die Komplexität der Verarbeitung und Herstellung von ICs erhöht, und damit diese Vorteile umgesetzt werden können, werden ähnliche Entwicklungen bei der IC-Verarbeitung und Herstellung benötigt. Zum Beispiel wurden Finnen-Feldeffekttransistoren (FinFETs) eingebracht, um planare Transistoren zu ersetzen. Die Strukturen von FinFETs und Fertigungsverfahren für FinFETs sind in Entwicklung.

[0004] Die Bildung von FinFETs kann Bilden langer Halbleiterfinnen und langer Gate-Stapel und dann Bilden dielektrischer Gebiete umfassen, um die langen Halbleiterfinnen und langen Gate-Stapel in kürzere Abschnitte zu unterteilen, so dass die kürzeren Abschnitte als die Finnen und die Gate-Stapel der FinFETs agieren können.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0005] Aspekte der vorliegenden Offenbarung lassen sich am besten anhand der folgenden detaillierten Beschreibung in Verbindung mit den beiliegenden Zeichnungen verstehen. Es ist zu beachten, dass gemäß der branchenüblichen Praxis verschiedene Merkmale nicht maßstabsgetreu dargestellt sind. Tatsächlich können die Abmessungen der verschiedenen Merkmale zugunsten einer klaren Erläuterung willkürlich vergrößert oder verkleinert sein.

Fig. 1-8, 9A, 9B, 9C, 10-21, 22A, 22B und 22C veranschaulichen die Querschnittansichten,

perspektivischen Ansichten und Draufsichten von Zwischenstufen bei der Bildung von Finnen-Feldeffekttransistoren (FinFETs) und Isolationsgebieten in Übereinstimmung mit manchen Ausführungsformen.

Fig. 23 veranschaulicht eine chemische Struktur eines siliziumhaltigen Vorprodukts in Übereinstimmung mit manchen Ausführungsformen.

Fig. 24 veranschaulicht einen Prozessablauf zum Bilden von FinFETs in Übereinstimmung mit manchen Ausführungsformen.

AUSFÜHRLICHE BESCHREIBUNG

[0006] Die folgende Offenbarung stellt viele verschiedene Ausführungsformen, oder Beispiele, zum Implementieren verschiedener Merkmale der Erfindung bereit. Spezifische Beispiele von Komponenten und Anordnungen werden unten beschrieben, um die vorliegende Offenbarung zu vereinfachen. Diese sind selbstverständlich bloß Beispiele und nicht beabsichtigt begrenzend zu sein. Zum Beispiel kann die Bildung eines ersten Strukturelements über oder auf einem zweiten Strukturelement in der folgenden Beschreibung Ausführungsformen umfassen, in denen das erste und das zweite Strukturelement in direktem Kontakt gebildet sind, und kann auch Ausführungsformen umfassen, in denen zusätzliche Strukturelemente zwischen dem ersten und dem zweiten Strukturelement gebildet sein können, sodass das erste und das zweite Strukturelement nicht in direktem Kontakt sein könnten. Zusätzlich kann die vorliegende Offenbarung Referenznummern und/oder -buchstaben in den verschiedenen Beispielen wiederholen. Diese Wiederholung dient dem Zweck der Vereinfachung und Klarheit und gibt selbst keine Beziehung zwischen den unterschiedlichen besprochenen Ausführungsformen und/oder Konfigurationen vor.

[0007] Weiter können räumlich relative Ausdrücke wie „unterliegend“, „unterhalb“, „unter“, „überliegend“, „ober“ und dergleichen hierin zur Erleichterung der Beschreibung verwendet werden, um die Beziehung eines Elements oder Strukturelements zu (einem) anderen Element(en) oder Strukturelement(en) wie in den Figuren veranschaulicht zu beschreiben. Die räumlich relativen Ausdrücke sind beabsichtigt, verschiedene Ausrichtungen des Bauelements in Verwendung oder Betrieb zusätzlich zu der in den Figuren abgebildeten Ausrichtung zu umschließen. Die Vorrichtung kann anders ausgerichtet sein (um 90 Grad gedreht oder bei anderen Ausrichtungen) und die hierin verwendeten räumlich relativen Beschreibungsausdrücke können ebenso entsprechend ausgelegt werden.

[0008] Ein Verfahren zum Bilden von Isolationsgebieten für elektrisch isolierende Transistoren wird

bereitgestellt. In Übereinstimmung mit manchen Ausführungsformen werden Gate-Stapel für Finnen-Feldeffekttransistoren (FinFETs) gebildet. Gate-Isolationsgebiete (auch als Unterteilte-Metallgate-Gebiete (CMG-Gebiete, „Cut-Metal-Gate“-Gebiete) bezeichnet) werden gebildet, um die langen Gate-Stapel in kürzere Abschnitte zu unterteilen. Die Bildung der Gate-Isolationsgebiete umfasst Ätzen der Gate-Stapel, um Gräben zu bilden, Bilden einer Siliziumnitrid-Auskleidung, die sich in die Gräben erstreckt, und Abscheiden von Siliziumoxid auf der Siliziumnitrid-Auskleidung. Die Abscheidung von Siliziumoxid kann unter Verwendung von plasmaverstärkter Atomschichtabscheidung (PEALD, „Plasma Enhanced Atomic Layer Deposition“) durchgeführt werden, wobei ein Ammoniakplasma-Behandlungsprozess, ein Siliziumvorprodukt-Tränkprozess und ein Oxidationsprozess durchgeführt werden. Der Ammoniakplasma-Behandlungsprozess wird so gesteuert, dass Siliziumoxid bei unteren Teilen der Gräben schneller als bei oberen Teilen der Gräben abgeschieden wird, so dass Siliziumoxid auf eine Weise von oben nach unten abgeschieden wird. Die resultierenden CMG-Gebiete sind nahtlos.

[0009] In den veranschaulichten Ausführungsformen wird die Bildung von Finnen-Feldeffekttransistoren (FinFETs) als ein Beispiel verwendet, um das Prinzip der vorliegenden Offenbarung zu erklären. Andere Arten von Transistoren, wie planare Transistoren, Gate-All-Around-Transistoren (GAA-Transistoren) oder dergleichen, können ebenso das Prinzip der vorliegenden Offenbarung übernehmen. Außerdem kann die Bildung von Isolationsgebieten in anderen Grabenfüllprozessen als der Bildung von CMG-Gebieten verwendet werden. Hierin besprochene Ausführungsformen sollen Beispiele bereitstellen, um zu ermöglichen, den Gegenstand dieser Offenbarung herzustellen oder zu verwenden, und ein Durchschnittsfachmann wird bereits Modifikationen verstehen, die vorgenommen werden können, während man innerhalb des erwogenen Umfangs unterschiedlicher Ausführungsformen bleibt. Über die verschiedenen Ansichten und veranschaulichenden Ausführungsformen hinweg, werden ähnliche Bezugsnummern verwendet, um ähnliche Elemente zu bezeichnen. Obwohl Verfahrensausführungsformen besprochen werden können, in einer bestimmten Reihenfolge durchgeführt zu werden, können andere Verfahrensausführungsformen in jeglicher logischer Reihenfolge durchgeführt werden.

[0010] 1-8, 9A, 9B, 9C, 10-21, 22A, 22B und 22C veranschaulichen die perspektivischen Ansichten, Draufsichten und Querschnittansichten von Zwischenstufen bei der Bildung von FinFETs in Übereinstimmung mit manchen Ausführungsformen. Die jeweiligen Prozesse werden schematisch auch in dem in **Fig. 24** gezeigten Prozessablauf 200 wiedergegeben.

[0011] **Fig. 1** veranschaulicht eine perspektivische Ansicht einer Anfangsstruktur. Die Anfangsstruktur weist Wafer 10 auf, der weiter Substrat 20 aufweist. Substrat 20 kann ein Halbleitersubstrat sein, das ein Siliziumsubstrat, ein Siliziumgermaniumsubstrat oder ein aus anderen Halbleitermaterialien gebildetes Substrat sein kann. Substrat 20 kann mit einer p- oder einer n-Verunreinigung dotiert sein. Isolationsgebiete 22, wie Grabenisolationsgebiete (STI-Gebiete, „Shallow Trench Isolation“-Gebiete) können gebildet werden, um sich von einer Deckfläche von Substrat 20 in das Substrat 20 zu erstrecken. Die Abschnitte von Substrat 20 zwischen benachbarten STI-Gebieten 22 werden als Halbleiterstreifen 24 bezeichnet. Die Deckflächen von Halbleiterstreifen 24 und die Deckflächen von STI-Gebieten 22 können in Übereinstimmung mit manchen Ausführungsformen im Wesentlichen miteinander eben sein.

[0012] In Übereinstimmung mit manchen Ausführungsformen sind Halbleiterstreifen 24 Teile des ursprünglichen Substrats 20 und daher ist das Material von Halbleiterstreifen 24 dasselbe wie von Substrat 20. In Übereinstimmung mit alternativen Ausführungsformen der vorliegenden Offenbarung sind Halbleiterstreifen 24 Ersatzstreifen, die durch Ätzen der Abschnitte von Substrat 20 zwischen STI-Gebieten 22, um Vertiefungen zu bilden, und Durchführen einer Epitaxie, um ein anderes Halbleitermaterial in den Vertiefungen neu aufzuwachsen, gebildet werden. Dementsprechend werden Halbleiterstreifen 24 aus einem Halbleitermaterial gebildet, das sich von dem von Substrat 20 unterscheidet. In Übereinstimmung mit anderen Ausführungsformen werden Halbleiterstreifen 24 aus Siliziumgermanium, kohlenstoffdotiertem Silizium, einem III-V-Verbindungshalbleitermaterial oder dergleichen gebildet.

[0013] STI-Gebiete 22 können ein Auskleidungsoxid (nicht gezeigt) aufweisen, das ein Wärmeoxid sein kann, das durch eine Wärmeoxidation einer Oberflächenschicht von Substrat 20 gebildet wird. Das Auskleidungsoxid kann auch eine abgeschiedene Siliziumoxidschicht sein, die unter Verwendung von zum Beispiel Atomschichtabscheidung (ALD, „Atomic Layer Deposition“), chemische hochdichte Plasma-gasphasenabscheidung (HDPCVD, „High-Density Plasma Chemical Vapor Deposition“), chemische Gasphasenabscheidung (CVD, „Chemical Vapor Deposition“) oder dergleichen gebildet wird. STI-Gebiete 22 können auch ein dielektrisches Material über dem Auskleidungsoxid aufweisen, wobei das dielektrische Material unter Verwendung von fließfähiger chemischer Gasphasenabscheidung (FCVD, „Flowable Chemical Vapor Deposition“), Aufschleuderbeschichtung oder dergleichen gebildet werden kann.

[0014] In Bezug auf **Fig. 2** werden STI-Gebiete 22 vertieft, so dass die Deckabschnitte von Halbleiter-

streifen 24 höher vorragen als die Deckflächen 22T der restlichen Abschnitte von STI-Gebieten 22, um vorragende Halbleiterfinnen 24' zu bilden. Der entsprechende Prozess ist als Prozess 202 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Das Ätzen kann unter Verwendung eines Trockenätzprozesses durchgeführt werden, wobei zum Beispiel HF und NH₃ als die Ätzgase verwendet werden können. Während des Ätzprozesses kann Plasma erzeugt werden. Argon kann auch enthalten sein. In Übereinstimmung mit alternativen Ausführungsformen der vorliegenden Offenbarung wird das Vertiefen von STI-Gebieten 22 unter Verwendung eines Nassätzprozesses durchgeführt. Die Ätzchemikalie kann zum Beispiel HF enthalten.

[0015] In Bezug auf **Fig. 3** werden Dummygate-Stapel 30 auf den Deckflächen und den Seitenwänden von (vorragenden) Finnen 24' gebildet. Der entsprechende Prozess ist als Prozess 204 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Dummygate-Stapel 30 können Dummygate-Dielektrika 32 und Dummygate-Elektroden 34 über Dummygate-Dielektrika 32 aufweisen. Dummygate-Dielektrika 32 können aus Siliziumoxid gebildet sein oder dieses enthalten. Dummygate-Elektroden 34 können zum Beispiel unter Verwendung von Polysilizium oder amorphem Silizium gebildet werden, und es können auch andere Materialien verwendet werden. Jeder der Dummygate-Stapel 30 kann auch eine (oder mehrere) Hartmaskenschicht 36 über Dummygate-Elektroden 34 aufweisen. Hartmaskenschichten 36 können aus Siliziumnitrid, Siliziumoxid, Siliziumcarbonitrid oder Mehrfachschichten davon gebildet sein. Dummygate-Stapel 30 können mehrere vorragende Halbleiterfinnen 24' und STI-Gebiete 22 queren.

[0016] Als nächstes werden Gate-Abstandhalter 38 an den Seitenwänden von Dummygate-Stapeln 30 gebildet. In Übereinstimmung mit manchen Ausführungsformen werden Gate-Abstandhalter 38 aus einem dielektrischen Material wie Siliziumnitrid, Siliziumcarbonitrid oder dergleichen gebildet und können eine Einzelschichtstruktur oder eine Mehrfachschichtstruktur, die mehrere dielektrische Schichten aufweist, aufweisen.

[0017] Ein Vertiefungsprozess wird dann durchgeführt, um die Abschnitte vorragender Halbleiterfinnen 24' zu ätzen, die nicht von Dummygate-Stapeln 30 und Gate-Abstandhaltern 38 abgedeckt werden, was in der in **Fig. 4** gezeigten Struktur resultiert. Das Vertiefen kann anisotrop sein und daher können die direkt unter Dummygate-Stapeln 30 und Gate-Abstandhaltern 38 liegenden Abschnitte von Finnen 24' geschützt werden und werden nicht geätzt. Die Deckflächen der vertieften Halbleiterstreifen 24 können in Übereinstimmung mit manchen Ausführungsformen niedriger als die Deckflächen 22T von STI-

Gebieten 22 sein. Vertiefungen 40 werden dementsprechend zwischen STI-Gebieten 22 gebildet. Vertiefungen 40 liegen an den entgegengesetzten Seiten von Dummygate-Stapeln 30.

[0018] Als nächstes werden Epitaxiegebiete (Source/Drain-Gebiete) 42 durch selektives Aufwachsen eines Halbleitermaterials von Vertiefungen 40 gebildet, was in der Struktur von **Fig. 5** resultiert. Der entsprechende Prozess ist als Prozess 206 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Source/Drain-Gebiet(e) können sich auf eine Source oder ein Drain beziehen, einzeln oder gemeinsam, abhängig von dem Kontext. In Übereinstimmung mit manchen Ausführungsformen enthalten Epitaxiegebiete 42 Siliziumgermanium, kohlenstoffdotiertes Silizium oder Silizium. Abhängig davon, ob der resultierende FinFET ein p-FinFET oder n-FinFET ist, kann eine p- oder eine n-Verunreinigung in-situ mit dem Fortschritt des Epitaxieprozesses dotiert werden. Zum Beispiel, wenn der resultierende FinFET ein p-FinFET ist, kann Siliziumgermaniumbor (SiGeB) aufgewachsen werden. Umgekehrt, wenn der resultierende FinFET ein n-FinFET ist, kann Siliziumphosphor (SiP) oder Siliziumkohlenstoffphosphor (SiCP) aufgewachsen werden. Nachdem Epitaxiegebiete 42 Vertiefungen 40 vollständig gefüllt haben, beginnen Epitaxiegebiete 42 sich horizontal auszudehnen und es können sich Facetten bilden.

[0019] Nach dem Epitaxieprozess können Epitaxiegebiete 42 weiter mit einer p- oder einer n-Verunreinigung dotiert werden, um Source- und Drain-Gebiete zu bilden, die auch unter Verwendung von Bezugsnummer 42 bezeichnet werden. In Übereinstimmung mit alternativen Ausführungsformen der vorliegenden Offenbarung wird der Implantationsprozess übersprungen, wenn Epitaxiegebiete 42 in-situ mit der p- oder n-Verunreinigung während der Epitaxie dotiert werden, um Source/Drain-Gebiete zu bilden. Epitaxie-Source/Drain-Gebiete 42 weisen untere Abschnitte, die in STI-Gebieten 22 gebildet sind, und obere Abschnitte auf, die über den Deckflächen von STI-Gebieten 22 gebildet sind.

[0020] **Fig. 6** veranschaulicht eine perspektivische Ansicht der Struktur nach der Bildung von Kontaktätzstoppschicht (CESL, „Contact Etch Stop Layer“) 46 und Zwischenschichtdielektrikum (ILD, „Inter-Layer Dielectric“) 48. Der entsprechende Prozess ist als Prozess 208 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. CESL 46 kann aus Siliziumnitrid, Siliziumcarbonitrid oder dergleichen gebildet sein. CESL 46 kann zum Beispiel unter Verwendung eines konformen Abscheidungsverfahrens wie ALD oder CVD gebildet werden. ILD 48 kann ein dielektrisches Material aufweisen, das unter Verwendung von, zum Beispiel, FCVD, Aufschleuderbeschichtung, CVD oder einem anderen Abschei-

dungsverfahren gebildet wird. ILD 48 kann auch aus einem sauerstoffhaltigen dielektrischen Material gebildet werden, das ein siliziumoxidbasiertes Material, wie Siliziumoxid, Phosphosilikatglas (PSG), Borosilikatglas (BSG), bordotiertes Phosphosilikatglas (BPSG) oder dergleichen sein kann. Ein Planarisierungsprozess, wie ein chemischmechanischer Polierprozess (CMP-Prozess, „Chemical Mechanical Polish“-Prozess) oder ein mechanischer Schleifprozess wird durchgeführt, um die Deckflächen von ILD 48, Dummygate-Stapeln 30 und Gate-Abstandhaltern 38 miteinander zu ebnet.

[0021] Fig. 6 veranschaulicht auch die Bildung von Hartmasken 50, die zum Schützen von ILD 48 in nachfolgenden Prozessen verwendet werden. In Übereinstimmung mit manchen Ausführungsformen umfasst die Bildung von Hartmaske 50 Vertiefen von ILD 48 (und möglicherweise CESL 46), um Vertiefungen zwischen benachbarten Gate-Abstandhaltern 38 zu bilden, Füllen einer dielektrischen Schicht, um die Vertiefungen zu füllen, und Durchführen eines Planarisierungsprozesses (wie CMP-Prozess oder ein mechanischer Schleifprozess), um überschüssige Abschnitte des dielektrischen Materials zu entfernen. Die verbleibenden Abschnitte des dielektrischen Materials sind Hartmasken 50. In Übereinstimmung mit manchen Ausführungsformen werden Hartmasken 50 aus Siliziumnitrid, Siliziumoxynitrid oder dergleichen gebildet, oder enthalten dieses.

[0022] Fig. 7 veranschaulicht die Bildung von Ersatzgate-Stapeln 56. Der entsprechende Prozess ist als Prozess 210 in dem in Fig. 24 gezeigten Prozessablauf 200 veranschaulicht. Der Bildungsprozess umfasst Entfernen der Dummygate-Stapel 30, um Gräben zu bilden, und Bilden von Ersatzgate-Stapeln 56 in den resultierenden Gräben. Gate-Stapel 56 weisen Gate-Dielektrika 52 und Gate-Elektroden 54 auf. Gate-Dielektrika 52 können Grenzschichten und dielektrische High-k-Schichten über den Grenzschichten aufweisen. Die Grenzschichten können Siliziumoxid enthalten. Die dielektrischen High-k-Schichten können Hafniumoxid, Zirconiumoxid, Lanthanoxid und/oder dergleichen enthalten. Gate-Elektroden 54 können Austrittsarbeitschichten aufweisen, die TiN, TiSiN, TaN, TiAlN, TiAl und/oder dergleichen enthalten und könnten Füllmetalle enthalten, umfassend Kobalt, Wolfram und/oder dergleichen. Dementsprechend werden Gate-Elektroden 54 auch als Metallgates 54 bezeichnet.

[0023] Als nächstes fährt der Bildungsprozess mit der Bildung von Gate-Isolationsgebieten (manchmal auch als CMG-Gebiete bezeichnet) zum Trennen von Gate-Stapeln 56 in kürzere Abschnitte fort. Die jeweiligen Prozesse werden als CMG-Prozesse bezeichnet. Es wird begrüßt, dass in den veranschaulichten beispielhaften Ausführungsformen

Ersatzgate-Stapel unterteilt sind. In Übereinstimmung mit alternativen Ausführungsformen können Dummygate-Stapel unterteilt werden und die Bildung der Gate-Isolationsgebiete kann durchgeführt werden, bevor die Dummygate-Stapel 30 mit Ersatzgate-Stapeln 56 ersetzt werden.

[0024] In Bezug auf Fig. 8 werden Ersatzgate-Stapel 56 durch Ätzprozesse vertieft, um Vertiefungen 60 zu bilden, so dass die Höhe von Ersatzgate-Stapeln 56 verringert wird. In dem Ätzprozess schützen Hartmasken 50 das unterliegende ILD 48. In Übereinstimmung mit manchen Ausführungsformen können auch Gate-Abstandhalter 38 vertieft werden. In Übereinstimmung mit alternativen Ausführungsformen werden Gate-Abstandhalter 38 nicht vertieft.

[0025] In Bezug auf Fig. 9A wird Hartmaske 64 gebildet. Der Bildungsprozess kann Abscheiden von (einer) Hartmaskenschicht(en) und Durchführen eines Planarisierungsprozesses, wie eines CMP-Prozesses oder eines mechanischen Schleifprozesses, umfassen, um die Deckfläche von Hartmaske 64 zu ebnet. Hartmaske 64 erstreckt sich in Vertiefungen 60, wie in Fig. 8 gezeigt wird. In Übereinstimmung mit manchen Ausführungsformen wird Hartmaske 64 aus einem homogenen Material wie amorphem Silizium gebildet. In Übereinstimmung mit alternativen Ausführungsformen kann Hartmaske 64 eine Kompositschicht sein, die mehrere Schichten aufweist. Zum Beispiel kann Hartmaskenschicht 64 eine erste Schicht (die eine konforme Schicht sein kann) und eine zweite Schicht über der ersten Schicht aufweisen. Die erste Schicht kann aus Siliziumnitrid gebildet sein oder dieses enthalten, während die zweite Schicht in Übereinstimmung mit manchen Ausführungsformen amorphes Silizium enthalten kann. Hartmaske 64 könnte eine dritte Schicht aufweisen, wie eine Siliziumnitridschicht, die auf der planarisierten zweiten Schicht abgeschieden ist.

[0026] Als nächstes, wie in Fig. 9A, 9B und 9C gezeigt, wird ein Ätzprozess durchgeführt. Der Ätzprozess kann Bilden einer Ätzmaske (wie ein Fotolack oder eine Dreischichtätzmaske, nicht gezeigt), Strukturieren der Ätzmaske und Ätzen von Hartmasken 64 und 50, ILD 48, CESL 46 und Ersatzgate-Stapel 56 umfassen, um Gräben 66 zu bilden. Der entsprechende Prozess ist als Prozess 212 in dem in Fig. 24 gezeigten Prozessablauf 200 veranschaulicht.

[0027] Fig. 9B veranschaulicht eine Draufsicht einer Struktur, die mehrere Gate-Stapel 56 aufweist, wobei Fig. 9A und 9C eine perspektivische Ansicht beziehungsweise eine Querschnittsansicht eines Abschnitts der Struktur in Fig. 9B veranschaulichen. Die mehreren vorragenden Halbleiterflächen 24', wie sie in Fig. 9B gezeigt werden, liegen direkt unter

Gate-Stapeln 56 und Source/Drain-Gebiete 42 sind zwischen benachbarten Gate-Stapeln 56. Es wird begrüßt, dass obwohl nicht in **Fig. 9B** gezeigt, (ein) zusammengeführte(s) Source/Drain-Gebiet(e) basierend auf einer beliebigen Anzahl von Finnen gebildet werden kann/können. Zum Beispiel veranschaulicht **Fig. 9A** ein Beispiel, indem Source/Drain-Gebiet 42 basierend auf drei vorragenden Halbleiterfinnen 24' gebildet werden kann. In **Fig. 9B** andererseits, können die basierend auf zwei vorragenden Halbleiterfinnen 42 gebildeten Source/Drain-Gebiete 42 zusammengeführt werden und die zusammengeführten Abschnitte werden nicht gezeigt.

[0028] In Bezug auf **Fig. 9C**, die den Querschnitt C-C' aus **Fig. 9B** veranschaulicht, werden Ersatzgate-Stapel 56 in separate Abschnitte zerschnitten. In Übereinstimmung mit manchen Ausführungsformen können nach dem Durchätzen von Gate-Stapeln 56 STI-Gebiete 22 vertieft werden, so dass sich Gräben 66 in STI-Gebiete 22 erstrecken. In Übereinstimmung mit alternativen Ausführungsformen wird die Bildung von Gräben 66 auf den Deckflächen von STI-Gebieten 22 gestoppt.

[0029] In Bezug auf **Fig. 10** wird dielektrische Auskleidung 68A abgeschieden und kleidet Gräben 66 aus. Der entsprechende Prozess ist als Prozess 214 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Dielektrische Auskleidung 68A kann aus Siliziumnitrid gebildet sein oder dieses enthalten, und dielektrische Auskleidungsschicht 68A könnte frei von anderen Elementen wie Sauerstoff sein. Die Vorprodukte zum Bilden von Siliziumnitrid können ein stickstoffhaltiges Vorprodukt (auch als ein Stickstoffvorprodukt bezeichnet) wie NH_3 , N_2 und/oder dergleichen und ein siliziumhaltiges Vorprodukt (auch als Siliziumvorprodukt bezeichnet) wie Silan (SiH_4), Disilan (Si_2H_4), Dichlorsilan (DCS, SiH_2Cl_2) und/oder dergleichen enthalten.

[0030] In Übereinstimmung mit manchen Ausführungsformen kann dielektrische Auskleidung 68A unter Verwendung von plasmaverstärkter Atomschichtabscheidung (PEALD) gebildet werden. Der Bildungsprozess kann mehrere PEALD-Zyklen umfassen. Jeder der PEALD-Zyklen kann Pulsen des Siliziumvorprodukts, Einschalten und dann Ausschalten von Plasma, Spülen des Siliziumvorprodukts, Pulsen des Stickstoffvorprodukts, Einschalten und dann Ausschalten von Plasma und Spülen des Stickstoffvorprodukts umfassen. In Übereinstimmung mit alternativen Ausführungsformen kann thermische Atomschichtabscheidung (ALD), CVD oder dergleichen zum Bilden der dielektrischen Auskleidung 68A verwendet werden.

[0031] Die PEALD weist die Tendenz auf, Überhänge zu erzeugen. Zum Beispiel veranschaulicht

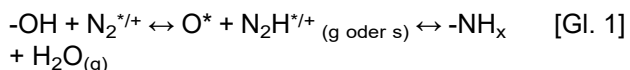
Fig. 10 Überhänge 70. Die Überhänge können das nachfolgende Füllen von Gräben nachteilig beeinträchtigen und verursachen, dass Nähte in den resultierenden CMG-Gebieten gebildet werden. Dieses Problem wird von den Ausführungsformen der vorliegenden Offenbarung adressiert.

[0032] **Fig. 11-18** veranschaulichen die vergrößerten Ansichten von Zwischenstufen beim Füllen von Gräben mit dielektrischem Füllgebiet 68B. Die vergrößerten Ansichten werden von dem Gebiet 72 in **Fig. 10** erhalten. **Fig. 11** veranschaulicht die Bildung von dielektrischer Auskleidung 68A, wie sie in vorstehenden Absätzen besprochen wurde. In Übereinstimmung mit manchen Ausführungsformen wird aufgrund der Bildung von nativem Oxid und der Einwirkung von Feuchtigkeit auf die Oberfläche der dielektrischen Auskleidung 68A oxidiert und Si-OH-Verbindungen werden bei der Oberfläche der dielektrischen Auskleidung 68A gebildet. **Fig. 11** veranschaulicht manche Beispiele von OH-Gruppen, die an die Siliziumatome in der dielektrischen Auskleidung 68A gebunden werden. Die OH-Gruppen werden über die freigelegte Oberfläche der dielektrischen Auskleidung 68A angehängt.

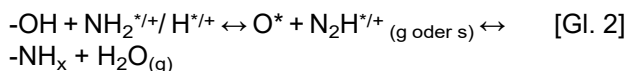
[0033] **Fig. 12 bis 14** veranschaulichen einen verbesserten PEALD-Zyklus, in dem eine Siliziumoxidschicht abgeschieden wird. Der entsprechende Prozess ist als Prozess 216 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Die Abscheidung von Siliziumoxid ist selektiv, wobei die Abscheidungsraten von Siliziumoxid in unteren Abschnitten von Gräben 66 höher als die Abscheidungsraten von Siliziumoxid in den jeweiligen oberen Teilen von Gräben 66 sind.

[0034] In Bezug auf **Fig. 12** wird Behandlungsprozess 74 durchgeführt, um NH_x -Gruppen (wie NH_2 -Gruppen) an der Oberfläche der dielektrischen Auskleidung 68A anzuhängen. Der entsprechende Prozess ist als Prozess 218 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Die NH_2 -Gruppen werden angehängt, wo die OH-Gruppe vom Silizium in der dielektrischen Auskleidung 68A abgebrochen wird. Der Behandlungsprozess 74 wird durchgeführt, indem Plasma aus dem Prozessgas erzeugt wird, so dass die OH-Gruppen vom Silizium gelöst werden können. In Übereinstimmung mit manchen Ausführungsformen wird Behandlungsprozess 74 unter Verwendung eines Prozessgases, das NH_3 enthält, und anderen Gasen wie Stickstoff (N_2) durchgeführt und ein Inertgas, wie Argon, könnte zu dem Prozessgas hinzugefügt werden. In Übereinstimmung mit alternativen Ausführungsformen wird Behandlungsprozess 74 unter Verwendung eines Prozessgases, das Stickstoff (NH_2) enthält, durchgeführt und ein Inertgas, wie Argon, könnte zu dem Prozessgas hinzugefügt werden

[0035] Wenn N_2 ohne die Zugabe von NH_3 verwendet wird, kann die folgende Reaktionsgleichung zutreffen:



[0036] Wenn NH_3 ohne die Zugabe von N_2 verwendet wird, werden NH_2 Ionen/Radikale $NH_2^{*/+}$ und Wasserstoffionen/-radikale $H^{*/+}$ erzeugt und die folgende Reaktionsgleichung kann zutreffen:



[0037] Das NH_3 -Gas oder das Gemisch von NH_3 - und N_2 -Gas werden leichter dissoziiert, als wenn N_2 alleine als der Prozess verwendet wird, was zu mehr aktiven Spezies führt. Dementsprechend kann N_2 -Gas für den Behandlungsprozess 74 verwendet werden, während NH_3 den Behandlungsprozess 74 effizienter machen kann. Zum Beispiel kann die NH_2 -Konzentration erheblich erhöht sein, wenn NH_3 als das Prozessgas verwendet wird und daher können mehr der OH-Gruppen auf der Oberfläche der dielektrischen Auskleidung 68A mit NH_2 ersetzt werden.

[0038] Es wird begrüßt, dass es für die NH_2 -Gruppen schwerer ist, tief in die Gräben 66 zu gelangen, als die oberen Abschnitte der Gräben 66 zu erreichen. Dementsprechend weisen die oberen Abschnitte der dielektrischen Auskleidung 68A in Gräben 66 und die Abschnitte der dielektrischen Auskleidung 68A außerhalb der Gräben 66 höhere Austauschraten als die entsprechenden unteren Abschnitte der dielektrischen Auskleidung 68A tiefer in den Gräben 66 auf. Über die Beschreibung stellt der Ausdruck „Austauschrate“ den Prozentsatz der OH-Gruppen dar, die mit NH_x -Gruppen wie NH_2 ersetzt werden. Mit dem Fortschritt der Behandlungszeit kann die Deckfläche der horizontalen Abschnitte der dielektrischen Auskleidung 68A vollständig ersetzt werden (mit über 90 oder 95 Prozent Austauschrate zum Beispiel).

[0039] In Übereinstimmung mit manchen Ausführungsformen, wie in **Fig. 12** gezeigt, wird der Behandlungsprozess 74 gesteuert, so dass die Differenz zwischen der Austauschrate beim Boden und der Austauschrate an der Oberseite der Gräben 66 so groß wie möglich ist. Wenn die an der Deckfläche der horizontalen Abschnitte der dielektrischen Auskleidung 68A angehängten OH-Gruppen im Wesentlichen vollständig mit NH_2 -Gruppen ersetzt werden, sind die Austauschraten beim Boden der Gräben 66 so niedrig wie möglich, wie niedriger als etwa 50 Prozent, niedriger als 20 Prozent, niedriger als etwa 10 Prozent oder niedriger. Vom Boden der Gräben 66 zu

der Oberseite der Gräben 66 nehmen die Austauschraten schrittweise zu und können kontinuierlich sein.

[0040] Um die zuvor erwähnte große Differenz in den Austauschraten zwischen der Oberseite und dem Boden der Gräben 66 zu erzielen, werden Prozessbedingungen gesteuert. Zum Beispiel kann der Kammerdruck der jeweiligen Behandlungskammer erhöht werden, so dass die mittlere freie Weglänge der Ionen und Radikale verringert wird, und daher ist es schwieriger für das Plasma, den Boden der Gräben zu erreichen, wenn es die Oberseitenteile der dielektrischen Auskleidung 68A leicht erreichen kann. Zum Beispiel kann der Kammerdruck in der Spanne zwischen etwa 0,5 Torr und etwa 10 Torr sein. Es wird begrüßt, dass sich die Prozessbedingungen auf die spezifische Struktur von Wafer 10 beziehen, wie die Aspektverhältnisse, die Tiefen, die Breiten und die Dichte der Gräben 66. Unterschiedliche Strukturen von Wafer 10 können unterschiedliche optimale Prozessbedingungen aufweisen, die über Experimente herausgefunden werden können.

[0041] Außerdem kann der Behandlungsprozess 74 mit einer hohen Funkfrequenzleistung in der Spanne zwischen etwa 15 Watt und etwa 1.000 Watt durchgeführt werden. Die Flussrate von NH_3 kann größer als 0 L/Minute und niedriger als etwa 5 L/Minute sein. Die Flussrate von N_2 kann in der Spanne zwischen etwa (einschließlich) 0 L/Minute und etwa 5 L/Minute sein. Die Flussrate von Argon kann in der Spanne zwischen etwa 2 L/Minute und etwa 10 L/Minute sein.

[0042] Zusätzlich, falls der Behandlungsprozess 74 verlängert wird, werden die Austauschraten über die Behandlungszeit zunehmen, bis im Wesentlichen ein vollständiger Austausch (selbst am Boden der Gräben 66) erreicht ist. Zu diesem Zeitpunkt ist der Austausch gesättigt. Dementsprechend, um den vollständigen Austausch daran zu hindern, stattzufinden, und um die größere Differenz zwischen der Austauschrate bei der Oberseite und der Austauschrate beim Boden der Gräben 66 zu erzielen, wird Behandlungsprozess 74 gestoppt, sobald die OH-Gruppen bei der Deckfläche der dielektrischen Auskleidung 68A im Wesentlichen vollständig ersetzt sind. Zu diesem Zeitpunkt sind die OH-Gruppen beim Bodenteil der dielektrischen Auskleidung 68A noch am Minimum (wie unter etwa 50 Prozent, etwa 20 Prozent oder etwa 10 Prozent) und können gemäß manchen Ausführungsformen unersetzt oder im Wesentlichen unersetzt sein.

[0043] In Bezug auf **Fig. 13** wird ein Tränkprozess 76 durchgeführt, wobei Wafer 10 in einem Siliziumvorprodukt getränkt wird. Der entsprechende Prozess ist als Prozess 220 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. Das Siliziumvorprodukt kann ein Aminosilanvorprodukt enthalten,

das SiH_3NMe_2 (DMAS), $\text{SiH}_3\text{N}(\text{sec-Bu})_2$ (DSBAS), $\text{SiH}_2[\text{NMe}_2]_2$ (BDMAS), $\text{SiH}_2[\text{NH}(\text{tert-Bu})]_2$ (BTBAS), $\text{SiH}_2[\text{NEt}_2]_2$ (BDEAS), $\text{SiH}[\text{NMe}_2]_3$ (TDMAS), $\text{Si}[\text{NMe}_2]_4$ (TKDMAS), oder dergleichen oder Kombinationen davon enthält. Die anwendbaren Siliziumvorprodukte können als $\text{Si}(\text{NR}_i)_x(\text{H})_{4-x}$ ausgedrückt werden, wobei „i“ gleich 1 oder 2 ist und „x“ gleich 1, 2, 3, oder 4 ist. Das Symbol „R“ stellt eine Alkylgruppe wie eine Methylgruppe oder eine Ethylgruppe dar.

[0044] In Übereinstimmung mit manchen Ausführungsformen kann Tränkprozess 76 für eine Zeitdauer in der Spanne zwischen etwa 1 Sekunde und etwa 50 Sekunden pro ALD-Zyklus durchgeführt werden. Der Kammerdruck kann in der Spanne zwischen etwa 0,5 Torr und etwa 8 Torr sein. Außerdem werden Prozessbedingungen wie die Wafertemperatur während des Tränkprozesses 76 so gewählt, dass die OH-Gruppen bereits von der dielektrischen Auskleidung 68A abgebrochen werden, während NH_2 -Gruppen, die bereits angehängt wurden, nicht abgebrochen werden. Zum Beispiel kann der Tränkprozess bei einer Wafertemperatur in der Spanne zwischen etwa 70°C und etwa 600°C durchgeführt werden. Tränkprozess 76 kann mit Plasma durchgeführt werden.

[0045] In dem Tränkprozess 76 werden die Wasserstoffatome in den OH-Gruppen abgebrochen. Die Moleküle des Siliziumvorprodukts weisen auch abgebrochene Bindungen auf und Teile der Siliziumvorproduktmoleküle werden an den Sauerstoffionen angehängt, die auf der Oberfläche der dielektrischen Auskleidung 68A verbleiben. Die angehängten Teile sind in **Fig. 13** gezeigt, wobei die Symbole mit Kreisen, die „Si“ darin aufweisen, die Siliziumvorproduktmoleküle darstellen. Zum Beispiel, wenn BDEAS verwendet wird, werden die Bindungen zwischen Si und N in den BDEAS-Molekülen abgebrochen und die Teile der BDEAS-Moleküle, die Si-Atome enthalten, werden auf den Sauerstoffatomen adsorbiert und daran angehängt.

[0046] Das Si-Vorprodukt bevorzugt, sich an den Sauerstoff in OH-Gruppen anzuhängen und bevorzugt nicht, sich an NH_2 -Gruppen anzuhängen. Dementsprechend agieren die NH_2 -Gruppen als der Hemmer, um den Adsorptionsanhang des Siliziumvorprodukts zu hemmen. Da OH-Gruppen an die Böden der Gräben 66 angehängt werden, während NH_2 -Gruppen an die Oberseitenteile der dielektrischen Auskleidung 68A angehängt werden, wird das Si-Vorprodukt (zumindest teilweise) daran gehindert, an die Oberseitenteile der dielektrischen Auskleidung 68A angehängt zu werden, und wird an die Bodenteile der dielektrischen Auskleidung 68A angehängt. Dementsprechend ist die Adsorption des Siliziumvorprodukts selektiv für die Position. Außerdem ist, von der Oberseite zum Boden der Gräben 66,

zunehmend mehr Siliziumvorprodukt angehängt und die Zunahme der Menge (pro Einheitsfläche der Oberfläche) von Siliziumvorprodukt von der Oberseite zum Boden kann kontinuierlich sein.

[0047] **Fig. 14** veranschaulicht einen Oxidationsprozess 78 des PEALD-Zyklus 216. Der entsprechende Prozess ist als Prozess 222 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. In Übereinstimmung mit manchen Ausführungsformen wird der Oxidationsprozess 78 unter Verwendung eines sauerstoffhaltigen Gases durchgeführt, das O_2 , O_3 , H_2O oder dergleichen oder Kombinationen davon enthält. Die Flussrate des sauerstoffhaltigen Gases kann in der Spanne zwischen etwa 1 slm und etwa 10 slm sein. Die Wafertemperatur kann in der Spanne zwischen etwa 70°C und etwa 600°C sein. Der Oxidationsprozess wird mit Plasma durchgeführt, das erzeugt wird.

[0048] Als ein Resultat des Oxidationsprozesses werden Teile des Si-Vorprodukts abgebrochen und Si-Atome werden an Sauerstoffatome angehängt, um Siliziumoxid zu bilden. Darüber hinaus werden weitere OH-Gruppen bei der Oberfläche des neu gebildeten Siliziumoxids gebildet, wie in **Fig. 14** gezeigt wird. Währenddessen werden die NH_2 -Gruppen aufgrund des Vorhandenseins von Sauerstoff und Wasserstoff in der jeweiligen Oxidationskammer mit OH-Gruppen ersetzt.

[0049] Die Dauer des Oxidationsprozesses 78 ist lang genug, so dass all die adsorbierten Siliziumvorprodukte von den Oberseitenteilen der Gräben 66 zu den Bodenteilen der Gräben vollständig oxidiert werden. Dieser Prozess ist konträr zu dem in **Fig. 12** gezeigten Prozess, da der Prozess in **Fig. 12** ein gesteuerter Prozess ist, wobei untere Teile weniger behandelt werden als die jeweiligen oberen Teile. Im Oxidationsprozess 78 ist die Dauer für den Oxidationsprozess 78 andererseits lang genug, bis vollständige Oxidation erzielt wird. Zum Beispiel kann die Dauer des Oxidationsprozesses 78 in der Spanne zwischen etwa 0,2 Sekunden und etwa 6 Sekunden pro ALD-Zyklus sein.

[0050] Es wird begrüßt, dass während Siliziumoxid selektiv abgeschieden wird, nach dem Oxidationsprozess 78 die Oberflächenbedingungen der freigelegten Oberflächen ähnlich den Oberflächenbedingungen der in **Fig. 11** gezeigten Struktur sind, wobei OH-Gruppen bei der Oberfläche der Struktur gebildet werden. Nachfolgend wird der verbesserte PEALD-Zyklus 216, wie er in **Fig. 12** bis **14** gezeigt wird, wiederholt, wie auch im in **Fig. 24** gezeigten Prozessablauf 200 gezeigt wird.

[0051] Wie zuvor erwähnt, sind die Austauschraten von OH-Gruppen mit NH_2 -Gruppen in oberen Teilen der Gräben 66 zunehmend höher als bei den jeweili-

gen unteren Teilen der Gräben 66. Es gibt entsprechend mehr NH_2 -Gruppen pro Einheitsflächenbereich in oberen Teilen der Gräben 66 als den jeweiligen unteren Teilen der Gräben 66. Dementsprechend ist die Abscheidungsrate von Siliziumoxid in den unteren Teilen der Gräben höher als in den jeweiligen oberen Teilen. Das resultiert darin, dass die Abscheidung von Siliziumoxid von unten nach oben stattfindet. Zum Beispiel wird am Boden der Gräben 66 eine vollständige Atomsiliziumoxidschicht aufgewachsen. Bei der Oberseite der Gräben 66 und außerhalb der Gräben 66 findet im Gegensatz Inkubationsverzögerung statt und es wird im Wesentlichen kein Siliziumoxid aufgewachsen, zumindest in den Anfangsphasen der Abscheidung von Siliziumoxid.

[0052] Fig. 15 veranschaulicht eine beispielhafte Struktur, nachdem eine gewisse Anzahl verbesserter PEALD-Zyklen 216 durchgeführt wurde, wobei vom Boden zur Oberseite der Gräben 66 das abgeschiedene dielektrische Füllgebiet 68B zunehmend dünner wird. Die Deckfläche vom dielektrischen Füllgebiet 68B weist eine V-Form auf, was die nachfolgende Abscheidung leichter macht, ohne Nähte zu verursachen.

[0053] Fig. 16 veranschaulicht den wiederholten Behandlungsprozess 74 in einem nachfolgenden PEALD-Zyklus 216. Der Behandlungsprozess 74 ist im Wesentlichen derselbe wie der in Fig. 12 gezeigte Behandlungsprozess 74. Die OH-Gruppen werden mit NH_2 -Gruppen ersetzt, wobei obere Teile der Gräben 66 höhere Austauschraten als die jeweiligen unteren Teile aufweisen. Als nächstes werden der Siliziumvorprodukttränkprozess 76 (Fig. 13) und Oxidationsprozess 78 (Fig. 14) durchgeführt, um einen weiteren verbesserten PEALD-Zyklus 216 abzuschließen. Die wiederholten PEALD-Zyklen 216 resultieren in der Abscheidung vom dielektrischen Füllgebiet 68B von unten nach oben, wie in Fig. 17 und 18 gezeigt wird, bis die Gräben 66 vollständig gefüllt sind.

[0054] Es wird begrüßt, dass die Gräben 66 mit zunehmend dickerem dielektrischen Füllbereich 68B flacher werden. Die Differenz in den Austauschraten beim Boden und der Oberseite der Gräben 66 wird kleiner. Schließlich, wenn die Gräben 66 flach genug sind, werden keine OH-Gruppen ersetzt, ungeachtet ihrer Positionen. Die Abscheidung von Siliziumoxid ist daher unselektiv und wird konform. Dementsprechend ist die Abscheidung von Siliziumoxid am Anfang hoch selektiv und wird immer weniger selektiv, bis sie irgendwann unselektiv wird.

[0055] Es wird auch begrüßt, dass aufgrund des Sauerstoffplasmabehandlungsprozesses 78 die Oberflächenabschnitte der dielektrischen Auskleidung 68A auch oxidiert werden, um stickstoffdotier-

tes Siliziumoxid (SiON) zu bilden. Dielektrische Auskleidung 68A wird daher aufgrund der Oberflächenoxidation dünner. Außerdem schützt das abgeschiedene Siliziumoxidfüllgebiet 68B und verringert die Oxidationsrate der jeweiligen unterliegenden dielektrischen Auskleidung 68A. Da die oberen Teile von Siliziumoxidfüllgebiet 68B dünner als die jeweiligen unteren Teile sind und später abgeschieden werden, werden die oberen Teile der dielektrischen Auskleidung 68A mehr oxidiert und die verbleibende dielektrische Auskleidung 68A wird dünner. Die Überhänge 70 (Fig. 11) können aufgrund der hohen Oxidationsrate der dielektrischen Auskleidung 68A auch verschwinden.

[0056] In Fig. 18 weist dielektrische Auskleidung 68A Dicke T1 bei der Oberseitenebene von Gate-Stapel 56 auf. Dicke T1 kann in der Spanne zwischen etwa 2 nm und etwa 4 nm sein. Dicke T1 ist kleiner als Dicke T1' (Fig. 11), vor der Abscheidung vom dielektrischen Füllgebiet 68B gemessen, wobei Dicke T1' in der Spanne zwischen etwa 3 nm und etwa 5 nm sein kann.

[0057] Fig. 19 veranschaulicht die Struktur mit den Gräben 66 vollständig mit dielektrischem Füllgebiet 68 gefüllt, das Siliziumoxid sein kann. Es wird begrüßt, dass die Profile der dielektrischen Auskleidung 68A und des dielektrischen Füllgebiets 68B in Fig. 19 schematisch sind und die Details in Bezug auf Fig. 18 zu finden sind. Es wurde festgestellt, dass das in Übereinstimmung mit den Ausführungsformen der vorliegenden Offenbarung abgeschiedene dielektrische Füllgebiet 68B im Wesentlichen frei von Stickstoff darin ist und auch frei von Nähten darin ist. Kein Stickstoffsignal kann unter Verwendung von Erfassungsverfahren wie energiedispersiver Röntgenspektroskopie (EDS, „Energy-Dispersive X-ray Spectroscopy“) erfasst werden. Das in Übereinstimmung mit den Ausführungsformen der vorliegenden Offenbarung gebildete dielektrische Füllgebiet 68B unterscheidet sich daher von herkömmlichen nahtfreien dielektrischen Gebieten, die unter Verwendung von fließfähiger chemischer Gasphasenabscheidung (FCVD) gebildet werden, von denen Stickstoffsignale erfasst werden können.

[0058] In Bezug auf Fig. 20 wird ein Planarisierungsprozess wie ein CMP-Prozess oder ein mechanischer Schleifprozess durchgeführt, um die überschüssigen Abschnitte der dielektrischen Auskleidung 68A und des dielektrischen Füllgebiets 68B zu entfernen. Der entsprechende Prozess ist als Prozess 224 in dem in Fig. 24 gezeigten Prozessablauf 200 veranschaulicht. Die verbleibenden Abschnitte der dielektrischen Auskleidung 68A und des dielektrischen Füllgebiets 68B werden gemeinsam als Gate-Isolationsgebiete 68 oder CMG-Gebiete 68 bezeichnet. Fig. 21 veranschaulicht

eine perspektivische Ansicht der Struktur, die CMG-Gebiete 68 aufweist.

[0059] In nachfolgenden Prozessen, wie in **Fig. 22A**, **22B** und **22C** gezeigt, werden Finnenisoliationsgebiete (auch als CMODE-Gebiete bezeichnet) 82 gebildet. Der entsprechende Prozess ist als Prozess 226 in dem in **Fig. 24** gezeigten Prozessablauf 200 veranschaulicht. In dem Bildungsprozess werden vorragende Halbleiterfinnen 24' und die unterliegenden Halbleiterstreifen 24 geätzt, um Gräben zu bilden, die dann mit dielektrischen Materialien gefüllt werden, um Finnenisoliationsgebiete 82 zu bilden. In Übereinstimmung mit manchen Ausführungsformen können Finnenisoliationsgebiete 82 auch die aus Siliziumnitrid gebildete dielektrische Auskleidung 82A und das aus Siliziumoxid gebildete dielektrische Füllgebiet 82B aufweisen. Die dielektrische Auskleidung 82A und das dielektrische Füllgebiet 82B können unter Verwendung derselben Prozesse und selben Materialien wie die dielektrische Auskleidung 68A beziehungsweise das dielektrische Füllgebiet 68B gebildet werden. Die Details werden hier daher nicht wiederholt.

[0060] **Fig. 22C** veranschaulicht eine Draufsicht eines Teils vom Wafer 10. Es wird begrüßt, dass **Fig. 22C** schematisch veranschaulicht, wie Gate-Isoliationsgebiete 68 und Finnenisoliationsgebiete 82 Gate-Stapel und Finnen schneiden können und das tatsächliche Layout bei der Bildung von Produktionswafern kann komplizierter sein. **Fig. 22A** veranschaulicht den Querschnitt 22A-22A' wie in **Fig. 22C** gezeigt und **Fig. 22B** veranschaulicht den Querschnitt 22B-22B' wie in **Fig. 22C** gezeigt.

[0061] In Bezug auf **Fig. 22A** können die oberen Teile der dielektrischen Auskleidung 68A aufgrund der Oxidation der dielektrischen Auskleidung 68A während der Abscheidung des dielektrischen Füllgebiets 68B dünner als die jeweiligen unteren Teile sein. Dies steht im Gegensatz zu der Situation vor der Abscheidung des dielektrischen Füllgebiets 68B, wobei die dielektrische Auskleidung 68A dickere obere Teile und dünnere untere Teile aufweist, wie in **Fig. 12** gezeigt wird. Zum Beispiel weist in **Fig. 22A** die dielektrische Auskleidung 68A eine Dicke T1 bei der Oberseitenebene von Gate-Stapel 56 und Dicke T2 bei der Bodenebene vom Gate-Stapel 56 auf. Dicke T1 kann kleiner als Dicke T2 sein. In Übereinstimmung mit manchen Ausführungsformen kann Dickenverhältnis T1/T2 in der Spanne zwischen etwa 0,3 und etwa 0,8 sein.

[0062] In Übereinstimmung mit manchen Ausführungsformen können die Dicken der dielektrischen Auskleidung 68A von der Oberseitenebene vom Gate-Stapel 56 zu einer gewissen unteren Ebene 69 (**Fig. 18**) vom Gate-Stapel 56 schrittweise abnehmen. Unter Ebene 69 können die Dicken der dielekt-

rischen Auskleidung 68A einheitlich sein. Zum Beispiel veranschaulicht **Fig. 18**, dass von Ebene 69 zum untersten Abschnitt der dielektrischen Auskleidung 68A die dielektrische Auskleidung 68A eine einheitliche Dicke T3 aufweist.

[0063] Wie zuvor besprochen werden manche Abschnitte der dielektrischen Auskleidung 68A während der Abscheidung des dielektrischen Füllgebiets 68B oxidiert und dickere Abschnitte der oberen Abschnitte der dielektrischen Auskleidung 68A werden mehr oxidiert als die jeweiligen unteren Abschnitte. Dementsprechend, wie auch in **Fig. 18** gezeigt wird, weist das dielektrische Füllgebiet 68B einen Außenabschnitt 68B-1, der aufgrund der Oxidation von Siliziumnitrid SiON enthält, und einen Innenabschnitt 68B-2 auf, der das Siliziumoxid, das unter Verwendung verbesserter PEALD abgeschieden wurde, enthält und frei von Stickstoff darin ist.

[0064] In Übereinstimmung mit manchen Ausführungsformen weist die SiON-Schicht 68B-1 Dicke T4 bei der Oberseitenebene vom Gate-Stapel 56 und Dicke T5 bei der Bodenebene vom Gate-Stapel 56 auf. Dicke T5 ist aufgrund der geringeren Oxidation kleiner als Dicke T4. SiON-Schicht 68B-1 kann aufgrund der erhöhten Oxidation bei Ecken auch Überhänge aufweisen. Außerdem kann die SiON-Schicht 68B-1 von der Bodenebene zur Oberseitenebene vom Gate-Stapel 56 zunehmend größere Dicken aufweisen. Zusätzlich, von Ebene 69 nach unten, können die Dicken von SiON-Schicht 68B-1 im Wesentlichen einheitlich sein.

[0065] Wie in **Fig. 22A** gezeigt, kann Finnenisoliationsgebiet 82 in Kontakt mit der dielektrischen Auskleidung 68A sein. In Übereinstimmung mit alternativen Ausführungsformen werden bei der Bildung von Finnenisoliationsgebiet 82 auch Gate-Isoliationsgebiete 68 strukturiert. Finnenisoliationsgebiet 82 kann sich daher in CMG-Gebiete 68 erstrecken und kann in Kontakt mit dem dielektrischen Füllgebiet 68B sein. Strichlierte Linien 84 veranschaulichen die entsprechenden Grenzen von Finnenisoliationsgebiet 82.

[0066] In Übereinstimmung mit manchen Ausführungsformen findet die Bildung von CMG-Gebieten 68 von unten nach oben statt, wobei die Deckfläche von Gate-Isoliationsgebieten 68 in den Gräben V-förmige Deckflächen aufweist. Die Qualität des resultierenden dielektrischen Füllgebietes 68B wird daher verbessert und es wird keine Naht gebildet. Experimente wurden durchgeführt, um einen ersten Probenwafer und einen zweiten Probenwafer zu bilden. In dem ersten Probenwafer wird das dielektrische Füllgebiet 68B unter Verwendung von PEALD ohne den NH₃-Behandlungsprozess gebildet. Dementsprechend weisen die entsprechenden dielektrischen Füllgebiete 68B Nähte auf. Metall kann in

nachfolgenden Prozessen nachteilig in die Nähte gefüllt werden und den Kurzschluss benachbarter Source/Drain-Kontakte an entgegengesetzten Enden der Gate-Isolationsgebiete verursachen. Die geringe Qualität des dielektrischen Füllgebiets 68B kann auch offengelegt werden, indem die erste Probe unter Verwendung von Ethansäure und Ammoniumfluorid für 10 Sekunden geätzt wird, wobei große Hohlräume in der Mitte des entsprechenden dielektrischen Füllgebiets erzeugt werden. Das gibt an, dass die Qualität und die Dichte des dielektrischen Füllgebiets niedrig sind.

[0067] Zum Vergleich werden in dem zweiten Probenwafer dielektrische Füllgebiete 68B gemäß den Ausführungsformen der vorliegenden Offenbarung gebildet. Dementsprechend weisen die entsprechenden dielektrischen Füllgebiete 68B keine Nähte auf. Wenn die zweite Probe unter Verwendung von Ethansäure und Ammoniumfluorid für 10 Sekunden geätzt wird, wird kein Hohlraum im dielektrischen Füllgebiet 68B gebildet. Dies gibt an, dass die Qualität und die Dichte des dielektrischen Füllgebiets 68B hoch sind.

[0068] Die Ausführungsformen der vorliegenden Offenbarung weisen manche vorteilhaften Merkmale auf. Indem Ammoniak verwendet wird, um die Oberfläche der Siliziumnitridauskleidung zu behandeln und die Differenz in der Anzahl und dem Prozentsatz von angehängten NH_2 -Gruppen zwischen oberen Teilen und unteren Teilen von Gräben zu erzeugen, kann Abscheidung von unten nach oben beim Füllen der Gräben mit Siliziumoxid erzielt werden und die Qualität der resultierenden dielektrischen Gebiete wird verbessert.

[0069] In Übereinstimmung mit manchen Ausführungsformen umfasst ein Verfahren Ätzen eines Gate-Stapels, um einen Graben zu bilden; Abscheiden einer Siliziumnitridauskleidung, die sich in den Graben erstreckt; und Abscheiden einer Siliziumoxidschicht auf der Siliziumnitridauskleidung, wobei das Abscheiden der Siliziumoxidschicht Durchführen eines Behandlungsprozesses unter Verwendung eines Prozessgases umfasst, das Stickstoff und Wasserstoff enthält; und Durchführen eines Tränkprozesses an dem Wafer unter Verwendung eines Siliziumvorprodukts. In einer Ausführungsform umfasst das Prozessgas ein Stickstoffgas (N_2) und ein Wasserstoffgas (H_2). In einer Ausführungsform umfasst das Prozessgas Ammoniak (NH_3). In einer Ausführungsform umfasst das Prozessgas sowohl Ammoniak als auch Wasserstoff (H_2). In einer Ausführungsform umfasst der Behandlungsprozess OH-Gruppen bei der Grabenoberseite des Grabens mit NH-enthaltenden Gruppen zu ersetzen.

[0070] In einer Ausführungsform nehmen von einem Grabenboden zu der Grabenoberseite des Grabens

Austauschraten schrittweise zu, wobei die Austauschraten Prozentsätze vom Ersetzen der OH-Gruppen mit NH_2 -Gruppen sind. In einer Ausführungsform sind zu einem Zeitpunkt, zu dem der Behandlungsprozess gestoppt wird, im Wesentlichen alle OH-Gruppen beim Grabenboden mit NH_2 -Gruppen unersetzt. In einer Ausführungsform sind zu dem Zeitpunkt, zu dem der Behandlungsprozess gestoppt wird, im Wesentlichen alle OH-Gruppen bei der Grabenoberseite mit NH_2 -Gruppen ersetzt. In einer Ausführungsform umfasst das Verfahren weiter, nach dem Tränkprozess, Durchführen eines Oxidationsprozesses an dem Siliziumvorprodukt, das zu der Siliziumnitridauskleidung adsorbiert wird. In einer Ausführungsform wird der Oxidationsprozess so gesteuert, dass von der Grabenoberseite zum Grabenboden des Grabens im Wesentlichen alle adsorbierten siliziumhaltigen Gruppen von dem Siliziumvorprodukt als Siliziumoxid umgewandelt werden.

[0071] In Übereinstimmung mit manchen Ausführungsformen weist eine Struktur einen ersten Gate-Stapel und einen zweiten Gate-Stapel auf; und ein Gate-Isolationsgebiet zwischen dem ersten Gate-Stapel und dem zweiten Gate-Stapel, wobei das Gate-Isolationsgebiet entgegengesetzte Seitenwände aufweist, die den ersten Gate-Stapel und den zweiten Gate-Stapel kontaktieren und wobei das Gate-Isolationsgebiet eine Siliziumnitridauskleidung aufweist, die einen ersten Abschnitt aufweist, der den ersten Gate-Stapel kontaktiert, wobei der erste Abschnitt eine erste Dicke, gemessen von einer Oberseitenebene des ersten Gate-Stapels, und eine zweite Dicke, gemessen von einer Bodenebene des ersten Gate-Stapels, aufweist und wobei die erste Dicke kleiner als die zweite Dicke ist; einen zweiten Abschnitt; und einen Bodenabschnitt, der den ersten Abschnitt mit dem zweiten Abschnitt verbindet; und ein Siliziumoxidgebiet zwischen dem ersten Abschnitt und dem zweiten Abschnitt, wobei das Siliziumoxid den Bodenabschnitt der Siliziumnitridauskleidung überlappt.

[0072] In einer Ausführungsform ist ein Verhältnis der ersten Dicke zu der zweiten Dicke kleiner als etwa 0,8. In einer Ausführungsform ist das Verhältnis der ersten Dicke zu der zweiten Dicke in einer Spanne zwischen etwa 0,3 und etwa 0,8. In einer Ausführungsform ist zumindest ein Mittelabschnitt des Siliziumoxidgebiets frei von Stickstoff darin. In einer Ausführungsform weist die Siliziumnitridauskleidung eine dritte Dicke bei einer Ebene auf, die niedriger als die Bodenebene des ersten Gate-Stapels ist, und ein unterster Teil der Siliziumnitridauskleidung weist eine vierte Dicke auf, die gleich der dritten Dicke ist. In einer Ausführungsform weist die Struktur weiter ein Grabenisolationsgebiet auf, das unter dem ersten Gate-Stapel und dem Gate-Isolationsgebiet liegt und diese kontaktiert; und ein Finne-

nisolationsgebiet, das einen ersten Abschnitt an einer Seite des Gate-Isolationsgebiets, und in Kontakt damit, aufweist; und einen zweiten Abschnitt, der durch das Grabenisolationsgebiet dringt.

[0073] In Übereinstimmung mit manchen Ausführungsformen weist eine Struktur ein Halbleitersubstrat auf; mehrere dielektrische Isolationsgebiete in dem Halbleitersubstrat; eine erste Halbleiterfinne und eine zweite Halbleiterfinne, die sich höher als die mehreren dielektrischen Isolationsgebiete erstrecken; einen ersten Gate-Stapel und einen zweiten Gate-Stapel auf der ersten Halbleiterfinne beziehungsweise der zweiten Halbleiterfinne; und ein Gate-Isolationsgebiet, das den ersten Gate-Stapel von dem zweiten Gate-Stapel trennt, wobei das Gate-Isolationsgebiet eine Siliziumnitridauskleidung aufweist, die einen Abschnitt aufweist, der eine Seitenwand des ersten Gate-Stapels kontaktiert, wobei der Abschnitt eine erste Dicke, gemessen von einer ersten Deckflächenebene des ersten Gate-Stapels, und eine zweite Dicke, gemessen von einer zweiten Deckflächenebene eines der mehreren dielektrischen Isolationsgebiete, aufweist und wobei von der ersten Deckflächenebene zu der zweiten Deckflächenebene Dicken des Abschnitts der Siliziumnitridauskleidung schrittweise zunehmen.

[0074] In einer Ausführungsform weist die Struktur weiter ein Siliziumoxidgebiet auf, das den Abschnitt der Siliziumnitridauskleidung kontaktiert. In einer Ausführungsform ist ein Mittelabschnitt des Siliziumoxidgebiets frei von Sauerstoff darin. In einer Ausführungsform ist ein Verhältnis der ersten Dicke zu der zweiten Dicke in einer Spanne zwischen etwa 0,3 und etwa 0,8.

[0075] Das Vorangehende umreißt Merkmale einiger Ausführungsformen, sodass Fachkundige die Aspekte der vorliegenden Offenbarung besser verstehen werden. Fachkundige werden begrüßen, dass sie die vorliegende Offenbarung bereits als eine Basis dafür verwenden können, andere Prozesse und Strukturen zum Umsetzen derselben Zwecke und/oder Erzielen derselben Vorteile der hierin vorgestellten Ausführungsformen zu gestalten oder zu modifizieren. Fachkundige sollten auch erkennen, dass solche gleichwertigen Konstruktionen nicht von dem Wesen und Umfang der vorliegenden Offenbarung abweichen und dass sie verschiedene Änderungen, Ersetzungen und Abänderungen hierin vornehmen können, ohne von dem Wesen und Umfang der vorliegenden Offenbarung abzuweichen.

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 63/481007 [0001]
- US 63/378691 [0001]

Patentansprüche

1. Verfahren, umfassend:
Ätzen eines Gate-Stapels, um einen Graben zu bilden; Abscheiden einer Siliziumnitridauskleidung, die sich in den Graben erstreckt; und
Abscheiden einer Siliziumoxidschicht auf der Siliziumnitridauskleidung, wobei das Abscheiden der Siliziumoxidschicht umfasst:
Durchführen eines Behandlungsprozesses unter Verwendung eines Prozessgases, das Stickstoff und Wasserstoff enthält; und
Durchführen eines Tränkprozesses unter Verwendung eines Siliziumvorprodukts.
2. Verfahren nach Anspruch 1, wobei das Prozessgas ein Stickstoffgas (N₂) und ein Wasserstoffgas (H₂) enthält.
3. Verfahren nach Anspruch 1, wobei das Prozessgas Ammoniak (NH₃) enthält.
4. Verfahren nach Anspruch 3, wobei das Prozessgas sowohl Ammoniak als auch Wasserstoff (H₂) enthält.
5. Verfahren nach einem der Ansprüche 1 bis 4, wobei der Behandlungsprozess Ersetzen von OH-Gruppen bei einer Grabenoberseite des Grabens mit NH-enthaltenden Gruppen umfasst.
6. Verfahren nach Anspruch 5, wobei von einem Grabenboden zu der Grabenoberseite des Grabens Austauschraten schrittweise zunehmen, wobei die Austauschraten Prozentsätze vom Ersetzen der OH-Gruppen mit NH₂-Gruppen sind.
7. Verfahren nach Anspruch 6, wobei zu einem Zeitpunkt, zu dem der Behandlungsprozess gestoppt wird, im Wesentlichen alle OH-Gruppen bei dem Grabenboden mit NH₂-Gruppen unersetzt sind.
8. Verfahren nach Anspruch 7, wobei zu dem Zeitpunkt, zu dem der Behandlungsprozess gestoppt wird, im Wesentlichen alle OH-Gruppen bei der Grabenoberseite mit NH₂-Gruppen ersetzt sind.
9. Verfahren nach einem der Ansprüche 1 bis 8, weiter umfassend, nach dem Tränkprozess, Durchführen eines Oxidationsprozesses an dem Siliziumvorprodukt, das zu der Siliziumnitridauskleidung adsorbiert wurde.
10. Verfahren nach Anspruch 9, wobei der Oxidationsprozess so gesteuert wird, dass von der Grabenoberseite zum Grabenboden des Grabens im Wesentlichen alle adsorbierten siliziumhaltigen Gruppen von dem Siliziumvorprodukt als Siliziumoxid umgewandelt werden.
11. Struktur, aufweisend:
einen ersten Gate-Stapel und einen zweiten Gate-Stapel; und
ein Gate-Isolationsgebiet zwischen dem ersten Gate-Stapel und dem zweiten Gate-Stapel, wobei das Gate-Isolationsgebiet entgegengesetzte Seitenwände aufweist, die den ersten Gate-Stapel und den zweiten Gate-Stapel kontaktieren, und wobei das Gate-Isolationsgebiet aufweist:
eine Siliziumnitridauskleidung, aufweisend:
einen ersten Abschnitt, der den ersten Gate-Stapel kontaktiert, wobei der erste Abschnitt eine erste Dicke und eine zweite Dicke, die sich von der ersten Dicke unterscheidet, aufweist, und wobei die erste Dicke und die zweite Dicke auf verschiedenen Ebenen des ersten Gate-Stapels gemessen werden;
einen zweiten Abschnitt; und
einen Bodenabschnitt, der den ersten Abschnitt mit dem zweiten Abschnitt verbindet; und
ein Siliziumoxidgebiet zwischen dem ersten Abschnitt und dem zweiten Abschnitt, wobei das Siliziumoxidgebiet den Bodenabschnitt der Siliziumnitridauskleidung überlappt.
12. Struktur nach Anspruch 11, wobei die erste Dicke kleiner als die zweite Dicke ist.
13. Struktur nach Anspruch 12, wobei ein Verhältnis der ersten Dicke zu der zweiten Dicke in einer Spanne zwischen etwa 0,3 und etwa 0,8 ist.
14. Struktur nach einem der Ansprüche 11 bis 13, wobei zumindest ein Mittelabschnitt des Siliziumoxidgebiets frei von Stickstoff darin ist.
15. Struktur nach einem der Ansprüche 11 bis 14, wobei die Siliziumnitridauskleidung eine dritte Dicke bei einer Ebene niedriger als eine Bodenebene des ersten Gate-Stapels aufweist und ein unterster Teil der Siliziumnitridauskleidung eine vierte Dicke im Wesentlichen gleich der dritten Dicke aufweist.
16. Struktur nach einem der Ansprüche 11 bis 15, weiter aufweisend:
ein Grabenisolationsgebiet, das unter dem ersten Gate-Stapel und dem Gate-Isolationsgebiet liegt und diese kontaktiert; und
ein Finnenisolationsgebiet, aufweisend:
einen ersten Teil auf einer Seite von, und in Kontakt mit, dem Gate-Isolationsgebiet; und
einen zweiten Teil, der durch das Grabenisolationsgebiet dringt.
17. Struktur, aufweisend:
ein Halbleitersubstrat;
mehrere dielektrische Isolationsgebiete in dem

Halbleitersubstrat;
eine erste Halbleiterfinne und eine zweite Halbleiterfinne, die sich höher als die mehreren dielektrischen Isolationsgebiete erstrecken;
einen ersten Gate-Stapel und einen zweiten Gate-Stapel auf der ersten Halbleiterfinne beziehungsweise der zweiten Halbleiterfinne; und
ein Gate-Isolationsgebiet, das den ersten Gate-Stapel von dem zweiten Gate-Stapel trennt, wobei das Gate-Isolationsgebiet aufweist:
eine Siliziumnitridauskleidung, die einen Abschnitt aufweist, der eine Seitenwand des ersten Gate-Stapels kontaktiert, wobei der Abschnitt eine erste Dicke, von einer ersten Deckflächenebene des ersten Gate-Stapels gemessen, und eine zweite Dicke, von einer zweiten Deckflächenebene eines der mehreren dielektrischen Isolationsgebiete gemessen, aufweist und wobei von der ersten Deckflächenebene zu der zweiten Deckflächenebene Dicken des Abschnitts der Siliziumnitridauskleidung zunehmen.

18. Struktur nach Anspruch 17, weiter aufweisend ein Siliziumoxidgebiet, das den Abschnitt der Siliziumnitridauskleidung kontaktiert.

19. Struktur nach Anspruch 18, wobei ein Mittelabschnitt des Siliziumoxidgebiets frei von Sauerstoff darin ist.

20. Struktur nach einem der Ansprüche 17 bis 19, wobei ein Verhältnis der ersten Dicke zu der zweiten Dicke in einer Spanne zwischen etwa 0,3 und etwa 0,8 ist.

Es folgen 28 Seiten Zeichnungen

Anhängende Zeichnungen

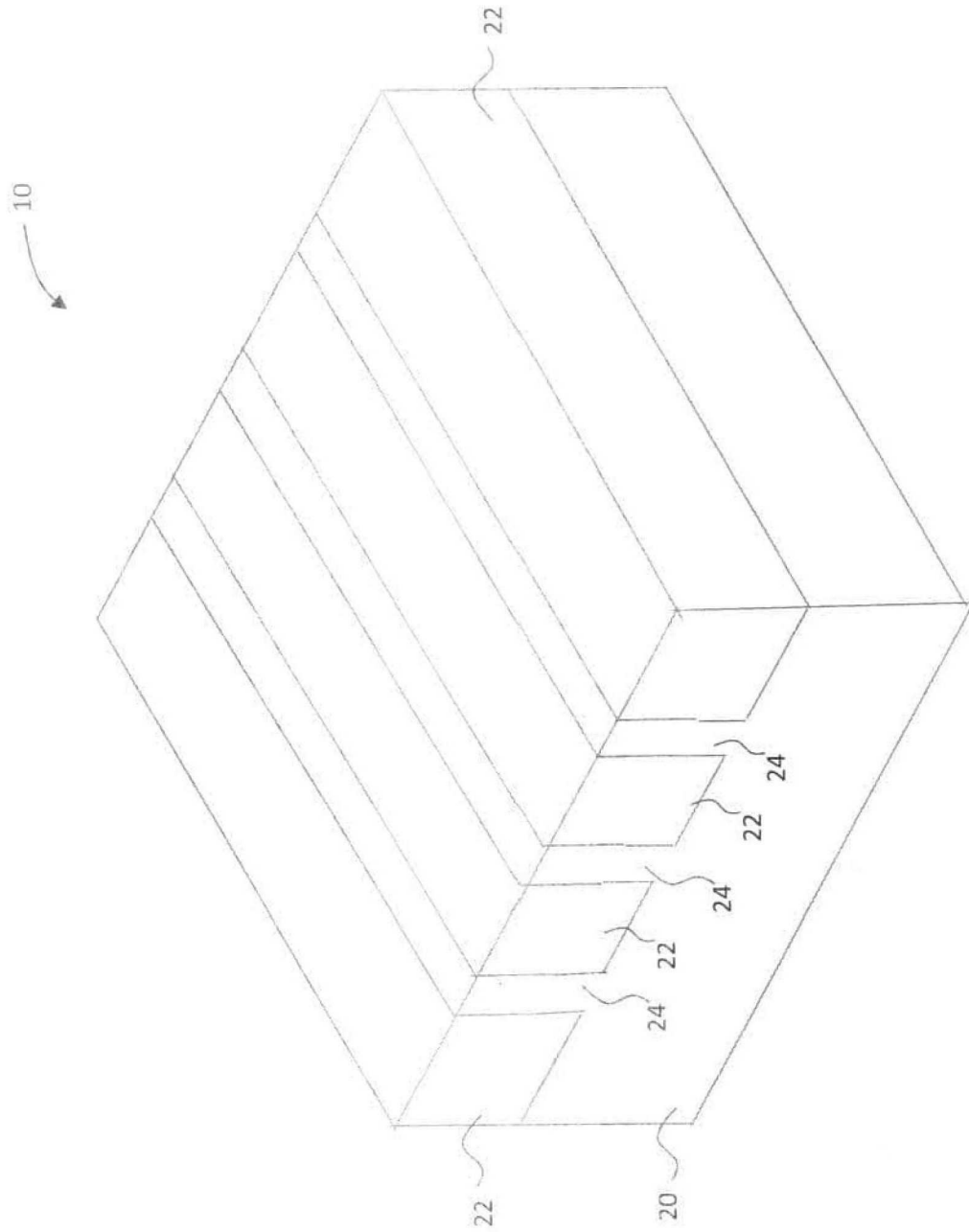


FIG. 1

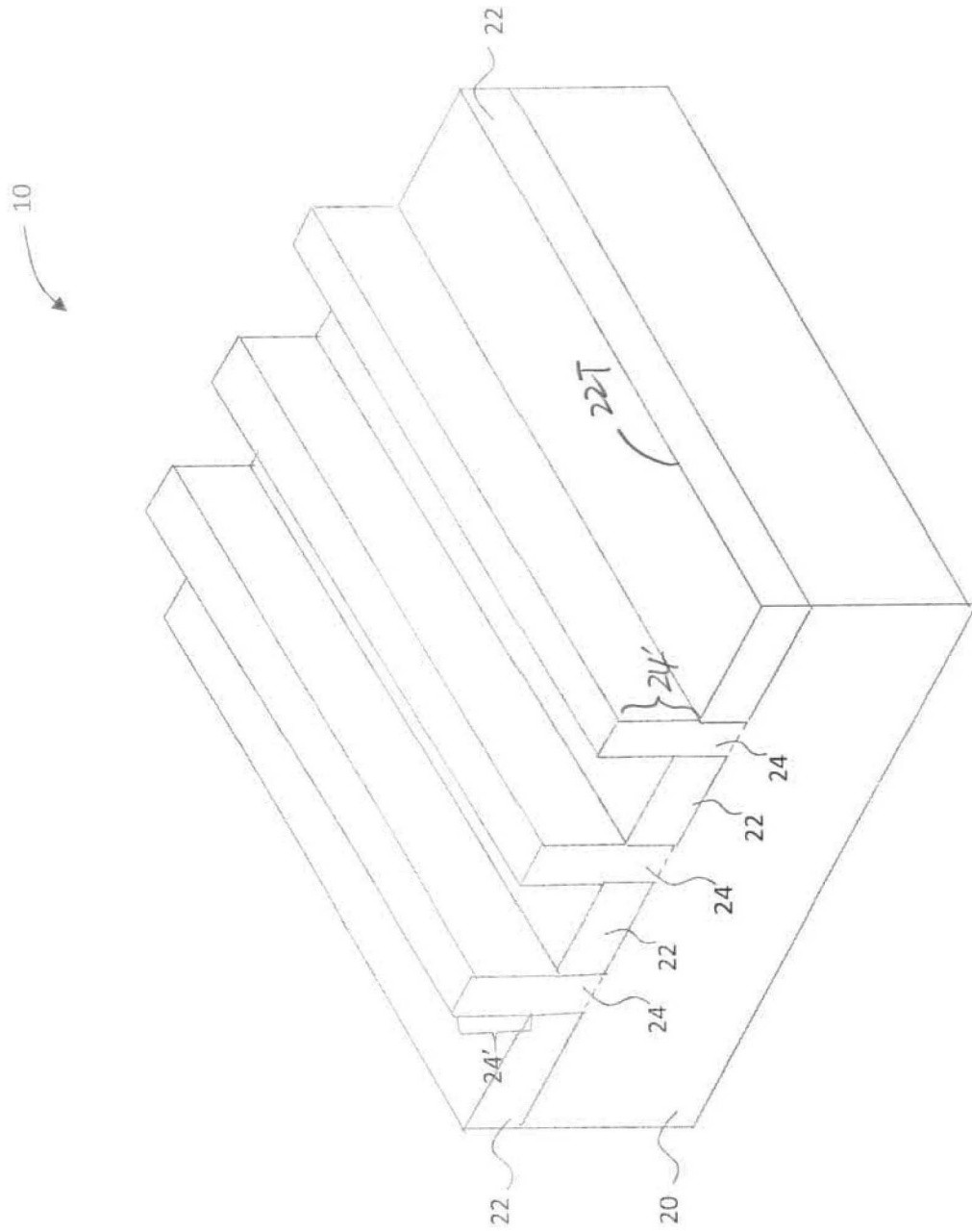


FIG. 2

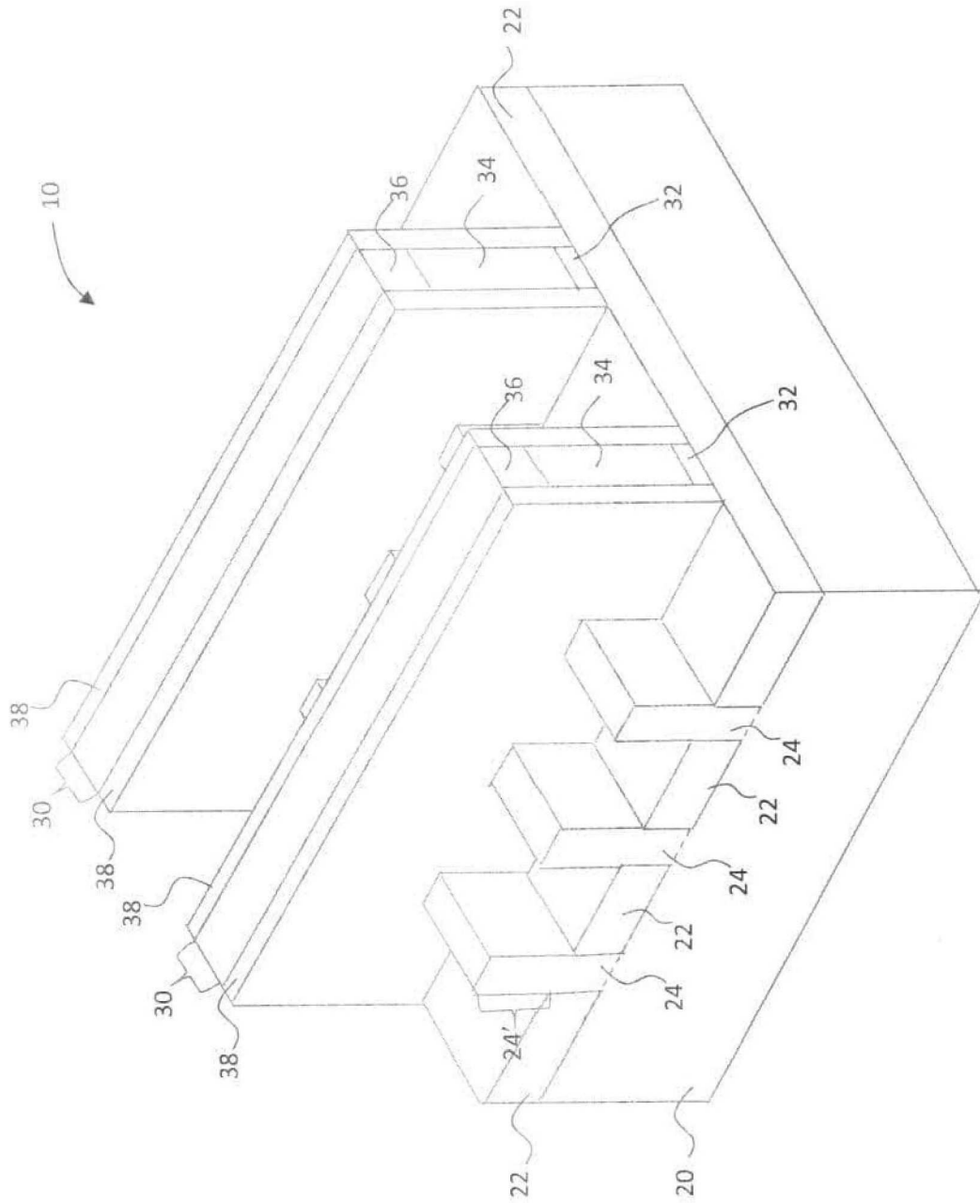


FIG. 3

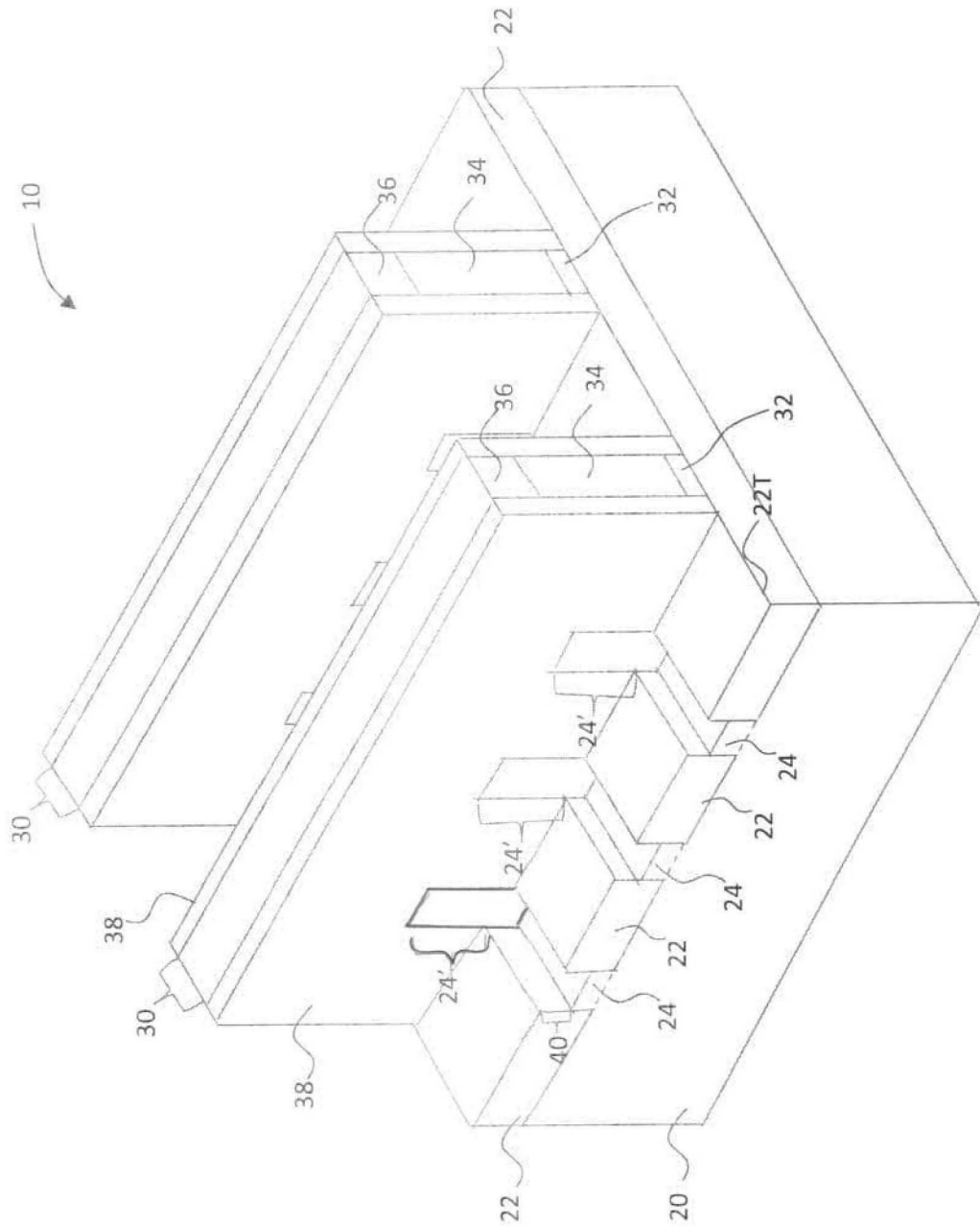


FIG. 4

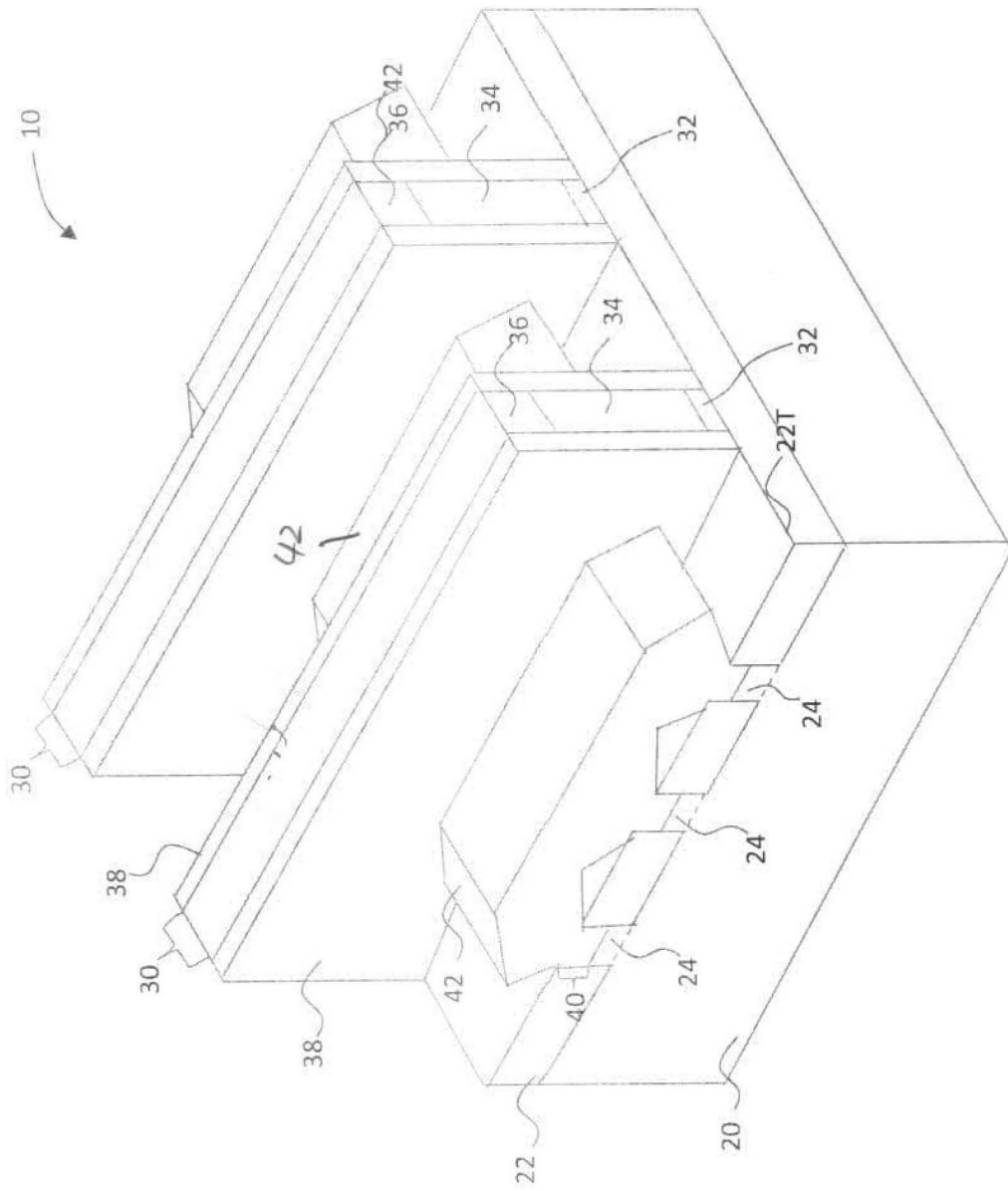


FIG. 5

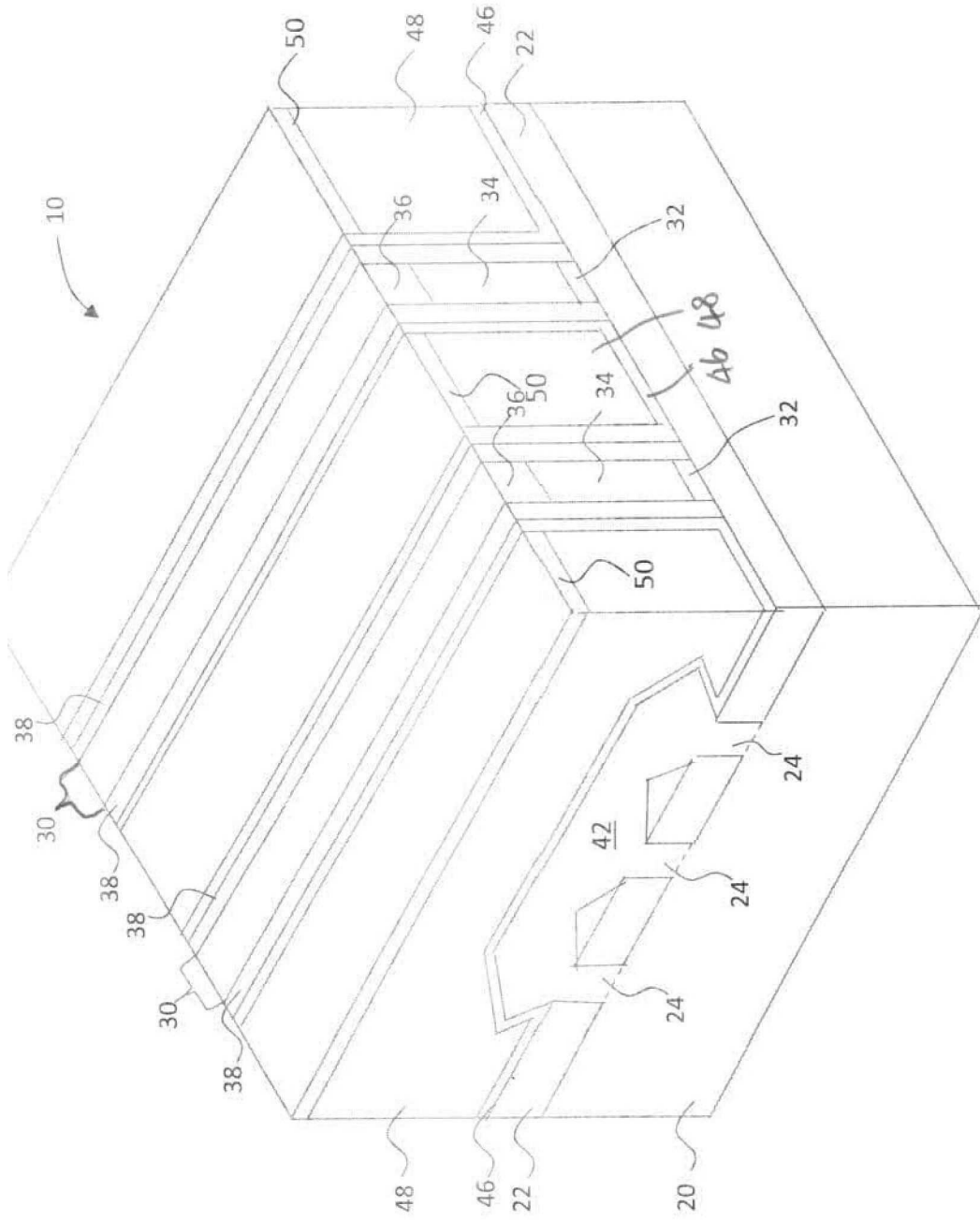


FIG. 6

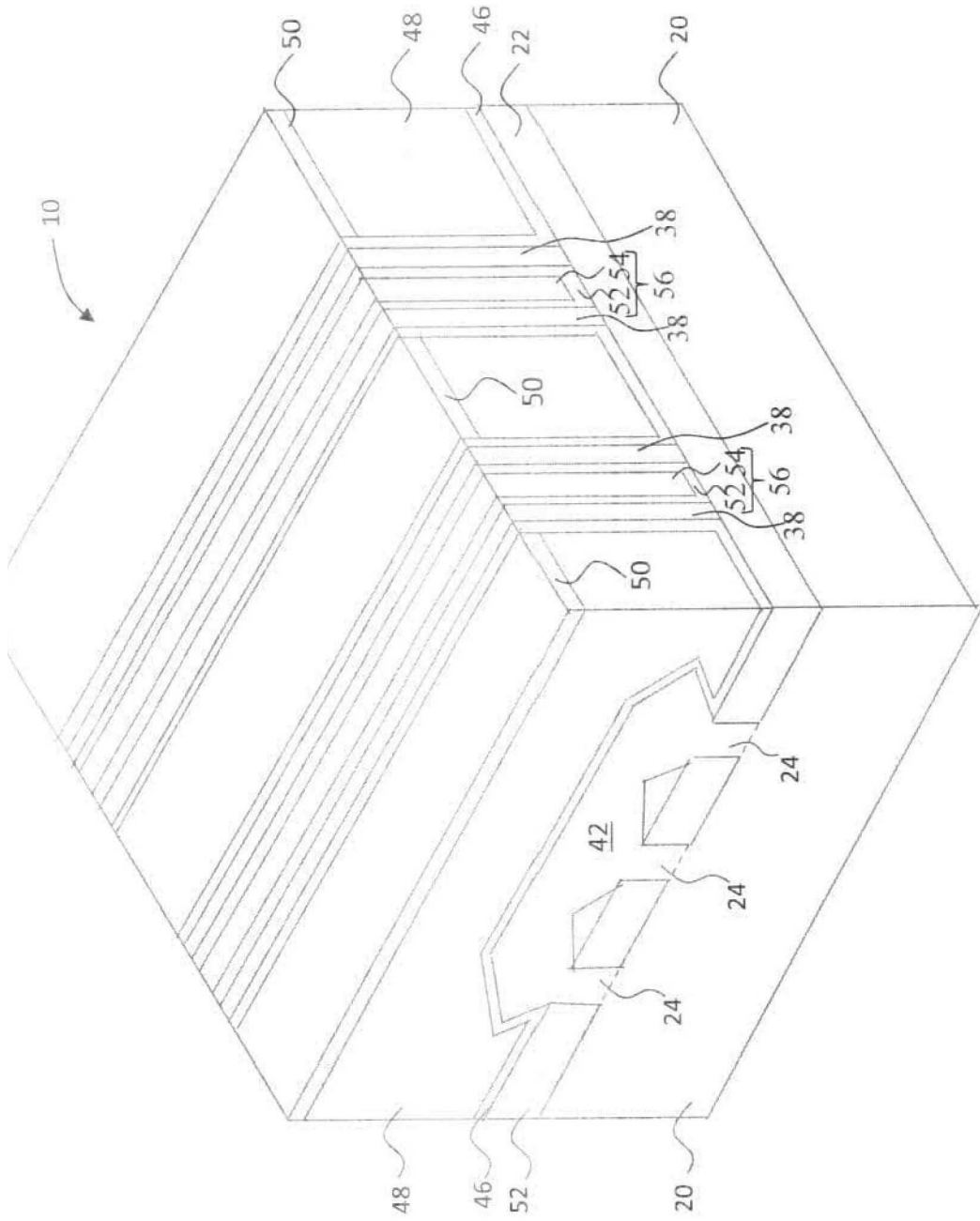


FIG. 7

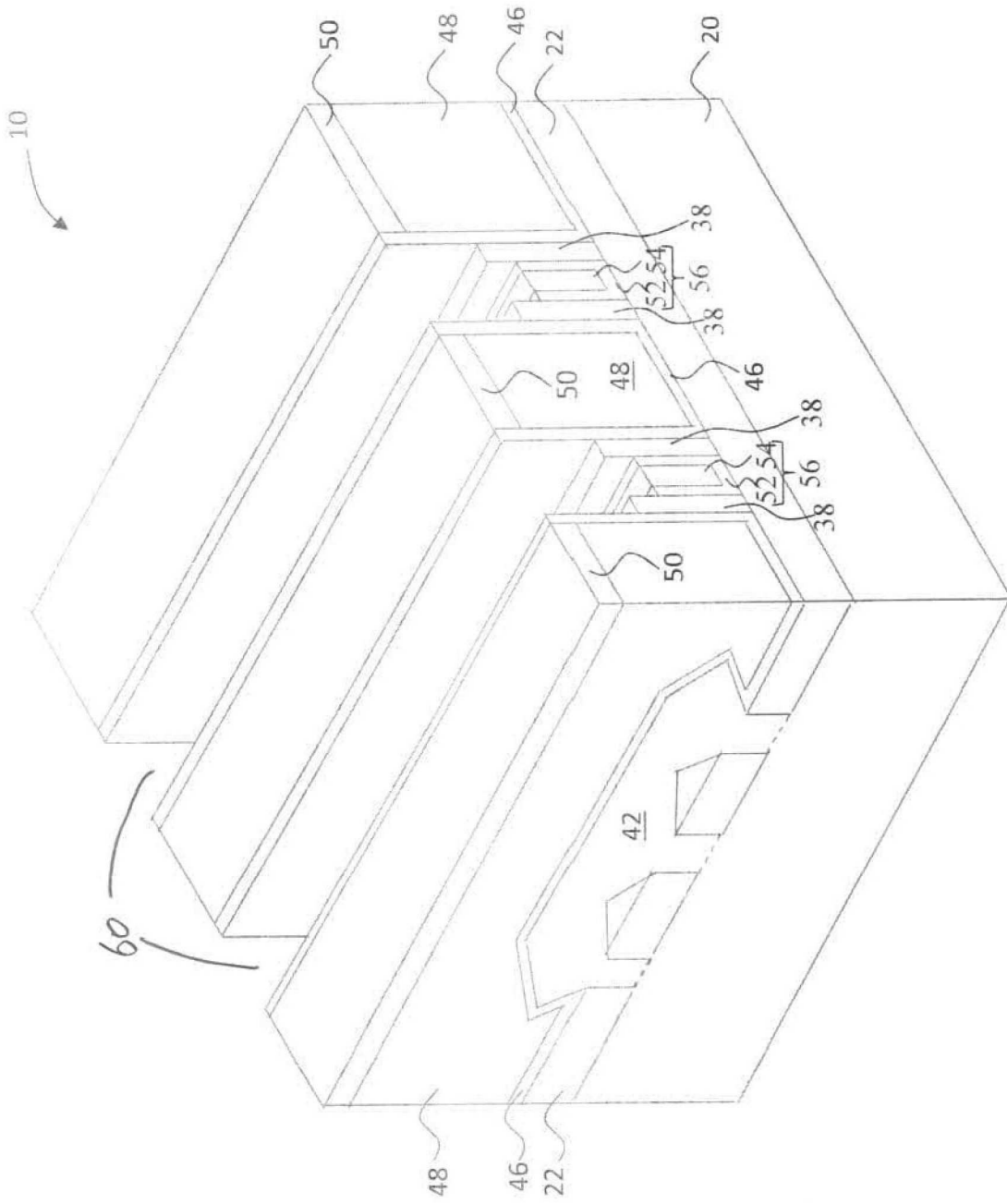


FIG. 8

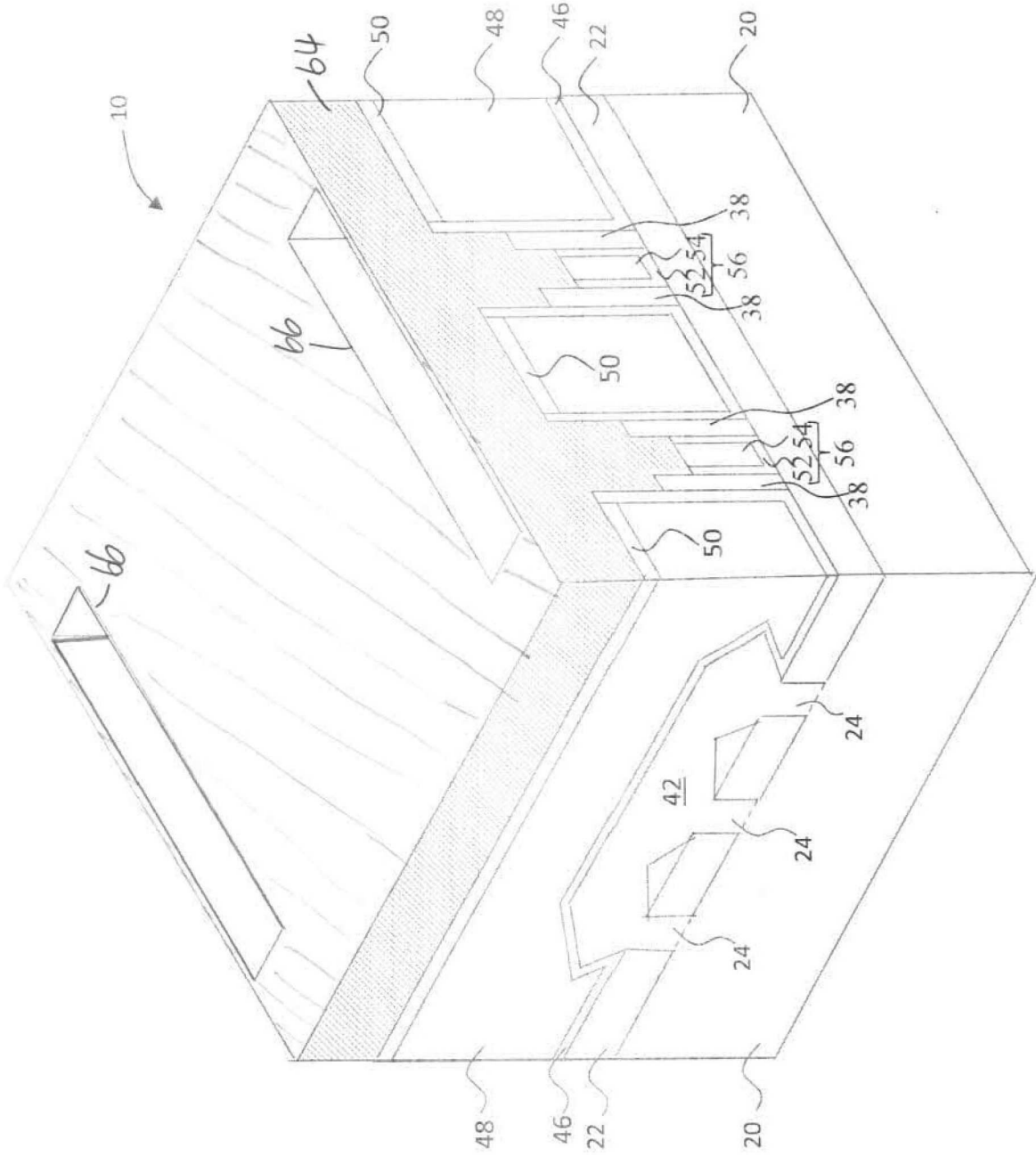


FIG. 9A

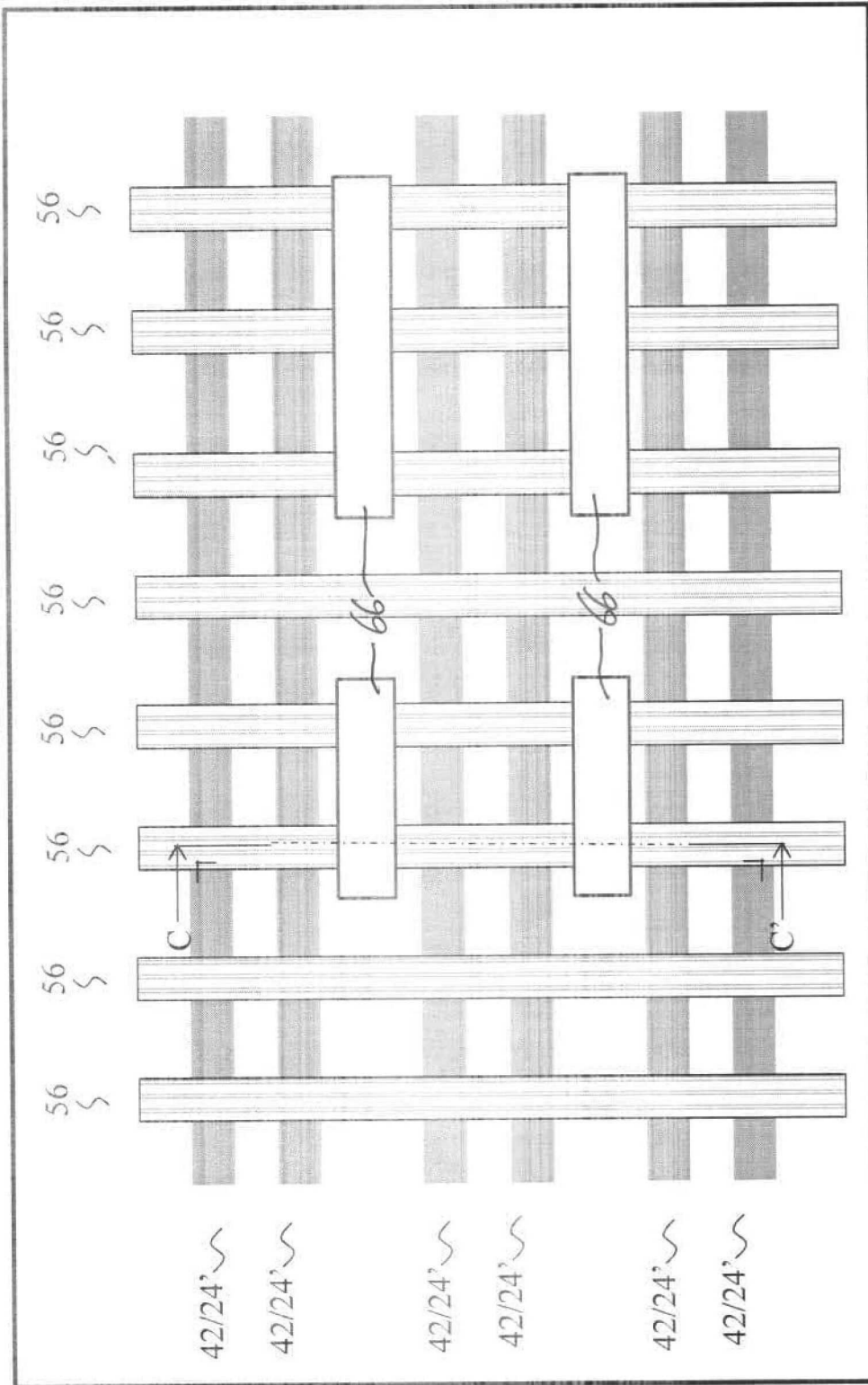


FIG. 9B

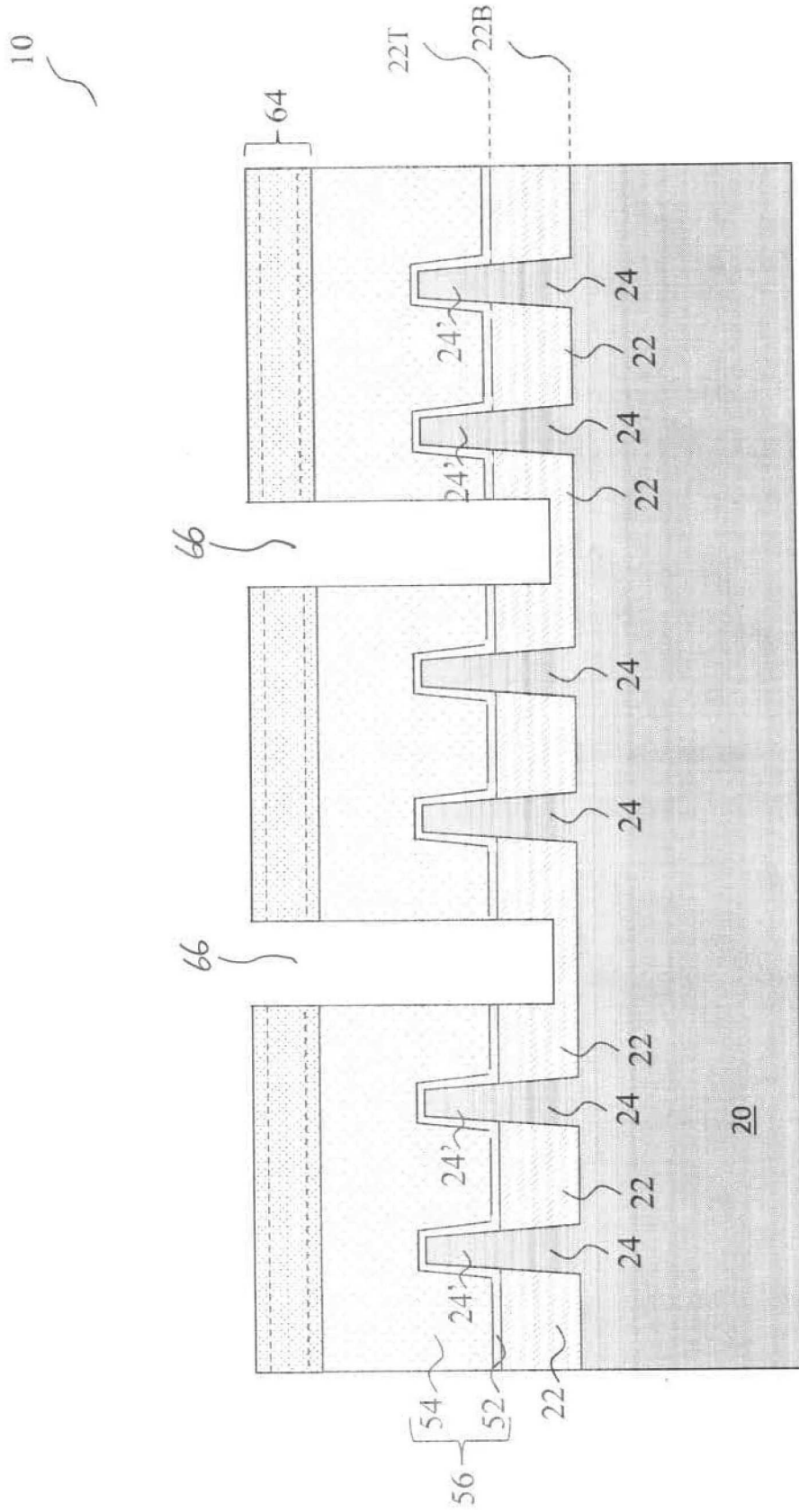


Fig. 9C

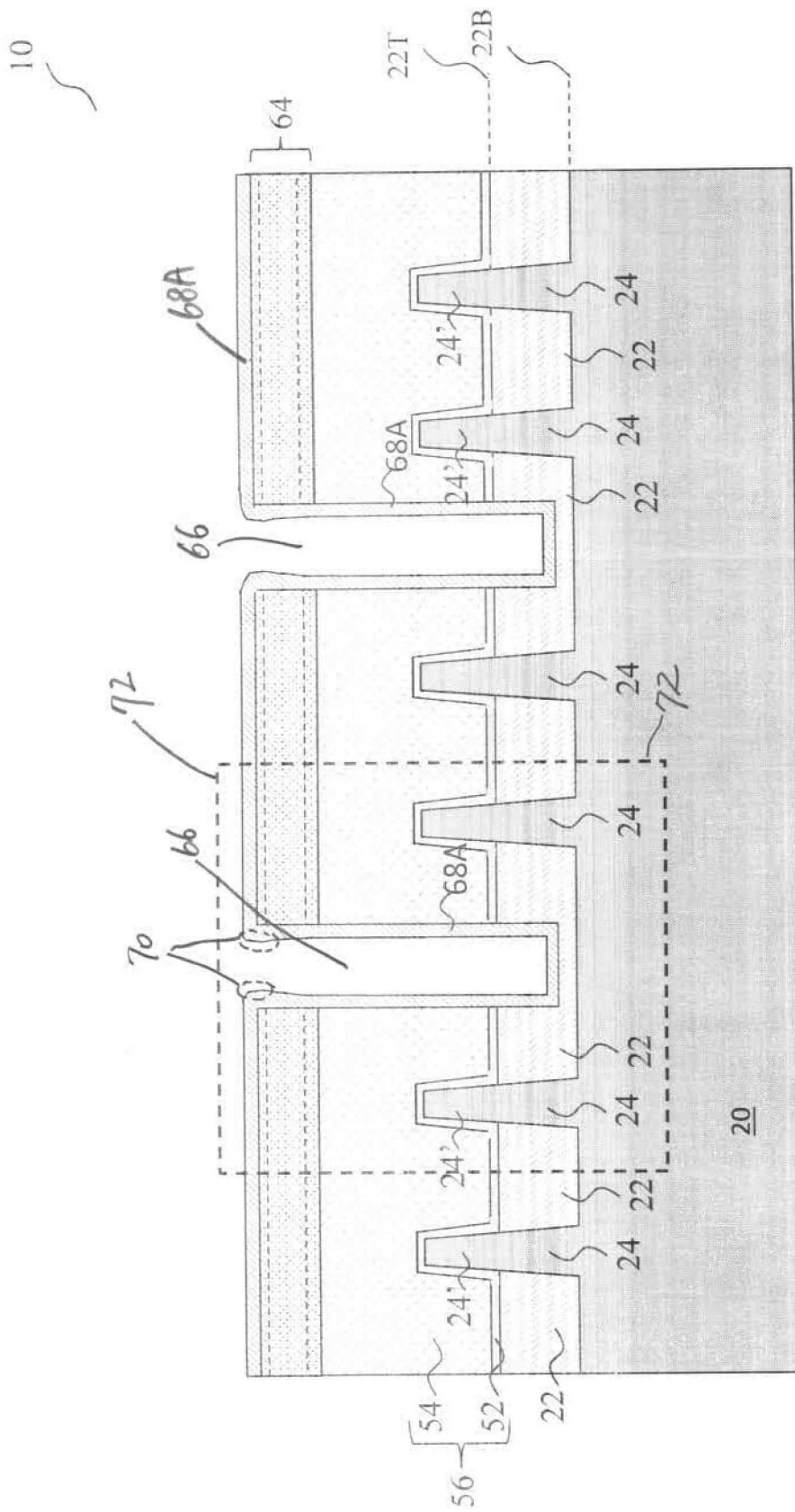


Fig. 10

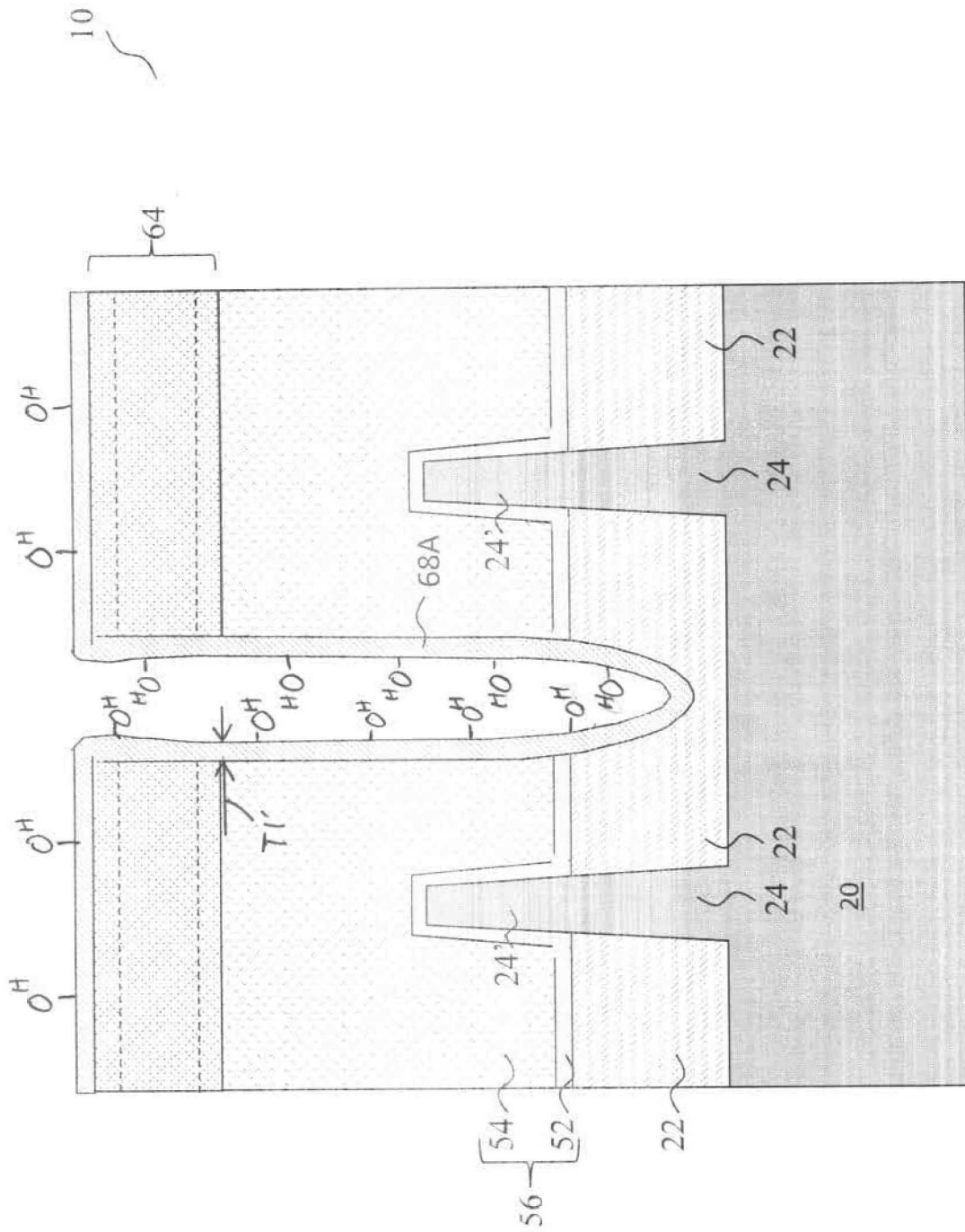


Fig. 11

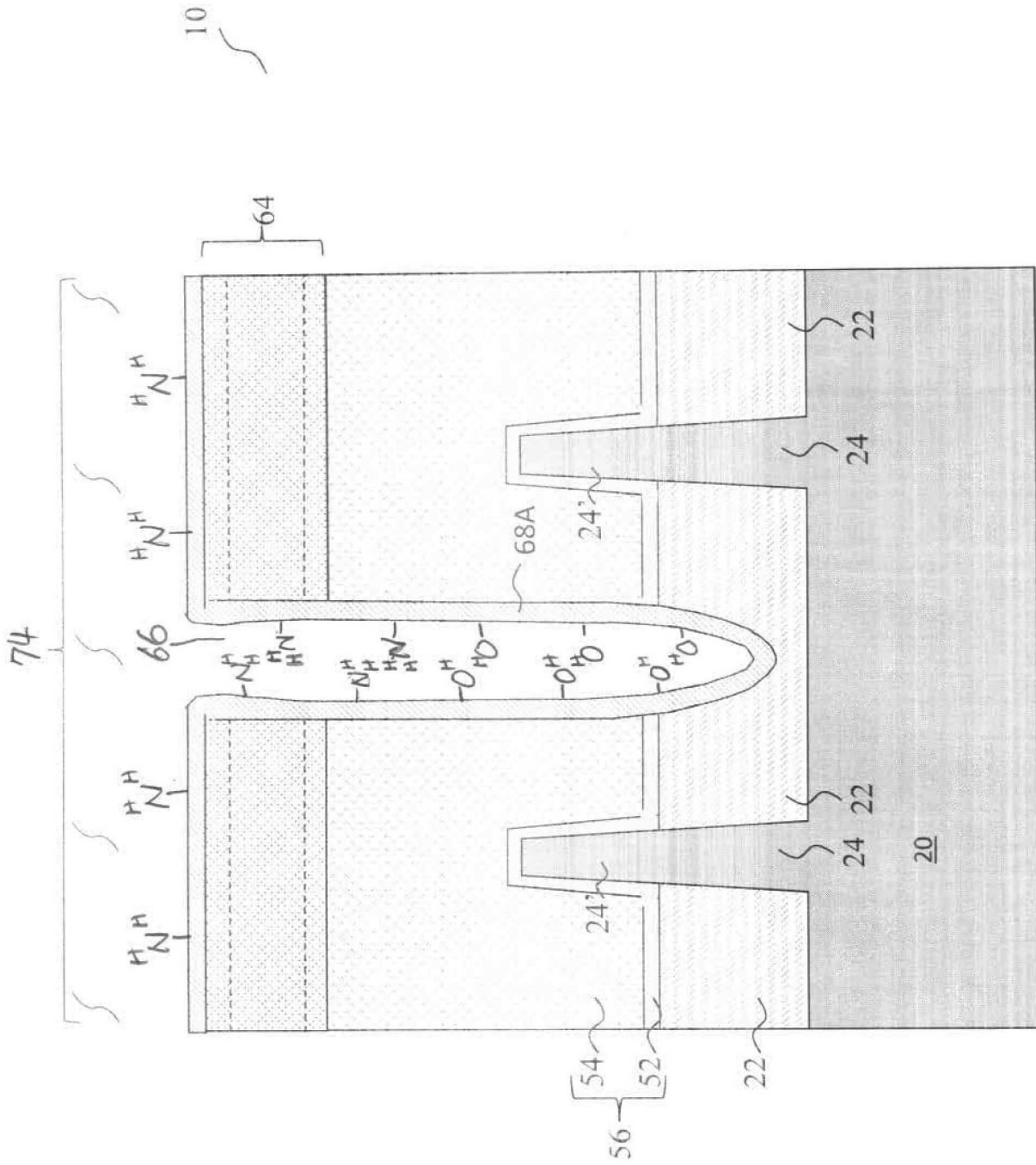


Fig. 12

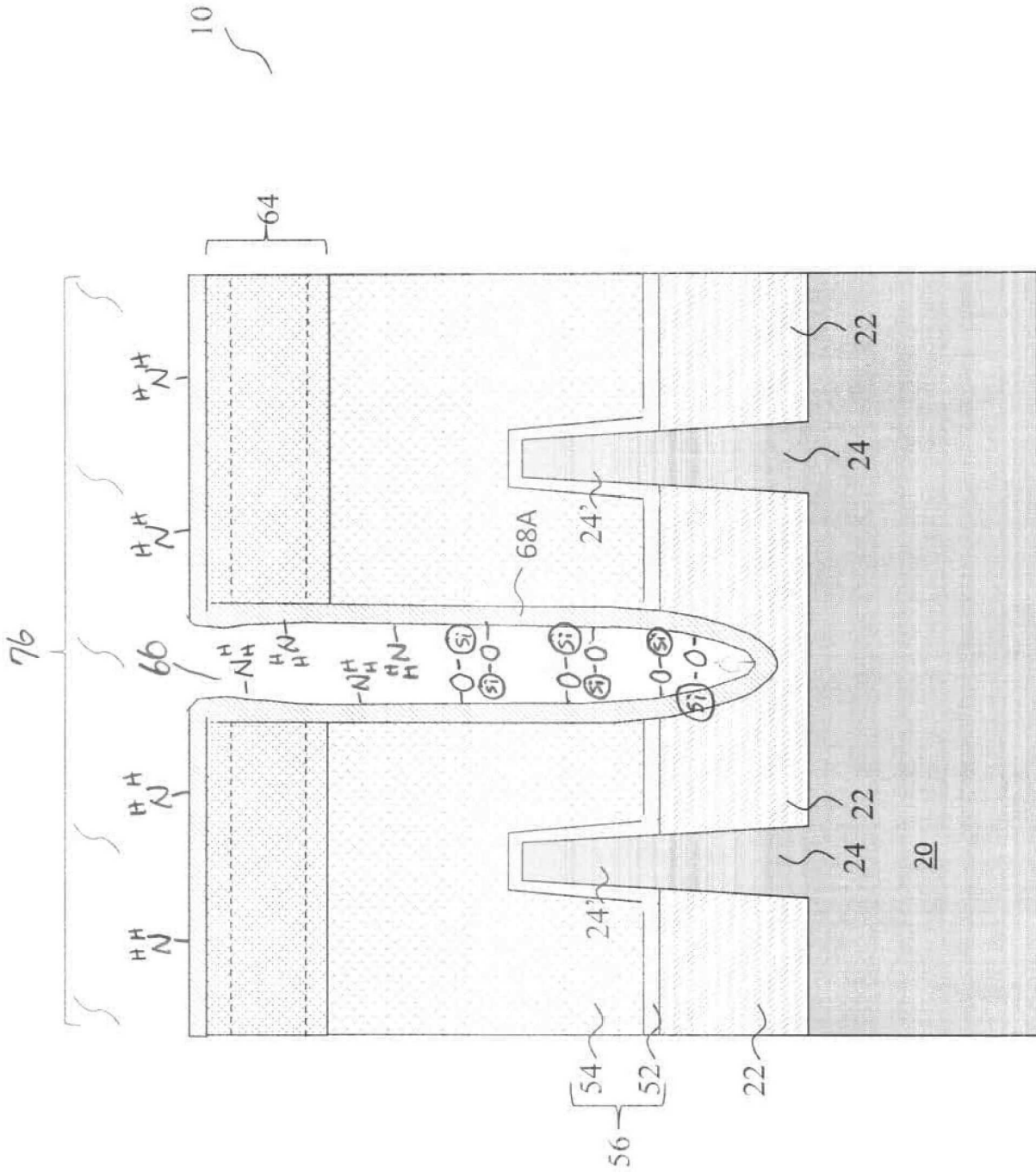


Fig. 13

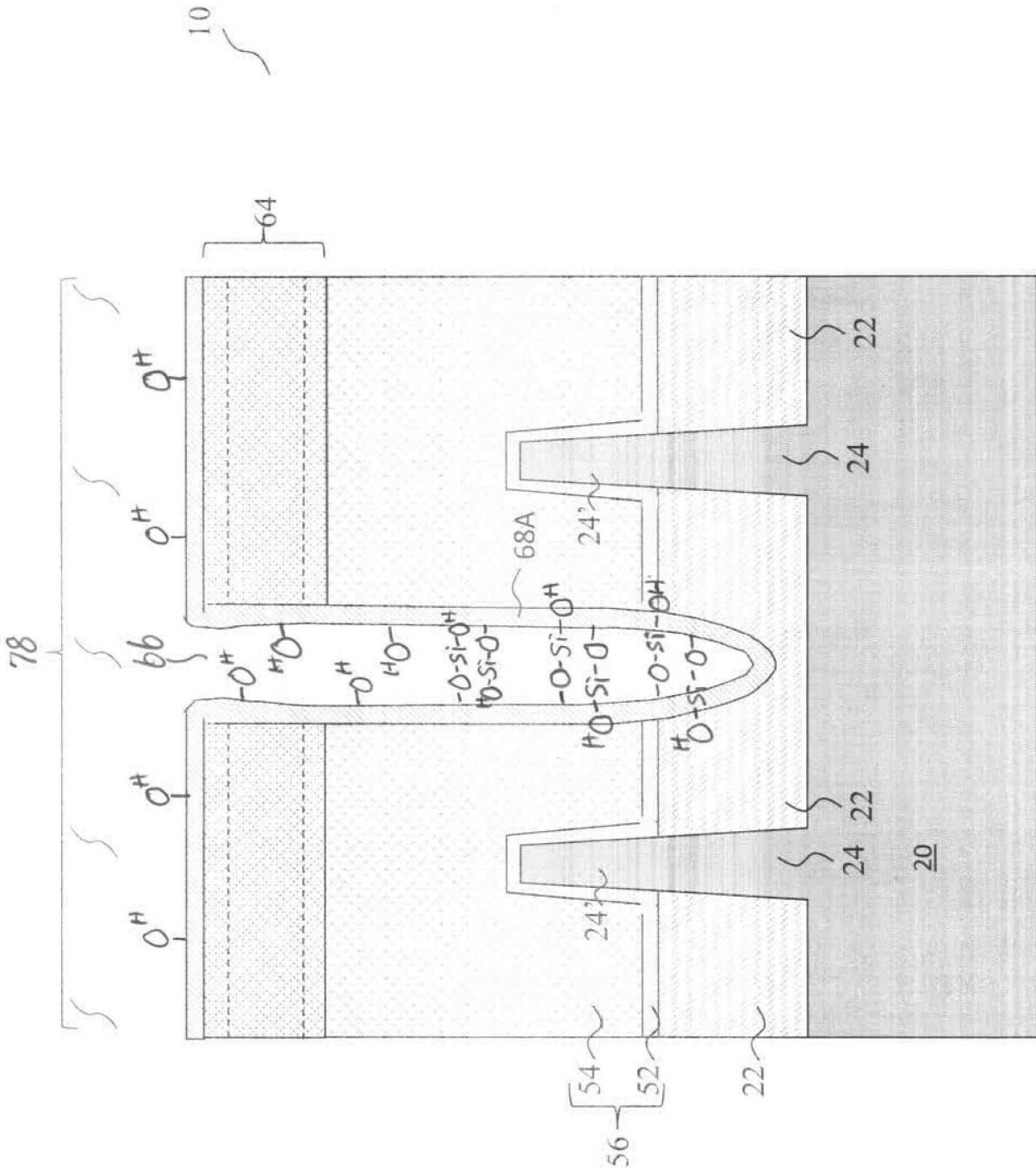


Fig. 14

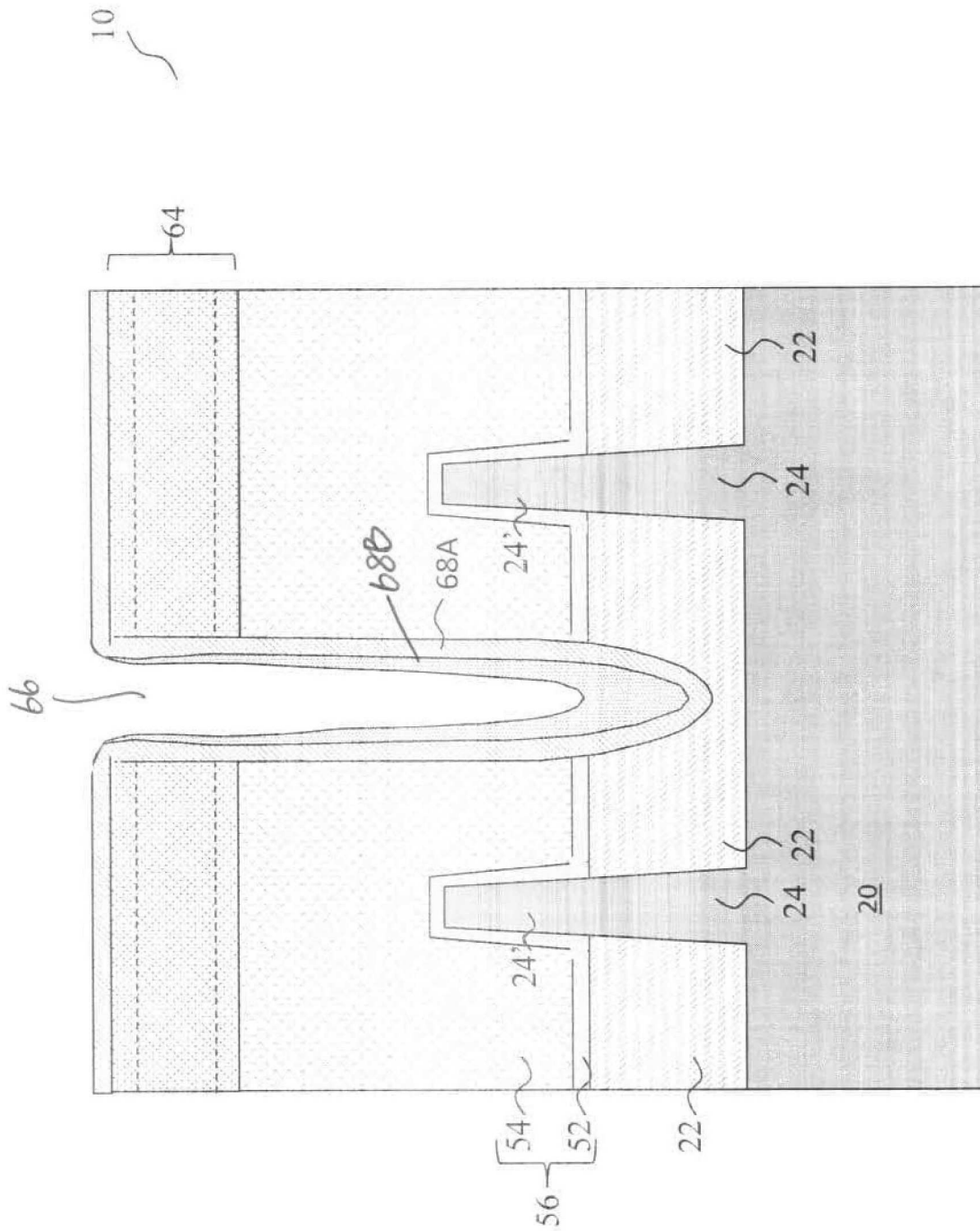


Fig. 15

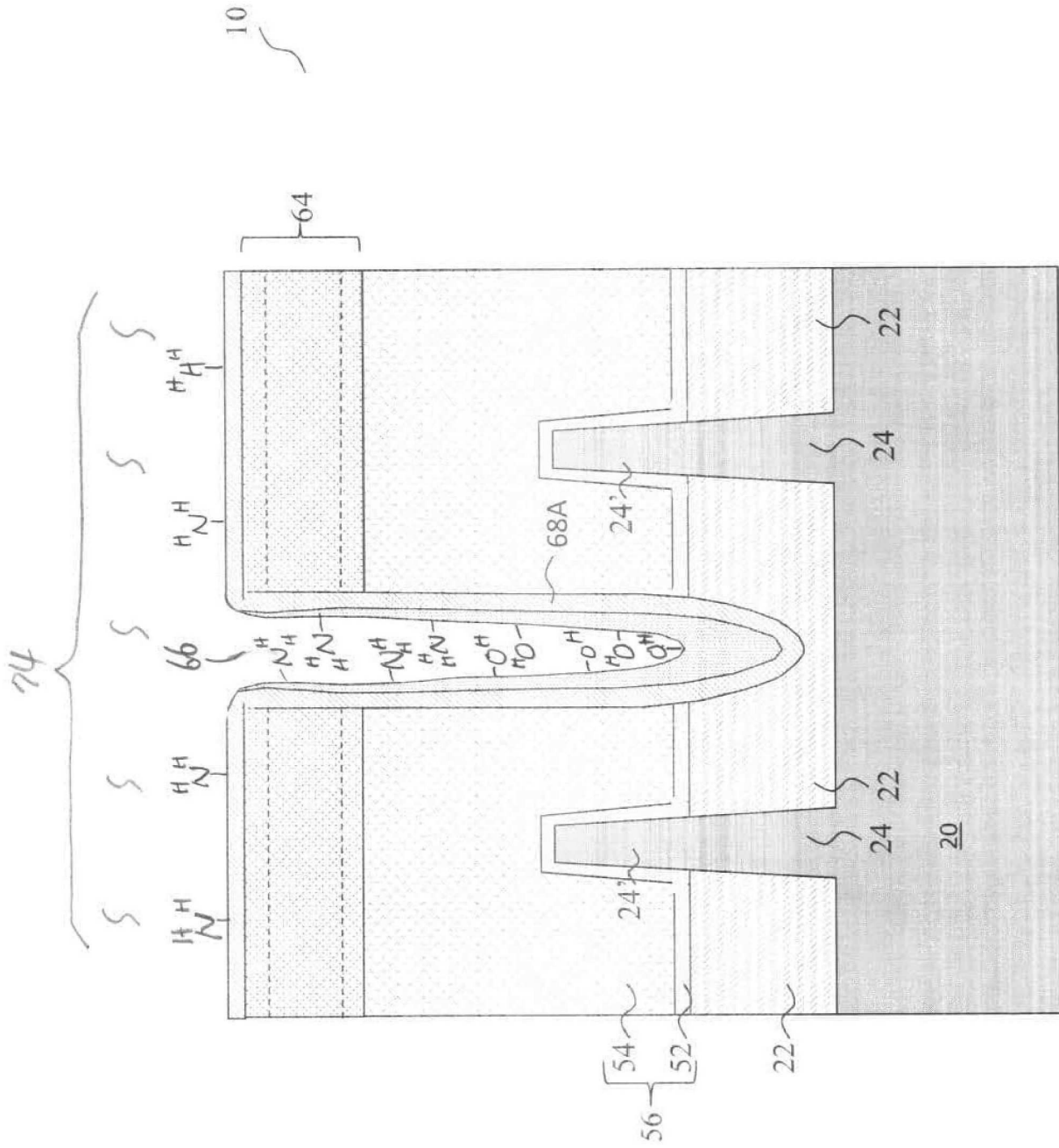


Fig. 16

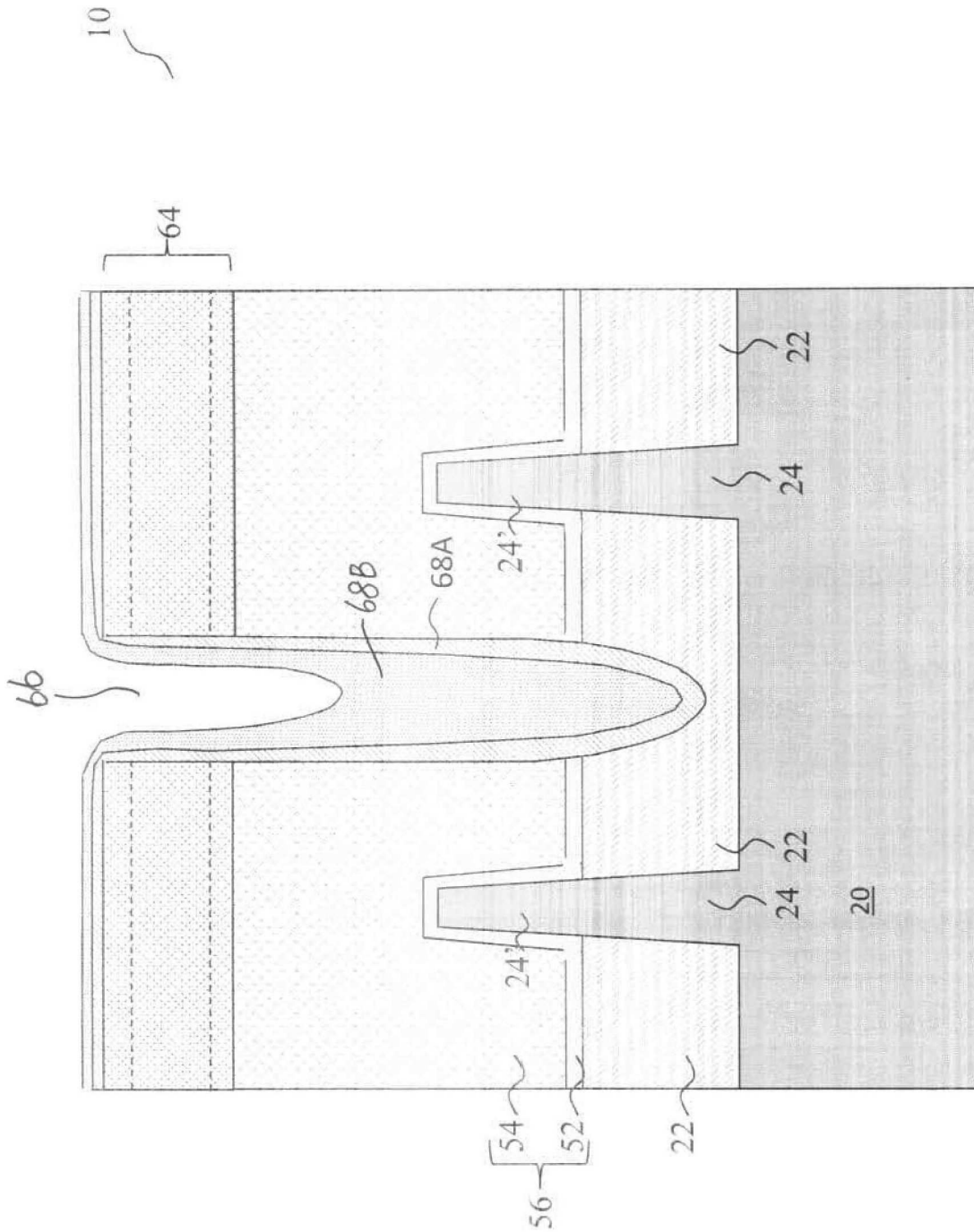


Fig. 17

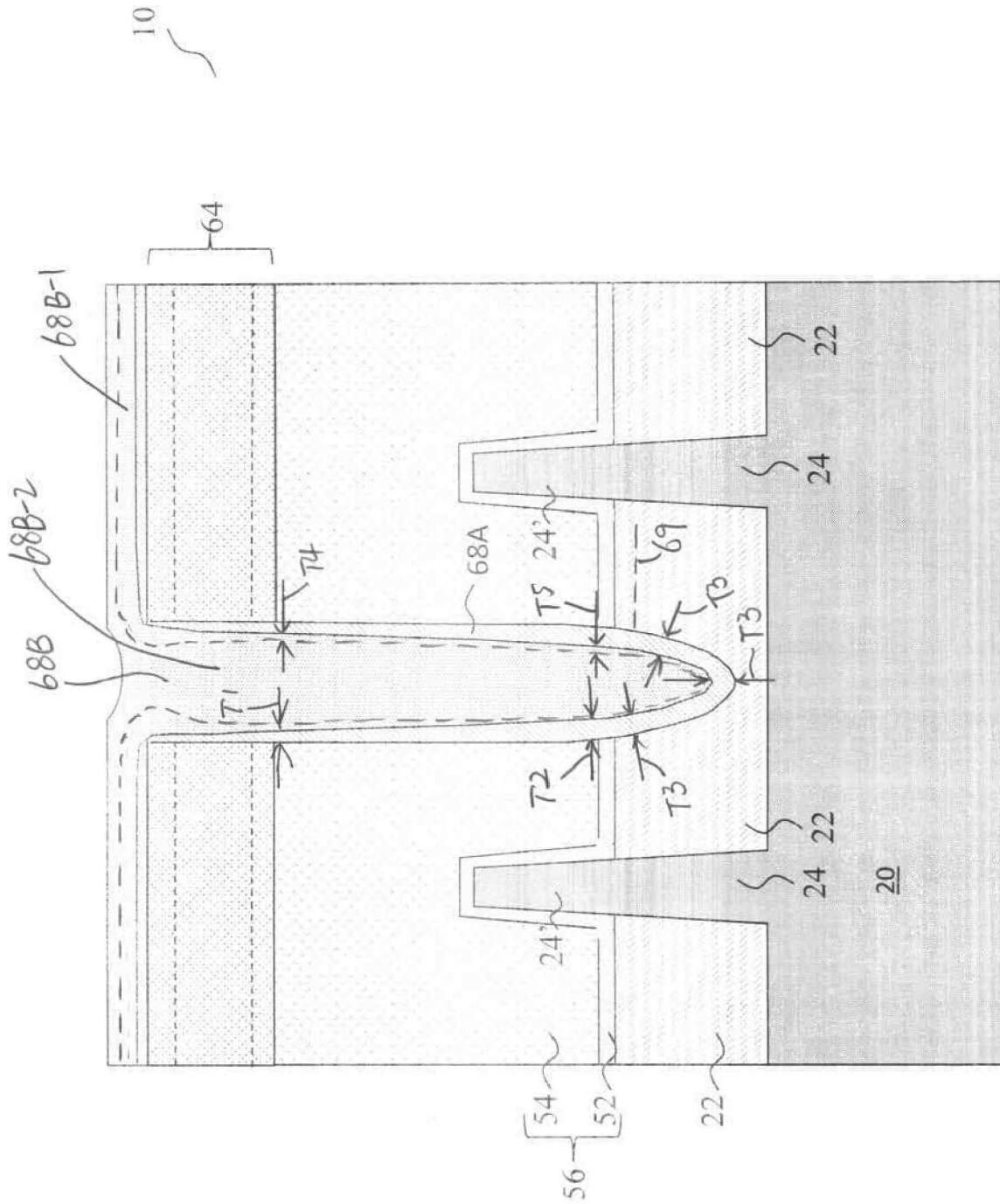


Fig. 18

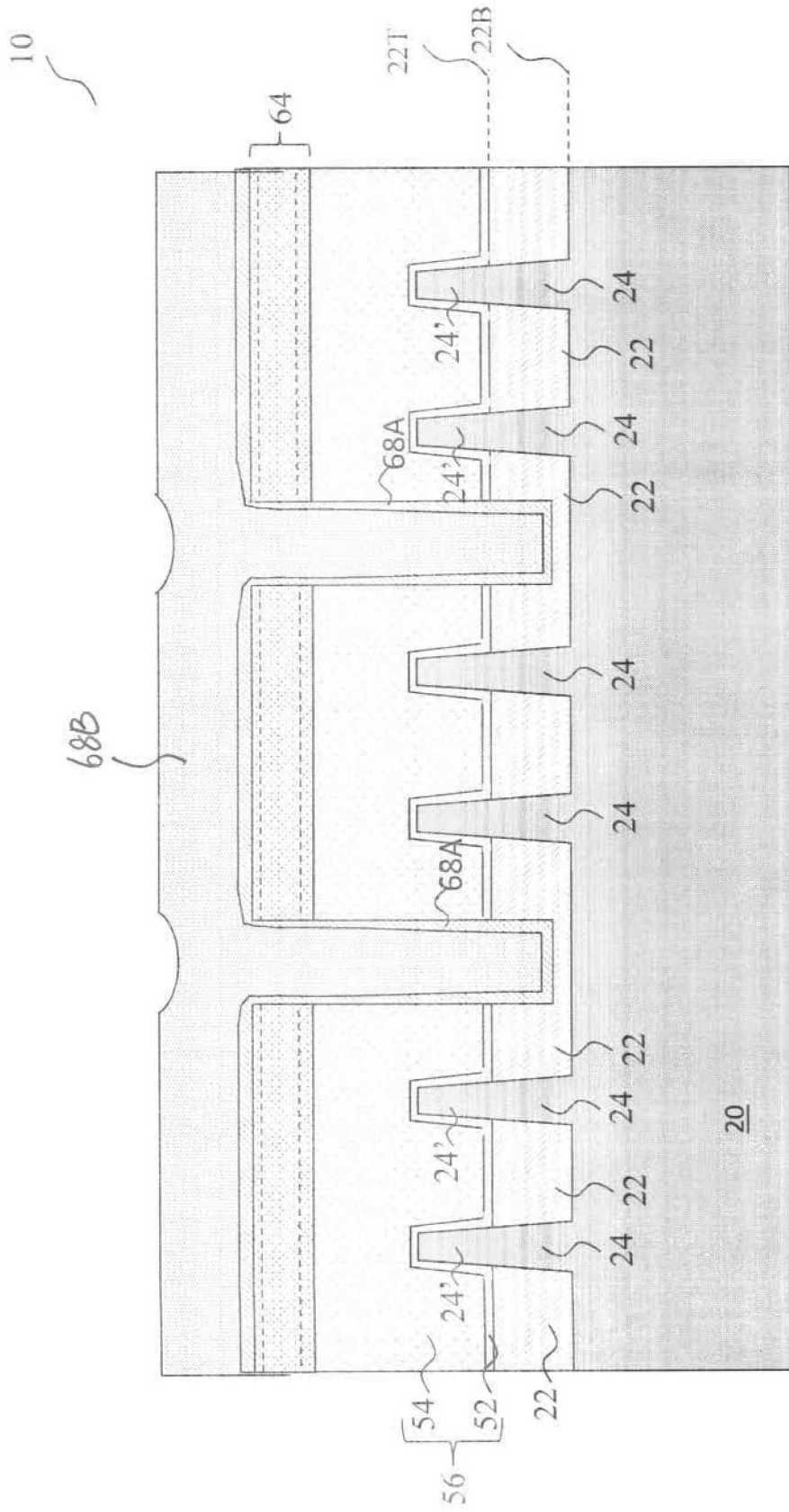


Fig. 19

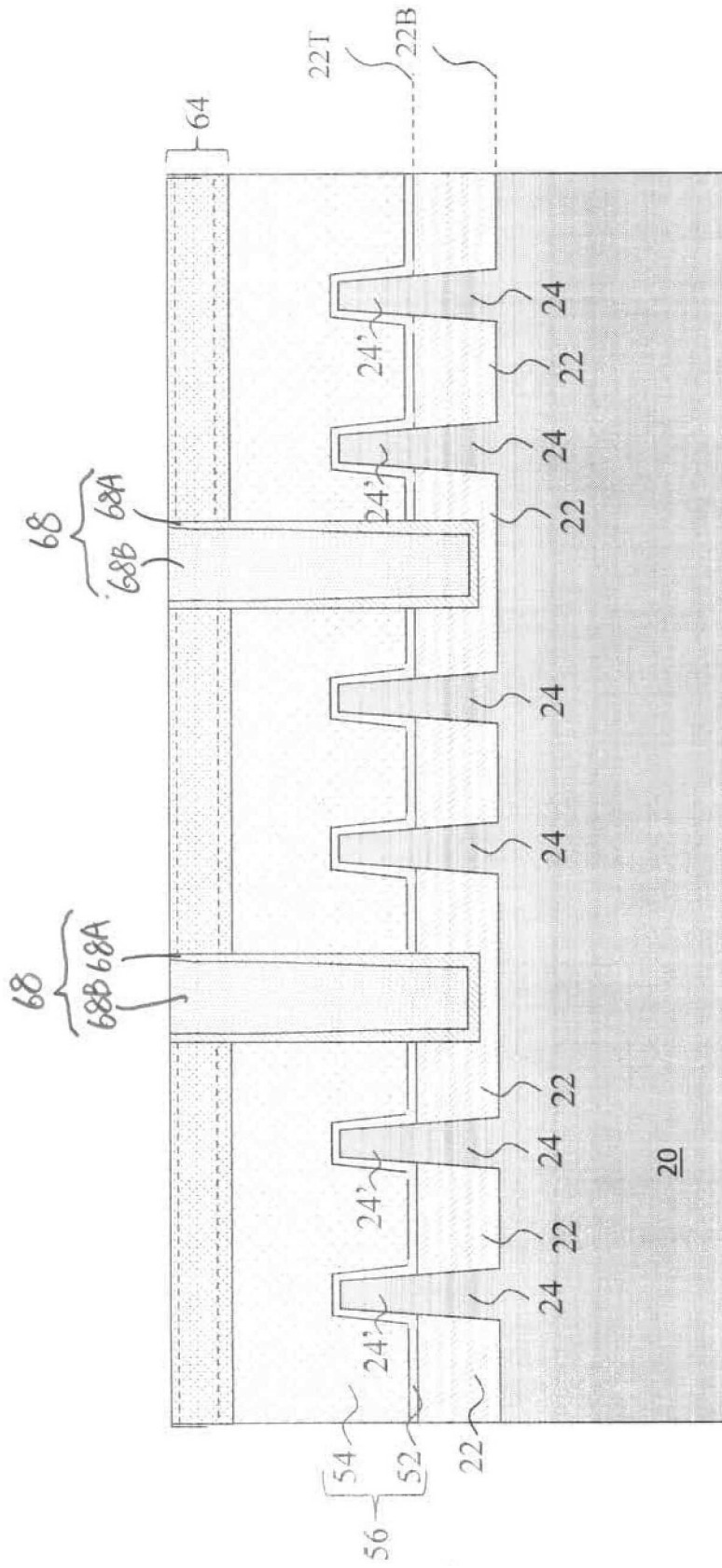


Fig. 20

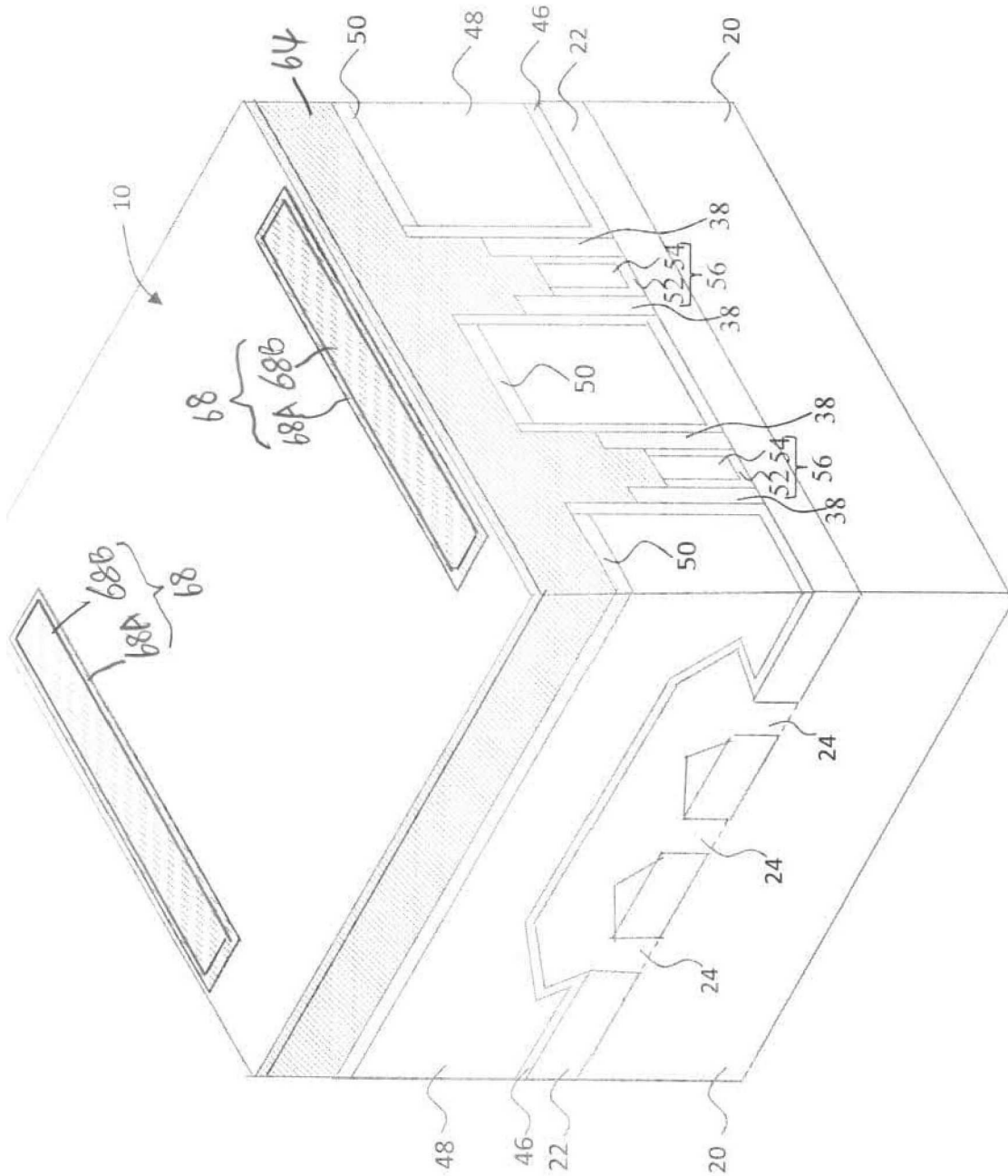


FIG. 21

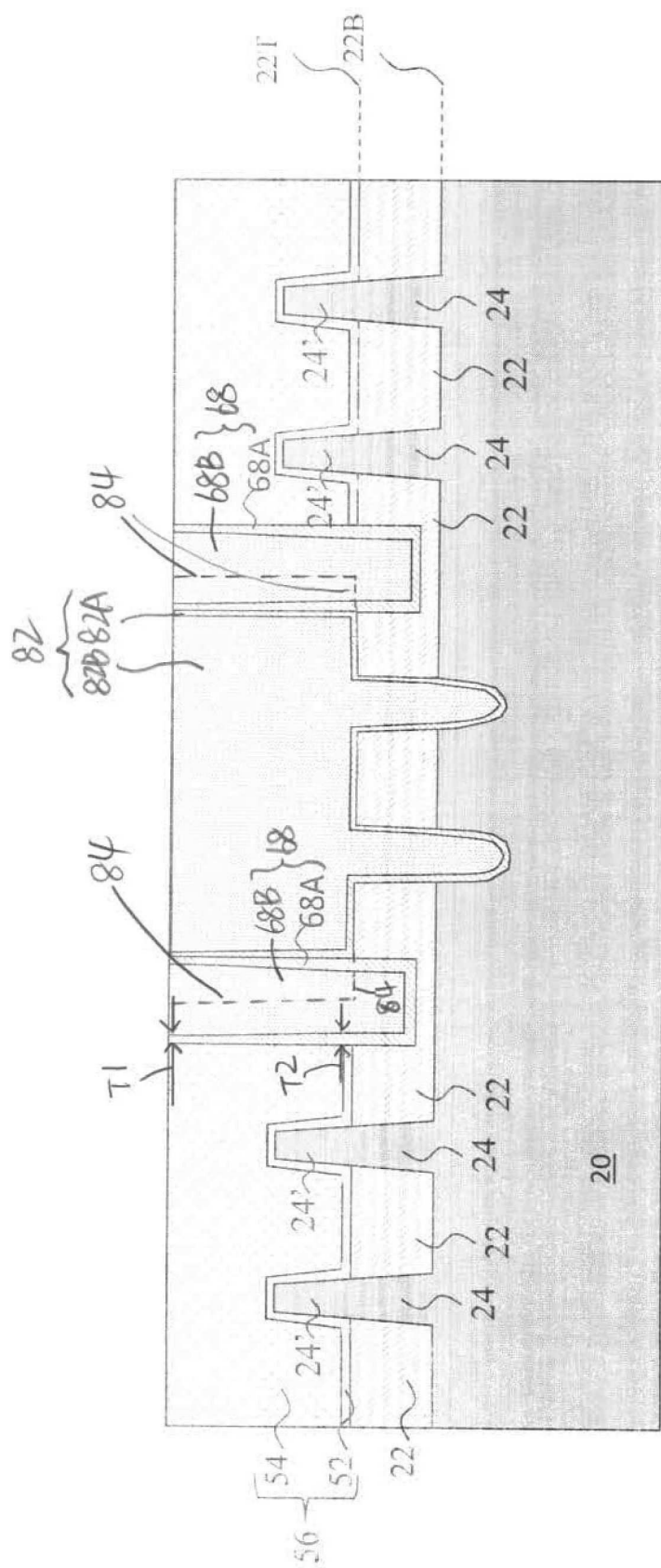


FIG. 22A

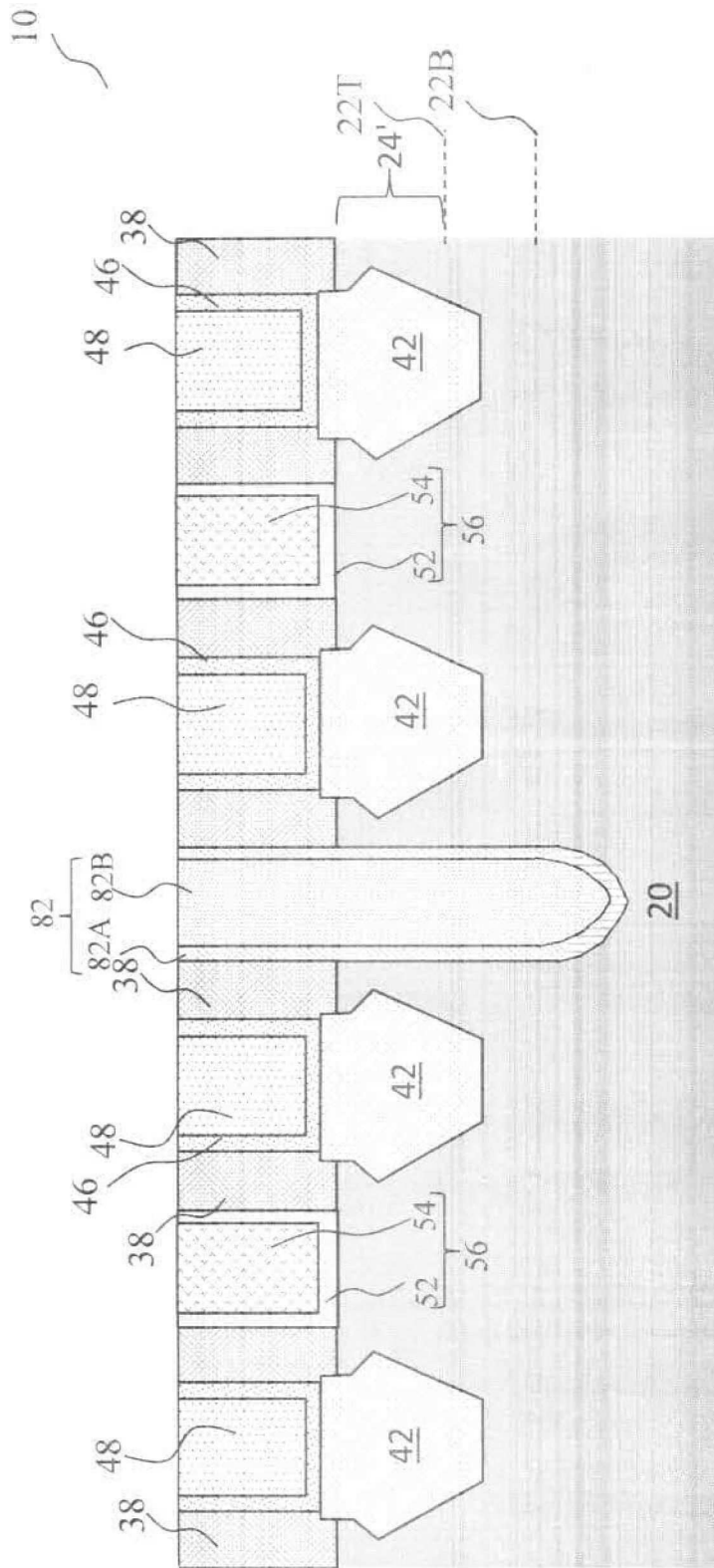


Fig. 22B

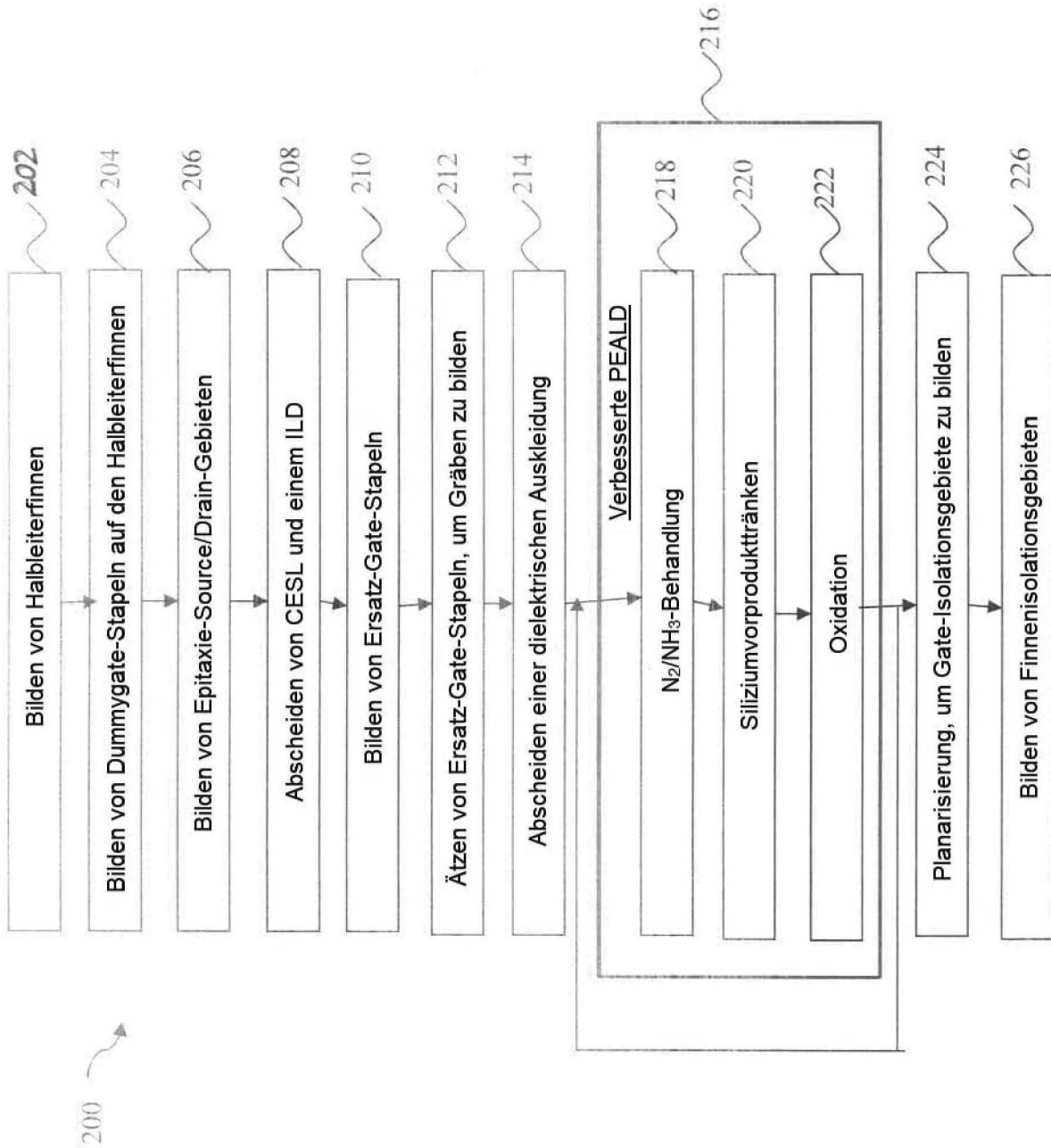


FIG. 24