

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
6. Dezember 2001 (06.12.2001)

PCT

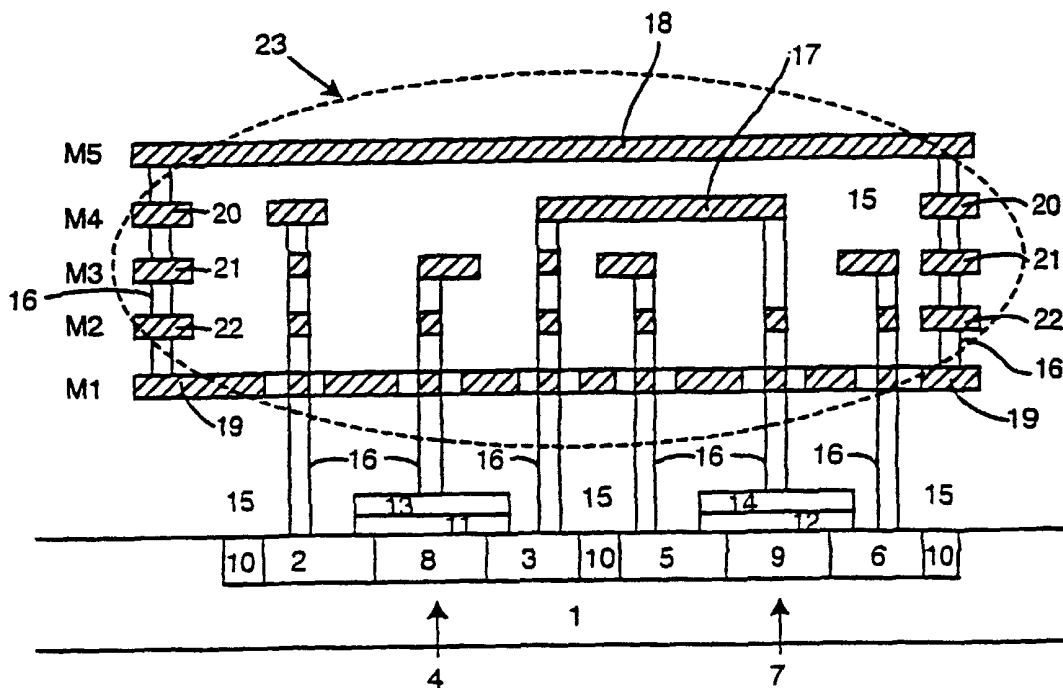
(10) Internationale Veröffentlichungsnummer
WO 01/93329 A2

- (51) Internationale Patentklassifikation⁷: H01L 23/522 (72) Erfinder; und
(75) Erfinder/Anmelder (nur für US): BREILMANN, Jochen [DE/DE]; Maronstr. 2, 81373 München (DE).
- (21) Internationales Aktenzeichen: PCT/DE01/02022 (74) Anwalt: KOTTMANN, Dieter; Müller & Hoffmann, Innere Wiener Strasse 17, 81667 München (DE).
- (22) Internationales Anmeldedatum: 30. Mai 2001 (30.05.2001) (81) Bestimmungsstaaten (national): CN, JP, KR, US.
- (25) Einreichungssprache: Deutsch (84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität: 100 26 933.8 30. Mai 2000 (30.05.2000) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St-Martin-Str. 53, 81669 München (DE). Veröffentlicht: — ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

[Fortsetzung auf der nächsten Seite]

(54) Title: FARADAY CAGE FOR AN INTEGRATED CIRCUIT

(54) Bezeichnung: FARADAYKÄFIG FÜR INTEGRIERTE SCHALTUNG



(57) Abstract: The invention relates to a Faraday cage that is formed by: an upper metallization level (M5), which is filled to the greatest possible extent with a metal layer (18); a lower metallization level (M1), which is filled to the greatest possible extent with a lower metal layer (19), and; metal rings (20, 21, 22) located in intermediate metallization levels (M2 to M4), whereby both metal layers and the metal rings are electrically interconnected via contact holes (16).

[Fortsetzung auf der nächsten Seite]



WO 01/93329 A2



Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Die Erfindung betrifft einen Faradaykäfig, der durch eine möglichst weitgehend mit einer Metallschicht (18) gefüllte obere Metallisierungsebene (M5), eine möglichst weitgehend durch eine untere Metallschicht (19) gefüllte untere Metallisierungsebene (M1) und Metallringe (20, 21, 22) in Zwischen-Metallisierungsebenen (M2 bis M4) gebildet ist, wobei die beiden Metallschichten und die Metallringe über Kontaktlöcher (16) elektrisch miteinander verbunden sind.

Beschreibung

Faradaykäfig für integrierte Schaltung

- 5 Die vorliegende Erfindung betrifft einen Faradaykäfig zur Abschirmung einer auf einem Halbleiterkörper realisierten und in mehreren Metallisierungsebenen aufgebauten integrierten Schaltung.
- 10 Aus der EP 0 567 694 A1 ist eine integrierte Schaltung in einem Halbleiterkörper bekannt, bei der einzelne Schaltungsblöcke voneinander durch Isolierschichten getrennt sind. Außerdem liegt zwischen den einzelnen Schaltungsblöcken in den
15 jeweiligen diese Schaltungsblöcke trennenden Isolierschichten noch ein elektrisch leitendes Abschirmglied, das auf einem vorbestimmten Potential gehalten ist und so verhindert, dass die Schaltungsblöcke durch Störsignale beeinflusst werden.
- 20 Bei Hochfrequenz-Anwendungen wirft die elektromagnetische Interferenz zwischen benachbarten integrierten Schaltungen Probleme auf. Als Beispiel sei hier ein Mobiltelefon genannt. Bei diesem tritt elektromagnetische Interferenz zwischen dem Hochfrequenzkreis und der digitalen Basisband-
25 schaltung auf.

Gegenwärtig wird das obige Problem durch einen Faradaykäfig gelöst, der um den Hochfrequenzkreis herum auf dessen Schaltungsplatte geführt ist. Ein derartiges Vorgehen setzt aber
30 voraus, daß der Hochfrequenzkreis und die digitale Basisbandschaltung in getrennten Chips ausgeführt sind.

Es ist Aufgabe der vorliegenden Erfindung, einen Faradaykäfig zu schaffen, der eine integrierte Schaltung in einem
35 Halbleiterkörper gegenüber anderen Schaltungen abzuschirmen vermag, die im gleichen Halbleiterkörper realisiert sind.

Diese Aufgabe wird bei einem Faradaykäfig der eingangs genannten Art erfindungsgemäß dadurch gelöst, daß eine obere und eine untere Metallisierungsebene weitgehend mit einer oberen bzw. einer unteren Metallschicht gefüllt sind, und
5 daß die obere und die untere Metallschicht an ihren Rändern über Metallring-Strukturen miteinander verbunden sind, die sich in zwischen der oberen und unteren Metallisierungsebene vorgesehenen Zwischen-Metallisierungsebenen befinden.

10 Dabei werden vorzugsweise die oberste und die unterste Metallisierungsebene weitgehend mit der oberen bzw. unteren Metallschicht gefüllt. Außerdem sind in vorteilhafter Weise die Metallring-Strukturen über Kontakt miteinander und mit der oberen bzw. unteren Metallisierungsebene verbunden.

15 Auf diese Weise wird ein Faradaykäfig auf einem Halbleiterkörper geschaffen. Wird für diesen beispielsweise die SOI-Technik (Silicon-on-insulator bzw. "Silizium-auf-Isolator") eingesetzt, so ist es ohne weiteres möglich, einen Hochfrequenzkreis und eine digitale Basisbandschaltung auf nur einem Halbleiterkörper oder Chip zu integrieren.
20

Dadurch wird eine Reihe beachtlicher Vorteile erzielt:

25 Zunächst kann die Integrationsdichte insgesamt erheblich gesteigert werden, da für den Hochfrequenzkreis und die digitale Basisbandschaltung nur noch ein Halbleiterchip vorgesehen werden muß. Dies bedingt eine Kostenverringerung, da Gehäuse eingespart werden kann und eine weniger komplizierte
30 Schaltungsplatte benötigt wird. Die auch in ihren Abmessungen kleinere Schaltungsplatte erlaubt beispielsweise den Aufbau eines Telefons mit besonders kleinen Abmessungen.

Wesentlich an der vorliegenden Erfindung ist insbesondere
35 die Integration eines Faradaykäfigs auf einem Halbleiterkörper, in dem die verschiedenen Metallschichten in den einzelnen Metallisierungsebenen sowie Kontakte ausgenützt werden,

die gewöhnlich für Zwischenverbindungen im Halbleiterkörper verwendet sind. Allerdings muß berücksichtigt werden, daß der erfindungsgemäße Faradaykäfig nicht Bauelemente erfaßt, die unterhalb der untersten Metallisierungsebene im Halbleiterkörper selbst ausgeführt sind, also beispielsweise dort angeordnete Transistoren. Es ist mit dem erfindungsgemäßen Faradaykäfig lediglich möglich, die Zwischenverbindungen zwischen diesen Transistoren, nicht jedoch die Transistoren selbst, abzuschirmen, was aber für viele Fälle ausreichend ist.

Vorzugsweise wird, worauf bereits oben hingewiesen wurde, die unterste Metallisierungsebene möglichst vollständig mit einer Metallschicht gefüllt, so daß lediglich Kontaktlöcher zum Kontaktieren der Bauelemente im Halbleiterkörper von dieser Metallschicht frei sind. In ähnlicher Weise wird auch die oberste Metallisierungsebene möglichst weitgehend mit der oberen Metallschicht ausgefüllt. In den Zwischen-Metallisierungsebenen befinden sich die Metallringe, die die abzuschirmende integrierte Schaltung an deren Rand umgeben.

Auf diese Weise bilden die obere Metallschicht, die untere Metallschicht und die Metallring-Strukturen einen Faradaykäfig, der die abzuschirmende integrierte Schaltung weitgehend umgibt.

Nachfolgend wird die Erfindung anhand der Zeichnung näher erläutert, in deren einziger Figur in einer schematischen Schnittdarstellung der erfindungsgemäße Faradaykäfig gezeigt ist.

In der Figur ist eine Isolatorschicht 1 aus Siliziumdioxid gezeigt, in die Source 2 und Drain 3 eines ersten Feldeffekttransistors 4 sowie Source 5 und Drain 6 eines zweiten Feldeffekttransistors 7 eingebettet sind. Source 2 und Drain 3 sowie Source 5 und Drain 6 sind beispielsweise n-leitend, während Bodybereiche 8, 9 und Bereiche 10 um die Feldeffekt-

transistoren 4, 7 p-leitend sind. Selbstverständlich können die angegebenen Leitungstypen auch jeweils umgekehrt sein.

Der Feldeffekttransistor 4 ist mit einer Gateelektrode 13 versehen, die auf einer Gate-Isolierschicht 11 aus beispielsweise Siliziumdioxid angeordnet ist. In ähnlicher Weise weist der Feldeffekttransistor 7 eine Gateelektrode 14 auf einer Gate-Isolierschicht 12 aus ebenfalls beispielsweise Siliziumdioxid auf.

10

In eine Isolierschicht 15 aus beispielsweise Siliziumdioxid sind verschiedene Metallisierungsebenen M1 bis M5 eingebracht, in denen Leiterbahnen geführt sind, die über Kontaktlöcher 16 miteinander und mit den Elektroden der Transistoren 4, 7 verbunden sind. So ist beispielsweise die Drainelektrode des Feldeffekttransistors 4 über eines dieser Kontaktlöcher 16, eine Metallschicht 17 in der Metallisierungsebene M4 und ein weiteres Kontaktloch 16 mit der Gateelektrode 14 des Feldeffekttransistors 7 verbunden. Die Kontaktlöcher sind an den entsprechenden Stellen selbstverständlich mit Metall gefüllt.

20

Wesentlich an der vorliegenden Erfindung ist nun, daß die oberste Metallisierungsebene M5 weitgehend mit einer Metallschicht 18 und die unterste Metallisierungsebene M1 ebenfalls weitgehend mit einer Metallschicht 19 gefüllt sind. Die Metallschichten 18 und 19 belegen möglichst vollständig die Metallisierungsebenen M5 bzw. M1, wobei nur solche Teile freigelassen sind, die für elektrische Durchführungen notwendig sind, wie beispielsweise für die Verbindung von Drain 3 des Feldeffekttransistors 4 mit der Gateelektrode 14 des Feldeffekttransistors 7. Das heißt, im Bereich derartiger Verbindungen befinden sich in den Metallschichten 18, 19 Löcher, so daß durch diese Löcher die notwendigen elektrischen Verbindungen kontaktfrei mit den Metallschichten 18, 19 ausgeführt werden können.

30

35

In den Zwischen-Metallisierungsebenen M2 bis M4 sind am Rand der Anordnung aus den beiden Feldeffekttransistoren 4, 7 Metallringe 20, 21, 22 gebildet, die über die entsprechenden Kontaktlöcher 16 miteinander und mit den Metallschichten 18 und 19 verbunden sind. Auf diese Weise entsteht ein Faradaykäfing 23, der die gesamte Schaltungsanordnung aus den Leitungen oberhalb der Feldeffekttransistoren 4, 7 umgibt und die durch diese Schaltungsanordnung gebildete integrierte Schaltung gegenüber elektromagnetischen Interferenzen abschirmt.

Für die Metallschichten 17 bis 19 und die Metallringe 20 bis 22 kann beispielsweise Aluminium gewählt werden. Selbstverständlich sind hierfür aber auch andere Materialien verwendbar, wie z. B. dotiertes polykristallines Silizium.

Auch brauchen die Metallringe 20, 21, 22 selbstverständlich keine kreisrunde Gestalt zu haben. Wichtig ist lediglich, daß sie möglichst vollständig die Schaltungsanordnung an den Leiter zwischen der obersten Metallisierungsebene M5 und der untersten Metallisierungsebene M1 umschließen, also eine Metallring-Struktur haben, die jede beliebige Gestalt, wie z. B. quadratisch, mehreckig, rechteckförmig, kreisrund, elliptisch usw. annehmen kann.

Patentansprüche

1. Faradaykäfig zur Abschirmung einer auf einem Halbleiterkörper (2, 3, 5, 6, 10) realisierten und in mehreren Metallisierungsebenen (M1 bis M5) aufgebauten integrierten Schaltung,
5 d a d u r c h g e k e n n z e i c h n e t , daß eine obere und eine untere Metallisierungsebene (M5 bzw. M1) weitgehend mit einer oberen bzw. einer unteren Metallschicht (18 bzw. 19) gefüllt sind, und daß die obere
10 und die untere Metallschicht (18, 19) an ihren Rändern über Metallring-Strukturen (20 bis 22) miteinander verbunden sind, die sich in zwischen der oberen und unteren Metallisierungsebene (M5, M1) vorgesehenen Zwischen-Metallisierungsebenen (M2 bis M4) befinden.
15

2. Faradaykäfig nach Anspruch 1,
 d a d u r c h g e k e n n z e i c h n e t , daß die oberste und die unterste Metallisierungsebene (M5,
20 M1) weitgehend mit der oberen bzw. unteren Metallschicht (18 bzw. 19) gefüllt sind.

3. Faradaykäfig nach Anspruch 1 oder 2,
 d a d u r c h g e k e n n z e i c h n e t , daß
25 die Metallring-Strukturen (20 bis 22) über Kontaktlöcher (16) miteinander und mit der oberen sowie der unteren Metallschicht (18 bzw. 19) verbunden sind.

4. Faradaykäfig nach Anspruch 1,
30 d a d u r c h g e k e n n z e i c h n e t , daß der Halbleiterkörper ein SOI-Körper ist.

Fig. 1

