



(21) 申请号 202211570805.0

(22) 申请日 2022.12.08

(71) 申请人 张江国家实验室

地址 201210 上海市浦东新区海科路99号

(72) 发明人 请求不公布姓名

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

专利代理师 宋俊寅 张鑫

(51) Int. Cl.

H01L 21/027 (2006.01)

G03F 7/20 (2006.01)

权利要求书8页 说明书23页 附图35页

(54) 发明名称

用于半导体工艺的图案化方法及图案化系统

(57) 摘要

本发明涉及一种用于半导体工艺的图案化方法,其将利用效率高、成本低、操作简单且能够实现线条密度倍增的光刻工艺与SADP(自对准双重成像技术;Self-aligned Double Patterning)工艺有机结合,实现了图案密度的进一步增加以及图案尺寸的进一步微缩。



1. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤:

(1) 在基底材料上利用负性光刻胶形成负胶层,并利用正性光刻胶在所述负胶层上形成正胶层;

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

(4) 用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(5) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

(6) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

(7) 在形成有所述心轴的所述基底材料上沉积间隔层;

(8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(9) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

(10) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

(11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

2. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤:

(1) 在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层;

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

(4) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(5) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

(6) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

(7) 在形成有所述心轴的所述基底材料上沉积间隔层;

(8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(9) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

(10) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

(11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

3. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤:

(1) 在基底材料上利用负性光刻胶形成负胶层,在所述负胶层上形成隔层,并利用正性

光刻胶在所述隔层上形成正胶层；

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区；

(3) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶；

(4) 用隔层显影液对所述隔层进行显影,或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的正胶层的图案一致；

(5) 用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料；

(6) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层；

(7) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴；

(8) 在形成有所述心轴的所述基底材料上沉积间隔层；

(9) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分；

(10) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分；

(11) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料；

(12) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

4. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤：

(1) 在基底材料上利用正性光刻胶形成正胶层,在所述正胶层上形成隔层,并利用负性光刻胶在所述隔层上形成负胶层；

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区；

(3) 用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶；

(4) 用隔层显影液对所述隔层进行显影,或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的负胶层的图案一致；

(5) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料；

(6) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层；

(7) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴；

(8) 在形成有所述心轴的所述基底材料上沉积间隔层；

(9) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分；

(10) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分；

(11) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料；

(12) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

5. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤:

(1) 在基底材料上利用负性光刻胶形成负胶层,并利用正性光刻胶在所述负胶层上形成正胶层;

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

(4) 用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(5) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层以作为心轴;

(6) 在形成有所述心轴的所述基底材料上沉积间隔层;

(7) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(8) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

(9) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

(10) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

6. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤:

(1) 在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层;

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

(4) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(5) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层以作为心轴;

(6) 在形成有所述心轴的所述基底材料上沉积间隔层;

(7) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(8) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

(9) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

(10) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

7. 一种用于半导体工艺的图案化方法,其特征在于,该方法包括以下步骤:

(1) 在基底材料上利用负性光刻胶形成负胶层,在所述负胶层上形成隔层,并利用正性光刻胶在所述隔层上形成正胶层;

(2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

(4) 用隔层显影液对所述隔层进行显影, 或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀, 以使得所述隔层的图案与显影后的正胶层的图案一致;

(5) 用负胶显影液对所述负胶层进行显影, 以去除位于所述负图形区附近的负性光刻胶, 进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区, 以暴露所述基底材料;

(6) 通过沉积技术在所述基底材料上沉积转移层, 然后去除剩余的负胶层和正胶层, 从而仅在所述暴露区形成暴露区转移层以作为心轴;

(7) 在形成有所述心轴的所述基底材料上沉积间隔层;

(8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分, 保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(9) 利用干法刻蚀工艺来刻蚀所述心轴, 保留所述间隔层的垂直部分;

(10) 以所述间隔层的垂直部分为掩膜, 利用干法刻蚀工艺来刻蚀所述基底材料;

(11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

8. 一种用于半导体工艺的图案化方法, 其特征在于, 该方法包括以下步骤:

(1) 在基底材料上利用正性光刻胶形成正胶层, 在所述正胶层上形成隔层, 并利用负性光刻胶在所述隔层上形成负胶层;

(2) 对所述负胶层和所述正胶层进行图形化, 从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区, 其中, 所述正图形区大于所述负图形区;

(3) 用负胶显影液对所述负胶层进行显影, 以去除所述负图形区以外的负性光刻胶;

(4) 用隔层显影液对所述隔层进行显影, 或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀, 以使得所述隔层的图案与显影后的负胶层的图案一致;

(5) 用正胶显影液对所述正胶层进行显影, 以去除所述正图形区的边缘部分的正性光刻胶, 进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区, 以暴露所述基底材料;

(6) 通过沉积技术在所述基底材料上沉积转移层, 然后去除剩余的负胶层和正胶层, 从而仅在所述暴露区形成暴露区转移层以作为心轴;

(7) 在形成有所述心轴的所述基底材料上沉积间隔层;

(8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分, 保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(9) 利用干法刻蚀工艺来刻蚀所述心轴, 保留所述间隔层的垂直部分;

(10) 以所述间隔层的垂直部分为掩膜, 利用干法刻蚀工艺来刻蚀所述基底材料;

(11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

9. 根据权利要求1至8中任一项所述的用于半导体工艺的图案化方法, 其特征在于,

在所述步骤(2)中, 在曝光源下, 使用载有模板图案的光刻掩膜版或者通过聚焦直写, 对所述正胶层和所述负胶层进行曝光, 从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区。

10. 根据权利要求9所述的用于半导体工艺的图案化方法, 其特征在于,

在所述步骤(2)中,

利用投影式曝光的方式, 在曝光源下, 透过载有所述模板图案的光刻掩膜版, 对所述正胶层和所述负胶层进行曝光; 或者

利用遮蔽式曝光的方式,在曝光源下,透过载有所述模板图案的光刻掩膜版,对所述正胶层和所述负胶层进行曝光;或者

利用反射式曝光的方式,在曝光源下,通过在载有所述模板图案的光刻掩膜版上进行反射,对所述正胶层和所述负胶层进行曝光。

11. 根据权利要求9所述的用于半导体工艺的图案化方法,其特征在于,

所述聚焦直写包括紫外光直写、深紫外光直写、极紫外光直写、离子束直写、电子束直写或X射线直写。

12. 根据权利要求1至8中任一项所述的用于半导体工艺的图案化方法,其特征在于,

所述基底材料由基底目标层和位于该基底目标层上的基底涂层构成。

13. 一种用于半导体工艺的图案化系统,包括层形成部、图形化部、正胶显影部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

(1) 使用所述层形成部,在基底材料上利用负性光刻胶形成负胶层,并利用正性光刻胶在所述负胶层上形成正胶层;

(2) 使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

(4) 使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(5) 使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

(6) 使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

(7) 使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;以及

(8) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(9) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

(10) 使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

(11) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

14. 一种用于半导体工艺的图案化系统,包括层形成部、图形化部、正胶显影部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

(1) 使用所述层形成部,在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层;

(2) 使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和

所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

(4) 使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(5) 使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

(6) 使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

(7) 使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;

(8) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

(9) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

(10) 使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

(11) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

15. 一种用于半导体工艺的图案化系统,包括层形成部、图形化部、正胶显影部、隔层显影刻蚀部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

(1) 使用所述层形成部,在基底材料上利用负性光刻胶形成负胶层,在所述负胶层上形成隔层,并利用正性光刻胶在所述隔层上形成正胶层;

(2) 使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

(3) 使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

(4) 使用所述隔层显影刻蚀部,用隔层显影液对所述隔层进行显影,或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的正胶层的图案一致;

(5) 使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

(6) 使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

(7) 使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

(8) 使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;以及

(9) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴

的侧壁附近的所述间隔层的垂直部分；

(10) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分；

(11) 使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料；

(12) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

16. 一种用于半导体工艺的图案化系统,包括层形成部、图形化部、正胶显影部、隔层显影刻蚀部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤：

(1) 使用所述层形成部,在基底材料上利用正性光刻胶形成正胶层,在所述正胶层上形成隔层,并利用负性光刻胶在所述隔层上形成负胶层；

(2) 使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区；

(3) 使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶；

(4) 使用所述隔层显影刻蚀部,用隔层显影液对所述隔层进行显影,或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的负胶层的图案一致；

(5) 使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料；

(6) 使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层；

(7) 使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴；

(8) 使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层；以及

(9) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分；

(10) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分；

(11) 使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料；

(12) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

17. 一种用于半导体工艺的图案化系统的控制方法,用于控制权利要求13至16中任一项所述的用于半导体工艺的图案化系统执行各个步骤。

18. 一种计算机设备,包括:存储器、处理器及存储在所述存储器上并可在所述处理器上运行的计算机程序,其特征在于,所述处理器执行所述计算机程序时实现权利要求17所述的用于半导体工艺的图案化系统的控制方法。

19. 一种计算机可读介质,其上存储有计算机程序,该计算机程序被处理器执行时实

现权利要求17所述的用于半导体工艺的图案化系统的控制方法。

用于半导体工艺的图案化方法及图案化系统

技术领域

[0001] 本发明涉及半导体微结构加工技术领域,具体涉及一种用于半导体工艺的图案化方法及图案化系统。

背景技术

[0002] 集成电路的飞速发展有赖于相关的制造工艺——光刻技术的发展,光刻技术是迄今所能达到的最高精度的加工技术。光刻技术是一种精密的微细加工技术。常规光刻技术是采用波长为135-4500 Å的紫外光作为图像信息载体,以光致抗蚀剂为中间或图像记录媒介,实现图形的变换、转移和处理,最终把图像信息传递到晶圆(主要指硅片)、或介质层上的一种工艺。

[0003] 从原理上,光刻技术是指在光照作用下,借助光致抗蚀剂(又名光刻胶)将掩膜版上的图形转移到基片上的技术。其主要过程为:首先,紫外光通过掩膜版照射到附有一层光刻胶薄膜的基片表面,引起曝光区域的光刻胶发生化学反应;再通过显影技术溶解去除曝光区域或未曝光区域的光刻胶,使掩膜版上的图形被复制到光刻胶薄膜上;最后,利用刻蚀技术或沉积技术将图形转移到基片上。其中,光刻胶主要可以分为正性光刻胶和负性光刻胶。正性光刻胶具有如下特性:其曝光部分会发生光化学反应而溶于显影液,而未曝光部分不溶于显影液。负性光刻胶具有如下特性:其曝光部分会因交联固化或光化学反应而不溶于显影液,而未曝光部分溶于显影液。

[0004] 光刻是集成电路最重要的加工工艺,它的作用,如同金工车间中车床的作用。在整个芯片制造工艺中,几乎每个工艺的实施,都离不开光刻的技术。光刻也是制造芯片的最关键技术,它占芯片制造成本的35%以上。

[0005] 光刻技术按曝光源主要分为光学光刻,常见的光源包括紫外光源(UV)、深紫外光源(DUV)、极紫外光源(EUV),以及粒子束光刻,常见的粒子束光刻主要有X射线、电子束和离子束光刻等。

[0006] 通常,在光学光刻中,UV只能实现一微米左右的图案分辨率。而DUV、EUV等虽然能实现更高的分辨率,但其价格昂贵。此外,在粒子束光刻中,电子束光刻、聚焦离子束光刻虽然也能一定程度上提高分辨率,但需要耗时长、多次循环的书写制程,大大降低了工作效率。

发明内容

[0007] 本发明是为了解决上述问题而完成的,其目的在于,提供一种用于半导体工艺的图案化方法,其将利用双层光刻胶来实现线条密度倍增的双层光刻胶光刻工艺与SADP(自对准双重成像技术;Self-aligned Double Patterning)工艺有机结合,实现了图案密度的进一步增加以及图案尺寸的进一步微缩。其中,利用正负性光刻胶即正胶和负胶对光源响应的不同和曝光中得到曝光能量的不同,利用相互匹配的正负性光刻胶实际显影后图案大小的差异,得到基于原掩膜图案特征的轮廓线型图案,该轮廓线型图案的线宽小于原掩膜

图案特征的线宽,从而可实现线条密度倍增,之后可以通过结合针对基底材料的沉积工艺或者刻蚀工艺,将轮廓线型图案进一步转移至目标材料,以用于形成SADP工艺中的心轴。

[0008] 解决技术问题的技术方案

[0009] 为了解决上述问题,本发明的第一方面所涉及的用于半导体工艺的图案化方法中,包括以下步骤:

[0010] (1) 在基底材料上利用负性光刻胶形成负胶层,并利用正性光刻胶在所述负胶层上形成正胶层;

[0011] (2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0012] (3) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

[0013] (4) 用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0014] (5) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0015] (6) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0016] (7) 在形成有所述心轴的所述基底材料上沉积间隔层;

[0017] (8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0018] (9) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0019] (10) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0020] (11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0021] 本发明的第二方面所涉及的用于半导体工艺的图案化方法中(先正后负+SADP),包括以下步骤:

[0022] (1) 在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层;

[0023] (2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0024] (3) 用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

[0025] (4) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0026] (5) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0027] (6) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0028] (7) 在形成有所述心轴的所述基底材料上沉积间隔层;

[0029] (8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0030] (9) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0031] (10) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0032] (11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0033] 本发明的第三方面所涉及的用于半导体工艺的图案化方法中(先负后正+隔层+SADP),包括以下步骤:

[0034] (1) 在基底材料上利用负性光刻胶形成负胶层,在所述负胶层上形成隔层,并利用正性光刻胶在所述隔层上形成正胶层;

[0035] (2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0036] (3) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

[0037] (4) 用隔层显影液对所述隔层进行显影,或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的正胶层的图案一致;

[0038] (5) 用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0039] (6) 通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0040] (7) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0041] (8) 在形成有所述心轴的所述基底材料上沉积间隔层;

[0042] (9) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0043] (10) 利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0044] (11) 以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0045] (12) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0046] 本发明的第四方面所涉及的用于半导体工艺的图案化方法中(先正后负+隔层+SADP),包括以下步骤:

[0047] (1) 在基底材料上利用正性光刻胶形成正胶层,在所述正胶层上形成隔层,并利用负性光刻胶在所述隔层上形成负胶层;

[0048] (2) 对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0049] (3) 用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

[0050] (4) 用隔层显影液对所述隔层进行显影,或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的负胶层的图案一致;

[0051] (5) 用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底

材料；

[0052] (5) 通过沉积技术在所述基底材料上沉积转移层，然后去除剩余的负胶层和正胶层，从而仅在所述暴露区形成暴露区转移层；

[0053] (6) 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀，然后去除所述暴露区转移层，以形成心轴；

[0054] (7) 在形成有所述心轴的所述基底材料上沉积间隔层；

[0055] (8) 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分，保留所述心轴的侧壁附近的所述间隔层的垂直部分；

[0056] (9) 利用干法刻蚀工艺来刻蚀所述心轴，保留所述间隔层的垂直部分；

[0057] (10) 以所述间隔层的垂直部分为掩膜，利用干法刻蚀工艺来刻蚀所述基底材料；

[0058] (11) 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0059] 进一步，在所述步骤(2)中，在曝光源下，使用载有模板图案的光刻掩膜版或者通过聚焦直写，对所述正胶层和所述负胶层进行曝光，从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区。

[0060] 进一步，在所述步骤(2)中，

[0061] 利用投影式曝光的方式，在曝光源下，透过载有所述模板图案的光刻掩膜版，对所述正胶层和所述负胶层进行曝光；或者

[0062] 利用遮蔽式曝光的方式，在曝光源下，透过载有所述模板图案的光刻掩膜版，对所述正胶层和所述负胶层进行曝光；或者

[0063] 利用反射式曝光的方式，在曝光源下，通过在载有所述模板图案的光刻掩膜版上进行反射，对所述正胶层和所述负胶层进行曝光。

[0064] 进一步，所述聚焦直写包括紫外光直写、深紫外光直写、极紫外光直写、离子束直写、电子束直写或X射线直写。

[0065] 进一步，所述基底材料由基底目标层和位于该基底目标层上的基底涂层构成。

[0066] 本发明的第五方面所涉及的用于半导体工艺的图案化系统中，包括层形成部、图形化部、正胶显影部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部，所述图案化系统用于执行以下步骤：

[0067] (1) 使用所述层形成部，在基底材料上利用负性光刻胶形成负胶层，并利用正性光刻胶在所述负胶层上形成正胶层；

[0068] (2) 使用所述图形化部，对所述负胶层和所述正胶层进行图形化，从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区，其中，所述正图形区大于所述负图形区；

[0069] (3) 使用所述正胶显影部，用正胶显影液对所述正胶层进行显影，以去除所述正图形区中的正性光刻胶；

[0070] (4) 使用所述负胶显影部，用负胶显影液对所述负胶层进行显影，以去除位于所述负图形区附近的负性光刻胶，进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区，以暴露所述基底材料；

[0071] (5) 使用所述转移层形成部，通过沉积技术在所述基底材料上沉积转移层，然后去除剩余的负胶层和正胶层，从而仅在所述暴露区形成暴露区转移层；

[0072] (6) 使用所述心轴形成部，以所述暴露区转移层为掩膜对所述基底材料进行刻蚀，

然后去除所述暴露区转移层,以形成心轴;

[0073] (7)使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;以及

[0074] (8)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0075] (9)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0076] (10)使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0077] (11)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0078] 本发明的第六方面所涉及的用于半导体工艺的图案化系统中,包括层形成部、图形化部、正胶显影部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

[0079] (1)使用所述层形成部,在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层;

[0080] (2)使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0081] (3)使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

[0082] (4)使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0083] (5)使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0084] (6)使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0085] (7)使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;

[0086] (8)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0087] (9)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0088] (10)使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0089] (11)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0090] 本发明的第七方面所涉及的用于半导体工艺的图案化系统中,包括层形成部、图形化部、正胶显影部、隔层显影刻蚀部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

[0091] (1)使用所述层形成部,在基底材料上利用负性光刻胶形成负胶层,在所述负胶层上形成隔层,并利用正性光刻胶在所述隔层上形成正胶层;

[0092] (2) 使用所述图形化部, 对所述负胶层和所述正胶层进行图形化, 从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区, 其中, 所述正图形区大于所述负图形区;

[0093] (3) 使用所述正胶显影部, 用正胶显影液对所述正胶层进行显影, 以去除所述正图形区中的正性光刻胶;

[0094] (4) 使用所述隔层显影刻蚀部, 用隔层显影液对所述隔层进行显影, 或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀, 以使得所述隔层的图案与显影后的正胶层的图案一致;

[0095] (5) 使用所述负胶显影部, 用负胶显影液对所述负胶层进行显影, 以去除位于所述负图形区附近的负性光刻胶, 进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区, 以暴露所述基底材料;

[0096] (6) 使用所述转移层形成部, 通过沉积技术在所述基底材料上沉积转移层, 然后去除剩余的负胶层和正胶层, 从而仅在所述暴露区形成暴露区转移层;

[0097] (7) 使用所述心轴形成部, 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀, 然后去除所述暴露区转移层, 以形成心轴;

[0098] (8) 使用所述间隔层沉积部, 在形成有所述心轴的所述基底材料上沉积间隔层; 以及

[0099] (9) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分, 保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0100] (10) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述心轴, 保留所述间隔层的垂直部分;

[0101] (11) 使用所述刻蚀部, 以所述间隔层的垂直部分为掩膜, 利用干法刻蚀工艺来刻蚀所述基底材料;

[0102] (12) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0103] 本发明的第八方面所涉及的用于半导体工艺的图案化系统中, 包括层形成部、图形化部、正胶显影部、隔层显影刻蚀部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部, 所述图案化系统用于执行以下步骤:

[0104] (1) 使用所述层形成部, 在基底材料上利用正性光刻胶形成正胶层, 在所述正胶层上形成隔层, 并利用负性光刻胶在所述隔层上形成负胶层;

[0105] (2) 使用所述图形化部, 对所述负胶层和所述正胶层进行图形化, 从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区, 其中, 所述正图形区大于所述负图形区;

[0106] (3) 使用所述负胶显影部, 用负胶显影液对所述负胶层进行显影, 以去除所述负图形区以外的负性光刻胶;

[0107] (4) 使用所述隔层显影刻蚀部, 用隔层显影液对所述隔层进行显影, 或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀, 以使得所述隔层的图案与显影后的负胶层的图案一致;

[0108] (5) 使用所述正胶显影部, 用正胶显影液对所述正胶层进行显影, 以去除所述正图形区的边缘部分的正性光刻胶, 进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区, 以暴露所述基底材料;

[0109] (6) 使用所述转移层形成部, 通过沉积技术在所述基底材料上沉积转移层, 然后去

除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0110] (7)使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0111] (8)使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;以及

[0112] (9)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0113] (10)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0114] (11)使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0115] (12)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0116] 此外,本发明提供一种用于半导体工艺的图案化系统的控制方法,用于控制上述的用于半导体工艺的图案化系统执行各个步骤。

[0117] 此外,本发明提供一种计算机设备,包括:存储器、处理器及存储在所述存储器上并可在所述处理器上运行的计算机程序,其特征在于,所述处理器执行所述计算机程序时实现上述的用于半导体工艺的图案化系统的控制方法。

[0118] 此外,本发明提供一种计算机可读取介质,其上存储有计算机程序,该计算机程序被处理器执行时实现上述的用于半导体工艺的图案化系统的控制方法。

[0119] 发明效果

[0120] 根据本发明的用于半导体工艺的图案化方法及图案化系统,其通过将效率高、成本低、操作简单且能够实现线条密度倍增的双层光刻胶光刻工艺与SADP工艺有机结合,从而实现了图案密度的进一步增加以及图案尺寸的进一步微缩。此外,通过在两层光刻胶之间涂覆隔层薄膜,从而还能够避免或者减少两层光刻胶在涂覆过程中发生溶解的现象。

附图说明

[0121] 图1A是示出本发明实施方式的用于半导体工艺的图案化方法中在基底材料所包含的涂层上涂覆负胶的步骤1A的示意图。

[0122] 图1B是示出本发明实施方式的用于半导体工艺的图案化方法中在负胶上涂覆正胶的步骤2A的示意图。

[0123] 图1C是示出本发明实施方式的用于半导体工艺的图案化方法中对两层光刻胶进行曝光的步骤3A的示意图。

[0124] 图1D是示出本发明实施方式的用于半导体工艺的图案化方法中对正胶进行显影的步骤4A的示意图。

[0125] 图1E是示出本发明实施方式的用于半导体工艺的图案化方法中对负胶进行显影的步骤5A的示意图。

[0126] 图1F是示出本发明实施方式的用于半导体工艺的图案化方法中通过沉积技术进行沉积的步骤6A的示意图。

[0127] 图1G是示出本发明实施方式的用于半导体工艺的图案化方法中在沉积之后去除

光刻胶的步骤7A的示意图。

[0128] 图1H是示出本发明实施方式的用于半导体工艺的图案化方法中以图1G的沉积层作为掩膜进行刻蚀之后去除沉积层的步骤8A的示意图。

[0129] 图1H'是示出本发明实施方式的用于半导体工艺的图案化方法中以图1G的沉积层作为掩膜进行刻蚀之后去除沉积层的步骤8A所得到的凸起图案(心轴)的三维立体示意图。

[0130] 图1I是示出本发明实施方式的用于半导体工艺的图案化方法中在形成有所述心轴的所述基底材料上沉积间隔层的步骤9A的示意图。

[0131] 图1J是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述间隔层的水平部分以保留所述心轴的侧壁附近的所述间隔层的垂直部分的步骤10A的示意图。

[0132] 图1K是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述心轴以保留所述间隔层的垂直部分的步骤11A的示意图。

[0133] 图1L是示出本发明实施方式的用于半导体工艺的图案化方法中以所述间隔层的垂直部分为掩膜利用干法刻蚀工艺来刻蚀所述基底材料的步骤12A的示意图。

[0134] 图1M是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分的步骤13A的示意图。

[0135] 图1M'是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分的步骤13A所得到的基底材料图案的三维立体示意图。

[0136] 图1N是示出本发明实施方式的用于半导体工艺的图案化方法中通过双层光刻胶光刻工艺以及SADP工艺最终所得到的基底材料图案的一个示例的SEM图。

[0137] 图2A~图2E是示出本发明实施方式的用于半导体工艺的图案化方法中先正胶后负胶的双层光刻胶光刻工艺(与图1A~图1E所示的先负胶后正胶的双层光刻胶光刻工艺对应)的流程的示意图。

[0138] 图3A~图3G是示出本发明实施方式的用于半导体工艺的图案化方法中先负胶+隔层+后正胶的双层光刻胶光刻工艺的流程的示意图。

[0139] 图4A~图4G是示出本发明实施方式的用于半导体工艺的图案化方法中先正胶+隔层+后负胶的双层光刻胶光刻工艺的流程的示意图。

[0140] 标号说明

[0141] 101A、101B、101C、101D基底材料

[0142] 102A、102B、102C、102D负性光刻胶(负胶层)

[0143] 103A、103B、103C、103D正性光刻胶(正胶层)

[0144] 104A、104B、104C、104D负性光刻胶上的曝光图案(负图形区)

[0145] 105A、105B、105C、105D负性光刻胶上的曝光图案(正图形区)

[0146] 108A、108B、108C、108D光刻掩膜版

[0147] 110C、110D隔层

具体实施方式

[0148] 下面结合附图和具体实施方式对本发明进行详细说明。本实施方式在以本发明技术方案为前提下进行实施,给出了详细的实施方式和具体的操作过程,但本发明的保护范

围不限于下述的实施方式。

[0149] 为了描述的方便,可在此使用空间相对术语,例如“之下”、“下方”、“下”、“上方”、“上”等,来描述如图所示的一个元件或特性相对于另一元件或特性的关系。应理解,空间相对术语旨在包括除了图中所示的指向之外的使用或操作的器件不同指向。例如,如果将图中的器件翻转,描述为在其它元件或特性“之下”或“下”的元件将被定向为在其它元件或特性“之上”。

[0150] 除非另外限定,在此使用的术语具有与本发明所属领域的普通技术人员所通常理解相同的含义。术语应理解为具有与相关技术的上下文中的含义一致的含义,并不应以理想化或过度形式化来理解,除非在此明显地这样限定。

[0151] <双层光刻胶光刻工艺+SADP工艺>

[0152] 本发明实施方式的双层光刻胶光刻工艺包括先负胶后正胶的工艺、以及先正胶后负胶的工艺。为了方便说明,以下,以先负胶后正胶的双层光刻胶光刻工艺+SADP工艺为例,但本发明并不局限于此。

[0153] (先负胶后正胶的双层光刻胶光刻工艺)

[0154] 下面,首先参照图1A~图1H,对本发明实施方式的先负胶后正胶的双层光刻胶光刻工艺进行详细说明。在各附图中,对于相同或相当的部分,附加相同标号进行说明。

[0155] 图1A是示出本发明实施方式的用于半导体工艺的图案化方法中在基底材料所包含的涂层上涂覆负胶的步骤1A的示意图。图1B是示出本发明实施方式的用于半导体工艺的图案化方法中在负胶上涂覆正胶的步骤2A的示意图。

[0156] 首先,如图1A所示,在步骤1A中,在基底材料101A上旋涂一层负性光刻胶102A(即负胶层),并烘干;然后,如图1B所示,在步骤2A中,在负性光刻胶102A上旋涂一层正性光刻胶103A(即正胶层),并烘干(对应于在基底材料上利用负性光刻胶形成负胶层,并利用正性光刻胶在所述负胶层上形成正胶层)。

[0157] 图1A中,基底材料101A由基底目标层(最下层)和位于该基底目标层上的基底涂层(涂层1和涂层2)构成,但本发明并不局限于此,也可根据情况不具有该涂层1和涂层2。此外,作为涂层1,可采用硬掩膜SOC,作为涂层2,可采用抗反射涂层BARC,但本发明并不局限于此。

[0158] 所述负性光刻胶包括负性紫外光刻胶、负性深紫外光刻胶、负显影深紫外光刻胶、负性极紫外光刻胶、负性电子束光刻胶、负性离子束光刻胶或负性X射线光刻胶,包括但不限于NANOTM SU-8 Series系列,HSQ,AZ系列光刻胶(例如AZ N4000,AZ N6000),HNR系列光刻胶,SC系列光刻胶,ma-N系列光刻胶(例如ma-N 400,ma-N 1400),AZ[®] nLOF[®] 2000Series,AZ[®] nLOF[®] 5500Photoresis,NR7-PY Series,NR9-PY Series,JSR WPR Series,NR71 Series NR9 Series等。

[0159] 所述正性光刻胶包括正性紫外光刻胶、正性深紫外光刻胶、正性极紫外光刻胶、正性电子束光刻胶、正性离子束光刻胶或正性X射线光刻胶,包括但不限于MICROPOSIT S1800系列光刻胶,BCI-3511光刻胶,AZ系列光刻胶(例如AZ111,AZ 1500,AZ 3300,AZ 4999,AZ 6600,AZ 8112,AZ 3000,AZ 1075,AZ 700,AZ 900),HNR 500系列光刻胶,OiR系列光刻胶,TDMR-AR80 HP 6CP,PR1系列光刻胶,ma-P 1200系列光刻胶,SPR系列光刻胶(例如SPR 220,SPR 660,SPR3000等),PMMA系列光刻胶等。

[0160] 此外,不同型号的正负光刻胶需要预先确认匹配度,下面给出两个正负光刻胶配对组的示例。第一组:正性光刻胶型号为HTI 751,负性光刻胶型号为SUN 9i;第二组:正性光刻胶型号为AZ 1500,负性光刻胶型号为AZ nlof 2020。

[0161] 作为一个示例,旋涂负性光刻胶(以SUN 9i,AZ nlof 2020为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在4000-8000转/分的转速下旋涂30-40秒,以95-100℃烘烤60-90秒。

[0162] 作为一个示例,旋涂正性光刻胶(以HTI 751,AZ 1500为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在2000-5000转/分的转速下旋涂30-40秒,以90-100℃烘烤30-50秒。

[0163] 此外,不同的转速决定光刻胶的膜厚大小;根据不同的膜厚,调整前烘的温度和时间、以及之后的曝光量、曝光时间、显影时间等。

[0164] 图1C是示出本发明实施方式的用于半导体工艺的图案化方法中对两层光刻胶进行曝光的步骤3A的示意图。

[0165] 步骤2A之后,如图1C所示,在步骤3A中,在曝光源下,使用载有模板图案的光刻掩模版或者通过聚焦直写(图1C中示出了光刻掩模版108A的示例),对两层光刻胶102A、103A进行曝光。曝光后,在负性光刻胶102A和正性光刻胶103A上分别形成大小不同的曝光图案104A、105A(即负图形区、正图形区),然后进行烘干(对应于对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区)。

[0166] 其中,曝光源包括紫外光源、深紫外光源、极紫外光源、离子束、电子束或X射线。作为一个示例,所述曝光源的波长可为1-500nm,曝光后烘干的温度可为30-300℃。进一步地,所述曝光源的波长可为350-400nm,曝光后烘干的温度可为95-105℃。

[0167] 聚焦直写包括紫外光直写、深紫外光直写、极紫外光直写、离子束直写、电子束直写或X射线直写。作为一个示例,所述模板图案的特征线宽或者特征尺寸可为2nm-1000μm。进一步地,所述模板图案的特征线宽或者特征尺寸可为2nm-1μm。

[0168] 作为一个示例,将前烘过的作为基底的硅片固定在掩模版下,之后置于紫外光光源之下,打开紫外光光源进行光刻。曝光时间根据使用的正负光刻胶配对组调整。以上面提到的配对为例,350-400nm波长下100-200mJ/cm²的曝光通量适用于HTI 751与SUN 9i、或者AZ 1500与AZ nlof 2020的光刻胶配对组。UV波长的使用和曝光通量应考虑不同厚度的正性光刻胶(例如HTI 751,AZ1500)对紫外光的吸收作用,以确保在下层的负性光刻胶(例如SUN 9i,AZ nlof2020)能获得足够的曝光通量。因为HTI 751与SUN 9i,AZ 1500与AZ nlof 2020的光刻胶配对组对特定波长下的曝光通量响应不同,可以得到基于掩模版图案的不同尺寸的图案(例如图1C中的104A、105A)。

[0169] 作为一个示例,所述曝光可采用单次曝光的方式。作为一个示例,所述曝光还可采用多次曝光的方式。即,也可以分解为多次更短时间或者更小剂量的多次曝光叠加实现。

[0170] 图1D是示出本发明实施方式的用于半导体工艺的图案化方法中对正胶进行显影的步骤4A的示意图。图1E是示出本发明实施方式的用于半导体工艺的图案化方法中对负胶进行显影的步骤5A的示意图。

[0171] 步骤3A之后,如图1D所示,在步骤4A中,用正胶显影液对正性光刻胶进行显影(对

应于用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶);然后,如图1E所示,在步骤5A中,用负胶显影液对负性光刻胶进行可控显影,仅洗去负性光刻胶上曝光图案104A的边缘部分,并暴露基底材料,从而将模板图案转换成轮廓线型图案(对应于用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料)。

[0172] 所述正胶显影液是与所述正性光刻胶相对应的显影液,所述负胶显影液是与所述负性光刻胶相对应的显影液。比如,正胶显影液可以是TMAH 2.38%,MF-26A,负胶显影液可以是TMAH 2.38%,SU-8developer等。

[0173] 作为一个示例,将曝光后的硅片置于对应的正性光刻胶显影液中,例如TMAH显影液,使硅片上被曝光的正性光刻胶被清洗掉,从而产生与曝光图案相反的图形,之后将硅片进行清洗,除去显影液并进行干燥,除去残留液体。然后,将曝光后的硅片置于对应的负性光刻胶显影液中,例如TMAH显影液,通过调控显影时间,使硅片上未被曝光的负性光刻胶被部分(非全部)洗掉,之后将硅片进行清洗,除去显影液并进行干燥,除去残留液体,从而产生曝光图案的轮廓线型图案。

[0174] 此外,如果正负胶的显影液相同,例如均为TMAH,则两步显影的步骤4A和步骤5A可以合并,中间无需额外的清洗干燥步骤。此外,应当对正胶和负胶以及对应的显影液进行交叉实验,从而制定最合适的显影工序。

[0175] 图1F是示出本发明实施方式的用于半导体工艺的图案化方法中通过沉积技术进行沉积的步骤6A的示意图。图1G是示出本发明实施方式的用于半导体工艺的图案化方法中在沉积之后去除光刻胶的步骤7A的示意图。图1H是示出本发明实施方式的用于半导体工艺的图案化方法中以图1G的沉积层作为掩膜进行刻蚀之后去除沉积层的步骤8A的示意图。

[0176] 步骤5A之后,如图1F所示,可在步骤6A中,通过材料沉积技术形成沉积层。然后,如图1G所示,在步骤7A中,去除光刻胶,留下轮廓线型图案。

[0177] 作为材料沉积的方式,例如可采用磁控溅射/电子束蒸发等方式垂直沉积转移层材料以作为沉积层,该转移层例如可以为金属氧化物、氧化硅、硅金属氧化物、金属氮化物、氮化硅或硅金属氮化物。

[0178] 然后,如图1H所示,还可在步骤8A中,以图1G的沉积层作为掩膜进行刻蚀之后去除沉积层,从而在基底材料的涂层上形成凸起的图案(即SADP工艺中的心轴)。

[0179] 图1H'是示出本发明实施方式的用于半导体工艺的图案化方法中以图1G的沉积层作为掩膜进行刻蚀之后去除沉积层的步骤8A所得到的凸起图案(心轴)的三维立体示意图。

[0180] 此外,材料沉积技术还可包括电化学沉积、电镀、CVD沉积、激光溅射、磁控溅射、热蒸发、电子束蒸发或原子沉积,本发明并无特别限定。

[0181] (先负胶后正胶的双层光刻胶光刻工艺的实施例)

[0182] 下面,对本发明的先负胶后正胶的双层光刻胶光刻工艺的具体实施例进行详细说明。

[0183] (实施例1a)

[0184] 作为一个示例,本实施例1a具体包括以下步骤:

[0185] (1)涂覆负性光刻胶

[0186] 将硅片放置于匀胶系统并固定。使负性光刻胶SUN 9i或AZ nlof 2020在1000rpm

×5s+4000rpm×40s的条件下,进行光刻胶的旋涂,然后以100-100℃烘烤60秒。

[0187] (2)涂覆正性光刻胶

[0188] 将冷却过后的硅片放置于匀胶系统并固定。使正性光刻胶HTI 751或AZ1500在800rpm×5s+2500rpm×30s的条件下,进行光刻胶的旋涂,然后以95-100℃烘烤40秒。

[0189] (3)曝光

[0190] 将经过以上步骤的硅片基底紧密固定在掩膜版下,抽真空并正置于紫外光光源之下,打开光源进行光刻操作。根据光刻胶配对组的种类和光刻胶层的厚度调整曝光时间。曝光结束后,取下掩膜版,将曝光过的硅片移到加热台上,以100℃烘烤45秒。其中,曝光通量例如为100mJ/cm²,曝光通量可以根据需求进行改变。

[0191] (4)正性光刻胶显影

[0192] 将曝光后的硅片置于对应的正性光刻胶显影液中,例如TMAH显影液,使硅片上被曝光的正性光刻胶被清洗掉,从而产生与曝光图案相反的图形,之后将硅片进行清洗,除去显影液并进行干燥,除去残留液体。

[0193] (5)负性光刻胶显影

[0194] 将曝光后的硅片置于对应的负性光刻胶显影液中,例如TMAH显影液,通过调控显影时间,使硅片上未被曝光的负性光刻胶被部分(非全部)洗掉,之后将硅片进行清洗,除去显影液并进行干燥,除去残留液体,从而产生基于掩膜图案的轮廓线型图案。

[0195] 注意,如果正负胶的显影液相同,例如均为TMAH,两步显影(4)(5)可以合并,中间无需额外的清洗干燥步骤。

[0196] 本实施例1a中,作为一个示例,可在上述步骤(1)~(5)的基础上进一步实施如下的沉积工序:

[0197] (6)材料沉积

[0198] 作为材料沉积的方式,例如可采用磁控溅射/电子束蒸发等方式垂直沉积转移层材料以作为沉积层,该转移层例如可以为金属氧化物、氧化硅、硅金属氧化物、金属氮化物、氮化硅或硅金属氮化物。

[0199] (7)去除光刻胶

[0200] 待腔体冷却后,解除真空,将镀膜之后的硅片取出。把硅片浸没在丙酮中,超声清洗直到光刻胶被全部除去,留下金的轮廓线型图案。

[0201] (SADP工艺)

[0202] 下面,参照图1I~图1M对利用双层光刻胶光刻工艺所得到的基底材料的凸起图案(图1H)作为心轴进一步实施SADP工艺的流程进行详细说明。

[0203] 图1I是示出本发明实施方式的用于半导体工艺的图案化方法中在形成有所述心轴的所述基底材料上沉积间隔层的步骤9A的示意图。图1J是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述间隔层的水平部分以保留所述心轴的侧壁附近的所述间隔层的垂直部分的步骤10A的示意图。

[0204] 首先,如图1I所示,在步骤9A中,在形成有心轴的基底材料上沉积间隔层。

[0205] 关于沉积间隔层的方式,例如可采用ALD(原子沉积)等方式。该间隔层例如可以为金属氧化物、氧化硅、硅金属氧化物、金属氮化物、氮化硅或硅金属氮化物,本发明并无特别限定。

[0206] 此外,图1I中,是将基底材料上的凸起图案(图1H)作为心轴来实施进一步的SADP工艺,但本发明并不局限于此,也可使用基底材料上沉积的转移层(图1G)作为心轴。

[0207] 然后,如图1J所示,在步骤10A中,利用干法刻蚀等工艺(各向异性刻蚀),来刻蚀所述间隔层的水平部分,以保留所述心轴的侧壁附近的所述间隔层的垂直部分。

[0208] 图1K是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述心轴以保留所述间隔层的垂直部分的步骤11A的示意图。图1L是示出本发明实施方式的用于半导体工艺的图案化方法中以所述间隔层的垂直部分为掩膜利用干法刻蚀工艺来刻蚀所述基底材料的步骤12A的示意图。图1M是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分的步骤13A的示意图。

[0209] 然后,如图1K所示,在步骤11A中,利用干法刻蚀等工艺来刻蚀所述心轴以保留所述间隔层的垂直部分。然后,如图1L所示,在步骤12A中,以所述间隔层的垂直部分为掩膜利用干法刻蚀等工艺来刻蚀所述基底材料,从而将图案转移至基底材料。然后,如图1M所示,在步骤13A中,利用干法刻蚀等工艺来刻蚀所述间隔层的垂直部分,从而形成最终的基底材料图案。

[0210] 图1M'是示出本发明实施方式的用于半导体工艺的图案化方法中利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分的步骤13A所得到的基底材料图案的三维立体示意图。图1N是示出本发明实施方式的用于半导体工艺的图案化方法中通过双层光刻胶光刻工艺以及SADP工艺最终所得到的基底材料图案的一个示例的SEM图。

[0211] 此外,本发明中,在双层光刻胶光刻工艺的基础上,并不仅限于实施单次SADP,也可以实施两次以及以上的SADP(即SAMP,例如SAQP、SAOP等),以实现更高的分辨率。

[0212] 根据本发明的用于半导体工艺的图案化方法及图案化系统,其通过将效率高、成本低、操作简单且能够实现线条密度倍增的双层光刻胶光刻工艺与SADP工艺有机结合,从而实现了图案密度的进一步增加以及图案尺寸的进一步微缩。

[0213] (先正胶后负胶的双层光刻胶光刻工艺)

[0214] 此外,上述的说明中,对利用先负胶后正胶的双层光刻胶光刻工艺来形成凸起从而使线条密度倍增的示例进行了说明,但本发明并不局限于此。本发明也可采用先正胶后负胶的双层光刻胶光刻工艺来形成后续的SADP工艺中使用的心轴(凸起图案)。

[0215] 图2A~图2E是示出本发明实施方式的用于半导体工艺的图案化方法中先正胶后负胶的双层光刻胶光刻工艺(与图1A~图1E所示的先负胶后正胶的双层光刻胶光刻工艺对应)的流程的示意图。此外,图2A~图2E中,掩膜版的图案与图1A~图1E中的掩膜版的图案不同,即本发明对于掩膜版的图案并无特别限定。

[0216] 首先,如图2A所示,在步骤1B中,在基底101B上旋涂一层正性光刻胶103B(即正胶层),并烘干;然后,如图2B所示,在步骤2B中,在正性光刻胶103B上旋涂一层与所述正性光刻胶103B相匹配的负性光刻胶102B(即负胶层),并烘干(对应于在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层)。

[0217] 此外,图2A中,基底材料不包括上述的涂层1和涂层2,但如上所述,本发明并不局限于此,也可根据情况使得基底材料由基底目标层和位于该基底目标层上的基底涂层构成。

[0218] 所述负性光刻胶包括负性紫外光刻胶、负性深紫外光刻胶、负显影深紫外光刻胶、负性极紫外光刻胶、负性电子束光刻胶、负性离子束光刻胶或负性X射线光刻胶,包括但不限于NANOTM SU-8 Series系列,HSQ,AZ系列光刻胶(例如AZ N4000,AZ N6000),HNR系列光刻胶,SC系列光刻胶,ma-N系列光刻胶(例如ma-N 400,ma-N 1400),AZ[®] nLOF[®] 2000Series,AZ[®] nLOF[®] 5500Photoresis,NR7-PY Series,NR9-PY Series,JSR WPR Series,NR71 Series NR9 Series等。

[0219] 所述正性光刻胶包括正性紫外光刻胶、正性深紫外光刻胶、正性极紫外光刻胶、正性电子束光刻胶、正性离子束光刻胶或正性X射线光刻胶,包括但不限于MICROPOSIT S1800系列光刻胶,BCI-3511光刻胶,AZ系列光刻胶(例如AZ111,AZ 1500,AZ 3300,AZ 4999,AZ 6600,AZ 8112,AZ 3000,AZ 1075,AZ 700,AZ 900),HNR 500系列光刻胶,OiR系列光刻胶,TDMR-AR80 HP 6CP,PR1系列光刻胶,ma-P 1200系列光刻胶,SPR系列光刻胶(例如SPR 220,SPR 660,SPR3000等),PMMA系列光刻胶等。

[0220] 此外,不同型号的正负光刻胶需要预先确认匹配度,下面给出两个正负光刻胶配对组的示例。第一组:正性光刻胶型号为HTI 751,负性光刻胶型号为SUN 9i;第二组:正性光刻胶型号为AZ 1500,负性光刻胶型号为AZ nlof 2020。

[0221] 作为一个示例,旋涂负性光刻胶(以SUN 9i,AZ nlof 2020为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在4000-8000转/分的转速下旋涂30-40秒,以95-100℃烘烤60-90秒。

[0222] 作为一个示例,旋涂正性光刻胶(以HTI 751,AZ 1500为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在2000-5000转/分的转速下旋涂30-40秒,以90-100℃烘烤30-50秒。

[0223] 此外,不同的转速决定光刻胶的膜厚大小;根据不同的膜厚,调整前烘的温度和时间、以及之后的曝光量、曝光时间、显影时间等。

[0224] 在步骤2B之后,如图2C所示,在步骤3B中,在曝光源下,使用载有模板图案的光刻掩模版或者通过聚焦直写(图2C中示出了光刻掩模版108B的示例),对两层光刻胶102B、103B进行曝光。曝光后,在负性光刻胶102B和正性光刻胶103B上分别形成大小不同的曝光图案104B、105B(即负图形区、正图形区),然后进行烘干(对应于对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区)。

[0225] 其中,曝光源包括紫外光源、深紫外光源、极紫外光源、离子束、电子束或X射线。聚焦直写包括紫外光直写、深紫外光直写、极紫外光直写、离子束直写、电子束直写或X射线直写。模板图案的特征线宽或者特征尺寸为2nm-1000μm。

[0226] 作为一个示例,将前烘过的作为基底的硅片固定在掩模版下,之后置于紫外光光源之下,打开紫外光光源进行光刻。曝光时间根据使用的正负光刻胶配对组调整。以上面提到的配对为例,350-400nm波长下100-200mJ/cm²的曝光通量适用于HTI 751与SUN 9i、或者AZ 1500与AZ nlof 2020的光刻胶配对组。UV波长的使用和曝光通量应考虑不同厚度的负性光刻胶(例如SUN 9i,AZ nlof2020)对紫外光的吸收作用,以确保在下层的正性光刻胶(例如HTI 751,AZ1500)能获得足够的曝光通量。因为HTI 751与SUN 9i,AZ 1500与AZ nlof 2020的光刻胶配对组对特定波长下的曝光通量响应不同,可以得到基于掩模版图案的不同

尺寸的图案(例如图2C中的104B、105B)。

[0227] 作为一个示例,所述曝光可采用单次曝光的方式。作为一个示例,所述曝光还可采用多次曝光的方式。即,也可以分解为多次更短时间或者更小剂量的多次曝光叠加实现。

[0228] 步骤3B之后,如图2D所示,在步骤4B中,用负胶显影液对负性光刻胶进行显影(对应于用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶);然后,如图2E所示,在步骤5B中,用正胶显影液对正性光刻胶进行可控显影,仅洗去正性光刻胶上曝光图案105B的边缘部分,并暴露基底材料,从而将模板图案转换成轮廓线型图案(对应于用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料)。

[0229] 至此为止的图2A~图2E所示的步骤1B~5B对应于图1A~图1E所示的步骤1A~5A。在步骤1B~5B之后,可进一步执行如图1F、图1G、1H的步骤6A、步骤7A所示的沉积+图形转移步骤,从而形成后续的SADP工艺中使用的心轴(凸起图案)。由于沉积工序的具体内容与上述图1F、图1G、1H中的沉积工序相类似,因此在此不再赘述。

[0230] (先正胶后负胶的双层光刻胶光刻工艺的实施例)

[0231] (实施例2a)

[0232] 作为一个示例,本实施例2a具体包括以下步骤:

[0233] (1)涂覆正性光刻胶

[0234] 将硅片放置进匀胶系统并固定,将正性光刻胶(例如HTI 751或者AZ1500),在800rpm×5s+2500rpm×30s的条件下,进行光刻胶的旋涂,然后以95-100℃烘烤40秒。

[0235] (2)涂覆负性光刻胶

[0236] 将冷却过后的晶圆放置进匀胶系统并固定,将负性光刻胶(例如SUN9i,AZ n1of 2020),在1000rpm×5s+4000rpm×40s的条件下,进行光刻胶的旋涂,然后以100-110℃烘烤60秒。

[0237] (3)曝光

[0238] 将经过以上步骤的硅片基底紧密固定在掩膜版下,抽真空并正置于紫外光光源之下,打开光源进行光刻操作。根据光刻胶配对组的种类和光刻胶层的厚度调整曝光时间。曝光结束后,取下掩膜版,将曝光过的硅片移到加热台上,以100℃烘烤45秒。其中,曝光通量例如为100mJ/cm²,曝光通量可以根据需求进行改变。

[0239] (4)负性光刻胶显影

[0240] 将曝光后的硅片置于对应的负性光刻胶显影液中,例如TMAH显影液,使硅片上未被曝光的负性光刻胶被清洗掉,从而产生曝光图案的图形,之后将硅片进行清洗,除去显影液,并进行干燥,除去残留液体。

[0241] (5)正性光刻胶显影

[0242] 将曝光后的硅片置于对应的正性光刻胶显影液中,例如TMAH显影液,通过调控显影时间,使硅片上被曝光的正性光刻胶被部分(非全部)洗掉,之后将硅片进行清洗,除去显影液,并进行干燥,除去残留液体,从而得到曝光图案的轮廓线型图案。

[0243] 注意,如果正胶、负胶的显影液相同,或者其中两者的显影液相同,则对应的显影步骤可以根据实际情况进行合并,从而可减少清洗干燥步骤。

[0244] 本实施例2a中,作为一个示例,可在上述步骤(1)~(5)的基础上进一步实施沉积

工序或刻蚀工序,由于沉积工序的具体内容与上述实施例1a中的沉积工序相类似,因此在这里省略重复说明。

[0245] (先负胶+隔层+后正胶的双层光刻胶光刻工艺)

[0246] 此外,上述的说明中,对利用先负胶后正胶的双层光刻胶光刻工艺、先正胶后负胶的双层光刻胶光刻工艺来形成凸起从而使得线条密度倍增的示例进行了说明,但本发明并不局限于此。本发明也可采用先负胶+隔层+后正胶的双层光刻胶光刻工艺来形成后续的SADP工艺中使用的心轴(凸起图案)。

[0247] 下面,参照图3A~图3G,对先负胶+隔层+后正胶的双层光刻胶光刻工艺进行详细说明。

[0248] 图3A~图3G是示出本发明实施方式的用于半导体工艺的图案化方法中先负胶+隔层+后正胶的双层光刻胶光刻工艺的流程的示意图。此外,图3A~图3G中,掩膜版的图案与图1A~图1E中的掩膜版的图案不同,即本发明对于掩膜版的图案并无特别限定。

[0249] 首先,如图3A所示,在步骤1C中,在基底101C上旋涂一层负性光刻胶102C(即负胶层),并烘干;然后,如图3B所示,在步骤2C中,在负性光刻胶102C上涂覆隔层薄膜110C;然后,如图3C所示,在步骤3C中,在隔层薄膜110C上旋涂一层与所述负性光刻胶102C相匹配的正性光刻胶103C(即正胶层),并烘干(对应于在基底材料上利用负性光刻胶形成负胶层,在所述负胶层上形成隔层,并利用正性光刻胶在所述隔层上形成正胶层)。

[0250] 此外,图3A中,基底材料不包括上述的涂层1和涂层2,但如上所述,本发明并不局限于此,也可根据情况使得基底材料由基底目标层和位于该基底目标层上的基底涂层构成。

[0251] 此外,不同型号的正负光刻胶需要预先确认匹配度,下面给出两个正负光刻胶配对组的示例。第一组:正性光刻胶型号为HTI 751,负性光刻胶型号为SUN 9i;第二组:正性光刻胶型号为AZ 1500,负性光刻胶型号为AZ nlof 2020。

[0252] 作为一个示例,旋涂负性光刻胶(以SUN 9i,AZ nlof 2020为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在4000-8000转/分的转速下旋涂30-40秒,以95-100℃烘烤60-90秒。

[0253] 作为一个示例,旋涂正性光刻胶(以HTI 751,AZ 1500为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在2000-5000转/分的转速下旋涂30-40秒,以90-100℃烘烤30-50秒。

[0254] 此外,不同的转速决定光刻胶的膜厚大小;根据不同的膜厚,调整前烘的温度和时间、以及之后的曝光量、曝光时间、显影时间等。

[0255] 步骤3C之后,如图3D所示,在步骤4C中,在曝光源下,使用载有模板图案的光刻掩膜版或者通过聚焦直写(图3D中示出了光刻掩膜版108C的示例),对两层光刻胶102C、103C进行曝光。曝光后,在负性光刻胶102C和正性光刻胶103C上分别形成大小不同的曝光图案104C、105C(即负图形区、正图形区),然后进行烘干(对应于对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区)。

[0256] 其中,曝光源包括紫外光源、深紫外光源、极紫外光源、离子束、电子束或X射线。聚焦直写包括紫外光直写、深紫外光直写、极紫外光直写、离子束直写、电子束直写或X射线直

写。模板图案的特征线宽或者特征尺寸为2nm-1000 μ m。

[0257] 作为一个示例,将前烘过的作为基底的硅片固定在掩膜版下,之后置于紫外光光源之下,打开紫外光光源进行光刻。曝光时间根据使用的正负光刻胶配对组调整。以上面提到的配对为例,350-400nm波长下100-200mJ/cm²的曝光通量适用于HTI 751与SUN 9i、或者AZ 1500与AZ nlof 2020的光刻胶配对组。UV波长的使用和曝光通量应考虑不同厚度的正性光刻胶(例如HTI 751,AZ1500)对紫外光的吸收作用,以确保在下层的负性光刻胶(例如SUN 9i,AZ nlof2020)能获得足够的曝光通量。因为HTI 751与SUN 9i,AZ 1500与AZ nlof 2020的光刻胶配对组对特定波长下的曝光通量响应不同,可以得到基于掩膜版图案的不同尺寸的图案(例如图3D中的104C、105C)。

[0258] 作为一个示例,所述曝光可采用单次曝光的方式。作为一个示例,所述曝光还可采用多次曝光的方式。即,也可以分解为多次更短时间或者更小剂量的多次曝光叠加实现。

[0259] 步骤4C之后,如图3E所示,在步骤5C中,用正胶显影液对正性光刻胶进行显影(对应于用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶);然后,如图3F所示,在步骤6C中,用隔层薄膜显影液对隔层薄膜进行显影,或者以显影后的正性光刻胶的图案为抗刻蚀掩膜对隔层薄膜进行刻蚀,以使得隔层薄膜的图案与显影后的正性光刻胶的图案一致(对应于用隔层显影液对所述隔层进行显影,或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的正胶层的图案一致);然后,如图3G所示,在步骤7C中,用负胶显影液对负性光刻胶进行可控显影,仅洗去负性光刻胶上曝光图案104C的边缘部分,并暴露基底材料,从而将模板图案转换成轮廓线型图案(对应于用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料)。

[0260] 作为一个示例,将曝光后的硅片置于对应的正性光刻胶显影液中,例如TMAH显影液,使硅片上被曝光的正性光刻胶被清洗掉,从而产生与曝光图案相反的图形,之后将硅片进行清洗,除去显影液并进行干燥,除去残留液体。然后,将曝光后的硅片置于对应的隔层薄膜显影液中,例如TMAH显影液,或者采用干法刻蚀等手段,以正胶图案为抗刻蚀掩膜,使正性光刻胶的图案转移至下方隔层薄膜上,之后根据情况将硅片进行清洗干燥,从而使得隔层薄膜获得与正胶图案一致或者接近的图案。然后,将曝光后的硅片置于对应的负性光刻胶显影液中,例如TMAH显影液,通过调控显影时间,使硅片上未被曝光的负性光刻胶被部分(非全部)洗掉,之后将硅片进行清洗,除去显影液并进行干燥,除去残留液体,从而得到曝光图案的轮廓线型图案。

[0261] 此外,如果正胶、负胶、隔层薄膜的显影液相同,或者其中两者的显影液相同,则对应的显影步骤可以根据实际情况进行合并,从而可减少清洗干燥步骤。此外,应当对正胶、负胶和隔层薄膜以及对应的显影液进行交叉实验,从而制定最合适的显影工序。

[0262] 此外,在步骤1C~7C之后,可进一步执行如图1F、图1G、1H所示的沉积+图形转移步骤,从而形成后续的SADP工艺中使用的心轴(凸起图案)。由于沉积工序的具体内容与上述图1F、图1G、1H中的沉积工序相类似,因此在此不再赘述。

[0263] (先正胶+隔层+后负胶的双层光刻胶光刻工艺)

[0264] 此外,上述的说明中,对利用先负胶后正胶的双层光刻胶光刻工艺、先正胶后负胶

的双层光刻胶光刻工艺来形成凸起从而使得线条密度倍增的示例进行了说明,但本发明并不局限于此。本发明也可采用先正胶+隔层+后负胶的双层光刻胶光刻工艺来形成后续的SADP工艺中使用的心轴(凸起图案)。

[0265] 下面,参照图4A~图4G,对先正胶+隔层+后负胶的双层光刻胶光刻工艺进行详细说明。此外,图4A~图4G中,掩膜版的图案与图1A~图1E中的掩膜版的图案不同,即本发明对于掩膜版的图案并无特别限定。

[0266] 首先,如图4A所示,在步骤1D中,在基底101D上旋涂一层正性光刻胶103D(即正胶层),并烘干;然后,如图4B所示,在步骤2D中,在正性光刻胶103D上涂覆隔层薄膜110D;然后,如图4C所示,在步骤3D中,在隔层薄膜110D上旋涂一层与所述正性光刻胶103D相匹配的负性光刻胶102D(即负胶层),并烘干(对应于在基底材料上利用正性光刻胶形成正胶层,在所述正胶层上形成隔层,并利用负性光刻胶在所述隔层上形成负胶层)。

[0267] 此外,图4A中,基底材料不包括上述的涂层1和涂层2,但如上所述,本发明并不局限于此,也可根据情况使得基底材料由基底目标层和位于该基底目标层上的基底涂层构成。

[0268] 此外,不同型号的正负光刻胶需要预先确认匹配度,下面给出两个正负光刻胶配对组的示例。第一组:正性光刻胶型号为HTI 751,负性光刻胶型号为SUN 9i;第二组:正性光刻胶型号为AZ 1500,负性光刻胶型号为AZ nlof 2020。

[0269] 作为一个示例,旋涂负性光刻胶(以SUN 9i,AZ nlof 2020为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在4000-8000转/分的转速下旋涂30-40秒,以95-100℃烘烤60-90秒。

[0270] 作为一个示例,旋涂正性光刻胶(以HTI 751,AZ 1500为例)的过程为:先在800-1000转/分的转速下旋涂5-10秒(此步骤可以省去),再在2000-5000转/分的转速下旋涂30-40秒,以90-100℃烘烤30-50秒。

[0271] 此外,不同的转速决定光刻胶的膜厚大小;根据不同的膜厚,调整前烘的温度和时间、以及之后的曝光量、曝光时间、显影时间等。

[0272] 步骤3D之后,如图4D所示,在步骤4D中,在曝光源下,使用载有模板图案的光刻掩膜版或者通过聚焦直写(图4D中示出了光刻掩膜版108D的示例),对两层光刻胶102D、103D进行曝光。曝光后,在负性光刻胶102D和正性光刻胶103D上分别形成大小不同的曝光图案104D、105D(即负图形区、正图形区),然后进行烘干(对应于对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区)。

[0273] 其中,曝光源包括紫外光源、深紫外光源、极紫外光源、离子束、电子束或X射线。聚焦直写包括紫外光直写、深紫外光直写、极紫外光直写、离子束直写、电子束直写或X射线直写。模板图案的特征线宽或者特征尺寸为2nm-1000 μ m。

[0274] 作为一个示例,将前烘过的作为基底的硅片固定在掩膜版下,之后置于紫外光光源之下,打开紫外光光源进行光刻。曝光时间根据使用的正负光刻胶配对组调整。以上面提到的配对为例,350-400nm波长下100-200mJ/cm²的曝光通量适用于HTI 751与SUN 9i、或者AZ 1500与AZ nlof 2020的光刻胶配对组。UV波长的使用和曝光通量应考虑不同厚度的负性光刻胶(例如SUN 9i,AZ nlof 2020)对紫外光的吸收作用,以确保在下层的正性光刻胶

(例如HTI 751, AZ 1500)能获得足够的曝光通量。因为HTI 751与SUN 9i, AZ 1500与AZ nlof 2020的光刻胶配对组对特定波长下的曝光通量响应不同,可以得到基于掩膜版图案的不同尺寸的图案(例如图3D中的104C、105C)。

[0275] 作为一个示例,所述曝光可采用单次曝光的方式。作为一个示例,所述曝光还可采用多次曝光的方式。即,也可以分解为多次更短时间或者更小剂量的多次曝光叠加实现。

[0276] 步骤4D之后,如图4E所示,在步骤5D中,用负胶显影液对负性光刻胶进行显影(对应于用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶);然后,如图4F所示,在步骤6D中,用隔层薄膜显影液对隔层薄膜进行显影,或者以显影后的正性光刻胶的图案为抗刻蚀掩膜对隔层薄膜进行刻蚀,以使得隔层薄膜的图案与显影后的正性光刻胶的图案一致(对应于用隔层显影液对所述隔层进行显影,或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的负胶层的图案一致);然后,如图4G所示,在步骤7D中,用正胶显影液对正性光刻胶进行可控显影,仅洗去正性光刻胶上曝光图案105D的边缘部分,并暴露基底材料,从而将模板图案转换成轮廓线型图案(对应于用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料)。

[0277] 作为一个示例,将曝光后的硅片置于对应的负性光刻胶显影液中,例如TMAH显影液,使硅片上未被曝光的负性光刻胶被清洗掉,从而产生曝光图案的图形,之后将硅片进行清洗,除去显影液,并进行干燥,除去残留液体。然后,将曝光后的硅片置于对应的隔层薄膜显影液中,例如TMAH显影液,或者采用干法刻蚀等手段,以负胶图案为抗刻蚀掩膜,使负性光刻胶的图案转移至下方隔层薄膜上,之后根据情况将硅片进行清洗干燥,从而使得隔层薄膜获得与负胶图案一致或者接近的图案。然后,将曝光后的硅片置于对应的正性光刻胶显影液中,例如TMAH显影液,通过调控显影时间,使硅片上被曝光的正性光刻胶被部分(非全部)洗掉,之后将硅片进行清洗,除去显影液,并进行干燥,除去残留液体,从而得到曝光图案的轮廓线型图案。

[0278] 此外,如果正胶、负胶、隔层薄膜的显影液相同,或者其中两者的显影液相同,则对应的显影步骤可以根据实际情况进行合并,从而可减少清洗干燥步骤。此外,应当对正胶、负胶和隔层薄膜以及对应的显影液进行交叉实验,从而制定最合适的显影工序。

[0279] 此外,在步骤1D~7D之后,可进一步执行如图1F、图1G、1H所示的沉积+图形转移步骤,从而形成后续的SADP工艺中使用的心轴(凸起图案)。由于沉积工序的具体内容与上述图1F、图1G、1H中的沉积工序相类似,因此在此不再赘述。

[0280] <用于半导体工艺的图案化系统>

[0281] 下面,对本发明实施方式的用于半导体工艺的图案化方法所对应的用于半导体工艺的图案化系统的结构进行详细说明。

[0282] 具体而言,本发明的用于半导体工艺的图案化方法中的各个步骤均可由用于半导体工艺的图案化系统中的各个部件来实施。

[0283] 本发明提供一种用于半导体工艺的图案化系统,包括层形成部、图形化部、正胶显影部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

[0284] (1) 使用所述层形成部,在基底材料上利用负性光刻胶形成负胶层,并利用正性光刻胶在所述负胶层上形成正胶层;

[0285] (2) 使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0286] (3) 使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区中的正性光刻胶;

[0287] (4) 使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除位于所述负图形区附近的负性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0288] (5) 使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0289] (6) 使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0290] (7) 使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;以及

[0291] (8) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0292] (9) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0293] (10) 使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0294] (11) 使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0295] 此外,本发明提供一种用于半导体工艺的图案化系统,包括层形成部、图形化部、正胶显影部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部,所述图案化系统用于执行以下步骤:

[0296] (1) 使用所述层形成部,在基底材料上利用正性光刻胶形成正胶层,并利用负性光刻胶在所述正胶层上形成负胶层;

[0297] (2) 使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0298] (3) 使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

[0299] (4) 使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0300] (5) 使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0301] (6) 使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0302] (7) 使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;

[0303] (8) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分, 保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0304] (9) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述心轴, 保留所述间隔层的垂直部分;

[0305] (10) 使用所述刻蚀部, 以所述间隔层的垂直部分为掩膜, 利用干法刻蚀工艺来刻蚀所述基底材料;

[0306] (11) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0307] 此外, 本发明提供一种用于半导体工艺的图案化系统, 包括层形成部、图形化部、正胶显影部、隔层显影刻蚀部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部, 所述图案化系统用于执行以下步骤:

[0308] (1) 使用所述层形成部, 在基底材料上利用负性光刻胶形成负胶层, 在所述负胶层上形成隔层, 并利用正性光刻胶在所述隔层上形成正胶层;

[0309] (2) 使用所述图形化部, 对所述负胶层和所述正胶层进行图形化, 从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区, 其中, 所述正图形区大于所述负图形区;

[0310] (3) 使用所述正胶显影部, 用正胶显影液对所述正胶层进行显影, 以去除所述正图形区中的正性光刻胶;

[0311] (4) 使用所述隔层显影刻蚀部, 用隔层显影液对所述隔层进行显影, 或者以显影后的正胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀, 以使得所述隔层的图案与显影后的正胶层的图案一致;

[0312] (5) 使用所述负胶显影部, 用负胶显影液对所述负胶层进行显影, 以去除位于所述负图形区附近的负性光刻胶, 进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区, 以暴露所述基底材料;

[0313] (6) 使用所述转移层形成部, 通过沉积技术在所述基底材料上沉积转移层, 然后去除剩余的负胶层和正胶层, 从而仅在所述暴露区形成暴露区转移层;

[0314] (7) 使用所述心轴形成部, 以所述暴露区转移层为掩膜对所述基底材料进行刻蚀, 然后去除所述暴露区转移层, 以形成心轴;

[0315] (8) 使用所述间隔层沉积部, 在形成有所述心轴的所述基底材料上沉积间隔层; 以及

[0316] (9) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述间隔层的水平部分, 保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0317] (10) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述心轴, 保留所述间隔层的垂直部分;

[0318] (11) 使用所述刻蚀部, 以所述间隔层的垂直部分为掩膜, 利用干法刻蚀工艺来刻蚀所述基底材料;

[0319] (12) 使用所述刻蚀部, 利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0320] 此外, 本发明提供一种用于半导体工艺的图案化系统, 包括层形成部、图形化部、正胶显影部、隔层显影刻蚀部、负胶显影部、转移层形成部、心轴形成部、间隔层沉积部、刻蚀部, 所述图案化系统用于执行以下步骤:

[0321] (1) 使用所述层形成部, 在基底材料上利用正性光刻胶形成正胶层, 在所述正胶层

上形成隔层,并利用负性光刻胶在所述隔层上形成负胶层;

[0322] (2)使用所述图形化部,对所述负胶层和所述正胶层进行图形化,从而在所述正胶层和所述负胶层上分别形成正图形区和负图形区,其中,所述正图形区大于所述负图形区;

[0323] (3)使用所述负胶显影部,用负胶显影液对所述负胶层进行显影,以去除所述负图形区以外的负性光刻胶;

[0324] (4)使用所述隔层显影刻蚀部,用隔层显影液对所述隔层进行显影,或者以显影后的负胶层的图案为抗刻蚀掩膜对所述隔层进行刻蚀,以使得所述隔层的图案与显影后的负胶层的图案一致;

[0325] (5)使用所述正胶显影部,用正胶显影液对所述正胶层进行显影,以去除所述正图形区的边缘部分的正性光刻胶,进而提供与所述正图形区、所述负图形区的尺寸相关的暴露区,以暴露所述基底材料;

[0326] (6)使用所述转移层形成部,通过沉积技术在所述基底材料上沉积转移层,然后去除剩余的负胶层和正胶层,从而仅在所述暴露区形成暴露区转移层;

[0327] (7)使用所述心轴形成部,以所述暴露区转移层为掩膜对所述基底材料进行刻蚀,然后去除所述暴露区转移层,以形成心轴;

[0328] (8)使用所述间隔层沉积部,在形成有所述心轴的所述基底材料上沉积间隔层;以及

[0329] (9)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的水平部分,保留所述心轴的侧壁附近的所述间隔层的垂直部分;

[0330] (10)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述心轴,保留所述间隔层的垂直部分;

[0331] (11)使用所述刻蚀部,以所述间隔层的垂直部分为掩膜,利用干法刻蚀工艺来刻蚀所述基底材料;

[0332] (12)使用所述刻蚀部,利用干法刻蚀工艺来刻蚀所述间隔层的垂直部分。

[0333] 此外,本发明提供一种用于半导体工艺的图案化系统的控制方法,用于控制上述的用于半导体工艺的图案化系统执行各个步骤。

[0334] 此外,本发明提供一种计算机设备,包括:存储器、处理器及存储在所述存储器上并可在所述处理器上运行的计算机程序,其特征在于,所述处理器执行所述计算机程序时实现上述的用于半导体工艺的图案化系统的控制方法。

[0335] 此外,本发明提供一种计算机可读介质,其上存储有计算机程序,该计算机程序被处理器执行时实现上述的用于半导体工艺的图案化系统的控制方法。

[0336] 应当理解,上述说明是示意性的而非限制性的。例如,上述实施例(和/或其各方面)可以彼此结合起来使用。此外,在不脱离本发明的范围的情况下,可以进行许多修改,以使特定的状况或材料适应于本发明各个实施例的教导。虽然本文所述的材料的尺寸和类型用来限定本发明各个实施例的参数,但是各个实施例并不意味着是限制性的,而是示例性的实施例。在阅读上述说明的情况下,许多其它实施例对于本领域技术人员而言是明显的。因此,本发明的各个实施例的范围应当参考所附权利要求,以及这些权利要求所要求保护的等同形式的全部范围来确定。

[0337] 工业上的实用性

[0338] 本发明的用于半导体工艺的图案化方法及用于半导体工艺的图案化系统可广泛应用于半导体工艺、芯片制造等领域,其具有广泛的研究和应用价值。

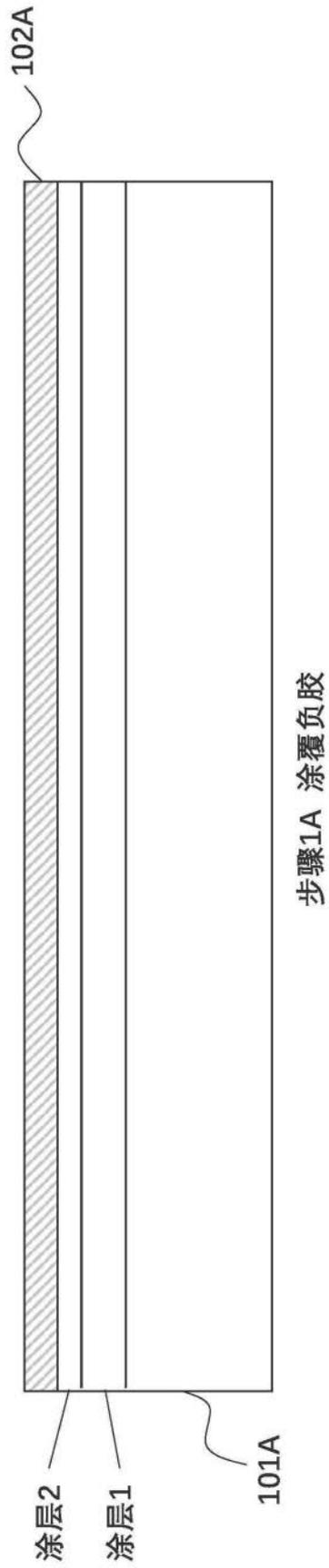


图1A

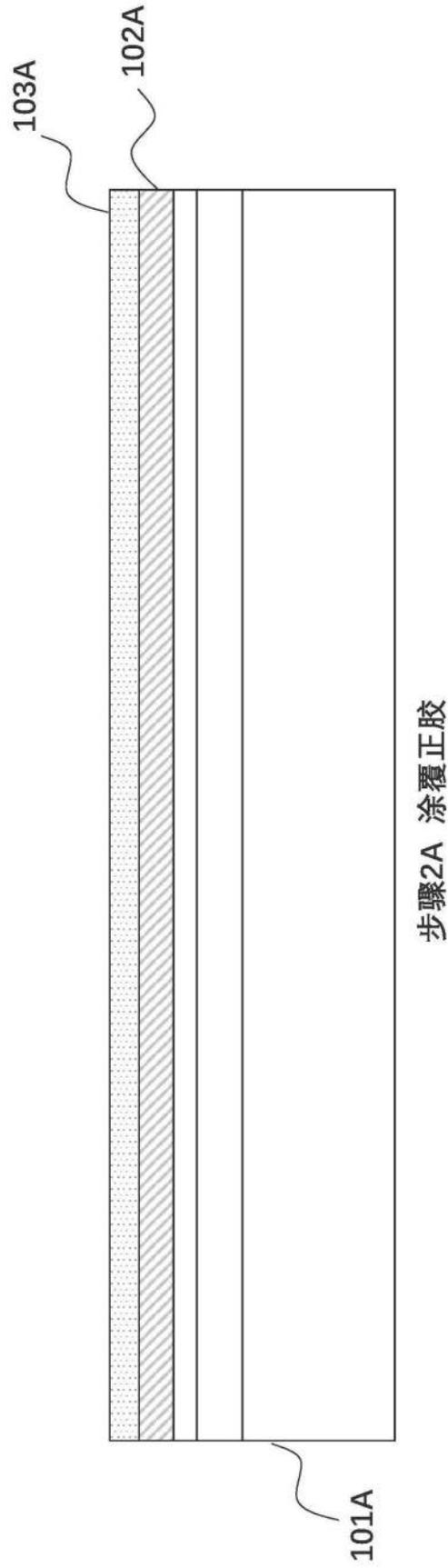


图1B

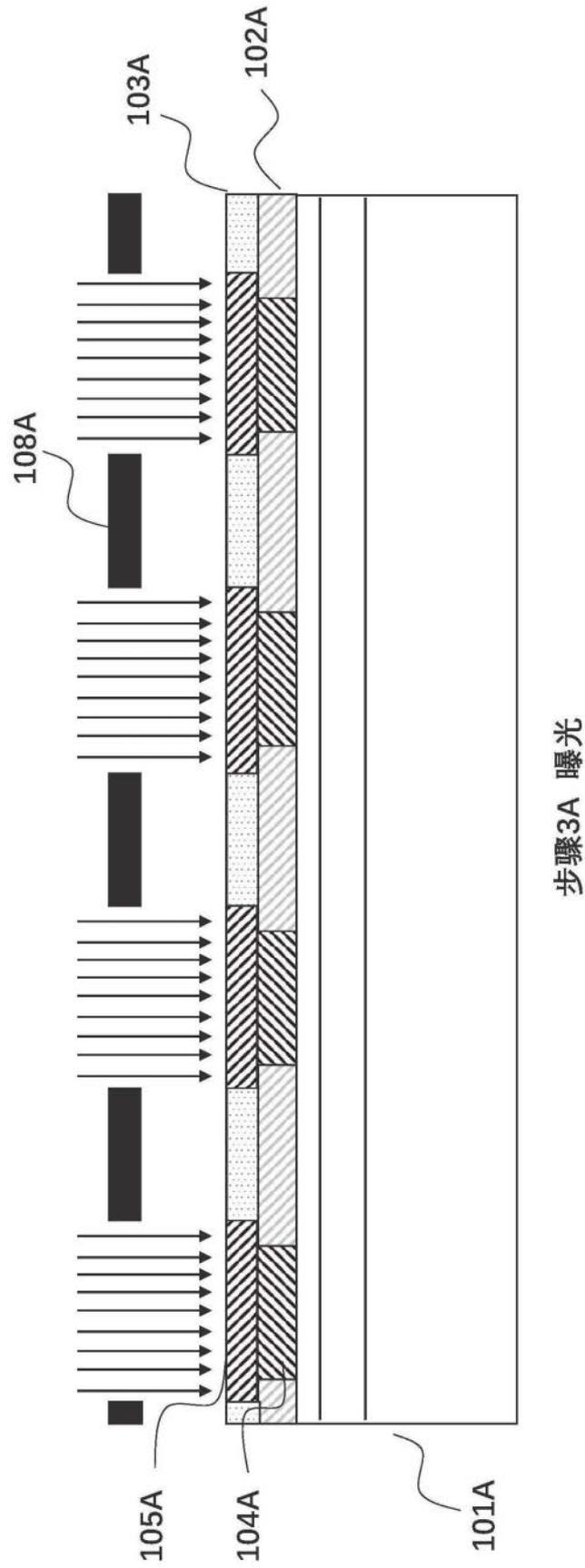


图1C

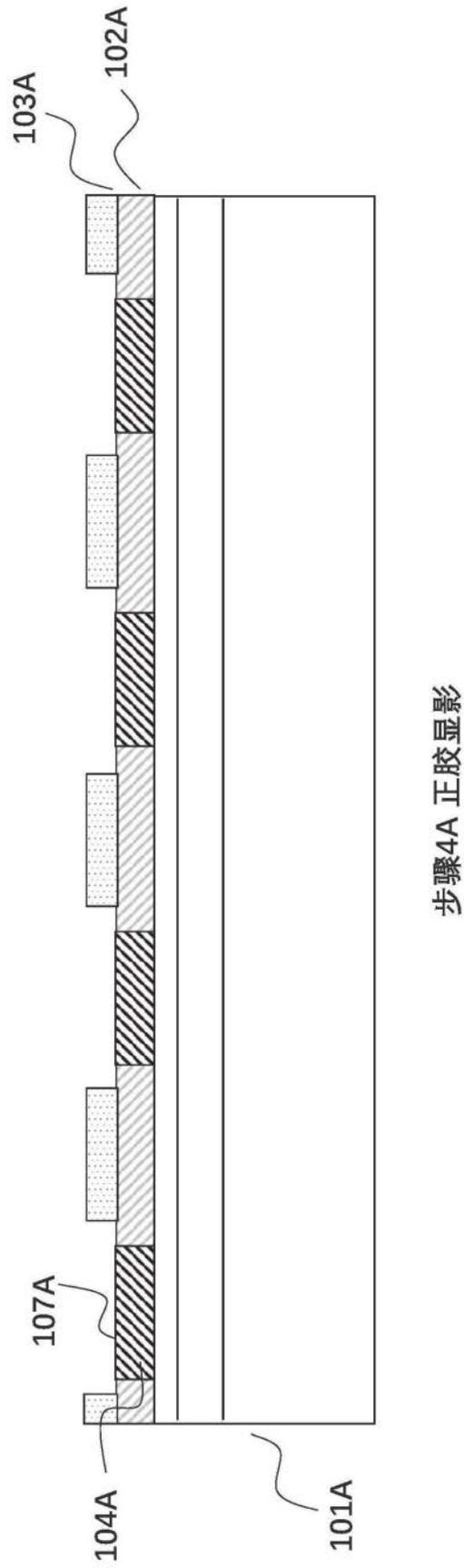


图1D

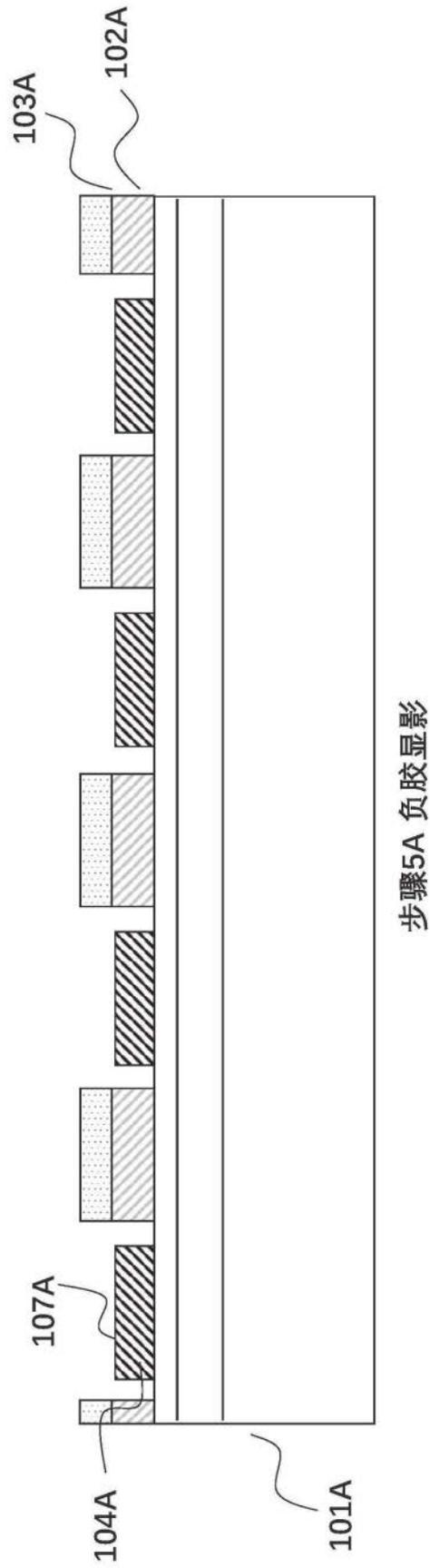


图1E

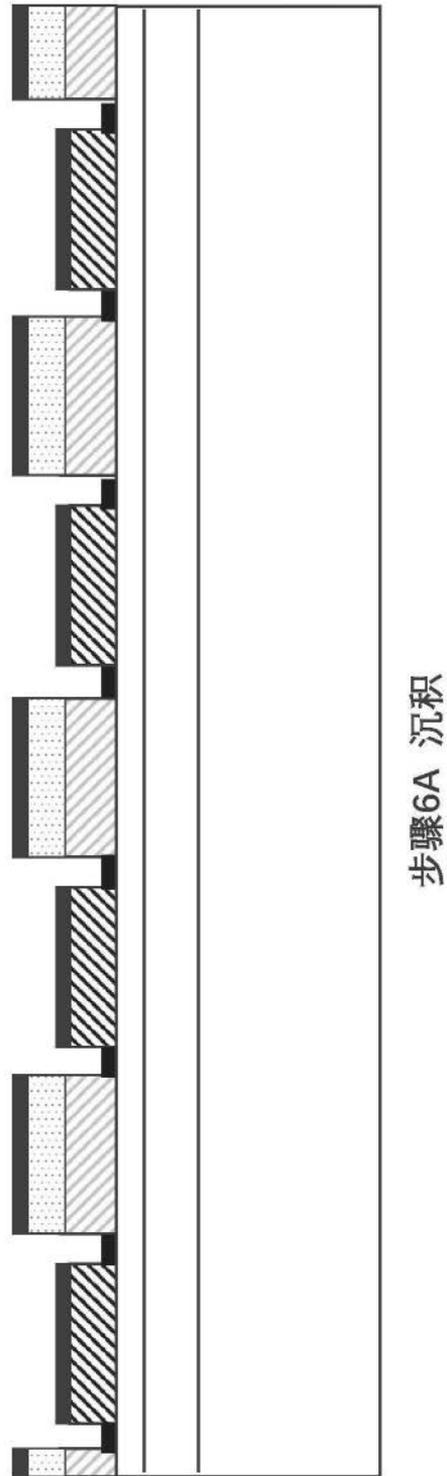


图1F

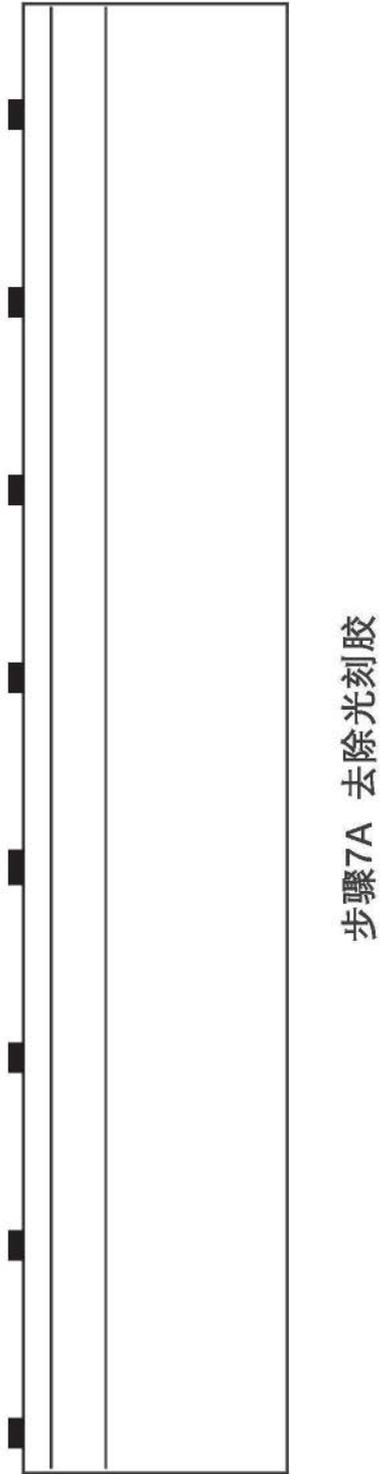
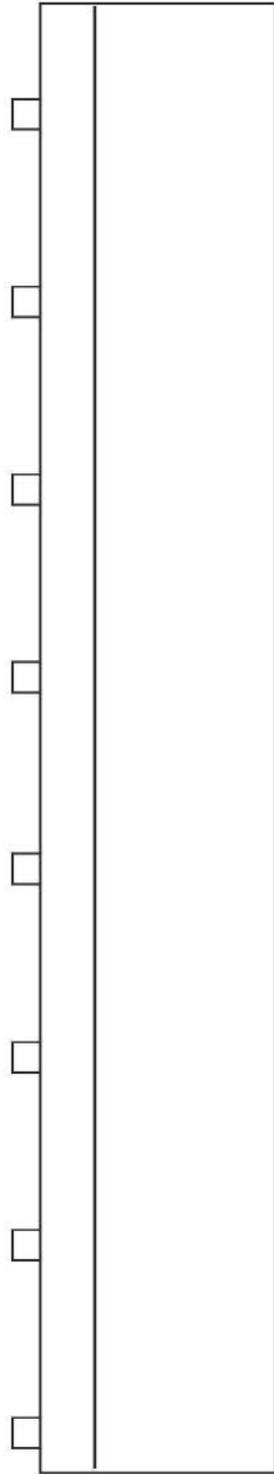


图1G



步骤8A 图形转移：刻蚀+去除沉积层

图1H

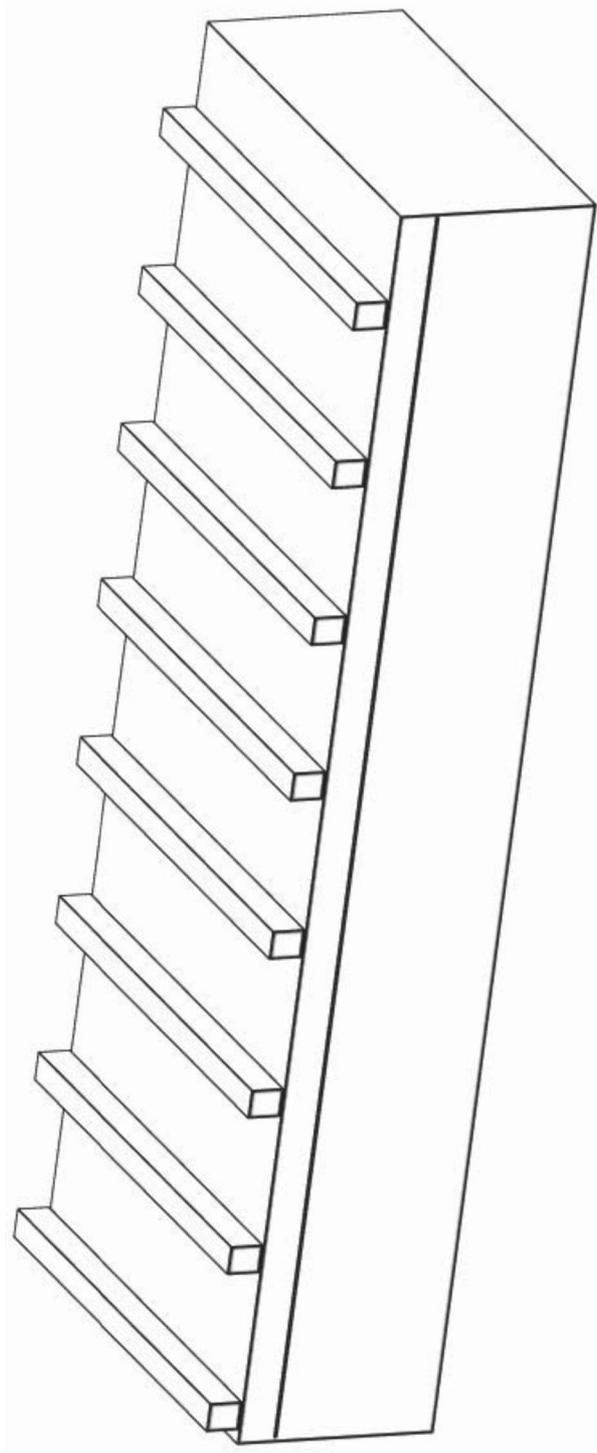


图1H'

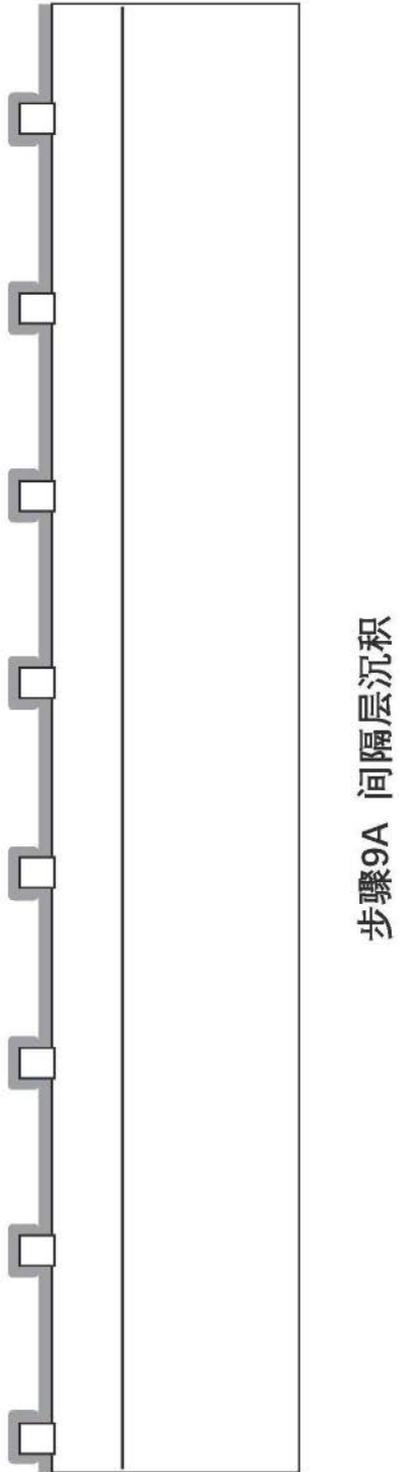
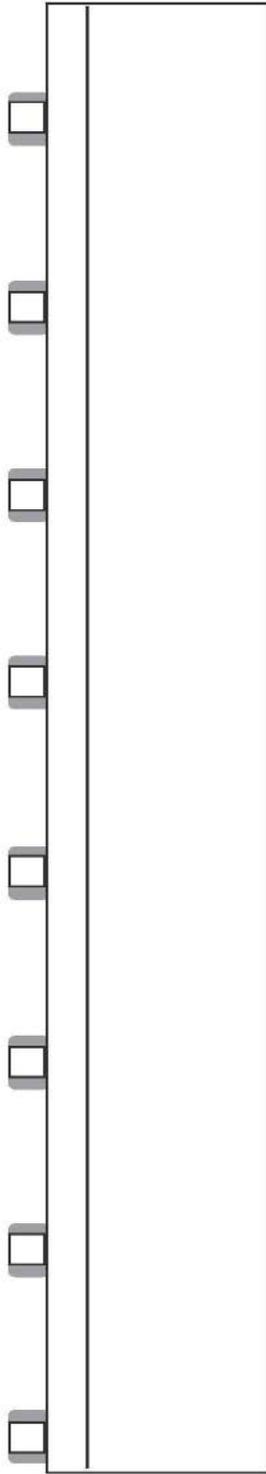


图1I



步骤10A 蚀刻间隔层水平部分

图1J



图1K

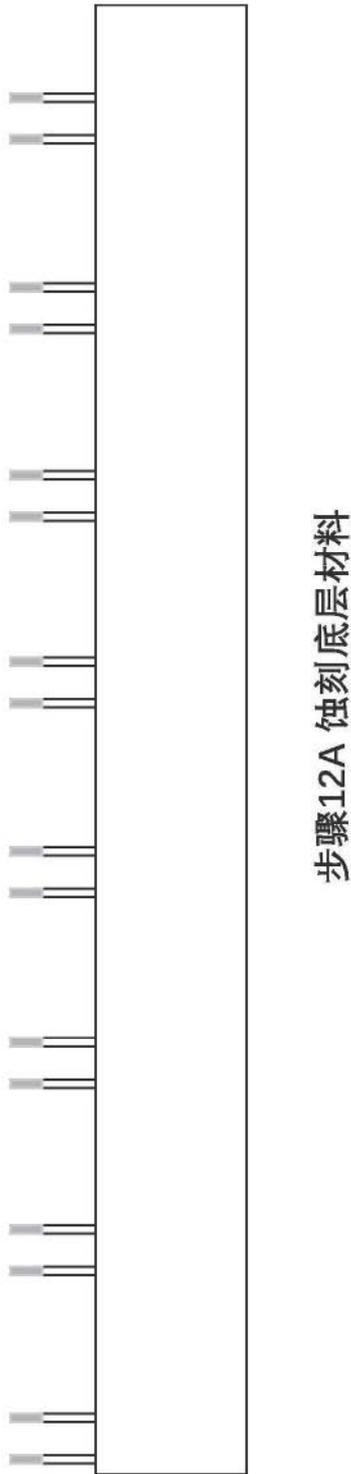


图1L

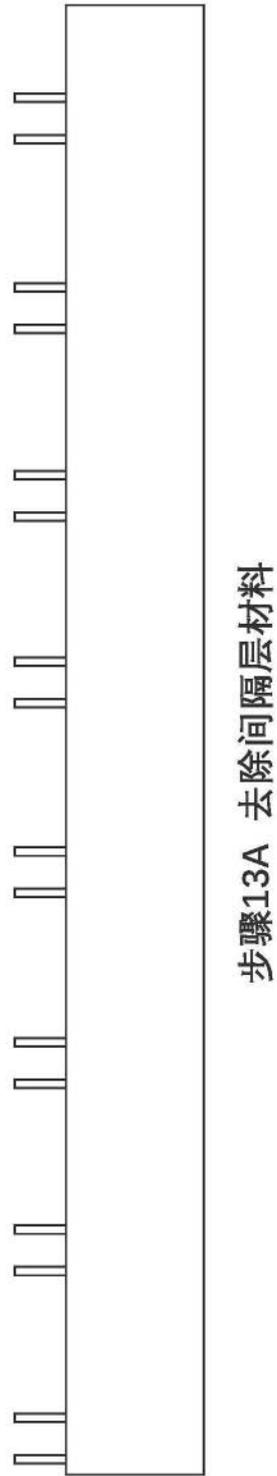


图1M

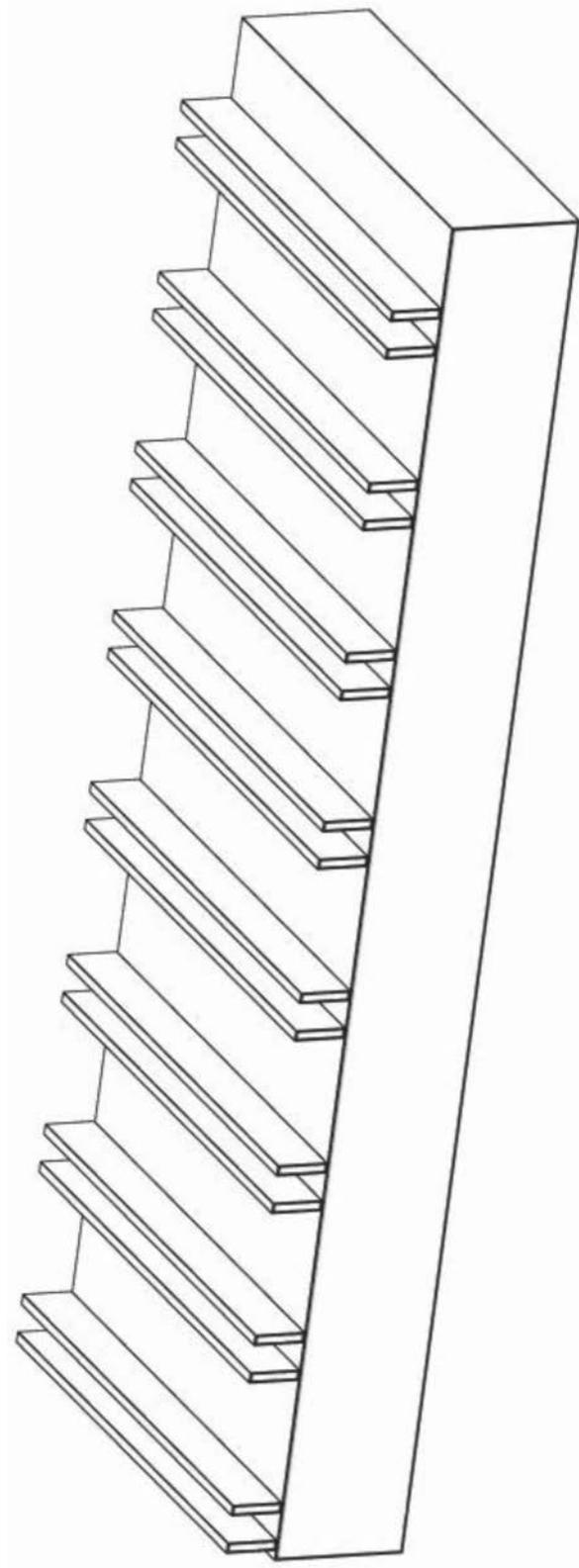
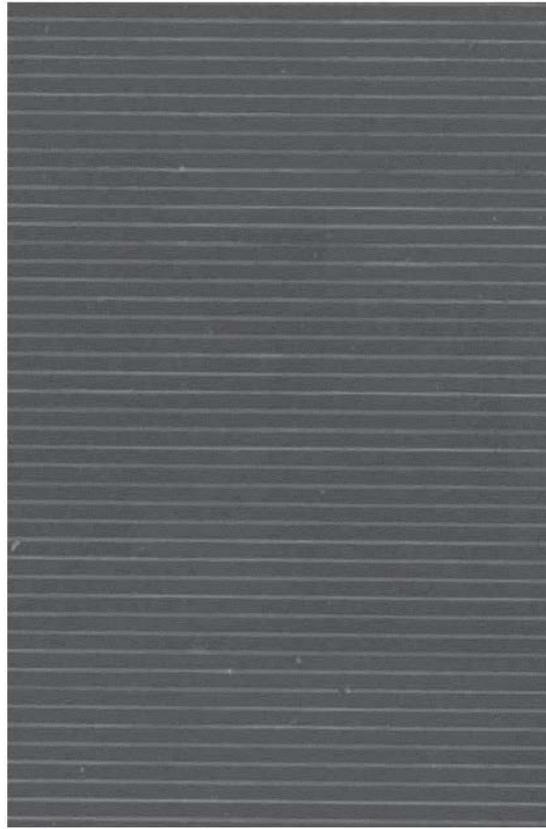


图1M'

扫描电子显微镜照片



1 微米

图1N

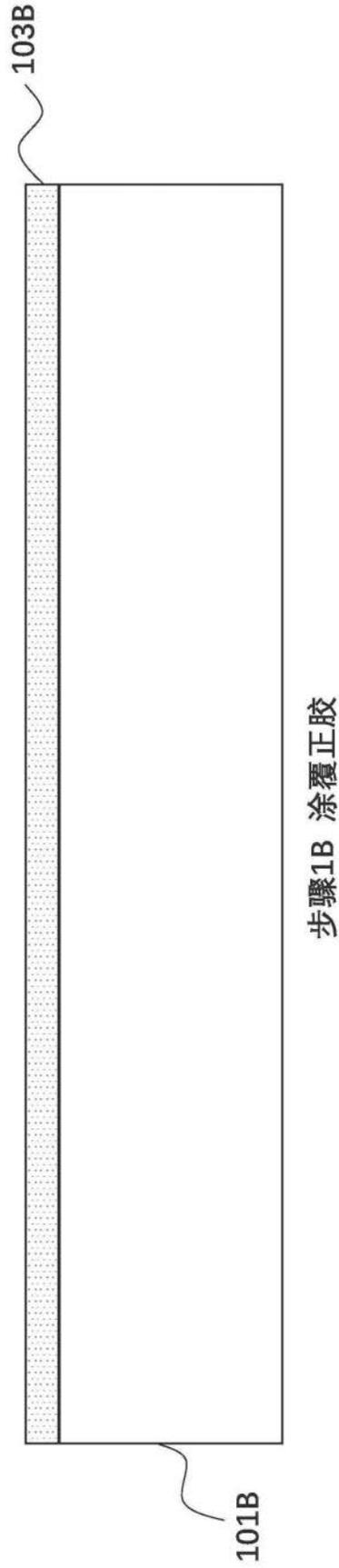


图2A

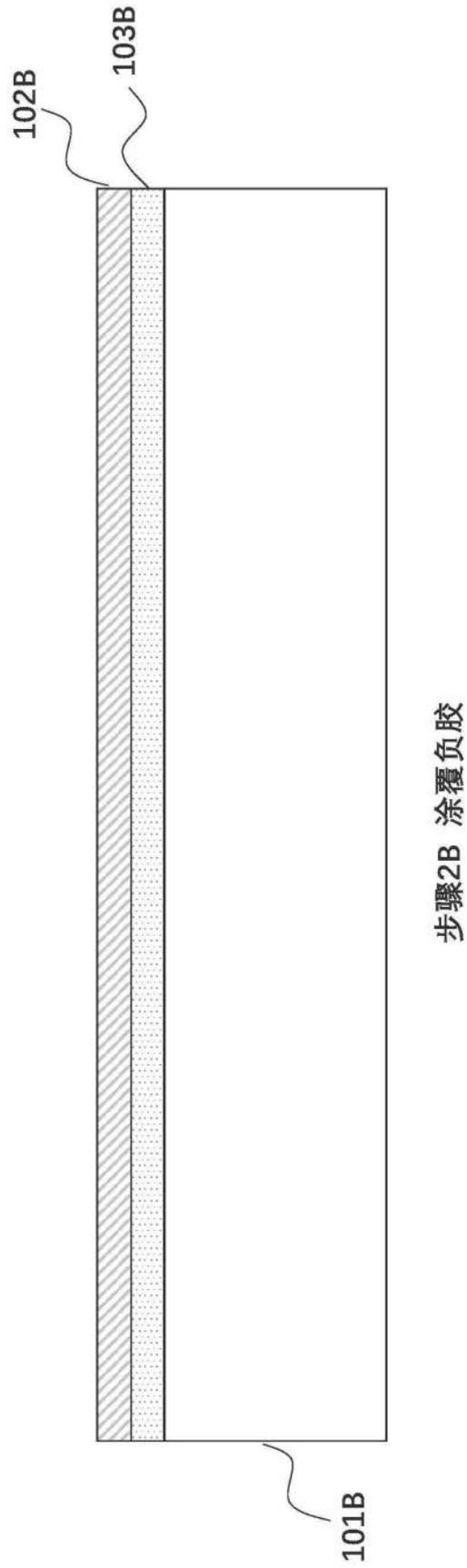


图2B

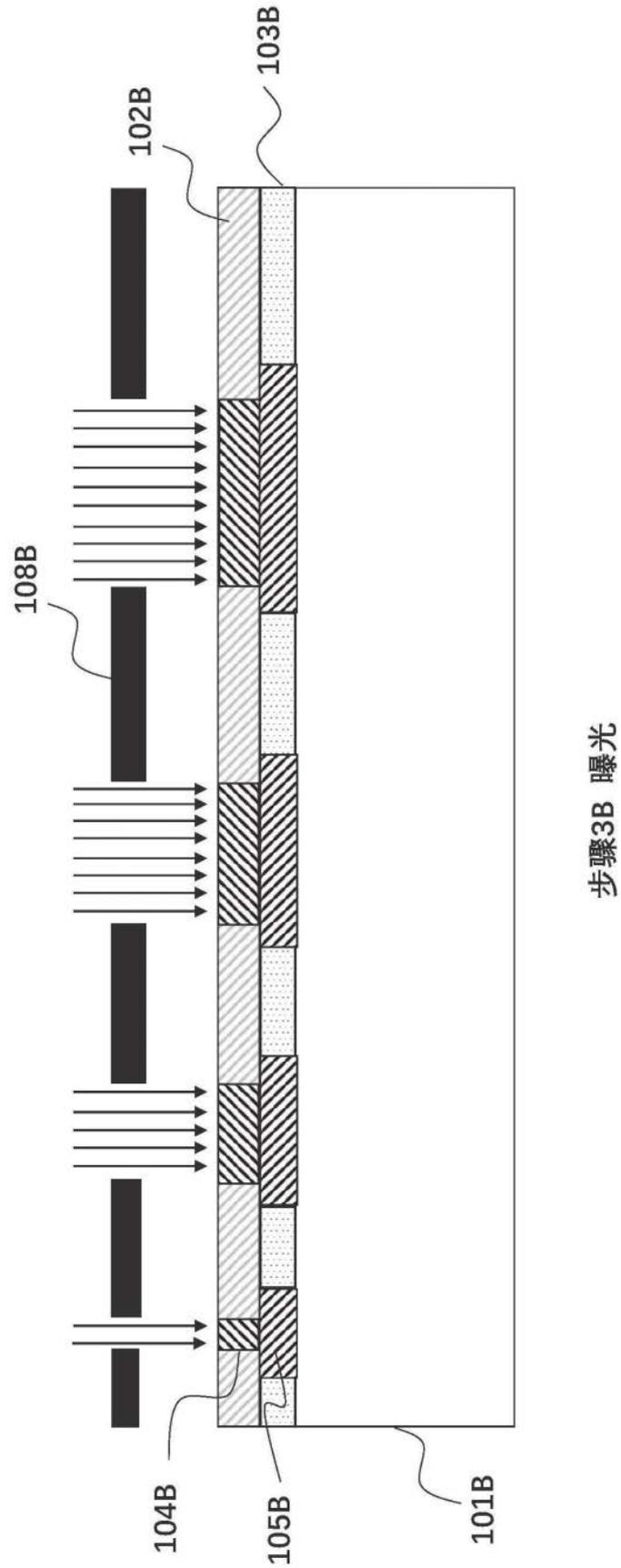


图2C

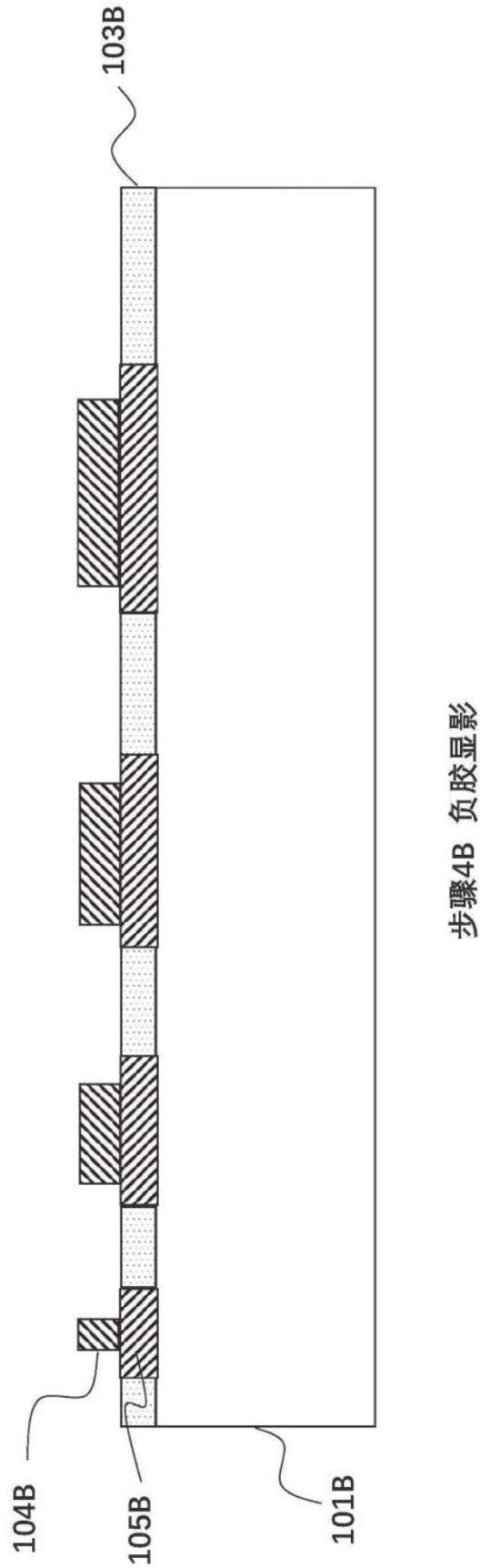


图2D

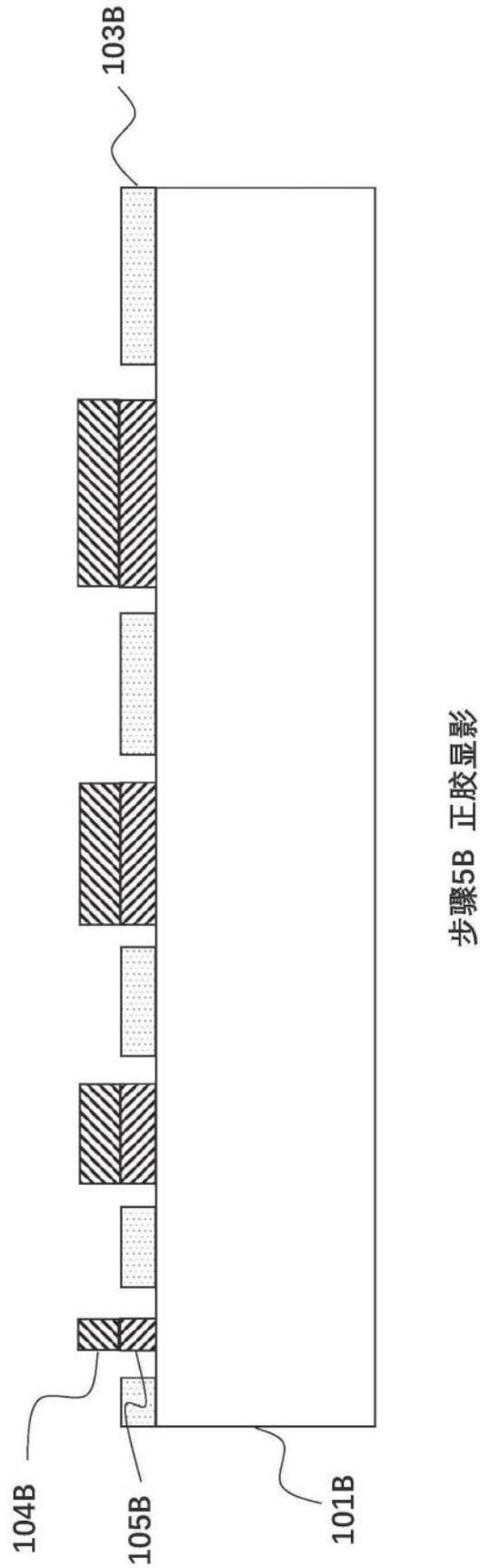


图2E

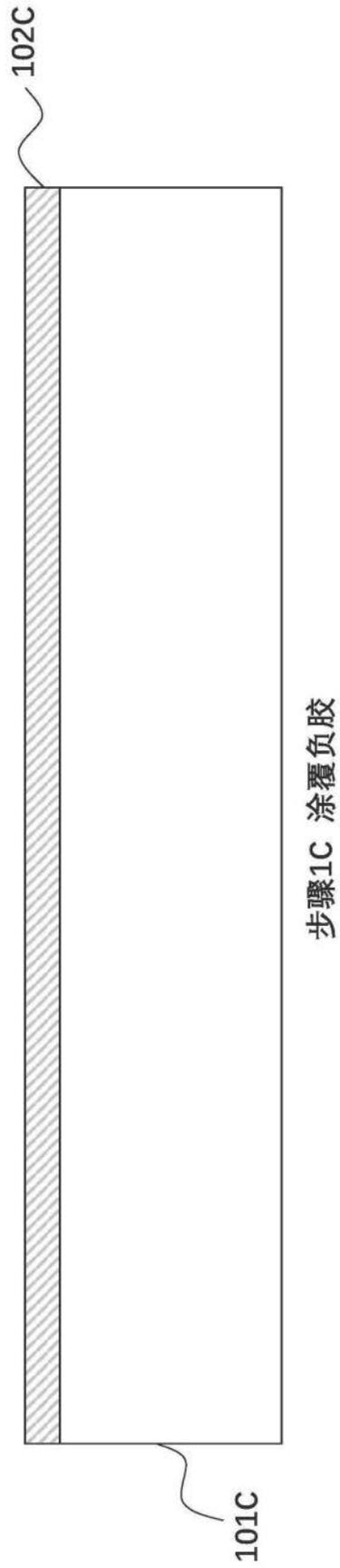


图3A

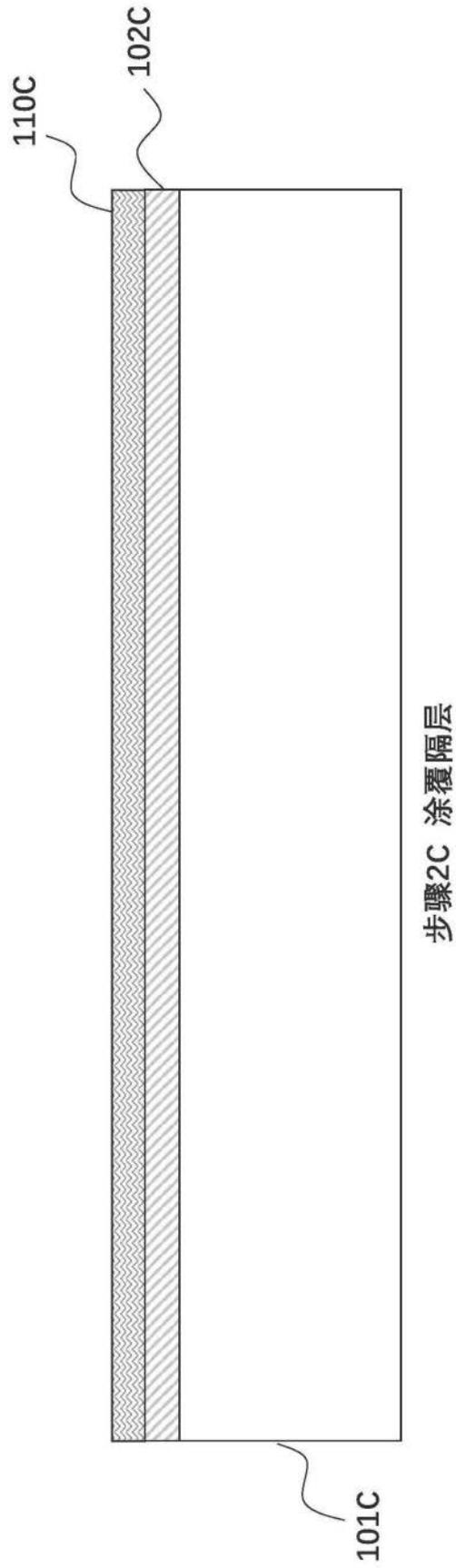


图3B

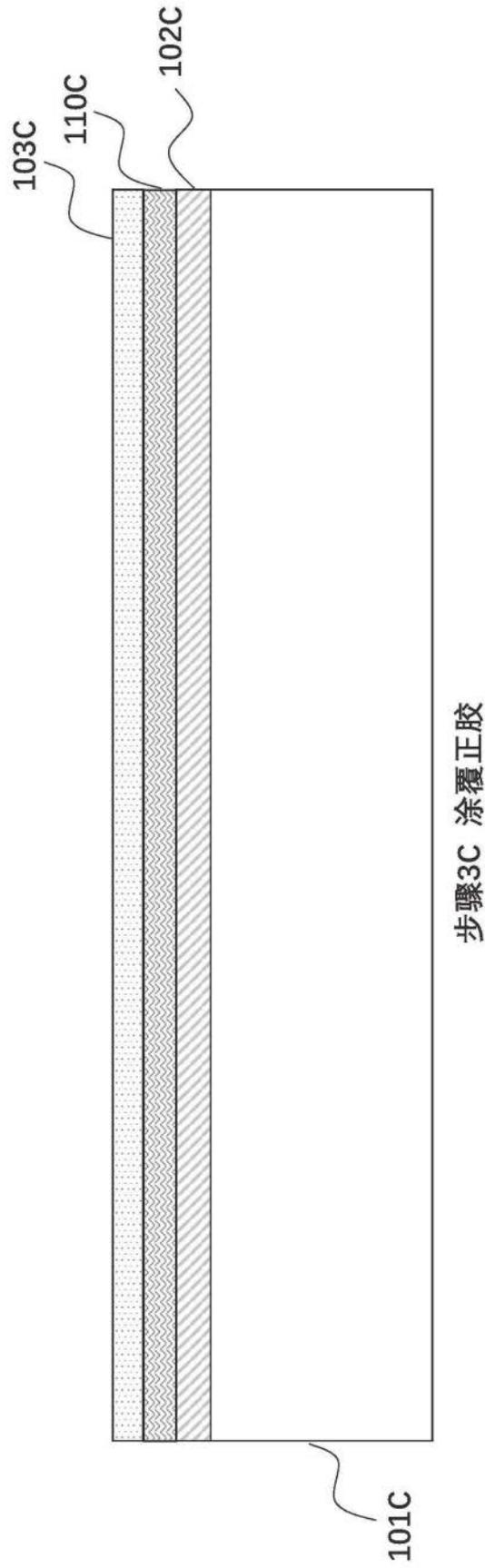
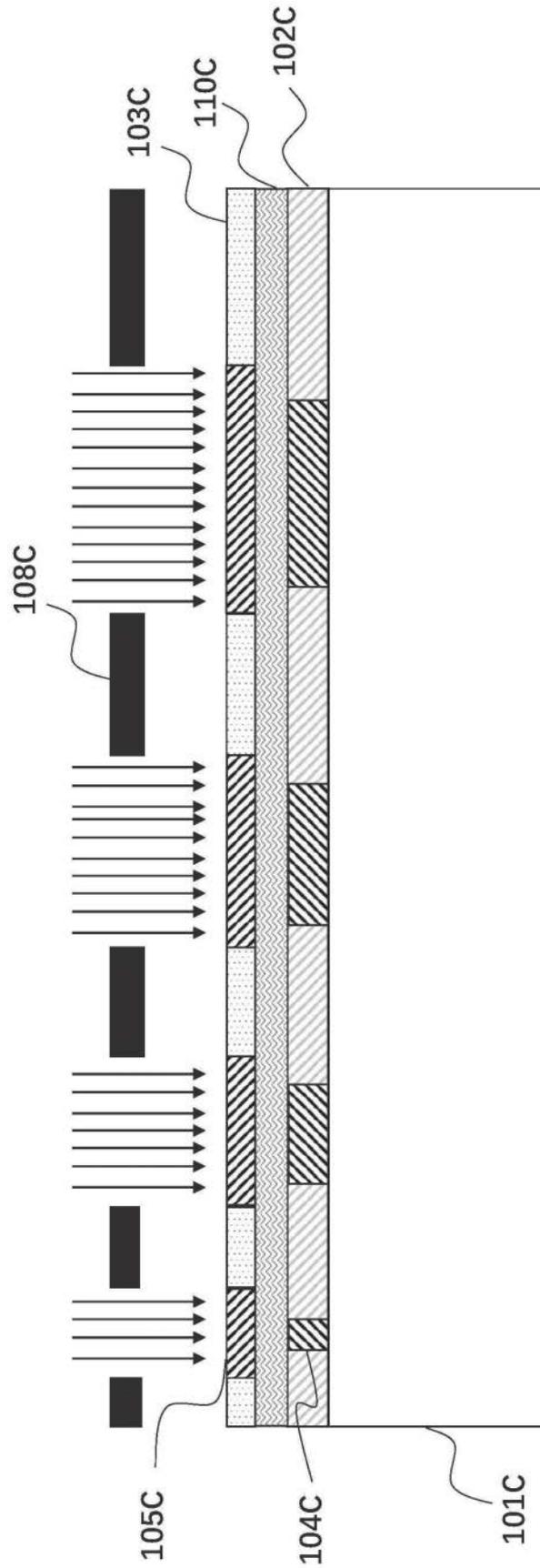


图3C



步骤4C 曝光

图3D

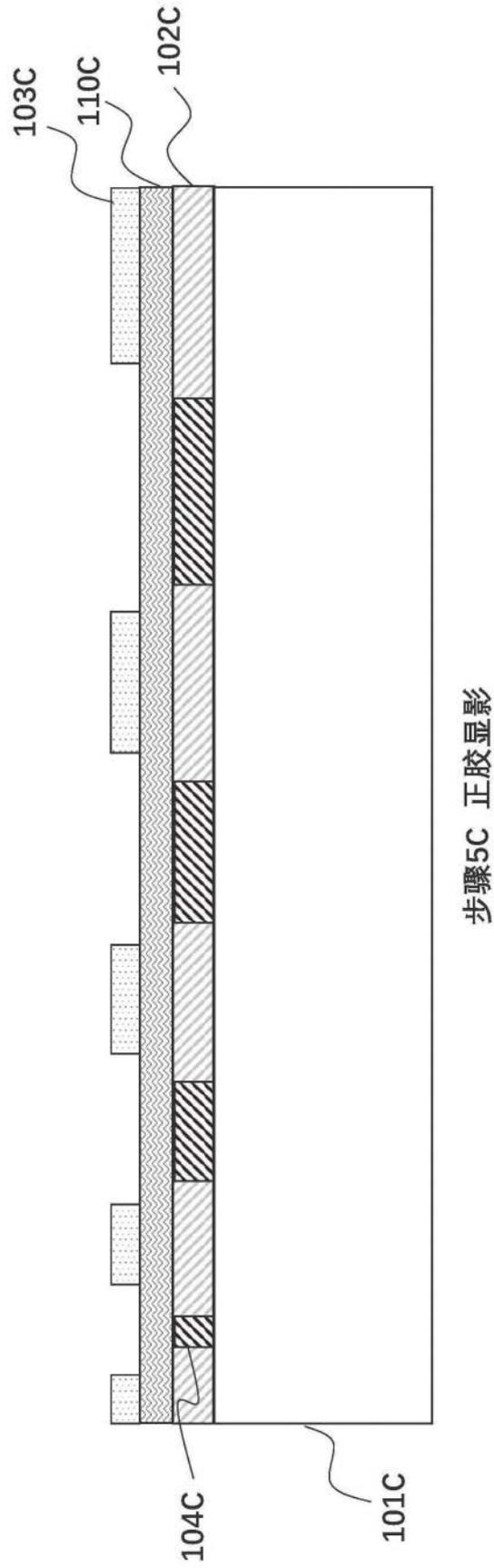


图3E

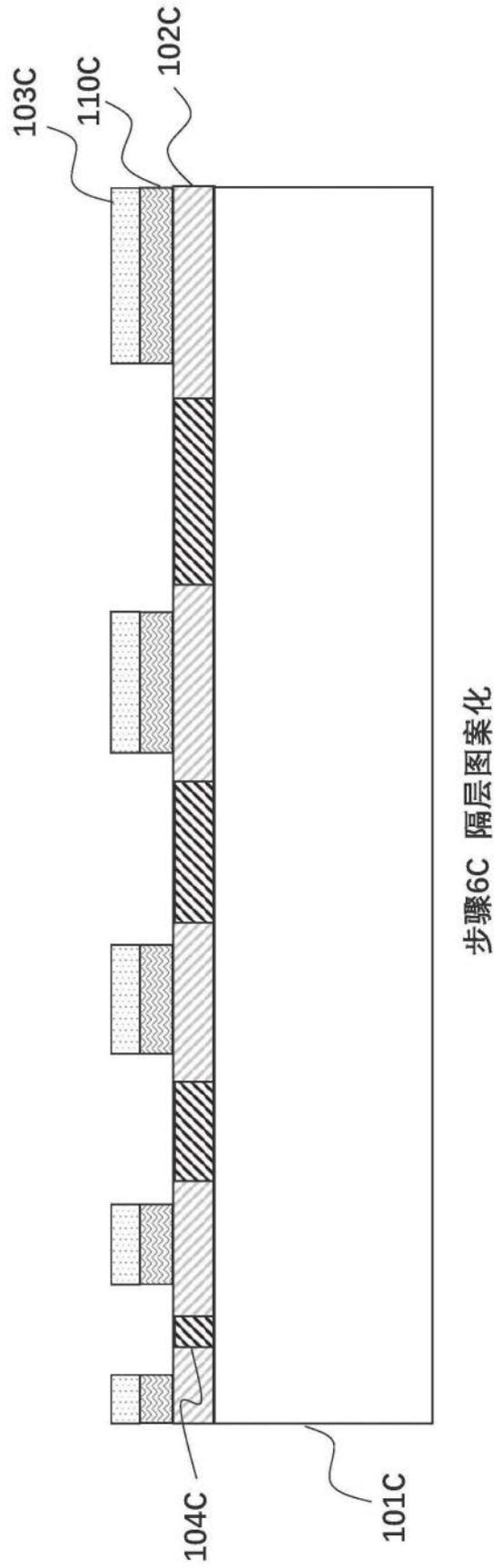
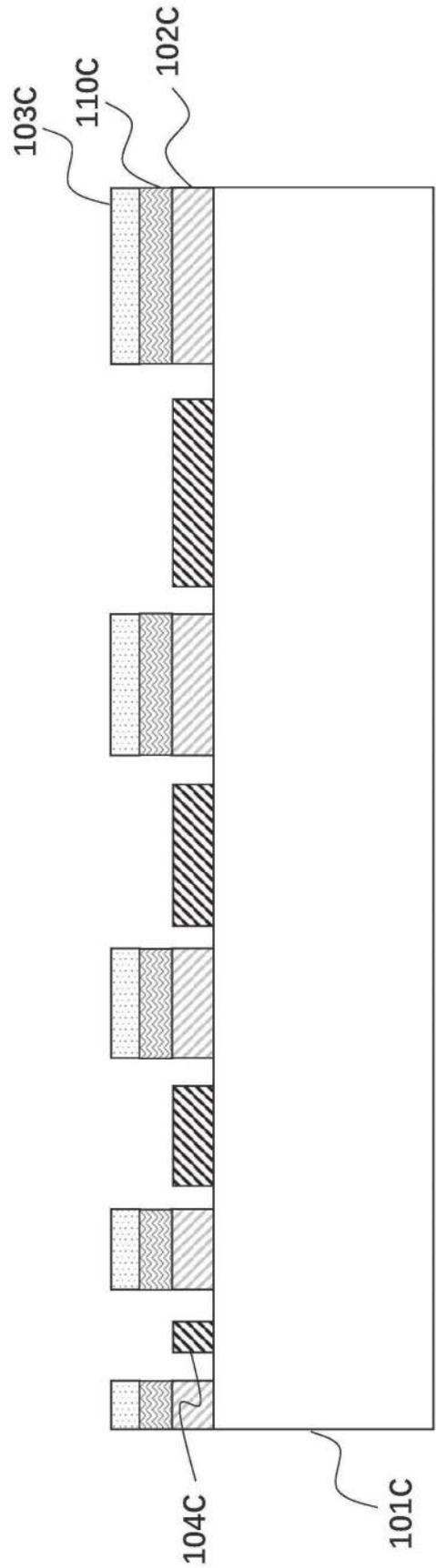


图3F



步骤7C 负胶显影

图3G

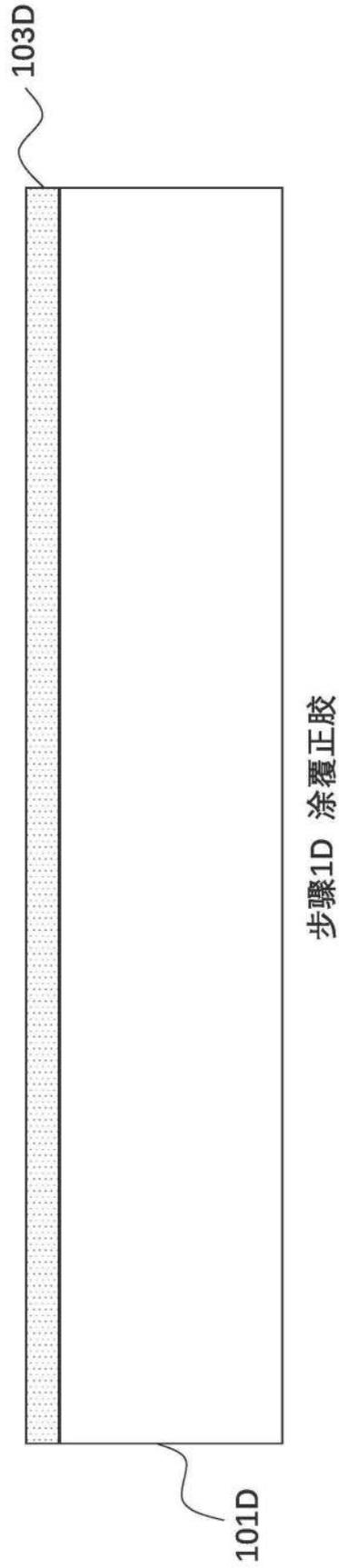


图4A

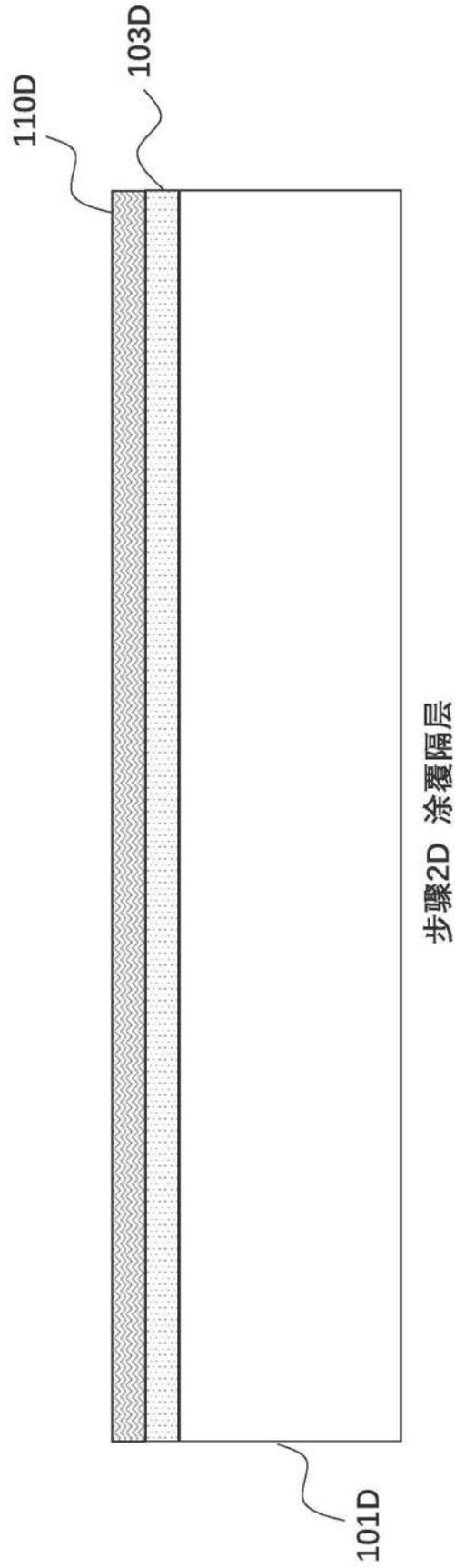
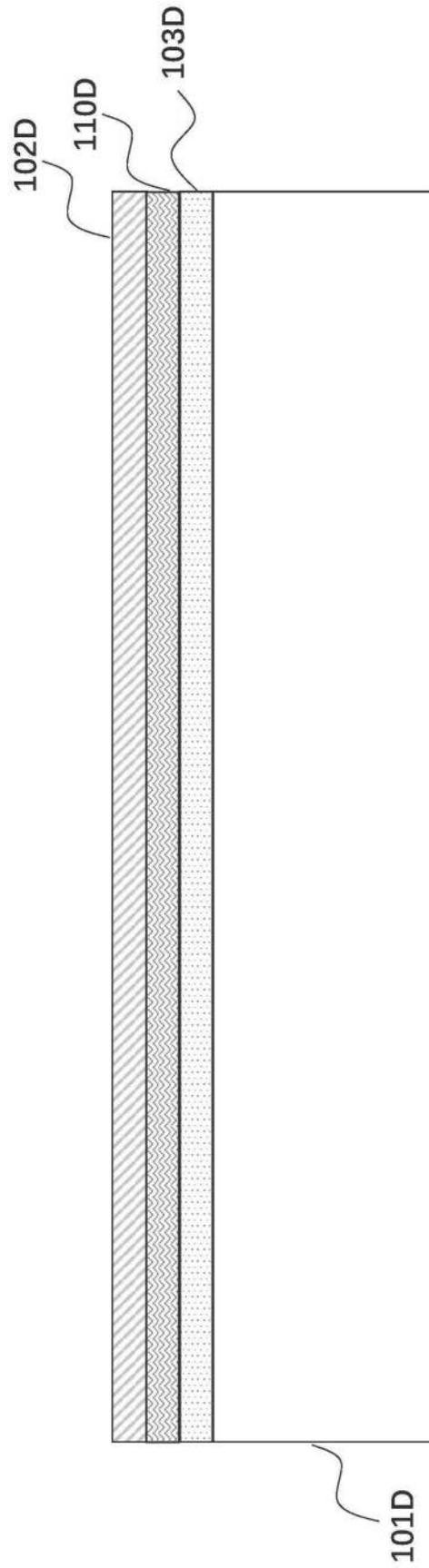
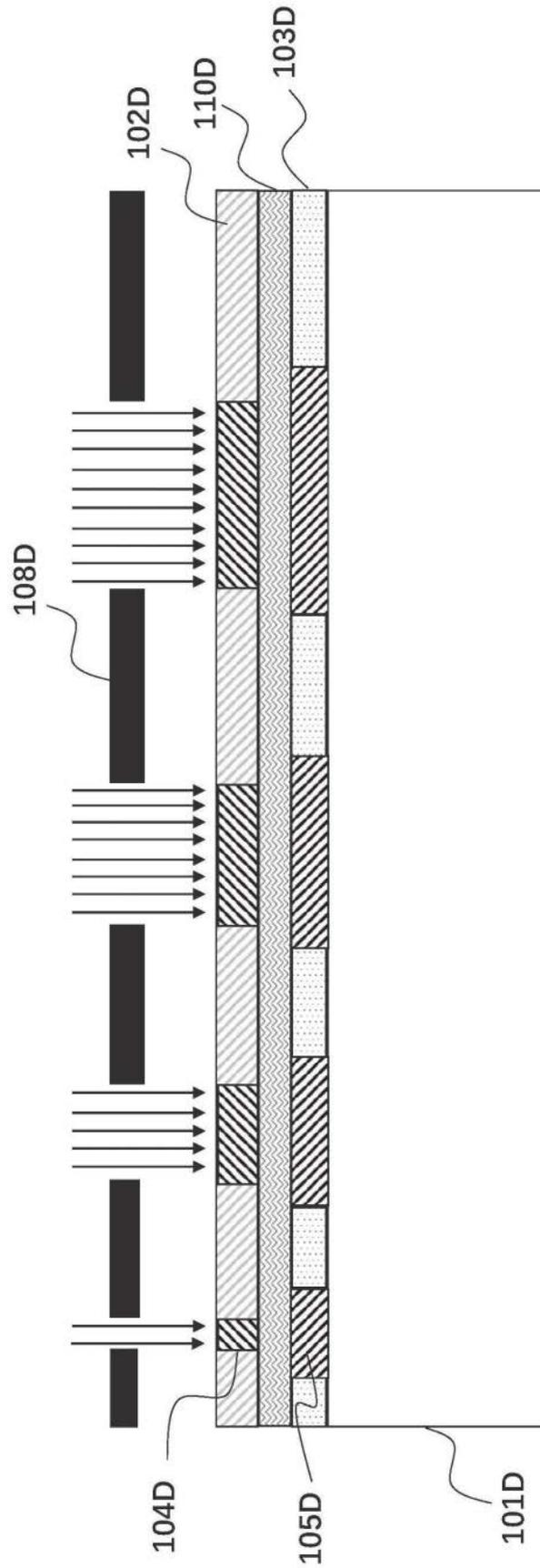


图4B



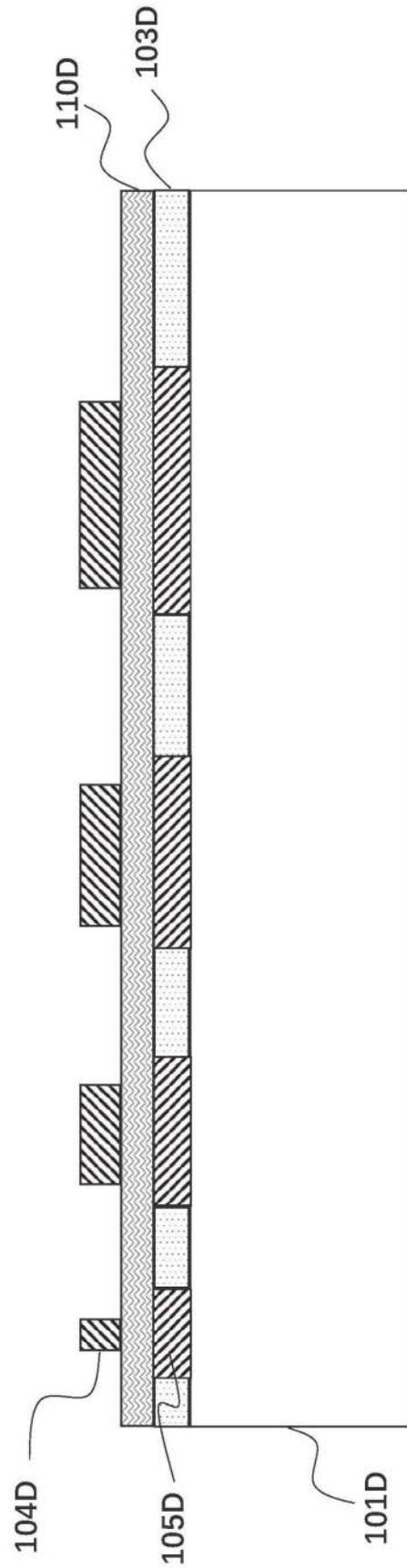
步骤3D 涂覆负胶

图4C



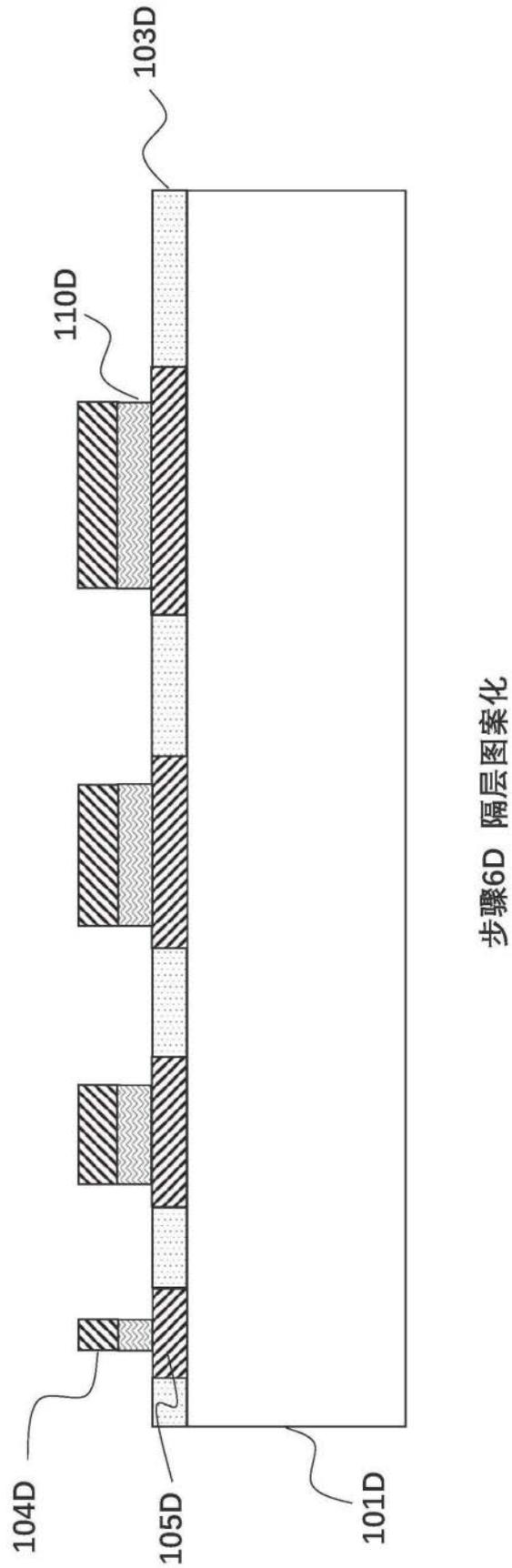
步骤4D 曝光

图4D



步骤5D 负胶显影

图4E



步骤6D 隔层图案化

图4F

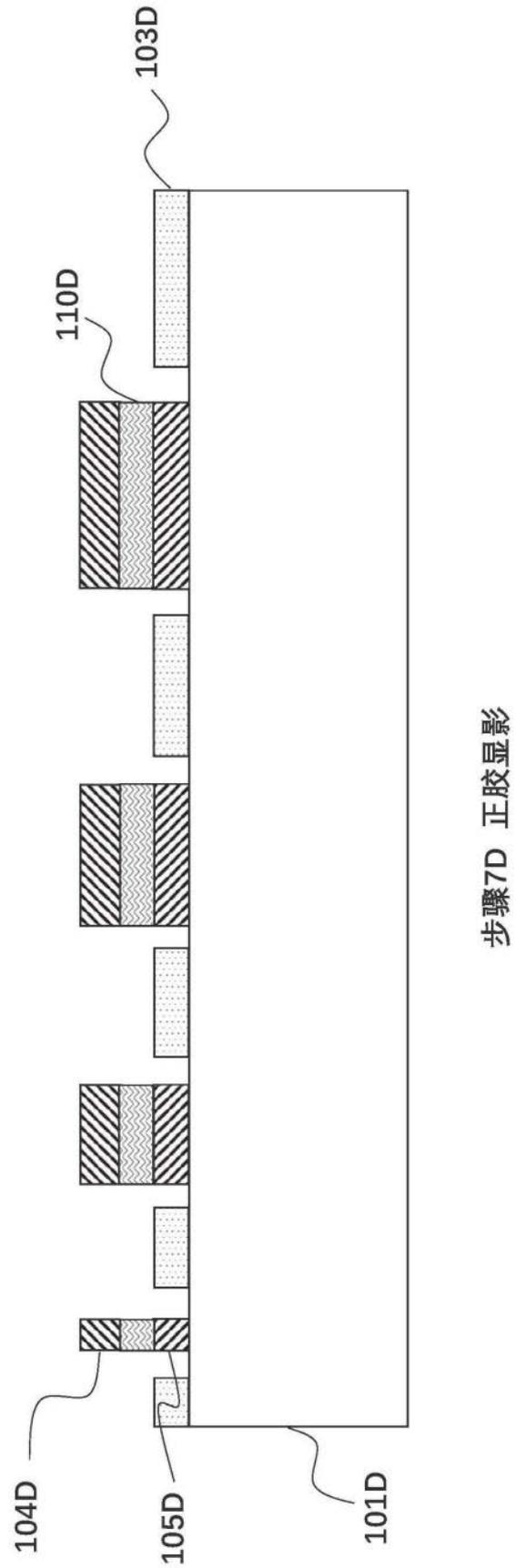


图4G