



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2023 128 775.3**

(22) Anmeldetag: **19.10.2023**

(43) Offenlegungstag: **02.05.2024**

(51) Int Cl.: **H03K 17/687** (2006.01)

**H01L 29/778** (2006.01)

**H01L 27/06** (2006.01)

(30) Unionspriorität:  
**17/977,174**                      **31.10.2022**    **US**

(71) Anmelder:  
**Cambridge GaN Devices Limited, Cambridge,  
Cambridgeshire, GB**

(74) Vertreter:  
**Prock, Thomas, Dr., EC4A 1BW London, GB**

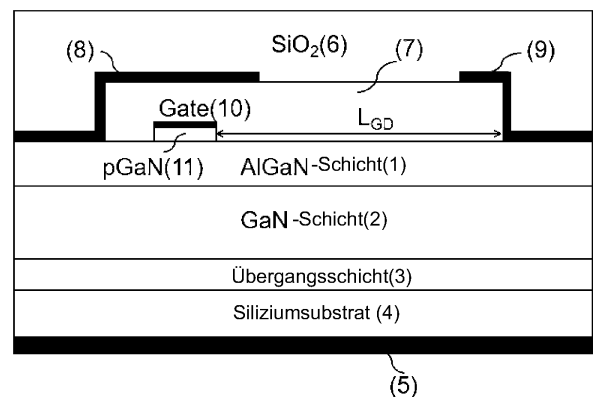
(72) Erfinder:  
**Udrea, Florin, Dr., Cambridge, Cambridgeshire,  
GB; Efthymiou, Loizos, Cambridge,  
Cambridgeshire, GB; Arnold, Martin, Cambridge,  
Cambridgeshire, GB; Findlay, John William,  
Cambridge, Cambridgeshire, GB; Fung, Sheung  
Wai, Cambridge, Cambridgeshire, GB; Vishin,  
Tara, Cambridge, Cambridgeshire, GB**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.**

(54) Bezeichnung: **Stand-By-Schaltung**

(57) Zusammenfassung: Heteroübergangsvorrichtung auf Basis eines III-Nitrid-Leistungshalbleiters mit einem Substrat, einem ersten Anschluss, einem zweiten Anschluss, einem Steueranschluss, der so konfiguriert ist, dass er ein Eingangsschaltsignal während eines aktiven Betriebsmodus empfängt und das Eingangsschaltsignal während eines Stand-by-Betriebsmodus nicht empfängt, und einem auf dem Substrat ausgebildeten aktiven Heteroübergangstransistor. Die Vorrichtung umfasst ferner eine Bereitschaftssignal-Erzeugungsschaltung, die so konfiguriert ist, dass sie ein Bereitschaftssignal erzeugt, wenn das Eingangsschaltsignal an den Steueranschluss für eine festgelegte Zeitspanne nicht erfasst wurde, mindestens einen Miller-Klemmtransistor und eine mit dem mindestens einen Miller-Klemmtransistor verbundene Treiberschaltung, eine Spannungsreglerschaltung, die so konfiguriert ist, dass sie zumindest einen Ausgang mit niedrigem Energieverbrauch und einen Ausgang mit hohem Energieverbrauch bereitstellt, wobei der Ausgang mit niedrigem Energieverbrauch zumindest während des Stand-by-Betriebsmodus aktiviert ist und der Ausgang mit hohem Energieverbrauch durch das Stand-by-Signal während des Stand-by-Betriebsmodus deaktiviert ist, und einen Schienenspannungsanschluss, der so konfiguriert ist, dass er einen Eingang für die Spannungsreglerschaltung bereitstellt. Der Ausgang mit niedrigem Energieverbrauch wird der Treiberschaltung des mindestens einen Miller-Klemmtransistors zugeführt, um dadurch den mindestens einen Miller-Klemmtransistor während des Stand-by-Betriebsmodus in einem Ein-Zustand zu halten, und der Ausgang mit niedrigem Energieverbrauch wird der Stand-by-Signalerzeugungsschaltung zugeführt, um dadurch die Stand-by-Signalerzeugungsschaltung mit Strom zu versorgen.



## Beschreibung

### Bereich der Offenlegung

**[0001]** Die vorliegende Offenlegung bezieht sich auf den Stromverbrauch in integrierten Schaltungen. Insbesondere, aber nicht ausschließlich, bezieht sich die Offenlegung auf die Leistungsaufnahme im Leerlauf in integrierten GaN-Schaltungen.

### Hintergrund der Offenlegung

**[0002]** Leistungshalbleiterbauelemente sind Halbleiterbauelemente, die als Schalter oder Gleichrichter in der Leistungselektronik verwendet werden (z. B. ein Gleichstrom-Wechselrichter für die Motorsteuerung oder ein Gleichstrom-Wandler für Schaltnetzteile). Ein Leistungshalbleiterbauelement wird häufig in einem so genannten „Kommutierungsmodus“ verwendet, bei dem das Leistungshalbleiterbauelement entweder ein- oder ausgeschaltet ist, und hat daher häufig Designs, die für eine solche Verwendung optimiert sind.

**[0003]** Im Gebrauch kann ein Leistungshalbleiterbauelement in einer Leistungselektronikschaltung (z. B. einem Schaltnetzteil) im Kommutierungsmodus arbeiten, wenn eine Last an den Ausgang der Schaltung angeschlossen ist. Leistungselektronikschaltungen können jedoch auch über längere Zeiträume im Leerlauf betrieben werden, d. h. wenn eine Eingangsspannung an die Stromversorgung angelegt wird, aber keine Last an den Ausgang angeschlossen ist.

**[0004]** Im Leerlaufbetrieb (d. h. im Betrieb ohne Last) ist die von der Schaltung abgegebene Leistung begrenzt. Das Leistungshalbleiterbauelement trägt zur Verlustleistung im Leerlaufbetrieb bei und sollte daher bei der Auslegung des Leistungshalbleiterbauelements berücksichtigt werden. Im Leerlauf befindet sich das Leistungshalbleiterbauelement häufig im Aus-Zustand, und daher wird die Verlustleistung im Bauelement durch die Aus-Zustandsspannung über dem Bauelement und den Leckstrom des Bauelements bei dieser (Aus-Zustands-)Spannung gesteuert.

**[0005]** Bei niedrigen bis mittleren Leistungsspannungen, bei denen laterale Halbleitertechnologien wettbewerbsfähiger sind und daher eine monolithische Integration eher möglich ist, kann der Leistungshalbleiter in einer leistungselektronischen Schaltung unter Umständen durch eine integrierte Leistungsschaltung (IC) ersetzt werden. Der leistungsintegrierte Schaltkreis kann zusätzliche Funktionen enthalten, einschließlich Funktionen, die monolithisch mit dem Leistungsbauelement integriert sind, wie Gate-Treiber, Mess- und Schutzblöcke, Temperaturmesseinheiten und Miller-Klemmen.

Diese zusätzlichen Funktionsblöcke können über ein oder mehrere Spannungssignale versorgt werden, die an die integrierte Leistungsschaltung angelegt werden (z. B. ein VDD-Signal). Ein oder mehrere Spannungsregler können auch in der integrierten Leistungsschaltung verwendet werden, um das Eingangsspannungssignal je nach Bedarf der Funktionsblöcke in der Schaltung zu erhöhen oder zu verringern.

**[0006]** Die zusätzlichen Funktionsblöcke der integrierten Leistungsschaltung tragen unter allen Bedingungen zur Verlustleistung des Bauelements bei. Wenn eine Last angeschlossen ist, kann die Verlustleistung in den zusätzlichen Funktionsblöcken klein oder vernachlässigbar sein im Vergleich zur Verlustleistung in der Leistungshalbleiterschaltung. Im unbelasteten Zustand, in dem die Verlustleistung des Leistungshalbleiters deutlich abnimmt, kann die Verlustleistung in den zusätzlichen Funktionsblöcken der integrierten Schaltung jedoch erheblich werden.

**[0007]** Integrierte GaN-Leistungsschaltungen werden auf dem Markt immer beliebter. Das Leistungshalbleiterbauelement in einem integrierten GaN-Leistungsschaltkreis ist häufig ein GaN-Transistor mit hoher Elektronenbeweglichkeit (HEMT), der auf dem AlGaIn/GaN-Heteroübergang basiert. Es gibt zwar auch andere Gate-Technologien, aber eine beliebte Methode zur Entwicklung von GaN-HEMTs im Anreicherungsmodus als Leistungsbauelemente ist die Verwendung des p-GaN-Gates. Ein integrierter Schaltkreis, der in GaN ausgeführt ist, umfasst häufig Niederspannungs-Transistoren im Anreicherungsmodus und im Verarmungsmodus sowie passive Komponenten wie Widerstände, Kondensatoren usw. Die p-Kanal-Bauteiltechnologie ist bei GaN noch nicht sehr ausgereift.

**[0008]** Der Anmelder hat daher die Notwendigkeit erkannt, eine verbesserte Lösung für das Problem der Verlustleistung im Leerlauf in integrierten Schaltungen zu finden, insbesondere für integrierte GaN-Schaltungen, denen im Allgemeinen p-Kanal-Bauelemente für den Einsatz in Inverterschaltungen fehlen können.

### Zusammenfassung

**[0009]** Ziel der vorliegenden Offenbarung ist es, die Leistungsaufnahme oder Verlustleistung einer integrierten Leistungsschaltung zu verringern, die im Leerlauf, beispielsweise im Standby-Modus, betrieben wird.

**[0010]** Gemäß einem ersten Aspekt der vorliegenden Offenbarung wird eine Heteroübergangsvorrichtung auf Basis eines III-Nitrid-Leistungshalbleiters bereitgestellt, die Folgendes umfasst:

ein Substrat;

ein erstes Terminal;

ein zweites Terminal;

ein Steuerterminal, das so konfiguriert ist, dass es ein Eingangsschaltsignal während eines aktiven Betriebsmodus empfängt und das Eingangsschaltsignal während eines Stand-by-Betriebsmodus nicht empfängt;

einen aktiven Heteroübergangstransistor, der auf dem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:

einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;

einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;

einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist, wobei der Drain-Anschluss operativ mit dem zweiten Anschluss verbunden ist; und

einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;

eine Schaltung zur Erzeugung eines Bereitschaftssignals, die so konfiguriert ist, dass sie ein Bereitschaftssignal erzeugt, wenn das Eingangsschaltsignal an der Steuerklemme für eine bestimmte Zeitspanne nicht erfasst wurde;

mindestens einen Miller-Klemmtransistor und eine mit dem mindestens einen Miller-Klemmtransistor verbundene Treiberschaltung;

eine Spannungsreglerschaltung, die so konfiguriert ist, dass sie zumindest einen Ausgang mit niedrigem Energieverbrauch und einen Ausgang mit hohem Energieverbrauch bereitstellt, wobei der Ausgang mit niedrigem Energieverbrauch zumindest während des Stand-by-Betriebsmodus aktiviert ist und der Ausgang mit hohem Energieverbrauch durch das Stand-by-Signal während des Stand-by-Betriebsmodus deaktiviert ist; und

eine Schienenspannungsklemme, die so konfiguriert ist, dass sie einen Eingang für die Spannungsreglerschaltung bereitstellt;

wobei das Ausgangssignal mit geringem Stromverbrauch an die Treiberschaltung des mindestens einen Miller-Klemmtransistors geliefert wird, um dadurch den mindestens einen Miller-Klemmtransistor während des Stand-by-Betriebsmodus in einem eingeschalteten Zustand zu halten; und

wobei der Ausgang mit geringem Stromverbrauch an die Schaltung zur Erzeugung von Stand-by-Signalen geliefert wird, um dadurch die Schaltung zur Erzeugung von Stand-by-Signalen mit Strom zu versorgen.

**[0011]** Gemäß einem anderen Aspekt der vorliegenden Offenbarung wird eine auf III-Nitrid-Leistungshalbleitern basierende Heteroübergangsvorrichtung (in dieser Offenbarung auch als GaN-Chip oder integrierter GaN-Leistungsschaltkreis bezeichnet) bereitgestellt, die mindestens einen ersten Anschluss, einen zweiten Anschluss und einen Steueranschluss umfasst und ferner ein Substrat umfasst und ferner umfasst:

eine Schienenspannungsklemme

einen aktiven Heteroübergangstransistor (auch als Hochspannungs-HEMT oder Haupt-HEMT bezeichnet), der auf einem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:

einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;

einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;

einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet ist und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem zweiten Anschluss verbunden ist;

einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;

wobei die integrierte GaN-Leistungsschaltung während des aktiven Betriebsmodus ein Eingangsschaltsignal an den Steueranschluss empfängt und während des Standby-Betriebsmodus kein Eingangsschaltsignal an den Steueranschluss empfängt;

und umfasst außerdem mindestens:

einen Schaltungsblock zur Erzeugung eines Standby-Signals, der ein Standby-Signal erzeugt, wenn das Eingangsschaltsignal an den Steueranschluss für eine festgelegte Zeitspanne nicht erfasst wurde; und

einen Schaltungsblock oder eine Gruppe von Schaltungsblöcken, die nur in Betrieb sind, wenn kein Bereitschaftssignal erkannt wird.

**[0012]** Optional kann die auf einem Leistungshalbleiter basierende Heteroübergangsvorrichtung

außerdem eines oder mehrere der folgenden Elemente umfassen:

einen Spannungsregler-Schaltungsblock, der mit der Schienenspannungsklemme als Eingang verbunden ist; und

ein Schaltungsblock oder eine Gruppe von Schaltungsblöcken, die unabhängig vom Bereitschaftssignal betriebsbereit sind.

**[0013]** Die Heteroübergangsvorrichtung ist so konfiguriert, dass ein Ausbleiben der Erkennung des Schaltsignals an der Steuerklemme während einer bestimmten Zeitspanne den Betrieb ausgewählter Schaltungsblöcke aktiviert oder deaktiviert, um den Stromverbrauch der integrierten GaN-Leistungsschaltung während bestimmter Betriebsmodi zu minimieren.

**[0014]** Ein Leerlaufzustand, Leerlaufbetrieb oder „Stand-by-Modus“ eines Leistungsbauelements, wie z. B. eines integrierten Leistungsschaltkreises (IC), ist im Großen und Ganzen dadurch gekennzeichnet, dass sich der HEMT des Leistungsbauelements für eine längere Zeit (um eine bestimmte Spanne, z. B. 100 Mikrosekunden) im Aus-Zustand befindet als die maximale Zeit, für die sich das Bauelement als Teil der Schaltvorgänge des Leistungsbauelements im Aus-Zustand befindet. Im Stand-by-Modus sperrt ein Leistungsbauelement die Spannung an seinen Hauptanschlüssen (d. h. Drain zu Source). Das leistungselektronische System, in dem das Leistungsbauelement oder der Leistungs-IC eingesetzt wird, kann sich in diesem Fall im „Leerlauf“ befinden, da keine Last an den Ausgang angeschlossen ist und das Leistungsbauelement nicht schaltet, sondern in seinem Aus-Zustand bleibt.

**[0015]** Eine niedrige Leistungsaufnahme ist bei bestimmten Anwendungen manchmal hilfreich, um die durch Vorschriften oder die Erwartungen des Entwicklers von Leistungselektronik vorgegebenen Beschränkungen zu erfüllen. Ausführungsformen der vorliegenden Erfindung zielen darauf ab, die Betriebsgeschwindigkeit der zusätzlichen Funktionsblöcke während des „aktiven“ oder „normalen“ (d. h. mit Last verbundenen) Betriebs aufrechtzuerhalten und gleichzeitig die Leistungsaufnahme des Leistungsgeräts in einem Standby-Modus zu verringern.

**[0016]** Im aktiven Modus, in dem eine Last an den Ausgang des Leistungselektroniksystems angeschlossen ist, kann der Leistungstransistor von EIN auf AUS und umgekehrt schalten oder in einigen Fällen im eingeschalteten Zustand bleiben. Der Ausschaltimpuls wird in diesem Modus als Teil des Schaltvorgangs betrachtet und dauert daher im Allgemeinen weniger als einen bestimmten Wert (z. B. weniger als 100 Mikrosekunden).

**[0017]** Die erfindungsgemäße Schaltung erfüllt die Anforderungen an einen geringen Stromverbrauch im Standby-Modus und einen effizienten Betrieb im aktiven Modus. Im Stand-by-Modus der integrierten Schaltung können einige, die meisten oder alle zusätzlichen Funktionsblöcke deaktiviert werden, so dass sie keine Leistung mehr abgeben (oder nur eine sehr geringe Leistung abgeben) und daher nicht mehr (wesentlich) zur Gesamtverlustleistung der Schaltung beitragen. Im aktiven Betrieb sind diese Blöcke aktiviert und tragen daher zur Gesamtverlustleistung der Schaltung im aktiven Modus bei.

**[0018]** Es versteht sich von selbst, dass ein Übergang zwischen dem aktiven Betriebsmodus und dem Standby-Modus (und umgekehrt) in bestimmten Phasen während des Betriebs der Schaltung auftreten kann und dass diese Phasen beim Entwurf des Leistungsgeräts und/oder der integrierten Schaltung berücksichtigt werden müssen, damit die leistungselektronische Schaltung wie vorgesehen funktioniert.

**[0019]** Es versteht sich von selbst, dass einige der Funktionsblöcke des Leistungsgeräts während des Standby-Modus (d. h. im Leerlauf) in Betrieb bleiben können. Dies kann einen sichereren und/oder robusteren Betrieb eines integrierten Leistungsschaltkreises und damit der gesamten leistungselektronischen Schaltung ermöglichen.

**[0020]** Ein Beispiel für einen Funktionsblock zur Verwendung in einer integrierten Leistungsschaltung ist eine Miller-Klemme oder Miller-Klemmen. Die integrierte Leistungsschaltung kann beispielsweise zwei oder mehr Millerklemmen oder eine Kombination von zwei oder mehr Millerklemmen und die zugehörigen Schaltungen umfassen. Diese Miller-Klemmen können parallel geschaltet sein, aber auf der Grundlage unterschiedlicher Signale gesteuert werden oder wirken, z. B. als Ergebnis unterschiedlicher Eingangssignale, die ihren jeweiligen Gates zugeführt werden. Im Leerlauf (Stand-by) kann eine erste Miller-Klemme das Leistungshalbleiterbauelement vor den Auswirkungen parasitärer  $dV/dt$ -Transienten schützen oder diese anderweitig reduzieren, die z. B. zu einem unerwünschten Einschalten der integrierten Leistungsschaltung führen können, während sich das Bauelement eigentlich im Stand-by-Modus befinden sollte.

**[0021]** Die erste Miller-Klemme kann sich beispielsweise in einem eingeschalteten Zustand befinden (d. h. einen niedrigen Widerstand aufweisen), wenn sich das Leistungsbauelement im Standby-Modus befindet, um das Leistungsbauelement zu schützen, da sie das Gate-Potenzial des Leistungsbauelements lokal in der Nähe des Source-Potenzials des Leistungsbauelements hält, wodurch diese beiden Anschlüsse effektiv kurzgeschlossen werden. Bei bestimmten Implementierungen kann die erste Mil-

ler-Klemme auch im aktiven Modus aktiv sein (z. B. wenn das Leistungsbaulement Schaltvorgänge durchführt).

**[0022]** Die zweite Miller-Klemme kann in Form eines Transistors mit einer höheren Durchlassstromfähigkeit (d. h. einem noch niedrigeren Durchlasswiderstand) als die erste Miller-Klemme vorgesehen werden. Die zweite Miller-Klemme kann einen schnelleren und effizienteren Betrieb während des aktiven Modus des Hauptleistungsgeräts ermöglichen. Diese zweite Stromzange kann einen geringeren Durchlasswiderstand als die erste Stromzange haben und zusammen mit der zugehörigen Schaltung mehr Strom verbrauchen als die erste Stromzange und die zugehörige Schaltung. Die zweite Miller-Klemme kann beispielsweise  $dV/dt$ -Verschiebungsströme während des Abschaltens effektiver absorbieren, ohne dass die Gefahr einer erneuten Auslösung des Leistungsgeräts im eingeschalteten Zustand besteht.

**[0023]** Der zweite Miller-Klemmtransistor kann Teil einer Pull-Down-Schaltung sein, wobei die Pull-Down-Schaltung ein verteiltes Netz von Pull-Down-Teilschaltungen umfasst, die mit einem Netz von aktiven Heteroübergangs-Teiltransistoren verbunden sind. In diesem Fall kann das Heterojunction-Baulement optional mit einem oder mehreren zweiten Heterojunction-Baulementen parallel geschaltet werden, so dass:

der Steueranschluss des Heteroübergangs-Baulements betriebsfähig mit einem Steueranschluss des einen oder der mehreren zweiten Heteroübergangs-Baulemente verbunden ist;

der Drain-Anschluss des Heteroübergangs-Baulements betriebsfähig mit einem Drain-Anschluss des einen oder der mehreren zweiten Heteroübergangs-Baulemente verbunden ist;

der Source-Anschluss des Heteroübergangs-Baulements betriebsfähig mit einem Source-Anschluss des einen oder der mehreren zweiten Heteroübergangs-Baulemente verbunden ist; und

wobei ein Gate des zweiten Miller-Klemmtransistors operativ mit entsprechenden Gates von zweiten Miller-Klemmtransistoren der einen oder mehreren zweiten Heteroübergangsvorrichtungen verbunden ist.

**[0024]** Um den Stromverbrauch im Leerlauf (oder im Bereitschaftsmodus) zu verringern, kann die zweite Miller-Klemme während des Bereitschaftsmodus deaktiviert werden (z. B. im Aus-Zustand).

**[0025]** Es versteht sich von selbst, dass die Stromversorgungseinrichtung nur mit einer einzigen Miller-Klemme ausgestattet sein kann, z. B. nur mit einer

der oben beschriebenen ersten und zweiten Miller-Klemmen.

**[0026]** Alternativ kann eine einzige (kombinierte) Miller-Klemme (und die zugehörige Schaltung) mit doppelter Wirkung vorgesehen werden, um einen niedrigen Durchlasswiderstand der Miller-Klemme (und einen höheren Stromverbrauch) im aktiven Modus und einen höheren Durchlasswiderstand der Miller-Klemme (und einen niedrigeren Stromverbrauch) im Standby-Modus zu ermöglichen. Die kombinierte Miller-Klemme kann beispielsweise einen normalerweise ausgeschalteten Transistor umfassen, der eingeschaltet werden kann, wenn sein Gate auf demselben Potenzial liegt wie seine Source. Eine solche Konstruktion kann insbesondere im Standby-Modus von Vorteil sein. Die Verwendung einer doppelten (oder anderen mehrfachen) Miller-Klemme erleichtert die getrennte Optimierung der Bauelemente und der Hilfsschaltung, um einen besseren Kompromiss zwischen dem Wirkungsgrad/der Geschwindigkeit des Leistungsbaulements im aktiven Modus und einem verbesserten Schutz und einem geringen Stromverbrauch des Leistungsbaulements im Standby-Modus zu erzielen.

**[0027]** Ein Leistungsbaulement, z. B. ein integrierter Leistungsschaltkreis, kann eine Unterspannungssperre (UVLO) enthalten. Die UVLO kann zum Schutz vor nicht idealen Betriebszuständen des Leistungsbauteils beitragen. Dies bezieht sich häufig auf die Funktion, dass das Leistungshalbleiterbauelement nicht mehr schalten darf, d. h. sich nicht im Kommutierungs- oder Aktivmodus befindet, wenn das Schienenspannungssignal VDD der integrierten Leistungsschaltung unter einen bestimmten Wert fällt. Dies kann dadurch erreicht werden, dass ein Steuersignal, auch Steuerschaltsignal oder Eingangsschaltsignal genannt, für die integrierte Leistungsschaltung vom Gate-Anschluss des Leistungshalbleiterbauelements getrennt wird.

**[0028]** Die „eingestellte Zeitspanne“ ist im Allgemeinen länger oder deutlich länger als die maximale Zeitspanne der AUS-Zeit, wenn sich das Gerät im aktiven Modus befindet (d. h. länger als die Zeitspanne zwischen dem Umschalten des Geräts in den AUS-Zustand und dem Zurückschalten in den EIN-Zustand im aktiven Betrieb). Dies hilft bei der Unterscheidung zwischen dem Bereitschaftsmodus (wenn sich der Transistor im AUS-Zustand befindet) und der Zeitspanne im aktiven Modus, wenn sich der Transistor im AUS-Teil des Schaltimpulses befindet.

**[0029]** In einer Beispielimplementierung kann der aktive Heteroübergangstransistor einen Leistungs-Hoch-Elektronen-Mobilitäts-Transistor (HEMT), wie einen pGaN-Gate-HEMT, umfassen. Das Bauelement kann eine AlGaN-Schicht und eine GaN-Schicht umfassen, die einen Heteroübergang bilden,

in dem ein zweidimensionales Elektronengas (2DEG) vorhanden ist. Das 2DEG kann während des Einschaltvorgangs des Transistors als Leitungspfad dienen. Der HEMT kann ferner eine Übergangsschicht, ein Siliziumsubstrat, einen Substratanchluss, Passivierungsschichten, einen Source-Anschluss, einen Drain-Anschluss, einen Gate-Anschluss und ein hoch p-dotiertes GaN umfassen.

**[0030]** In einigen Ausführungsbeispielen kann es sich bei dem Leistungsbaulement um ein laterales Bauelement mit drei Anschlüssen und einer AlGaIn/GaN-Heterostruktur handeln, die epitaktisch auf einem Standard-Silizium (Si)-Wafer gewachsen ist. Die Übergangsschicht kann das Wachstum einer hochwertigen GaN-Schicht trotz der erheblichen Gitterfehlpassung zwischen der GaN- und der Si-Schicht erleichtern. Die GaN-Schicht wird häufig mit Kohlenstoff vom p-Typ dotiert. Schließlich kann eine dünne und strukturierte GaN-Schicht vorgesehen werden, um ein Gate mit einer Magnesium (Mg)-p-Dotierungsdichte von mehr als  $1 \times 10^{19} \text{ cm}^{-3}$  zu bilden.

**[0031]** Ein typisches pGaIn-Gate-Bauelement mit dieser Konstruktion hat eine Schwellenspannung von -1,5 - 2 V und eine maximal zulässige Gate-Vorspannung von <8 V.

**[0032]** In einem Beispiel kann die Schaltung zur Erzeugung des Bereitschaftssignals ein Netzwerk aus Anreicherungs-/Verarmungstransistoren und Stromquellen umfassen, die das Steuersignal als Eingangssignal empfangen können.

**[0033]** Wenn das Steuersignal hoch ist, verbindet das Netzwerk einen Kondensator mit einem Spannungsschienenanschluss, so dass der Kondensator aufgeladen wird und/oder vollständig geladen wird. Die Spannungsschiene (Klemme) kann extern angelegt werden oder eine geregelte Spannungsschiene sein, die auf dem integrierten Schaltkreis erzeugt wird. Wenn das Steuersignal niedrig ist, ermöglicht das Netzwerk die Entladung eines Kondensators mit einem bestimmten Strom. Der Entladestrom kann z. B. über einen Stromspiegel eingestellt werden. Alternativ kann die Entladung auch über einen Widerstand erfolgen, der ein RC-Netzwerk bildet.

**[0034]** Im aktiven Betrieb wechselt das Steuersignal ständig oder häufig von High zu Low. Während dieses Betriebs ist der Kondensator bei jedem vernünftigen Tastverhältnis nahezu voll geladen, da der Ladepfad einen geringeren Widerstand als der Entladepfad aufweisen kann. Der Kondensator kann als Eingang eines Wechselrichters angeschlossen werden, so dass der Ausgang des Wechselrichters im aktiven Betrieb und bei voll geladenem Kondensator auf Low steht. In ähnlicher Weise ist im aktiven Betrieb der Ausgang der Stand-by-Signalschaltung

niedrig, und der Ausgang des Wechselrichters kann als Ausgangssignal für die Stand-by-Erkennung verwendet werden.

**[0035]** Wenn über einen längeren Zeitraum nichts geschaltet wird, z. B. weil das Steuersignal nicht mehr schaltet, entlädt sich der Kondensator schließlich, und der Ausgang der Stand-by-Schaltung geht von Low auf High.

**[0036]** Als Ausgang des Spannungsregler-Schaltungsblocks kann ein Anschluss für eine geregelte Spannungsschiene vorgesehen werden. Der Anschluss für die geregelte Spannungsschiene kann zur Stromversorgung eines der hier beschriebenen integrierten GaIn-Leistungsschaltungsblöcke verwendet werden.

**[0037]** In einem Beispiel kann der Spannungsregler die Eingangsspannung des Spannungsschienenanschlusses als Eingangssignal empfangen. Der Spannungsschienenanschluss kann die Eingangsspannung auf eine geeignete geregelte Spannungsschiene herunter- (oder hoch-) regeln, um die integrierten Schaltungsblöcke mit Spannung zu versorgen.

**[0038]** Der Spannungsregler kann zwei Betriebsmodi haben: einen Modus mit hoher Leistungsaufnahme und einen Modus mit niedriger Leistungsaufnahme. Der Modus mit hoher Leistungsaufnahme kann während des aktiven Betriebs gewählt werden, während der Modus mit niedriger Leistungsaufnahme während des Leerlauf- oder Standby-Betriebs gewählt werden kann. Der Spannungsregler kann das Stand-by-Erkennungsausgangssignal als zusätzlichen Eingang erhalten, und die Auswahl des Modus mit hoher oder niedriger Leistungsaufnahme kann daher auf der Grundlage des Stand-by-Erkennungsausgangssignals erfolgen.

**[0039]** In einem anderen Beispiel kann die integrierte Schaltung anstelle eines einzigen Spannungsreglers mit zwei Stromverbrauchsmodi zwei Spannungsregler umfassen, einen ersten Spannungsregler mit niedrigem Stromverbrauch und einen zweiten Spannungsregler mit hohem Stromverbrauch. In diesem Fall kann der Spannungsregler mit hoher Leistungsaufnahme während des Leerlaufs oder des Stand-by-Betriebs deaktiviert werden, beispielsweise auf der Grundlage des Ausgangssignals zur Stand-by-Erkennung. In diesem Beispiel kann die aus zwei Spannungsreglern bestehende Spannungsreglerschaltung daher einen Ausgang mit hoher Leistungsaufnahme (auch als Ausgangsschiene mit hoher Leistungsaufnahme bezeichnet) und einen Ausgang mit niedriger Leistungsaufnahme (auch als Ausgangsschiene mit niedriger Leistungsaufnahme bezeichnet) umfassen.

**[0040]** In einigen Beispielen kann der Spannungsregler einen Anreicherungs- oder Verarmungstransistor oder HEMT umfassen, der auch als Haupt-HEMT bezeichnet wird. Der HEMT kann zwischen dem Eingang und dem Ausgang des Spannungsreglers in Reihe geschaltet sein, eine Stromquelle zwischen dem Eingang und dem Gate des in Reihe geschalteten HEMT, einen zweiten Anreicherungs- transistor, dessen Drain mit dem Gate des in Reihe geschalteten HEMT verbunden ist, und einen Spannungsteiler, dessen Mittelpunkt mit dem Gate des zweiten Anreicherungs-transistors verbunden ist.

**[0041]** In einem anderen Beispiel kann der Spannungsregler einen Verarmungstransistor oder HEMT umfassen. Der Verarmungs-HEMT kann die gleiche oder eine ähnliche Nennspannung wie der aktive Heteroübergangstransistor (d. h. der Haupt-HEMT) haben. Optional kann der Spannungsregler auch einen Widerstand umfassen, der in Reihe mit der Source des Verarmungs-HEMT geschaltet ist.

**[0042]** Das Gate des Verarmungs-HEMTs kann mit dem Source-Anschluss des Haupt-HEMTs verbunden werden, und der Drain des Verarmungs-HEMTs kann mit dem Drain-Anschluss des Haupt-HEMTs verbunden werden. Alternativ kann der Drain des Verarmungs-HEMTs als zusätzlicher externer Anschluss vorgesehen werden. Die Source des Verarmungs-HEMT kann (wahlweise über einen Widerstand) mit dem Ausgang des Spannungsreglers verbunden werden. In einigen Beispielen kann die Quelle des Verarmungs-HEMTs mit der Ausgangsschiene des Spannungsreglers mit geringem Stromverbrauch verbunden sein.

**[0043]** Der Spannungsregler kann zum Beispiel einen Verarmungstransistor umfassen und:

eine Nennspannung des Verarmungstransistors ist im Wesentlichen gleich einer Nennspannung des aktiven Heteroübergangstransistors;

ein Gate-Anschluss des Verarmungstransistors mit dem Source-Anschluss des aktiven Heteroübergangstransistors betriebsmäßig verbunden ist;

ein Drain-Anschluss des Verarmungstransistors entweder operativ mit dem Drain-Anschluss des aktiven Heteroübergangstransistors verbunden ist oder als zusätzlicher externer Anschluss vorgesehen ist; und

ein Source-Anschluss des Verarmungstransistors mit dem Ausgang mit niedrigem Stromverbrauch verbunden ist.

**[0044]** Optional kann die Heteroübergangsvorrichtung einen Widerstand umfassen, der zwischen dem Source-Anschluss des Verarmungstransistors

und dem Ausgang mit geringem Stromverbrauch in Reihe geschaltet ist.

**[0045]** Die Schaltung in diesem Beispiel kann es dem Spannungsregler ermöglichen, Strom von der Hochspannungsschiene der Leistungselektronik zu beziehen, anstatt z. B. von einer Eingangsspannung der Spannungsschiene, VDD.

**[0046]** Einige Schaltungsblöcke der integrierten Schaltung können das Ausgangssignal für die Standby-Erkennung empfangen und so konfiguriert werden, dass sie deaktiviert werden, wenn der Standby-Zustand erkannt wird. Dadurch kann der Stromverbrauch der Schaltungsblöcke während des Stand-by-Betriebs reduziert oder minimiert werden. Wenn das Stand-by-Signal nicht erkannt wird, können diese Schaltungsblöcke ebenfalls aktiviert werden. Beispiele für Schaltungsblöcke, die auf diese Weise konfiguriert werden können, sind unter anderem Strommessverstärker, Überstromschutzschaltungen, Temperaturmessschaltungen und Übertemperaturschutzschaltungen. Beispiele für andere Schaltungen, die als monolithisch integrierte Schaltungen vorhanden sein können, aber im Bereitschaftsmodus nicht mit Strom versorgt werden müssen, sind unter anderem Schaltungen zur Erkennung von Unterspannung, Schaltungen zur Anpassung der Anstiegsgeschwindigkeit und/oder Schaltungen zur Überwachung der Lebensdauer.

**[0047]** Ein weiterer Schaltungsblock, der so konfiguriert werden kann, dass er während des Standby-Betriebs ausgeschaltet oder deaktiviert ist, kann mindestens einen Miller-Klemmtransistor umfassen. Der Schaltungsblock kann ferner andere Schaltungen zur Ansteuerung des mindestens einen Miller-Klemmtransistors umfassen.

**[0048]** Dieser Schaltungsblock kann als Pull-Down-Schaltung z. B. für den Gate-Anschluss des aktiven Heteroübergangstransistors (d. h. des Leistungsbau- teils oder des Haupttransistors) definiert werden. Im Allgemeinen kann ein Kompromiss zwischen dem Stromverbrauch und der Geschwindigkeit einer Pull-Down-Schaltung bestehen. Wenn die Pull-Down-Schaltung während des Stand-by-Betriebs aktiviert (d. h. nicht deaktiviert) ist, kann die Pull-Down-Schaltung so optimiert werden, dass sie eine geringere Verlustleistung aufweist, da während des Stand-by-Zustands kein schneller Pull-Down erforderlich ist. Eine geringe Verlustleistung im Stand-by-Betrieb kann von größerer Bedeutung sein, um die Anforderungen an die Verlustleistung im Leerlauf zu erfüllen.

**[0049]** Die Pull-Down-Schaltung kann ein verteiltes Netzwerk von Pull-Down-Teilschaltungen umfassen, die operativ parallel zu einem Netzwerk aus mehreren aktiven Heteroübergangs-Subtransistoren

geschaltet sind. Durch die Bereitstellung einer Pull-Down-Teilschaltung in größerer Nähe zu einem Subtransistor kann die Pull-Down-Geschwindigkeit aufgrund der Verringerung der parasitären Anteile in der Verbindung zwischen dem Miller-Clamp-Subtransistor und dem aktiven Heteroübergang-Subtransistor verbessert werden. Diese Anordnung kann auch eine verbesserte Immunität gegen  $dV/dt$ -Transienten bieten.

**[0050]** In einem anderen Beispiel können nur Teile der Pull-Down-Schaltung in einem verteilten Netzwerk sein. So kann z. B. nur der Miller-Klammertransistor auf Subtransistoren verteilt sein, während die Schaltung, die den Miller-Klammertransistor ansteuert (z. B. ein Inverter), aus einer einzigen (nicht verteilten) Schaltung bestehen kann, die so konfiguriert ist, dass sie alle Miller-Klammertransistoren ansteuert.

**[0051]** Die Stromversorgungseinrichtung kann zusätzlich oder alternativ Schaltungsblöcke umfassen, die das Ausgangssignal für die Standby-Erkennung nicht als Eingangssignal erhalten und als solche so konfiguriert sind, dass sie unabhängig davon arbeiten, ob der Standby-Zustand erkannt wird.

**[0052]** Ein Beispiel für einen Schaltkreisblock, der auf diese Weise konfiguriert werden kann, ist ein Miller-Klammertransistor und/oder eine andere Schaltung zur Ansteuerung des Miller-Klammertransistors. Dieser Schaltungsblock kann als Pull-down-Schaltung für den Gate-Anschluss des aktiven Heteroübergangstransistors (d. h. des Leistungsbaulements oder des Haupttransistors) definiert werden. Wie oben beschrieben, kann im Allgemeinen ein Kompromiss zwischen dem Stromverbrauch und der Geschwindigkeit einer Pull-Down-Schaltung bestehen. Befindet sich die Pull-Down-Schaltung während des Standby-Betriebs in einem Modus mit geringem Stromverbrauch (oder ist sie in einigen Fällen deaktiviert), kann die Pull-Down-Schaltung so optimiert werden, dass sie schnellere Pull-Down-Geschwindigkeiten bietet, allerdings auf Kosten eines erhöhten Stromverbrauchs während des „aktiven Betriebs“.

**[0053]** In einigen Beispielen kann die Schaltung, die den Miller-Klammertransistor ansteuert, so konfiguriert sein, dass sie das Steuersignal als Eingangssignal empfängt. Alternativ kann der Schaltkreis, der den Miller-Klemmentransistor ansteuert, so konfiguriert sein, dass er eine konditionierte Version des Steuersignals empfängt. Beispielsweise kann das Schaltsteuersignal in seiner Größe herab- (oder herauf-) gesetzt werden, bevor es der Schaltung, die den Miller-Klemmentransistor ansteuert, als Eingangssignal zugeführt wird.

**[0054]** Das Schaltsteuersignal kann direkt an den Gate-Anschluss des aktiven Heteroübergangstransistors angelegt werden.

**[0055]** Das Schaltsteuersignal kann mit Hilfe eines Hilfsschaltungsblocks (oder einer Hilfs-Gate-Schnittstelle), wie in der PCT-Veröffentlichung Nr. WO2020/225362 beschrieben, aufbereitet werden, bevor es an den Gate-Anschluss des aktiven Heteroübergangstransistors angelegt wird.

**[0056]** Gemäß einem zweiten Aspekt der vorliegenden Offenbarung wird eine auf III-Nitrid-Leistungshalbleitern basierende Heteroübergangsvorrichtung (in dieser Offenbarung auch als GaN-Chip oder integrierter GaN-Leistungsschaltkreis bezeichnet) bereitgestellt, die mindestens einen ersten Anschluss, einen zweiten Anschluss und einen Steueranschluss umfasst und ferner ein Substrat umfasst und ferner umfasst:

eine Schienenspannungsklemme

einen aktiven Heteroübergangstransistor (auch als Hochspannungs-HEMT oder Haupt-HEMT bezeichnet), der auf einem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:

einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;

einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;

einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet ist und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem zweiten Anschluss verbunden ist;

einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;

wobei die integrierte GaN-Leistungsschaltung während des aktiven Betriebsmodus ein Eingangsschaltssignal an den Steueranschluss empfängt und während des Standby-Betriebsmodus kein Eingangsschaltssignal an den Steueranschluss empfängt;

und umfasst außerdem mindestens:

einen Schaltungsblock zur Erzeugung eines Standby-Signals, der ein Standby-Signal erzeugt, wenn das Eingangsschaltssignal an den Steueranschluss für eine festgelegte Zeitspanne nicht erfasst wurde; und



einen Miller-Klemmtransistor und eine zugehörige Treiberschaltung für den Miller-Klemmtransistor; und

einen Spannungsregler-Schaltungsblock, der mit der Schienenspannungsklemme als Eingang verbunden ist; und

wobei der Spannungsregler mindestens zwei Ausgangsschienen liefert, die als eine Ausgangsschiene mit niedrigem Stromverbrauch und eine Ausgangsschiene mit hohem Stromverbrauch definiert sind, und

wobei die Ausgangsschiene mit niedrigem Stromverbrauch zumindest während des Stand-by-Betriebsmodus aktiviert ist, und

wobei die Ausgangsschiene mit hohem Stromverbrauch während des Standby-Betriebsmodus durch die Wirkung des von dem Standby-Signalerzeugungsschaltungsblock erzeugten Signals deaktiviert wird, und

wobei die Ausgangsschiene mit geringem Stromverbrauch verwendet wird, um die mindestens eine Miller-Klammer während des Standby-Betriebsmodus im Ein-Zustand zu halten, indem die zugehörige Treiberschaltung der Miller-Klammer eingeschaltet wird, und

wobei die Ausgangsschiene mit geringem Stromverbrauch zur Stromversorgung der Schaltung zur Erzeugung des Bereitschaftssignals verwendet wird.

**[0057]** Optional kann die auf Leistungshalbleitern basierende Heteroübergangsvorrichtung ferner einen Kondensator umfassen, der zwischen die Ausgangsschiene mit hohem Energieverbrauch und den Source-Anschluss geschaltet ist, und/oder einen Kondensator, der zwischen die Ausgangsschiene mit niedrigem Energieverbrauch und den Source-Anschluss geschaltet ist, wobei sich die mit der Ausgangsschiene mit hohem Energieverbrauch verbundene Kapazität, falls vorhanden, während des Standby-Betriebsmodus auf Masse entladen kann, wodurch Schaltungen, die nur mit der Ausgangsschiene mit hohem Energieverbrauch verbunden sind, nicht aber diejenigen, die mit der Ausgangsschiene mit niedrigem Energieverbrauch verbunden sind, deaktiviert werden.

**[0058]** Im aktivierten Zustand kann die Schaltung, die die Ausgangsschiene mit hohem Stromverbrauch versorgt, einen deutlich höheren Ruhestrom ziehen als die Schaltung, die die Ausgangsschiene mit niedrigem Stromverbrauch versorgt.

**[0059]** Zwischen der Ausgangsschiene des Spannungsreglers mit hoher Leistungsaufnahme und dem Eingang mindestens einiger Schaltungsblöcke des Leistungs-ICs kann eine Entkopplungsschaltung

vorgesehen sein. Die Entkopplungsschaltung kann beispielsweise zwischen der Ausgangsschiene des Spannungsreglers mit hoher Leistungsaufnahme und einem Eingang eines Miller-Klammertransistors und anderen Schaltungen zur Ansteuerung des Miller-Klammertransistors vorgesehen werden. Die Entkopplungsschaltung kann so konfiguriert sein, dass sie Hochfrequenzsignale filtert, die vom Ausgang des Spannungsreglers ausgehen.

**[0060]** Optional kann das Bereitschaftssignal als Eingang für die Entkopplungsschaltung dienen, und die Entkopplungsschaltung kann so konfiguriert werden, dass sie auf der Grundlage dieses Signals aktiviert oder deaktiviert wird.

**[0061]** In manchen Ausführungen ist die Entkopplungsschaltung so konfiguriert, dass sie als Tiefpassfilter arbeitet.

**[0062]** Ein oder mehrere Schaltungsblöcke, z. B. eine Gruppe von Schaltungsblöcken, die so konfiguriert sind, dass sie unabhängig vom Stand-by-Signal betriebsbereit sind, können direkt mit der Ausgangsschiene mit geringem Stromverbrauch verbunden werden. Alternativ kann dieser Schaltungsblock oder können diese Schaltungsblöcke indirekt mit der Ausgangsschiene mit geringem Stromverbrauch verbunden werden, z. B. durch die Verwendung von HEMTs mit Pegelverschiebung zwischen Source und Gate oder von HEMTs mit fester Gate-Vorspannung. Ebenso können ein oder mehrere Schaltungsblöcke, z. B. eine Gruppe von Schaltungsblöcken, die nur dann betriebsbereit sind, wenn kein Bereitschaftssignal erkannt wird, direkt an die Ausgangsschiene mit hohem Stromverbrauch angeschlossen werden.

**[0063]** In diesen Konfigurationen kann die Entkopplungsschaltung zwischen der Ausgangsschiene des Spannungsreglers mit hohem Stromverbrauch und der Ausgangsschiene des Spannungsreglers mit niedrigem Stromverbrauch geschaltet werden und so konfiguriert sein, dass sie durch das Stand-by-Signal aktiviert oder deaktiviert wird. Wenn das Bereitschaftssignal nicht erkannt wird (oder ein niedriges Signal erkannt wird), kann die Entkopplungsschaltung aktiviert werden und die Ausgangsschiene mit hohem Stromverbrauch mit der Ausgangsschiene mit niedrigem Stromverbrauch verbinden (oder mit der niveaushochverschobenen Ausgangsschiene mit niedrigem Stromverbrauch, falls vorhanden). Wenn ein Stand-by-Signal erkannt wird (d. h. wenn ein ausreichend hohes Signal erkannt wird), kann die Entkopplungsschaltung deaktiviert werden und die Verbindung zwischen der Ausgangsschiene mit hohem Energieverbrauch und der Ausgangsschiene mit niedrigem Energieverbrauch (oder der niveaushochverschobenen Ausgangsschiene mit niedrigem Energieverbrauch, falls vorhanden) trennen.

**[0064]** In einigen Beispielen können mindestens zwei erfindungsgemäße GaN-Chips für Leistungsbaulemente parallel verwendet werden, da es bei Hochleistungsanwendungen wünschenswert sein kann, mehr als einen Chip parallel zu betreiben. In einem solchen Beispiel können die GaN-Chips eine Hilfs-Gate-Schnittstelle und eine doppelte Miller-Klemme (eine für den Stand-by-Betrieb und eine für den aktiven Schaltbetrieb optimiert) umfassen. Zusätzliche Verbindungen können zwischen den internen Gate-Anschlüssen des aktiven Heteroübergangstransistors und/oder den Gates der aktiven Miller-Klemmen (die extern als zusätzliche Pins verfügbar sein können) hergestellt werden, so dass bei Parallelschaltung und beim Schalten die erste Miller-Klemme, die eingeschaltet wird, alle anderen Haupt-HEMT-Transistoren im Chip ausschaltet. Dies kann vorteilhaft sein, um Verzögerungen zu vermeiden, die durch unterschiedliche Parasitika innerhalb des integrierten Schaltkreises jedes Chips, z. B. aufgrund von Prozessschwankungen, entstehen. Darüber hinaus kann dies auch aufgrund unterschiedlicher Parasitika auf der Leiterplattenebene von Vorteil sein.

**[0065]** Beispielsweise kann die Heteroübergangsvorrichtung mit einer oder mehreren zweiten Heteroübergangsvorrichtungen parallel geschaltet werden, so dass:

der Steueranschluss des Heteroübergangsbaulements betriebsfähig mit einem Steueranschluss des einen oder der mehreren zweiten Heteroübergangsbaulemente verbunden ist;

der Drain-Anschluss des Heteroübergangsbaulements betriebsfähig mit einem Drain-Anschluss des einen oder der mehreren zweiten Heteroübergangsbaulemente verbunden ist; und

der Source-Anschluss des Heteroübergangsbaulements betriebsfähig mit einem Source-Anschluss des einen oder der mehreren zweiten Heteroübergangsbaulemente verbunden ist.

**[0066]** In Implementierungen ist der aktive Gate-Bereich des aktiven Heteroübergangstransistors operativ mit entsprechenden aktiven Gate-Bereichen der einen oder mehreren zweiten Heteroübergangsvorrichtungen verbunden. Zusätzlich oder alternativ ist ein Gate des Miller-Klemmentransistors mit entsprechenden Gates von Miller-Klemmentransistoren des einen oder der mehreren zweiten Heteroübergangsbaulemente operativ verbunden. In diesem Fall kann der Miller-Klemmen-Transistor Miller-Klemmen-Subtransistoren umfassen, so dass ein oder mehrere Gates der Miller-Klemmen-Subtransistoren operativ mit entsprechenden Gates von Miller-Klemmen-Subtransistoren der einen oder mehreren zweiten Heteroübergangsvorrichtungen verbunden sind.

**[0067]** In einem ähnlichen Beispiel können mindestens zwei GaN-Leistungsbaulemente, die in der oben beschriebenen Weise parallel geschaltet sind, ein verteiltes Netz von Pull-down-Teilschaltungen umfassen, die mit einem Netz aus mehreren aktiven Heteroübergangs-Subtransistoren verbunden sind, wie in früheren Beispielen beschrieben.

**[0068]** Gemäß einem weiteren Aspekt der vorliegenden Offenbarung wird eine auf III-Nitrid-Leistungshalbleitern basierende Heteroübergangsvorrichtung (in dieser Offenbarung auch als GaN-Chip oder integrierter GaN-Leistungsschaltkreis bezeichnet) bereitgestellt, die mindestens einen ersten Anschluss, einen zweiten Anschluss und einen Steueranschluss umfasst und ferner ein Substrat umfasst und ferner umfasst:

eine Schienenspannungsklemme;

einen aktiven Heteroübergangstransistor (auch als Hochspannungs-HEMT oder Haupt-HEMT bezeichnet), der auf einem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:

einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;

einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;

einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet ist und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem zweiten Anschluss verbunden ist;

einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;

wobei die integrierte GaN-Leistungsschaltung während des aktiven Betriebsmodus ein Eingangsschaltssignal an den Steueranschluss empfängt und während des Standby-Betriebsmodus kein Eingangsschaltssignal an den Steueranschluss empfängt;

und wobei das Heteroübergangsbaulement ferner mindestens umfasst:

einen Schaltungsblock zur Erzeugung eines Bereitschaftssignals, der ein Bereitschaftssignal erzeugt, wenn das Eingangsschaltssignal an der Steuerklemme für eine bestimmte Zeitspanne nicht erfasst wurde;

einen Spannungsregler-Schaltkreisblock, der mit der Schienenspannungsklemme als Eingang verbunden ist;

einen Schaltungsblock oder eine Gruppe von Schaltungsblöcken, die nur in Betrieb sind, wenn kein Bereitschaftssignal erkannt wird;

ein Schaltungsblock oder eine Gruppe von Schaltungsblöcken, die unabhängig vom Bereitschaftssignal betriebsbereit sind;

wobei das Ausbleiben der Erkennung des Schaltsignals an der Steuerklemme für eine bestimmte Zeitspanne den Betrieb ausgewählter Schaltungsblöcke aktiviert oder deaktiviert, um den Stromverbrauch der integrierten GaN-Leistungsschaltung während bestimmter Betriebsarten zu minimieren;

einen Schaltungsblock zur Erkennung einer Unterspannung, der ein Unterspannungszustandssignal erzeugt, wenn das Eingangsspannungssignal unter einen ausgewählten Wert fällt;

wobei die Erfassung eines Unterspannungszustandssignals das Steuersignal vom Gate-Anschluss des aktiven Heteroübergangstransistors trennt.

**[0069]** Der Schaltungsblock zur Erkennung einer Unterspannung, auch Unterspannungserkennungsschaltung genannt, kann einen Spannungsteiler umfassen. Ein Mittelpunkt des Potentialteilers kann mit dem Eingang eines Wechselrichters verbunden werden, wobei das Eingangsspannungssignal das zu teilende Potenzial ist. Fällt das Eingangsspannungssignal unter einen gewünschten Pegel (wie durch den Spannungsteiler festgelegt), geht der Wechselrichterausgang von niedrig auf hoch. Der Wechselrichter kann so konfiguriert sein, dass er einen Transistor ansteuert, der wiederum einen Kondensator entladen kann. Wenn also das Eingangsspannungssignal unter einen gewünschten (eingestellten) Pegel fällt, entlädt sich der Kondensator und wird schließlich auf Null entladen.

**[0070]** Der Kondensator kann an den Eingang eines zweiten Wechselrichters angeschlossen werden, so dass bei entladendem Kondensator der Ausgang des zweiten Wechselrichters hoch ist und bei geladenem Kondensator der Ausgang des zweiten Wechselrichters niedrig ist. Der Ausgang des zweiten Wechselrichters kann so konfiguriert werden, dass er als Unterspannungszustandssignal arbeitet.

**[0071]** In einigen Beispielen versorgt der Spannungsregler eine Schaltung zur Erzeugung von Stand-by-Signalen, die Schaltung zur Erkennung von Unterspannung und alle anderen Schaltungsblöcke, die in der Stromversorgungseinrichtung enthalten sind, mit Strom.

**[0072]** In einigen Beispielen kann die Heteroübergangsvorrichtung einen UVLO umfassen, der so

konfiguriert ist, dass er ein Unterspannungszustandssignal erzeugt, wenn ein Eingangsspannungssignal an den Schienenanschluss unter einen Schwellenwert fällt. Die Heteroübergangsvorrichtung ist so konfiguriert, dass sie das Eingangsschaltssignal vom Gate-Anschluss des aktiven Heteroübergangstransistors trennt, wenn das Unterspannungszustandssignal erkannt wird.

**[0073]** Optional ist der UVLO so konfiguriert, dass er ein Eingangsspannungssignal von der Schienenanschlussspannungsklemme empfängt und einen Spannungsteiler umfasst, wobei ein Mittelpunkt des Spannungsteilers so konfiguriert ist, dass er ein Spannungssignal liefert, das das Eingangsspannungssignal entsprechend dem Verhältnis der Widerstände im Spannungsteiler teilt. In einigen Beispielen kann das Widerstandsverhältnis des Potentialteilers der Unterspannungserkennungsschaltung davon abhängen, ob der Übergang des UVLO-Signals von niedrig nach hoch oder von hoch nach niedrig erfolgt.

**[0074]** Der UVLO kann ferner einen Kondensator umfassen, und die Heteroübergangsvorrichtung kann so konfiguriert sein, dass sie den Kondensator auflädt, wenn das geteilte Eingangsspannungssignal über einem Schwellenwert liegt, und den Kondensator entlädt, wenn das geteilte Eingangsspannungssignal unter dem Schwellenwert liegt. Wenn die UVLO einen solchen Kondensator umfasst, kann die UVLO so konfiguriert sein, dass sie einen ersten Ausgang liefert, wenn die Kondensatorladung über einem Schwellenwert liegt, und einen zweiten Ausgang, wenn die Kondensatorladung unter dem Schwellenwert liegt.

**[0075]** In einigen Beispielen kann das UVLO-Signal stattdessen oder auch dazu verwendet werden, den Spannungsregler von einem Modus mit hoher Verlustleistung in einen Modus mit niedriger Verlustleistung zu versetzen, wie zuvor beschrieben.

**[0076]** Gemäß einem weiteren Aspekt der vorliegenden Offenbarung wird eine Spannungsreglerschaltung zur Verwendung in einer auf III-Nitrid-Leistungshalbleitern basierenden Heteroübergangsvorrichtung (in dieser Offenbarung auch als GaN-Chip oder integrierte GaN-Leistungsschaltung bezeichnet) bereitgestellt. Die Spannungsreglerschaltung ist so konfiguriert, dass sie mindestens einen Ausgang mit niedrigem Stromverbrauch und einen Ausgang mit hohem Stromverbrauch bereitstellt, wobei der Ausgang mit niedrigem Stromverbrauch zumindest während des Stand-by-Betriebsmodus aktiviert ist und der Ausgang mit hohem Stromverbrauch während des Stand-by-Betriebsmodus durch das Stand-by-Signal deaktiviert ist. Die auf einem III-Nitrid-Leistungshalbleiter basierende Heteroübergangsvorrichtung kann eine

beliebige geeignete Heteroübergangsvorrichtung sein, zum Beispiel eine Heteroübergangsvorrichtung gemäß einer beliebigen Implementierung der vorliegenden Offenbarung.

**[0077]** Ein Heteroübergangsbaulement kann beispielsweise ein Heteroübergangsbaulement auf der Basis eines III-Nitrid-Leistungshalbleiters sein:

ein Substrat;

ein erstes Terminal;

ein zweites Terminal;

ein Steuerterminal, das so konfiguriert ist, dass es ein Eingangsschaltsignal während eines aktiven Betriebsmodus empfängt und das Eingangsschaltsignal während eines Stand-by-Betriebsmodus nicht empfängt;

einen aktiven Heteroübergangstransistor, der auf dem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:

einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;

einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;

einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist, wobei der Drain-Anschluss operativ mit dem zweiten Anschluss verbunden ist; und

einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;

eine Schaltung zur Erzeugung eines Bereitschaftssignals, die so konfiguriert ist, dass sie ein Bereitschaftssignal erzeugt, wenn das Eingangsschaltsignal an der Steuerklemme für eine bestimmte Zeitspanne nicht erfasst wurde;

eine Spannungsreglerschaltung, die so konfiguriert ist, dass sie zumindest einen Ausgang mit niedrigem Energieverbrauch und einen Ausgang mit hohem Energieverbrauch bereitstellt, wobei der Ausgang mit niedrigem Energieverbrauch zumindest während des Stand-by-Betriebsmodus aktiviert ist und der Ausgang mit hohem Energieverbrauch durch das Stand-by-Signal während des Stand-by-Betriebsmodus deaktiviert ist; und

eine Schienenspannungsklemme, die so konfiguriert ist, dass sie einen Eingang für die Spannungsreglerschaltung bereitstellt;

wobei der Ausgang mit geringem Stromverbrauch an die Schaltung zur Erzeugung von Stand-by-Signalen geliefert wird, um dadurch die Schaltung zur Erzeugung von Stand-by-Signalen mit Strom zu versorgen.

**[0078]** Die Spannungsreglerschaltung kann einen Verarmungstransistor umfassen, wobei:

ein Spannungsnennwert des Verarmungstransistors im Wesentlichen gleich einem Spannungsnennwert eines aktiven Heteroübergangstransistors der III-Nitrid-Leistungshalbleiter-basierten Heteroübergangsvorrichtung ist;

ein Gate-Anschluss des Verarmungstransistors mit dem Source-Anschluss des aktiven Heteroübergangstransistors betriebsmäßig verbunden ist;

ein Drain-Anschluss des Verarmungstransistors entweder operativ mit dem Drain-Anschluss des aktiven Heteroübergangstransistors verbunden ist oder als zusätzlicher externer Anschluss vorgesehen ist; und

ein Source-Anschluss des Verarmungstransistors mit dem Ausgang mit niedrigem Stromverbrauch verbunden ist.

**[0079]** Eine Schienenspannungsklemme kann so konfiguriert sein, dass sie einen Eingang für die Spannungsreglerschaltung bereitstellt.

**[0080]** Gemäß einem weiteren Aspekt der vorliegenden Offenbarung wird eine Unterspannungserkennungsschaltung, die auch als Unterspannungssperrschaltung (UVLO) bezeichnet wird, zur Verwendung in einer auf III-Nitrid-Leistungshalbleitern basierenden Heteroübergangsvorrichtung (in dieser Offenbarung auch als GaN-Chip oder integrierte GaN-Leistungsschaltung bezeichnet) bereitgestellt. Die UVLO-Schaltung ist so konfiguriert, dass sie ein Unterspannungszustandssignal erzeugt, wenn ein Eingangsspannungssignal unter einen Schwellenwert fällt, und die Heteroübergangsvorrichtung ist so konfiguriert, dass sie das Steuersignal vom Gate-Anschluss des aktiven Heteroübergangstransistors bei Erkennung des Unterspannungszustandssignals trennt. Die auf einem III-Nitrid-Leistungshalbleiter basierende Heteroübergangsvorrichtung kann eine beliebige geeignete Heteroübergangsvorrichtung sein, zum Beispiel eine Heteroübergangsvorrichtung gemäß einer beliebigen Implementierung der vorliegenden Offenbarung.

**[0081]** Ein Heteroübergangsbaulement kann beispielsweise ein Heteroübergangsbaulement auf der Basis eines III-Nitrid-Leistungshalbleiters sein:

ein Substrat;

ein erstes Terminal;

ein zweites Terminal;

ein Steuerterminal, das so konfiguriert ist, dass es ein Eingangsschaltsignal während eines aktiven Betriebsmodus empfängt und das Eingangsschaltsignal während eines Standby-Betriebsmodus nicht empfängt;

einen aktiven Heteroübergangstransistor, der auf dem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:

einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;

einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;

einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist, wobei der Drain-Anschluss operativ mit dem zweiten Anschluss verbunden ist; und

einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;

eine Schaltung zur Erzeugung eines Bereitschaftssignals, die so konfiguriert ist, dass sie ein Bereitschaftssignal erzeugt, wenn das Eingangsschaltsignal an der Steuerklemme für eine bestimmte Zeitspanne nicht erfasst wurde;

eine Spannungsreglerschaltung, die so konfiguriert ist, dass sie mindestens einen Ausgang mit niedrigem Stromverbrauch und einen Ausgang mit hohem Stromverbrauch bereitstellt, wobei der Ausgang mit niedrigem Stromverbrauch mindestens während des Stand-by-Betriebsmodus aktiviert ist und der Ausgang mit hohem Stromverbrauch durch das Stand-by-Signal während des Stand-by-Betriebsmodus deaktiviert ist;

eine Schienenspannungsklemme, die so konfiguriert ist, dass sie einen Eingang für die Spannungsreglerschaltung bereitstellt; und

eine Unterspannungssperrschaltung, die so konfiguriert ist, dass sie ein Unterspannungszustandssignal erzeugt, wenn ein Eingangsspannungssignal unter einen Schwellenwert fällt;

wobei die Heteroübergangsvorrichtung so konfiguriert ist, dass sie das Steuersignal vom Gate-Anschluss des aktiven Heteroübergangstransistors bei einer Erfassung des Unterspannungszustandssignals abtrennt; und

wobei der Ausgang mit geringem Stromverbrauch an die Schaltung zur Erzeugung von Stand-by-Signalen geliefert wird, um dadurch die Schaltung zur Erzeugung von Stand-by-Signalen mit Strom zu versorgen.

**[0082]** In manchen Implementierungen kann der UVLO so konfiguriert sein, dass er ein Eingangsspannungssignal empfängt.

**[0083]** Der UVLO kann einen Spannungsteiler umfassen, wobei ein Mittelpunkt des Spannungsteilers so konfiguriert ist, dass er ein Spannungssignal liefert, das das Eingangsspannungssignal entsprechend dem Verhältnis der Widerstände im Spannungsteiler teilt. Das Widerstandsverhältnis des Spannungsteilers kann so konfiguriert sein, dass es davon abhängt, ob das Unterspannungszustandssignal von einem niedrigen zu einem hohen Wert oder von einem hohen zu einem niedrigen Wert übergeht.

**[0084]** Optional kann der UVLO einen Kondensator umfassen, und die Heteroübergangsvorrichtung kann so konfiguriert sein, dass sie den Kondensator auflädt, wenn das geteilte Eingangsspannungssignal über einem Schwellenpegel liegt, und den Kondensator entlädt, wenn das geteilte Eingangsspannungssignal unter dem Schwellenpegel liegt. In weiteren Implementierungen kann der UVLO so konfiguriert sein, dass er einen ersten Ausgang bereitstellt, wenn die Kondensatorladung über einem Schwellenpegel liegt, und einen zweiten Ausgang, wenn die Kondensatorladung unter dem Schwellenpegel liegt.

**[0085]** In einer Implementierung kann der UVLO für die Verwendung mit einem Heteroübergangsbauelement konfiguriert sein, das Folgendes umfasst:

eine Schienenspannungsklemme; und

eine Spannungsreglerschaltung, wobei der Schienenspannungsanschluss als Eingangsanschluss des Spannungsreglerblocks konfiguriert ist;

wobei der Spannungsregler so konfiguriert ist, dass er ein Unterspannungszustandssignal als Eingangssignal empfängt, und wobei der Spannungsregler so konfiguriert ist, dass er auf der Grundlage des Unterspannungszustandssignals in einem Modus mit niedrigem Stromverbrauch oder einem Modus mit hohem Stromverbrauch arbeitet.

Kurzbeschreibung der Zeichnungen

**[0086]** Die vorliegende Offenbarung ist anhand der beigefügten Zeichnungen besser zu verstehen, die jedoch nicht so zu verstehen sind, dass sie die Offenbarung auf die gezeigten spezifischen Ausführungs-

formen beschränken, sondern lediglich der Erklärung und dem Verständnis dienen.

In **Abb. 1** ist schematisch ein GaN-Transistor mit hoher Elektronenbeweglichkeit dargestellt.

**Abb. 2** zeigt ein Flussdiagramm mit Beispielen für den Betrieb einer integrierten Leistungsschaltung.

**Abb. 3** zeigt ein Blockdiagramm von Beispiel-Schaltungsblöcken, die eine integrierte Leistungsschaltung umfassen.

**Abb. 4** zeigt ein schematisches Blockdiagramm einer beispielhaften integrierten Leistungsschaltung.

**Abb. 5** zeigt ein Flussdiagramm mit Beispielen für den Betrieb einer integrierten Leistungsschaltung.

**Abb. 6** zeigt ein schematisches Blockdiagramm eines zweiten Beispiels einer integrierten Leistungsschaltung.

**Abb. 7** zeigt ein schematisches Blockdiagramm eines dritten Beispiels einer integrierten Leistungsschaltung.

**Abb. 8** zeigt ein Schaltbild einer beispielhaften Pegelverschiebungsschaltung.

**Abb. 9** zeigt ein Schaltbild einer beispielhaften Schaltung zur Erzeugung eines Stand-by-Signals.

**Abb. 10** zeigt ein Schaltbild eines zweiten Beispiels für eine Schaltung zur Erzeugung eines Stand-by-Signals.

In **Abb. 11** ist ein Schaltplan eines linearen Spannungsreglers dargestellt.

**Abb. 12** zeigt ein Schaltbild eines zweiten Beispiels für einen linearen Spannungsregler.

**Abb. 13** zeigt ein Schaltbild eines dritten Beispiels für einen linearen Spannungsregler.

In **Abb. 14** ist ein Schaltplan einer beispielhaften Schaltung zur Erzeugung eines UVLO-Signals dargestellt.

**Abb. 15** zeigt ein Schaltbild eines zweiten Beispiels einer Schaltung zur Erzeugung eines UVLO-Signals.

**Abb. 16** zeigt ein Schaltbild eines beispielhaften integrierten Schaltkreisblocks.

**Abb. 17** zeigt schematisch ein Blockschaltbild einer beispielhaften integrierten Schaltung.

**Abb. 18** zeigt schematisch ein Blockschaltbild eines zweiten Beispiels einer integrierten Schaltung.

**Abb. 19** zeigt schematisch ein Blockschaltbild eines dritten Beispiels einer integrierten Schaltung.

**Abb. 20** zeigt schematisch ein Blockschaltbild von GaN-Chips mit parallelen Leistungsbaulementen.

**Abb. 21** zeigt schematisch ein Blockschaltbild eines zweiten Beispiels von GaN-Chips mit parallelen Leistungsbaulementen

**Abb. 22** zeigt ein Schaltbild eines Beispiels für einen Schalter zur Verwendung in einem linearen Spannungsregler.

Detaillierte Beschreibung der bevorzugten Ausführungsformen

**[0087] Abb. 1** zeigt schematisch einen GaN-Transistor mit hoher Elektronenbeweglichkeit, der als Leistungshalbleiterbauelement in der integrierten Leistungsschaltung (IC) gemäß den Ausführungen der vorliegenden Offenbarung verwendet werden kann. **Abb. 1** zeigt einen Querschnitt durch die aktive Fläche eines pGaN-HEMT. Das Bauelement umfasst eine AlGaIn-Schicht 1, eine GaN-Schicht 2, eine Übergangsschicht 3, ein Siliziumsubstrat 4, einen Substratanschluss 5, eine SiO<sub>2</sub>-Passivierung 6, einen Source-Anschluss 8, einen Drain-Anschluss 9, einen Gate-Anschluss 10 und eine hoch p-dotierte GaN-Kappe 11. Der Source- und der Drain-Anschluss sind durch eine dielektrische Oberflächenpassivierungsschicht 7 getrennt. Bei dem gezeigten Bauelement handelt es sich um ein laterales Bauelement mit drei Anschlüssen und einer AlGaIn/GaN-Heterostruktur, die epitaktisch auf einem Standard-Silizium-Wafer gewachsen ist.

**[0088] Abb. 2** zeigt ein Flussdiagramm eines Betriebs der integrierten Leistungsschaltung gemäß einer Implementierung der vorliegenden Offenbarung. Die integrierte Leistungsschaltung arbeitet in Schritt 50 zunächst in einem „normalen“ Betrieb, wobei normale Betriebsbedingungen so definiert sind, dass eine Last an die leistungselektronische Schaltung und das Leistungshalbleiterbauelement angeschlossen ist und die integrierte Schaltung in einem Kommutierungsmodus arbeitet.

**[0089]** Im Normalbetrieb werden zwei Bedingungen der Schaltung überprüft. Eine Bedingung ist, ob das Eingangsteuersignal (auch Steuerschaltsignal oder Eingangsschaltsignal genannt) für eine bestimmte Zeitspanne ausbleibt; dies wird in Schritt 51 festgestellt. Wenn der Controller/Gate-Treiber aufhört, das Steuersignal an die integrierte Leistungsschaltung zu liefern (wie durch das Fehlen des Eingangsteuersignals in Schritt 51 festgestellt), wird in Schritt 52 ein hohes Stand-by-Signal erzeugt. Das hohe Bereitschaftssignal wird verwendet, um ausgewählte Schaltungsblöcke zu deaktivieren (Schritt 53) und

den Betriebsmodus des linearen Spannungsreglers von einem Modus mit hohem Stromverbrauch auf einen Modus mit niedrigem Stromverbrauch umzustellen (Schritt 54).

**[0090]** Eine zweite Bedingung, die in Schritt 55 geprüft wird, ist, ob das Eingangsspannungssignal VDD höher als ein bestimmter Sollwert ist. Fällt das Eingangsspannungssignal unter einen bestimmten Sollwert, wird in Schritt 56 ein UVLO-Erkennungssignal erzeugt. Das hohe UVLO-Erkennungssignal wird verwendet, um den Pfad vom externen Steuersignal zum inneren Gate-Anschluss der Leistungshalbleitervorrichtung in Schritt 57 zu deaktivieren.

**[0091] Abb. 3** zeigt ein Blockdiagramm der Schaltungsblöcke, aus denen der vorgeschlagene Leistungs-IC besteht. Dieser kann eine Schaltung zur Erzeugung von Stand-by-Signalen (100), eine Schaltung zur Erzeugung von Unterspannungssignalen (600), eine Spannungsreglerschaltung (200), eine erste Gruppe von integrierten Schaltungsblöcken (300), die während des Stand-by-Modus aktiviert sind, eine zweite Gruppe von integrierten Schaltungsblöcken (400), die während des Stand-by-Modus deaktiviert sind, und einen HEMT zur Leistungserhöhung (700) umfassen. Beispiele für integrierte Schaltungsblöcke, die in der integrierten Leistungsschaltung verwendet werden können, sind unter anderem ein integrierter Gatetreiber, ein Hilfsgatter (wie das in der PCT-Veröffentlichung Nr. WO2020/225362 beschriebene Hilfsgatter), eine Miller-Klemme, eine Strommessschaltung, eine Überspannungsschutzschaltung, ein Strommessverstärker, eine Temperaturmessschaltung.

**[0092]** Die Anschlüsse der integrierten Leistungsschaltung können einen Drain-Anschluss, einen Source-Anschluss, einen Steueranschluss (zum Empfang eines Steuersignals) und einen Anschluss für ein Eingangsspannungssignal VDD umfassen. Zusätzliche Eingangs- und/oder Ausgangsanschlüsse können je nach Bedarf der in einem bestimmten Leistungs-IC enthaltenen integrierten Schaltungsblöcke eingebaut werden. Der Gate-Anschluss 701 des Leistungsanreicherungs-HEMT 700 kann intern mit den integrierten Schaltungsblöcken 300 und 400 und/oder direkt mit dem Steueranschluss verbunden sein.

**[0093]** Die Steuerklemme und die Gatterklemme 701 des Leistungs-HEMT im Anreicherungsmodus können direkt oder indirekt verbunden sein, z. B. über einen Gattertreiber oder ein Hilfsgatter (wie das in der PCT-Veröffentlichung Nr. WO2020/225362 beschriebene Hilfsgatter).

**[0094] Abb. 4** zeigt einen schematischen Schaltungsblock einer Implementierung der vorliegenden Offenbarung. Der schematische Schaltungsblock

umfasst in diesem Beispiel vier Blöcke: eine Schaltung zur Erzeugung von Stand-by-Signalen 100, einen linearen Spannungsregler 200, eine erste Gruppe von Schaltungsblöcken 300, die während eines Stand-by-Modus in Betrieb sind, und eine zweite Gruppe von Schaltungsblöcken 400, die während des Stand-by-Modus deaktiviert sind. Ein Leistungs-HEMT kann ebenfalls vorgesehen sein, ist aber in diesem Schaltplan nicht enthalten, um die Übersichtlichkeit der Abbildung zu verbessern.

**[0095]** Der lineare Spannungsregler empfängt ein Eingangsspannungssignal VDD (z. B. 20 V) und liefert eine geregelte Spannungsversorgung für den Chip VDDR (z. B. 6 V). In dieser Ausführungsform wird die geregelte Versorgung zur Versorgung der verschiedenen integrierten Schaltungsblöcke des Chips einschließlich der Schaltung zur Erzeugung des Stand-by-Signals verwendet.

**[0096]** Die Schaltung zur Erzeugung des Bereitschaftssignals empfängt das Steuersignal (oder eine aufbereitete Version des Steuersignals) als Eingangssignal. In leistungselektronischen Schaltungen kann das Steuersignal z. B. ein Pulsweitenmodulationssignal (PWM) von einem Gate-Treiber oder einer Steuerung sein. Bleibt das Steuersignal für eine vorbestimmte oder festgelegte Zeit aus, erzeugt die Schaltung zur Erzeugung des Stand-by-Signals ein hohes Stand-by-Signal, das an den linearen Spannungsregler weitergeleitet und zum Umschalten zwischen den Modi mit hoher und niedriger Leistungsaufnahme verwendet wird. Das Stand-by-Signal wird auch an die Gruppen von integrierten Schaltungsblöcken 400 weitergeleitet, die während eines Stand-by-Zustands deaktiviert sind, so dass die Blöcke auf der Grundlage des Stand-by-Signals aktiviert oder deaktiviert werden können.

**[0097] Abb. 5** zeigt ein Flussdiagramm eines Beispiels für den Betrieb einer integrierten Leistungsschaltung gemäß der vorliegenden Offenbarung. Das Flussdiagramm ist dem in **Abb. 2** dargestellten Flussdiagramm ähnlich. Der Unterschied zu **Abb. 2** besteht in der Art und Weise, wie das hohe Bereitschaftssignal verwendet wird, sobald es erzeugt wurde. In **Abb. 5** wird das hohe Bereitschaftssignal verwendet, um die Ausgangsschiene des Spannungsreglers mit hohem Stromverbrauch zu deaktivieren (Schritt 58) und die Verbindung zwischen der Ausgangsschiene mit hohem Stromverbrauch und der Ausgangsschiene mit niedrigem Stromverbrauch zu unterbrechen (Schritt 59).

**[0098] Abb. 6** zeigt einen schematischen Schaltungsblock einer anderen Implementierung der vorliegenden Offenbarung. Wie in **Abb. 4** umfasst auch dieser schematische Schaltungsblock vier Blöcke: eine Schaltung zur Erzeugung eines Stand-by-Signals 100, einen linearen Spannungsregler 200, eine

erste Gruppe von Schaltungsblöcken 300, die während eines Stand-by-Modus in Betrieb sind, und eine zweite Gruppe von Schaltungsblöcken 400, die während eines Stand-by-Modus deaktiviert sind.

**[0099]** Zusätzlich zu diesen Schaltungsblöcken umfasst die Ausführungsform von **Abb. 6** einen weiteren Schaltungsblock, die Entkopplungsschaltung 500, und Kondensatoren 80, 81. In dieser Ausführungsform ist die Ausgangsschiene mit hoher Leistungsaufnahme als Eingang der Entkopplungsschaltung angeschlossen, während die Ausgangsschiene mit niedriger Leistungsaufnahme am Ausgang der Entkopplungsschaltung angeschlossen ist.

**[0100]** Die integrierten Schaltungsblöcke 400 sind direkt mit der Ausgangsschiene VDDR mit hohem Stromverbrauch verbunden. Die Schaltung zur Erzeugung des Bereitschaftssignals und die integrierten Schaltungsblöcke 300 sind direkt mit der Ausgangsschiene VDDR(2) mit niedrigem Stromverbrauch verbunden.

**[0101]** In bestimmten Betriebsarten können die integrierten Schaltungsblöcke 300 über die Entkopplungsschaltung 500 an die Ausgangsschiene VDDR mit hohem Stromverbrauch angeschlossen werden. Im Betrieb kann die Entkopplungsschaltung 500 zwei Funktionen erfüllen. Eine Funktion besteht darin, alle Hochfrequenzsignale von VDDR zu VDDR(2) zu entkoppeln. Diese Funktion ist während des normalen Betriebs der integrierten Schaltung nützlich, wenn VDDR so konfiguriert ist, dass es VDDR(2) mit Strom versorgt. Eine zweite Funktion besteht darin, VDDR von VDDR(2) zu trennen, wenn ein hohes Stand-by-Signal erzeugt wird. In dieser Betriebsart (d. h. im Standby-Modus oder im Leerlauf) wird der Spannungsregler, der die Ausgangsschiene mit hohem Stromverbrauch versorgt, deaktiviert, und der mit VDDR verbundene Kondensator entlädt sich auf Null. Die Entkopplungsschaltung verhindert (durch Trennen von VDDR(2) von VDDR während des Standby-Betriebs) oder minimiert auf andere Weise so weit wie möglich jeglichen Ladungsverlust von VDDR(2) zu VDDR. VDDR(2) bleibt auf einer geregelten Spannung, da es von der Ausgangsschiene mit geringem Stromverbrauch geladen wird, die während des Standby-Modus nicht deaktiviert ist.

**[0102]** Daher werden die Blöcke der integrierten Schaltung 300 im Standby-Betrieb weiterhin von VDDR(2) versorgt, während die Blöcke der integrierten Schaltung 400 nicht mehr von VDDR versorgt werden, das sich auf Null entlädt. Dies ermöglicht eine Verringerung des Gesamtstromverbrauchs in der integrierten Schaltung während eines Standby-Modus im Vergleich zum Gesamtstromverbrauch in der integrierten Schaltung während eines normalen Betriebs.

**[0103]** **Abb. 7** zeigt einen schematischen Schaltungsblock einer anderen Implementierung der vorliegenden Offenbarung. Wie in **Abb. 6** umfasst auch dieser schematische Schaltungsblock fünf Blöcke: eine Schaltung zur Erzeugung eines Stand-by-Signals 100, einen linearen Spannungsregler 200, eine erste Gruppe von Schaltungsblöcken 300, die während eines Stand-by-Modus betriebsbereit sind, eine zweite Gruppe von Schaltungsblöcken 400, die während eines Stand-by-Modus deaktiviert sind, und eine Entkopplungsschaltung 500.

**[0104]** Zusätzlich zu diesen Schaltungsblöcken umfasst diese Ausführungsform einen weiteren Schaltungsblock, die Pegelverschiebungsschaltung 1000. In dieser Ausführungsform ist die Ausgangsschiene VDDR mit hohem Stromverbrauch als Eingang mit der Entkopplungsschaltung 500 verbunden, während die Ausgangsschiene VDDR(2) mit niedrigem Stromverbrauch über die Pegelverschiebungsschaltung 1000 am Ausgang der Entkopplungsschaltung 500 angeschlossen ist. Die Pegelverschiebungsschaltung 1000 kann einen oder mehrere (z. B. mehrere) pegelverschiebende HEMTs 1001, 1002 in Source-Gate-Schaltung umfassen, die in Reihe geschaltet sein können (wie in der Pegelverschiebungsschaltung 1000a von **Abb. 8** dargestellt). In anderen Beispielen kann die Pegelverschiebungsschaltung Dioden oder einen HEMT mit fester Gate-Vorspannung (nicht dargestellt) umfassen.

**[0105]** Wie in **Abb. 6** sind die integrierten Schaltungsblöcke 400 direkt an die Ausgangsschiene VDDR mit hohem Stromverbrauch angeschlossen. Die Schaltung zur Erzeugung des Bereitschaftssignals ist direkt mit der Ausgangsschiene VDDR(2) mit geringem Stromverbrauch verbunden. Die integrierten Schaltungsblöcke 300 sind über die Pegelverschiebungsschaltung 1000 mit der niveaugeschobenen Ausgangsschiene VDDR(3) mit geringem Stromverbrauch verbunden.

**[0106]** In bestimmten Betriebsarten können die integrierten Schaltungsblöcke 300 über die Entkopplungsschaltung 500 an die Ausgangsschiene VDDR mit hohem Stromverbrauch angeschlossen werden. Im Betrieb kann die Entkopplungsschaltung 500 zwei Funktionen erfüllen. Eine Funktion besteht darin, alle Hochfrequenzsignale von VDDR zu VDDR(3) zu entkoppeln. Diese Funktion ist während des normalen Betriebs der integrierten Schaltung nützlich, wenn VDDR so konfiguriert ist, dass es VDDR(3) mit Strom versorgt. Eine zweite Funktion besteht darin, VDDR von VDDR(3) zu trennen, wenn ein hohes Stand-by-Signal erzeugt wird. In dieser Betriebsart (d. h. im Standby-Modus oder im Leerlauf) wird der Spannungsregler, der die Ausgangsschiene mit hohem Stromverbrauch versorgt, deaktiviert, und der an VDDR angeschlossene



Kondensator entlädt sich auf Null. Die Entkopplungsschaltung verhindert (durch Trennen von VDDR(3) von VDDR während des Standby-Betriebs) oder minimiert auf andere Weise so weit wie möglich jeglichen Ladungsverlust von VDDR(3) zu VDDR. VDDR(3) bleibt auf einer geregelten Spannung, da es von der Ausgangsschiene mit geringem Stromverbrauch geladen wird, die während des Standby-Modus nicht deaktiviert ist.

**[0107]** Daher werden die Blöcke der integrierten Schaltung 300 im Standby-Betrieb weiterhin von VDDR(3) mit Strom versorgt, während die Blöcke der integrierten Schaltung 400 nicht mehr von VDDR versorgt werden, das sich auf Null entlädt. Dies ermöglicht eine Verringerung des Gesamtstromverbrauchs in der integrierten Schaltung während eines Standby-Modus im Vergleich zum Gesamtstromverbrauch in der integrierten Schaltung während eines normalen Betriebs.

**[0108]** **Abb. 9** zeigt ein Schaltschema der Schaltung zur Erzeugung des Bereitschaftssignals gemäß einer Implementierung der vorliegenden Offenbarung. Die Schaltung zur Erzeugung des Stand-by-Signals kann wie die Blockschaltung 100 von z. B. den **Abb. 3, 4, 6 und/oder 7** verwendet werden.

**[0109]** Das Steuersignal wird an das Gate des Enhancement-Mode-HEMT 105 angelegt. Wenn das Steuersignal hoch ist, wird der RC-Knoten durch den Enhancement-Mode-HEMT 105 geladen. Wenn das Steuersignal niedrig ist, wird der RC-Knoten durch den Anreicherungsmodus-HEMT in der Stromspiegelschaltung 104 entladen.

**[0110]** Der Entladestrom wird über die Stromspiegelschaltung 104 eingestellt. Die Entladeschaltung ist so ausgelegt, dass sie einen Entladepfad mit einem größeren Widerstand als dem des Ladepfads bereitstellt, so dass der RC-Knoten bei Bereitstellung eines Schaltsteuersignals (z. B. bei einem für die meisten leistungselektronischen Anwendungen geeigneten Tastverhältnis) nahezu vollständig geladen bleibt oder zumindest über der Schwellenspannung des Anreicherungs-HEMT im Wechselrichter 102 liegt.

**[0111]** Alternativ dazu wird der RC-Knoten allmählich entladen, wenn das Steuersignal nicht vorhanden oder anderweitig über längere Zeiträume kontinuierlich niedrig ist. Die Zeit, die der RC-Knoten benötigt, um sich unter die Schwellenspannung des Anreicherungsmodus-HEMT im Wechselrichter 102 zu entladen, kann durch den vom Stromspiegel 104 eingestellten Strom und/oder die Größe des Kondensators 107 gesteuert werden. Wenn der RC-Knoten unter die Schwellenspannung des HEMT im Anreicherungsmodus im Wechselrichter 102 fällt, kann der HEMT abschalten und der Ausgang der Schal-

tung zur Erzeugung des Stand-by-Signals wird von der Stromquelle hochgezogen.

**[0112]** **Abb. 10** zeigt eine schematische Darstellung der Schaltung zur Erzeugung des Stand-by-Signals gemäß einer Implementierung der vorliegenden Offenbarung. Die Schaltung zur Erzeugung des Stand-by-Signals kann wie die Blockschaltung 100 der **Abb. 3, 4, 6 und/oder 7** verwendet werden. Die Schaltung aus **Abb. 10** ähnelt der aus **Abb. 9**, umfasst aber zusätzlich einen Inverter 101 und einen Enhancement-Mode-HEMT 106.

**[0113]** In diesem Beispiel wird das Steuersignal an die Gates des Enhancement-Mode-HEMTs im Inverter 101 und des Enhancement-Mode-HEMTs 105 angelegt. Der Ausgang des Inverters 101 enthält ein invertiertes Steuersignal und ist mit dem Gate-Anschluss eines internen invertierten Anreicherungsmodus-HEMT 106 verbunden. Wenn das Steuersignal hoch ist, wird der RC-Knoten durch den Anreicherungsmodus-HEMT 105 geladen. Wenn das Steuersignal niedrig ist, wird der RC-Knoten durch den Anreicherungsmodus-HEMT 106 entladen.

**[0114]** Der Entladestrom wird über die Stromspiegelschaltung 104 eingestellt. Die Entladeschaltung ist so ausgelegt, dass sie einen Entladepfad mit einem größeren Widerstand als dem des Ladepfads bereitstellt, so dass bei Bereitstellung eines Schaltsteuersignals (z. B. bei einem für die meisten leistungselektronischen Anwendungen geeigneten Tastverhältnis) der RC-Knoten nahezu vollständig geladen bleibt oder zumindest über der Schwellenspannung des Anreicherungs-HEMT im Wechselrichter 102 liegt.

**[0115]** Alternativ dazu wird der RC-Knoten allmählich entladen, wenn das Steuersignal nicht vorhanden oder anderweitig über längere Zeiträume kontinuierlich niedrig ist. Die Zeit, die der RC-Knoten benötigt, um sich unter die Schwellenspannung des Enhancement-Mode-HEMT im Wechselrichter 102 zu entladen, kann durch den vom Stromspiegel 104 eingestellten Strom und die Größe des Kondensators 107 gesteuert werden. Wenn der RC-Knoten unter die Schwellenspannung des HEMT im Anreicherungsmodus im Wechselrichter 102 fällt, kann der HEMT abschalten und der Ausgang der Schaltung zur Erzeugung des Stand-by-Signals wird von der Stromquelle hochgezogen.

**[0116]** **Abb. 11** zeigt ein Schaltschema einer Implementierung eines linearen Spannungsreglers 200a. Der lineare Spannungsregler 200a hat zwei Ausgänge, eine Ausgangsschiene mit hoher Leistungsaufnahme (HP) und eine Ausgangsschiene mit niedriger Leistungsaufnahme (LP). Die beiden Ausgänge werden von zwei internen Schaltkreisen bereitgestellt - Schaltkreis 2000 für die Ausgangsschiene

mit niedrigem Stromverbrauch und Schaltkreis 2001 für die Ausgangsschiene mit hohem Stromverbrauch.

**[0117]** Die Schaltung 2000 umfasst eine Stromquelle 203, einen Serien-HEMT 202 im Verarmungsmodus und einen HEMT 204 im Anreicherungsmodus, die durch den Mittelpunkt eines Spannungsteilers 201 gesteuert werden, sowie einen Ausgangskondensator 210. Die Leistungsaufnahme der Schaltung 2000 wird durch die Größe der Stromquelle 203 und die Größe der Widerstände im Spannungsteiler gesteuert. Die Größe der Stromquelle 203 kann jedoch auch den Strom steuern, der dem Linearregler 200a entnommen werden kann, bevor die geregelte Versorgung abfällt, sowie die Zeit, die benötigt wird, um wieder auf die geregelte Spannung zu laden, wenn die geregelte Versorgung abfällt. Je höher die Leistungsaufnahme der Schaltung 2000 ist, desto mehr Lasten können von der Ausgangsschiene mit geringer Leistungsaufnahme unterstützt werden.

**[0118]** Die Schaltung 2000 ist so konzipiert, dass sie einen geringen Stromverbrauch hat, da sie auch im Leerlauf in Betrieb bleibt, z. B. wenn sich das Gerät im Stand-by-Modus befindet. Diese geringe Leistungsaufnahme trägt dazu bei, die Anforderungen an die Verlustleistung im Leerlaufzustand zu erfüllen. Die Beibehaltung der Ausgangsschiene (LP) mit geringem Stromverbrauch während eines Stand-by-Modus ist daher für Schaltungen wünschenswert, die im Stand-by-Betrieb benötigt werden oder anderweitig nützlich sind, einschließlich und zum Beispiel der Schaltung zur Erzeugung des Stand-by-Signals selbst.

**[0119]** Die Schaltung 2001 umfasst eine Stromquelle 208, einen Serien-HEMT 206 im Verarmungsmodus und einen HEMT 209 im Anreicherungsmodus, die durch den Mittelpunkt eines Spannungsteilers 207 gesteuert werden, sowie einen Ausgangskondensator 211. Die Schaltung 2001 ist für den normalen Betrieb vorgesehen und kann nach den oben für die Schaltung 2000 beschriebenen Grundsätzen ausgelegt werden. Im Normalbetrieb kann die Schaltung 2001 einen höheren Stromverbrauch haben, um die an die geregelte Versorgung HP angeschlossenen integrierten Schaltkreisblöcke zu unterstützen. Daher kann das Stand-by-Signal verwendet werden, um die Schaltung 2001 abzuschalten, wenn ein Stand-by-Zustand erkannt wird (d. h. das Stand-by-Signal SBS ist hoch oder liegt z. B. über einem Schwellenwert), um die Verlustleistung während des Stand-by-Modus zu minimieren. Dieser Vorgang wird durch den Schalter 205 veranschaulicht, der so konfiguriert ist, dass er das Signal SBS als Steuersignal empfängt, die Schaltung 2001 einschaltet, wenn das Signal SBS

niedrig ist, und die Schaltung 2001 ausschaltet, wenn das Signal SBS hoch ist.

**[0120]** Abb. 12 zeigt ein Schaltschema einer weiteren Implementierung eines linearen Spannungsreglers 200b. Der lineare Spannungsregler 200b umfasst ebenfalls zwei Ausgänge, einen Ausgang mit hoher Leistungsaufnahme (HP) und einen Ausgang mit niedriger Leistungsaufnahme (LP), wobei die Ausgänge wiederum von zwei internen Schaltungen bereitgestellt werden - Schaltung 2000 für den Ausgang mit niedriger Leistungsaufnahme und Schaltung 2002 für den Ausgang mit hoher Leistungsaufnahme. Die Schaltung 2000 kann mit der entsprechenden Schaltung 2000 in **Abb. 11** identisch sein.

**[0121]** Im Spannungsregler 200b wird das Bereitschaftssignal als Eingangssignal für die Schaltung 2002 bereitgestellt und bewirkt die Deaktivierung der Schaltung, wenn ein hohes Bereitschaftssignal erkannt wird. Daher erfolgt, ähnlich wie beim Spannungsregler 200a, der Wechsel vom Hochleistungsmodus in den Niedrigleistungsmodus, wenn ein (ausreichend hohes) Bereitschaftssignal erkannt wird. Im Spannungsregler 200b wird das Bereitschaftssignal an den Gate-Anschluss der HEMTs 221, 222 und 224 im Anreicherungsmodus angelegt, so dass die Transistoren im Anreicherungsmodus ausgeschaltet sind, wenn das Bereitschaftssignal niedrig ist, und die Transistoren im Anreicherungsmodus eingeschaltet sind, wenn das Bereitschaftssignal hoch ist.

**[0122]** Wenn das Bereitschaftssignal niedrig ist, wird über den Stromquellenpfad 213 Leistung abgeführt. Der Stromquellenpegel kann auf einen Wert eingestellt werden, der für den linearen Spannungsregler 200b geeignet ist, um alle an seinen Ausgang angeschlossenen Lasten während des normalen Betriebs gemäß den oben beschriebenen Prinzipien zu unterstützen. Der Stromquellenpegel kann jedoch zu einem unerwünscht oder unannehmbar hohen Stromverbrauch im Stand-by-Betrieb führen. Wenn also das Stand-by-Signal erkannt wird (d. h. das SBS-Signal ist ausreichend hoch), nimmt der Stromquellenpfad keinen Strom mehr auf, und während des Stand-by-Betriebs wird der Strom nur von der Ausgangsschaltung 2000 mit geringer Leistungsaufnahme bereitgestellt.

**[0123]** Die Größe des Widerstands 215 bestimmt die Größe der unerwünschten Verlustleistung in der Schaltung 2002, wenn das Stand-by-Signal hoch ist (d. h. wenn sich die integrierte Schaltung im Stand-by-Modus befindet oder wenn das System im Leerlauf arbeitet). Der Widerstand 215 kann so gewählt werden, dass die Verlustleistung in diesem Zustand innerhalb der für die beabsichtigte Verwendung erforderlichen Spezifikationen bleibt.

**[0124] Abb. 13** zeigt ein Schaltschema einer weiteren Implementierung eines linearen Spannungsreglers 200c, der zwischen einem Modus mit hoher Verlustleistung und einem Modus mit niedriger Verlustleistung wechseln kann. Im Spannungsregler 200c ist eine Schaltung 2003 (ähnlich der Schaltung 2001 in **Abb. 11** des Spannungsreglers 200a) während des normalen Betriebs des Leistungschips oder eines anderen Leistungsgeräts mit Spannungsregler 200c in Betrieb.

**[0125]** Wenn das Bereitschaftssignal erkannt wird (d. h. ausreichend hoch ist), wird die Schaltung 2003 mit Hilfe des Schaltungsblocks 235 abgeschaltet. Der Spannungsregler 200c umfasst auch eine zweite Schaltung 2004, die eine geregelte Ausgangsspannungsschiene VDDR liefern kann. Diese Schaltung 2004 umfasst einen Hochspannungs-HEMT im Verarmungsmodus 225, der Strom aus dem Hochspannungs-Drain-Knoten Vdrain zieht. Die Source des Verarmungs-HEMT 225 ist mit dem Ausgangsknoten des Reglers verbunden, und das Gate des Verarmungs-HEMT 225 ist mit der Source des Leistungs-HEMT verbunden. Ein Widerstand 226 kann wie gezeigt in Reihe mit der Source des HEMT 225 geschaltet werden, um den maximal zulässigen Strom zu steuern.

**[0126]** Wenn die Schaltung 2003 im Normalbetrieb angeschlossen ist, kann der Ausgang des linearen Spannungsreglers 200c so ausgelegt sein, dass er einen Wert hat, der größer ist als die Schwellenspannung des Verarmungs-HEMT 225. In diesem Zustand ist die Gate-Source-Spannung  $V_{gs}$  für den Verarmungs-HEMT 225 negativer als seine Schwellenspannung, und daher befindet sich der Verarmungs-HEMT 225 im Aus-Zustand und kann vernachlässigbaren Strom ziehen. Wenn das Standby-Signal erkannt und die Schaltung 2003 abgeschaltet wird, sinkt der Ausgang des linearen Spannungsreglers, bis er einen Wert erreicht, der dem Schwellenwert des Verarmungs-HEMT 225 entspricht. In diesem Zustand befindet sich der Verarmungs-HEMT 225 in Sättigung, und es kann Strom aus der Hochspannungsversorgung entnommen werden, um angeschlossene Schaltungsblöcke zu versorgen, die während eines Standby-Modus betriebsbereit bleiben sollen. Da der Strom aus der Hochspannungsversorgung entnommen wird, zieht die während des Standby-Modus angeschlossene Last nur sehr wenig Strom, so dass die Verlustleistung während des Standby-Modus innerhalb der erforderlichen Grenzen bleibt.

**[0127]** Die Verarmungs-HEMTs der Spannungsregler 200a, b und c können ein Schottky-Gate und/oder ein p-GaN-Insel-Gate haben, wie es im US-Patent Nr. 11081578 beschrieben ist.

**[0128]** Der Drain des Verarmungsmodus-HEMT 225 kann als zusätzlicher externer Anschluss vorgesehen werden, anstatt mit dem Drain des Anreicherungsmodus-HEMT 700 verbunden zu werden. Der HEMT 700 im Anreicherungsmodus soll in diesem Schaltplan zur Veranschaulichung des Hochspannungstransistors dienen. Die geregelte Spannung VDDR kann andere integrierte Schaltungen auf dem Chip versorgen (nicht dargestellt), z. B. einen Strommessverstärker, eine Miller-Clamp-Schaltung, eine UVLO-Schaltung usw. und/oder eine Schaltung zur Erzeugung eines Stand-by-Signals, wie sie z. B. in den **Abb. 9** und **10** dargestellt ist.

**[0129]** Wie oben in Bezug auf die **Abb. 2** und **5** erörtert, kann der integrierte Schaltkreis zusätzlich oder anstelle der Standby-Erkennung auch so ausgelegt sein, dass er eine zweite Bedingung prüft, nämlich ob das Eingangsspannungssignal VDD über einem erforderlichen Mindestwert liegt. Fällt das Eingangsspannungssignal unter den erforderlichen Mindestwert, kann ein UVLO-Signal (Under Voltage Lockout) erzeugt werden.

**[0130] Abb. 14** zeigt eine Implementierung einer Schaltung zur Unterspannungsabschaltung 600a, die ein UVLO-Signal erzeugen kann. Der Mittelpunkt des Spannungsteilers 601 folgt dem Eingangsspannungssignal VDD und ist mit einem Inverter 602, 603 verbunden. Der Ausgang des Inverters 602, 603 treibt dann zusätzliche Anreicherungs-HEMTs 605, 607 an, so dass, wenn VDD größer als der eingestellte Wert ist, der Kondensator 608 über den Transistor 606 geladen wird, und wenn VDD kleiner als der eingestellte Wert ist, der Kondensator 608 über den Transistor 607 entladen wird.

**[0131]** Der Kondensator ist mit dem Eingang eines zweiten Inverters 609, 610 verbunden, so dass das Ausgangssignal der UVLO-Schaltung 600a niedrig ist, wenn der Kondensator geladen ist, und das Ausgangssignal der UVLO-Schaltung 600a hoch ist, wenn der Kondensator entladen ist. Das UVLO-Ausgangssignal kann verwendet werden, um ein Steuerungssignal von einem Gate-Anschluss eines Hochspannungstransistors zu trennen. Darüber hinaus kann das UVLO-Signal auch verwendet werden, um einen Spannungsregler wie die Spannungsregler 200a, b und c von einem Modus mit hohem Stromverbrauch in einen Modus mit niedrigem Stromverbrauch zu schalten, wie zuvor beschrieben.

**[0132]** Der Entladestrom durch den Transistor 607 kann über die Stromspiegelungsschaltung 611, 612, 613 eingestellt werden. Die Schaltung 600a kann ferner so ausgelegt sein, dass sie eine gewisse Filterung von Hochfrequenzsignalen am VDD-Eingang bietet, so dass das UVLO-Signal nicht ausgelöst wird, wenn das VDD-Signal nur kurzzeitig abfällt, beispielsweise durch zusätzliche Hochfrequenz-Filter-

komponenten, die mit dem VDD-Eingang verbunden sind.

**[0133]** Die UVLO-Schaltung kann eine gewisse Hysterese aufweisen, wie in der UVLO-Schaltung 600b in **Abb. 15** gezeigt. Die Hysterese wird durch einen zusätzlichen HEMT 615 im Anreicherungsmodus in der Schaltung implementiert, der das Widerstandsverhältnis des Potenzialteilers 614 ändern kann, je nachdem, ob der UVLO-Signalübergang von niedrig zu hoch oder von hoch zu niedrig ist.

**[0134]** **Abb. 16** zeigt eine Beispielimplementierung eines integrierten Schaltungsblocks 3000, der im Standby-Modus aktiviert werden kann, indem er beispielsweise an die Ausgangsschiene mit geringem Stromverbrauch (oder an die niveaugeschobene Ausgangsschiene mit geringem Stromverbrauch) angeschlossen wird, wie zuvor beschrieben. Der integrierte Schaltkreisblock 3000 wird über die Spannungsschiene VDDX mit Strom versorgt. VDDX kann zum Beispiel VDDR sein, wenn der Schaltungsblock 3000 in der in **Abb. 4** und **Abb. 13** dargestellten Schaltung verwendet wird. VDDX kann VDDR (2) sein, wenn der Schaltungsblock 3000 in der in **Abb. 6** dargestellten Schaltung verwendet wird. VDDX kann VDDR (3) sein, wenn der Schaltungsblock 3000 in der in **Abb. 7** dargestellten Schaltung verwendet wird. Dieser Schaltungsblock 3000 umfasst einen Inverter 302 und einen Miller-Klemmentransistor 301. Der Inverter 302 kann das Steuersignal als Eingangssignal oder eine konditionierte Version des Steuersignals erhalten. Dies kann auch für den Gate-Anschluss des Anreicherungs-HEMT 700 der Fall sein. Es kann wünschenswert sein, den Betrieb der Miller-Klemme 301 während eines Bereitschaftsmodus aufrechtzuerhalten, um den Leistungs-HEMT 700 und das Gesamtsystem zu schützen, z. B. wenn die integrierte Leistungsschaltung vor schnellen  $dV/dt$ -Transienten verwendet wird. Während des Stand-by-Modus ist das Steuersignal niedrig und der Ausgang des Wechselrichters 302 daher hoch. In diesem Zustand ist der Miller-Klemmentransistor 301 eingeschaltet, so dass der Source- und der Gate-Anschluss des HEMT 700 über einen Pfad mit geringem Widerstand verbunden sein können. Dieser Pfad bietet eine gewisse Immunität gegen schnelle  $dV/dt$ -Transienten, die ein falsches Einschalten des Leistungs-HEMT bewirken können.

**[0135]** **Abb. 17** zeigt ein weiteres Beispiel für die Implementierung eines integrierten Schaltungsblocks 3000. Im Schaltungsblock 3000 erhält der Wechselrichter 302 ein Eingangssignal, das indirekt vom Steuersignal stammt. Das Schaltsteuersignal kann mit Hilfe eines weiteren Schaltungsblocks 900 entsprechend den Anforderungen an den Eingang des Wechselrichters 302 in der Größe herab- (oder herauf-) gesetzt werden. In ähnlicher Weise kann das Schaltsteuersignal mit Hilfe eines Hilfsgatter-

Schaltungsblocks 800 konditioniert werden, bevor es an den Gate-Anschluss des Anreicherungsleistungstransistors 700 angelegt wird. In einem Beispiel kann der Hilfs-Gate-Schaltungsblock 800 so funktionieren, wie in der US-Patentanmeldung Nr. 17/350490 beschrieben und als US2021/0335781 A1 veröffentlicht.

**[0136]** **Abb. 18** zeigt ein weiteres Beispiel für die Implementierung einer integrierten Schaltung. In dieser Abbildung ist ein Beispiel für einen Schaltungsblock 4000 dargestellt, der während eines Standby-Betriebs deaktiviert werden kann, indem er z. B. an die Ausgangsschiene VDDR mit hohem Stromverbrauch angeschlossen wird, wie zuvor beschrieben. Dieser Schaltungsblock 4000 umfasst einen Inverter 402 und einen Miller-Clamp-Transistor 401. Der Schaltungsblock 4000 kann in ähnlicher Weise arbeiten wie der zuvor beschriebene Schaltungsblock 3000. Der Schaltungsblock 4000 ist jedoch so ausgelegt, dass er nur während des Schaltvorgangs der Hauptstromversorgungseinrichtung 700 aktiv ist und nicht während eines Stand-by-Modus. Das bedeutet, dass die Transistoren im Inneren des Blocks 4000 so ausgelegt sind, dass sie ein effektives und schnelles Schalten der Hauptstromversorgungseinrichtung 700 ermöglichen, und daher kann der Block 4000 während des Betriebs mehr Strom verbrauchen als Block 3000. Mit anderen Worten, die beiden Schaltungsblöcke 3000, 4000 können unterschiedlich ausgelegt sein, um den Kompromiss zwischen Verlustleistung und Geschwindigkeit bei verschiedenen Betriebsarten der Schaltung zu optimieren.

**[0137]** Da der Schaltungsblock 4000 im Standby-Betrieb deaktiviert ist, wo die zulässige Verlustleistung begrenzt ist, kann er so ausgelegt werden, dass er im „aktiven“ Betrieb schneller ist. Schneller kann sich auf die Reaktionszeit und/oder die Einschwingzeit der Schaltung beziehen. Im Gegensatz dazu bleibt der Block 3000 im Standby-Betrieb aktiv, und die Miller-Klemme 301 kann sich im Ein-Zustand befinden, wenn das Leistungsgerät 700 im Aus-Zustand ist. Darüber hinaus kann der Miller-Klemmen-Transistor 401 so ausgelegt sein, dass er größer ist (d. h. einen geringeren Widerstand aufweist) als der Miller-Klemmen-Transistor 301. Dies kann eine bessere Immunität gegen  $dV/dt$ -Transienten während des „normalen“ Betriebs bieten, um falsche Einschaltvorgänge des Leistungs-HEMT 700 zu verhindern oder zu reduzieren. Der Miller-Klemmen-Transistor 301 kann einen größeren Durchlasswiderstand haben als der Durchlasswiderstand der Miller-Klemme 401.

**[0138]** **Abb. 19** zeigt ein weiteres Beispiel für die Implementierung einer integrierten Schaltung. **Abb. 19** ähnelt der **Abb. 18**, jedoch umfasst der Schaltungsblock 4100 anstelle eines einzelnen Miller-Klemmen-Transistors 401 ein Netzwerk aus meh-

renen verteilten Miller-Klemmen-Subtransistoren 401a, 401b, 401c, 401d. Die Miller-Klemmen 401a, 401b, 401c, 401d sind nur während des Schaltvorgangs des Hauptleistungsgeräts aktiv, das aus parallelen Sub-HEMTs 700a, b, c und d besteht. Die Miller-Klemmen-Transistoren 401a, 401b, 401c, 401d sind zwischen dem Gate- und dem Source-Anschluss eines verteilten Netzwerks der Leistungs-Sub-HEMTs 700a, 700b, 700c und 700d angeschlossen.

**[0139]** Das verteilte Netzwerk von Miller-Klemmen-Transistoren kann es ermöglichen, diese Transistoren in größerer Nähe zum entsprechenden Leistungs-HEMT, z. B. 700a, 401 a, zu platzieren, so dass die parasitären Effekte in den Verbindungen zwischen dem Leistungs-Sub-HEMT und seinem entsprechenden Miller-Klemmen-Subtransistor minimiert werden. Dies kann die Abschaltgeschwindigkeit des Leistungstransistors verbessern und die Immunität gegenüber  $dV/dt$ -Transienten erhöhen. Die Miller-Klammer-Subtransistoren können von einer einzigen Inverterschaltung 402 angesteuert werden. Alternativ kann jeder Miller-Klammer-Subtransistor 401a, 401b, 401c, 401 d einen eigenen Inverter haben (nicht dargestellt).

**[0140]** Der Schaltungsblock 4100 kann während eines Stand-by-Betriebs deaktiviert werden, ähnlich wie der Schaltungsblock 4000, und kann daher gemäß den oben in Bezug auf **Abb. 18** dargestellten Prinzipien optimiert werden. Der Schaltungsblock 3000 bleibt während des Stand-by-Betriebs aktiv (wenn sich das Leistungsbaulement 700, hier bestehend aus mehreren parallelen HEMT-Transistoren 700a, 700b, 700c und 700d, im Aus-Zustand befindet und die Spannung zwischen Drain- und Source-Anschluss sperrt). Der Transistor der Miller-Klemme 301 kann einen größeren Durchlasswiderstand aufweisen als der äquivalente parallele Durchlasswiderstand der Miller-Klemmen 401a, 401 b, 401c, 401d. In einem anderen, hier nicht dargestellten Beispiel kann jeder Teiltransistor der Miller-Klemme von einem Netzwerk verteilter Inverter-Teilschaltungen und nicht von einer einzigen Inverterschaltung 402 angesteuert werden.

**[0141]** **Abb. 20** zeigt parallele GaN-Chips 7000, 7001, wobei die GaN-Chips der in **Abb. 18** dargestellten Schaltung ähnlich sind. Bei Anwendungen mit hoher Leistung kann es wünschenswert sein, mehr als einen Chip parallel zu schalten. **Abb. 20** zeigt zwar zwei parallel geschaltete GaN-Chips, es können jedoch auch mehr als zwei GaN-Chips vorgesehen werden. Jeder der Chips verfügt über eine Hilfsgatterschnittstelle 800 und eine doppelte Miller-Klemme (eine für den Standby-Betrieb 3000 und eine für den aktiven Schaltbetrieb 4000). Zusätzliche Verbindungen können zwischen den internen Gate-Anschlüssen des aktiven Heteroübergangstransistors 700 (hier nicht dargestellt) oder den Gates der

aktiven Miller-Klemmen (als zusätzliche Stifte 403) vorgesehen werden, so dass bei Parallelschaltung und beim Schalten die erste Miller-Klemme, die eingeschaltet wird, alle anderen Haupt-HEMT-Transistoren in den Chips 7000, 7001 ausschaltet. Dies kann vorteilhaft sein, um Verzögerungen zu vermeiden, die auf unterschiedliche Parasitika innerhalb des integrierten Schaltkreises jedes Chips zurückzuführen sind, z. B. aufgrund von Prozessschwankungen. Darüber hinaus kann dies auch aufgrund unterschiedlicher Parasitika auf der Leiterplattenebene von Vorteil sein.

**[0142]** **Abb. 21** zeigt eine weitere Implementierung von parallelen GaN-Chips ähnlich der in **Abb. 20** gezeigten. **Abb. 21** zeigt parallele GaN-Chips 7002, 7003, wobei die GaN-Chips den in **Abb. 19** dargestellten Schaltungen ähnlich sind. Wie in **Abb. 19** näher erläutert, sind die Miller-Clamp-Subtransistoren 401 a, 401 b, 401 c und 401 d zwischen dem Gate- und dem Source-Anschluss eines verteilten Netzwerks der Leistungs-Sub-HEMT 700a, 700b, 700c und 700d angeschlossen. Ähnlich wie in **Abb. 20** können zusätzliche Verbindungen zwischen den internen Gate-Anschlüssen des aktiven Heteroübergangstransistors 700a, 700b, 700c, 700d (hier nicht dargestellt) oder den Gates der aktiven Miller-Klammern (als zusätzliche Stifte 403) vorgesehen werden, so dass bei Parallelschaltung und beim Schalten die erste Miller-Klammer, die eingeschaltet wird, alle anderen Haupt-HEMT-Transistoren im Chip 7002, 7003 ausschaltet.

**[0143]** **Abb. 22** zeigt ein Schaltungsschema für eine Implementierung der in **Abb. 11** und **Abb. 13** dargestellten Schalter 205, 235. Die Schaltung umfasst zwei Anreicherungs-HEMTs 2351, 2352 und eine Stromquelle 2353. Wenn das Bereitschaftssignal niedrig ist, befindet sich der HEMT 2351 im Aus-Zustand und das Gate des HEMT 2352 kann von der Stromquelle auf ein Potenzial nahe VDD gezogen werden. Unter diesen Bedingungen ist HEMT 2352 leitend. Wenn das Bereitschaftssignal hoch ist, befindet sich HEMT 2352 im Ein-Zustand und das Gate von HEMT 2352 wird nahe an Masse gezogen. Unter dieser Bedingung ist HEMT 2352 nicht leitend.

#### Liste der Referenznummern

1	AiGaN-Schicht
2	GaN-Schicht
3	Übergangsschicht
4	Siliziumsubstrat
5	Substrat-Terminal
6	SiO <sub>2</sub> -Passivierungsschicht

7	Oberflächenpassivierung dielektrische Schicht	205	Schalter
		206	Depletion mode HEMT
8	Quellterminal	207	Potentialtrenner
9	Ablassklemme	208	Stromquelle
10	Gate-Terminal	209	Erweiterungsmodus HEMT
11	p-dotierte GaN-Kappe	210	Kapazitives Element
50	Leistungs-IC im Normalbetrieb	211	Kapazitives Element
51	Steuersignal für eingestellte Zeit nicht vorhanden?	212	Transistor
52	Erzeugung des Bereitschaftssignals	213	Stromquellenpfad
		214	Transistor
53	Ausgewählte Schaltkreisblöcke deaktivieren	215	Resistives Element
		216	Dioden
54	Linearer Spannungsregler in den Zustand niedriger Leistungsaufnahme schalten	217	Transistor
		218	Potentialtrenner
55	VDD > Eingestellter Wert	219	Transistor
56	Erzeugung eines UVLO-Signals	220	Kapazitives Element
57	Steuersignalfad zum inneren Gate-Anschluss abschneiden	221	Erweiterungsmodus HEMT
		222	Erweiterungsmodus HEMT
58	Schiene mit hohem Stromverbrauch deaktivieren	223	Diode
		224	Erweiterungsmodus HEMT
59	Verbindung zwischen Ausgangsschiene mit hohem und niedrigem Stromverbrauch deaktivieren	225	Depletion mode HEMT
		226	Resistives Element
80	Kapazitives Element	228	Kapazitives Element
81	Kapazitives Element	229	Transistor
100	Stand-by-Signalerzeugungsschaltung	230	Resistives Element
100a	Stand-by-Signalerzeugungsschaltung	231	Resistives Element
		232	Transistor
101	Wechselrichterschaltung	234	Stromquelle
102	Wechselrichterschaltung	235	Schalter
103	Stromquelle	300	IC-Blöcke im Standby-Modus aktiviert
104	Stromspiegel		
105	Anreicherungsmodus HEMT	301	Miller-Klemmtransistor
106	Anreicherungsmodus HEMT	302	Wechselrichter
107	Kapazitives Element	400	IC-Blöcke im Standby deaktiviert
200	Spannungsregler	401	Miller-Klemmtransistor
200a-c	Spannungsregler	401a-d	Miller-Klemme Sub-Transistor
201	Potentialtrenner	402	Wechselrichter
202	HEMT im Verarmungsmodus	403	Zusätzliche Stifte
203	Stromquelle	500	Entkopplungsschaltung
204	Erweiterungsmodus HEMT	600	Unterspannungs-Abschaltkreis (UVLO)

600a,b	Unterspannungs-Abschaltkreis (UVLO)	4100	Schaltkreisblock während eines Stand-by-Betriebs deaktiviert
601	Potentialtrenner	7000	GaN-Chip
602	Wechselrichter	7001	GaN-Chip
603	Wechselrichter	7002	GaN-Chip
604	Aktuelle Quelle	7003	GaN-Chip
605	Erweiterungsmodus HEMT		<b>[0144]</b> Sofern nicht ausdrücklich angegeben, kann es sich bei den Heteroübergangstransistoren um jeden bekannten Transistor mit Heteroübergang handeln, z. B. einen p-Gate-HEMT-Transistor, einen Schottky-Gate-Transistor oder einen Transistor mit isoliertem Gate wie den MISFET (Metal Insulating Semiconductor Field Effect Transistor). Bei den Dioden kann es sich um Schottky-Dioden, Zener-Dioden oder pn-Dioden handeln oder um Dioden, die aus einem Transistor hergestellt werden, indem der Gate-Anschluss mit einem der anderen Anschlüsse verbunden wird. Der in dieser Offenlegung beschriebene Heterojunction-Chip oder das Heterojunction-Leistungsbaulement kann als intelligentes Heterojunction-Leistungsbaulement oder intelligenter Heterojunction-Chip oder integrierter Heterojunction-Leistungsschaltkreis oder integrierter Heterojunction-Schaltkreis bezeichnet werden.
606	Transistor		
607	Anreicherungsmodus HEMT		
608	Kapazitives Element		
609	Wechselrichter		
610	Wechselrichter		
611	Stromspiegelungsschaltung		
612	Stromspiegelungsschaltung		
613	Stromspiegelungsschaltung		
614	Potentialtrenner		
615	Erweiterungsmodus HEMT		
700	Anreicherungsmodus HEMT		
700a-d	Anreicherungsmodus HEMT		
701	Gate-Terminal		
800	Hilfstorschaltung		<b>[0145]</b> Der Fachmann wird verstehen, dass in der vorstehenden Beschreibung und den beigefügten Ansprüchen Positionsbegriffe wie „oben“, „oben“, „überlappen“, „unter“, „seitlich“ usw. unter Bezugnahme auf konzeptionelle Abbildungen einer Vorrichtung verwendet werden, z. B. solche, die Standard-Querschnittsperspektiven zeigen, und solche, die in den beigefügten Zeichnungen dargestellt sind. Diese Begriffe werden der Einfachheit halber verwendet, sind aber nicht als einschränkend zu verstehen. Diese Begriffe sind daher so zu verstehen, dass sie sich auf eine Vorrichtung beziehen, die sich in einer Ausrichtung befindet, wie sie in den beigefügten Zeichnungen dargestellt ist.
900	Schaltkreisblock		
1000	Pegelverschiebungsschaltung		
1000a	Pegelverschiebungsschaltung		
1001	HEMT mit Source-Gate-Anschluss		
1002	HEMT mit Source-Gate-Anschluss		
2000	Schaltung mit geringem Stromverbrauch		
2001	Schaltung mit hohem Stromverbrauch		
2002	Schaltung mit hohem Stromverbrauch		
2003	Schaltung mit hohem Stromverbrauch		
2004	Spannungsschienen-Ausgangsschaltung		
2351	Erweiterungsmodus HEMT		
2352	Erweiterungsmodus HEMT		
2353	Stromquelle		
3000	Schaltkreisblock während eines Standby-Betriebs aktiviert		<b>[0146]</b> Obwohl die Offenbarung in Form von bevorzugten Ausführungsformen, wie oben dargelegt, beschrieben wurde, ist es zu verstehen, dass diese Ausführungsformen nur zur Veranschaulichung dienen und dass die Ansprüche nicht auf diese Ausführungsformen beschränkt sind. Der Fachmann kann im Hinblick auf die Offenbarung Modifikationen und Alternativen vornehmen, die in den Anwendungsbebereich der beigefügten Ansprüche fallen. Jedes Merkmal, das in der vorliegenden Beschreibung offenbart oder dargestellt ist, kann in die Offenbarung aufgenommen werden, sei es allein oder in einer geeigneten Kombination mit jedem anderen hier offengelegten oder dargestellten Merkmal.
4000	Schaltkreisblock während eines Standby-Betriebs deaktiviert		
			<b>[0147]</b> Dem Fachmann werden viele andere wirksame Alternativen einfallen. Es versteht sich, dass

die Offenbarung nicht auf die beschriebenen Ausführungsformen beschränkt ist, sondern alle Modifikationen umfasst, die in den Geist und Umfang der Offenbarung fallen.



**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- WO 2020225362 [0055, 0091, 0093]
- US 11081578 [0127]
- US 17350490 [0135]
- US 20210335781 A1 [0135]

## Patentansprüche

1. III-Nitrid-Leistungshalbleiter mit Heteroübergang, umfassend:  
 ein Substrat;  
 ein erstes Terminal;  
 ein zweites Terminal;  
 ein Steuerterminal, das so konfiguriert ist, dass es ein Eingangsschaltsignal während eines aktiven Betriebsmodus empfängt und das Eingangsschaltsignal während eines Standby-Betriebsmodus nicht empfängt;  
 einen aktiven Heteroübergangstransistor, der auf dem Substrat ausgebildet ist, wobei der aktive Heteroübergangstransistor umfasst:  
 einen ersten III-Nitrid-Halbleiterbereich mit einem ersten Heteroübergang, der ein aktives zweidimensionales Trägergas enthält;  
 einen Source-Anschluss, der betriebsmäßig mit dem III-Nitrid-Halbleiterbereich verbunden ist und weiter mit dem ersten Anschluss verbunden ist;  
 einen Drain-Anschluss, der seitlich von dem ersten Anschluss beabstandet und operativ mit dem III-Nitrid-Halbleiterbereich verbunden ist, wobei der Drain-Anschluss operativ mit dem zweiten Anschluss verbunden ist; und  
 einen aktiven Gate-Bereich, der über dem III-Nitrid-Halbleiterbereich und zwischen dem ersten Anschluss und dem zweiten Anschluss ausgebildet ist;  
 eine Schaltung zur Erzeugung eines Bereitschaftssignals, die so konfiguriert ist, dass sie ein Bereitschaftssignal erzeugt, wenn das Eingangsschaltsignal an der Steuerklemme für eine festgelegte Zeitspanne nicht erfasst wurde;  
 mindestens einen Miller-Klemmtransistor und eine mit dem mindestens einen Miller-Klemmtransistor verbundene Treiberschaltung;  
 eine Spannungsreglerschaltung, die so konfiguriert ist, dass sie zumindest einen Ausgang mit niedrigem Energieverbrauch und einen Ausgang mit hohem Energieverbrauch bereitstellt, wobei der Ausgang mit niedrigem Energieverbrauch zumindest während des Stand-by-Betriebsmodus aktiviert ist und der Ausgang mit hohem Energieverbrauch durch das Stand-by-Signal während des Stand-by-Betriebsmodus deaktiviert ist; und  
 eine Schienenspannungsklemme, die so konfiguriert ist, dass sie einen Eingang für die Spannungsreglerschaltung bereitstellt;  
 wobei das Ausgangssignal mit geringem Stromverbrauch an die Treiberschaltung des mindestens einen Miller-Klemmtransistors geliefert wird, um dadurch den mindestens einen Miller-Klemmtransistor während des Stand-by-Betriebsmodus in einem eingeschalteten Zustand zu halten; und  
 wobei der Ausgang mit geringem Stromverbrauch an die Schaltung zur Erzeugung von Stand-by-Signalen geliefert wird, um dadurch die Schaltung zur

Erzeugung von Stand-by-Signalen mit Strom zu versorgen.

2. Heteroübergangsvorrichtung nach Anspruch 1, wobei die Heteroübergangsvorrichtung mindestens eines der folgenden Elemente umfasst:  
 einen Kondensator, der zwischen dem Ausgang mit hohem Energieverbrauch und dem Quellenanschluss angeschlossen ist; und  
 einen Kondensator, der zwischen dem Ausgang mit geringem Stromverbrauch und dem Quellenanschluss angeschlossen ist.

3. Heteroübergangsvorrichtung nach Anspruch 2, wobei der mit dem Ausgang mit hohem Stromverbrauch verbundene Kondensator so konfiguriert ist, dass er sich während des Stand-by-Betriebsmodus auf Masse entlädt.

4. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 3, wobei während des aktiven Betriebsmodus die Schaltung, die den Ausgang mit hoher Leistungsaufnahme liefert, so konfiguriert ist, dass sie einen höheren Ruhestrom zieht als die Schaltung, die den Ausgang mit niedriger Leistungsaufnahme liefert.

5. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 4, wobei die Schaltung zur Erzeugung des Bereitschaftssignals einen Kondensator umfasst und  
 wobei die Heteroübergangsvorrichtung so konfiguriert ist, dass sie den Kondensator auflädt, wenn das Eingangsschaltsignal hoch ist, und den Kondensator entlädt, wenn das Eingangsschaltsignal niedrig ist; und  
 wobei der Widerstand eines Ladepfades des Kondensators geringer ist als der Widerstand eines Entladepfades des Kondensators.

6. Heteroübergangsvorrichtung nach Anspruch 5, mit einer Stromspiegelschaltung, die so konfiguriert ist, dass sie einen maximalen Entladestrom des Kondensators einstellt.

7. Heteroübergangsvorrichtung nach Anspruch 5 oder 6, wobei die Schaltung zur Erzeugung des Bereitschaftssignals so konfiguriert ist, dass sie ein erstes Ausgangssignal liefert, wenn die Kondensatorladung über einem Schwellenwert liegt, und ein zweites Ausgangssignal, wenn die Kondensatorladung unter einem Schwellenwert liegt.

8. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 7, wobei der Ausgang mit hoher Leistungsaufnahme mit mindestens einem der folgenden Elemente verbunden ist:  
 einen zweiten Miller-Klemmtransistor und die zugehörige Treiberschaltung;  
 einen Strommessverstärker;

eine Überstromschutzschaltung;  
 eine Schaltung zur Temperaturmessung;  
 eine Übertemperaturschutzschaltung;  
 eine Schaltung zur Steuerung der Anstiegsge-  
 schwindigkeit; und/oder eine Unterspannungserken-  
 nung oder Sperrschaltung.

9. Heteroübergangsvorrichtung nach Anspruch 8, wobei der zweite Miller-Klemmtransistor Teil einer Pull-Down-Schaltung ist, die ein verteiltes Netzwerk von Pull-Down-Teilschaltungen umfasst, die mit einem Netzwerk von aktiven Heteroübergang-Subtransistoren verbunden sind.

10. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 9, wobei der Miller-Klemmtransistor und seine zugehörige Treiberschaltung über eine Pegelverschiebungsschaltung operativ mit dem Ausgang mit geringem Stromverbrauch verbunden sind, wobei die Pegelverschiebungsschaltung optional einen mit Source-Gate verbundenen Transistor oder einen Transistor mit fester Gate-Vorspannung umfasst.

11. Heteroübergangsvorrichtung nach Anspruch 10, die eine Entkopplungsschaltung umfasst, die operativ zwischen dem Ausgang mit hohem Energieverbrauch und dem Ausgang mit niedrigem Energieverbrauch angeschlossen ist, wobei die Entkopplungsschaltung so konfiguriert ist, dass sie durch das Stand-by-Signal aktiviert oder deaktiviert wird, und wobei:

wenn das Bereitschaftssignal kleiner als ein Schwellenwert ist, wird die Entkopplungsschaltung aktiviert, um dadurch den Ausgang mit hohem Energieverbrauch mit dem Ausgang im Modus mit niedrigem Energieverbrauch operativ zu verbinden; und  
 Wenn das Bereitschaftssignal über dem Schwellenwert liegt, wird die Entkopplungsschaltung deaktiviert, um den Ausgang mit hohem Stromverbrauch und den Ausgang mit niedrigem Stromverbrauch zu entkoppeln.

12. Heteroübergangsvorrichtung nach Anspruch 11, wobei die Entkopplungsschaltung so konfiguriert ist, dass sie als Tiefpassfilter arbeitet.

13. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 12, die eine Unterspannungserfassungsschaltung umfasst, die so konfiguriert ist, dass sie ein Unterspannungszustandssignal erzeugt, wenn ein Eingangsspannungssignal an den Schienenanschluss unter einen Schwellenwert fällt; wobei die Heteroübergangsvorrichtung so konfiguriert ist, dass sie das Eingangsschaltssignal vom Gate-Anschluss des aktiven Heteroübergangstransistors bei einer Erfassung des Unterspannungszustandssignals trennt.

14. Heteroübergangsvorrichtung nach Anspruch 13, wobei die Unterspannungserkennungsschaltung so konfiguriert ist, dass sie ein Eingangsspannungssignal von der Schienenanschlussschaltung empfängt; und die Unterspannungserkennungsschaltung einen Spannungsteiler umfasst, wobei ein Mittelpunkt des Spannungsteilers so konfiguriert ist, dass er ein Spannungssignal bereitstellt, das das Eingangsspannungssignal entsprechend dem Verhältnis der Widerstände in dem Spannungsteiler teilt.

15. Heteroübergangsvorrichtung nach Anspruch 14, wobei die Unterspannungserkennungsschaltung einen Kondensator umfasst und wobei die Heteroübergangsvorrichtung so konfiguriert ist, dass sie den Kondensator auflädt, wenn das geteilte Eingangsspannungssignal über einem Schwellenpegel liegt, und den Kondensator entlädt, wenn das geteilte Eingangsspannungssignal unter dem Schwellenpegel liegt.

16. Heteroübergangsvorrichtung nach Anspruch 15, wobei die Unterspannungserkennungsschaltung so konfiguriert ist, dass sie einen ersten Ausgang liefert, wenn die Kondensatorladung über einem Schwellenwert liegt, und einen zweiten Ausgang, wenn die Kondensatorladung unter dem Schwellenwert liegt.

17. Heteroübergangsvorrichtung nach Anspruch 16, wobei ein Widerstandsverhältnis des Spannungsteilers davon abhängt, ob das Unterspannungszustandssignal von einem niedrigen zu einem hohen Wert oder von einem hohen zu einem niedrigen Wert übergeht.

18. Heteroübergangsvorrichtung nach Anspruch 13, wobei die Spannungsreglerschaltung so konfiguriert ist, dass sie das Unterspannungszustandssignal als ein Eingangssignal empfängt, und wobei der Spannungsregler so konfiguriert ist, dass er auf der Grundlage des Unterspannungszustandssignals in einem Modus mit niedrigem Energieverbrauch oder einem Modus mit hohem Energieverbrauch arbeitet.

19. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 18, wobei der Spannungsregler Folgendes umfasst:

einen ersten Transistor, der betriebsmäßig in Reihe zwischen einem Eingang und einem Ausgang des Spannungsreglers geschaltet ist, wobei der erste Transistor ein Anreicherungs- oder Verarmungstransistor ist;

eine Stromquelle, die betriebsmäßig zwischen dem Eingang des Spannungsreglers und einem Gate des Anreicherungs- oder Verarmungstransistors angeschlossen ist;

einen zweiten Transistor, wobei der zweite Transis-

tor ein Anreicherungstransistor ist und wobei ein Drain des zweiten Transistors betriebsmäßig mit dem Gate des ersten Transistors verbunden ist; und einen Spannungsteiler, wobei ein Mittelpunkt des Spannungsteilers betriebsmäßig mit einem Gate des zweiten Transistors verbunden ist.

20. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 19, wobei die Heteroübergangsvorrichtung parallel mit einer oder mehreren zweiten Heteroübergangsvorrichtungen verbunden ist, so dass:

der Steueranschluss des Heteroübergangs-Bauelements betriebsfähig mit einem Steueranschluss des einen oder der mehreren zweiten Heteroübergangs-Bauelemente verbunden ist;

der Drain-Anschluss des Heteroübergangs-Bauelements betriebsfähig mit einem Drain-Anschluss des einen oder der mehreren zweiten Heteroübergangs-Bauelemente verbunden ist; und

der Source-Anschluss des Heteroübergangs-Bauelements betriebsfähig mit einem Source-Anschluss des einen oder der mehreren zweiten Heteroübergangs-Bauelemente verbunden ist.

21. Heteroübergangsvorrichtung nach Anspruch 20, wobei der aktive Gatebereich des aktiven Heteroübergangstransistors operativ mit entsprechenden aktiven Gatebereichen des einen oder der mehreren zweiten Heteroübergangsbauelemente verbunden ist.

22. Heteroübergangsvorrichtung nach Anspruch 20 oder 21, wobei ein Gate des Miller-Klemmtransistors mit entsprechenden Gates von Miller-Klemmtransistoren der einen oder mehreren zweiten Heteroübergangsvorrichtungen operativ verbunden ist.

23. Heteroübergangsvorrichtung nach Anspruch 22, wobei der Miller-Klemmen-Transistor Miller-Klemmen-Subtransistoren umfasst und wobei ein oder mehrere Gates der Miller-Klemmen-Subtransistoren betriebsmäßig mit entsprechenden Gates von Miller-Klemmen-Subtransistoren des einen oder der mehreren zweiten Heteroübergangsbauelemente verbunden sind.

24. Heteroübergangsvorrichtung nach Anspruch 9, wobei die Heteroübergangsvorrichtung parallel mit einer oder mehreren zweiten Heteroübergangsvorrichtungen verbunden ist, so dass:

der Steueranschluss des Heteroübergangs-Bauelements betriebsfähig mit einem Steueranschluss des einen oder der mehreren zweiten Heteroübergangs-Bauelemente verbunden ist;

der Drain-Anschluss des Heteroübergangs-Bauelements betriebsfähig mit einem Drain-Anschluss des einen oder der mehreren zweiten Heteroübergangs-Bauelemente verbunden ist;

der Source-Anschluss des Heteroübergangs-Baue-

lements betriebsfähig mit einem Source-Anschluss des einen oder der mehreren zweiten Heteroübergangs-Bauelemente verbunden ist; und wobei ein Gate des zweiten Miller-Klammertransistors operativ mit entsprechenden Gates von zweiten Miller-Klammertransistoren der einen oder mehreren zweiten Heteroübergangsvorrichtungen verbunden ist.

25. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 24, wobei der Spannungsregler einen Verarmungstransistor umfasst, und wobei: eine Nennspannung des Verarmungstransistors ist im Wesentlichen gleich einer Nennspannung des aktiven Heteroübergangstransistors;

ein Gate-Anschluss des Verarmungstransistors mit dem Source-Anschluss des aktiven Heteroübergangstransistors betriebsmäßig verbunden ist;

ein Drain-Anschluss des Verarmungstransistors entweder operativ mit dem Drain-Anschluss des aktiven Heteroübergangstransistors verbunden ist oder als zusätzlicher externer Anschluss vorgesehen ist; und

ein Source-Anschluss des Verarmungstransistors mit dem Ausgang mit niedrigem Stromverbrauch verbunden ist.

26. Heteroübergangsvorrichtung nach Anspruch 25, die einen Widerstand umfasst, der betriebsmäßig in Reihe zwischen dem Source-Anschluss des Verarmungstransistors und dem Ausgang mit geringem Stromverbrauch geschaltet ist.

27. Heteroübergangsvorrichtung nach einem der Ansprüche 1 bis 26, mit einem Hilfsgatetransistor, der betriebsmäßig zwischen dem Steueranschluss und dem aktiven Gatebereich des aktiven Heteroübergangstransistors angeschlossen ist.

Es folgen 14 Seiten Zeichnungen

Anhängende Zeichnungen

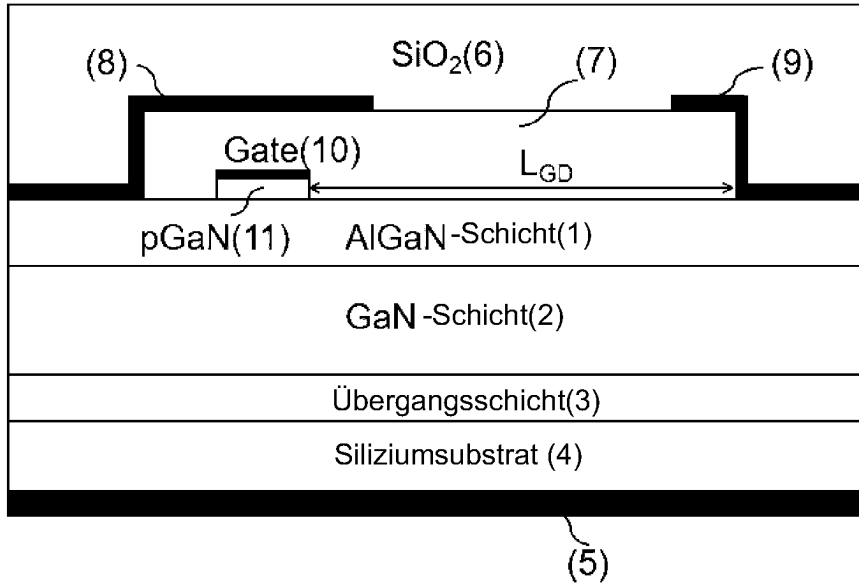


Abbildung 1

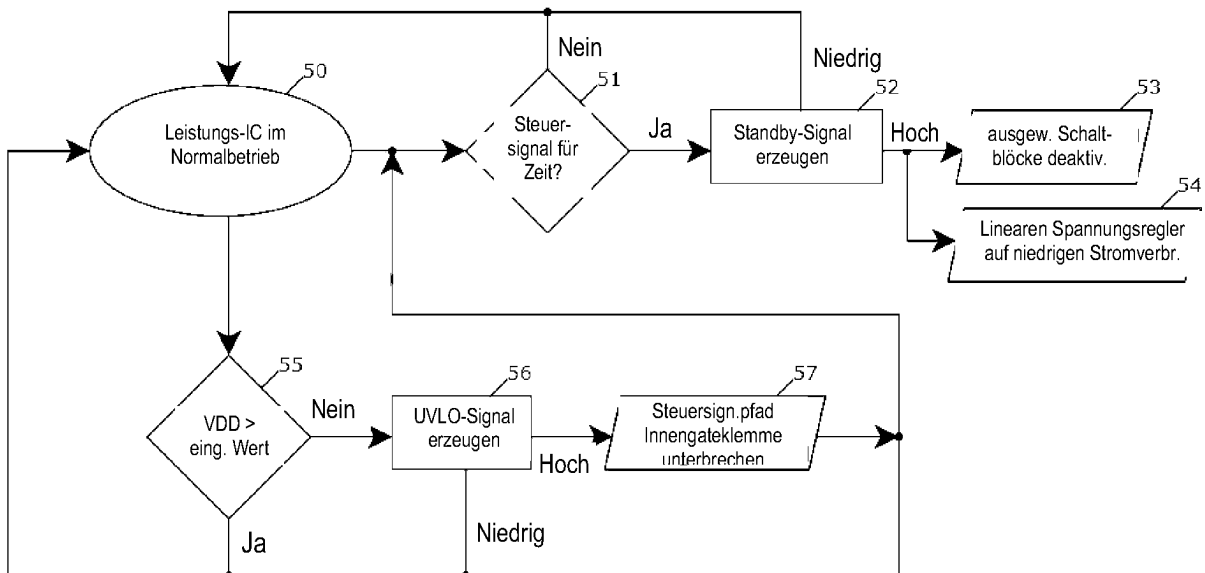


Abbildung 2

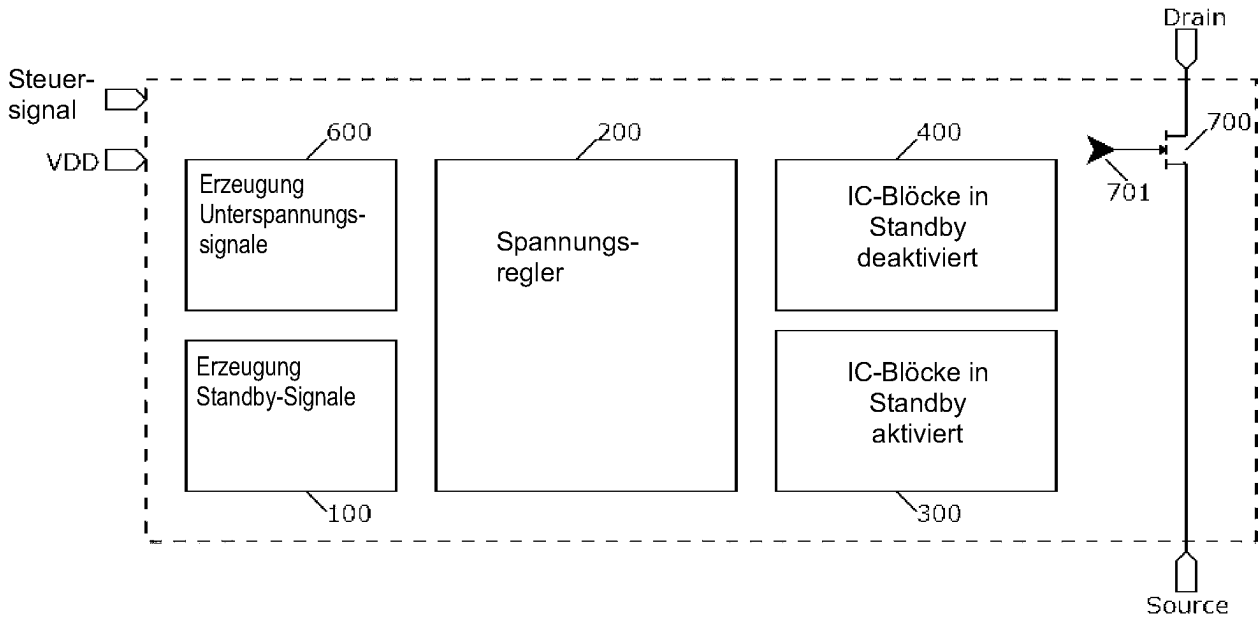


Abbildung 3

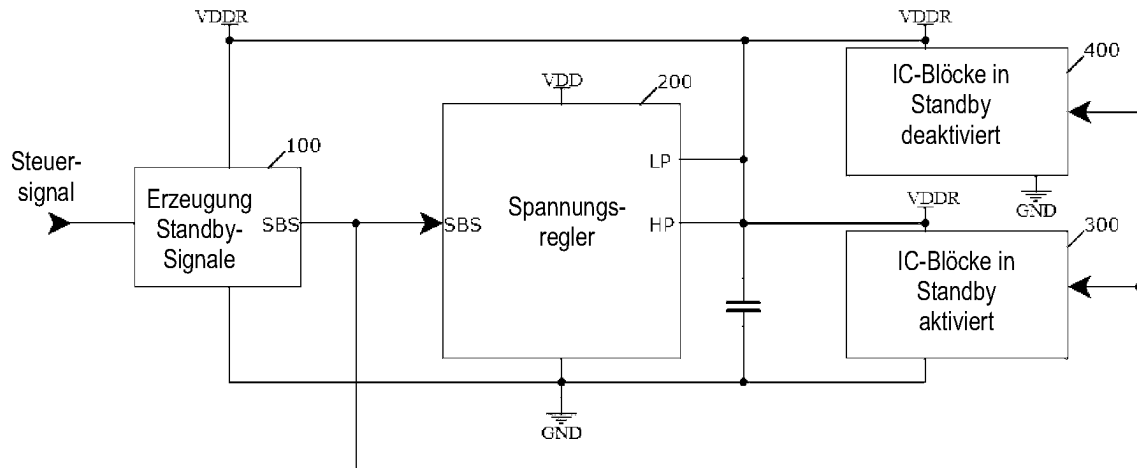


Abbildung 4

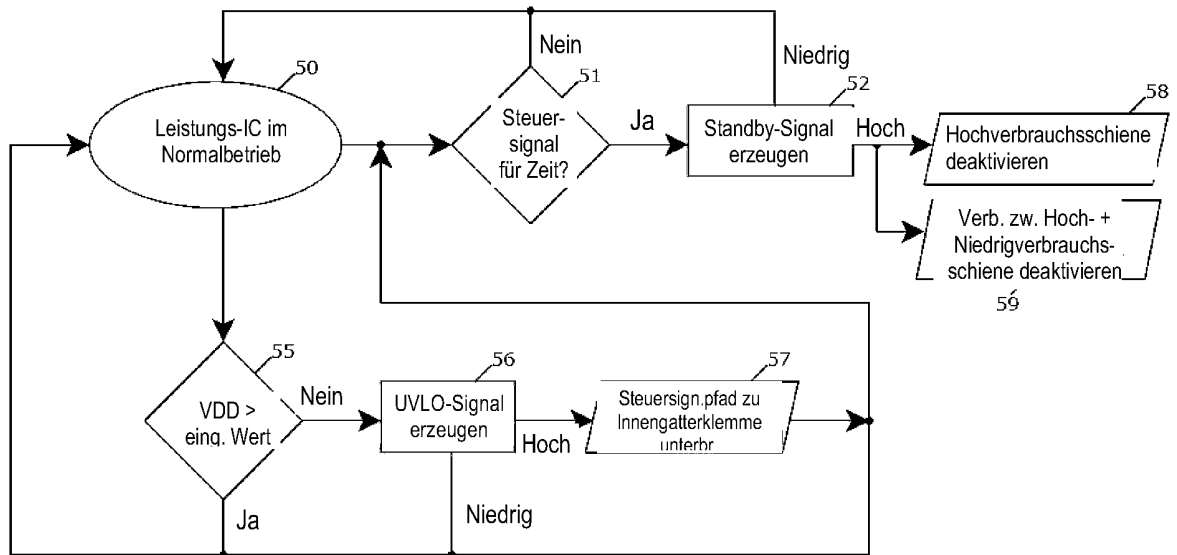


Abbildung 5

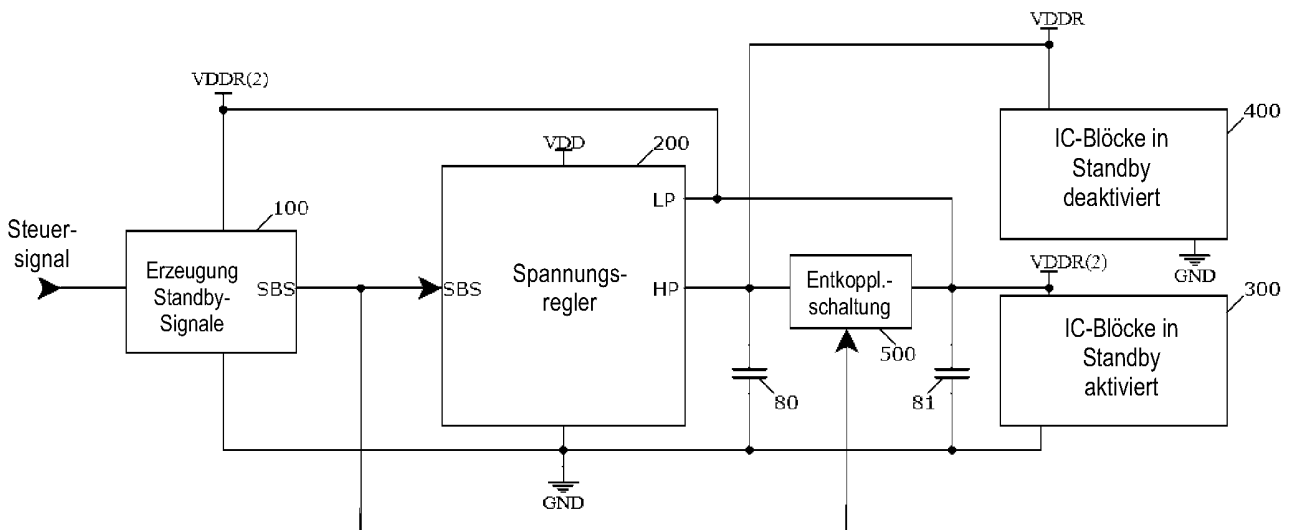


Abbildung 6

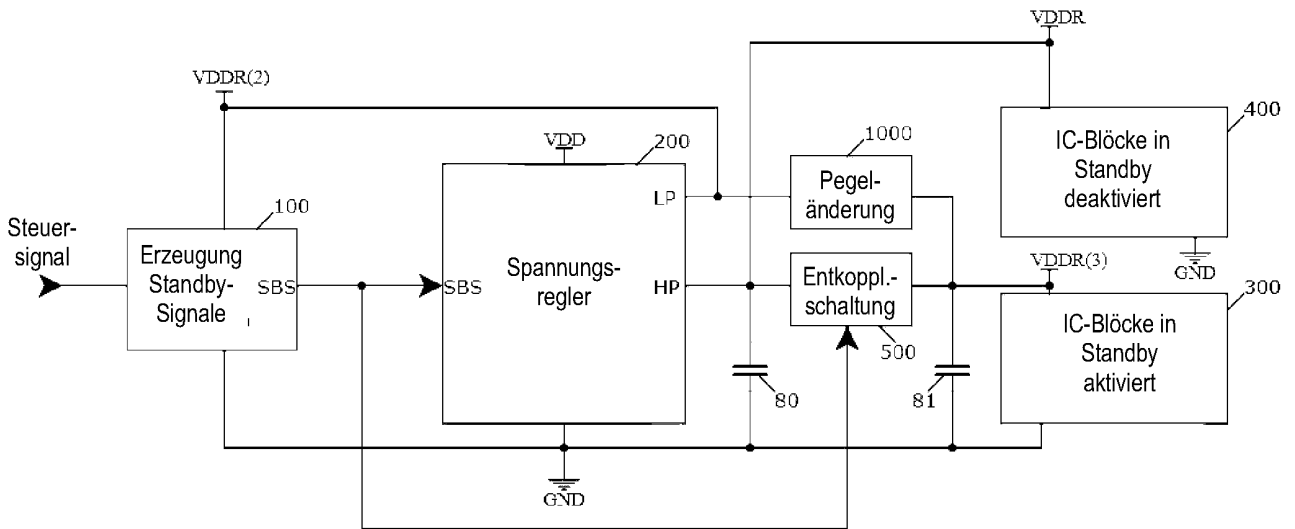


Abbildung 7

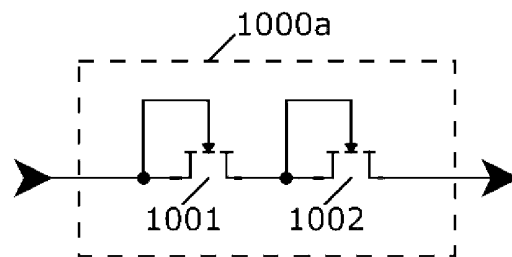


Abbildung 8



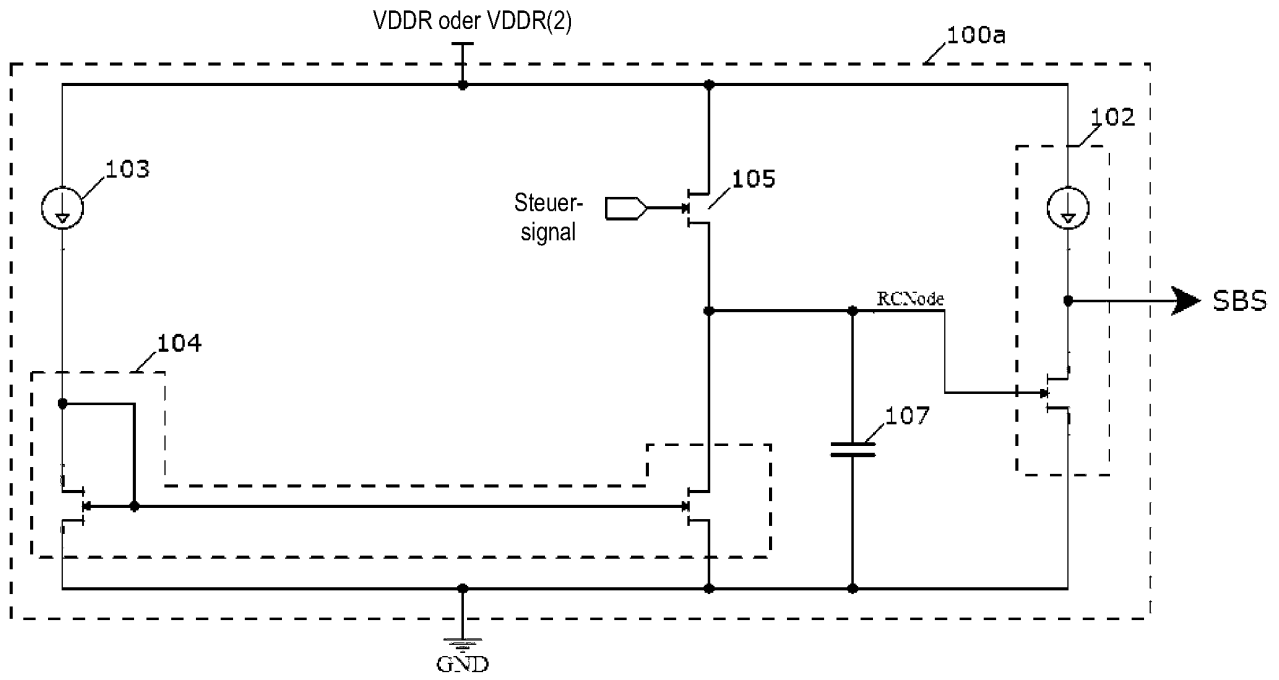


Abbildung 9

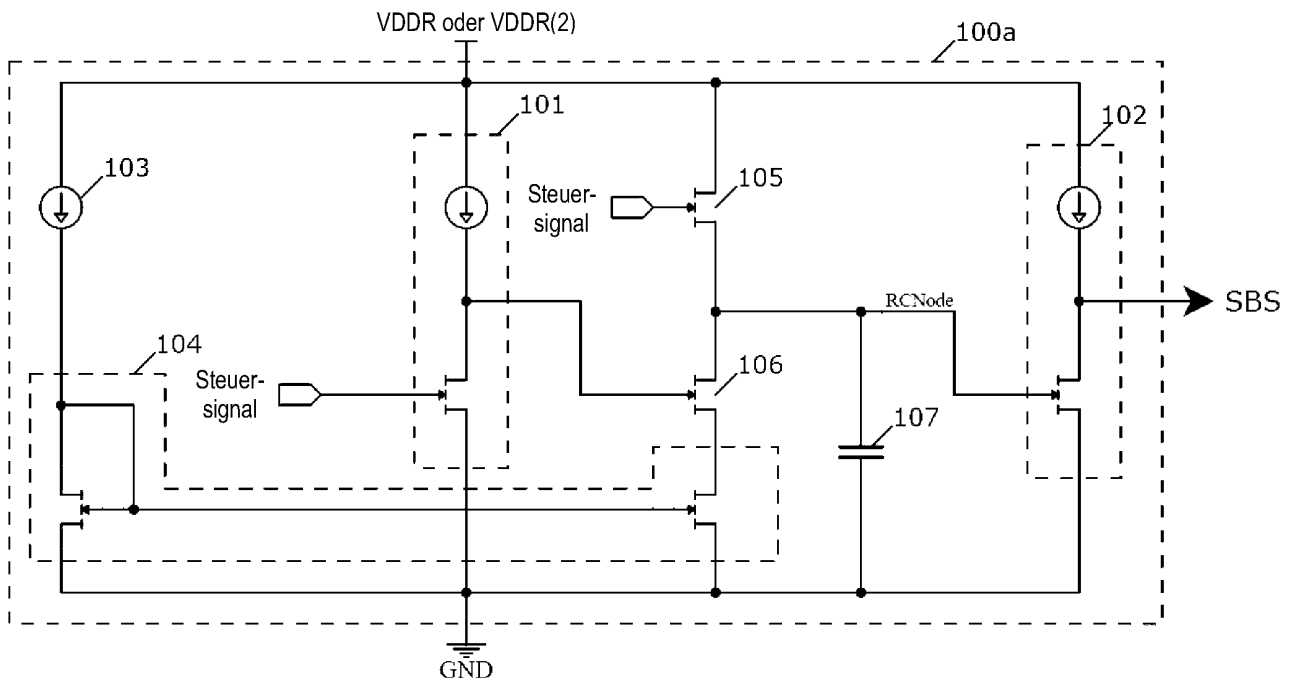


Abbildung 10

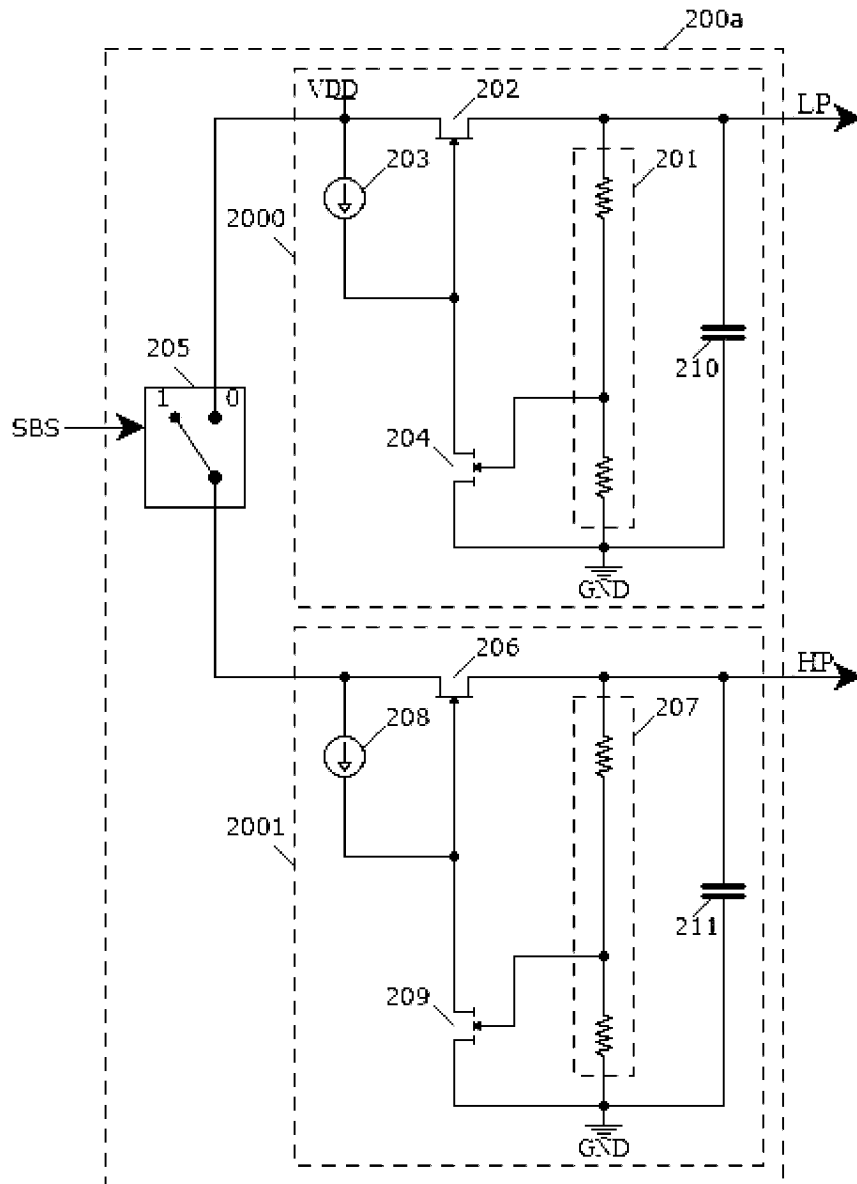


Abbildung 11

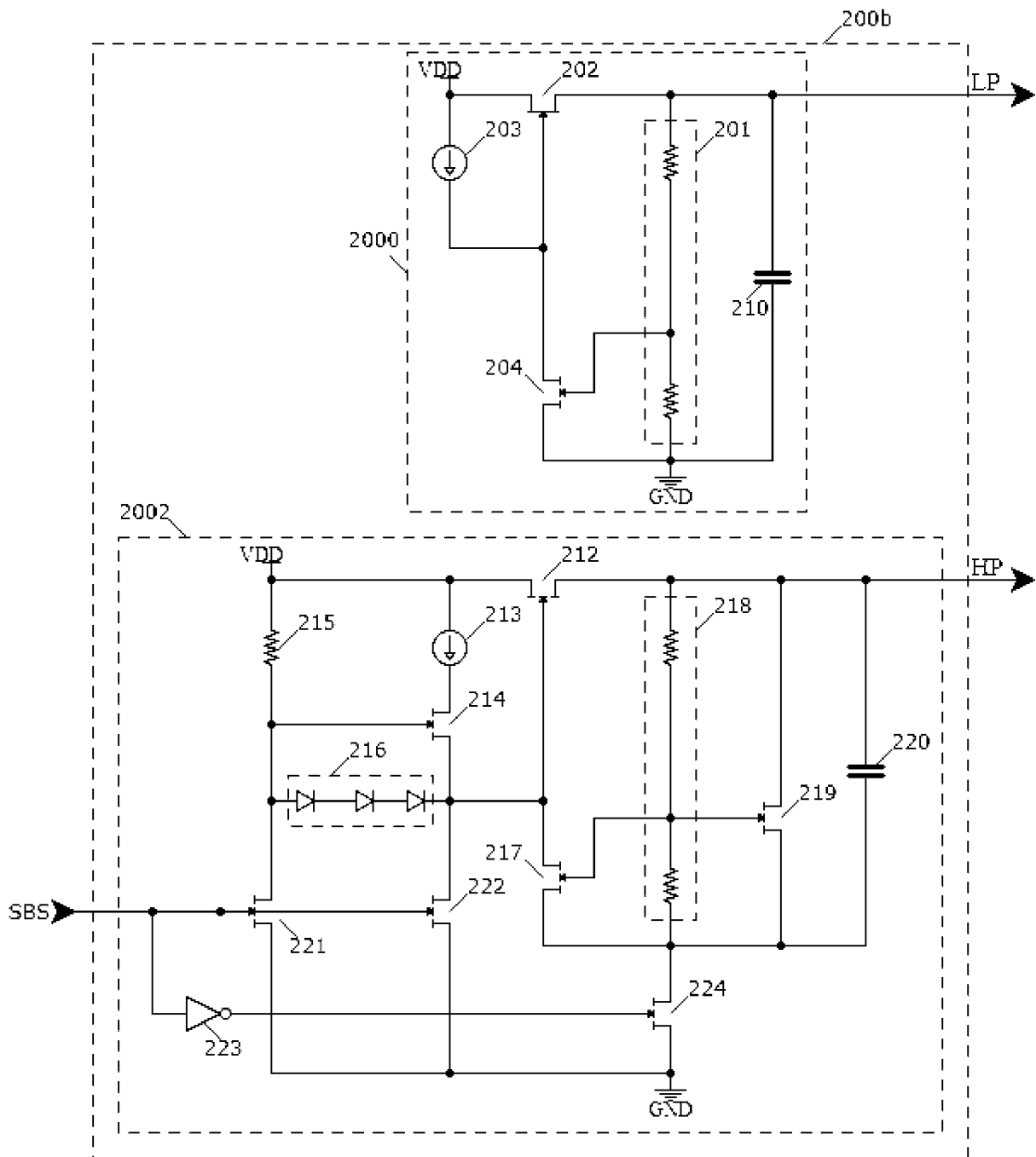


Abbildung 12

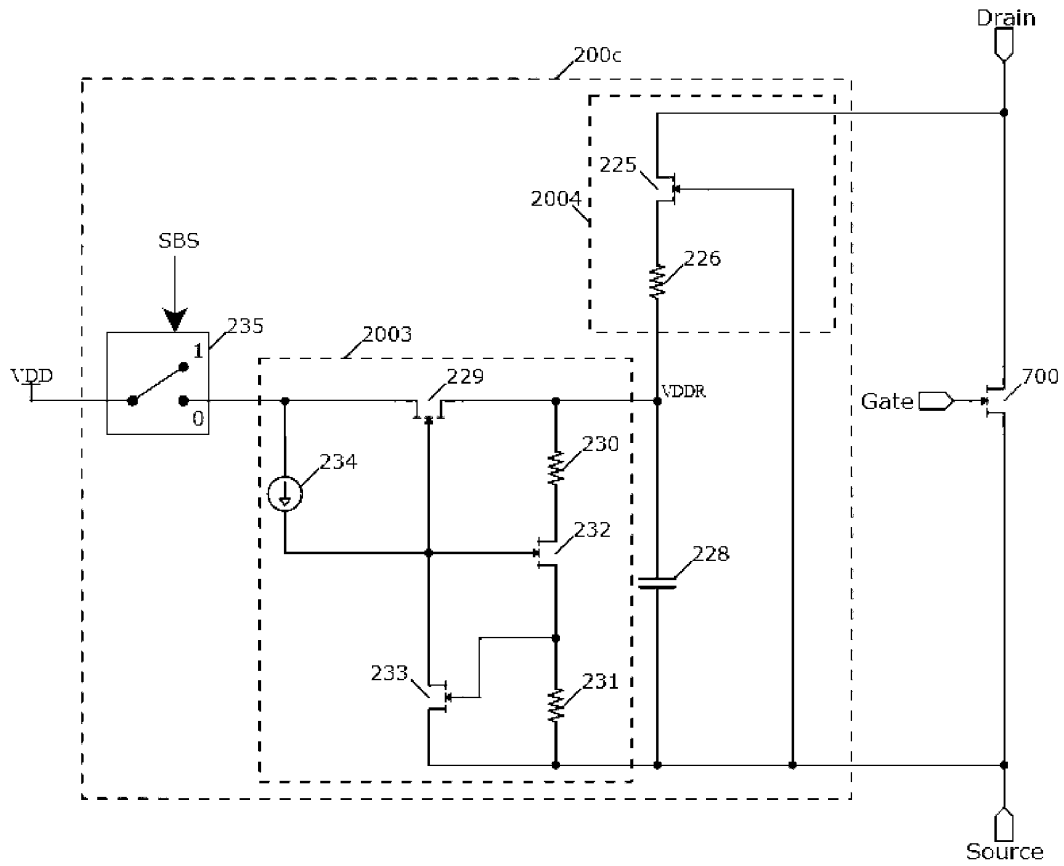


Abbildung 13

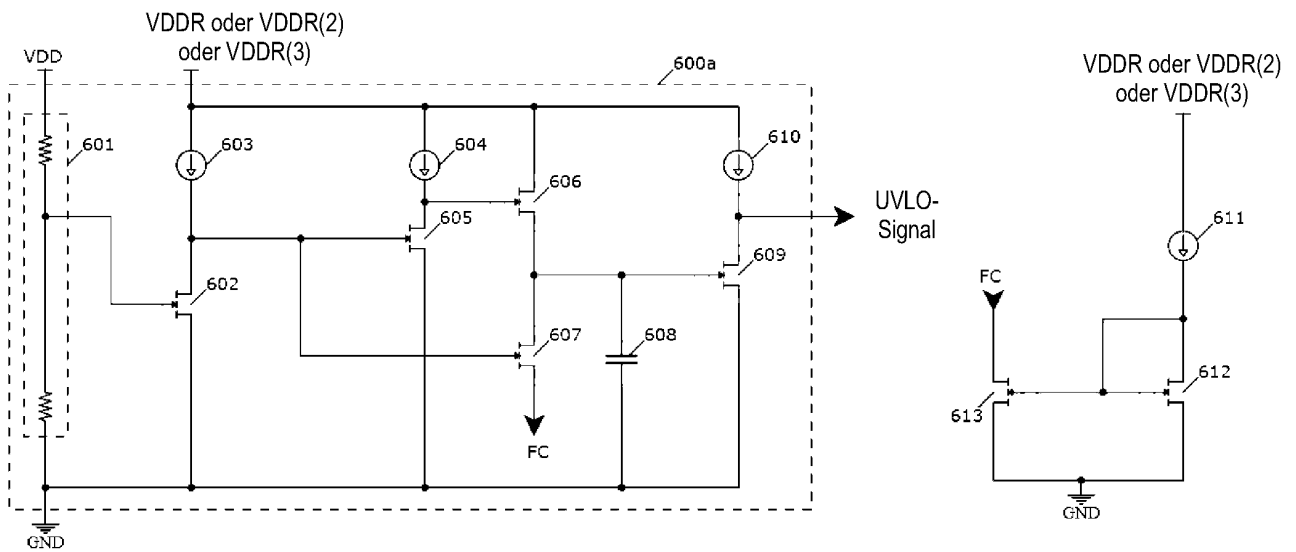


Abbildung 14

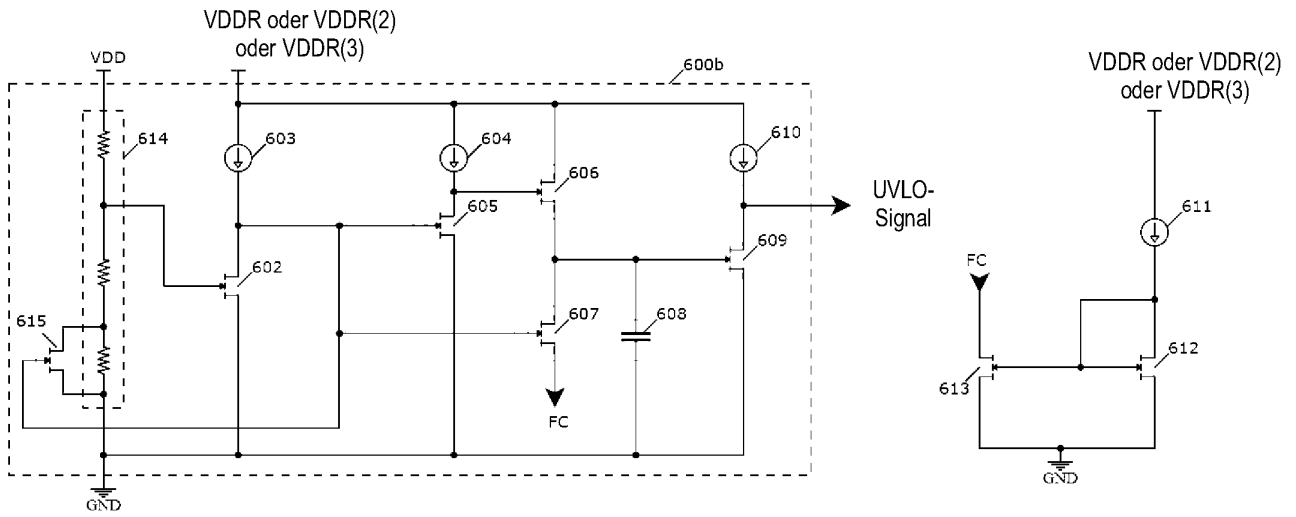


Abbildung 15

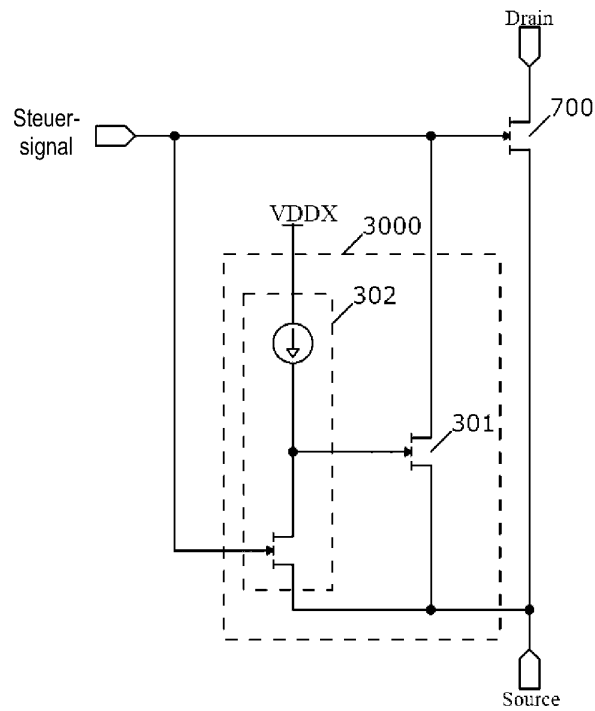


Abbildung 16

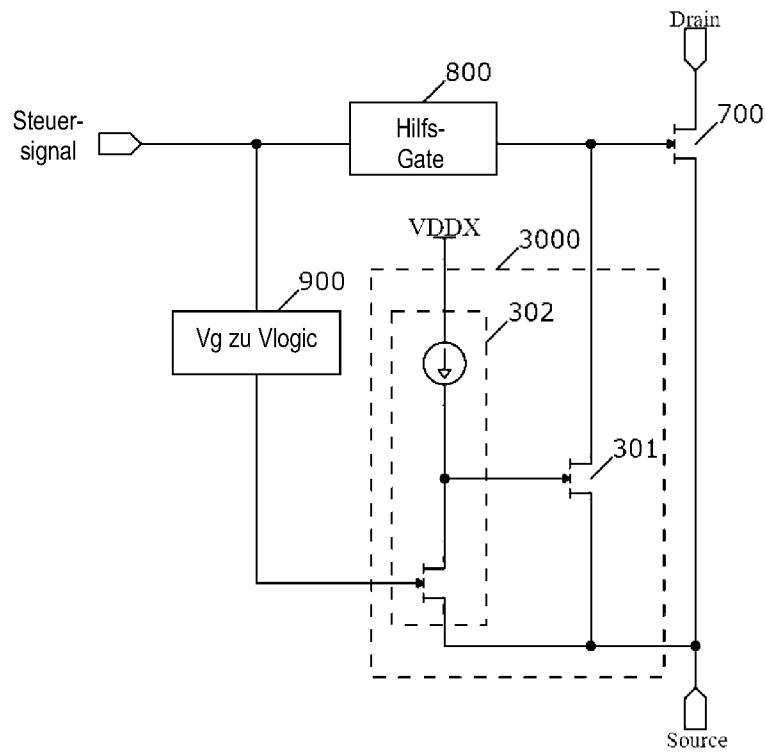


Abbildung 17

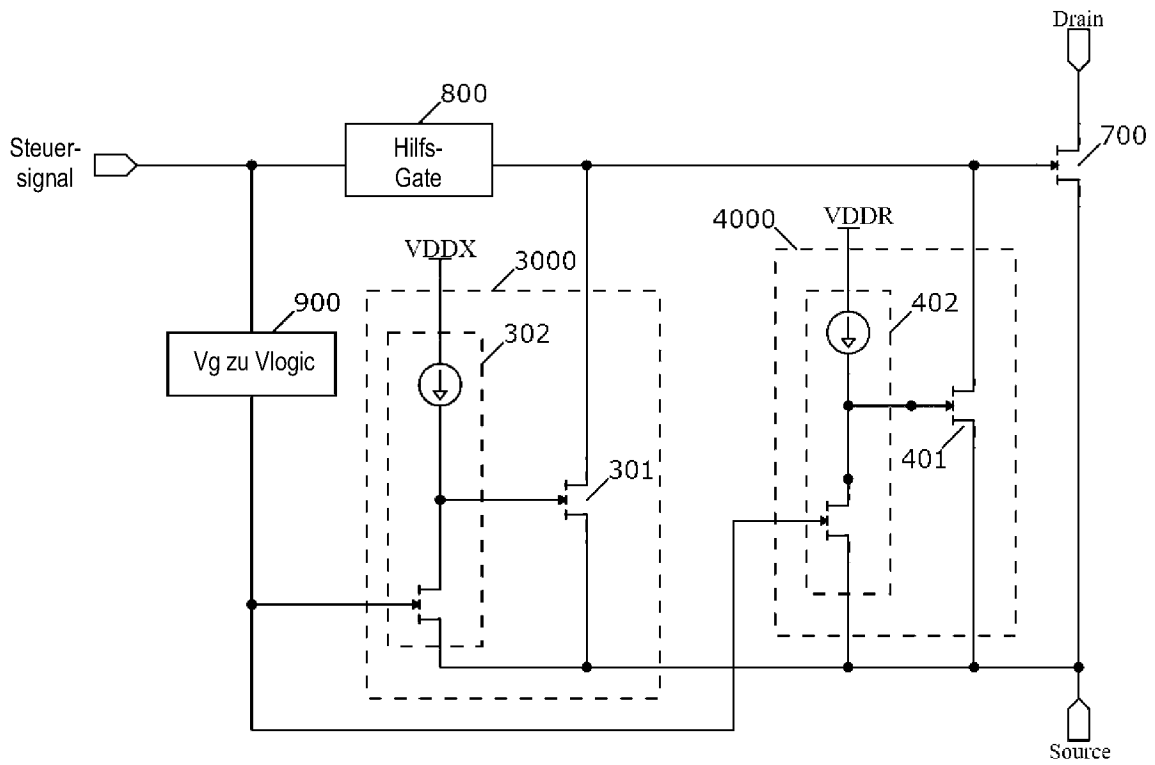


Abbildung 18



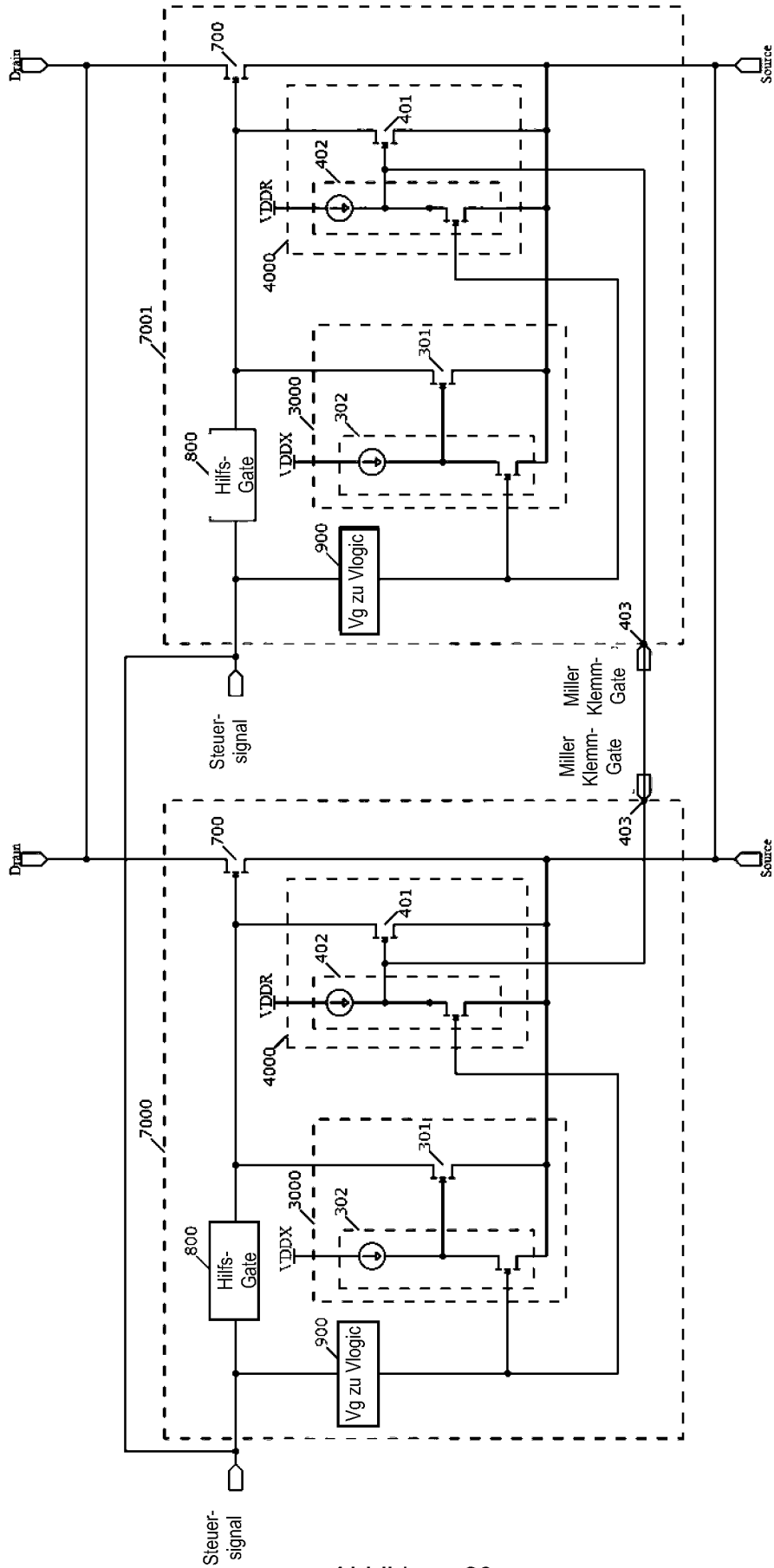


Abbildung 20





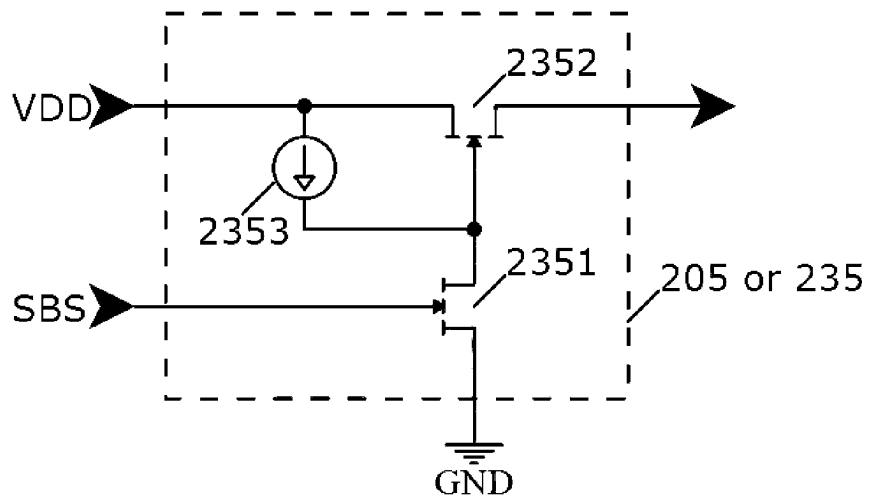


Abbildung 22