



(10) **DE 10 2020 101 448 A1** 2020.07.30

(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2020 101 448.1**

(22) Anmeldetag: **22.01.2020**

(43) Offenlegungstag: **30.07.2020**

(51) Int Cl.: **H04J 3/06 (2006.01)**

(30) Unionspriorität:

<b>62/796,325</b>	<b>24.01.2019</b>	<b>US</b>
<b>16/585,811</b>	<b>27.09.2019</b>	<b>US</b>

(74) Vertreter:

**2SPL Patentanwälte PartG mbB Schuler Schacht  
Platzer Lehmann, 81373 München, DE**

(71) Anmelder:

**Infineon Technologies AG, 85579 Neubiberg, DE**

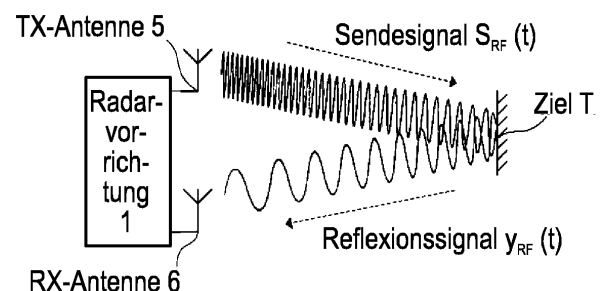
(72) Erfinder:

**Anastasov, Ljudmil, 81737 München, DE; Bichl,  
Markus, 83620 Feldkirchen-Westerham, DE**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Radarschnittstelle mit verbessertem Rahmensignal**

(57) Zusammenfassung: Eine synchrone Kommunikationsschnittstelle umfasst zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal aufweisend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal für den zumindest einen Datenkanal zu tragen; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu erzeugen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst. Die Schaltung ist ausgebildet, um einen Tastgrad des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen zu variieren.



**Beschreibung**BEZUGNAHME AUF  
VERWANDTE ANMELDUNGEN

**[0001]** Diese Anmeldung beansprucht den Vorteil der provisorischen US-Patentanmeldung mit dem Aktenzeichen 62/796,325, eingereicht am 24. Januar 2019, die hierin durch Bezugnahme aufgenommen ist, als ob sie vollständig dargelegt wäre.

## GEBIET

**[0002]** Die vorliegende Offenbarung bezieht sich im Allgemeinen auf eine Kommunikationsschnittstelle und genauer auf eine Kommunikationsschnittstelle zum Übertragen von Steuerinformationen und zusätzlichen Dateninformationen in einem einzigen Signal.

## HINTERGRUND

**[0003]** Hochfrequenz (HF) -Sender und -Empfänger finden sich in einer Vielzahl von Anwendungen, insbesondere in dem Bereich der drahtlosen Kommunikation und Radarsensoren. Im Automobilsektor besteht ein zunehmender Bedarf nach Radarsensoren, die in so genannten adaptiven Geschwindigkeitsregelungen (ACC (adaptive cruise control) oder Radar Cruise Control) -Systemen eingesetzt werden. Solche Systeme können die Geschwindigkeit eines Kraftfahrzeugs automatisch anpassen, um somit einen sicheren Abstand zu anderen vorausfahrenden Kraftfahrzeugen (und zu anderen Objekten und Fußgängern) einzuhalten. Weitere Anwendungen im Automobilsektor sind zum Beispiel Toter-Winkel-Detektierung, Spurwechselhilfe und ähnliches.

**[0004]** Moderne Radarsysteme nutzen hochintegrierte HF-Schaltungen, die alle Kernfunktionen eines HF-Frontends eines Radar-Sendeempfängers in einem einzigen Gehäuse (Single-Chip-Radar-Sendeempfänger) kombinieren können, das oft als eine monolithisch integrierte Mikrowellenschaltung (MMIC; monolithic microwave integrated circuit) bezeichnet wird. Solche HF-Frontends umfassen üblicherweise inter alia einen spannungsgesteuerten Oszillator (VCO; voltage-controlled oscillator), der in einer Phasenregelschleife verbunden ist, Leistungsverstärker (PA; power amplifier), Richtkoppler, Mischer und Analog-zu-Digital-Wandler (ADC; analog-to-digital converter) sowie zugeordnete Steuerschaltungsanordnungen zum Steuern und Überwachen des HF-Frontends.

**[0005]** Moderne frequenzmodulierte Dauerstrich (FMCW; frequency-modulated continuous-wave) -Radarsysteme sind oft Mehrere-Eingänge/Mehrere-Ausgänge (MIMO; multi-input/multi-output) -Systeme, die eine Mehrzahl von Übertragungs- (TX) und

Empfangs- (RX) Kanälen aufweisen. MIMO-Systeme umfassen üblicherweise eine Mehrzahl von MMICs, die auf einer Trägerplatine (z.B. einer gedruckten Schaltungsplatine) angeordnet sind und auf eine synchrone Art und Weise arbeiten müssen, wobei jede MMIC per se eine Mehrzahl von RX- und TX-Kanäle aufweisen kann. Als ein Ziel kann die (In-Phase-) Synchronisation eines MIMO-Radarsystems, das eine Mehrzahl von MMICs aufweist, betrachtet werden.

**[0006]** Jede MMIC kann mit einer Systemsteuerung kommunizieren. Bei derzeitigen Radarsystemen sendet jede MMIC jedoch nur rohe Radardaten an die Systemsteuerung, mit häufigen Pausen zwischen den aktiven Perioden, die ungenutzt sind. Zusätzlich kann die Systemsteuerung ganze Messzyklen verwerfen, falls ein Fehler in dem Datenstrom auftritt, da sie die Schwere des Fehlers nicht beurteilen kann.

**[0007]** Daher kann eine verbesserte Kommunikationsschnittstelle zwischen Radarchips und Systemsteuerungen, die einen Datendurchsatz erhöhen kann, wünschenswert sein.

## ZUSAMMENFASSUNG

**[0008]** Es besteht ein Bedarf zum Bereitstellen eines verbesserten Konzepts für eine synchrone Kommunikationsschnittstelle und ein Verfahren für synchrone Kommunikation.

**[0009]** Ein solcher Bedarf kann durch den Gegenstand von einem oder mehreren der Ansprüche erfüllt werden.

**[0010]** Ausführungsbeispiele stellen eine synchrone Kommunikationsschnittstelle bereit, umfassend zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal aufweisend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal für den zumindest einen Datenkanal zu tragen; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu erzeugen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren und ferner zusätzliche Informationen umfasst. Die Schaltung ist ausgebildet, um einen Tastgrad des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen zu variieren.

**[0011]** Ausführungsbeispiele stellen ein Verfahren für synchrone Kommunikation bereit, umfassend ein synchrones Übertragen von zumindest einem Datensignal umfassend eine Mehrzahl von Dateneinheiten parallel zu einem Steuersignal für das zumindest eine Datensignal; und ein Erzeugen des Steuersignals, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal defi-

nieren, und zusätzliche Informationen umfasst, umfassend ein Variieren eines Tastgrads des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen.

**[0012]** Ausführungsbeispiele stellen eine synchrone Kommunikationsschnittstelle bereit, umfassend zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal zu übertragen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei das Steuersignal einen Tastgrad aufweist, der gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen variiert; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu dekodieren, umfassend ein Identifizieren jeder der Mehrzahl von Dateneinheiten in jedem Datensignal von dem Steuersignal, ein Bestimmen des Tastgrads des Steuersignals und ferner ein Bestimmen der zusätzlichen Informationen von dem bestimmten Tastgrad basierend auf dem Abbilden der zusätzlichen Informationen auf die Mehrzahl von diskreten Tastgradzuständen.

**[0013]** Ausführungsbeispiele stellen eine synchrone Kommunikationsschnittstelle bereit, umfassend: zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal für den zumindest einen Datenkanal zu tragen; und eine Schaltung, die ausgebildet ist, um das Steuersignal umfassend eine Mehrzahl von Rahmenperioden zu erzeugen, wobei das Steuersignal Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst. Die Schaltung ist ausgebildet, um eine Rahmenlänge der Mehrzahl von Rahmenperioden des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen zu variieren.

**[0014]** Ausführungsbeispiele stellen eine synchrone Kommunikationsschnittstelle bereit, umfassend: zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal zu übertragen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei das Steuersignal eine Mehrzahl von Rahmenperioden umfasst, die entsprechende Rahmenlängen

aufweisen, die gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen variieren; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu dekodieren, umfassend ein Identifizieren jeder der Mehrzahl von Dateneinheiten in jedem Datensignal von dem Steuersignal, ein Bestimmen der entsprechenden Rahmenlänge des Steuersignals für jede der Mehrzahl von Rahmenperioden und ferner ein Bestimmen der zusätzlichen Informationen von der bestimmten entsprechenden Rahmenlänge, basierend auf dem Abbilden der zusätzlichen Informationen auf die Mehrzahl von diskreten Rahmenlängen.

**[0015]** Ausführungsbeispiele stellen ein Verfahren für synchrone Kommunikation bereit, umfassend: synchrones Übertragen von zumindest einem Datensignal umfassend eine Mehrzahl von Dateneinheiten parallel zu einem Steuersignal für das zumindest eine Datensignal; und Erzeugen des Steuersignals, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und zusätzliche Informationen umfasst, umfassend ein Variieren einer Rahmenlänge des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen.

#### Figurenliste

**[0016]** Ausführungsbeispiele werden hierin unter Bezugnahme auf die beiliegenden Zeichnungen beschrieben.

**Fig. 1** ist eine Zeichnung, die das Betriebsprinzip eines frequenzmodulierten Dauerstrich (FMCW)-Radarsystems zum Messen von Distanz und/oder Geschwindigkeit darstellt;

**Fig. 2** umfasst zwei Zeitgebungsdiagramme, die die Frequenzmodulation des Hochfrequenz (HF)-Signals, das in FMCW-Radarsystemen verwendet wird, darstellen;

**Fig. 3** ist ein schematisches Blockdiagramm, das die Basisstruktur einer FMCW-Radarvorrichtung darstellt;

**Fig. 4** ist ein Signaldiagramm einer synchronen Kommunikationsschnittstelle, die gemäß einem oder mehreren Ausführungsbeispielen ein Taktsignal, ein Rahmensignal und mehrere Datensignale umfasst;

**Fig. 5** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein Signaldiagramm einer synchronen Kommunikationsschnittstelle, die ein Taktsignal, ein Rahmensignal und mehrere Datensignale umfasst;

**Fig. 6** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine

synchrone Kommunikationsschnittstelle übertragen werden;

**Fig. 7** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden;

**Fig. 8** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden;

**Fig. 9** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein schematisches Blockdiagramm einer Kommunikationsschnittstellenschaltung einer Radarschnittstellenschaltung an einer Senderseite; und

**Fig. 10** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein schematisches Blockdiagramm einer Kommunikationsschnittstellenschaltung der Radar-Schnittstellenschaltung an einer Empfängerseite.

#### DETAILLIERTE BESCHREIBUNG

**[0017]** Nachfolgend werden verschiedene Ausführungsbeispiele detailliert Bezug nehmend auf die beiliegenden Zeichnungen beschrieben. Es versteht sich jedoch, dass diese Ausführungsbeispiele nur zu darstellenden Zwecken dienen und nicht als einschränkend betrachtet werden sollen. Zum Beispiel, während Ausführungsbeispiele möglicherweise derart beschrieben sind, dass sie eine Mehrzahl von Merkmalen oder Elementen aufweisen, soll dies nicht so ausgelegt werden, dass all diese Merkmale oder Elemente zum Implementieren von Ausführungsbeispielen notwendig sind.

**[0018]** Stattdessen können bei anderen Ausführungsbeispielen einige der Merkmale oder Elemente weggelassen werden oder können durch alternative Merkmale oder Elemente ersetzt werden. Zusätzlich dazu können weitere Merkmale oder Elemente zusätzlich zu jenen, die ausdrücklich gezeigt und beschrieben sind, bereitgestellt werden, zum Beispiel herkömmliche Komponenten von Sensorbauelementen.

**[0019]** Merkmale von unterschiedlichen Ausführungsbeispielen können kombiniert werden, um weitere Ausführungsbeispiele zu bilden, außer dies ist spezifisch anderweitig angegeben. Abänderungen oder Modifikationen, die in Bezug auf eines der Ausführungsbeispiele beschrieben sind, können auch auf andere Ausführungsbeispiele anwendbar sein. In einigen Fällen sind bekannte Strukturen und Vorrichtungen in Blockdiagrammform und nicht im Detail ge-

zeigt, um ein Verunklaren der Ausführungsbeispiele zu vermeiden.

**[0020]** Verbindungen oder Kopplungen zwischen Elementen, die in den Zeichnungen gezeigt oder hierin beschrieben sind, können auf Draht basierende Verbindungen oder drahtlose Verbindungen sein, sofern nicht anderweitig angemerkt. Ferner können solche Verbindungen oder Kopplungen direkte Verbindungen oder Kopplungen ohne zusätzliche dazwischen liegende Elemente oder indirekte Verbindungen oder Kopplungen mit einem oder mehreren zusätzlichen dazwischen liegenden Elementen sein, solange der allgemeine Zweck der Verbindung oder Kopplung, zum Beispiel das Übertragen einer bestimmten Art von Signal oder das Übertragen einer bestimmten Art von Information, im Wesentlichen beibehalten wird.

**[0021]** Ausführungsbeispiele werden nachfolgend im Zusammenhang eines Radarempfängers oder -sendeempfängers erörtert. Es wird jedoch darauf hingewiesen, dass die Ausführungsbeispiele auch in Anwendungen angewendet werden können, die unterschiedlich zu Radar sind, wie beispielsweise HF-Sendeempfänger oder HF-Kommunikationsvorrichtungen. Tatsächlich kann fast jegliche HF-Schaltungsanordnung mit mehreren HF-Kanälen die hierin beschriebenen Konzepte nutzen.

**[0022]** **Fig. 1** stellt gemäß einem oder mehreren Ausführungsbeispielen ein frequenzmoduliertes Dauerstrich (FMCW; frequency-modulated continuous-wave) -Radarsystem 1 dar. Bei dem vorliegenden Beispiel werden jeweils separate Übertragungs- (TX; transmission) und Empfangs- (RX; reception) Antennen **5** und **6** verwendet. Es wird jedoch darauf hingewiesen, dass eine einzelne Antenne derart verwendet werden kann, dass die Übertragungsantenne und die Empfangsantenne physisch die Gleiche (monostatische Radarkonfiguration) sind. Die Übertragungsantenne strahlt durchgehend ein HF-Signal  $s_{RF}(t)$  ab, das, zum Beispiel, durch ein periodisches, lineares Frequenzrampensignal (auch als Frequenzsweep- oder Chirp-Signal bezeichnet) frequenzmoduliert wird. Das Sendesignal  $s_{RF}(t)$  wird an einem Ziel T zurückgestreut, das in dem Radarkanal innerhalb des Messbereichs der Radarvorrichtung positioniert ist. Das rückgestreute Signal  $y_{RF}(t)$  wird durch die Empfangsantenne **6** empfangen. Bei dem dargestellten Beispiel ist das rückgestreute Signal als  $y_{RF}(t)$  bezeichnet.

**[0023]** **Fig. 2** stellt die erwähnte Frequenzmodulation des Signals  $s_{RF}(t)$  gemäß einem oder mehreren Ausführungsbeispielen dar. Wie in dem ersten Diagramm aus **Fig. 2** gezeigt ist, kann das Signal  $s_{RF}(t)$  aus einer Reihe von „Rampen“, d.h. einer sinusförmigen Wellenform mit Ansteigen (Up-Chirp) oder Absteigen (Down-Chirp), getrennt durch eine kurze

Pause, zusammengesetzt sein. Mehrere Rampen mit kurzen Pausen dazwischen bilden einen „Chirp“. Radar sendet während einer einzelnen „Rampe“, die eine Radarmessung repräsentiert, Sequenzen von Rahmen oder Dateneinheiten. Zusätzlich ist eine längere Pause zwischen Chirps. Bei dem vorliegenden Beispiel ist ein einzelner Chirp, der aus drei Rampen zusammengesetzt ist, gezeigt. Nach der dritten Rampe folgt eine lange Pause, nach der ein anderer Chirp gestartet wird. Somit umfasst jede Rampe eine Mehrzahl von Rahmen, und jeder Chirp umfasst eine Mehrzahl von Rampen und eine Mehrzahl von kurzen Pausen zwischen Rampen.

**[0024]** Die Momentanfrequenz  $f(t)$  einer Rampe steigt innerhalb einer definierten Zeitspanne  $T_{\text{RAMP}}$  (siehe zweites Diagramm aus **Fig. 2**) linear von einer Startfrequenz  $f_{\text{START}}$  zu einer Stoppfrequenz  $f_{\text{STOP}}$  an. Eine solche Rampe wird auch als eine lineare Frequenzrampe bezeichnet. Drei identische lineare Frequenzrampen sind in **Fig. 2** dargestellt. Es wird jedoch darauf hingewiesen, dass die Parameter  $f_{\text{START}}$ ,  $f_{\text{STOP}}$ ,  $T_{\text{RAMP}}$  sowie die Pause zwischen den individuellen Frequenzrampen abhängig von der tatsächlichen Implementierung und Verwendung der Radarvorrichtung **1** variieren können. In der Praxis kann die Frequenzvariation zum Beispiel linear (lineare Rampe, Frequenzrampe), exponentiell (exponentielle Rampe) oder hyperbolisch (hyperbolische Rampe) sein.

**[0025]** **Fig. 3** ist ein schematisches Blockdiagramm, das gemäß einem oder mehreren Ausführungsbeispielen eine beispielhafte Struktur einer Radarvorrichtung **1** (Radarsensor) darstellt. Es wird darauf hingewiesen, dass eine ähnliche Struktur auch in HF-Sendeempfängern gefunden werden kann, die in anderen Anwendungen, wie beispielsweise in drahtlosen Kommunikationssystemen, verwendet werden. Dementsprechend sind zumindest eine Übertragungsantenne **5** (TX-Antenne) und zumindest eine Empfangsantenne **6** (RX-Antenne) mit einem HF-Frontend **10** verbunden, das in eine monolithische integrierte Mikrowellenschaltung (MMIC) integriert sein kann, um einen Radarchip aufzuweisen. Das HF-Frontend **10** kann alle die Schaltungskomponenten umfassen, die für HF-Signalverarbeitung notwendig sind. Solche Schaltungskomponenten können (müssen aber nicht notwendigerweise) z.B. einen Lokaloszillator (LO; local oscillator), einen elektronischen Oszillator, um ein stabiles Taktsignal zu erzeugen, einen Analog-zu-Digital-Wandler (ADC), um analoge Signale zu digitalisieren, HF-Leistungsverstärker, rauscharme Verstärker (LNAs; low noise amplifiers), Richtkoppler wie beispielsweise Rat-Race-Koppler und Zirkulatoren, und Mischer zur Abwärtskonvertierung von HF-Signalen (z.B. des Empfangssignals  $y_{\text{RF}}(t)$ , siehe **Fig. 1**) in das Basisband oder ein Zwischenfrequenz (IF; intermediate frequency) -Band, umfassen.

**[0026]** Insbesondere umfasst das HF-Frontend **10** eine Basisband-Signalverarbeitungsschaltung **11**, die ausgebildet ist, um die empfangenen HF-Signale  $y_{\text{RF}}(t)$  abwärtszuwandeln, und einen ADC **12**, um das abwärtsgewandelte Signal zu digitalisieren. Das HF-Frontend **10** kann dann ausgebildet sein, um das digitalisierte Signal als digitale Daten an einen anderen Chip **20** (z.B. einen Verarbeitungschip) zu übertragen, der einen digitalen Signalprozessor (DSP; digital signal processor) **21** umfasst, der das digitalisierte Signal in dem digitalen Bereich verarbeitet. Zusätzlich kann das HF-Frontend **10** einen DSP **13** umfassen, der an dem digitalisierten Signal vor dem Übertragen des digitalisierten Signals an den Verarbeitungschip **20** einige Verarbeitung durchführt. Zum Beispiel kann der DSP **13** des HF-Frontends **10** Niedrig-Performance-Signalverarbeitung auf dem Datensignal durchführen und der DSP **21** des Verarbeitungschips **20** kann Höhere-Performance-Signalverarbeitung durchführen.

**[0027]** Es wird darauf hingewiesen, dass anstelle von einzelnen Antennen Antennengruppen verwendet werden können. Das abgebildete Beispiel zeigt ein bistatisches (oder pseudo-monostatisches) Radarsystem, das separate RX- und TX-Antennen aufweist. In dem Falle eines monostatischen Radarsystems kann eine einzelne Antenne oder eine einzelne Antennengruppe sowohl für ein Empfangen als auch für ein Senden elektromagnetischer (Radar-)Signale verwendet werden. In diesem Fall kann ein Richtkoppler (z.B. ein Zirkulator) verwendet werden, um die HF-Signale, die an den Radarkanal gesendet werden sollen, von den HF-Signalen, die von dem Radarkanal empfangen werden, zu trennen. In der Praxis umfassen Radaranlagen oft mehrere Übertragungs (TX) -Kanäle und mehrere Empfangs (RX) -Kanäle, was unter anderem die Messung der Richtung (Ankunftsrichtung (DoA; direction of arrival) erlaubt, aus der die Radarechos empfangen werden. Bei einigen Implementierungen können jedoch ein einzelner TX-Kanal und RX-Kanal implementiert sein.

**[0028]** In dem Fall eines frequenzmodulierten Dauerstrich (FMCW) -Radarsystems sind die übertragenen HF-Signale, die durch die TX-Antenne **5** abgestrahlt werden, in dem Bereich zwischen ungefähr 20 GHz (z.B. 24 GHz) und 100 GHz (z.B. 77 GHz in Automobilanwendungen). Wie bereits erwähnt, werden die empfangenen HF-Signale  $y_{\text{RF}}(t)$  in das Basisband (oder IF-Band) abwärtsgewandelt und in dem Basisband unter Verwendung von analoger Signalverarbeitung durch eine Basisband-Signalverarbeitungskette **11** des HF-Frontends **10** weiterverarbeitet, was im Wesentlichen Filtern und Verstärkung des Basisbandsignals umfasst. Das Basisbandsignal (oder IF-Bandsignal) wird schließlich unter Verwendung eines oder mehrerer ADC **12** des HF-Frontends **10** digitalisiert und in dem digitalen Bereich (z.B. Signalverarbeitungskette implementiert, z.B. in DSP **13** und/

oder DSP 21) weiterverarbeitet. Der Verarbeitungschip 20 kann ausgebildet sein, um die verarbeiteten Daten zum Beispiel an eine Systemsteuerung (nicht dargestellt) auszugeben, die zumindest teilweise unter Verwendung eines Prozessors, wie beispielsweise eines Mikrocontroller, der entsprechender Firmware ausführt, implementiert sein kann.

**[0029]** Eine Radar-Schnittstellenschaltung 30 ist auch bereitgestellt, die den Radarchip (d.h. das HF-Frontend 10) mit dem Verarbeitungschip 20 verbindet. Die Radar-Schnittstellenschaltung 30 umfasst eine Sender-Schnittstellenschaltung 31 an dem Radarchip 10 und eine Empfänger-Schnittstellenschaltung 32 an dem Verarbeitungschip 20, die über eine Mehrzahl von Kanälen 33 kommunizieren. Die Mehrzahl von Kanälen umfasst einen Taktkanal, der für ein Übertragen eines Taktsignals dediziert ist, einen Steuerkanal, der für ein Übertragen eines Steuersignals dediziert ist, und zumindest einen Datenkanal, der jeweils für ein Übertragen eines unterschiedlichen Datensignals dediziert ist.

**[0030]** Die Radar-Schnittstellenschaltung 30 ist eine unidirektionale synchrone Kommunikationsschnittstelle, die für synchrone Kommunikationen, um Radardaten von dem Radarchip zu dem Verarbeitungschip zu übertragen, verantwortlich ist. Die Radar-Schnittstellenschaltung 30 kann auch zusätzliche Informationen erzeugen, wie beispielsweise Metadaten bezüglich der Radardaten, und die zusätzlichen Informationen unter Verwendung eines Steuersignals (z.B. eines Rahmensignals) an den Verarbeitungschip übertragen. Das Steuersignal ist ein PWM-Signal, das einen variablen Tastgrad aufweist. Zum Beispiel kann die Radar-Schnittstellenschaltung 30 ein Rahmensignal von dem HF-Frontend 10 zusammen mit einem Kommunikationstaktsignal und einem oder mehreren Datensignalen empfangen und die Breite von Rahmenpulsen über PWM des Rahmensignals modulieren, um unterschiedliche Typen von zusätzlichen Informationen zu übermitteln. Somit können der Tastgrad, die Hoch-Zeit und/oder die Niedrig-Zeit des Rahmensignals verwendet werden, um zusätzliche Informationen zu übermitteln, was das Rahmensignal zu einem Hybrid-Steuer-/Datensignal macht.

**[0031]** Bei einem Beispiel kann die Radar-Schnittstellenschaltung 30 ein Abbilden unterschiedlicher Typen von zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen speichern. Die Radar-Schnittstellenschaltung 30 kann eine Zustandsmaschine umfassen, die sich auf das Abbilden für ein Modulieren des Tastgrads des Steuersignals bezieht. Hier wählt die Radar-Schnittstellenschaltung 30 einen Tastgrad aus möglichen Tastgraden aus, die jeweils auf zusätzlichen Informationen abgebildet sind. Die Zustandsmaschine kann die Auswahl gemäß einer oder mehrerer externer Eingänge

durchführen und jeder Tastgrad kann derart auf unterschiedliche Typen von zusätzlichen Informationen abgebildet werden, dass jeder Tastgrad die ihm entsprechenden zusätzlichen Informationen übermittelt. Die Radar-Schnittstellenschaltung 30 kann dann den Tastgrad des Steuersignals auf einer Periode-für-Periode-Basis (d.h. auf einer Datenrahmen-für-Datenrahmen-Basis) gemäß der zusätzlichen Informationen, die in einer gegebenen Periode zu übermitteln sind, variieren, wobei jede Periode des Steuersignals einem Segment (z.B. einem Datenrahmen oder einer Pause) in jedem Datensignal entspricht.

**[0032]** Synchrone serielle Kommunikation ist ein serielles Kommunikationsprotokoll, bei dem Daten zusammen mit dem Sendertaktsignal gesendet werden. Synchrone Kommunikation erfordert, dass die Takte in den sendenden und empfangenden Vorrichtungen synchronisiert sind - mit der gleichen Rate laufen - so dass der Empfänger das Signal in den gleichen Zeitintervallen abtasten kann, die durch den Sender verwendet werden. Bei synchronen Kommunikationen werden Daten häufig nicht als individuelle Bytes, sondern als Rahmen von größeren Datenblöcken gesendet, deren Größe gemäß der Anwendung variieren kann. Der Takt kann in die Datenstromkodierung eingebettet sein oder kann auf separaten Taktleitungen bereitgestellt sein, sodass der Sender und Empfänger während einer Rahmenübertragung immer synchronisiert sind.

**[0033]** Fig. 4 ist ein Signaldiagramm einer synchronen Kommunikationsschnittstelle, die gemäß einem oder mehreren Ausführungsbeispielen parallel ein Kommunikationstaktsignal, ein Rahmensignal und mehrere Datensignale umfasst. Insbesondere wird das Kommunikationstaktsignal zum Synchronisieren der Kommunikation zwischen Sender (z.B. Radarchip 10) und Empfänger (z.B. Verarbeitungschip 20) verwendet. Das Rahmensignal ist ein Steuersignal, das verwendet wird, um ein Ende eines Datenrahmens (d.h. ein Ende eines Radarabtastwerts) und einen Beginn des nächsten Datenrahmens (d.h. einen Start des nächsten Radarabtastwerts) anzuzeigen. Das heißt, jede Periode des Steuersignals ist in der Dauer gleich zu der Länge eines entsprechenden Segments des Datensignals. Beispielsweise, falls ein entsprechendes Segment des Datensignals ein Datenabtastwert ist, ist die Periode des zu diesem Zeitpunkt synchronen Steuersignals gleich zu der Länge des Datenabtastwertes, die wiederum der Anzahl von Bits des Datenabtastwertes entspricht. Falls das entsprechende Segment des Datensignals eine Pause ist, ist die Periode des zu diesem Zeitpunkt synchronen Steuersignals gleich zu der Länge der Pause. Somit ist jede Periode des Steuersignals synchron (d.h. parallel übertragen) mit einer Dateneinheit (z.B. Datenrahmen) oder einem anderen Typ von Segment in jedem Datensignal.

**[0034]** Hier markiert oder kennzeichnet eine erste Übergangsflanke des Rahmensignals (d.h. entweder die ansteigende Flanke oder die fallende Flanke) das Ende eines Datenrahmens und markiert oder kennzeichnet simultan den Start des nächsten Datenrahmens. Somit kann der Sender dem Empfänger über das Rahmensignal den Punkt in der Kommunikation kommunizieren, wo ein Rahmen endet und der nächste Rahmen beginnt. Der Empfänger kann dann die unterschiedlichen Datenrahmen (Radarab-tastwerte) entsprechend verarbeiten.

**[0035]** Zusätzlich kann der Sender auf einem oder mehreren Datenkanälen Daten an den Empfänger übertragen. Technisch gesehen ist die „Nutzlast“ des Rahmens das Datenfeld und umfasst die Radardaten, die übertragen werden. Jedes Datenbit wird als Niedrig (,0') oder Hoch (,1') mit strikter gleicher Zeitgebung übertragen. Die Datenbitfolge ist niedrigstwertigstes Bit (LSB; least significant bit) zu höchstwertigstem Bit (MSB; most significant bit).

**[0036]** Auf das Datenfeld können zwei Bytes folgen, die eine zyklische Redundanzprüfung (CRC; cyclic redundancy check) (nicht dargestellt) umfassen. Der Wert dieser Bytes ist das Ergebnis einer arithmetischen Berechnung, die auf jedem Datenbit zwischen den Flags (d.h. den Daten in einem einzelnen Rahmen) basiert. Wenn der Datenrahmen empfangen wird, wird die Berechnung wiederholt und mit den empfangenen CRC-Bytes verglichen. Falls die Antworten zusammenpassen, dann besteht ein hoher Grad an Sicherheit, dass der Datenrahmen genauso empfangen wurde, wie er gesendet wurde. Falls es einen CRC-Fehler gibt, kann der empfangene Datenrahmen verworfen werden.

**[0037]** Gemäß den hierin beschriebenen Ausführungsbeispielen kann eine zweite Übergangsflanke des Rahmensignals (d.h. die, die nicht verwendet wird, um das Ende eines Rahmens und den Start des nächsten Rahmens abzugrenzen) verwendet werden, um zusätzliche Informationen an den Empfänger zu übermitteln. Bei den aktuellen Beispielen entspricht die erste Übergangsflanke der ansteigenden Flanke des Rahmensignals und die zweite Übergangsflanke entspricht der fallenden Flanke des Rahmensignals. Jedoch kann auch das Gegenteil implementiert sein.

**[0038]** Bei typischen Radar-Schnittstellschemata ist das Rahmensignal auf einen 50%-Tastgrad und eine feste Rahmenlänge beschränkt, und die zweite Übergangsflanke hat keine Bedeutung. Die Rahmenlänge oder eine Signallänge, wie sie hierin definiert ist, ist eine Signalperiode, wobei eine Signalperiode die Zeit ist, die das Signal benötigt, um einen Ein- und Aus-Zyklus abzuschließen. Bei den vorliegenden Ausführungsbeispielen ist das Rahmensignal jedoch mit einem variierenden Tastgrad konfigu-

riert, der mehrere Bedeutungen haben kann. Speziell kann die Zeitgebung der zweiten Übergangsflanke des Rahmensignals durch die Radar-Schnittstellenschaltung **30** inkrementell schrittweise angepasst werden, um unterschiedliche Informationen zu übermitteln. Jedes Inkrement von mehreren möglichen Inkrementen der zweiten Übergangsflanke kann in der Dauer (d.h. die Breite jedes Inkrements ist zeitlich ein Bit) äquivalent zu einem Bit sein. Anders ausgedrückt, kann die Breite eines Rahmenpulses in dem Rahmensignal inkrementell basierend auf der Breite eines einzelnen Bits angepasst werden, was äquivalent ist zu einer Breite eines Taktimpulses des Kommunikationstaktsignals. Somit dient das Rahmensignal als ein Hybrid-Steuer-/Datensignal, das Steuerinformationen sowie auch Dateninformationen bereitstellt. Aus diesem Grund weist das Rahmensignal eine Steuerfunktion sowie auch eine Datenfunktion auf und kann als ein begrenzter Datenkanal oder als ein Hybrid-Steuerdatenkanal bezeichnet werden, in dem Steuerinformationen und Daten simultan dadurch übertragen werden.

**[0039]** Zum Beispiel, für 12-Bit-Daten(Radar-)Ab-tastwerte, trägt ein einzelner Rahmen zwölf Datenbits. In diesem Fall kann der Rahmenpuls bis zu elf unterschiedliche Zustände aufweisen. Anders ausgedrückt, kann die zweite Übergangsflanke an einer von elf unterschiedlichen Positionen für jeden Rahmen auftreten, wobei jede Position einem unterschiedlichen Zustand entspricht und/oder potenziell eine unterschiedliche kodierte Information an den Empfänger übermitteln. Dementsprechend kann die Pulsbreite des Rahmensignals zwischen elf unterschiedlichen Pulsbreiten variieren, wobei jede einem unterschiedlichen Zustand entspricht und jeder Zustand potenziell eine unterschiedliche kodierte Information übermitteln.

**[0040]** Es wird darauf hingewiesen, dass die Anzahl von möglichen Zuständen für die zweite Übergangsflanke eines weniger ist als die Anzahl von Bits, die in einem Datenrahmen übertragen werden. Das ist aufgrund davon, dass es eine zweite Übergangsflanke zwischen aufeinanderfolgenden Rahmen geben muss, sodass eine erste Übergangsflanke das Ende eines Rahmens und den Start des nächsten Rahmens anzeigen kann. Ansonsten wäre der Empfänger nicht in der Lage, die Datenrahmen zu unterscheiden. Somit gibt es immer zumindest einen Taktzyklus weit auf der linken Seite oder weit auf der rechten Seite des Datenrahmens, bei dem das Rahmensignal von Hoch nach Niedrig oder Niedrig nach Hoch übergegangen ist.

**[0041]** Zusammenfassend, wird die erste Übergangsflanke (ansteigende oder fallende Flanke) des Rahmensignals verwendet, um ein Rahmenende/Start des nächsten Rahmens anzuzeigen, und die zweite Übergangsflanke wird verwendet, um zusätz-

liche Informationen zu übertragen. Der Tastgrad des Rahmensignals kann verwendet werden, um Informationen von bis zu  $\log_2(N-1)$  Bits zu übertragen, wobei  $N$  die Datenabtastwertlänge ist und  $N-1=M$ , wobei  $M$  eine Anzahl von PWM-Schritten ist. Wiederum, für 12-Bit-Datenabtastwerte (d.h.  $N=12$ ;  $M=11$ ) kann das Rahmensignal durch Verwenden von einem von elf verfügbaren diskreten Tastgradpegeln ungefähr 3,45 Bit für jeden Datenrahmen übertragen. Somit kodieren  $M$  PWM Schritte  $\log_2(M)$  Bits. Bei einem Beispiel können verschiedene Typen von Metadaten, die sich auf einen oder mehrere Datenströme beziehen, in dem Rahmensignal für jeden Rahmen basierend auf dem Tastgrad des Rahmensignals kodiert sein.

**[0042]** Zusätzlich ist es möglich, nicht nur Informationen während eines Rahmens zu übertragen, sondern es ist auch möglich, während der Zeit zwischen den Rampen (d.h. während einer kurzen Pause) Informationen zu übertragen, wobei ein spezifischer Tastgradpegel verwendet werden könnte, um einen Standard-ADC-Abtastrahmen zu markieren, und andere Tastgradpegel könnten verwendet werden, um andere Typen von Datenrahmen, die zusätzliche Informationen umfassen, zu markieren. Ein ADC-Abtastrahmen ist eine Datenausgabe von dem ADC **12** des HF-Frontends **10** und kann einem Abtastwert analoger Radaranten entsprechen, die an der Rx-Antenne **6** empfangen werden und durch den ADC **12** in digitale Daten umgewandelt werden.

**[0043]** Ähnlich könnte das Rahmensignal verwendet werden, um Informationen während der Zeit zwischen Chirps (d.h. während einer langen Pause) zu übertragen. Unter einigen Umständen kann das Rahmensignal verwendet werden, um das Ende einer Rampe oder das Ende eines Chirps anzuzeigen oder zu markieren.

**[0044]** Das in **Fig. 4** gezeigte Signaldiagramm umfasst auch vier serielle Datensignale Data0, Data1, Data2, und Data3 (d.h., Data0-3), wobei jedes derselben auf einem separaten Datenkanal übertragen wird. Somit kann die Radar-Schnittstellenschaltung mehrere Datenkanäle umfassen, die verwendet werden, um mehrere Datenströme zu übertragen, wobei jeder derselben einer unterschiedlichen RX-Antenne **6** entsprechen kann. Die Datenströme verwenden dasselbe Kommunikationstaktsignal und Rahmensignal gemeinschaftlich.

**[0045]** **Fig. 5** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein Signaldiagramm einer synchronen Kommunikationsschnittstelle, die ein Kommunikationstaktsignal, ein Rahmensignal und mehrere Datensignale umfasst. Insbesondere zeigt **Fig. 5** unterschiedliche PWM-Granularitäten oder -Schritte, die durch das Rahmensignal genutzt werden, um unterschiedliche Informationen zu übermitteln. Es wird darauf hingewiesen, dass, obwohl es

möglich ist, es nicht notwendig ist, dass alle möglichen Schritte verwendet werden, um zusätzliche Informationen zu übermitteln. Beispielsweise sind nur sechs unterschiedliche PWM-Schritte, der möglichen elf Schritte in **Fig. 5** für das Rahmensignal gezeigt, während in der Praxis mehr als sechs oder weniger als sechs PWM-Schritte implementiert sein können.

**[0046]** Unterschiedliche PWM-Breiten (d.h. Tastgrade) können eines oder mehrere der Folgenden umfassen: ein Metadaten-Statusbit, einen Rahmentyp, ein Paritätsbit und ein Sicherheitsbit, sind aber nicht darauf beschränkt.

**[0047]** Ein Paritätsbit oder Prüfbit ist ein Bit, das zu einer Binärcodezeichenfolge „hinzugefügt“ wird, um sicherzustellen, dass die Gesamtanzahl von 1-Bits in der Zeichenfolge gerade oder ungerade ist. Somit können Paritätsbits als ein fehlerdetektierender Code verwendet werden. Es gibt zwei Varianten von Paritätsbits: gerades Paritätsbit und ungerades Paritätsbit.

**[0048]** In dem Fall einer geraden Parität werden für einen gegebenen Satz von Bits in einem Datenrahmen die Auftritte von Bits, deren Wert **1** ist, gezählt. Falls diese Zählung ungerade ist, wird der Paritätsbitwert auf **1** gesetzt, was die Gesamtzählung von Auftritten von 1en in dem gesamten Satz (umfassend das Paritätsbit) zu einer geraden Zahl macht. Falls die Zählung von 1en in einem gegebenen Satz von Bits bereits gerade ist, ist der Wert des Paritätsbits **0**.

**[0049]** In dem Fall einer ungeraden Parität wird die Kodierung umgekehrt. Für einen gegebenen Satz von Bits, wenn die Zählung von Bits mit einem Wert von **1** gerade ist, wird der Paritätsbitwert auf **1** gesetzt, was die Gesamtzählung von 1en in dem gesamten Satz (umfassend das Paritätsbit) zu einer ungeraden Zahl macht. Falls die Zählung von Bits mit einem Wert von **1** ungerade ist, ist die Zählung bereits ungerade, also ist der Wert des Paritätsbits **0**.

**[0050]** Somit können zwei unterschiedliche PWM-Breiten für das Paritätsbit verwendet werden, wobei eine PWM-Breite verwendet wird, um einen Wert von **1** anzuzeigen und eine andere PWM-Breite verwendet wird, um einen Wert von **0** anzuzeigen. Der Verarbeitungschip **20**, der das modulierte (kodierte) Rahmensignal empfängt, bestimmt dann den Wert des Paritätsbits von dem Rahmensignal und führt eine Fehlerprüfung auf dem entsprechenden Datenrahmen in dem empfangenen Datensignal durch.

**[0051]** Ein Metadaten-Statusbit kann anzeigen, ob Temperatur, Spannung, Systemtakt und/oder eine Phasenregelschleife OK sind (d.h., dass sie jeweils innerhalb eines normalen Betriebsbereichs sind). Diese Art von Metadaten-Statusbit kann als ein Temperatur-Spannungstakt (TVC; temperature-voltage-



clock) -Bit bezeichnet werden, das anzeigt, ob diese Systemparameter alle OK sind. Die Systemparameter können spezifisch für den MMIC-Radarchip (d.h. das HF-Frontend **10**) sein.

**[0052]** Somit können zwei unterschiedliche PWM-Breiten für einen Metadaten-Status verwendet werden, wobei eine PWM-Breite anzeigt, dass der Status OK ist, und eine andere PWM-Breite anzeigt, dass der Status nicht OK ist - was signalisiert, dass zumindest einer der Systemparameter außerhalb seines normalen Betriebsbereichs ist. Der Verarbeitungschip **20**, der das modulierte (kodierte) Rahmensignal empfängt, bestimmt dann den Wert des Metadaten-Statusbits von dem Rahmensignal und bestimmt den Status des Systems oder des MMIC-Radarchips. Falls es einen Systemfehler oder einen Chipfehler gibt (d.h. das Statusbit ist nicht OK), kann der Verarbeitungschip **20** ein Warnsignal erzeugen, zusätzliche Prüfungen durchführen und/oder andere geeignete Gegenmaßnahmen (falls möglich) ergreifen, um den Fehler zu korrigieren.

**[0053]** Alternativ kann jeder System-/Chip-Parameter (z.B. Temperatur, Spannung, Systemtakt, Phasenregelschleife, Strom, etc.) sein eigenes Metadaten-Statusbit zugeordnet haben oder kann auf eine unterschiedliche Weise (z.B. Temperatur mit Spannung und Systemtakt mit Phasenregelschleife) kombiniert sein. Somit können zwei unterschiedliche PWM-Breiten für jeden unterschiedlichen Typ Metadatenstatus verwendet werden, wobei der Metadatenstatus entweder einen Signalsystemparameter oder eine Kombination von System- oder Chip-Parametern repräsentiert.

**[0054]** Ein Sicherheitsbit ist ein Statusbit, in dem mehrere Statusbits zusammen ge„ODER“d sind. Im Wesentlichen ist das Sicherheitsbit ein OK-Signal oder ein OK-Bit, das von einer ODER-Operation hergeleitet wird, angewendet auf mehrere Statusbits. Falls irgendeines der Statusbits einen Fehler anzeigt, zeigt das Sicherheitsbit ein „nicht OK“-Bit an. Andernfalls wird ein „OK“-Bit angezeigt. Somit zeigt das Sicherheitsbit an, ob der Radarchip normal oder anormal arbeitet. Somit können zwei unterschiedliche PWM-Breiten für das Sicherheitsbit verwendet werden, wobei eine „OK“ anzeigt und die andere „nicht OK“ (d.h. eine Fehlermeldung) anzeigt.

**[0055]** Ein Rahmentyp kann dem Typ von Daten entsprechen, die in einem entsprechenden Datenrahmen übertragen werden. Zum Beispiel kann der Datentyp innerhalb der Nutzlast eines Datenrahmens ein ADC-Datenabtwert (z.B. Radardaten), Temperaturdaten, Spannungsdaten, Metadaten, CRC, etc. sein. Der Datentyp ist nicht auf bestimmte Typen beschränkt und kann von der Anwendung und dem System abhängen, in dem die Kommunikationsschnittstelle implementiert ist. Beispielsweise kann die Kom-

munikationsschnittstelle in anderen Systemen als Radarsystemen implementiert sein, und der Typ der an einen Mikrocontroller übertragenen Daten kann variieren. In diesem Fall kann eine unterschiedliche PWM-Breite für jeden unterschiedlichen Datentyp verwendet werden, wobei einige oder alle möglichen PWM-Breiten verwendet werden, um den Datentyp des in einem Datenkanal übertragenen Datenrahmens anzuzeigen. Der Verarbeitungschip **20**, der das modulierte (kodierte) Rahmensignal empfängt, bestimmt dann den Datentyp eines entsprechenden Datenrahmens und führt unterschiedliche Arten von Signalverarbeitung auf dem Datensignal für diesen Datenrahmen basierend auf dem bestimmten Datentyp durch. Somit können die Daten abhängig von dem bestimmten Datentyp durch den Verarbeitungschip **20** unterschiedlich verarbeitet werden.

**[0056]** Es ist auch möglich, die Kodierung eines Paritätsbits mit dem Rahmentyp zu mischen. Beispielsweise können PWM-Breiten, die weniger als einem 50%- Tastgrad entsprechen, ein ungerades Paritätsbit anzeigen und unterschiedliche PWM-Breiten zwischen einem 0%- und 50%-Tastgrad (nicht-umfassend) können einem von X Rahmentypen entsprechen. Zusätzlich können PWM-Breiten, die mehr als einem 50%-Tastgrad entsprechen, ein gerades Paritätsbit anzeigen und unterschiedliche PWM-Breiten zwischen einem 50%- und 100%-Tastgrad (nicht umfassend) können einem der gleichen X Rahmentypen entsprechen. Hier ist die Anzahl von unterschiedlichen Rahmentypen, die angezeigt werden können, im Wesentlichen auf die Hälfte reduziert, so dass ein Paritätsbit in das Rahmensignal kodiert werden kann. Der Verarbeitungschip **20** kann das modulierte (kodierte) Rahmensignal empfangen und dann den Wert des Paritätsbits von dem Rahmensignal bestimmen und eine Fehlerprüfung auf dem entsprechenden Datenrahmen in dem empfangenen Datensignal durchführen, und zusätzlich den Datentyp eines entsprechenden Datenrahmens bestimmen und unterschiedliche Arten von Signalverarbeitung auf dem Datensignal für diesen Datenrahmen basierend auf dem bestimmten Datentyp durchführen. Der 50%-Tastgrad kann auch verwendet werden, um unterschiedliche Informationen anzuzeigen, wenn eine Paritätsprüfung nicht durchgeführt wird.

**[0057]** Dasselbe gemischte Schema kann auch für ein Metadaten-Statusbit verwendet werden, wobei PWM-Breiten, die weniger als einem 50%-Tastgrad entsprechen, möglicherweise einen OK-Status anzeigen und PWM-Breiten, die mehr als einem 50%-Tastgrad entsprechen, möglicherweise einen NOT OK-Status anzeigen. Unterschiedliche Rahmentypen können dann in das Rahmensignal kodiert werden, wie ähnlich vorangehend beschrieben ist.

**[0058]** Bei einem anderen Beispiel können zwei Datentypen zusammen mit einem Statusindikator ange-

zeigt sein, der diesem Datentyp zugeordnet ist. Beispielsweise können PWM-Breiten, die weniger als 50%- oder 60%-Tastgrad entsprechen, einen ersten Datentyp mit zwei oder drei unterschiedlichen PWM-Breiten anzeigen, die einen Status des ersten Datentyps anzeigen. Zum Beispiel kann der erste Datentyp eine Spannung sein, und eine PWM-Breite kann eine Unterspannung anzeigen, eine PWM-Breite kann eine Überspannung anzeigen und eine PWM-Breite kann eine normale Spannung anzeigen. Zusätzlich können PWM-Breiten, die mehr als einem 50%- oder 60%-Tastgrad entsprechen, einen zweiten Datentyp, wie beispielsweise Temperatur, anzeigen. Hier kann eine PWM-Breite eine normale Temperatur anzeigen und eine zweite PWM-Breite kann eine Übertemperatur anzeigen.

**[0059]** Dieses gemischte Schema kann auf irgendeine Art von binärem Indikatorbit (z.B. Paritätsbit, Statusbit, etc.) angewendet werden. Falls ein Indikatorbit mehr als zwei (binäre) Status aufweist, kann der Tastgrad weiter segmentiert werden (d.h. in Drittel, Viertel, etc.). Die unterschiedliche Anzahl der Rahmentypen, die angezeigt werden können, wird jedoch auch reduziert, da jedes Tastgrad-Segment den gleichen Satz von Rahmentypen kodieren sollte.

**[0060]** Die Kommunikationsschnittstelle **30** kann ausgebildet sein, um in dem Kompatibilitätsmodus oder Nicht-Kompatibilitätsmodus zu arbeiten.

**[0061]** In dem Kompatibilitätsmodus kann ein vorliegender Tastgrad (z.B. 50 %) während eines Datenerwerbs einen Rahmentyp als einen ADC-Abtastwert (d.h. als einen Datenabtastwert) anzeigen. Zusätzlich kann die Pausenzeit zwischen den Rampen genutzt werden, wo andere Tastgrade genutzt werden, um Informationen zu übermitteln. Zum Beispiel könnten während einer Pause zwischen Rampen (Timeout, längere Rahmenzeitperiode) abhängig von der Länge der Pause  $\log_2(P-1)$ -Bits von Daten übertragen werden, wobei die Länge der Pause P Bits ist.

**[0062]** Im Nicht-Kompatibilitätsmodus sind viele unterschiedliche und verbesserte Möglichkeiten möglich, den Datenstrom selbst, die Pause zwischen den Rampen und die Pause zwischen den Chirps zu handhaben.

**[0063]** **Fig. 6** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden. Insbesondere umfasst das Signaldiagramm ein Rahmensignal, das über einen Steuerkanal übertragen wird, und vier Datensignale, die über vier parallele Datenkanäle Data0-3 übertragen werden, wobei das Rahmensignal auch parallel zu den Datensignalen übertragen wird. Das Segment des Rahmensignals, das in **Fig. 6** gezeigt ist, entspricht einer Ram-

pe (Ramp1) eines Chirps. Somit umfasst jedes Datensignal Data0-3 eine lange Pause, gefolgt durch eine Reihe von Abtastwerten (d.h. Datenrahmen, die ADC-Abtastwerte von Radardaten tragen), ferner gefolgt durch zwei CRCs. Eine zweite Rampe (Ramp2) folgt der ersten Rampe.

**[0064]** Jede „Blase“ in dem Rahmensignal repräsentiert eine Signalperiode, die einen PWM-Zyklus oder einen Rahmenpuls umfasst, der eine ansteigende und fallende Flanke aufweist, und der den entsprechenden „Blasen“ in den Datensignalen entspricht. Jede Signalperiode kann eine Länge einer vorgegebenen Anzahl von Taktpulsen des Kommunikationstaktsignals sein. Zum Beispiel kann eine Blase in dem Rahmensignal parallel zu synchronen Abtastwerten, die in den Datensignalen übertragen werden, übertragen werden. Das Rahmensignal in dieser Blase kann Informationen anzeigen, die sich auf das System oder auf den Abtastwert selbst beziehen. Zum Beispiel zeigt bei diesem Beispiel jede Rahmensignal-Blase einen Systemstatus an, der sich auf TVC bezieht, und zeigt somit an, ob der System- oder Chip-Parameter-TVC OK sind oder nicht OK. Eine Möglichkeit ist es, einen OK-Status zu senden, falls die Temperatur und Spannung des MMIC-Radar-Chips innerhalb eines normalen Betriebsbereichs sind, und dass, falls der Systemtakt OK ist, die PLL des MMIC-Radar-Chips eingerastet ist. Eine andere Möglichkeit ist, Inhalt der internen Register des MMIC-Radar-Chips, die durch den Verarbeitungschip **20** überwacht werden, zu übertragen.

**[0065]** Daher wird der Verarbeitungschip **20** nicht über nur das Ende/den Start jedes Abtastwerts (jedes Rahmens) unterrichtet, sondern er empfängt auch TVC-Statusinformationen und kann die System- oder Chip-Parameter auf Unregelmäßigkeiten überwachen. Diese Statusinformationen können auch während der langen Pause und während der CRCs in dem Rahmensignal übertragen werden.

**[0066]** **Fig. 7** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden. Insbesondere tragen die Datensignale Data0-3 ADC-Abtastwerte, die mit Metadaten verschachtelt sind. Metadaten in dem Datensignal können einen MMIC-Status, MMIC-Registerwerte oder eine zusätzliche Parität und CRC von zwei oder mehreren vorgehenden ADC-Abtastwerten umfassen.

**[0067]** Jedes Datensignal Data0-3 trägt parallel zueinander denselben Datentyp, der als synchrone Informationen bezeichnet wird. Das Rahmensignal in diesem Fall ist so konfiguriert, dass es einen Rahmentyp oder Datentyp jedes entsprechenden Rahmens in den Datensignalen anzeigt. Somit, wenn die Datensignale Metadaten übertragen, zeigt der

Rahmenpuls in dem Rahmensignal einen Metadaten-Rahmen-Typ an. Ähnlich, wenn die Datensignale Abtastwertdaten übertragen, zeigt der Rahmenpuls in dem Rahmensignal einen Datenabtastwert- oder Nutzlastrahmen-Typ an. Während einer Übertragung einer CRC in dem Datensignal zeigt das Rahmensignal keine Rahmentypinformationen an. Hier ist es möglich, dass Statusinformationen stattdessen in dem Rahmensignal übertragen werden können.

**[0068]** Fig. 8 zeigt gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden. Insbesondere tragen die Datensignale Data0-3 ADC-Abtastwerte und CRCs, und das Rahmensignal umfasst ein Paritätsbit für alle vier Datenabtastwerte in einer entsprechenden Spalte. Das heißt, das Paritätsbit wird über alle Kanäle unter Verwendung eines Abtastwerts von jedem Datensignal berechnet, das parallel (synchron) zu dem Rahmenpuls übertragen wird. Alternativ kann der Rahmenpuls zwei Paritätsbits umfassen, z.B. eines für DATA0,1 und eines für DATA2,3. Alternativ kann das Rahmensignal ein Paritätsbit für alle Datenfelder separat umfassen.

**[0069]** Das Empfängermodul an dem Verarbeitungschip 20 verfolgt, bei welcher Rahmennummer ein Paritätsfehler aufgetreten ist. Das kann mit den CRCs an dem Ende der Datensignale kombiniert werden, um einen einzelnen schlechten Abtastwert anstatt einer schlechten Zeile zu identifizieren. Beispielsweise kann das Paritätsbit in dem Rahmensignal verwendet werden, um eine Datenspalte zu identifizieren, in der ein Fehler aufgetreten ist. Ähnlich können die CRCs an dem Ende der Datensignale genutzt werden, um eine Datenzeile zu identifizieren, in der der Fehler aufgetreten ist. Unter Verwendung von Spalten und Zeilen als Koordinatenreferenzen kann der exakte Abtastwert, in dem der Fehler aufgetreten ist, identifiziert werden. Der Verarbeitungschip 20 kann somit den schlechten Abtastwert identifizieren und den schlechten Abtastwert verwerfen oder reparieren, anstatt die gesamte Zeile zu verwerfen. Zum Beispiel kann der Verarbeitungschip 20 durch Kombinieren des CRC-Fehlers, der die schlechte Zeile markiert, und des Paritätsfehlers, der die schlechte Spalte markiert, den Fehler lokalisieren und einzelne Bitfehler durch Nehmen eines Mittelwerts der korrekten benachbarten Abtastwerte reparieren.

**[0070]** Das Empfängermodul an dem Verarbeitungschip 20 kann einen Paritätszähler umfassen, der eine Anzahl von Paritätsfehlern pro Rampe zählt und basierend auf dem Zähler bestimmt, ob die Rampe akzeptiert oder abgelehnt und verworfen wird. Beispielsweise kann der Verarbeitungschip 20 die Rampe akzeptieren, wenn der Zähler unter einer Schwellenanzahl von Paritätsfehlern (z.B. weniger als zwei) ist, und die Rampe ablehnen, wenn der Zähler die

Schwelle (z.B. zwei oder mehr) erreicht oder überschreitet.

**[0071]** Fig. 9 zeigt gemäß einem oder mehreren Ausführungsbeispielen ein schematisches Blockdiagramm einer Kommunikationsschnittstellenschaltung 900 der Radar-Schnittstellenschaltung 30 an einer Senderseite. Die Kommunikationsschnittstellenschaltung 900 kann an dem MMIC-Radarchip (d.h. dem HF-Frontend 10) integriert sein und ausgebildet sein, um das serielle Rahmensignal und die seriellen Datensignale Data0-3 an eine Empfängerseite der Kommunikationsschnittstelle zu übertragen. Die Empfängerseite (nicht dargestellt) kann an einem Prozessor, wie beispielsweise dem Verarbeitungschip 20, integriert sein, der ausgebildet ist, um das Rahmensignal und Datensignale zu verarbeiten.

**[0072]** Die Kommunikationsschnittstellenschaltung 900 umfasst eine Rahmen-Metadatenverwaltungseinheit 901, einen ADC 902, eine Metadatenverteilungseinheit 903, einen Rahmenserialisierer 904 und Datenserialisierer 905.

**[0073]** Die Rahmen-Metadatenverwaltungseinheit 901 empfängt Metadaten von dem Radarchip 10 und Paritätsbits von dem ADC 902 basierend auf einem oder mehreren Radarabtastwerten (Datenrahmen) und stellt die Informationen der Metadatenverteilungseinheit 903 bereit. Der ADC 902 stellt ferner der Metadatenverteilungseinheit 903 die Radardaten bereit. Ansprechend auf ein Empfangen der Metadaten und/oder der Paritätsbits von der Rahmen-Metadatenverwaltungseinheit 901 bestimmt die Metadatenverteilungseinheit 903, wie die Informationen verteilt werden.

**[0074]** Beispielsweise können einige Arten von Metadaten in den Datenstrom eingeführt werden oder Metadaten können periodisch in den Datenstrom eingeführt werden, wie in den vorangehenden Beispielen beschrieben ist. In diesem Fall stellt die Metadatenverteilungseinheit 903 die Metadaten den Datenserialisierern als Teil der parallelen Daten bereit. In anderen Fällen können die Metadaten dem Rahmenserialisierer 904 als parallele Metadaten bereitgestellt werden. Zusätzlich kann die Metadatenverteilungseinheit 903 dem Rahmenserialisierer Statusbits, Sicherheitsbits und Paritätsbits als parallele Metadaten bereitstellen.

**[0075]** Der Rahmenserialisierer 904 serialisiert die parallelen Metadaten in serielle Metadaten und erzeugt das serielle Rahmensignal, dessen Tastgrad durch den Rahmenserialisierer 904 moduliert wird, um die zusätzlichen Informationen (z.B. die Metadaten, den Rahmentyp, die Statusbits, die Sicherheitsbits und/oder die Paritätsbits) zu übertragen. Somit markiert der Rahmenserialisierer 904 das Ende/den Start von Rahmen und kodiert zusätzlich das Rah-

mensignal mit zusätzlichen Informationen. Der Rahmenserialisierer **904** kann ein Schieberegister umfassen, das parallele Eingänge und einen seriellen Ausgang aufweist, so dass es als eine ‚Parallel-Ein, Seriell-Aus‘ (PISO; parallel-in, serial-out) -Einheit ausgebildet ist. Insbesondere nutzt das Schieberegister den Rahmensignal-Tastgrad, um serielle Metadateninformationen zu senden.

**[0076]** Zusätzlich umfassen die Datenserialisierer **905** einen Datenserialisierer für jeden Datenkanal, wobei jeder derselben jeweils ausgebildet ist, um parallele Daten in serielle Daten für eine Übertragung umzuwandeln. Somit kann jeder Datenserialisierer ein Schieberegister umfassen, das parallele Eingänge und einen seriellen Ausgang aufweist, so dass es als eine PISO-Einheit ausgebildet ist.

**[0077]** Fig. 10 zeigt gemäß einem oder mehreren Ausführungsbeispielen ein schematisches Blockdiagramm einer Kommunikationsschnittstellenschaltung **1000** der Radar-Schnittstellenschaltung **30** an einer Empfängerseite. Die Kommunikationsschnittstellenschaltung **1000** kann an dem Verarbeitungschip **20** integriert sein. Die Kommunikationsschnittstellenschaltung **1000** umfasst einen Schieberegister-Schnittstellen-Serialisierer **1001**, einen Metadatenselektor **1004**, einen Metadatenprozessor **1005**, eine Radar-Schnittstellen (RIF; radar interface) -Einheit **1006**, eine zentrale Verarbeitungseinheit (CPU; central processing unit) **1007** und eine Signalverarbeitungseinheit (SPU; signal processing unit) **1008**. Die Signalverarbeitungseinheit (SPU) **1008** kann eine oder mehrere Signalverarbeitungsschaltungen, Signalverarbeitungsketten oder CPUs umfassen, die ausgebildet sind, um sowohl Radardaten, wie auch Metadaten zu verarbeiten. Eine Signalverarbeitungsschaltung kann einen digitalen Signalprozessor (DSP) umfassen.

**[0078]** Der Schieberegister-Schnittstellen-Serialisierer **1001** empfängt die Daten und das Rahmensignal. Der Schieberegister-Schnittstellen-Serialisierer **1001** umfasst ein Rahmensignal-Schieberegister **1002** und ein Daten-Schieberegister **1003** für jeden Datenkanal Data0-3. Das Rahmensignal-Schieberegister **1002** wandelt den Rahmensignal-Tastgrad in parallele Metadaten-Informationen (d.h. parallelen Rahmeninhalt) um und stellt dem Metadatenselektor **1004** den parallelen Rahmeninhalt bereit. Ähnlich wandeln die Datenschieberegister **1003** die seriellen Datensignale Data0-3 in parallele Datensignale Data0-3 um und stellen dem Metadatenselektor **1004** die parallelen Daten bereit. Die Schieberegister im Allgemeinen weisen serielle Eingänge und parallele Ausgänge auf, so dass sie als Seriell-Ein, Parallel-Aus' (SIPO; serial-in, parallel-out) Einheiten ausgebildet sind. Somit wandeln sie serielle Hochgeschwindigkeitssignale in parallele Niedrigere-Geschwindigkeitssignale um.

**[0079]** Ansprechend auf ein Empfangen der Metadaten in dem parallelen Rahmeninhalt bestimmt der Metadatenselektor **1004**, wie die Daten in den Datensignalen und die Metadaten in dem Rahmeninhalt zu handhaben sind. Beispielsweise kann der Metadatenselektor **1004** basierend auf den Metadaten bestimmen, die Metadaten von dem Rahmeninhalt an den Metadatenprozessor **1005** zu senden und die rohen Radardaten in den parallelen Datensignalen Data0-3 an eine RIF-Einheit **1006** zu senden.

**[0080]** Der Metadatenprozessor **1005** ist ausgebildet, um die Metadaten zu verarbeiten oder die Metadaten und/oder zusätzliche Informationen bezüglich der Metadaten an eine CPU **1007** zu senden. Insbesondere ist der Metadaten-Prozessor **1005** ausgebildet, um das Rahmensignal zu dekodieren, indem er bestimmt, welche Bits **1** sind und welche Bits **0** sind. Die Metadaten können ein Statusbit, einen Rahmentyp, ein Paritätsbit und/oder ein Sicherheitsbit umfassen. Zum Beispiel, falls Statusinformationen oder das Sicherheitsbit in den Metadaten einen Fehler anzeigen, kann der Metadatenprozessor **1005** die Metadaten allein mit einem Warnsignal der CPU **1007** zur zusätzlichen Handhabung des Fehlers bereitstellen. Die CPU **1007** kann ansprechend darauf ein Abschalten oder ein Zurücksetzen des Radarchips initiieren.

**[0081]** Zusätzlich kann der Metadaten-Prozessor **1005** abhängig von den empfangenen Metadaten zusätzliche Nachrichten an die RIF-Einheit **1006** senden. Zum Beispiel können die zusätzlichen Nachrichten der RIF-Einheit **1006** den Rahmentyp (Datentyp) und/oder das Paritätsbit anzeigen.

**[0082]** Ansprechend auf den Rahmentyp kann die RIF-Einheit **1006** die Daten an eine oder mehrere unterschiedliche Signalverarbeitungseinheiten (SPUs) oder CPUs **1008** lenken, die ausgebildet sind, um Signalverarbeitung auf einem oder mehreren Datentypen durchzuführen. Die SPUs und CPUs **1008** können sich auch auf ein Paritätsbit beziehen, um eine Paritätsprüfung auf den Daten durchzuführen und können auch das Paritätsbit zusammen mit CRCs verwenden, um einen schlechten Rahmen zu lokalisieren und ihn zu reparieren.

**[0083]** Zusätzlich oder alternativ zu einem Variieren des Tastgrads kann die Signallänge (Rahmenlänge) des Rahmensignals variiert sein, um die vorangehend genannten Dateninformationen zu übermitteln. In dem Fall, dass eine variable Rahmenlänge verwendet wird, dient das Rahmensignal wieder als ein Hybrid-Steuer-/Datensignal, das Steuerinformationen sowie auch Dateninformationen bereitstellt. Aus diesem Grund weist das Rahmensignal eine Steuerfunktion sowie eine Datenfunktion auf und kann als ein begrenzter Datenkanal oder als ein Hybrid-Steuerdatenkanal bezeichnet werden, in dem Steuerinformationen und Daten simultan da-

durch übertragen werden. Somit nutzen die Ausführungsbeispiele die Tatsache aus, dass synchrone Kommunikationen mit der RIF-Schnittstelleneinheit **1006** das so genannte Rahmensignal umfasst und das Rahmensignal nutzt, um zusätzliche Informationen zu übertragen.

**[0084]** Ähnlich zu **Fig. 4** ist **Fig. 11** ein Signaldiagramm einer synchronen Kommunikationsschnittstelle, die gemäß einem oder mehreren Ausführungsbeispielen parallel ein Kommunikationstaktsignal, ein Rahmensignal und mehrere Datensignale umfasst. Anstatt jedoch einen variablen Tastgrad zu verwenden, ist das Rahmensignal, das in **Fig. 11** gezeigt ist, mit einer variablen Signallänge implementiert, die auch als eine variable Rahmenlänge oder variable Signalperiode bezeichnet werden kann.

**[0085]** Das Rahmensignal umfasst zwei Übergangsfankentypen, einen Ansteigende-Flanke-Übergang und einen Fallende-Flanke-Übergang. Jede Signalperiode umfasst einen von jedem Übergangsfankentyp. Ein erster Typ eines Flankenübergangs (d.h. entweder der Ansteigende-Flanke-Typ oder der Fallende-Flanke-Typ) wird verwendet, um ein Ende eines Datenrahmens (d.h. ein Ende eines Radarabtastwerts) und einen Beginn des nächsten Datenrahmens (d.h. einen Start des nächsten Radarabtastwerts) anzuzeigen. Die Periode zwischen zwei aufeinanderfolgenden Übergangsfanken desselben Typs bezeichnet die Signallänge. Somit kann das Rahmensignal mit unterschiedlichen Signallängen (d.h. Signallängencodes) kodiert sein, um Dateninformationen zu übermitteln, wobei unterschiedliche Signallängen unterschiedliche Bedeutungen haben und somit unterschiedliche Informationen übermitteln. Wie in **Fig. 11** gezeigt ist, sind drei Rahmenperioden gezeigt, die jeweils eine unterschiedliche Signallänge aufweisen, repräsentiert durch die Signallängen **N1**, **N2** und **N3**.

**[0086]** Signallängencodes können einen Datentyp der Daten anzeigen, die in den Datenleitungen übertragen werden, die einem Rahmen des Rahmensignals entsprechen. Ein Senderschaltung ist ausgebildet, um eine Rahmenlänge der Mehrzahl von Rahmenperioden des Rahmensignals gemäß einem Abfolgen der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen zu variieren. Die Rahmenlängen sind insofern diskret, als dass sie eine bestimmte Anzahl von Bits lang sind, was auch repräsentativ für eine Anzahl von Taktzyklen oder Pulsen des Taktsignals ist.

**[0087]** Jede Periode des Steuer-/Rahmensignals ist in der Dauer gleich zu der Länge eines entsprechenden Segments des Datensignals. Beispielsweise, falls ein entsprechendes Segment des Datensignals ein Datenabtastwert ist, ist die Periode des zu diesem Zeitpunkt synchronen Steuersignals gleich

der Länge des Datenabtastwertes, die wiederum der Anzahl von Bits des Datenabtastwertes entspricht. Falls das entsprechende Segment des Datensignals eine Pause ist, ist die Periode des zu diesem Zeitpunkt synchronen Steuersignals gleich zu der Länge der Pause. Somit ist jede Periode des Steuersignals synchron (d.h. parallel übertragen) mit einer Dateneinheit (z.B. Datenrahmen) oder einem anderen Typ von Segment in jedem Datensignal.

**[0088]** Unterschiedliche Datentypen können unterschiedliche Datenlängen aufweisen. Beispielsweise können ADC-Abtastwerte mit anderen unterschiedlichen Datentypen mit unterschiedlichen Längen gemischt sein. Andere Datentypen können MMIC-Statusinformationen, MMIC-Registerwerte und zusätzliche CRCs für jeden Datentyp umfassen. Dementsprechend können die Datenleitungen DATA0-3 irgendetwelche dieser Datentypen tragen. Somit kann die Signallänge des Rahmensignals, das einem Datenrahmen entspricht, auf einer Rahmen-für-Rahmen-Basis angepasst werden, um der Länge des Datenrahmens zu entsprechen. Folglich kann die Signallänge über eine Signalperiode eindeutig einem bestimmten Datentyp entsprechen und kann verwendet werden, um diesen Datentyp anzuzeigen.

**[0089]** Zusätzlich wird der zweite Typ von Flankenübergang (d.h. entweder der Abfallende-Flanke-Typ oder der Ansteigende-Flanke-Typ) verwendet, um den Tastgrad des Rahmensignals in einer Signalperiode anzuzeigen. Das Rahmensignal kann mit unterschiedlichen Tastgraden kodiert sein, um Dateninformationen zusätzlich zu übermitteln, wobei, wie vorangehend ähnlich beschrieben ist, unterschiedliche Tastgrade unterschiedliche Bedeutungen haben und somit unterschiedliche Informationen übermitteln. Beispielsweise kann für diese Datentypen, die eine gleiche Datenlänge aufweisen, der zweite Typ von Flankenübergang verwendet werden, um zwischen diesen Datentypen zu unterscheiden, indem Datentypen der gleichen Datenlänge ein unterschiedlicher Tastgrad zugewiesen wird. Diese Datentypen mit derselben Datenlänge können als eine Datentypgruppe bezeichnet werden, und der Tastgrad kann einen Daten-Subtyp einer Anzahl diskreter Daten-Subtypen definieren, die einer Datentypgruppe entsprechen.

**[0090]** Ein Empfänger verwendet das Taktsignal, um eine erste Anzahl von Taktzyklen während jeder Rahmenperiode (d.h. die Anzahl von Taktzyklen von einem ersten Flankenübergangstyp zu einem aufeinanderfolgenden) zu zählen, und bestimmt die Signallänge für jede Periode gemäß der Anzahl von gezählten Taktzyklen. Der Empfänger ist ausgebildet, um den Datentyp oder eine Datentypgruppe basierend auf der bestimmten Signallänge zu bestimmen, durch Bezugnahme auf eine Nachschlagtabelle (Look-Up-Tabelle) oder eine ähnliche Verarbeitungstechnik.

**[0091]** Zusätzlich kann der Empfänger ausgebildet sein, um eine zweite Anzahl von Taktsignalen von einem ersten Flankenübergangstyp zu einem aufeinanderfolgenden zweiten Flankenübergangstyp in einer Signalperiode zu zählen und die erste Anzahl von Taktzyklen und die zweite Anzahl von Taktzyklen zu verwenden, um dadurch den Tastgrad der entsprechenden Signalperiode zu bestimmen. Der Empfänger ist ausgebildet, um den Datentyp basierend auf der bestimmten Signallänge und dem bestimmten Tastgrad, der derselben Signalperiode entspricht, durch Bezugnahme auf eine Nachschlagetabelle oder ähnliche Verarbeitungstechnik zu bestimmen.

**[0092]** Wie vorangehend erwähnt wurde, zeigt **Fig. 7** gemäß einem oder mehreren Ausführungsbeispielen ein beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden. Insbesondere tragen die Datensignale Data0-3 ADC-Abtastwerte, die mit Metadaten data2 verschachtelt sind. Metadaten in dem Datensignal können einen MMIC-Status, MMIC-Registerwerte oder eine zusätzliche Parität und CRC von zwei oder mehreren vorangehenden ADC-Abtastwerten (d.h. crc adc) umfassen. Wenn eine variable Signallänge implementiert wird, kann die Signallänge des Rahmensignals Rahmen-für-Rahmen (d.h. Periode-für-Periode) variiert werden, gemäß den Daten, die in den entsprechenden Dateneinheiten übertragen werden.

**[0093]** **Fig. 12** zeigt gemäß einem oder mehreren Ausführungsbeispielen ein anderes beispielhaftes Signaldiagramm von seriellen Signalen, die durch eine synchrone Kommunikationsschnittstelle übertragen werden. Wieder tragen die Datensignale Data0-3 ADC-Abtastwerte, die mit Metadaten data2 verschachtelt sind. Metadaten in dem Datensignal können einen MMIC-Status, MMIC-Registerwerte, eine CRC von zwei oder mehr vorangehenden ADC-Abtastwerten (d. h. crc adc) und eine zusätzliche CRC für die Metadaten (d. h. crc data2) umfassen.

**[0094]** Wie vorangehend erwähnt wurde, zeigt **Fig. 9** gemäß einem oder mehreren Ausführungsbeispielen ein schematisches Blockdiagramm einer Kommunikationsschnittstellenschaltung **900** der Radar-Schnittstellenschaltung **30** an einer Senderseite. Die Kommunikationsschnittstellenschaltung **900** kann an dem MMIC-Radarchip (d.h. dem HF-Frontend **10**) integriert sein und ausgebildet sein, um das serielle Rahmensignal und die seriellen Datensignale Data0-3 an eine Empfängerseite der Kommunikationsschnittstelle zu übertragen. Die Empfängerseite (nicht dargestellt) kann an einem Prozessor, wie beispielsweise dem Verarbeitungschip **20**, integriert sein, der ausgebildet ist, um das Rahmensignal und Datensignale zu verarbeiten.

**[0095]** Die Kommunikationsschnittstellenschaltung **900** umfasst die Rahmen-Metadatenverwaltungseinheit **901**, den ADC **902**, die Metadatenverteilungseinheit **903**, den Rahmenserialisierer **904** und die Datenserialisierer **905**.

**[0096]** Die Rahmen-Metadatenverwaltungseinheit **901** empfängt Metadaten von dem Radarchip **10** und Paritätsbits von dem ADC **902** basierend auf einem oder mehreren Radarabtastwerten (Datenrahmen) und stellt die Informationen der Metadatenverteilungseinheit **903** bereit. Der ADC **902** stellt ferner der Metadatenverteilungseinheit **903** die Radardaten bereit. Ansprechend auf ein Empfangen der Metadaten und/oder der Paritätsbits von der Rahmen-Metadatenverwaltungseinheit **901** bestimmt die Metadatenverteilungseinheit **903**, wie die Informationen verteilt werden. Somit führt die Metadatenverteilungseinheit **903** Metadatenverwaltung und Verschachtelung durch.

**[0097]** Beispielsweise können einige Arten von Metadaten in den Datenstrom eingeführt werden oder Metadaten können periodisch in den Datenstrom eingeführt werden, wie in den vorangehenden Beispielen beschrieben. In diesem Fall stellt die Metadatenverteilungseinheit **903** die Metadaten den Datenserialisierern als Teil der parallelen Daten (d.h. verschachtelt Metadaten und ADC-Daten) bereit. In anderen Fällen können die Metadaten dem Rahmenserialisierer **904** (d.h. verkettet Metadaten zu ADC-Daten) als parallele Metadaten bereitgestellt werden. Zusätzlich kann die Metadatenverteilungseinheit **903** dem Rahmenserialisierer **904** Statusbits, Sicherheitsbits und Paritätsbits als parallele Metadaten bereitstellen.

**[0098]** Der Rahmenserialisierer **904** serialisiert die parallelen Metadaten in serielle Metadaten und erzeugt das serielle Rahmensignal, dessen Signallänge und/oder dessen Tastgrad durch den Rahmenserialisierer **904** moduliert wird, um die zusätzlichen Informationen (z.B. die Metadaten, den Rahmentyp, die Statusbits, die Sicherheitsbits und/oder die Paritätsbits) zu übertragen. Somit markiert der Rahmenserialisierer **904** das Ende/den Start von Rahmen und kodiert zusätzlich das Rahmensignal mit zusätzlichen Informationen, indem er dessen Signallänge und/oder dessen Tastgrad dynamisch anpasst. Der Rahmenserialisierer **904** ist ausgebildet, um eine Rahmenlänge der Mehrzahl von Rahmenperioden des Rahmensignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen zu variieren. Die Rahmenlängen sind insofern diskret, als dass sie eine bestimmte Anzahl von Bits lang sind, was auch repräsentativ für eine Anzahl von Taktzyklen oder Pulsen des Taktsignals ist. Der Rahmenserialisierer **904** ist ausgebildet, um das Steuersignal zu kodieren, durch Auswählen einer diskreten Rahmenlänge jeder Rahmen-

periode aus der Mehrzahl von diskreten Rahmenlängen, basierend auf den zusätzlichen Informationen, die in dem Rahmensignal übertragen werden sollen. Die zusätzlichen Informationen, die den Daten entsprechen, werden in den Datenkanälen während einer jeweiligen Rahmenperiode übertragen.

**[0099]** Zusätzlich umfassen die Datenserialisierer **905** einen Datenserialisierer für jeden Datenkanal, wobei jeder derselben jeweils ausgebildet ist, um einen parallelen Datenstrom in einen seriellen Datenstrom für eine Übertragung umzuwandeln. Somit kann jeder Datenserialisierer ein Schieberegister umfassen, das parallele Eingänge und einen seriellen Ausgang aufweist, so dass es als eine PISO-Einheit ausgebildet ist.

**[0100]** Fig. 13 zeigt gemäß einem oder mehreren Ausführungsbeispielen ein schematisches Blockdiagramm einer Kommunikationsschnittstellenschaltung **1300** der Radar-Schnittstellenschaltung **30** an einer Empfängerseite. Die Kommunikationsschnittstellenschaltung **1300** kann an dem Verarbeitungschip **20** integriert sein. Die Kommunikationsschnittstellenschaltung **1300** umfasst einen Schieberegister-Schnittstellen (SRIF; shift register interface) -Serialisierer **1301**, einen Metadatenselektor **1304**, Metadatenprozessoren **1305**, eine Radar-Schnittstellen (RIF) -Einheit **1306**, eine zentrale Verarbeitungseinheit (CPU) **1307** und eine Signalverarbeitungseinheit (SPU) **1308**. Die Signalverarbeitungseinheit (SPU) **1308** kann eine oder mehrere Signalverarbeitungsschaltungen, Signalverarbeitungsketten oder CPUs umfassen, die ausgebildet sind, um sowohl Radardaten, wie auch Metadaten zu verarbeiten. Eine Signalverarbeitungsschaltung kann einen digitalen Signalprozessor (DSP) umfassen.

**[0101]** Der Schieberegister-Schnittstellen-Serialisierer **1301** ist ein Serialisierer der Radarschnittstelle und er empfängt die Daten und das Rahmensignal. Der Schieberegister-Schnittstellen-Serialisierer **1301** umfasst einen Rahmen-Bit-Zähler **1302** und ein Daten-Schieberegister **1303** für jeden Datenkanal Data0-3. Der Rahmen-Bit-Zähler **1302** zählt die Anzahl der Bits des Rahmensignals in einer Periode zwischen zwei aufeinanderfolgenden Übergangsflanken des gleichen Typs, um damit die Signallänge zu bestimmen. Da jeder Taktpuls einem Bit entspricht, kann der Rahmen-Bit-Zähler **1302** die Anzahl von Taktpulsen in dem Taktsignal zählen, die in der Periode zwischen zwei aufeinanderfolgenden Übergangsflanken desselben Typs des Rahmensignals auftreten, um die Signallänge des Rahmensignals für diesen Datenrahmen zu bestimmen. Der Schieberegister-Schnittstellen-Serialisierer **1301** nimmt die bestimmte Signallänge und bestimmt daraus zusätzliche Informationen, wie beispielsweise den Datentyp. Der Schieberegister-Schnittstellen-Serialisierer **1301** kann dann die zusätzlichen Informationen, wie bei-

spielsweise Datentyp, an den Metadaten-Selektor **1304** übertragen.

**[0102]** Insbesondere nutzt der Schieberegister-Schnittstellen-Serialisierer **1301** das Taktsignal, um eine erste Anzahl von Taktzyklen während jeder Rahmenperiode (d.h. die Anzahl von Taktzyklen von einem ersten Flankenübergangstyp zu einem aufeinanderfolgenden) zu zählen, und bestimmt die Signallänge für jede Periode gemäß der Anzahl von gezählten Taktzyklen. Der Schieberegister-Schnittstellen-Serialisierer **1301** ist ausgebildet, um den Datentyp oder eine Datentypgruppe basierend auf der bestimmten Signallänge zu bestimmen, durch Bezugnahme auf eine Nachschlagtabelle (Look-Up-Tabelle) oder eine ähnliche Verarbeitungstechnik.

**[0103]** Zusätzlich kann der Schieberegister-Schnittstellen-Serialisierer **1301** ausgebildet sein, um eine zweite Anzahl von Taktsignalen von einem ersten Flankenübergangstyp zu einem aufeinanderfolgenden zweiten Flankenübergangstyp in einer Signalperiode zu zählen und die erste Anzahl von Taktzyklen und die zweite Anzahl von Taktzyklen zu verwenden, um dadurch den Tastgrad der entsprechenden Signalperiode zu bestimmen. Der Schieberegister-Schnittstellen-Serialisierer **1301** ist ausgebildet, um den Datentyp basierend auf der bestimmten Signallänge und dem bestimmten Tastgrad, der derselben Signalperiode entspricht, durch Bezugnahme auf eine Nachschlagtabelle oder ähnliche Verarbeitungstechnik zu bestimmen.

**[0104]** Ähnlich wandeln die Datenschieberegister **1303** die seriellen Datensignale Data0-3 in parallele Datensignale Data0-3 um und stellen dem Metadatenselektor **1304** die parallelen Daten bereit. Die Schieberegister im Allgemeinen weißen serielle Eingänge und parallele Ausgänge auf, so dass sie als 'Seriiell-Ein, Parallel-Aus' (SIPO; serial-in, parallel-out) Einheiten ausgebildet sind. Somit wandeln sie serielle Hochgeschwindigkeitssignale in parallele Niedrigere-Geschwindigkeitssignale um.

**[0105]** Ansprechend auf ein Empfangen der zusätzlichen Informationen (z.B. Datentyp) bestimmt der Metadatenselektor **1304**, wie die Daten in den Datensignalen und die Metadaten in dem Rahmeninhalt zu handhaben sind. Beispielsweise kann der Metadatenselektor **1304** basierend auf den zusätzlichen Informationen bestimmen, die Metadaten von dem Rahmeninhalt an den einen der N Metadatenprozessoren **1305** zu senden und die rohen Radardaten in den parallelen Datensignalen Data0-3 an eine RIF-Einheit **1306** zu senden. Somit werden abhängig von der Rahmenlänge die unterschiedlichen Datentypen getrennt und an dedizierte Signalpfade gesendet.

**[0106]** Die Metadatenprozessoren **1305** sind ausgebildet, um die Metadaten, die ursprünglich in einem

Datenstrom empfangen wurden, und/oder die zusätzlichen Informationen zu verarbeiten. N Metadatenprozessoren können bereitgestellt sein, von denen jeder ausgebildet ist, um einen unterschiedlichen Datentyp zu verarbeiten, wobei N eine Ganzzahl ist und eine Anzahl von unterschiedlich verarbeiteten Datentypen repräsentiert. Nach einer Verarbeitung kann ein entsprechender Metadatenprozessor **1305** verarbeitete Metadaten oder davon abgeleitete Informationen an entweder die RIF-Einheit **1306** und/oder eine oder mehrere CPUs **1307** übertragen. Insbesondere ist ein Metadaten-Prozessor **1305** ausgebildet, um das Rahmensignal zu dekodieren, indem er bestimmt, welche Bits **1** sind und welche Bits **0** sind. Die Metadaten können ein Statusbit, einen Rahmentyp, ein Paritätsbit und/oder ein Sicherheitsbit umfassen. Zum Beispiel, falls Statusinformationen oder das Sicherheitsbit in den Metadaten einen Fehler anzeigen, kann der Metadatenprozessor **1305** die Metadaten allein mit einem Warnsignal der CPU **1307** zur zusätzlichen Handhabung des Fehlers bereitstellen. Die CPU **1307** kann ansprechend darauf ein Abschalten oder ein Zurücksetzen des Radarchips initiieren.

**[0107]** Zusätzlich kann der Metadaten-Prozessor **1305** abhängig von den empfangenen Metadaten zusätzliche Nachrichten an die RIF-Einheit **1306** senden. Zum Beispiel können die zusätzlichen Nachrichten der RIF-Einheit **1306** den Rahmentyp (Datentyp) und/oder das Paritätsbit anzeigen. Ansprechend auf den Rahmentyp kann die RIF-Einheit **1306** die Daten an eine oder mehrere unterschiedliche Signalverarbeitungseinheiten (SPUs) oder CPUs **1308** lenken, die ausgebildet sind, um Signalverarbeitung auf einem oder mehreren Datentypen durchzuführen. Die SPUs und CPUs **1308** können sich auch auf ein Paritätsbit beziehen, um eine Paritätsprüfung auf den Daten durchzuführen und können auch das Paritätsbit zusammen mit CRCs verwenden, um einen schlechten Rahmen zu lokalisieren und ihn zu reparieren.

**[0108]** Die folgenden zusätzlichen Ausführungsbeispiele sind bereitgestellt:

1. Eine synchrone Kommunikationsschnittstelle, umfassend: zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal für den zumindest einen Datenkanal zu tragen; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu erzeugen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei die Schaltung ausgebildet ist, um einen Tastgrad des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen zu variieren.

2. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 1, wobei die Schaltung ausgebildet ist, um das Steuersignal durch Auswählen eines diskreten Tastgradzustandes jedes Tastgrads aus der Mehrzahl von diskreten Tastgradzuständen basierend auf den zusätzlichen Informationen zu kodieren.

3. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 1 oder 2, ferner umfassend: einen Sender, der ausgebildet ist, um jedes Datensignal und das Steuersignal synchron zu übertragen, wobei der Sender ausgebildet ist, um eine der Mehrzahl von Dateneinheiten in jedem Datensignal synchron mit einer Periode einer Mehrzahl von Perioden des Steuersignals zu übertragen.

4. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei das Steuersignal ein pulsbreitenmoduliertes, PWM, Signal ist und die Mehrzahl von diskreten Tastgradzuständen diskrete Pulsbreiten sind, die dem Tastgrad des Steuersignals entsprechen.

5. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 4, wobei jede erste Übergangsflanke des Steuersignals ein Ende einer aktuellen Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt und jede zweite Übergangsflanke des Steuersignals den Tastgrad des Steuersignals entsprechend der zusätzlichen Informationen definiert.

6. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 5, wobei die erste Übergangsflanke des Steuersignals das Ende der aktuellen Dateneinheit und einen Start einer nächsten Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt.

7. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 5 oder 6, wobei die Schaltung ausgebildet ist, um das Steuersignal derart zu erzeugen, dass eine Periode zwischen zwei nachfolgenden ersten Übergangsflanken über eine Mehrzahl von Perioden des Steuersignals konstant ist, und eine Periode zwischen zwei nachfolgenden zweiten Übergangsflanken über die Mehrzahl von Perioden gemäß der Mehrzahl von diskreten Tastgradzuständen variabel ist.

8. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei das Steuersignal ein Rahmensignal ist und die Mehrzahl von Dateneinheiten eine Mehrzahl von Datenrahmen ist.

9. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei die zusätzlichen Informationen



Metadaten sind, die jedem Datensignal entsprechen.

10. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei die zusätzlichen Informationen Metadaten sind, die einem Systemstatus entsprechen, der einen Status von zumindest einem Systemparameter anzeigt, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen anzeigt, dass der zumindest eine Systemparameter in einem normalen Betriebszustand ist, und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen anzeigt, dass der zumindest eine Systemparameter in einem anormalen Betriebszustand ist.

11. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 10, wobei der zumindest eine Systemparameter zumindest einen aus einer Temperatur, einer Spannung, einem Systemtakt und einem Einraststatus einer Phasenschleife umfasst.

12. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei die zusätzlichen Informationen einen Datentyp einer entsprechenden Dateneinheit in jedem Datensignal anzeigen, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen einen ersten Datentyp anzeigt und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen einen zweiten Datentyp anzeigt, der unterschiedlich zu dem ersten Datentyp ist.

13. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei der zumindest eine Datenkanal eine Mehrzahl von Datenkanälen umfasst und die zusätzlichen Informationen ein Paritätsbit sind, das zumindest zwei Dateneinheiten entspricht, die mit einer Periode des Steuersignals synchron sind, wobei die zumindest zwei Dateneinheiten in unterschiedlichen Datensignalen sind.

14. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 13, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen einen ersten Paritätsbitwert anzeigt und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen einen zweiten Paritätsbitwert anzeigt.

15. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ausführungsbeispiele, wobei die zusätzlichen Informationen Inhalt von Registern einer integrierten Schaltung umfassen.

16. Eine synchrone Kommunikationsschnittstelle, umfassend: zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend

eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal zu übertragen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei das Steuersignal einen Tastgrad aufweist, der gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen variiert; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu dekodieren, umfassend ein Identifizieren jeder der Mehrzahl von Dateneinheiten in jedem Datensignal von dem Steuersignal, ein Bestimmen des Tastgrads des Steuersignals und ferner ein Bestimmen der zusätzlichen Informationen von dem bestimmten Tastgrad basierend auf dem Abbilden der zusätzlichen Informationen auf die Mehrzahl von diskreten Tastgradzuständen.

17. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 16, wobei jedes Datensignal eine zyklische Redundanzprüfung (CRC) umfasst; die zusätzlichen Informationen ein Paritätsbit sind, das zumindest zwei Dateneinheiten entspricht, die mit einer Periode des Steuersignals synchron sind, wobei zumindest ein erster der Mehrzahl von diskreten Zuständen einen ersten Paritätsbitwert anzeigt, und zumindest ein zweiter der Mehrzahl von diskreten Zuständen einen zweiten Paritätsbitwert anzeigt, und die Schaltung ausgebildet ist, um basierend auf der CRC und dem Paritätsbit einen Ort eines Datenfehlers zu bestimmen.

18. Ein Verfahren für synchrone Kommunikation, das Verfahren umfassend: ein synchrones Übertragen von zumindest einem Datensignal umfassend eine Mehrzahl von Dateneinheiten parallel zu einem Steuersignal für das zumindest eine Datensignal; und ein Erzeugen des Steuersignals, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und zusätzliche Informationen umfasst, umfassend ein Variieren eines Tastgrads des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen.

19. Das Verfahren gemäß Ausführungsbeispiel **18**, wobei: ein Erzeugen des Steuersignals ein Kodieren des Steuersignals durch Auswählen eines diskreten Tastgradzustandes aus der Mehrzahl von diskreten Tastgradzuständen basierend auf den zusätzlichen Informationen und ein Anwenden des Tastgrads basierend auf dem ausgewählten diskreten Tastgradzustand umfasst.

20. Das Verfahren gemäß Ausführungsbeispiel **18** oder **19**, wobei: das Steuersignal ein pulsbreitenmoduliertes (PWM) Signal ist und die Mehrzahl von diskreten Tastgradzuständen diskrete Pulsbreiten sind, die dem Tastgrad entsprechen; jede erste Übergangsflanke des Steuersignals ein Ende einer aktuellen Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt; und jede zweite Übergangsflanke des Steuersignals den Tastgrad entsprechend der zusätzlichen Informationen definiert.

21. Eine synchrone Kommunikationsschnittstelle, umfassend: zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal aufweisend eine Mehrzahl von Dateneinheiten zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal für den zumindest einen Datenkanal zu tragen; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu erzeugen, das eine Mehrzahl von Rahmenperioden umfasst, wobei das Steuersignal Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei die Schaltung ausgebildet ist, um eine Rahmenlänge der Mehrzahl von Rahmenperioden des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen zu variieren.

22. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 21, wobei die Schaltung ausgebildet ist, um das Steuersignal durch Auswählen einer diskreten Rahmenlänge jeder Rahmenperiode aus der Mehrzahl von diskreten Rahmenlängen basierend auf den zusätzlichen Informationen zu kodieren.

23. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 21 oder 22, ferner umfassend: einen Sender, der ausgebildet ist, um jedes Datensignal und das Steuersignal synchron zu übertragen, wobei der Sender ausgebildet ist, um eine der Mehrzahl von Dateneinheiten in jedem Datensignal synchron mit einer Rahmenperiode einer Mehrzahl von Perioden des Steuersignals zu übertragen.

24. Die synchrone Kommunikationsschnittstelle gemäß einem der Ausführungsbeispiele 21 bis 23, wobei: das Steuersignal ein pulsbreitenmoduliertes (PWM) Signal ist, das einen ersten Typ von Übergangsflanken und einen zweiten Typ von Übergangsflanken umfasst; und die Rahmenlänge durch zwei aufeinanderfolgende Übergangsflanken eines gleichen Typs definiert ist.

25. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 24, wobei jeder erste Typ von Übergangsflanke des Steuersi-

gnals ein Ende einer aktuellen Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt und jeder zweite Typ von Übergangsflanke des Steuersignals einen Tastgrad des Steuersignals entsprechend einer der Mehrzahl von Rahmenperioden definiert.

26. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 25, wobei die Schaltung ausgebildet ist, um den Tastgrad des Steuersignals für jede aus der Mehrzahl von Rahmenperioden gemäß einem Abbilden weiterer zusätzlicher Informationen auf eine Mehrzahl von diskreten Tastgradzuständen zu variieren.

27. Die synchrone Kommunikationsschnittstelle gemäß einem der Ausführungsbeispiele 21 bis 26, wobei: die Schaltung ausgebildet ist, um einen Tastgrad des Steuersignals für jede der Mehrzahl von Rahmenperioden gemäß einem Abbilden weiterer zusätzlicher Informationen auf eine Mehrzahl diskreter Tastgradzustände zu variieren; und die Schaltung ausgebildet ist, um das Steuersignal durch ein Auswählen eines diskreten Tastgradzustands jedes Tastgrads aus der Mehrzahl von diskreten Tastgradzuständen basierend auf den weiteren zusätzlichen Informationen zu kodieren.

28. Die synchrone Kommunikationsschnittstelle gemäß Ausführungsbeispiel 27, wobei: die zusätzlichen Informationen eine Datentypgruppe einer entsprechenden Dateneinheit in jedem Datensignal anzeigen, wobei zumindest eine erste der Mehrzahl von diskreten Rahmenlängen eine erste Datentypgruppe anzeigt und zumindest eine zweite der Mehrzahl von diskreten Rahmenlängen eine zweite Datentypgruppe anzeigt, die unterschiedlich zu der ersten Datentypgruppe ist; und die weiteren zusätzlichen Informationen einen Daten-Subtyp einer entsprechenden Dateneinheit in jedem Datensignal anzeigen, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen einen ersten Daten-Subtyp einer ersten Datentypgruppe anzeigt und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen einen zweiten Daten-Subtyp anzeigt, der unterschiedlich zu dem ersten Daten-Subtyp der ersten Datentypgruppe ist.

29. Die synchrone Kommunikationsschnittstelle gemäß einem der Ausführungsbeispiele 21 bis 28, wobei das Steuersignal ein Rahmensignal ist und die Mehrzahl von Dateneinheiten eine Mehrzahl von Datenrahmen ist.

30. Die synchrone Kommunikationsschnittstelle gemäß einem der Ausführungsbeispiele 21 bis 29, wobei die zusätzlichen Informationen Metadaten sind, die jedem Datensignal entsprechen.

31. Die synchrone Kommunikationsschnittstelle gemäß einem der Ausführungsbeispiele 21 bis

30, wobei die zusätzlichen Informationen einen Datentyp einer entsprechenden Dateneinheit in jedem Datensignal anzeigen, wobei zumindest eine erste der Mehrzahl von diskreten Rahmenlängen einen ersten Datentyp anzeigt und zumindest eine zweite der Mehrzahl von diskreten Rahmenlängen einen zweiten Datentyp anzeigt, der unterschiedlich zu dem ersten Datentyp ist.

32. Eine synchrone Kommunikationsschnittstelle, umfassend: zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend eine Mehrzahl von Dateneinheit zu tragen; einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal zu tragen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei das Steuersignal eine Mehrzahl von Rahmenperioden umfasst, die entsprechende Rahmenlängen aufweisen, die gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen variieren; und eine Schaltung, die ausgebildet ist, um das Steuersignal zu dekodieren, umfassend ein Identifizieren jeder der Mehrzahl von Dateneinheiten in jedem Datensignal von dem Steuersignal, ein Bestimmen der entsprechenden Rahmenlänge des Steuersignals für jede der Mehrzahl von Rahmenperioden und ferner ein Bestimmen der zusätzlichen Informationen von der bestimmten entsprechenden Rahmenlänge, basierend auf dem Abbilden der zusätzlichen Informationen auf die Mehrzahl von diskreten Rahmenlängen.

33. Ein Verfahren für synchrone Kommunikation, das Verfahren umfassend: ein synchrones Übertragen von zumindest einem Datensignal umfassend eine Mehrzahl von Dateneinheiten parallel zu einem Steuersignal für das zumindest eine Datensignal; und ein Erzeugen des Steuersignals, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und zusätzliche Informationen umfasst, umfassend ein Variieren einer Rahmenlänge des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Rahmenlängen.

34. Das Verfahren gemäß Ausführungsbeispiel 33, wobei: ein Erzeugen des Steuersignals ein Kodieren des Steuersignals durch Auswählen einer diskreten Rahmenlänge aus der Mehrzahl von diskreten Rahmenlängen basierend auf den zusätzlichen Informationen und ein Anwenden der Rahmenlänge basierend auf der ausgewählten diskreten Rahmenlänge umfasst.

35. Das Verfahren gemäß Ausführungsbeispiel 34, ferner umfassend: ein Dekodieren des Steu-

ersignals, umfassend ein Identifizieren jeder der Mehrzahl von Dateneinheiten in jedem Datensignal von dem Steuersignal, ein Bestimmen der entsprechenden Rahmenlänge des Steuersignals für jede der Mehrzahl von Rahmenperioden und ferner ein Bestimmen der zusätzlichen Informationen von der bestimmten entsprechenden Rahmenlänge, basierend auf dem Abbilden der zusätzlichen Informationen auf die Mehrzahl von diskreten Rahmenlängen.

**[0109]** Ausführungsbeispiele nutzen die Tatsache, dass die RIF-Schnittstelle das sogenannte FRAME-Signal umfasst, das nur verwendet wird, um den Anfang und das Ende jedes ADC-Abtastwerts zu markieren. Der Tastgrad und die Dauer des FRAME-Signals für die Datenrahmen sind in herkömmlichen Systemen konstant, aber können in den beschriebenen Ausführungsbeispielen verwendet werden, um durch ein Verwenden unterschiedlicher Tastgrade und/oder unterschiedlicher Längen zwischen verschiedenen Datentypen zu unterscheiden.

**[0110]** Die beschriebenen Ausführungsformen verbessern eine bestehende Radarschnittstelle, wobei sie ein Verfahren anbieten, zwischen unterschiedlichen Datentypen, die gesendet werden, zu unterscheiden, ohne die Bits in dem Datenstrom selbst zu addieren und somit die Bandbreite zu reduzieren. Diese Fähigkeit erlaubt es einem Radarchip, zusätzlich zu den rohen Basisradardaten Daten zu senden und als ein Rückkanal, um die Antworten von einer Kommandoschnittstelle, wie beispielsweise SPI (Serial Peripheral Interface) zu senden, zu dienen.

**[0111]** Obwohl sich hierin beschriebene Ausführungsbeispiele auf Radarkommunikationen beziehen, versteht sich, dass sich andere Implementierungen auf andere Arten von Kommunikationen beziehen können, die ein Steuersignal nutzen, um die Dateneinheiten in einem Datensignal zu identifizieren oder anzuzeigen. Somit sind die Konzepte, die in den vorangehenden Ausführungsbeispielen beschrieben sind, nicht nur auf Radarkommunikationen oder Radardaten beschränkt, sondern können auf andere Arten von Kommunikationsszenarien, andere Arten von Daten und andere Implementierungen ausgedehnt werden.

**[0112]** Zusätzlich, obwohl einige Aspekte in dem Kontext einer Vorrichtung beschrieben wurden, ist es offensichtlich, dass diese Aspekte auch eine Beschreibung des entsprechenden Verfahrens repräsentieren, wobei ein Block oder eine Vorrichtung einem Verfahrensschritt oder einem Merkmal eines Verfahrensschrittes entspricht. Analog dazu repräsentieren Aspekte, die in dem Kontext eines Verfahrensschrittes beschrieben sind, auch eine Beschreibung eines entsprechenden Blocks oder Elements oder Merkmals einer entsprechenden Vorrichtung.

Einige oder alle der Verfahrensschritte können durch eine (oder unter Verwendung einer) Hardwarevorrichtung ausgeführt werden, wie zum Beispiel eines Mikroprozessors, eines programmierbaren Computers oder einer elektronischen Schaltung. Bei einigen Ausführungsbeispielen können einige einzelne oder mehrere der Verfahrensschritte durch eine solche Vorrichtung ausgeführt werden.

**[0113]** Zusätzlich, obwohl einige Aspekte in dem Kontext einer Vorrichtung beschrieben wurden, ist es offensichtlich, dass diese Aspekte auch eine Beschreibung des entsprechenden Verfahrens repräsentieren, wobei ein Block oder eine Vorrichtung einem Verfahrensschritt oder einem Merkmal eines Verfahrensschrittes entspricht. Analog dazu repräsentieren Aspekte, die in dem Kontext eines Verfahrensschrittes beschrieben sind, auch eine Beschreibung eines entsprechenden Blocks oder Elements oder Merkmals einer entsprechenden Vorrichtung. Einige oder alle der Verfahrensschritte können durch eine (oder unter Verwendung einer) Hardwarevorrichtung ausgeführt werden, wie zum Beispiel eines Mikroprozessors, eines programmierbaren Computers oder einer elektronischen Schaltung. Bei einigen Ausführungsbeispielen können einige einzelne oder mehrere der Verfahrensschritte durch eine solche Vorrichtung ausgeführt werden.

**[0114]** Obwohl diese Erfindung im Hinblick auf eine oder mehrere Implementierungen dargestellt und beschrieben worden ist, können Abänderungen und/oder Modifikationen an den dargestellten Beispielen vorgenommen werden, ohne von dem Sinn und Schutzbereich der beigefügten Ansprüche abzuweichen. Insbesondere im Hinblick auf die verschiedenen Funktionen, die durch die vorangehend beschriebenen Komponenten oder Strukturen ausgeführt werden (Einheiten, Anordnungen, Vorrichtungen, Schaltungen, Systeme, etc.) sollen die Ausdrücke (einschließlich einer Bezugnahme auf ein „Mittel“), die verwendet werden, um solche Komponenten zu beschreiben -außer anderweitig angegeben- jeglicher Komponente oder Struktur entsprechen, die die spezifizierte Funktion der beschriebenen Komponente ausführt (z.B. die funktional äquivalent ist), obwohl sie strukturell nicht äquivalent zu der offenbarten Struktur ist, die die Funktion bei den hierin dargestellten beispielhaften Implementierungen der Erfindung ausführt.

**[0115]** Abhängig von bestimmten Implementierungsanforderungen können hierin bereitgestellte Ausführungsbeispiele in Hardware oder in Software implementiert sein. Die Implementierung kann unter Verwendung eines digitalen Speichermediums ausgeführt werden, zum Beispiel einer Diskette, einer DVD, einer Blue-Ray, einer CD, eines ROM, eines PROM, eines EPROM, eines EEPROM oder eines FLASH-Speichers mit elektronisch lesbaren Steue-

rungssignalen, die darauf gespeichert sind, die mit einem programmierbaren Computersystem derart zusammenarbeiten (oder in der Lage sind, zusammenzuarbeiten), dass das jeweilige Verfahren durchgeführt wird. Daher kann das digitale Speichermedium computerlesbar sein.

**[0116]** Anweisungen können durch einen oder mehrere Prozessoren ausgeführt werden, wie beispielsweise eine oder mehrere CPUs, DSPs, Allzweck-Mikroprozessoren, anwendungsspezifische integrierte Schaltungen (ASICs; application specific integrated circuits, feldprogrammierbare Logik-Arrays (FPGAs; field programmable logic arrays) oder eine andere äquivalente integrierte oder diskrete Logik-Schaltungsanordnung. Dementsprechend bezieht sich der Ausdruck „Prozessor“, nach hiesigem Gebrauch, auf irgendeine der vorangehenden Strukturen oder irgendeine andere Struktur, die für eine Implementierung der hierin beschriebenen Techniken geeignet ist. Zusätzlich kann bei einigen Aspekten die hierin beschriebene Funktionalität innerhalb dedizierter Hardware- und/oder Software-Module bereitgestellt sein. Auch könnten die Techniken vollständig in einer oder mehreren Schaltungen oder Logikelementen implementiert sein.

**[0117]** Die oben beschriebenen beispielhaften Ausführungsbeispiele sind ausschließlich darstellend. Es versteht sich, dass Modifikationen und Variationen der hierin beschriebenen Anordnungen und Details für andere Fachleute auf dem Gebiet offensichtlich sind. Es ist daher die Absicht, dass diese nur durch den Schutzbereich der anhängigen Patentansprüche und nicht durch die spezifischen Details eingeschränkt sind, die durch die Beschreibung und Erklärung der Ausführungsbeispiele hierin präsentiert werden.

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- US 62/796325 [0001]

## Patentansprüche

1. Eine synchrone Kommunikationsschnittstelle, umfassend:

zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal umfassend eine Mehrzahl von Dateneinheiten zu tragen;

einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal für den zumindest einen Datenkanal zu tragen; und

eine Schaltung, die ausgebildet ist, um das Steuersignal zu erzeugen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst,

wobei die Schaltung ausgebildet ist, um einen Tastgrad des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen zu variieren.

2. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 1, wobei die Schaltung ausgebildet ist, um das Steuersignal durch Auswählen eines diskreten Tastgradzustandes jedes Tastgrads aus der Mehrzahl von diskreten Tastgradzuständen basierend auf den zusätzlichen Informationen zu kodieren.

3. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 1 oder 2, ferner umfassend:

einen Sender, der ausgebildet ist, um jedes Datensignal und das Steuersignal synchron zu übertragen, wobei der Sender ausgebildet ist, um eine der Mehrzahl von Dateneinheiten in jedem Datensignal synchron mit einer Periode einer Mehrzahl von Perioden des Steuersignals zu übertragen.

4. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei das Steuersignal ein pulsbreitenmoduliertes, PWM, Signal ist und die Mehrzahl von diskreten Tastgradzuständen diskrete Pulsbreiten sind, die dem Tastgrad des Steuersignals entsprechen.

5. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 4, wobei jede erste Übergangsflanke des Steuersignals ein Ende einer aktuellen Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt und jede zweite Übergangsflanke des Steuersignals den Tastgrad des Steuersignals entsprechend der zusätzlichen Informationen definiert.

6. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 5, wobei die erste Übergangsflanke des Steuersignals das Ende der aktuellen Dateneinheit und einen Start einer nächsten Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt.

7. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 5 oder 6, wobei die Schaltung ausgebildet ist, um das Steuersignal derart zu erzeugen, dass eine Periode zwischen zwei nachfolgenden ersten Übergangsflanken über eine Mehrzahl von Perioden des Steuersignals konstant ist, und eine Periode zwischen zwei nachfolgenden zweiten Übergangsflanken über die Mehrzahl von Perioden gemäß der Mehrzahl von diskreten Tastgradzuständen variabel ist.

8. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei das Steuersignal ein Rahmensignal ist und die Mehrzahl von Dateneinheiten eine Mehrzahl von Datenrahmen ist.

9. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei die zusätzlichen Informationen Metadaten sind, die jedem Datensignal entsprechen.

10. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei die zusätzlichen Informationen Metadaten sind, die einem Systemstatus entsprechen, der einen Status von zumindest einem Systemparameter anzeigt, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen anzeigt, dass der zumindest eine Systemparameter in einem normalen Betriebszustand ist, und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen anzeigt, dass der zumindest eine Systemparameter in einem anormalen Betriebszustand ist.

11. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 10, wobei der zumindest eine Systemparameter zumindest einen aus einer Temperatur, einer Spannung, einem Systemtakt und einem Einraststatus einer Phasenregelschleife umfasst.

12. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei die zusätzlichen Informationen einen Datentyp einer entsprechenden Dateneinheit in jedem Datensignal anzeigen, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen einen ersten Datentyp anzeigt und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen einen zweiten Datentyp anzeigt, der unterschiedlich zu dem ersten Datentyp ist.

13. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei der zumindest eine Datenkanal eine Mehrzahl von Datenkanälen umfasst und die zusätzlichen Informationen ein Paritätsbit sind, das zumindest zwei Dateneinheiten entspricht, die mit einer Periode des Steuersignals synchron sind, wobei die zumindest zwei

Dateneinheiten in unterschiedlichen Datensignalen sind.

14. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 13, wobei zumindest ein erster der Mehrzahl von diskreten Tastgradzuständen einen ersten Paritätsbitwert anzeigt und zumindest ein zweiter der Mehrzahl von diskreten Tastgradzuständen einen zweiten Paritätsbitwert anzeigt.

15. Die synchrone Kommunikationsschnittstelle gemäß einem der vorangehenden Ansprüche, wobei die zusätzlichen Informationen Inhalt von Registern einer integrierten Schaltung umfassen.

16. Eine synchrone Kommunikationsschnittstelle, umfassend:  
zumindest einen Datenkanal, der ausgebildet ist, um ein Datensignal aufweisend eine Mehrzahl von Dateneinheiten zu tragen;  
einen Steuerkanal parallel zu dem zumindest einen Datenkanal, wobei der Steuerkanal ausgebildet ist, um ein Steuersignal zu tragen, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und ferner zusätzliche Informationen umfasst, wobei das Steuersignal einen Tastgrad aufweist, der gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen variiert; und  
eine Schaltung, die ausgebildet ist, um das Steuersignal zu dekodieren, umfassend ein Identifizieren jeder der Mehrzahl von Dateneinheiten in jedem Datensignal von dem Steuersignal, ein Bestimmen des Tastgrads des Steuersignals und ferner ein Bestimmen der zusätzlichen Informationen von dem bestimmten Tastgrad, basierend auf dem Abbilden der zusätzlichen Informationen auf die Mehrzahl von diskreten Tastgradzuständen.

17. Die synchrone Kommunikationsschnittstelle gemäß Anspruch 16, wobei:  
jedes Datensignal eine zyklische Redundanzprüfung, CRC, umfasst,  
die zusätzlichen Informationen ein Paritätsbit sind, das zumindest zwei Dateneinheiten entspricht, die mit einer Periode des Steuersignals synchron sind, wobei zumindest ein erster der Mehrzahl von diskreten Zuständen einen ersten Paritätsbitwert anzeigt, und zumindest ein zweiter der Mehrzahl von diskreten Zuständen einen zweiten Paritätsbitwert anzeigt, und  
die Schaltung ausgebildet ist, um basierend auf der CRC und dem Paritätsbit einen Ort eines Datenfehlers zu bestimmen.

18. Ein Verfahren für synchrone Kommunikation, das Verfahren umfassend:  
synchrones Übertragen von zumindest einem Datensignal umfassend eine Mehrzahl von Dateneinheiten,

parallel zu einem Steuersignal für das zumindest eine Datensignal; und  
Erzeugen des Steuersignals, das Steuerinformationen umfasst, die jede der Mehrzahl von Dateneinheiten in jedem Datensignal definieren, und zusätzliche Informationen umfasst, umfassend ein Variieren eines Tastgrads des Steuersignals gemäß einem Abbilden der zusätzlichen Informationen auf eine Mehrzahl von diskreten Tastgradzuständen.

19. Das Verfahren gemäß Anspruch 18, wobei:  
ein Erzeugen des Steuersignals ein Kodieren des Steuersignals durch Auswählen eines diskreten Tastgradzustandes aus der Mehrzahl von diskreten Tastgradzuständen basierend auf den zusätzlichen Informationen und ein Anwenden des Tastgrads basierend auf dem ausgewählten diskreten Tastgradzustand umfasst.

20. Das Verfahren gemäß Anspruch 18 oder 19, wobei:  
das Steuersignal ein pulsbreitenmoduliertes, PWM, Signal ist und die Mehrzahl von diskreten Tastgradzuständen diskrete Pulsbreiten sind, die dem Tastgrad entsprechen,  
jede erste Übergangsflanke des Steuersignals ein Ende einer aktuellen Dateneinheit der Mehrzahl von Dateneinheiten in jedem Datensignal anzeigt, und  
jede zweite Übergangsflanke des Steuersignals den Tastgrad entsprechend der zusätzlichen Informationen definiert.

Es folgen 9 Seiten Zeichnungen

Anhängende Zeichnungen

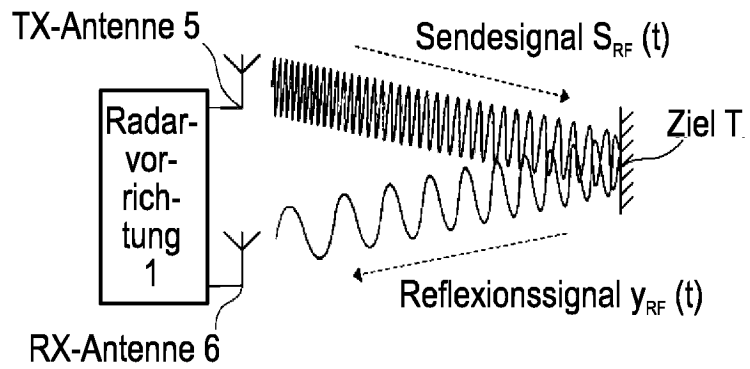


Fig. 1

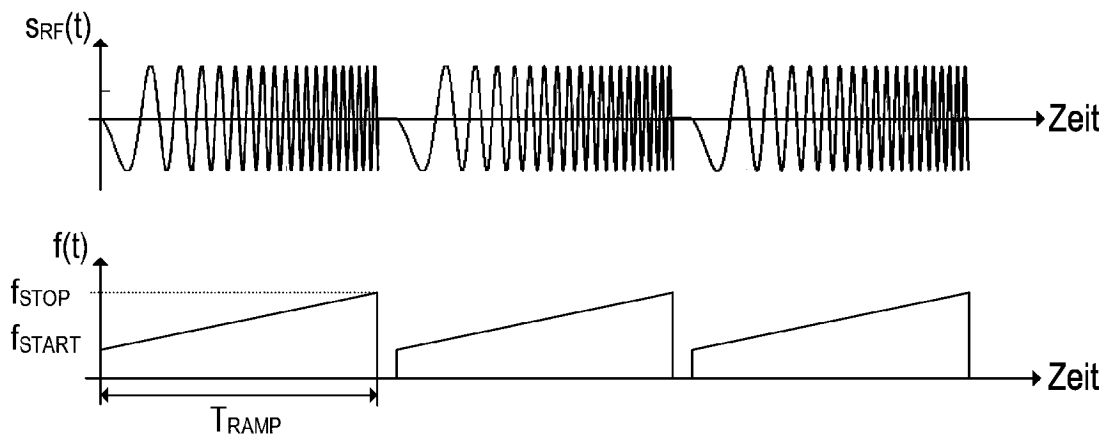


Fig. 2



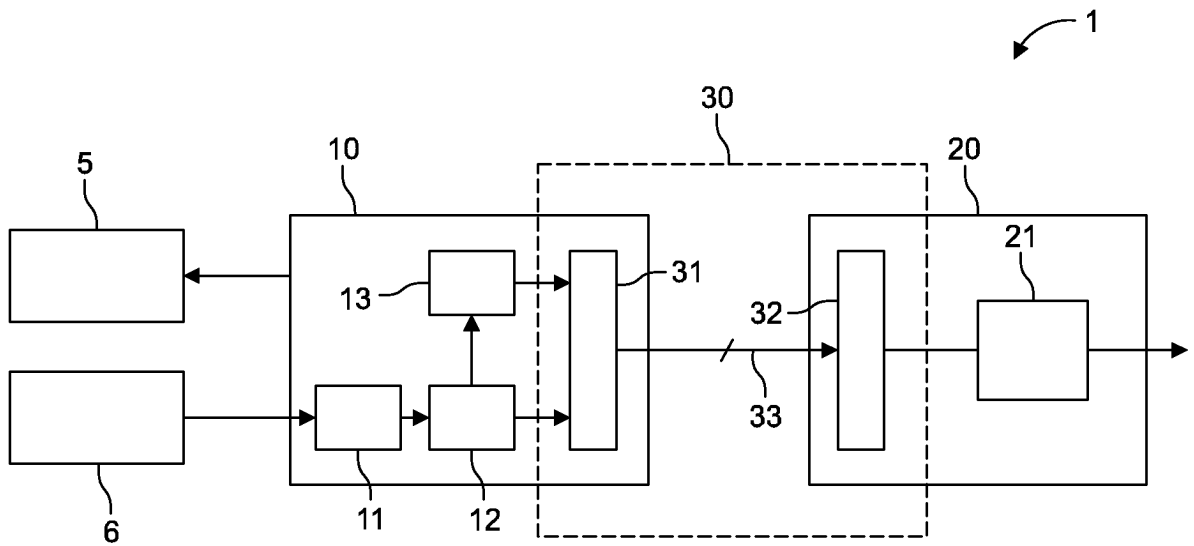


FIG. 3

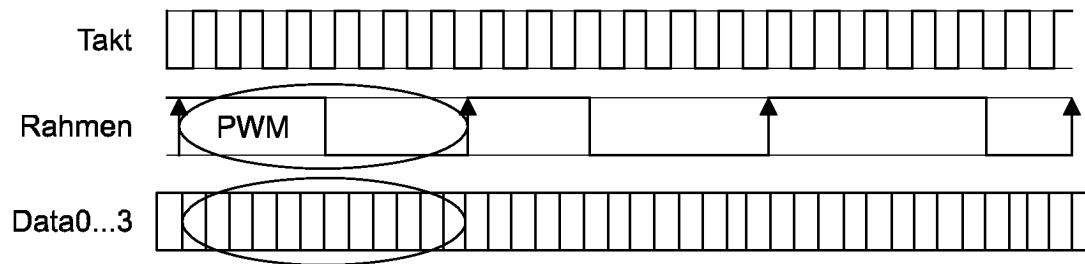


FIG. 4

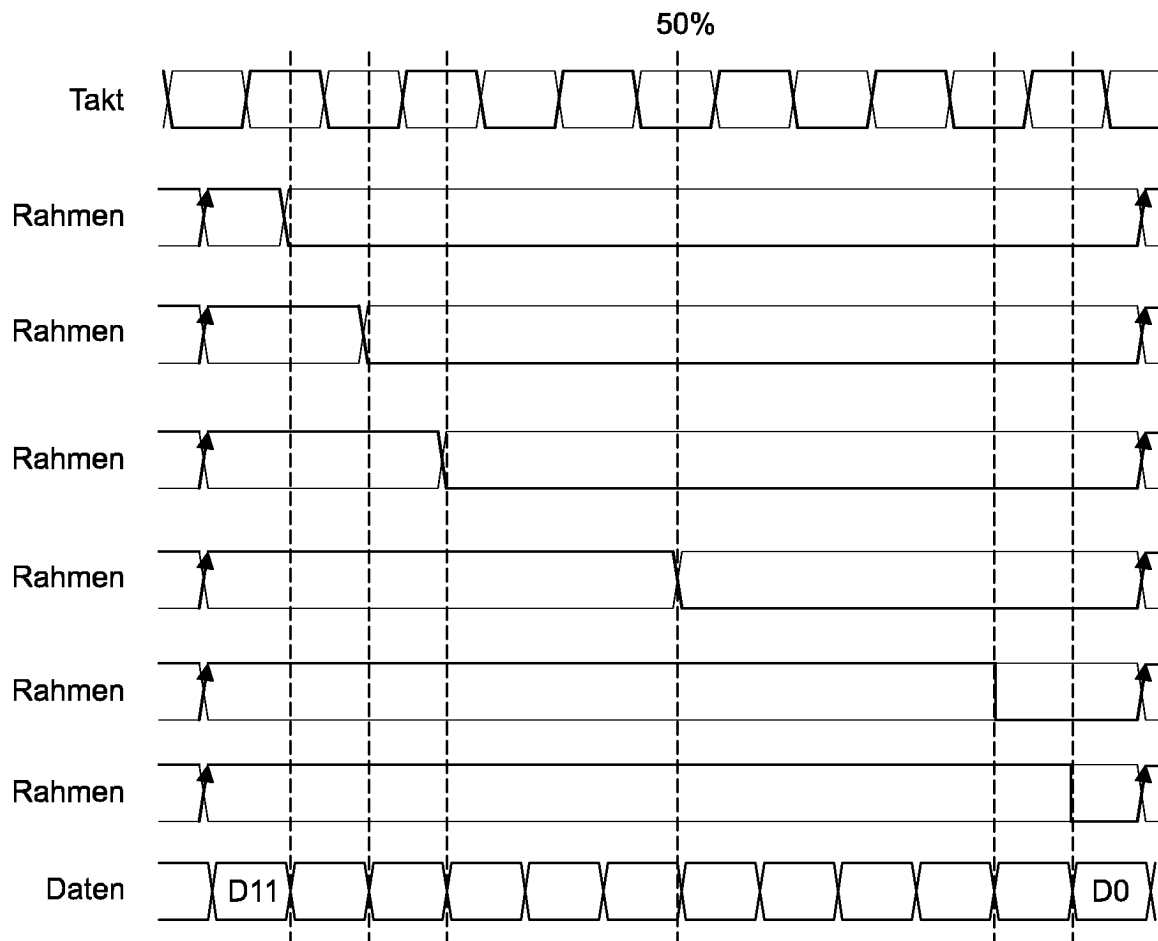


FIG. 5

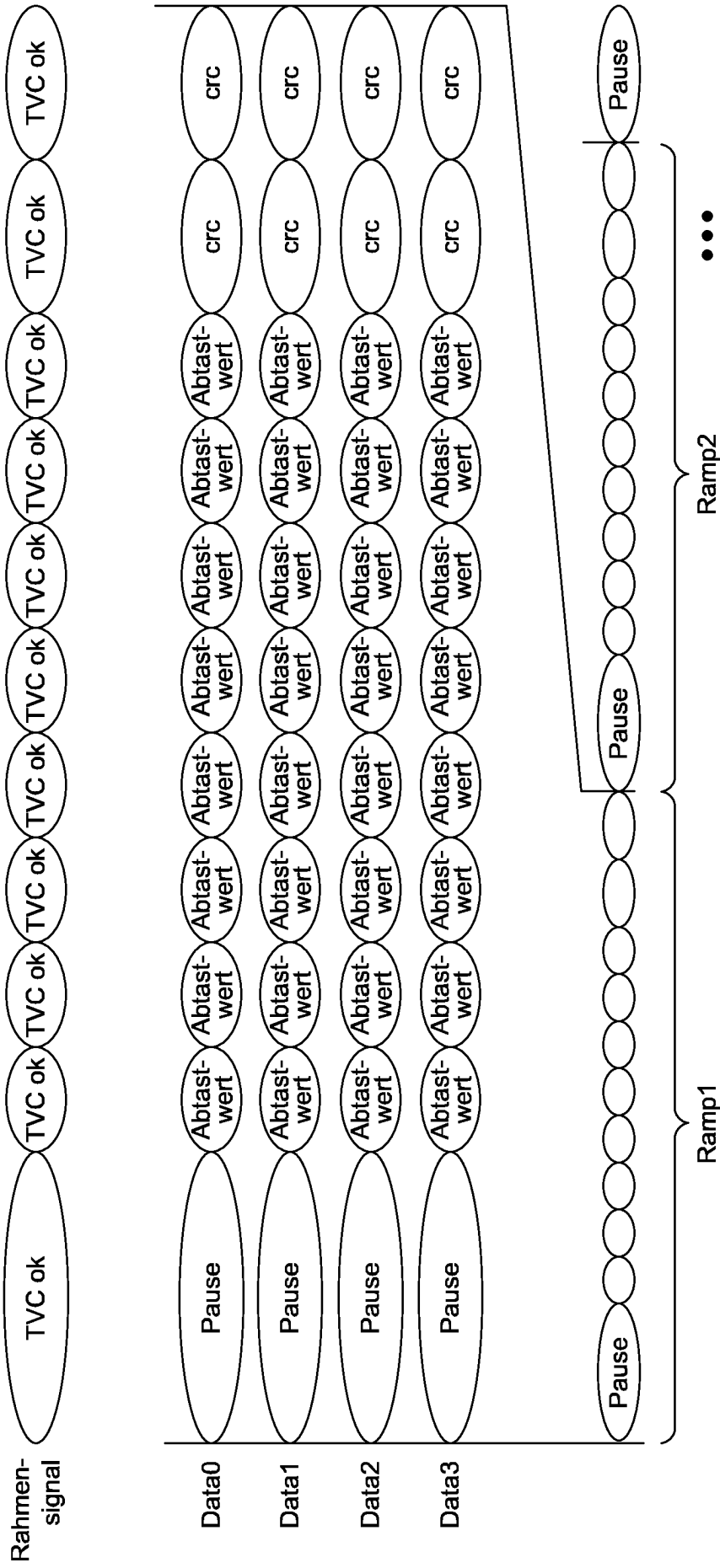


FIG. 6

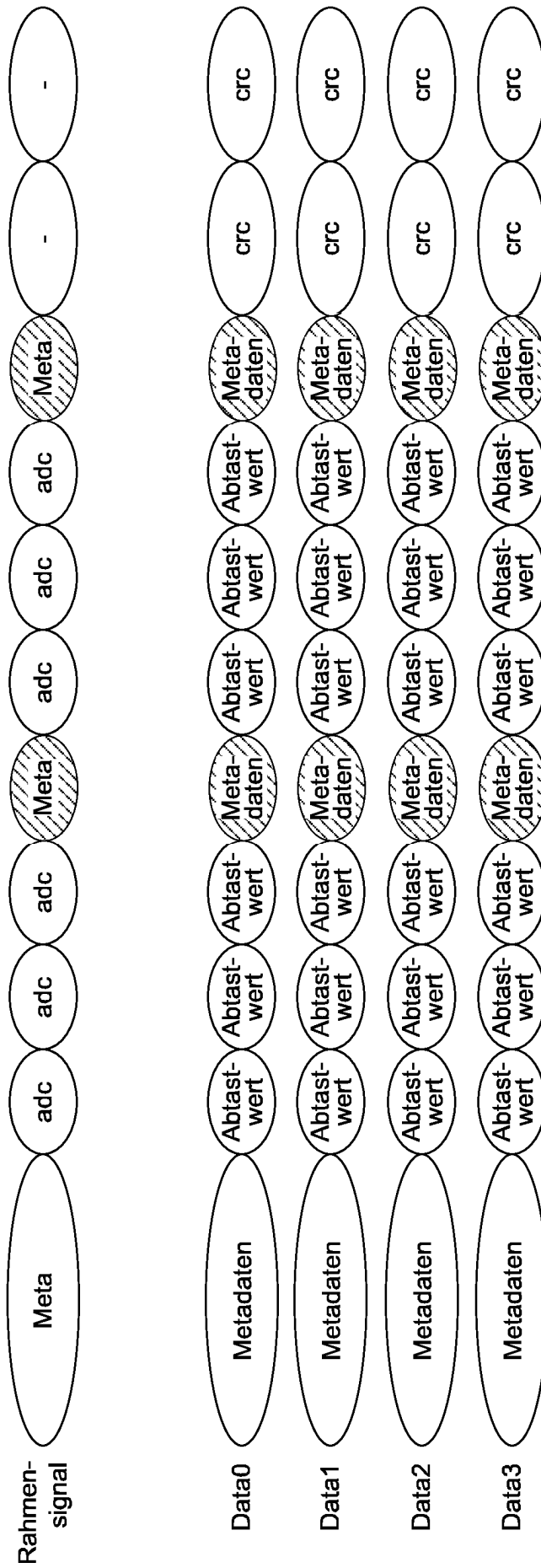


FIG. 7

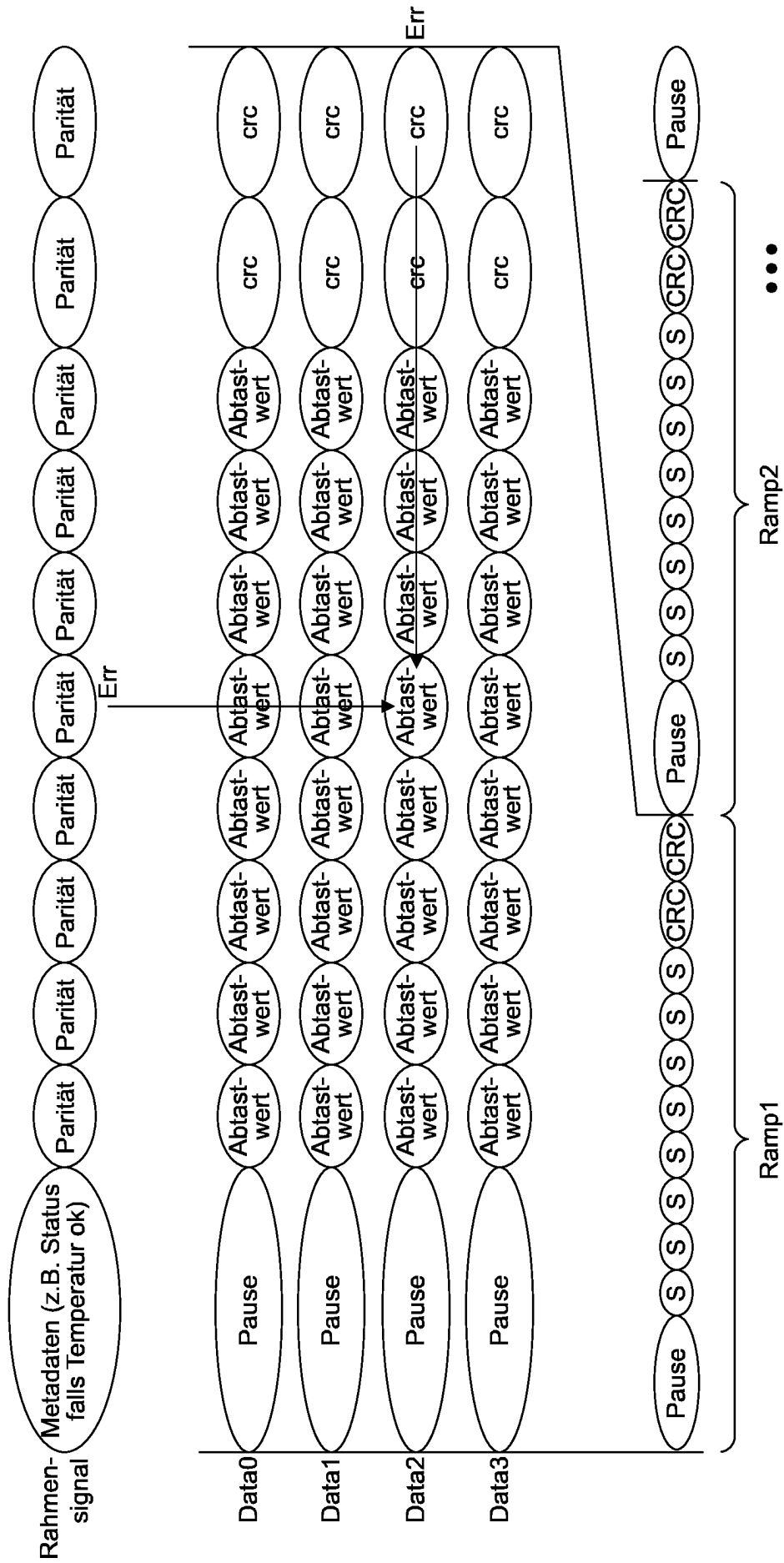


FIG. 8

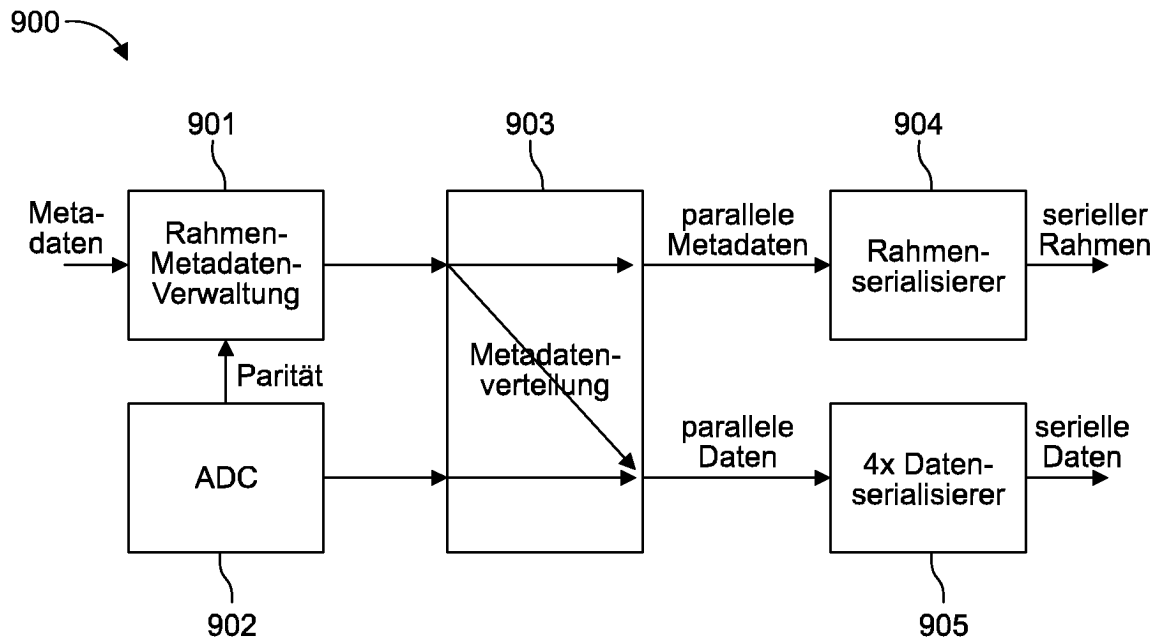


FIG. 9

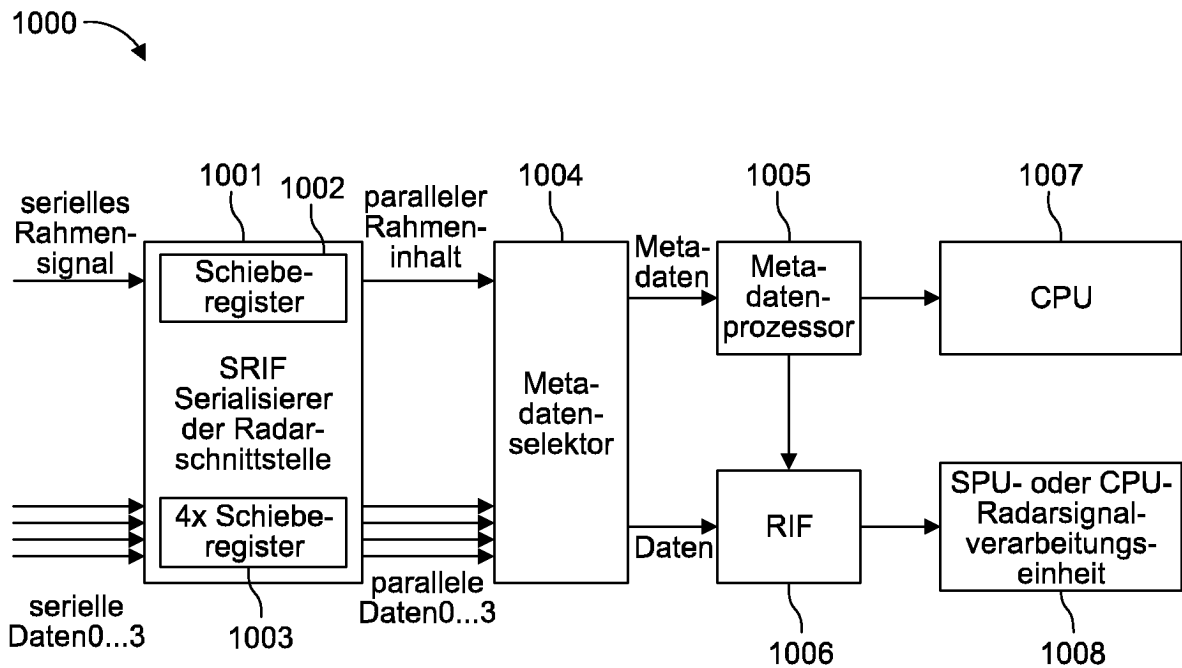


FIG. 10

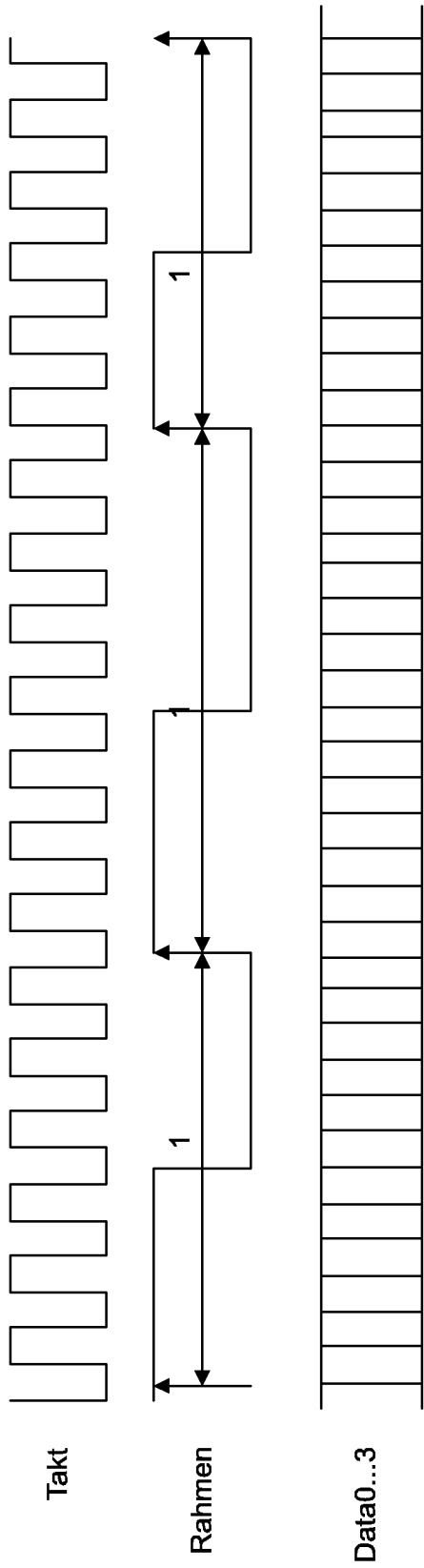


FIG. 11

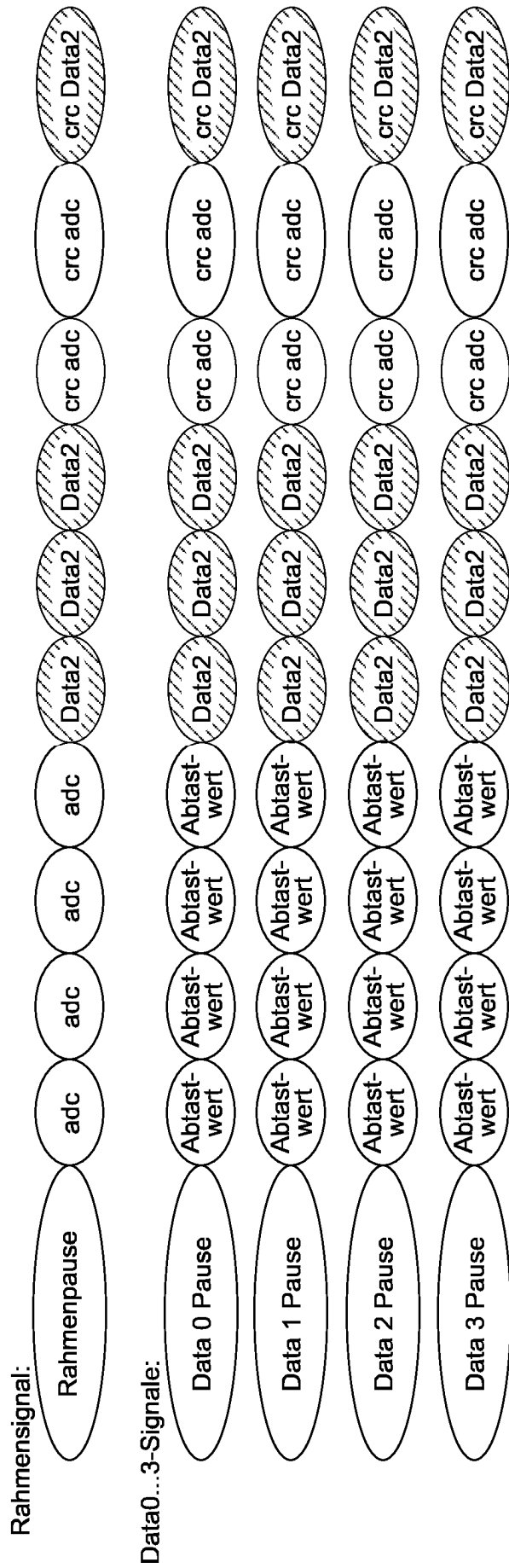


FIG. 12

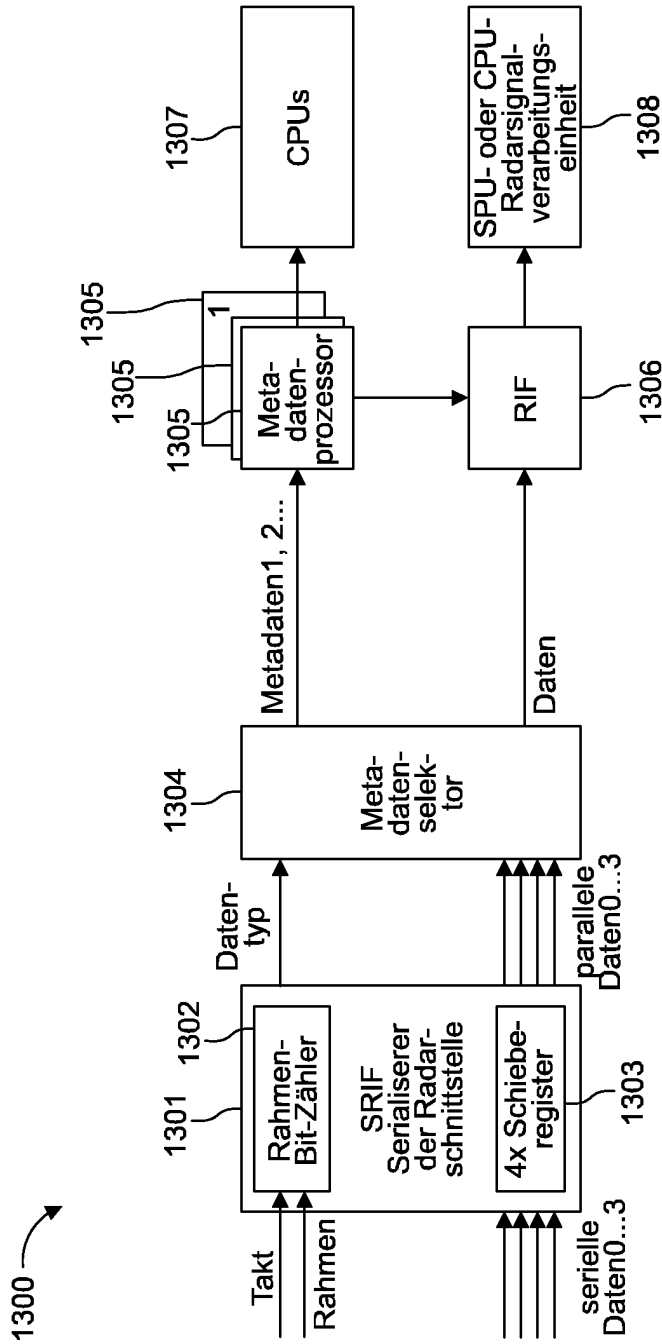


FIG. 13